

(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(51) Int. Cl. ⁶ G11C 11/40	(11) 공개번호 특2000-0015548	(43) 공개일자 2000년03월 15일
(21) 출원번호 10-1998-0035565	(22) 출원일자 1998년08월31일	
(71) 출원인 현대반도체 주식회사 김영환	충청북도 청주시 흥덕구 향정동 1번지	
(72) 발명자 최소영	충청북도 청주시 흥덕구 수곡동 삼일맨션 나동 507호	
(74) 대리인 양순석, 한윤근		

심사청구 : 없음

(54) 서브 워드라인 구동회로

요약

본 발명은 서브 워드라인 구동회로를 구성하는 트랜지스터의 수를 감소시키는데 그 목적이 있다. 이와 같은 목적의 본 발명은 제 1 및 제 2 서브 워드라인 구동부와 제 5 스위치를 포함하여 이루어진다. 제 1 서브 워드라인 구동부는, 제 1 스위치의 일단과 제 2 스위치의 일단이 연결되어 이루어지는 제 1 출력단으로 제 1 서브 워드라인 구동신호가 출력되고, 제 1 스위치의 타단에는 메인 워드라인 구동신호가 입력되며, 제 2 스위치의 타단이 접지되고, 제 1 및 제 2 스위치가 제 1 선택신호에 의해 스위칭된다. 제 2 서브 워드라인 구동부는, 제 3 스위치의 일단과 제 4 스위치의 일단이 연결되어 이루어지는 제 2 출력단으로 제 2 서브 워드라인 구동신호가 출력되고, 제 3 스위치의 타단에는 메인 워드라인 구동신호가 입력되며, 제 4 스위치의 타단이 접지되고, 제 3 및 제 4 스위치가 제 2 선택신호에 의해 스위칭된다. 제 5 스위치는 제 1 출력단과 제 2 출력단 사이에 양단이 연결되고, 메인 워드라인 구동신호에 의해 스위칭된다.

대표도

도2

명세서

도면의 간단한 설명

도 1은 종래의 반도체 메모리의 서브 워드라인 구동회로를 나타낸 도면.
도 2는 본 발명에 따른 반도체 메모리의 서브 워드라인 구동회로를 나타낸 도면.

* 도면의 주요 부분에 대한 부호의 설명 *

- MWL : 메인 워드라인 구동신호 MWLB : 메인 워드라인 구동바신호
- SWL : 서브 워드라인 구동신호 SWLB : 서브 워드라인 구동바신호
- FX : 서브 워드라인 선택신호 FXB : 서브 워드라인 선택바신호

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 반도체 메모리의 서브 워드라인 구동회로에 관한 것으로, 하나의 메인 워드라인에 의해 구동되어 다수 개의 서브 워드라인을 구동하도록 이루어진 서브 워드라인 구동회로에 관한 것이다.

반도체 메모리에서는 워드라인을 구동하여 셀 트랜지스터의 게이트를 제어하기 때문에, 워드라인은 곧 셀 트랜지스터의 게이트인 것이다. 따라서 워드라인은 큰 캐패시턴스를 갖게되고, 또 비교적 고저항인 폴리실리콘으로 만들어지기 때문에 워드라인 구동신호의 지연이 크다.

이를 해결하기 위하여 계층적 워드라인 구조를 사용한다. 계층적 워드라인 구조는 메인 워드라인에 여러 개의 서브 워드라인을 연결하고, 하나의 메인 워드라인을 통하여 여러 개의 서브 워드라인을 구동할 수 있도록 한 것이다.

계층적 워드라인 구조에서는 서브 워드라인만을 폴리 실리콘을 만들고, 메인 워드라인과 서브 워드라인 선택신호선은 메탈(알루미늄 같은)로 만들어서 신호 지연을 극소화하였다.

메인 워드라인에 연결되는 각각의 서브 워드라인을 구동하기 위해서는 각 서브 워드라인마다 서브 워드라인 구동회로가 필요하며, 이를 도 1에 나타내었다.

피모스 트랜지스터(102)와 엔모스 트랜지스터(104)가 직렬 연결되어 하나의 서브 워드라인 구동부를 형성한다. 제 1 서브 워드라인 구동신호(SWL1)를 발생시키는 서브 워드라인 구동부에서, 피모스 트랜지스터(102)의 소스에는 제 1 서브 워드라인 선택신호(FX1)가 입력되며, 엔모스 트랜지스터(104)의 소스는 접지된다. 피모스 트랜지스터(102)와 엔모스 트랜지스터(104)의 각각의 게이트는 모두 메인 워드라인 구동바신호(MWLB)에 의해 제어된다.

피모스 트랜지스터(102)와 엔모스 트랜지스터(104)의 각각의 드레인이 상호 연결되어 제 1 서브 워드라인 구동신호(SWL1)를 출력하는 출력단이 형성된다. 이 출력단과 접지(VSS) 사이에는 엔모스 트랜지스터(106)가 연결되는데, 이 엔모스 트랜지스터(106)의 게이트는 제 1 서브 워드라인 선택바신호(FXB1)(제 1 서브 워드라인 선택신호의 상보 신호)에 의해 제어된다.

상술한 첫 번째 서브 워드라인 구동부와 대칭적으로 제 2 서브 워드라인을 구동하기 위한 또 하나의 서브 워드라인 구동부가 형성된다. 이 두 번째 서브 워드라인 구동부는 피모스 트랜지스터(108)와 엔모스 트랜지스터(110)가 직렬 연결되어 이루어진다. 피모스 트랜지스터(108)의 소스에는 제 2 서브 워드라인 선택신호(FX2)가 입력되며, 엔모스 트랜지스터(110)의 소스는 접지된다. 피모스 트랜지스터(108)와 엔모스 트랜지스터(110)의 각각의 게이트는 모두 메인 워드라인 구동바신호(MWLB)에 의해 제어된다.

피모스 트랜지스터(108)와 엔모스 트랜지스터(110)의 각각의 드레인이 상호 연결되어 제 2 서브 워드라인 구동신호(SWL2)를 출력하는 출력단이 형성된다. 이 출력단과 접지(VSS) 사이에는 엔모스 트랜지스터(112)가 연결되는데, 이 엔모스 트랜지스터(112)의 게이트는 제 2 서브 워드라인 선택바신호(FXB2)(제 2 서브 워드라인 선택신호의 상보 신호)에 의해 제어된다.

메인 워드라인 구동신호(MWL)가 하이레벨로 활성화되면, 상보신호인 메인 워드라인 선택바신호(MWLB)는 로우레벨로 되어 각 서브 워드라인 구동부의 피모스 트랜지스터(102)(108)를 턴 온시킨다. 따라서 각 서브 워드라인 구동부의 출력단에서는 하이레벨로 활성화된 제 1 및 제 2 서브 워드라인 구동신호(SWL1)(SWL2)가 출력된다.

그러나 실제로는, 각 서브 워드라인 구동부의 출력단에 연결된 엔모스 트랜지스터(106)(112)의 온/오프 상태에 따라 각 서브 워드라인 선택신호(SWL1)(SWL2)의 활성화 여부가 결정된다.

즉, 제 1 서브 워드라인 선택신호(FX1)가 하이레벨로 활성화된다면 상보신호인 제 1 서브 워드라인 선택바신호(FXB1)는 로우레벨이어서 첫 번째 서브 워드라인 구동부의 엔모스 트랜지스터(106)를 턴 오프시킨다. 따라서 제 1 서브 워드라인 구동신호(SWL1)는 하이레벨로 활성화될 수 있는 것이다.

이때 제 2 서브 워드라인 선택신호(FX2)는 로우레벨로 비활성화될 것이므로, 상보신호인 제 2 서브 워드라인 선택바신호(FXB2)는 하이레벨이어서 두 번째 서브 워드라인 구동부의 엔모스 트랜지스터(112)를 턴 온시킨다. 따라서 제 2 서브 워드라인 구동신호(SWL1)는 접지전압(VSS)에 의해 로우레벨로 비활성화되는 것이다.

도 1에서는 하나의 메인 워드라인 구동바신호(MWLB)에 의해 두 개의 서브 워드라인 구동신호(SWL1)(SWL2)만이 발생하는 것을 보였으나, 실제로는 하나의 메인 워드라인 구동바신호에 의해 여러 개의 서브 워드라인 구동신호가 발생하도록 구성된다.

도 1에 따르면, 두 개의 서브 워드라인 구동회로가 모두 6개의 모스 트랜지스터로 구성되는 것을 알 수 있다. 그러나 반도체 메모리의 집적도가 크게 향상되어 메모리 셀이 피치(대각 방향의 거리)가 크게 감소하는 추세이다. 따라서 워드라인 구동회로의 크기 역시 감소해야 할 필요가 있다.

발명이 이루고자하는 기술적 과제

따라서 본 발명은 서브 워드라인 구동회로를 구성하는 트랜지스터의 수를 감소시키는데 그 목적이 있다. 이와 같은 목적의 본 발명은 제 1 및 제 2 서브 워드라인 구동부와 제 5 스위치를 포함하여 이루어진다.

제 1 서브 워드라인 구동부는, 제 1 스위치의 일단과 제 2 스위치의 일단이 연결되어 이루어지는 제 1 출력단으로 제 1 서브 워드라인 구동신호가 출력되고, 제 1 스위치의 타단에는 메인 워드라인 구동신호가 입력되며, 제 2 스위치의 타단이 접지되고, 제 1 및 제 2 스위치가 제 1 선택신호에 의해 스위칭된다.

제 2 서브 워드라인 구동부는, 제 3 스위치의 일단과 제 4 스위치의 일단이 연결되어 이루어지는 제 2 출력단으로 제 2 서브 워드라인 구동신호가 출력되고, 제 3 스위치의 타단에는 메인 워드라인 구동신호가 입력되며, 제 4 스위치의 타단이 접지되고, 제 3 및 제 4 스위치가 제 2 선택신호에 의해 스위칭된다.

제 5 스위치는 제 1 출력단과 제 2 출력단 사이에 양단이 연결되고, 메인 워드라인 구동바신호에 의해 스위칭된다.

발명의 구성 및 작용

이와 같이 이루어지는 본 발명의 바람직한 실시예를 도 2를 참조하여 설명하면 다음과 같다. 도 2는 본 발명에 따른 반도체 메모리의 서브 워드라인 구동회로를 나타낸 도면이다.

피모스 트랜지스터(202)와 엔모스 트랜지스터(204)가 직렬 연결되어 하나의 서브 워드라인 구동부를 형성한다. 제 1 서브 워드라인 구동신호(SWL1)를 발생시키는 서브 워드라인 구동부에서, 피모스 트랜지스터(202)의 소스에는 메인 워드라인 구동신호(MWL)가 입력되며, 엔모스 트랜지스터(204)의 소스는 접지된다. 피모스 트랜지스터(202)와 엔모스 트랜지스터(204)의 각각의 게이트는 모두 제 1 서브 워드라인 선택바신호(FXB1)에 의해 제어된다.

피모스 트랜지스터(202)와 엔모스 트랜지스터(204)의 각각의 드레인이 상호 연결되어 제 1 서브 워드라인 구동신호(SWL1)를 출력하는 제 1 출력단이 형성된다.

상술한 첫 번째 서브 워드라인 구동부와 대칭적으로 제 2 서브 워드라인을 구동하기 위한 또 하나의 서브 워드라인 구동부가 형성된다. 이 두 번째 서브 워드라인 구동부는 피모스 트랜지스터(206)와 엔모스 트랜지스터(208)가 직렬 연결되어 이루어진다. 피모스 트랜지스터(206)의 소스에는 메인 워드라인 구동신호(MWL)가 입력되며, 엔모스 트랜지스터(208)의 소스는 접지된다. 피모스 트랜지스터(206)와 엔모스 트랜지스터(208)의 각각의 게이트는 모두 제 2 서브 워드라인 선택바신호(FXB2)에 의해 제어된다.

피모스 트랜지스터(206)와 엔모스 트랜지스터(208)의 각각의 드레인이 상호 연결되어 제 2 서브 워드라인 구동신호(SWL2)를 출력하는 제 2 출력단이 형성된다.

상술한 첫 번째 서브 워드라인 구동부의 제 1 출력단과 두 번째 서브 워드라인 구동부의 제 2 출력단 사이에는 엔모스 트랜지스터(210)의 소스와 드레인이 연결된다. 이 엔모스 트랜지스터(210)의 게이트는 메인 워드라인 구동바신호(MWL)에 의해 제어된다.

메인 워드라인 구동신호(MWL)가 로우레벨(비활성화 상태)인 동안에는 엔모스 트랜지스터(210)가 턴 온되며, 이 동안에 제 1 서브 워드라인 선택바신호(FXB1) 또는 제 2 서브 워드라인 선택바신호(FXB2)가 하이레벨(역시 비활성화 상태)이면 엔모스 트랜지스터(204)(206)가 턴 온되어 제 1 서브 워드라인 구동신호(SWL1)와 제 2 서브 워드라인 구동신호(SWL2)가 모두 로우레벨로 비활성화된다.

만약 메인 워드라인 구동신호(MWL)가 하이레벨로 활성화된 상태에서(엔모스 트랜지스터 210은 턴 오프) 제 1 서브 워드라인 선택바신호(FXB1)가 로우레벨(활성화 상태)이면 피모스 트랜지스터(202)가 턴 온되어 제 1 출력단에서는 메인 워드라인 구동신호(MWL)에 의한 하이레벨 전압이 제 1 서브 워드라인 구동신호(SWL1)로서 출력된다.

제 2 서브 워드라인 선택바신호(FXB2)가 로우레벨(활성화 상태)이면 반대쪽 피모스 트랜지스터(206)가 턴 온되어 제 2 출력단에서도 역시 메인 워드라인 구동신호(MWL)에 의한 하이레벨 전압이 제 2 서브 워드라인 구동신호(SWL2)로서 출력된다.

이와 같이 발생한 제 1 및 제 2 서브 워드라인 구동신호(SWL1)(SWL2)가 해당 서브 워드라인을 구동하게 되는 것이다.

도 2에 나타난 본 발명에 따른 서브 워드라인 구동회로는 두 개의 서브 워드라인 구동신호만을 발생시킴으로써 구성하였으나, 상술한 서브 워드라인 구동회로를 다수개 연결하면 하나의 메인 워드라인 구동신호로부터 다수개의 서브 워드라인 구동신호를 선택적으로 발생시킬 수 있다.

발명의 효과

이로써 본 발명에 따른 서브 워드라인 구동회로를 구성하는 트랜지스터의 수가 감소하는 것을 알 수 있다. 1Mb(1k×1k)의 저장용량을 갖는 메모리에서는 모두 1024개의 워드라인을 구동해야 하므로, 서브 워드라인 구동회로 역시 1024개가 필요하다. 본 발명에 따른 서브 워드라인 구동회로에서는 두 개의 서브 워드라인 구동회로마다 하나의 트랜지스터가 감소하므로, 본 발명에 따른 서브 워드라인 구동회로를 채용하면 모두 512개의 트랜지스터가 감소하는 것이다. 16Mb의 저장용량을 갖는 메모리라면 모두 8192개(512×16)의 트랜지스터 감소 효과를 얻을 수 있다.

(57) 청구의 범위

청구항 1

서브 워드라인 구동회로에 있어서,

제 1 스위치의 일단과 제 2 스위치의 일단이 연결되어 이루어지는 제 1 출력단으로 제 1 서브 워드라인 구동신호가 출력되고, 상기 제 1 스위치의 타단에는 메인 워드라인 구동신호가 입력되며, 상기 제 2 스위치의 타단이 접지되고, 상기 제 1 및 제 2 스위치가 제 1 선택신호에 의해 스위칭되는 제 1 서브 워드라인 구동부와;

제 3 스위치의 일단과 제 4 스위치의 일단이 연결되어 이루어지는 제 2 출력단으로 제 2 서브 워드라인 구동신호가 출력되고, 상기 제 3 스위치의 타단에는 상기 메인 워드라인 구동신호가 입력되며, 상기 제 4 스위치의 타단이 접지되고, 상기 제 3 및 제 4 스위치가 제 2 선택신호에 의해 스위칭되는 제 2 서브 워드라인 구동부와;

상기 제 1 출력단과 상기 제 2 출력단 사이에 양단이 연결되고, 메인 워드라인 구동바신호에 의해 스위칭되는 제 5 스위치를 포함하는 서브 워드라인 구동회로.

청구항 2

청구항 1에 있어서, 상기 제 1 스위치와 상기 제 2 스위치가 각각 피모스 트랜지스터와 엔모스 트랜지스터로 이루어져서, 상기 제 1 선택신호에 의해 상보적으로 턴 온되도록 이루어지는 것이 특징인 서브 워

드라인 구동회로.

청구항 3

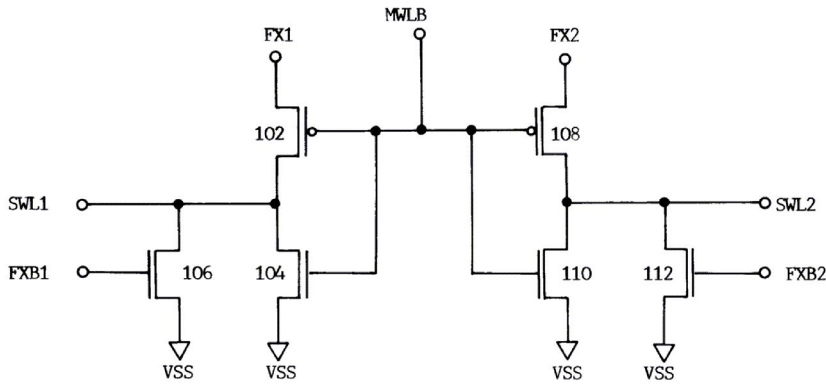
청구항 1에 있어서, 상기 제 3 스위치와 상기 제 4 스위치가 각각 피모스 트랜지스터와 엔모스 트랜지스터로 이루어져서, 상기 제 2 선택신호에 의해 상보적으로 턴 온되도록 이루어지는 것이 특징인 서브 워드라인 구동회로.

청구항 4

청구항 1에 있어서, 상기 제 5 스위치가 엔모스 트랜지스터인 것이 특징인 서브 워드라인 구동회로.

도면

도면1



도면2

