



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2008년07월15일
(11) 등록번호 10-0846387
(24) 등록일자 2008년07월09일

(51) Int. Cl.

G11C 7/04 (2006.01) G11C 11/40 (2006.01)

G11C 11/4063 (2006.01)

(21) 출원번호 10-2006-0049117

(22) 출원일자 2006년05월31일

심사청구일자 2007년07월24일

(65) 공개번호 10-2007-0115139

(43) 공개일자 2007년12월05일

(56) 선행기술조사문헌

KR1020040087152 A

KR1020050063880 A

전체 청구항 수 : 총 10 항

(73) 특허권자

주식회사 하이닉스반도체

경기 이천시 부발읍 아미리 산136-1

(72) 발명자

정춘석

경기 이천시 부발읍 아미리 산 136-1

김용기

경기 이천시 부발읍 아미리 산 136-1

(74) 대리인

특허법인 신성

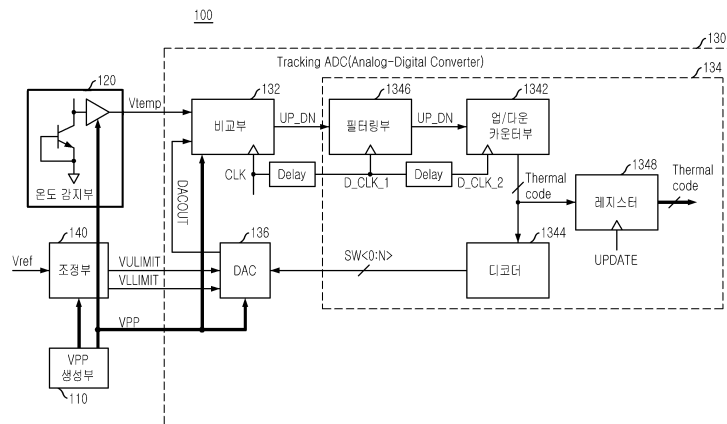
심사관 : 이옥우

(54) 반도체 메모리 소자의 온도 정보 출력 장치

(57) 요약

본 발명은 메모리 장치의 온도 정보 출력 장치(ODTS - On Die Thermal Sensor)의 전원전압에 관한 것으로, 특히 온도 정보 출력 장치(ODTS)에서 낮은 전위레벨을 갖는 전원전압으로 인해 발생하는 오류를 방지하는 회로에 관한 것이다. 온도 정보 출력 장치(ODTS)내부에 고 전압(VPP) 펌핑 장치를 추가하여 온도 정보 출력 장치(ODTS)의 전원전압을 고 전압(VPP)로 사용함으로써 반도체 소자의 전원전압이 낮아지더라도 높은 정확도의 온도 정보를 출력하는 온도 정보 출력(ODTS) 출력 장치를 구현할 수 있다.

대표도 - 도5



특허청구의 범위

청구항 1

외부전원전압보다 높은 전위레벨을 갖는 고 전압을 생성하는 고 전압 생성수단; 및

온도를 감지하여 그 값을 온도 정보 코드로서 출력하고, 상기 온도 정보 코드의 정확도를 증가시키기 위해 상기 고 전압을 전원전압으로 사용하는 온도 정보 출력 수단

를 구비하는 반도체 소자의 온도 정보 출력장치.

청구항 2

외부전원전압보다 높은 전위레벨을 갖는 고 전압을 생성하는 고 전압 생성수단;

온도 변화에 응답하여 제1전압의 전위레벨을 변동시켜 출력하고, 상기 고 전압을 전원전압으로 사용하여 상기 제1전압의 변동 가능한 전위레벨이 증가 된 온도 감지수단;

상기 제1전압의 전위레벨을 트래킹(tracking)하는 제2전압의 전위레벨을 조정하고, 상기 제1전압과 상기 제2전압을 비교한 값에 따라 온도 정보 코드를 조정하여 출력하며, 상기 온도 정보 코드의 정확성을 증가시키기 위해 상기 고 전압을 전원전압으로 사용하는 전위레벨 추적수단; 및

설정된 기준전압에 응답하여 상기 제1전압을 트래킹(tracking)하기 위해 상기 제2전압의 최소전위레벨과 최대전위레벨을 결정하며, 상기 고 전압을 전원전압으로 사용하여 상기 최소전위레벨과 상기 최대전위레벨 사이의 간격이 증가 된 조정수단

을 구비하는 반도체 소자의 온도 정보 출력장치.

청구항 3

제2항에 있어서,

상기 전위레벨 추적수단은,

상기 제1전압과 제2전압의 전위레벨을 비교하며, 상기 고 전압을 전원전압으로 사용하여 비교이득이 증가 된 비교수단;

상기 비교수단의 출력신호에 응답하여 상기 온도 정보 코드를 조정하여 출력하고, 상기 온도 정보 코드를 디코딩하여 조정 정보 코드로서 출력하는 코드출력수단; 및

디지털 값인 상기 조정 정보 코드에 응답하여 아날로그 값인 상기 제2전압의 전위레벨을 조정하고, 상기 제2전압의 전위레벨은 상기 최소전위레벨과 상기 최대전위레벨 사이에서 조정되며, 상기 고 전압을 전원전압으로 사용하여 상기 제2전압의 변동 가능한 전위레벨이 증가 된 디지털-아날로그 컨버팅 조정수단

을 포함하는 반도체 소자의 온도 정보 출력장치.

청구항 4

제3항에 있어서,

상기 디지털-아날로그 컨버팅 조정수단은,

제1출력전압의 전위레벨과 상기 최소 전위레벨을 비교하고, 그 값에 따라 제1바이어스 전압의 전위레벨을 결정하며, 상기 제1출력전압의 전위레벨은 상기 제1바이어스 전압의 전위레벨에 따라 변동하는 제1바이어스 결정수단;

제2출력전압의 전위레벨과 상기 최대 전위레벨을 비교하고, 그 값에 따라 제2바이어스 전압의 전위레벨을 결정하며, 상기 제2출력전압의 전위레벨은 상기 제2바이어스 전압의 전위레벨에 따라 변동하는 제2바이어스 결정수단; 및

상기 조정코드에 응답하여 상기 제2전압의 전위레벨을 조정하고, 상기 제1바이어스 전압과 상기 제2바이어스 전압에 따라 변동가능한 전위레벨이 결정된 제2전압 결정수단

을 포함하는 반도체 소자의 온도 정보 출력 장치.

청구항 5

제4항에 있어서,

상기 제1바이어스 결정수단은,

상기 제1바이어스 전압의 전위레벨에 응답하여 상기 제1출력전압의 전위레벨을 변동하는 제1커런트-미러(current-mirror) 회로; 및

상기 제1출력전압의 전위레벨과 상기 최소 전위레벨을 비교하고, 그 값에 따라 상기 제1바이어스 전압의 전위레벨을 변동하는 제1비교기

를 구비하는 반도체 소자의 온도 정보 출력 장치.

청구항 6

제4항에 있어서,

상기 제2바이어스 결정수단은,

상기 제2바이어스 전압의 전위레벨에 응답하여 상기 제2출력전압의 전위레벨을 변동하는 제2커런트-미러(current-mirror) 회로; 및

상기 제2출력전압의 전위레벨과 상기 최대 전위레벨을 비교하고, 그 값에 따라 상기 제2바이어스 전압의 전위레벨을 변동하는 제2비교기

를 구비하는 반도체 소자의 온도 정보 출력 장치.

청구항 7

제4항에 있어서,

상기 제2전압 결정수단은,

상기 제1바이어스 전압과 상기 제2바이어스 전압에 따라 결정된 변동가능한 전위레벨 내에서 상기 조정코드에 응답하여 상기 제2전압의 전위레벨을 조정하고, 상기 고 전압을 전원전압으로 사용하여 상기 제2전압이 변동가능한 전위레벨이 증가 된 제3커런트-미러(current-mirror) 회로

를 구비하는 반도체 소자의 온도 정보 출력 장치.

청구항 8

제3항에 있어서,

상기 코드출력수단은,

상기 비교수단의 출력신호에 응답하여 설정된 디지털 코드를 증가시키거나 감소시켜 상기 온도 정보 코드로서 출력하는 업/다운 카운팅수단; 및

상기 온도 정보 코드를 디코딩하여 조정 정보 코드로서 출력하는 디코딩수단

을 포함하는 반도체 소자의 온도 정보 출력 장치.

청구항 9

제8항에 있어서,

상기 코드 출력수단은,

상기 비교수단의 출력신호가 잘못된 값을 갖는 경우를 필터링하여 제거하는 필터링수단; 및

상기 온도 정보 코드를 저장하는 레지스터

를 더 포함하는 반도체 소자의 온도 정보 출력 장치.

청구항 10

제9항에 있어서,

상기 비교수단은 외부 컨트롤 회로에서 출력되는 클럭신호에 응답하여 동작하고,

상기 필터링수단은 상기 클럭신호를 일정시간 지연시킨 제1지연클럭신호에 응답하여 동작하고,

상기 업/다운 카운터는 상기 제1지연신호를 일정시간 지연시킨 신호에 응답하여 동작하고,

상기 레지스터는 외부 컨트롤 회로에서 출력되는 업데이트 신호에 응답하여 동작하는

것을 특징으로 하는 반도체 소자의 온도 정보 출력 장치.

명세서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

- <12> 본 발명은 메모리 장치의 온도 정보 출력 장치(ODTS - On Die Thermal Sensor)의 전원전압에 관한 것으로, 특히 온도 정보 출력 장치(ODTS)에서 낮은 전위레벨을 갖는 전원전압으로 인해 발생하는 오류를 방지하는 회로에 관한 것이다.
- <13> 디램 셀(DRAM cell)은 스위치 역할을 하는 트랜지스터와 전하(데이터)를 저장하는 커패시터로 구성되어 있다. 메모리 셀 내의 커패시터에 전하가 있는가 없는가에 따라, 즉 커패시터의 단자 전압이 높은가 낮은가에 따라 데이터의 '하이', '로우'를 구분한다.
- <14> 데이터의 보관은 커패시터에 전하가 축적된 형태로 되어 있는 것이므로 원리적으로는 전력의 소비가 없다. 그러나 MOS 트랜지스터의 PN 결합 등에 의한 누설전류가 있어서 저장된 초기의 전하량이 소멸되므로 데이터가 소실될 수 있다. 이를 방지하기 위해서 데이터를 잃어버리기 전에 메모리 셀 내의 데이터를 읽어서 그 잃어낸 정보에 맞추어 다시금 정상적인 전하량으로 재충전해 주어야 한다.
- <15> 이 동작을 주기적으로 반복해야만 데이터의 기억이 유지된다. 이러한 셀 전하의 재충전 과정을 리프레쉬(refresh) 동작이라 부르며, 리프레쉬 제어는 일반적으로 디램 제어기(DRAM controller)에서 이루어진다. 그러한 리프레쉬(refresh) 동작의 필요에 기인하여 디램에서는 리프레쉬 전력이 소모된다. 보다 저전력을 요구하는 배터리 오퍼레이티드 시스템(battery operated system)에서 전력 소모를 줄이는 것은 매우 중요하며 크리티컬(critical)한 이슈이다.
- <16> 리프레쉬(refresh)에 필요한 전력소모를 줄이는 시도중 하나는 리프레쉬(refresh) 주기를 온도에 따라 변화시키는 것이다. 디램(DRAM)에서의 데이터 보유 타임은 온도가 낮아질수록 길어진다. 따라서, 온도 영역을 여러 영역들로 분할하여 두고 낮은 온도 영역에서는 리프레쉬 클럭의 주파수를 상대적으로 낮추어 주면 전력의 소모는 줄어들 것임에 틀림없다. 따라서, 디램(DRAM) 내부에 온도를 정확하게 감지하고, 감지한 온도의 정보를 출력해 줄 수 있는 장치가 필요하다.
- <17> 또한, 반도체 메모리 소자는 그 집적 레벨 및 동작 속도가 증가함에 따라 반도체 메모리 소자 자체에서 많은 열을 발생한다. 이렇게 발생한 열은 반도체 메모리 소자의 내부 온도를 상승시켜 정상적인 동작을 방해하고, 자칫 반도체 메모리 소자의 불량률도 초래한다. 따라서, 반도체 메모리 소자의 온도를 정확하게 감지하고, 감지한 온도의 정보를 출력해 줄 수 있는 장치가 필요하다.
- <18> 도 1은 종래 반도체 메모리 소자의 온도 정보 출력 장치를 도시한 블록도이다.
- <19> 도 1을 참조하면, 종래의 반도체 메모리 소자의 온도 정보 출력 장치는 온도 감지부(10), 디지털-아날로그 컨버팅 조정부(20), 비교부(30), 업/다운 카운터부(40), 조정부(50), 디코더(60), 필터링부(70), 레지스터(80)으로 구성되어 있다.
- <20> 구체적으로 온도 감지부(10)는 반도체 메모리 소자의 온도나 전원전압의 변화에 영향을 받지 않는 밴드갭(Bandgap) 회로 중에서 바이폴라 접합 트랜지스터(BJT : Bipolar Junction Transistor)의 베이스-이미터 전압

(Vbe)의 변화가 약 $-1.8\text{mV}/^\circ\text{C}$ 인 것을 이용함으로써 반도체 메모리 소자의 온도를 감지한다. 그리고 미세하게 변동하는 바이폴라 접합 트랜지스터(BJT : Bipolar Junction Transistor)의 베이스-이미터 전압(Vbe)을 증폭함으로써 온도에 1:1 대응하는 제1전압(Vtemp)을 출력한다. 즉, 반도체 메모리 소자의 온도가 높을수록 낮은 바이폴라 접합 트랜지스터(BJT)의 베이스-이미터 전압(Vbe)을 출력한다.

- <21> 또한, 디지털-아날로그 컨버팅 조정부(20)는 디지털-아날로그 변환기(DAC : Digital Analog Converter)로서 디코더(60)에서 출력되는 디지털 값인 조정 정보 코드(SW<0:N>)에 응답하여 아날로그 값인 제2전압(DACOUT)으로 바꾸어서 출력한다. 이때, 제2전압(DACOUT)은 조정부(50)에서 출력되는 최대변동전압(VULIMIT)과 최소변동전압(VLLIMIT)에 따라서 결정된다.
- <22> 그리고, 비교부(30)는 제1전압(Vtemp)와 제2전압(DACOUT)을 비교하여 제1전압(Vtemp)의 전위레벨이 제2전압(DACOUT)의 전위레벨보다 작은 전위레벨일 경우 업/다운 카운터부(40)에서 미리 설정된 디지털 코드를 증가시키도록 하는 제어신호(UP_DN)의 전위레벨을 조정하여 출력하고, 제1전압(Vtemp)의 전위레벨이 제2전압(DACOUT)의 전위레벨보다 큰 전위레벨일 경우 업/다운 카운터부(40)의 미리 설정된 디지털 코드를 감소시키도록 하는 제어신호(UP_DN)의 전위레벨을 조정하여 출력한다.
- <23> 또한, 업/다운 카운터부(40)는, 비교부(30)으로부터 제어신호(UP_DN)를 입력받아서 내부에 미리 설정된 디지털 값을 증가시키거나 감소시켜서 온도 정보 코드(Thermal code)를 출력한다.
- <24> 그리고, 조정부(50)는 반도체 메모리 소자의 온도나 전원전압의 변화에 영향을 받지 않는 밴드갭(Bandgap) 회로에서 출력되는 기준전압(Vref)을 입력받아 반도체 메모리 소자의 온도나 전원전압의 변화에 영향을 받지 않는 최대변동전압(VULIMIT)과 최소변동전압(VLLIMIT)을 출력한다. 이때, 반도체 메모리 소자는 생산과정에서 각 다이(die)마다 온도에 대한 바이폴라 접합 트랜지스터(BJT : Bipolar Junction Transistor)의 베이스-이미터 전압(Vbe)의 전압범위가 다르기 때문에 온도 보상의 정확도를 높이기 위해서 미리 외부장치를 통해 기준전압(Vref)의 전위레벨을 설정한다. 최대변동전압(VULIMIT)의 전위레벨과 최소변동전압(VLLIMIT)은 일정한 전압 차이를 갖는다.
- <25> 또한, 디코더(60)는 업/다운 카운터부(40)에서 출력되는 온도 정보 코드(Thermal code)를 피드백(feedback)을 통해 다시 디지털-아날로그 컨버팅 조정부(20)에 전달할 때, 전송의 시간 차로 인해 발생할 수 있는 오류를 제거하기 위해 온도 정보 코드(Thermal code)를 디코딩(decoding)하여 조정 정보 코드(SW<0:N>)로 바꿔서 출력한다. 여기서, 전송의 시간 차로 인해 발생할 수 있는 오류는 디지털-아날로그 컨버팅 조정부(20)이 전송의 시간 차보다 민감하게 반응하여 제2전압(DACOUT)을 출력할 경우 잘못된 정보가 비교부(30)으로 입력되는 오류 등을 말한다.
- <26> 그리고, 필터링 부(70)는 비교부(30)에서 제1전압(Vtemp)와 제2전압(DACOUT)을 비교할 때 오류로 인하여 잘못된 결과가 업/다운 카운터 부(40)으로 전달되어 오동작하는 것을 방지한다. 즉, 제어신호(UP_DN)가 디지털 코드를 감소시키도록 하는 전위레벨 또는 디지털 코드를 증가시키도록 하는 전위레벨이 연속으로 3번 출력되어야 업/다운 카운터부(40)로 전달해서 실제 동작이 일어나도록 한다.
- <27> 동작순서를 정의하면, 비교부(30)를 클럭신호(CLK)에 응답해서 제1전압(Vtemp)와 제2전압(DACOUT)을 비교하면, 클럭신호(CLK)를 일정시간 - 예를 들면, 3번 비교할 시간 - 지연하여 발생하는 제1지연클럭신호(D_CLK_1)에 응답해서 필터링부(70)를 동작시킨다. 마찬가지로 제1지연클럭신호(D_CLK_1)를 일정시간 - 예를 들면, 필터링부(70)의 동작시간만큼 - 지연시킨 제2지연클럭신호(D_CLK_2)에 응답하여 업/다운 카운터부(40)을 동작시킨다. 여기서, 클럭신호(CLK)는 외부 컨트롤 회로에서 출력되는 신호이다.
- <28> 또한, 레지스터(80)은 외부 컨트롤 회로에서 출력되는 업데이트(UPDATE) 신호에 응답하여 출력되는 온도 정보 코드를 다목적 레지스터(MPR : Multi Purpose Register)에 저장한다.
- <29> 도 2은 온도 감지부에서 공정별 온도에 대한 출력전압의 변화와 온도의 변화에 대한 출력전압을 도시한 도면이다.
- <30> 도 2를 참조하면, 전술한 온도 감지부(10)의 바이폴라 접합 트랜지스터(BJT : Bipolar Junction Transistor)의 베이스-이미터 전압(Vbe)이 반도체 메모리 소자의 온도변동에 따라 선형적으로 변하는 것을 알 수 있다.
- <31> 그런데, 종래의 반도체 메모리 소자의 온도 정보 출력 장치(ODTS)는 반도체 메모리 소자의 전원전압을 같이 사용하기 때문에 반도체 메모리 소자의 전원전압이 낮아지면 온도 정보 출력 정보의 오류가 발생한다.
- <32> 실제로 SDR DRAM에서는 3.3V, DDR DRAM에서는 2.5V, DDR2 DRAM에서는 1.8V, DDR3 DRAM에서는 1.5V를 전원전압

을 사용하는데, 이러한 경우 각각의 DRAM에 포함된 온도 정보 출력 장치(ODTS)도 같은 전원전압을 사용하여야 한다.

- <33> 온도 정보 출력 장치(ODTS)의 전원전압을 사용하게 되면 다음과 같은 문제점이 발생한다.
- <34> 먼저, 온도 정보 출력 장치(ODTS)의 온도 출력 범위는 일정하지만, 온도 정보 출력 장치(ODTS)의 전원전압이 낮으므로, 바이폴라 접합 트랜지스터(BJT)의 베이스-이미터 전압(V_{be}) 증폭률 역시 작아져야 한다. 때문에 온도 감지부(10)의 온도 감도는 작아진다. 예를 들면, 온도 정보 출력 장치(ODTS)가 100℃의 온도 출력 범위를 갖는 경우 전원전압이 낮아지면, 1℃의 온도변위에 대한 전압변위도 낮아진다.
- <35> 도 3은 도 1에서 도시된 비교부의 비교이득이 무한대일 경우 Tracking ADC의 출력전압을 도시한 타이밍 다이어그램이다.
- <36> 도 3을 참조하면, 비교부(30)는 비교이득이 무한대이면 제1전압(V_{temp})과 제2전압(DACOUT)을 비교할 때 $\pm 0.5LSB$ 의 양자화 에러(Quantization error)가 발생하는 것을 알 수 있다. 이는 비교부(30)가 제1전압(V_{temp})과 제2전압(DACOUT)을 비교, 1LSB에 해당하는 만큼 제2전압(DACOUT)의 전위레벨을 증가 또는 감소시킴으로써 제1전압(V_{temp})의 전위레벨을 쫓아가기 때문에 발생하는 에러이다.
- <37> 도 4는 도 1에서 도시된 비교부의 비교이득이 작을 경우 Tracking ADC의 출력전압을 도시한 타이밍 다이어그램이다.
- <38> 비교부(30)는 비교이득이 작아지면 제1전압(V_{temp})과 제2전압(DACOUT)을 비교할 때 $\pm 1.5LSB$ 의 양자화 에러(Quantization error)가 발생하는 것을 알 수 있다. 이는 비교부(30)의 비교이득이 충분히 크지 못하기 때문에 양자화 에러이내의 값에 대해 비교를 하지 못하고 비교부(30)에서 분별가능한 입력 차이까지 업/다운 카운터부(40)의 디지털 코드를 올리거나 내리기 때문이다. 이 경우 비교부(30)의 비교이득에 따라 $\pm 2LSB$ 또는 $\pm 3LSB$ 아니면 그 이상의 에러가 생길 수 있다.
- <39> 따라서, 비교부(30)의 비교이득은 크면 클수록 좋다. 하지만 온도 정보 출력 장치(ODTS) 전원전압이 낮아지면, 비교부(30)의 전원전압 역시 낮아지므로 비교이득이 줄어든다. 즉, 온도 정보 출력 장치(ODTS)의 온도 출력 코드 에러는 증가할 수밖에 없다.

발명이 이루고자 하는 기술적 과제

- <40> 본 발명은 상기와 같은 종래 기술의 문제점을 해결하기 위하여 제안된 것으로, 낮은 전원전압을 사용하는 반도체 메모리 소자에서 온도 보정 과정을 수행하는 반도체 메모리 소자의 온도 정보 출력 장치를 제공하는데 그 목적이 있다.

발명의 구성 및 작용

- <41> 상기의 기술적 과제를 달성하기 위한 본 발명의 일 측면에 따르면, 외부전원전압보다 높은 전위레벨을 갖는 고 전압을 생성하는 고 전압 생성수단; 및 온도를 감지하여 그 값을 온도 정보 코드로서 출력하고, 상기 온도 정보 코드의 정확도를 증가시키기 위해 상기 고 전압을 전원전압으로 사용하는 온도 정보 출력 수단을 구비하는 반도체 소자의 온도 정보 출력장치가 제공된다.
- <42> 상기의 기술적 과제를 달성하기 위한 본 발명의 다른 측면에 따르면, 외부전원전압보다 높은 전위레벨을 갖는 고 전압을 생성하는 고 전압 생성수단; 온도 변화에 응답하여 제1전압의 전위레벨을 변동시켜 출력하고, 상기 고 전압을 전원전압으로 사용하여 상기 제1전압의 변동 가능한 전위레벨이 증가 된 온도 감지수단; 상기 제1전압의 전위레벨을 트래킹(tracking)하는 제2전압의 전위레벨을 조정하고, 상기 제1전압과 상기 제2전압을 비교한 값에 따라 온도 정보 코드를 조정하여 출력하며, 상기 온도 정보 코드의 정확성을 증가시키기 위해 상기 고 전압을 전원전압으로 사용하는 전위레벨 추적수단; 및 설정된 기준전압에 응답하여 상기 제1전압을 트래킹(tracking)하기 위해 상기 제2전압의 최소전위레벨과 최대전위레벨을 결정하며, 상기 고 전압을 전원전압으로 사용하여 상기 최소전위레벨과 상기 최대전위레벨 사이의 간격이 증가 된 조정수단을 구비하는 반도체 소자의 온도 정보 출력장치가 제공된다.
- <43> 본 발명에서는 낮은 전원전압을 사용하는 반도체 소자의 온도 정보 출력 장치(ODTS)에서 온도 정보 출력 장치(ODTS) 내부에 고 전압(VPP) 펌핑장치를 포함함으로써 반도체 소자의 전원전압과 상관없이 온도 보상의 정확도를 높일 수 있다.

- <44> 이하, 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자가 본 발명을 보다 용이하게 실시할 수 있도록 본 발명의 바람직한 실시 예를 소개하기로 한다.
- <45> 도 5는 본 발명의 실시 예에 따른 반도체 메모리 소자의 온도 정보 출력 장치를 도시한 블록도이다.
- <46> 도 5를 참조하면, 본 발명의 실시 예에 따른 반도체 메모리 소자의 온도 정보 출력 장치(ODTS)는, 외부전원전압(VDD) - 반도체 소자의 전원전압 - 보다 높은 전위레벨을 갖는 고 전압(VPP)을 생성하는 고 전압 생성부(110), 및 온도를 감지하여 그 값을 온도 정보 코드(Thermal code)로서 출력하고, 온도 정보 코드(Thermal code)의 정확도를 증가시키기 위해 고 전압(VPP)을 전원전압으로 사용하는 온도 정보 출력부(100)를 구비한다.
- <47> 본 발명의 실시 예에 따른 반도체 메모리 소자의 온도 정보 출력 장치(ODTS)는, 외부전원전압(VDD) - 반도체 소자의 전원전압 - 보다 높은 전위레벨을 갖는 고 전압(VPP)을 생성하는 고 전압 생성부(110)와, 온도 변화에 응답하여 제1전압(Vtemp)의 전위레벨을 변동시켜 출력하고, 고 전압(VPP)을 전원전압으로 사용하여 제1전압(Vtemp)의 변동 가능한 전위레벨이 증가 된 온도 감지부(120)와, 제1전압(Vtemp)의 전위레벨을 트래킹(tracking)하는 제2전압(DACOUT)의 전위레벨을 조정하고, 제1전압(Vtemp)과 상기 제2전압(DACOUT)을 비교한 값에 따라 온도 정보 코드(Thermal code)를 조정하여 출력하며, 온도 정보 코드(Thermal code)의 정확성을 증가시키기 위해 고 전압(Vpp)을 전원전압으로 사용하는 전위레벨 추적부(130) 및 설정된 기준전압(Vref)에 응답하여 제1전압(Vtemp)을 트래킹(tracking)하기 위해 제2전압(DACOUT)의 최소전위레벨(VLLIMIT의 전위레벨)과 최대전위레벨(VLLIMIT의 전위레벨)을 결정하며, 고 전압(VPP)을 전원전압으로 사용하여 최소전위레벨과 최대전위레벨 사이의 간격이 증가 된 조정부(140)를 구비한다.
- <48> 여기서, 전위레벨 추적부(130)는, 제1전압(Vtemp)과 제2전압(DACOUT)의 전위레벨을 비교하며, 고 전압(VPP)을 전원전압으로 사용하여 비교이득이 증가 된 비교부(132)와, 비교부(132)의 출력신호에 응답하여 온도 정보 코드(Thermal code)를 조정하여 출력하고, 온도 정보 코드(Thermal code)를 디코딩하여 조정 정보 코드(SW<0:N>)로서 출력하는 코드출력부(134) 및 디지털 값인 조정 정보 코드(SW<0:N>)에 응답하여 아날로그 값인 제2전압(DACOUT)의 전위레벨을 조정하고, 제2전압(DACOUT)의 전위레벨은 최소전위레벨(VLLIMIT)과 최대전위레벨(VLLIMIT) 사이에서 조정되며, 고 전압(VPP)을 전원전압으로 사용하여 제2전압(DACOUT)의 변동 가능한 전위레벨이 증가 된 디지털-아날로그 컨버팅 조정부(DAC, 136)를 포함한다.
- <49> 전위레벨 추적부(130)의 구성요소 중 코드출력부(134)는, 비교부(132)의 출력신호에 응답하여 설정된 디지털 코드를 증가시키거나 감소시켜 온도 정보 코드로서 출력하는 업/다운 카운팅부(1342), 및 온도 정보 코드(Thermal code)를 디코딩하여 조정 정보 코드(SW<0:N>)로서 출력하는 디코딩부(1344)을 포함하고, 비교부(132)의 출력신호가 잘못된 값을 갖는 경우를 필터링하여 제거하는 필터링부(1346), 및 온도 정보 코드(Thermal code)를 저장하는 레지스터(1348)를 더 포함한다.
- <50> 도 6은 도 5에 도시된 DAC의 구현예를 나타낸 회로도이다.
- <51> 도 6을 참조하면, 디지털-아날로그 컨버팅 조정부(DAC, 136)는, 제1출력전압(OUT_1)의 전위레벨과 최소 전위레벨(VLLIMIT)을 비교하고, 그 값에 따라 제1바이어스 전압(BIAS1)의 전위레벨을 결정하며, 제1출력전압(OUT_1)의 전위레벨은 제1바이어스 전압(BIAS1)의 전위레벨에 따라 변동하는 제1바이어스 결정부(1362)와, 제2출력전압(OUT_2)의 전위레벨과 최대 전위레벨(VULIMIT)을 비교하고, 그 값에 따라 제2바이어스 전압(BIAS2)의 전위레벨을 결정하며, 제2출력전압(OUT_2)의 전위레벨은 제2바이어스 전압(BIAS2)의 전위레벨에 따라 변동하는 제2바이어스 결정부(1364), 및 조정코드(SW<0:N>)에 응답하여 제2전압(DACOUT)의 전위레벨을 조정하고, 제1바이어스 전압(BIAS1)과 제2바이어스 전압(BIAS2)에 따라 변동가능한 전위레벨이 결정된 제2전압 결정부(1366)을 포함한다.
- <52> 여기서, 제1바이어스 결정부(1362)는, 제1바이어스 전압(BIAS1)의 전위레벨에 응답하여 제1출력전압(OUT_1)의 전위레벨을 변동하는 제1커런트-미러(current-mirror) 회로(1362b), 및 제1출력전압(OUT_1)의 전위레벨과 최소 전위레벨(VLLIMIT)을 비교하고, 그 값에 따라 제1바이어스 전압(BIAS1)의 전위레벨을 변동하는 제1비교기(1362a)를 구비한다.
- <53> 또한, 제2바이어스 결정부(1364)는, 제2바이어스 전압(BIAS2)의 전위레벨에 응답하여 제2출력전압(OUT_2)의 전위레벨을 변동하는 제2커런트-미러(current-mirror) 회로(1364b), 및 제2출력전압(OUT_2)의 전위레벨과 최대 전위레벨(VULIMIT)을 비교하고, 그 값에 따라 제2바이어스 전압(BIAS2)의 전위레벨을 변동하는 제2비교기(1364a)를 구비한다.
- <54> 그리고, 제2전압 결정부(1366)는, 제1바이어스 전압(BIAS1)과 제2바이어스 전압(BIAS2)에 따라 결정된 변동가능

한 전위레벨 내에서 조정코드(SW<0:N>)에 응답하여 제2전압(DACOUT)의 전위레벨을 조정하고, 고 전압(VPP)을 전원전압으로 사용하여 제2전압(DACOUT)이 변동가능한 전위레벨이 증가 된 제3커런트-미러(current-mirror) 회로를 구비한다.

- <55> 즉, 조정코드(SW<0:N>)의 값이 모두 '1'이면 최대 전위레벨(VULIMIT)을 갖는 제2전압(DACOUT)이 출력된다. 마찬가지로 조정코드(SW<0:N>)의 값이 모두 '0'이면 최소 전위레벨(VLLIMIT)을 갖는 제2전압(DACOUT)이 출력된다.
- <56> 전술한 본 발명은 전원전압 반도체 소자의 전원전압(VDD)를 사용하는 대신 온도 정보 출력 장치(ODTS) 내부에 고 전압(VPP) 펌핑 장치를 추가하여 온도 정보 출력 장치(ODTS)는 고 전압(VPP)를 전원전압으로 사용한다. 때문에 모든 장치의 동작은 종래기술과 동일하므로 따로 설명하지 않고, 고 전압(VPP)를 사용하기 때문에 각 장치에서 발생하는 이점을 설명하도록 하겠다.
- <57> 먼저, 온도 감지부(120)은 고 전압(VPP)를 전원전압으로 사용하게 되면, 바이폴라 접합 트랜지스터(BJT)의 베이스-이미터 전압(Vbe) 증폭률이 줄어들지 않는다. 온도 감도에 따라 변동 가능한 전위레벨 차이를 갖는 제1전압(Vtemp)의 변동 가능한 전위레벨이 줄어들지 않는다.
- <58> 그리고, 비교부(132)는 고 전압(VPP)를 전원전압으로 사용하게 되면, 비교이득이 작아지지 않는다. 즉, 양자화 에러(Quantization error)의 크기를 줄일 수 있다.
- <59> 또한, 조정부(140)과 디지털-아날로그 컨버팅 조정수단은 고 전압(VPP)를 전원전압으로 사용하게 되면, 제2전압(DACOUT)이 변동가능한 최대 전위레벨(VULIMIT)와 최소 전위레벨(VLLIMIT)의 변동범위를 증가시킬 수 있고, 최대 전위레벨(VULIMIT)와 최소 전위레벨(VLLIMIT)의 변동범위가 증가되면 당연히 제2전압(DACOUT)의 변동가능 전위레벨이 증가한다.
- <60> 이상에서 살펴본 바와 같이 본 실시 예를 적용하면, 온도 정보 출력 장치(ODTS)내부에 고 전압(VPP) 펌핑 장치를 추가하여 온도 정보 출력 장치(ODTS)의 전원전압을 고 전압(VPP)로 사용하게 되면, 반도체 소자의 전원전압이 낮아지더라도 높은 정확도의 온도 정보를 출력하는 온도 정보 출력(ODTS) 출력 장치를 구현할 수 있다.

발명의 효과

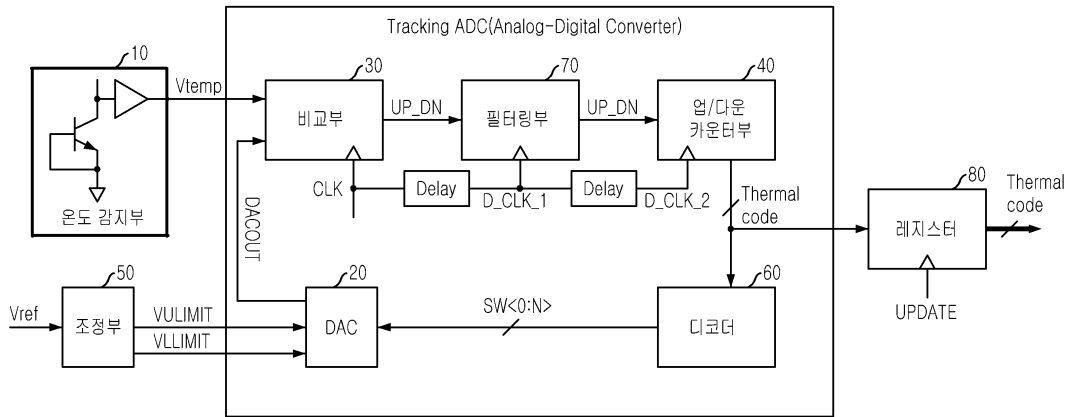
- <61> 온도 정보 출력 장치(ODTS)내부에 고 전압(VPP) 펌핑 장치를 추가하여 온도 정보 출력 장치(ODTS)의 전원전압을 고 전압(VPP)로 사용함으로써 반도체 소자의 전원전압이 낮아지더라도 높은 정확도의 온도 정보를 출력하는 온도 정보 출력(ODTS) 출력 장치를 구현할 수 있다.

도면의 간단한 설명

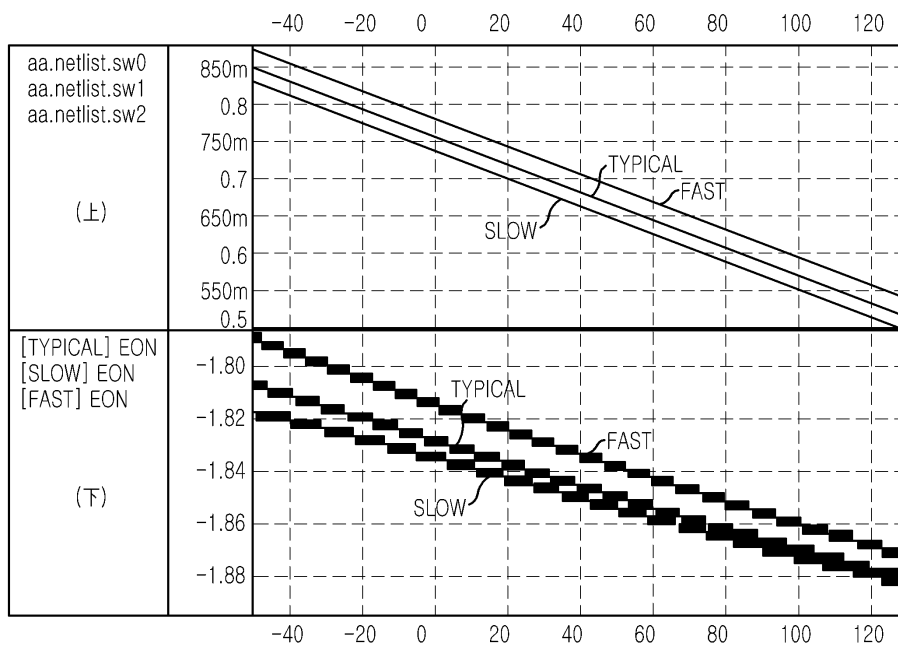
- <1> 도 1은 종래 반도체 메모리 소자의 온도 정보 출력 장치를 도시한 블록도.
- <2> 도 2은 온도 감지부에서 고정밀 온도에 대한 출력전압의 변화와 온도의 변화에 대한 출력전압을 도시한 도면.
- <3> 도 3은 도 1에서 도시된 비교부의 비교이득이 무한대일 경우 Tracking ADC의 출력전압을 도시한 타이밍 다이어그램.
- <4> 도 4는 도 1에서 도시된 비교부의 비교이득이 작을 경우 Tracking ADC의 출력전압을 도시한 타이밍 다이어그램.
- <5> 도 5는 본 발명의 실시 예에 따른 반도체 메모리 소자의 온도 정보 출력 장치를 도시한 블록도.
- <6> 도 6은 도 5에 도시된 DAC의 구현예를 나타낸 회로도.
- <7> 100 : 온도 정보 출력 장치.
- <8> 110 : 고 전압 생성부
- <9> 120 : 온도 감지부
- <10> 130 : 전위레벨 추적부
- <11> 140 : 조정부

도면

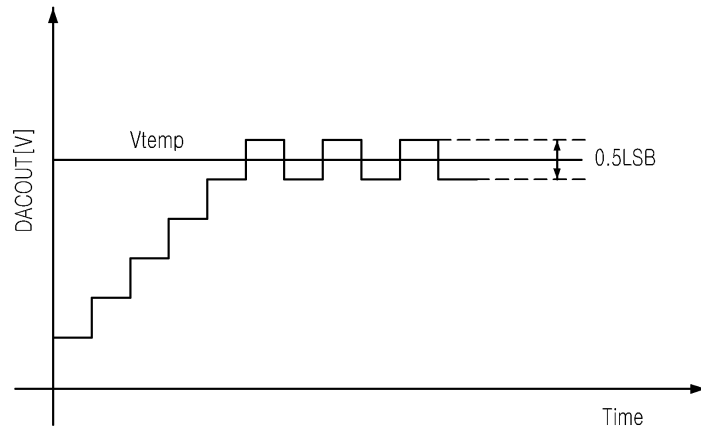
도면1



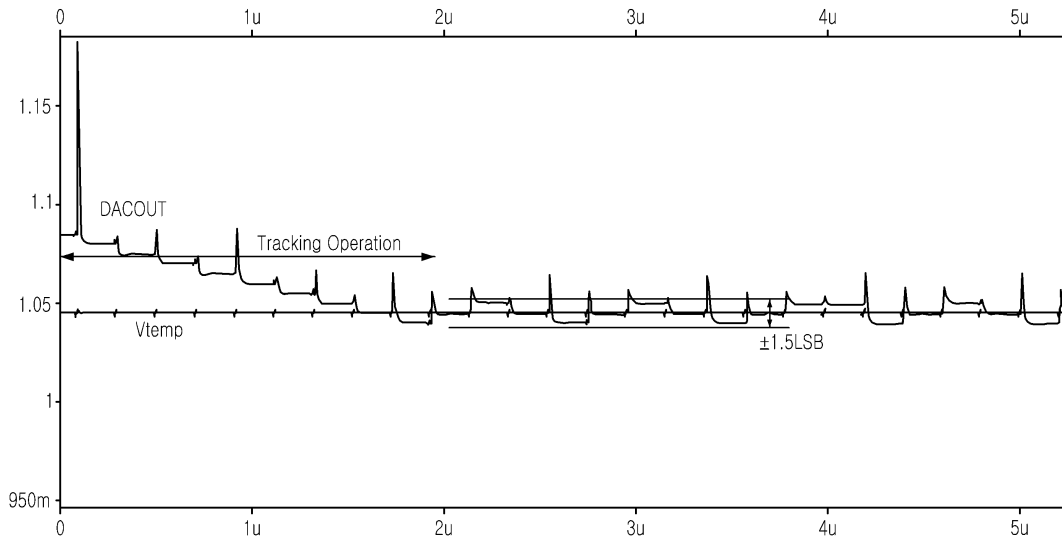
도면2



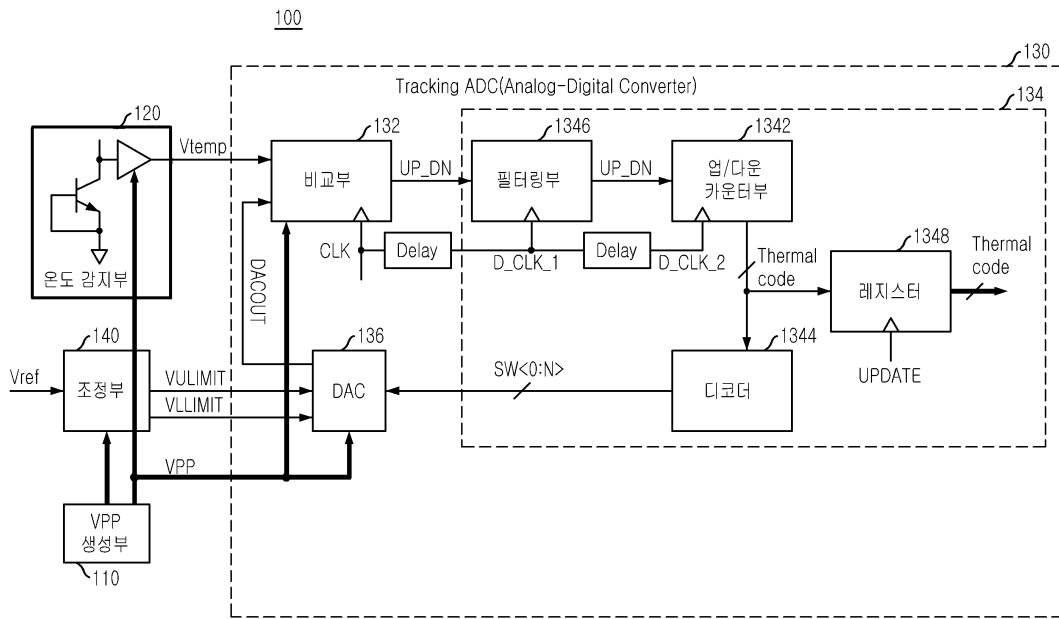
도면3



도면4



도면5



도면6

