



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2013년08월07일
(11) 등록번호 10-1290561
(24) 등록일자 2013년07월23일

(51) 국제특허분류(Int. Cl.)
H01L 21/30 (2006.01) H01L 21/20 (2006.01)
(21) 출원번호 10-2011-0111669(분할)
(22) 출원일자 2011년10월28일
심사청구일자 2011년10월28일
(65) 공개번호 10-2012-0002503
(43) 공개일자 2012년01월05일
(62) 원출원 특허 10-2005-0029849
원출원일자 2005년04월11일
심사청구일자 2010년04월06일
(30) 우선권주장
11/081,934 2005년03월16일 미국(US)
60/561,701 2004년04월13일 미국(US)
(56) 선행기술조사문헌
US04925755 A
US05026664 A
US20020006357 A1
US20020047210 A1
전체 청구항 수 : 총 1 항

(73) 특허권자
에프이아이 컴파니
미국 오리건 97124 힐스보로 엔이 도슨 크릭 드라이브 5350
(72) 발명자
구 조지 와이.
미국 매사추세츠 01803 버링턴 말라드 웨이 18
바숨 닐 제이.
미국 매사추세츠 01982 해밀턴 에코 코브 로드 260
(뒷면에 계속)
(74) 대리인
리엔목특허법인

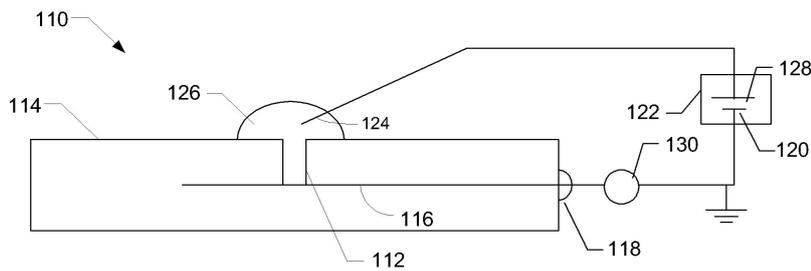
심사관 : 이명진

(54) 발명의 명칭 소구조물 변경 시스템

(57) 요약

소구조물에 국부적으로 물질을 증착하거나 제거하는 데에 전하 운반 기구를 이용한다. 전체 작업편을 베이스 안에 담글 필요없이 국부적인 전기화학 셀을 제조한다. 전하 운반 기구를 하전 입자 빔 또는 레이저와 함께 이용하여 집적회로 또는 미세 전기기계 시스템과 같은 소구조물을 변경할 수 있다. 전하 운반 공정은 공기 중 또는, 일부 실시예에서는, 진공 챔버 안에서 수행할 수 있다.

대표도 - 도1



(72) 발명자

개논 토마스 제이.

미국 매사추세츠 01985 웨스트 뉴버리 스티드 애비
뉴 8

리우 쿤

미국 매사추세츠 01960 페바디 쇼어 드라이브 12씨

특허청구의 범위

청구항 1

하전 입자 빔을 절연성 표면으로 향하게 하여 제1 도전층을 증착하는 단계;
 진공 내에서 제2 도전층이 증착되기를 원하는 상기 제1 도전층의 영역에 전해질을 국부적으로 가하는 단계; 및
 상기 전해질을 통해 전류를 인가하여 상기 제1 도전층 상에 상기 제2 도전층을 전기화학적으로 증착하는 단계를 포함하는 표면 상에 도전체를 증착하는 방법.

청구항 2

삭제

청구항 3

삭제

청구항 4

삭제

청구항 5

삭제

청구항 6

삭제

청구항 7

삭제

청구항 8

삭제

명세서

기술분야

[0001] 본 발명은 소구조물(small structures) 변경에 관한 것으로, 특히 집적회로 제조 및 리페어에서와 같은, 나노기술 분야에 유용하다.

배경기술

[0002] 마이크로프로세서와 같은 반도체 소자는 수백만개의 트랜지스터들로 만들어진다. 트랜지스터들은 여러 층 상에서 가치를 치고 있는 얇은 금속 라인들에 의해 서로 연결되며, 금속 라인들은 절연 물질의 층에 의해 서로간에 전기 절연되어 있다. 새로운 반도체 디자인이 반도체 제조 설비로 처음 도입되면, 이 디자인이 기대한 것과 똑같이 동작하지 않는 것이 일반적이다. 그러면 소자를 설계한 엔지니어들이 그들의 설계를 재검토하고 "재배선"하여 원하는 기능을 달성하도록 하는 것이 필요해진다. 반도체 제조 설비 안에서 반도체 소자를 제조하는 것이 복잡하기 때문에, 재설계된 소자를 생산하는 데에는 수 주에서 수 개월이 걸린다. 그리고, 구현된 변화가 종종 문제를 해결하지 못하거나, 설계에 있어서의 또 다른 결함을 노출시킨다. 테스트, 재설계 및 재제조의 과정은 새로운 반도체 소자를 시장에 내놓는 시간을 상당히 지연시킨다. 회로 편집 -전체 회로를 다시 제조할 필요없이 개발 도중에 회로를 변경하는 과정- 은 제조 비용과 개발 사이클 시간을 둘 다 감소시킴으로써 엄청난 경제적 이점을 가져온다.

- [0003] 집속 이온 빔(focused ion beam : FIB)은 집적회로를 편집하는 데에 자주 이용된다. FIB는 0.1 미크론보다 작은 스폿으로 포커싱될 수 있다. 이러한 작은 빔 스폿 사이즈 때문에, 집속 이온 빔 시스템은 미세 구조물을 제조하고 변경하는 데에 이용된다. 집속 이온 빔은 스퍼터링 또는 식각, 이것은 타겟 표면으로부터 원자나 분자를 물리적으로 세계 쳐내는 것, 에 의해 물질을 미세 기계가공할 수 있다. 집속 이온 빔은 물질을 증착하는 데에도 이용될 수 있는데, 이 때 표본 표면에 흡착되고 이온 빔의 존재 하에 분해되어 표면 상에 증착물을 남기는 전구체 가스가 사용된다. FIB 시스템은 새로운 금속 경로를 증착하여 새로운 배선을 만들고 금속 경로를 제거하여 기존 배선을 제거하기 위해 회로 편집에 널리 이용된다. FIB 시스템을 이용하여 회로를 변경하는 것은 포토리스 그라피 마스크를 변경하고 새로운 회로를 처음에서부터 제조하는 긴 과정을 행함없이 회로 설계자들이 회로의 변화를 테스트할 수 있게 한다.
- [0004] FIB 시스템을 이용해 도전성 경로를 증착하기 위해서, 시스템 운영자는 집속 이온 빔을 도전체가 증착될 면적 위로 스캔하면서 전형적으로 텅스텐 헥사카보닐(tungsten hexacarbonyl)과 같은 유기 금속 화합물인 전구체 가스의 제트(jet)를 표본 표면으로 향하게 한다. 금속층은 빔에 의해 충격된 영역 안에만 증착되므로, 증착된 금속의 형상을 정확하게 제어할 수 있다. 이온 빔 조력 증착 공정은 예를 들어 Kaito 등의 미국 특허 제 4,876,112호 "Process for Forming Metallic Patterned Film"과 Tao 등의 미국 특허 제5,104,684호 "Ion Beam Induced Deposition of Metals"에 기술되어 있다.
- [0005] 회로 편집 동안에, 가끔은 "비아(via)", 즉 회로 기관의 서로 다른 층 사이의 홀(hole)을 충전하는 것이 필요해진다. 홀이 높은 종횡비(aspect ratio)를 가지는 경우, 즉 홀이 깊고 좁은 경우, FIB 증착 과정은 홀의 바닥을 충전하는 데에 어려움이 있으며 증착된 물질 안에 보이드를 남길 수 있다. 보이드는 저항을 증가시키고 부식을 돕는다. 절연체 층 하에 매립된 금속 라인을 절단하는 것도 가끔은 필요하다. 매립된 라인을 절단하기 위해서는, 이웃하는 소자에 대한 손상없이 작은 직경의 비아를 밀링하여 라인을 노출시키고, 비아를 통해 라인을 절단하는 것이 필요하다.
- [0006] 이온 빔 공정을 이용하여 절연 물질을 증착하는 것 또한 공지되어 있다. 예를 들어 새로운 도전성 경로를 증착하기 전에 전기적 절연 물질을 증착하여 새로운 도전성 경로가 기존 도전체에 전기적으로 콘택하는 것을 차단할 수 있다. Puretz의 미국 특허 제5,827,786호 "Charged Particle Deposition of Electrically Insulating Films"은 전기적 절연 물질의 증착 과정을 기술한다.
- [0007] 현재의 FIB 텅스텐 및 백금 증착은 전형적으로 약 150 마이크로 옴 센티미터($\mu\Omega\text{cm}$) 보다 큰 비저항을 가진다. 최근에 도입된 FIB 구리 증착은 30-50 $\mu\Omega\text{cm}$ 의 비저항을 가진다. 이것은 구리와 같은 순수 금속의 비저항인 5 $\mu\Omega\text{cm}$ 미만보다 상당히 높다. 도전체 크기가 작아지고 프로세서의 속도가 증가함에 따라, 회로 편집 공정 동안에 증착되는 도전체의 비저항을 감소시켜 작은 도전체로도 필요 전류를 운반하도록 하는 것이 필요해질 것이다. 유사하게, 비아를 충전하는 물질의 비저항은 감소될 것이 필요한데, 이것은 미래에는 비아의 직경이 감소되어 홀 안에 전류를 운반할 도전성 물질이 더 적어질 것이기 때문이다. 충전 물질의 낮은 비저항과 보이드의 제거는 그래서 더욱 중요해진다. 또한, 비아의 치수가 감소함에 따라 비아의 측벽에 도전성 물질을 재증착함이 없이 비아의 바닥에서 라인을 깨끗하게 절단하는 것이 더욱 어려워진다. 이는 다른 층을 단락시킬 수 있다.
- [0008] 회로 편집에서의 다른 도전은 밀링 공정을 언제 마쳐야 하는가를 아는 것이다. 밀링으로 도전체를 절단하려는 경우, 밀링은 도전체 아래의 막이 손상되기 전에 종결되어야 한다. 적절한 종결점 또는 종료점을 결정하는 것은 "엔드포인팅(endpointing)"이라고 부른다. 대부분의 엔드포인팅 기술은 빔이 작업편(work piece, 제조공정에 있는 제품)에 충돌함에 따라 방출되는 이차 입자 전류에 의해 형성되는 이미지에서의 변화를 검출함으로써 새로운 층이 노출될 때를 결정한다. 빔이 한 층을 깨뜨려 빔에 의해 충격되는 물질이 변화하면 이차 입자의 양과 종류에 급격한 변화가 있어, 이미지 안의 출현 면적이 예를 들어 명에서 암으로 또는 그 반대로 변화한다. 현대의 집적회로는 점점 더 작은 도전체를 사용하고 이러한 도전체의 여러 층은 절연층으로 분리되므로, 매립된 도전체에 액세스(access)하기 위해 집속 이온 빔으로 밀링하는 홀은 중간층 안의 다른 도전체에의 손상을 방지하기 위해 매우 작은 직경을 가질 필요가 있다.
- [0009] 종횡비가 증가함에 따라, 이온 빔에 의해 방출되는 이차 입자는 홀의 벽에 의해 차단됨이 증가하여 검출기에 도달하지 않는다. 액세스 홀(access hole)의 너비가 축소되고 깊이가 증가됨에 따라 이차 입자 시그널이 매우 작아져 시스템의 노이즈 안에서 소실되어 종료점 정보를 모호하게 한다. 엔드포인팅의 정확성 조건은 점점 더 엄격해지는데, 라인 두께의 감소는 라인이 완전히 밀링되기 전에 멈출 시간이 더 적어진다는 것을 의미하기 때문이다. 동시에, 엔드포인팅이 일반적으로 기초하고 있는 시그널 세기는 피쳐 사이즈(feature size)의 감소와 더 높은 종횡비의 액세스 홀의 필요에 기인해 감소한다. 따라서, 현대의 집적회로를 편집하는 데에 개선된 엔드포

인팅 기술이 요구된다.

[0010] 회로에 글로벌하게 금속을 적용하는 공정이 알려져 있다. 예를 들어, 구리 전기도금은 1997년에 IBM에 의해 최초 개발된, 다마신 공정에서의 온-칩 배선을 제조하는 데에 IC 제조사들에 의해 이용되고 있다. 전기도금 배스 용액은 서로 다르게 구조화된 IC에 대해 다양한 반도체 화학물질 공급사로부터 특별히 조제되어 상업적으로 입수할 수 있다. 수퍼필링이라고 알려진 IC 제조 전기도금 기술은 칩 제조 동안에 ~100nm(1:5 종횡비)의 비아를 충전하는 능력을 가진다. 그러나, 이러한 공정은 전체 칩에 대해 글로벌하게 적용된다.

발명의 내용

해결하려는 과제

[0011] 따라서, 본 발명이 이루고자 하는 기술적 과제는 미세 구조물을 변경하기 위한 국부적 전하 운반 기구 (localized charge transfer mechanism)를 이용한 방법을 제공하는 것이며, 특히 집적회로 또는 미세-전기기계 소자와 같은 미세 구조물에 도전성 물질을 선택적으로 증착하거나 그로부터 물질을 제거하는 방법을 제공하는 것이다.

과제의 해결 수단

[0012] 따라서, 본 발명이 이루고자 하는 기술적 과제는 미세 구조물을 변경하기 위한 국부적 전하 운반 기구 (localized charge transfer mechanism)를 이용한 방법을 제공하는 것이며, 특히 집적회로 또는 미세-전기기계 소자와 같은 미세 구조물에 도전성 물질을 선택적으로 증착하거나 그로부터 물질을 제거하는 방법을 제공하는 것이다.

[0013] 본 발명의 일 태양은 이러한 기술적 과제를 이루기 위하여, 챔버 내에서 빔을 미세 구조물로 향하게 하여 매립 도전체 영역을 노출시키는 단계; 상기 챔버 내에서, 전해질을 상기 노출된 도전체 영역에 국부적으로 위치시키는 단계; 및 상기 챔버 내에서, 상기 노출된 도전체와 전해질 사이에 전압을 인가하여 전기화학 반응에 의해 상기 도전체에 물질을 증착하거나 제거하는 단계를 포함하는 미세 구조물 변경 방법을 제공한다.

[0014] 또, 상기 노출된 도전체와 전해질 사이에 전압을 인가하여 전기화학 반응에 의해 상기 도전체에 물질을 증착하는 단계는 상기 도전체에 음의 전압을 인가하는 단계와 상기 전해질에 양의 전압을 인가하는 단계를 포함하고, 상기 전압은 상기 전해질로부터의 물질이 상기 도전체에 증착되도록 한다.

[0015] 본 발명의 다른 태양은 이러한 기술적 과제를 이루기 위하여, 하전 입자 빔을 절연성 표면으로 향하게 하여 제1 도전층을 증착하는 단계; 및 전해질을 통해 전류를 인가하여 상기 제1 도전층 상에 제2 도전층을 전기화학적으로 증착하는 단계를 포함하는 표면 상에 도전체를 증착하는 방법을 제공한다.

[0016] 또, 상기 하전 입자 빔을 절연성 표면으로 향하게 하여 제1 도전층을 증착하는 단계는 전구체 가스를 상기 절연성 표면으로 향하게 하여 빔 유도 증착에 의해 제1 도전성 물질을 증착하는 단계를 포함할 수 있다.

[0017] 본 발명의 또 다른 태양은 이러한 기술적 과제를 이루기 위하여, 챔버 내에서 빔을 향하게 하여 커버 물질을 제거함으로써 커버된 도전체를 노출시키는 단계; 상기 챔버 내에서, 전해질을 상기 노출된 도전체에 위치시키는 단계; 및 상기 챔버 내에서, 상기 전해질과 상기 노출된 도전체를 통해 전류를 인가하여 상기 챔버 내의 상기 노출된 도전체 상에 도전성 물질을 증착하는 단계를 포함하는 도전체 증착 방법을 제공한다.

[0018] 상기 전해질을 위치시키는 단계는 이온성 액체를 위치시키는 단계를 포함하고 상기 전해질을 위치시키는 단계와 상기 전류를 인가하는 단계는 진공 챔버 안에서 수행될 수 있다.

[0019] 본 발명의 또 다른 추가적인 태양은 이러한 기술적 과제를 이루기 위하여, 작업편을 담기 위한 진공 챔버; 하전 입자 빔을 상기 작업편으로 향하게 하기 위한 하전 입자 빔 칼럼; 및 상기 진공 챔버 안의 압력이 상기 하전 입자 빔의 동작 범위 안에 머무르도록 하는 중기 압력을 가진 전해질을 상기 작업편의 전체보다 작은 상기 작업편 일부 상으로 가하기 위한 적용기(applicator)를 포함하는 작업편 상의 소구조물 변경 시스템을 제공한다.

[0020] 상기 시스템의 최대 동작 진공 챔버 압력은 10^{-4} Torr이고 상기 전해질은 이온성 액체일 수 있다. 선택적으로, 상기 진공 챔버는 50Torr의 최대 동작 진공 챔버 압력을 갖고 상기 전해질은 수용성 용액일 수 있다.

발명의 효과

[0021] 하전 입자 빔 또는 레이저와 함께 전하 운반 기구를 이용하여, 공기 중 또는 일부 실시예에서 소구조물에 국부적으로 물질을 증착하거나 제거한다. 전체 작업편을 배쓰 안에 담글 필요가 없다. 비저항이 낮은 금속을 증착할 수 있다.

도면의 간단한 설명

- [0022] 도 1은 본 발명의 실시예에 이용되는 기본적인 전기화학 회로를 도시한다.
- 도 2는 도 1 회로의 동작을 보여주는 순서도이다.
- 도 3은 본 발명의 실시예에 따라 비아를 충전하는 과정에 대한 시간 대 전류 그래프이다.
- 도 4는 본 발명의 실시예에 따라 비아에 증착된 구리를 도시한다.
- 도 5는 본 발명의 실시예에 따라 집속 이온 빔을 이용하여 증착된 구리 씨드층 상에 증착된 구리 도전체를 도시한다.
- 도 6은 본 발명의 실시예에 따라 구리가 제거된 도전체를 도시한다.
- 도 7은 진공 시스템을 포함하는 본 발명의 실시예를 도시한다.
- 도 8은 도 7과 유사한 진공 시스템을 포함하는 본 발명의 실시예를 도시하는데, 하전 입자 빔이 전기화학 반응을 위한 전류를 제공한다.
- 도 9는 저진공 전자 빔 시스템을 이용하는 본 발명의 실시예를 도시한다.
- 도 10은 두 개의 매립 도전체 사이에 전기적 연결을 형성하는 바람직한 방법의 순서도이다.
- 도 11a 내지 도 11e는 도 10의 순서도에 설명된 과정을 수행하는 동안의 집적회로를 도시한다.
- 도 12는 매립 도전체를 절단하는 바람직한 방법의 순서도이다.
- 도 13a 내지 도 13e는 도 12의 순서도에 설명된 과정을 수행하는 동안의 집적회로를 도시한다.
- 도 14는 플립 칩 안의 두 개의 매립 도전체 사이에 전기적 연결을 형성하는 바람직한 방법의 순서도이다.
- 도 15a 내지 도 15h는 도 14의 순서도에 설명된 과정을 수행하는 동안의 플립 칩 집적회로를 도시한다.
- 도 16은 플립 칩 안의 매립 도전체를 절단하는 바람직한 방법의 순서도이다.
- 도 17a 내지 도 17g는 도 16의 순서도에 설명된 과정을 수행하는 동안의 집적회로를 도시한다.

발명을 실시하기 위한 구체적인 내용

[0023] 일부 실시예들에서, 본 발명은 비교적 순수한 저저항 금속 도전체를 신속하고 정확하게 증착하거나 구조물로부터 금속을 신속하게 제거할 수 있다. 몇몇 바람직한 실시예들에서, 레이저 또는 하전 입자 빔과 같은 빔을 국부 전기화학 공정과 함께 이용한다. 빔은 하나 이상의 매립 구조에의 액세스를 제공하는 데에 이용될 수 있으며, 그런 다음 전기증착 또는 전기식각과 같은 전기화학 공정이 홀 안의 또는 표면 상의 물질을 증착하거나 제거하는 데에 이용될 수 있다. 빔은 임의의 원하는 형상을 가진 국부적 씨드층을 증착하는 데에도 이용될 수 있는데, 이 위에 물질이 전기증착된다. 빔은 또한 절연성 물질을 증착하는 데에도 이용될 수 있어, 기존 도전성 구조물이 전기화학 반응에 참여하는 것을 방지하도록 보호한다. 일부 실시예들에서, 하전 입자 빔은 전기화학 반응을 위한 전류 소스로 이용될 수도 있다.

[0024] 바람직한 실시예들에서, 물질을 증착하거나 식각하는 데에 이중 전하 운반 기구를 이용한다. 전하는 액체 용액 또는 이온성 액체, 또는 폴리머나 다른 고체 전해질과 같은 다양한 매질을 통해 운반될 수 있다. 다양한 실시예들에서, 본 발명은 전하 운반 기구를 통해 도전체, 폴리머 및 다른 물질을 증착하거나 제거하는 데에 이용될 수 있다.

[0025] 앞에서는 후술하는 본 발명의 상세한 설명이 더 잘 이해되도록 하기 위해 본 발명의 특징들 및 기술적 이점들을 다소 넓게 개설하였다. 본 발명의 추가적인 특징들 및 이점들은 이하에서 기술된다. 여기서 개시된 개념과 구체적인 실시예들은 본 발명과 동일한 목적을 수행하기 위해 다른 구조물들을 변경하거나 설계하기 위한 기초로서 이용될 수 있다는 것이 당업자에게 자명하다. 그러한 등가 구조물들은 첨부된 청구범위에서 공표됨에 따른 본

발명의 사상 및 범주와 다르지 않다는 것도 자명하다.

- [0026] 본 발명의 몇 가지 바람직한 실시예들은 "회로 편집", 즉 전기증착이나 전기식각과 같은 이중 전자 전하 운반 기구에 의해 전기적 경로를 추가하거나 제거하여 집적회로 안의 배선을 변화시키는 분야에 적용된다. 특히, 본 발명은 비아 충전, 높은 중횡비의 비아를 통해 금속 라인을 절단하는 것, 및 도전성 라인을 신속하게 제조하는 것에 유용하다.
- [0027] 본 발명의 일부 실시예들은 거의 순수한 금속을 증착하는 데에 이용될 수 있다. 본 발명에 따라 증착된 금속은 기존 FIB-증착 텅스텐 및 백금 물질의 비저항에 비해 40배 이상 낮고 FIB-증착 구리 물질의 비저항에 비해 10배 낮은 비저항을 가질 수 있다.
- [0028] 일부 실시예에서, 본 발명은 공기 중, 진공 챔버 바깥에서 수행될 수 있다. 다른 실시예들에서, 본 발명은 하전 입자 빔 공정에 이용되는 진공 챔버 안에서 수행될 수 있다. 진공 챔버 안에서 수행되는 일부 실시예들은 이온성 액체 또는 고체와 같은, 증기압이 낮거나 무시할 수 있는 전해질을 사용한다. 하전 입자 빔 시스템을 가지는 일부 실시예들은 본 발명의 양수인인 FEI 컴퍼니로부터의 저진공 SEM인 ESEM[®] 과 같이 높은 증기압의 전해질을 수용할 수 있는 시스템을 이용한다. 이러한 실시예들은 보다 일반적인 수용성 전해질을 포함하는, 높은 증기압을 가진 전해질을 사용할 수 있다.
- [0029] 전기증착과 전기식각은 완전한 전기 회로를 필요로 한다. 전형적으로, 작업편 안의 도전체는 회로의 일부를 구성한다. 예를 들어, 작업편이 집적회로인 경우, 전기화학 회로의 일부는 외부 연결을 위한 회로의 핀이나 프로브가 콘택하는 부분을 이용하여 회로의 도전층을 통해 일어날 수 있다. 회로의 다른 부분은 전해질 안에 삽입된 와이어나 프로브에 의해 제공될 수 있다. 하전 입자 빔 시스템 안에서 수행되는 실시예들에서, 회로의 일부는 하전 입자 빔에 의해 제공될 수 있는데 이것은 전하 운반 반응을 유도할 수 있다. 예를 들어, 갈륨, 아르곤, 또는 다른 이온의 빔과 같은 이온 빔은 증착을 위한 양극 반응을 유도할 수 있다. 전자 빔은 식각을 위한 음극 반응을 유도하는 음의 전하를 공급할 수 있다.
- [0030] 전자 빔의 경우, 화학물질의 존재 하에 기본 빔의 에너지를 변화시키면 양극 또는 음극 반응을 유도할 수 있다. 낮은 에너지에서, 전자 빔 안의 각 전자는 양극 영역 안의 층에서 하나 이상의 전자를 제거할 수 있어, 기관으로의 양의 전하의 유효 흐름을 가져온다. 따라서, 전자 빔은 유효 양의 전하를 제공함으로써 물질을 전기증착하거나 유효 음의 전하를 제공함으로써 물질을 식각하는 데에 이용될 수 있다. 하전 입자 빔 진공 챔버 안에서 사용하기 적당한 실시예의 이용은 하전 입자 빔 공정을 필요로 하는 단계들, 진공 챔버 안팎으로 작업편을 반복적으로 움직일 필요없이 전기화학 공정이 수행될 것이 필요한 단계들을 허용한다. 이러한 실시예들은 진공 챔버 안팎으로 작업편을 움직이고 공정 단계들 사이에 적당한 진공으로 진공 챔버를 펌핑 다운하는 시간 소요적인 단계들을 제거한다. 또한, 작업편을 진공 챔버 안에 유지하는 것은 오염을 감소시킨다.
- [0031] 전기화학 반응은 전형적으로 필요한 전기 전류가 쉽게 가해지도록 증착하거나 식각될 도전성 표면을 필요로 한다. 몇 가지 응용에 있어서, 기존 도전체 상에 도금을 하거나 기존 도전체를 식각하기 위해, 공정 전에 도전성 표면이 존재해야 한다. 다른 실시예들에서, 전기화학 반응을 수행하기 전에 다른 공정에 의해 표면 상으로 도전성 물질의 층을 증착하는 것이 필요하거나 바람직하다. 이러한 층은 "씨드"층이라고 부른다. 예를 들어, 임의의 원하는 형상의 씨드층은 매우 높은 정확도로 상술한 특허들에 기술된 증착 공정을 이용해 FIB 증착에 의해 정확하게 증착될 수 있다. 구리 씨드층의 FIB 증착에 적당한 전구체 가스는 핵사플루오로아세틸아세토네이트 Cu(I) 트리메틸 비닐 사일렌 (CAS 139566-53-3)이다. 따라서, 집속 이온 빔은 도전성 씨드층을 원하는 형상으로 증착하는 데에 이용될 수 있고, 그런 다음 전기화학 공정이 낮은 비저항의, 순수한 금속층을 FIB 증착된 층 상에 증착하는 데에 이용될 수 있다. 전자 빔은 또한 물질을 증착하는 데에 이용될 수 있다.
- [0032] 따라서, 미세하게 포커스되고 엄격하게 제어될 수 있는 하전 입자 빔은 증착될 도전체의 형상을 선택적으로 정확하게 정의할 수 있고, 비교적 비선택적인 전기화학 공정은 하전 입자 빔에 의해 정의된 면적 상으로 낮은 비저항의 도전체를 증착할 수 있다. 전기화학 증착은 예를 들어 하전 입자 빔-증착 물질이 너무 높은 비저항을 가질 수 있기 때문에 필요할 수 있다. 씨드층은 화학 기상 증착법을 써서도 증착될 수 있다.
- [0033] 전기화학 회로 안에 있고 전해질로 커버된 임의의 도전성 영역은 전기화학 반응에 의해 영향을 받기 때문에, 영향을 받지 않고 남아 있어야 하는 회로 안의 노출된 도전성 영역을 절연하는 장벽을 제공할 필요가 있다. 국부적인 절연층은 FIB 증착, 화학 기상 증착 또는 다른 공정을 이용해 증착될 수 있다. 전기화학 공정은 절연층으로 보호된 작업편에 증착되거나 식각하지 않을 것이다.
- [0034] 도 1은 본 발명을 구현하는 데에 이용될 수 있는 기본적인 전기화학 시스템을 개략적으로 도시한다. 도시된 바

와 같이, 시스템(110)은 집적회로(114) 안의 비아(112)를 채우는 데에 이용된다. 비아(112)는 집적회로(114) 안의 도전층(116)에서 중단된다. 도전층(116)은 칩 입력/출력 패드 또는 핀(118)에 의해 전류 공급기(122)의 음의 단자, 음극(120)에 연결되어 있다. 전류 공급기(122)는 도금 회로에 유효 DC 전압을 제공한다. 전형적으로 액체인 전해질(126)이 비아(112) 안으로 가해지고 와이어(124)에 의해 전압 공급기(122)의 양의 단자(128)에 전기적으로 연결되어 있다. 전해질은 예를 들어 구리 도금 용액일 수 있다. 당업자는 증착 대신에 식각을 제공하도록 도 1에 보인 극성이 반대로 될 수 있음을 알 것이다. 전류 미터(130)는 전기화학 회로를 지나는 전류를 측정한다.

[0035] 도 2는 도 1의 장치를 이용하여 구리 또는 다른 도전성 물질의 노출된 영역에 전기도금하는 단계들을 도시한다. 도 2의 방법은 공기 중에서, 진공의 필요없이 수행될 수 있다. 일부 실시예들은 고진공 또는 저진공에서 이용될 수 있다. 단계 200에서, 직류 전류 공급기(122)의 음의 단자(120)에 구리를 연결한다. 집적회로 안에서, 도전층(116) 안의 구리 라인은 전형적으로 접지에 연결되거나 전원 라인에 연결되거나 트랜지스터에 의해 접지나 전원 라인으로부터 분리되어 있다. 어떤 라인으로의 콘택이든 핀(118)에 의해 직접적으로 또는 소자에 정확한 입력을 가하여 간접적으로 만들 수 있다. 네트리스트(netlist) 정보, 즉 회로 요소간의 연결을 기술하는 회로 설계 정보는 인가할 정확한 입력을 규명하는 데에 이용될 수 있다. 음의 단자(120)으로의 연결은 도전성 프로브를 도전층(116)에 직접 또는 간접적으로, 예를 들어 다른 비아를 통해, 콘택시킴으로써 만들 수 있다.

[0036] 단계 202에서, 전형적으로 0.5mm 내지 1mm 이하의 직경을 가지는 (약 1 μ L) 구리 도금 용액과 같은 전해질의 작은 액적을 드롭 피펫, 마이크로-주사기, 또는 유사한 적용기(aplicator) 소자에 의해 작업해야 될 구조물을 포함하는 영역 위로 증착한다. 작은 면적을 도금하기 위해 전해질이 국부적으로 가해지므로, 전기도금 배스가 필요없다. 작업편의 대부분은 건조한 상태로 유지된다. 사용되는 특정 용액은 응용에 따라 달라지며, 많은 전기도금 용액이 공지되어 있다. 예를 들어, 하나의 적당한 용액은 ENTHONE ViaForm[®] 가속화제 5ml/L와 ENTHONE ViaForm[®] 억제제 2ml/L이 첨가되는 ENTHONE ViaForm[®] 메이크업 LA를 포함한다. ENTHONE ViaForm[®] 용액은 Enthone사(West Haven, Connecticut)로부터 입수할 수 있다.

[0037] 단계 204에서, 구리 와이어와 같은 얇은 도전체를 용액 안으로 침지하여 양극으로 작용하게 한다. 와이어는 마이크로매니퓰레이터(micromanipulator)를 이용해 위치시킬 수 있다.

[0038] 단계 206에서, 전기화학 셀을 통해 전류를 통과시켜 용액으로부터, 일부 실시예에서는 양극 와이어로부터, 금속 이온을 제거하고, 음극 표면, 즉 도전체(116) 상으로 금속을 증착한다. 나노 암페어 수준의 전류는 보통 크기의 비아를 수 분 안에 충전한다. 증착되는 물질의 양은 패러데이의 법칙에 따라, 통과하는 전하에 비례한다. 최적 전류는 신속하지만 제어가능한 증착을 허용하고 특정 응용을 위한 실험을 통해 쉽게 결정될 수 있다. 작업편을 식각할 때에 음극으로는 임의의 금속을 사용할 수 있다. 증착할 때에 양극으로 임의의 금속을 사용할 수 있지만, 소정 전류를 유지하는 데에 필요한 전압은 사용된 금속에 따라 달라질 것이다.

[0039] 회로 안에 흐르는 전류는 노출된 금속의 면적에 의존한다. 도 3은 비아를 충전하는 과정에 대한 시간 대 전류 그래프이다. 도금은 304로 가리키는 바와 같이 44초 무렵에 시작된다. 비아가 충전되는 동안, 전류는 306으로 가리키는 영역에서 비교적 점진적으로 증가한다. 비아가 충전된 다음에는 비아 위의 작업편 상으로 금속이 증착되면서, 전류는 308로 가리키는 바와 같이 급격하게 증가한다. 공정 동안의 전류 변화를 관찰함으로써 언제 비아가 충전되는지를 결정할 수 있다. 유사하게, 전기식각할 때에 전류는 식각 공정의 진행에 따라 변화하므로 시간에 대한 전류 변화를 관찰함으로써 언제 식각을 멈추어야 하는지를 결정할 수 있다.

[0040] 도 4는 도 2에 설명된 방법에 의해 매립 도전체(404)에 콘택하도록 비아 안에 증착된 구리를 도시한다. 도 4는 0.52 μ m의 너비와 4.54 μ m의 깊이를 가지는 비아(402)가 4.9 μ Ω cm의 비저항을 가진 고품질 구리 함유 물질로 채워진 것을 도시하는데, 이 비저항은 벌크 구리의 약 세배이다. 도 4에서 볼 수 있는 큰 입자 사이즈는 매우 낮은 저항과 높은 구리 함량을 가리킨다.

[0041] 도 5는 작업편의 표면(554) 상에 씨드층으로 사용되는 약 0.3 μ m 두께의 FIB 증착 구리 박막(552) 상에 증착된 0.6 μ m 두께의 전기도금 구리 박막(550)을 도시한다. 도금된 구리 라인의 비저항은 2.6 μ Ω cm인데, 이는 구리 금속의 순수 상태를 가리킨다. 씨드층은 다른 공정에서 씨드층으로 사용되는 공지의 화합물을 사용하여, "무전해" 증착으로 적용될 수도 있다.

[0042] 전기화학 회로의 극성을 반대로 하는 것, 즉 소자의 구리 영역을 전류 공급기의 양극에 연결하는 것은 작업편으로부터의 구리 제거를 가져온다. 이러한 목적을 위한 적당한 전해질은 ENTHONE ViaForm[®] 가속화제 5ml/L와

ENTHONE ViaForm[®] 억제제 2ml/L과 함께 부피비로 약 15%의 구리 설페이트와 5%의 황산을 함유하는 수용액을 포함한다.

[0043] 도 6은 전극의 극성을 반대로 할 때의 효과를 도시한다. 매립 라인(602)으로부터의 구리는 깨끗하게 제거되어 라인 물질(604)을 남긴다. 도 6은 양극 스트리핑에 의해 전기화학적으로 용해된 구리 하지층을 도시한다. 비아(606)는 이미지 품질 향상을 위해 FIB 증착 텅스텐으로 다시 충전되었다.

[0044] 비아(402)(도 4)와 비아(606)(도 6)는 전기화학 공정 단계 전에 매립 도전체에 역세스하도록 하전 입자 빔을 이용해 형성하였다. 도 2의 공정에 이어, 하전 입자 빔을 이용하여 작업편을 더 처리하는 것이 종종 필요하다. 하전 입자 빔 시스템 안에서 전기화학 공정을 수행할 수 있다면 효율적일 것이다. 대부분의 하전 입자 빔 시스템은 동작을 위해 고진공을 요구한다. 예를 들어, 전형적으로 10^{-4} Torr 미만의 압력이 필요하다. 그러나, 이러한 진공에서, 수용성 전해질은 급격하게 휘발하여 전기화학 공정을 어렵게 하거나 불가능하게 한다. 뿐만 아니라, 휘발된 전해질은 시스템 안의 압력을 증가시켜 시스템이 다시 고진공으로 비워지기 전까지는 하전 입자 빔의 동작을 방해한다. 그러나, 최소의 증기압을 가진 전해질을 사용함으로써, 고진공에서 전기화학 공정을 수행할 수 있으며, 전기화학 공정과 하전 입자 빔 공정 사이를 빠르게 바꾸는 것이 가능해진다.

[0045] 고진공에서 사용할 수 있는 전해질의 한가지는 이온성 액체로서 "네오테릭(neoteric) 용액"이라고도 부르는 것이다. 이온성 액체는 일반적으로 상온 또는 거의 상온을 포함하는 넓은 온도 범위(~300°C)에 걸쳐 액상 안에 존재하는 약한 인력의 양이온과 음이온 두 가지의 혼합물이다. 이것은 거의 0인 증기압, 낮은 점도, 및 다양한 유기, 무기, 및 폴리머 물질에 대한 높은 용해도를 보인다. 실온 액체 전하 운반자로서, 이온성 액체는 용매, 촉매, 및 전기화학 응용에 있어서 거의 무제한적인 잠재력을 가지고 있다. 수백개의 이온성 액체가 현재 입수 및/또는 쉬운 합성이 가능하다. 몇 가지 예가 아래 표 1에 열거되어 있다.

표 1

이온성 액체의 예

[0046]

이름	화학식	화학식량
1-부틸-3-메틸이미다졸리움 클로라이드/알루미늄 클로라이드	$[C_8N_2H_{15}]^+ [AlCl_4]^-$	308.01
1-부틸-3-메틸이미다졸리움 헥사플루오로포스페이트	$[C_8N_2H_{15}]^+ [PF_6]^-$	284.20
1-부틸-3-메틸이미다졸리움 테트라플루오로보레이트	$[C_8N_2H_{15}]^+ [BF_4]^-$	226.04

[0047] 도 7은 진공 챔버(700) 안에서 사용되는 도 1의 시스템(110)을 도시한다. 진공 챔버(700)는 고진압 전원 공급기(704)를 포함하는 하전 입자 빔 칼럼(702)과, Everhart-Thornley 검출기와 같은 이차 입자 검출기(706)를 포함한다. 하전 입자 빔 칼럼(702)은 예를 들어, 포커스되거나 형상화된 이온 빔 칼럼, 또는 전자 빔 칼럼일 수 있다. 진공 챔버, 특히 고진공을 이용하는 진공 챔버 안에서 전기화학 반응이 수행되는 실시예들에서는, 낮은 휘발성을 가지는 전해질을 사용하는 것이 바람직하다. 예를 들어, 전해질은 상술한 바와 같은 이온성 유체일 수 있다. 전해질은 또한 세습 하이드로젠 설페이트와 혼합된 폴리(비닐리덴 플루오라이드)(CsHSO4/PVDF)와 같은 폴리머일 수도 있다. 전해질은 또한 이온성 도전체인, RdAg4I5와 같은 고체일 수도 있다. 도 4의 실시예에서, 하전 입자 빔은 전기화학 반응을 준비하기 위해 작업편 안의 홀을 밀링하는 데에나 작업편에 씨드층으로서 도전성 물질을 선택적으로 증착하는 데에 이용될 수 있다. 빔은 전기화학 반응 자체에는 참여하지 않는다.

[0048] 도 8은 도 7과 유사한 시스템을 도시하는데, 하전 입자 빔(802)이 전기화학 반응을 유도한다. 하전 입자 빔(802)이 집속 이온 빔인 경우, 양극 화학 반응을 일으키는 양의 이온을 공급함으로써 작업편에서 음극 반응을 일으켜 작업편 상으로 증착이 되게 한다. 이온 빔은 또한 이차 전자를 방출하는데, 이는 작업편으로의 전류에 더 기여할 수 있다. 하전 입자 빔(802)이 전자 빔인 경우 빔은 빔 동작 조건, 특히 가속 전압에 따라 음극 또는 양극 반응을 모두 일으킬 수 있다. 전자 빔이 음극 반응을 유도하는 경우, 양극 반응과 이에 따른 식각은 작업편에서 일어난다. 전자 빔이 양극 반응을 유도하는 경우, 작업편에서 음극 반응이 일어나 증착된다.

[0049] 도 9는 하전 입자 빔 진공 챔버 안에 사용되는 본 발명의 다른 실시예를 도시한다. 도 9의 시스템은 하전 입자 빔 시스템 안에서 전기화학을 이용하는 문제를 다른 방식으로 해결한다. 도 9는 FEI 컴퍼니로부터의 ESEM과 같은 저진공 SEM 900을 도시한다. 이러한 시스템은 van der Mast에게 허여된 미국 특허 제6,365,896호에 기술되어

있으며 전형적으로 50 Torr 이하의, 바람직하게는 0.05Torr(6.7 N/m²) 내지 20Torr(2670 N/m²) 사이의 압력에서 작동한다. 이러한 시스템이 다른 하전 입자 빔 시스템에 비하여 높은 압력에서 작동하기 때문에, 하전 입자 빔의 동작을 간섭함이 없이 진공 챔버 안에 높은 증기 압력이 수용될 수 있으므로 도 9의 시스템은 수용성 전해질을 사용할 수 있다. 시스템(900)은 전자 빔 칼럼(902), 전원 공급기(904), 및 전자 빔(908) 경로의 대부분 위로는 저압을 유지하고 작업편(114) 근처에는 고압을 유지하는 압력 제한 개구관(906)을 포함한다. 입자 검출기(910)는 이차 전자를 검출하는데 이는 작업편과 검출기 사이의 가스를 이온화시켜 증폭된다. 도 7과 도 9에서 하전 입자 빔에 의해 전기화학 반응을 위한 전류가 공급되는 것으로 도시되었지만, 전류는 도 1 및 도 6에 도시된 것과 같이, 와이어 또는 다른 금속성 프로브에 의해 공급될 수도 있다.

[0050] 도 10은 두 개의 매립 도전체 사이에 새로운 연결을 형성하는 회로 편집 공정의 단계들을 도시한다. 도 11a 내지 도 11e는 도 10의 순서도에 설명된 다양한 단계를 수행하는 동안의 집적회로를 도시한다. 단계 1002에서, 도 11a에 도시한 바와 같이 하전 입자 빔을 이용하여 집적회로(1100) 안의 비아(1102, 1104)를 절단하여 매립 도전체(1106, 1108)를 노출시킨다. 집적회로(1100)는 절연층(1112)이 증착되는 실리콘층(1110)과 절연층(1116)으로 분리된 일련의 도전층(1114)을 포함한다. 도전층의 대부분은 회로 상의 점 사이의 도전체를 형성하도록 패터닝되어 있다.

[0051] 도 11b는 FIB 유도 증착을 이용하여 단계 1004에서 구리 박막(1120)이 비아 안과 비아를 연결하는 경로를 따라 증착되어 후속의 전기화학 증착을 위한 씨드층을 제공하는 것을 도시한다. 매립 도전체에 연결된 단일의 낮은 중형비를 가진 홀을 충전하는 것과 같은 일부 경우에 있어서, FIB 증착 구리를 생략하고 매립 도전체 상에 직접 전기증착을 하여 홀을 충전할 수 있다. 당업자는 보이드없이 완전하게 채워진 비아를 제조하는 데에 FIB 증착 구리가 언제 필요한지 금방 결정할 수 있다.

[0052] 단계 1006에서, 도 11c에서와 같이 전해질의 액적(1128)을 회로에 적용해, 비아를 충전하고 그들 사이의 면적을 커버한다. 구리 증착을 위한 적당한 전해질의 예는 앞에서 도 2를 참조하여 설명하였다. 단계 1008에서, 매립 도전체(1106, 1108)는 전류 소스(1130)의 양극에 연결된다. 상술한 바와 같이 콘택은 IC의 핀을 통하거나 도전체(1106, 1108)에 전기적으로 연결되어야 하는 회로의 다른 면적을 통해 만들 수 있다. 또한 단계 1008에서, 전원 공급기의 음극에 전기적으로 연결되어 있는 구리 와이어(1132)를 도 11d에 도시한 바와 같이 전해질(1128)에 콘택시킨다. 단계 1012에서, 전류를 가해 씨드층(1120) 상으로 구리(1140)를 증착하여 비아(1102, 1104)를 채우고 비아 사이의 전기적 경로(1142)를 제조하여 매립 도전체(1108, 1106)를 전기적으로 연결한다. 도 11e는 남아 있는 전해질(1128)을 제거한 다음의 증착된 구리(1140)를 도시한다. 수용성 전해질을 사용하는 경우, 남아있는 전해질은 물로 헹궈서 제거할 수 있다. 그렇지 않으면 남아 있는 전해질을 헹구는 데에 적당한 용매를 사용한다.

[0053] 도 12는 집적회로(1100) 안의 매립 전기 배선을 절단하는 바람직한 공정을 도시한다. 도 13a 내지 도 13e는 도 12의 단계들을 수행하는 동안의 회로(1100)를 도시한다. 도 13a에는 단계 1202에서 절연체(1302)를 바람직하게는 FIB 증착을 이용해 증착하여 도 10의 공정을 참조하여 설명한 바와 같이 전에 증착된 전기 배선(1142)을 보호하는 것을 도시한다. 임의의 노출된 도전성 또는 반도체성 물질은 후속 공정 동안의 의도하지 않은 식각을 방지하기 위해 절연성 물질로 커버되어야 한다. 단계 1204에서, 비아(1310)는 집속 이온 빔 또는 레이저를 이용해 밀링되어 도 13b에 도시한 바와 같이 매립 도전체(1312)를 노출시킨다. 단계 1206에서, 도 13c에 도시한 바와 같이 전해질(1320)이 비아(1310)를 채우도록 전해질(1320)을 회로(1100) 상에 증착한다.

[0054] 단계 1208에서, 도 13d에서와 같이 전류 소스(1330)의 양극으로부터 전해질(1320)로 그리고 전류 소스(1330)의 음극으로부터 매립 도전체(1312)로 전기적 연결을 만든다. 상술한 바와 같이, 연결은 회로 안의 다른 도전체 또는 반도체를 거쳐 회로 안의 핀을 통해 만들 수 있다. 단계 1210에서 전류를 인가함에 따라, 전기화학 식각에 의해 매립 도전체로부터 구리가 제거된다. 도 13e는 전해질(1320)을 제거한 상태의 결과물을 도시한다. 배선을 절단하기 위해 FIB 공정을 이용하는 것과는 달리, 전기화학 공정을 이용하는 것은 절단되는 층 이하의 층 안으로 과도하게 밀링하지 않는다. 식각된 영역(1340)은 도전체(1312)로부터 제거되어 전기 배선을 절단한다.

[0055] 전류 흐름을 언제 멈출 것인가를 결정하기 위해, 회로를 절단하기 위해 제거되어야 할 구리의 체적을 처리하는 데에 필요한 총 전하를 결정할 수 있고, 그 양만큼 전류가 회로를 통해 움직였을 때 공정을 그만둘 수 있다. 또한 회로를 통해 흐른 전류의 총량을 관찰함으로써 종료점을 결정할 수도 있는데 이것은 대략 노출된 구리 면적에 비례한다. 전류는 식각 공정 동안에 변화할 것이고 전기증착 공정에 관해 도 3에서 도시한 바와 같은 특징과 유사한 방식으로 식각이 완료될 때를 결정하기 위해 규명될 수 있다.

[0056] 도 14는 두 개의 매립 도전체를 연결하기 위한 회로 편집 공정을 도시한다. 도 14의 공정은 도 10에서 설명한

것과 유사한데, 작업편이 "플립 칩", 즉 집적회로가 패키지 상으로 뒤집혀져서 탑재된 것으로, 회로 편집 공정 동안에 칩의 전면이 아닌 후면으로부터 도전층을 접근해가야 한다. 전면으로부터 접근해 가는 종래의 칩은 전형적으로 최상단에 절연층을 가지고 있다. 후면으로부터 접근해 가는 플립 칩은 전형적으로 최상단에 반도체성 층을 가질 것이다. 반도체성 층이 전기를 전도하여 전기화학 공정에 참여할 수 있기 때문에 반도체성 층을 보호하기 위한 추가적인 단계가 필요해진다.

- [0057] 도 15a 내지 도 15h는 도 14의 다양한 공정 단계들을 수행하는 동안의 집적회로(1500)를 도시한다. 도 15a에 도시한 바와 같이, 집적회로(1500)는 실리콘층(1504), 절연층(1506) 및 절연층(1510)으로 분리된 여러 개의 도전층(1508)으로 이루어져 있다.
- [0058] 단계 1402에서, 도 15a에 도시한 바와 같이, FIB 유도 증착, 화학적 기상 증착 또는 다른 공정을 이용해 절연층(1520)을 증착한다. 절연층은 실리콘이 전기화학 반응에 참여할 수 있을 만큼 충분히 도전성이기 때문에 필요한데, 전기화학 반응에 참여하는 경우 회로의 전체 후면 상에 구리가 증착되는 원치 않는 결과를 가져온다. 절연층은 전해질과 콘택될 모든 면적을 커버해야 한다. 단계 1404에서, 절연층(1520), 실리콘층(1504) 및 절연층(1506)을 통해 비아(1522, 1524)를 밀링하여 도 15b에 도시한 바와 같이 매립 도전체(1526, 1528)를 노출시킨다.
- [0059] 선택적인 단계인 단계 1406에서, 절연층(1536)을 비아(1522, 1524) 측벽 상에 증착하여 실리콘층(1504)을 절연한다. 절연층(1536)은 도 15c에 도시되어 있고 실리콘 기판으로부터의 높은 절연이 요구되는 응용에서 필요하다. 불행하게도, 절연층은 또한 비아(1522, 1524)의 바닥도 코팅하여 매립 도전체(1526, 1528)를 절연시킨다. 단계 1408에서, 도 15d에서와 같이 하전 입자 빔을 이용하여 매립 도전체(1526, 1528) 상의 비아 바닥에서 절연층(1536)을 제거한다.
- [0060] 단계 1410에서, 하전 입자 빔 유도 증착을 이용해 도전성 물질(1540)을 비아(1522, 1524)의 바닥과 측벽에 그리고 절연층(1520) 상에 증착하여 도 15e에서와 같이 비아 사이의 도전성 경로(1542)를 제조한다. 증착된 물질은, 꼭 그럴 필요는 없지만 비아에 전기증착되고 그들 사이에 도전성 경로를 형성하는 물질과 동일할 수 있다. 예를 들어, 일부 실시예들에서, 단계 1410에서 구리나 텅스텐을 증착할 수 있고 그런 다음 비아를 전기증착 구리로 채울 수 있다. 단계 1412에서, 수용성 액체와 같은 전해질(1550)의 액적을 도 15f에 도시한 바와 같이 표면 상과 비아 안에 국부적으로 놓는다.
- [0061] 단계 1414에서, 도 15g에 도시한 바와 같이 매립 도전체(1526, 1528)를 전류 공급기(1554)의 양극에 전기적으로 연결하고 전해질(1550)을 전류 공급기(1554)의 음극에 전기적으로 연결한다. 상술한 바와 같이, 매립 도전체(1526, 1528)로의 배선은 전형적으로 집적회로(1500)의 핀(미도시)을 통해 직접 또는 간접적이다. 단계 1416에서, 전류 공급기(1554), 전해질, 하전 입자 빔 증착 도전체(1540), 매립 도전체(1526, 1528) 및 다시 전류 공급기(1554)로 형성된 전기화학 회로를 통해 전류를 통과시킨다. 전해질(1550)을 통과하는 전류는 비아 안과 비아 사이의 표면 상에 금속(1558)을 증착한다. 전류 공급은 비아가 충전되어 비아 사이의 도전성 경로가 형성되면 그만둔다. 상술한 바와 같이, 전기화학 회로를 지나는 전류의 양에 있어서의 변화를 관찰함으로써 충분한 금속이 언제 증착되었는지를 결정할 수 있다. 단계 1418에서, 전해질을 제거한다. 도 15h는 매립 도전체 사이의 새로운 전기적 연결이 완성된 것을 도시한다.
- [0062] 도 16은 플립 칩 집적회로(1500) 안의 매립 전기 배선을 절단하는 바람직한 방법의 단계들을 보이는 순서도이다. 도 17a 내지 도 17g는 도 16의 순서도에 설명된 다양한 과정을 수행하는 동안의 집적회로(1500)를 도시한다. 단계 1602에서, 도 17a에 도시한 바와 같이, 도 14에서의 방법에 따라 미리 증착된 도전체(1558) 위로 하전 입자 빔 조력 증착을 이용해 절연층(1702)을 증착한다. 단계 1604에서, 절연층(1520), 실리콘층(1504), 절연층(1506) 및 절연층(1510)을 통해 비아(1706)를 밀링하여 도 17b에 도시한 바와 같이 절단될 매립 도전체(1710)를 노출시킨다. 선택적인 단계인 단계 1606에서, 도 17c에서와 같이 절연층(1720)을 비아(1706)의 노출된 측벽 상에 증착하여 실리콘층(1504)을 보호한다. 실리콘 기판으로부터의 높은 절연이 요구되지 않는다면, 단계 1606과 단계 1608은 생략할 수 있다. 단계 1606은 또한 일반적으로 비아(1706)의 바닥에 매립 도전체(1710) 상으로 절연 물질을 증착한다. 단계 1608에서, 도 17d에서와 같이 하전 입자 빔 또는 레이저를 이용하여 도전체(1710) 상에 증착된 절연물(1720)을 제거하여 매립 도전체(1710)를 노출시킨다.
- [0063] 단계 1612에서, 도 17e에서와 같이, 비아(1706) 안으로 그리고 인접 지역 상으로 전해질(1730)을 증착한다. 단계 1614에서, 전류 소스(1732)의 양극을 전해질(1730)에 연결하고 전류 소스(1732)의 음극을 매립 도전체(1710)에 직접적 혹은 간접적으로 연결하여 상술한 바와 같은 연결을 만든다. 식각이 대칭적으로 발생하도록, 연결은 절단될 배선의 양 측면으로부터 만드는 것이 바람직하다. 단계 1616에서, 전기화학 회로를 통해 전류를 인가

하여 도전체(1710)를 구성하는 구리 또는 다른 금속을 제거함으로써 도전체(1710)에 의해 만들어졌던 전기적 도전체를 절단한다. 단계 1618에서, 전해질을 제거한다.

[0064] 도 17g는 전해질을 제거하고 회로 편집이 완료된 회로(1500)를 도시한다. 도전체(1710)는 절단되었고 도전체(1526, 1528)는 연결되었다.

[0065] 실시예들은 구리의 식각과 증착에 관해 기술되었지만 본 발명은 구리에 한정되는 것이 아니다. W, Au, Pt, Pd, Ag, Ni, Cr, Al, Ta, Zn, Fe, Co, Re, 또는 이러한 금속으로 된 합금과 같은 다른 금속도 사용될 수 있다.

[0066] 본 발명은 비저항이 순수 금속과 비교할 만 하도록 거의 순수 금속을 증착한다. 예를 들어, 비저항이 100 $\mu\Omega$ cm 미만이고, 보다 바람직하게는 50 $\mu\Omega$ cm 미만이며, 더 바람직하게는 25 $\mu\Omega$ cm 미만 또는 10 $\mu\Omega$ cm 미만이고, 가장 바람직하게는 5 $\mu\Omega$ cm 미만이다. 증착된 금속은 90%(원자 퍼센트) 이상 순수할 수 있고, 보다 바람직하게는 95% 이상 순수하며 가장 바람직하게는 99% 이상 순수하다. 여러 금속 이온 종을 함유하는 용액을 이용하여 합금을 증착할 수도 있다.

[0067] 본 발명이 회로 편집에 관해 기술되었지만 이것은 어떤 구조물이든 변경하는 데에 이용될 수 있고 특정한 응용에 제한되는 것은 아니다. 또한, 기술은 도전체 증착 또는 식각에 반드시 한정되는 것은 아니다. 전하 운반은 폴리머 물질을 증착하거나 제거하는 데에도 이용될 수 있다. 국부적인 전기화학 공정은 전해질이 흐를 수 있는 어떤 표면에라도 이용될 수 있으며, 빔 공정에서처럼 빔 소스의 시준선을 따라 처리되는 것으로 한정되지 않는다.

[0068] 여기에 사용된 "콘택" 또는 "전기적 콘택"은 직접적 및 간접적 연결을 포함한다. 본 발명이 금속 증착 또는 식각에 관해 주로 기술되었지만 본 발명은 전기 화학 반응에 참여할 만큼 충분한 도전성을 가지는 임의의 물질을 증착하거나 식각하는 데에 이용될 수 있다.

[0069] 본 발명은 개별적으로 등록받을 수 있는 다양한 태양을 포함하며 모든 태양이 모든 실시예에 이용되지는 않는다.

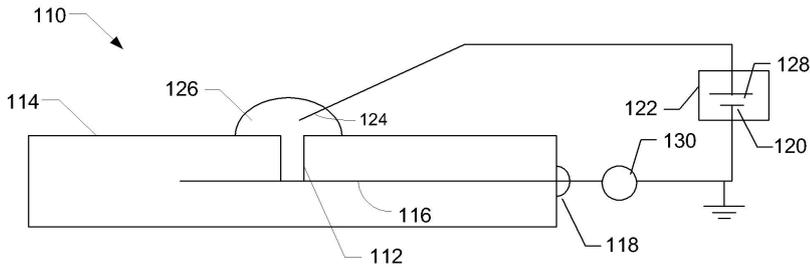
[0070] 비록 본 발명과 그 장점들이 상세히 기술되었지만, 다양한 변경, 대체 및 개조가 첨부된 청구범위에 의해 정의된 본 발명의 정신과 영역으로부터 벗어나지 않고 이루어질 수 있음은 자명하다. 더욱이, 본 출원의 영역은 상세한 설명에서 기술된 특정한 구현예의 공정, 기계, 생산, 물질의 합성, 수단, 방법 및 단계에 한정되도록 의도되지 않는다. 본 발명의 개시로부터 당업자가 즉각적으로 이해할 수 있듯이, 여기에 기술된 상응하는 구현예들과 실질적으로 동일한 결과를 얻거나 실질적으로 동일한 기능을 수행하는 현재 존재하거나 후에 개발될 공정, 기계, 생산, 물질의 합성, 수단 방법 또는 단계는 본 발명에 따라 이용될 수 있다. 따라서, 첨부된 청구범위는 그 범위 내에서 그러한 공정, 기계, 생산, 물질의 합성, 수단 방법 또는 단계를 포함하도록 의도되었다.

부호의 설명

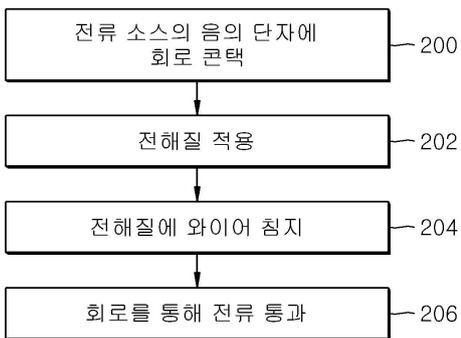
[0071] 110, 900: 시스템 112, 402, 606, 1102, 1104, 1522, 1524: 비아 114, 1100: 집적회로 116, 1114: 도전층 118: 핀 120: 음극 122: 전압 공급기 124: 와이어 126, 1310, 1320: 전해질 128: 양의 단자 130: 전류 미터 404, 1106, 1108, 1312, 1526, 1528: 매립 도전체 550: 전기도금 구리 박막 552: FIB 증착 구리 박막 554: 작업편의 표면 602: 매립 라인 604: 라인 물질 700: 진공 챔버 704: 고전압 전원 공급기 706: 이차 입자 검출기 802: 하전 입자 빔 902: 전자 빔 칼럼 904: 전원 공급기 906: 개구판 908: 전자 빔 910: 입자 검출기 1112, 1116: 절연층 1120: 씨드층 1128: 전해질의 액적 1130: 전류 소스

도면

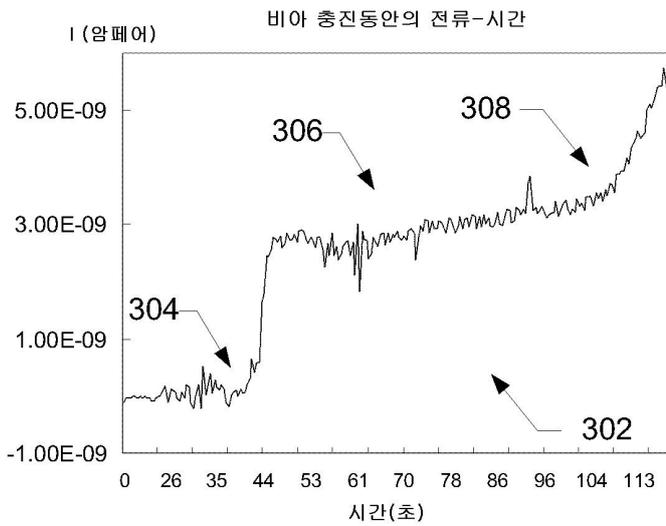
도면1



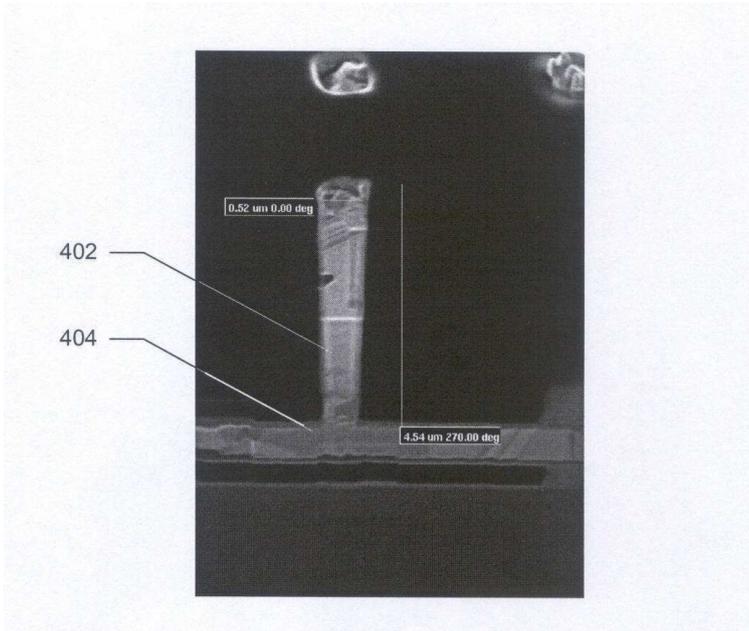
도면2



도면3



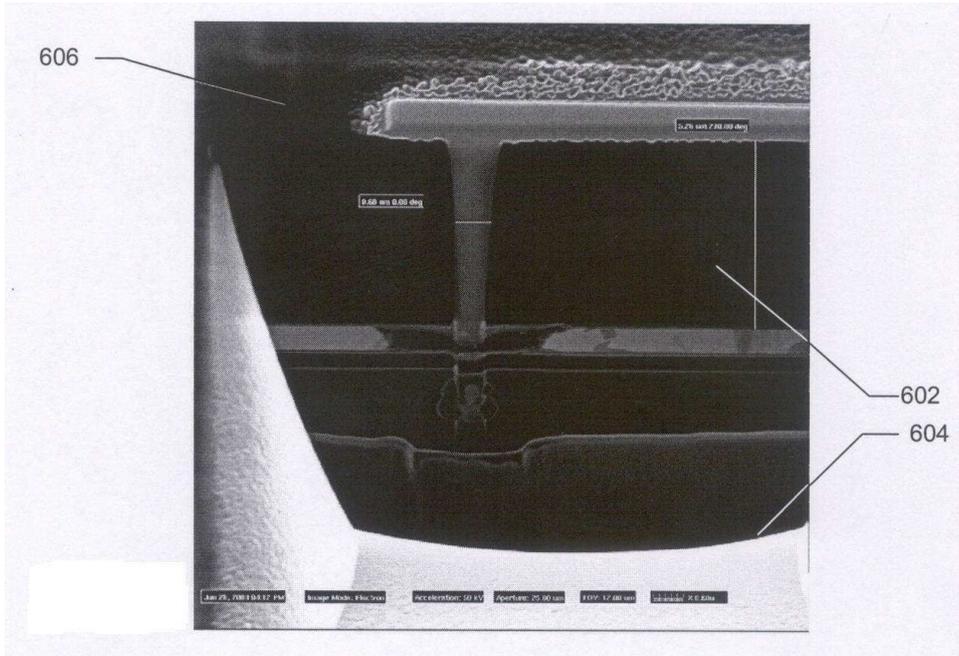
도면4



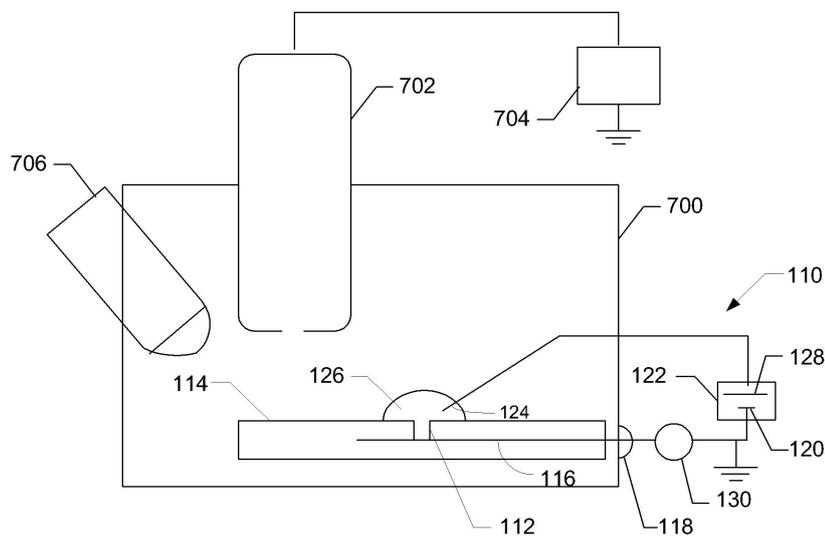
도면5



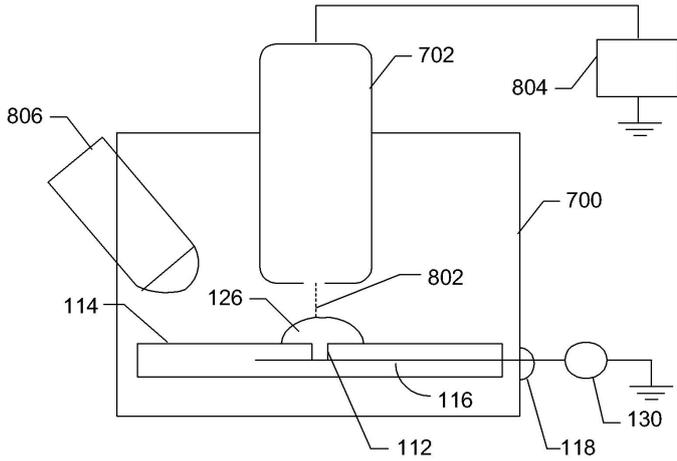
도면6



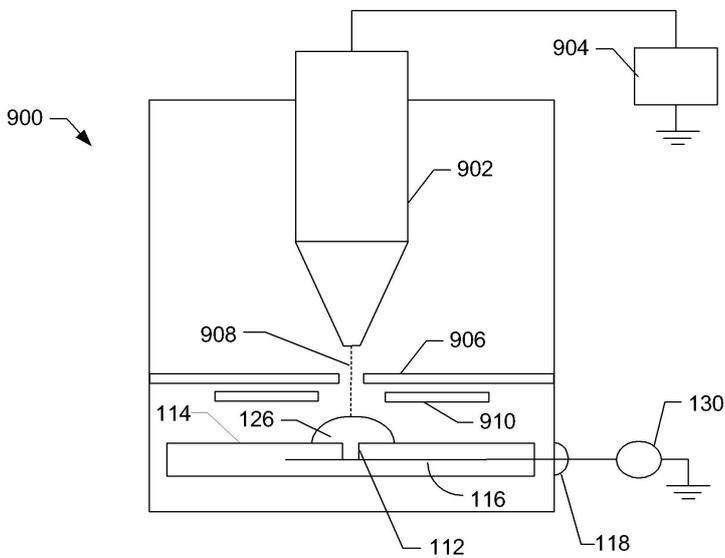
도면7



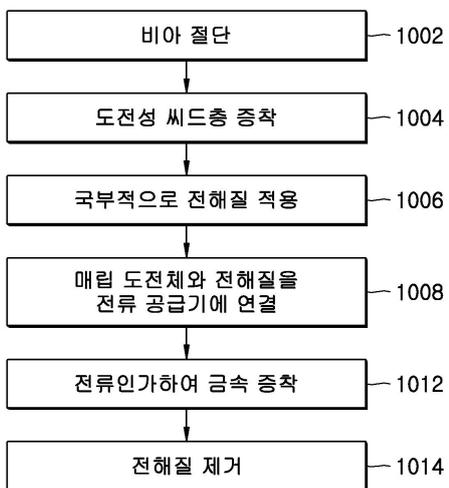
도면8



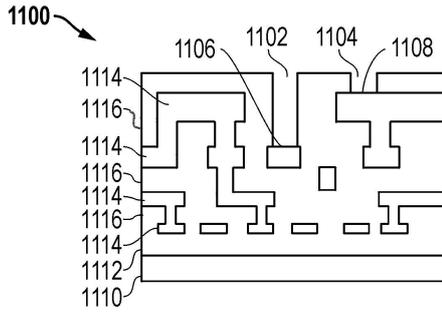
도면9



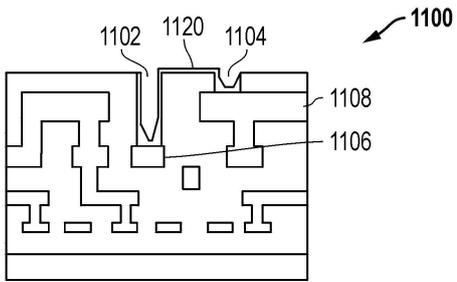
도면10



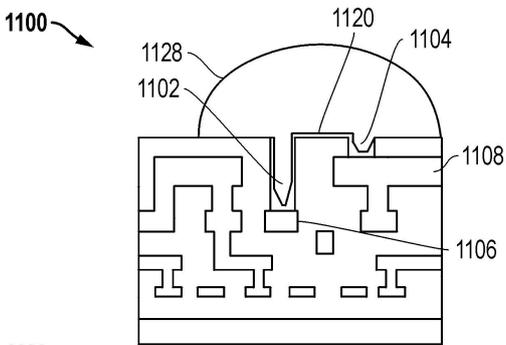
도면11a



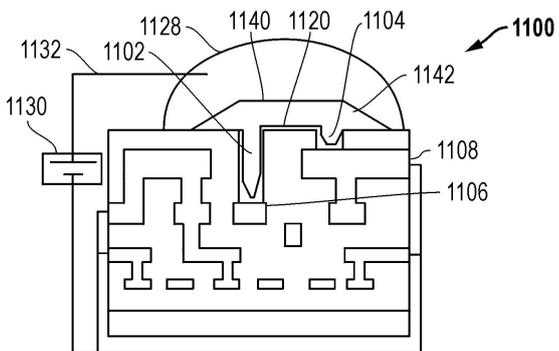
도면11b



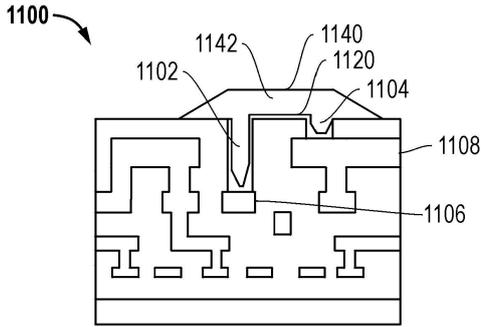
도면11c



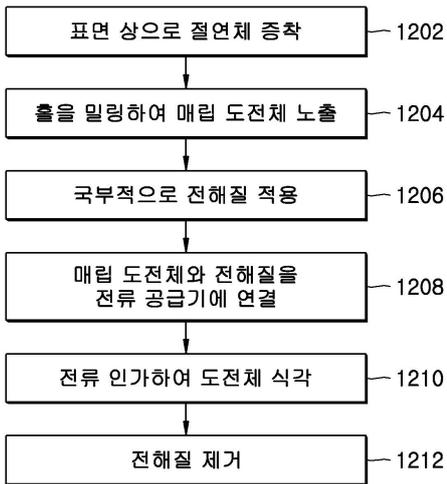
도면11d



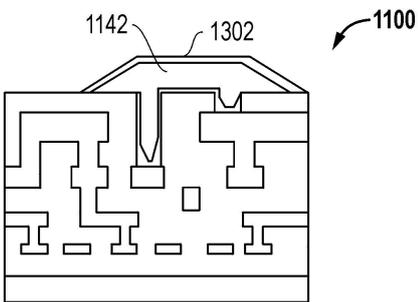
도면11e



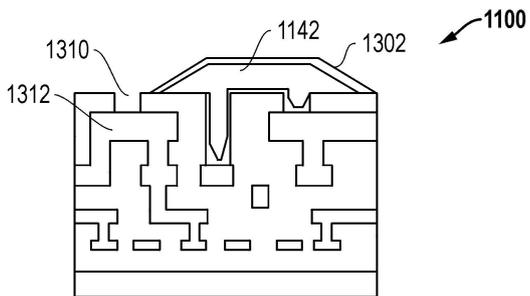
도면12



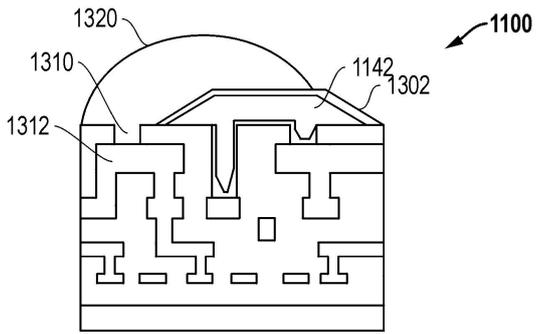
도면13a



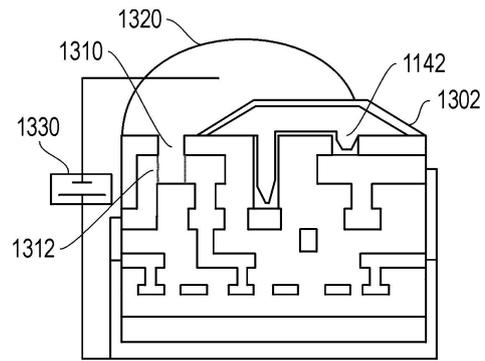
도면13b



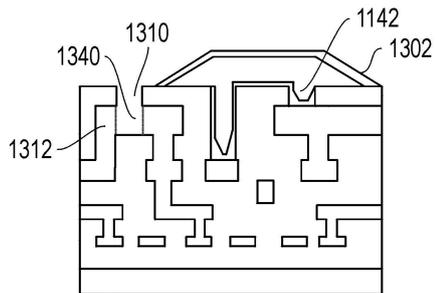
도면13c



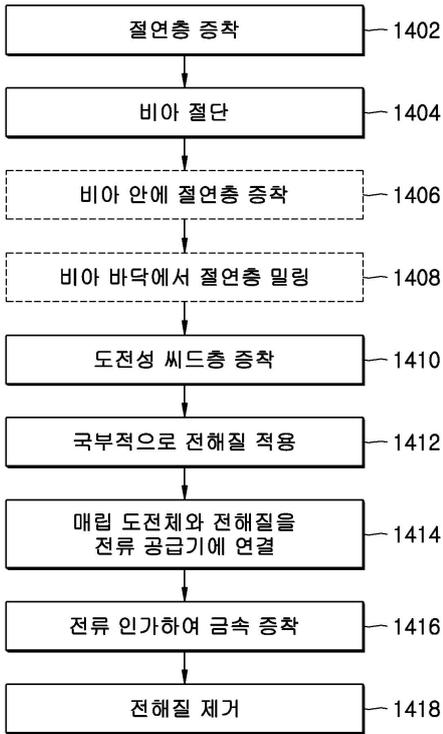
도면13d



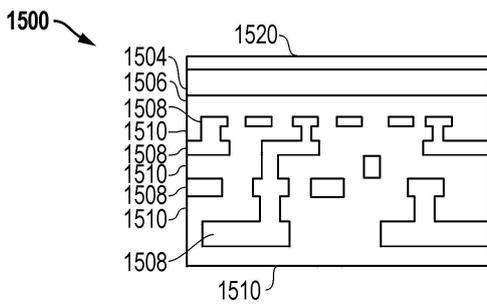
도면13e



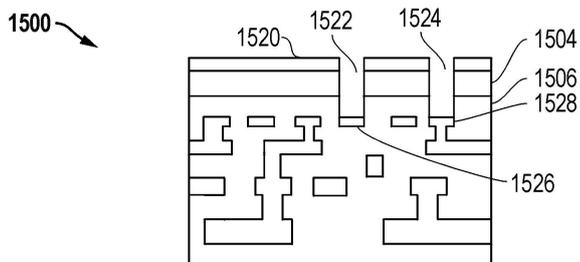
도면14



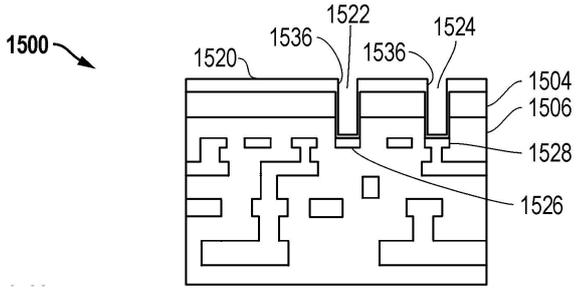
도면15a



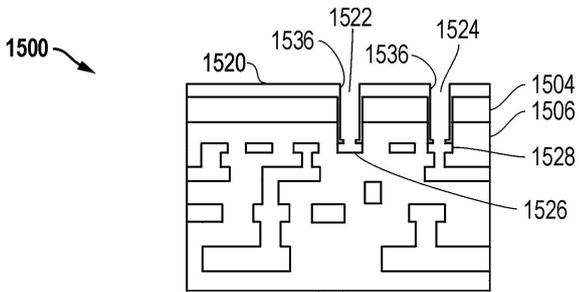
도면15b



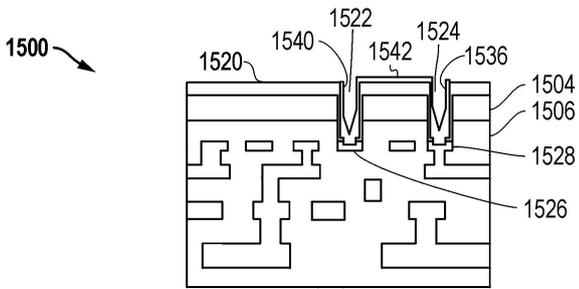
도면15c



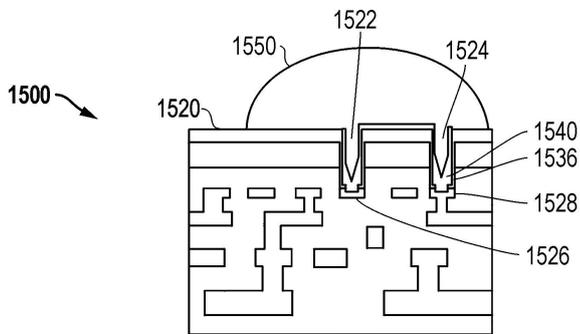
도면15d



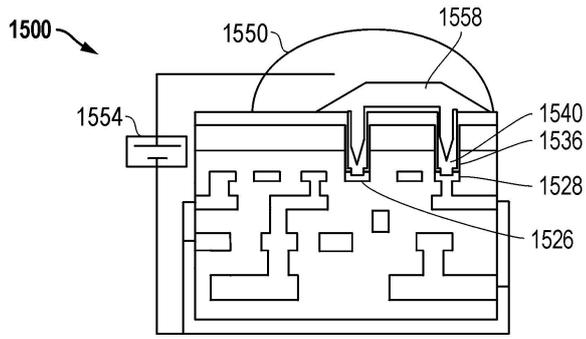
도면15e



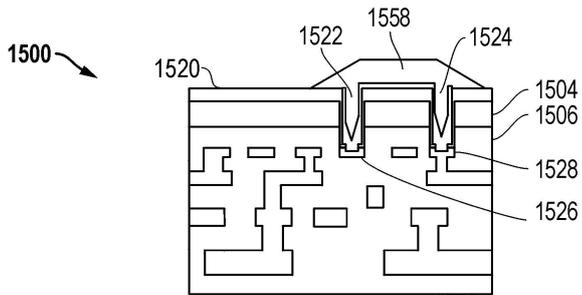
도면15f



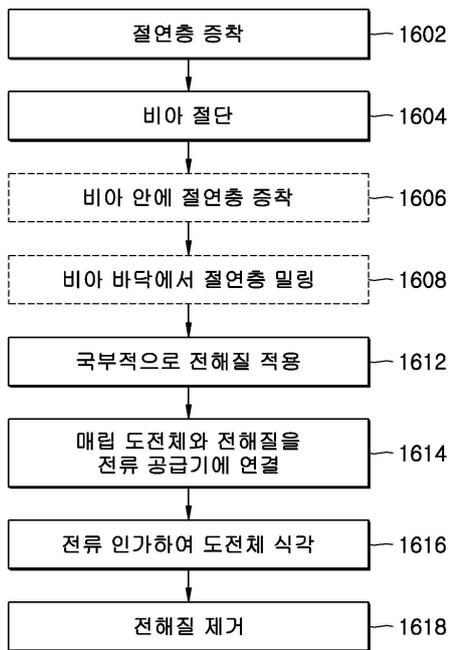
도면15g



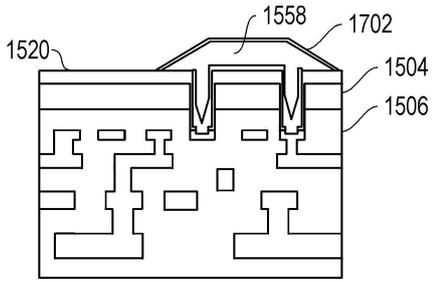
도면15h



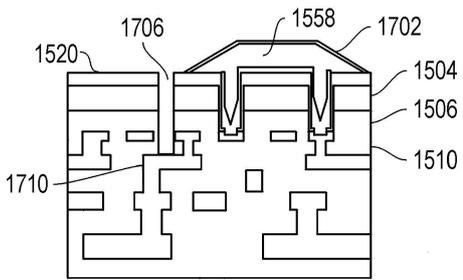
도면16



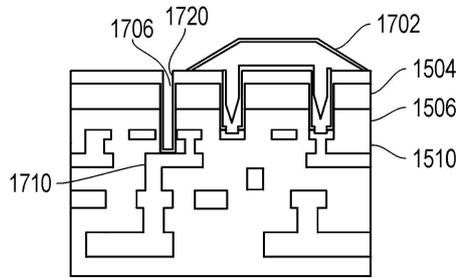
도면17a



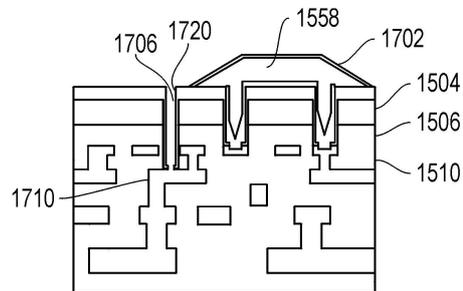
도면17b



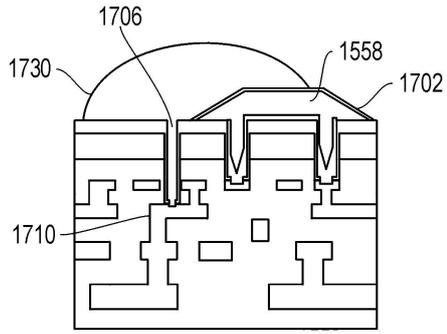
도면17c



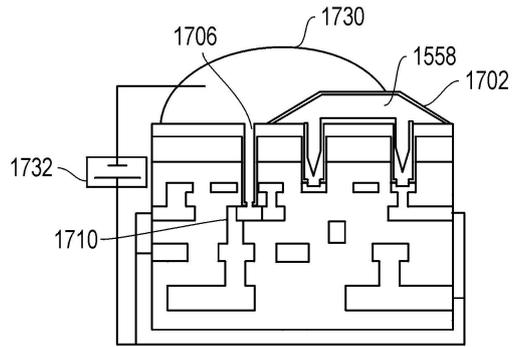
도면17d



도면17e



도면17f



도면17g

