

(12) 发明专利申请

(10) 申请公布号 CN 102685400 A

(43) 申请公布日 2012. 09. 19

(21) 申请号 201210111709. X

(22) 申请日 2008. 04. 14

(30) 优先权数据

2007-104425 2007. 04. 12 JP

(62) 分案原申请数据

200810091775. 9 2008. 04. 14

(71) 申请人 索尼株式会社

地址 日本东京都

(72) 发明人 大池佑辅

(74) 专利代理机构 北京市柳沈律师事务所

11105

代理人 黄小临

(51) Int. Cl.

H04N 5/335 (2006. 01)

H04N 5/374 (2011. 01)

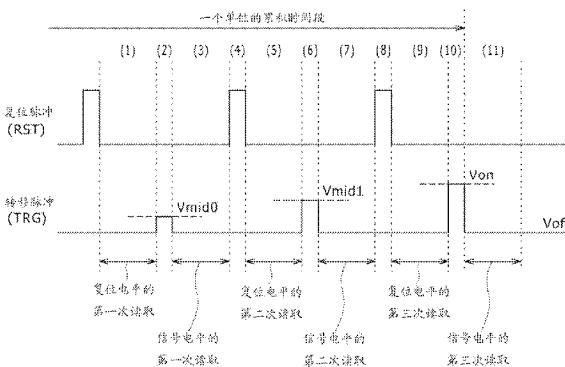
权利要求书 3 页 说明书 17 页 附图 24 页

(54) 发明名称

固态成像设备及其驱动方法、信号处理方法  
和成像装置

(57) 摘要

本发明公开了一种固态成像设备及其驱动方法、信号处理方法和成像装置。该固态成像设备包括像素阵列单元、第一驱动部件、第二驱动部件和第三驱动部件。



1. 一种固态成像设备,包括 :

像素阵列单元,通过以矩阵排列单位像素而形成,每个所述单位像素包括被配置用于将光信号转换成信号电荷的光电转换单元和被配置用于转移所述信号电荷的转移元件;

驱动单元,被配置来驱动所述转移元件,以便分至少两次转移所述通过一定量的存储时间累积的信号电荷。

2. 根据权利要求 1 所述的固态成像设备,其中,所述驱动单元被配置为在水平扫描时间段期间至少两次供应控制电压给所述转移元件。

3. 根据权利要求 1 所述的固态成像设备,所述控制电压具有不同的电压值。

4. 根据权利要求 1 所述的固态成像设备,其中,所述驱动单元包括 :

第一驱动部件,被配置用于通过使用第一控制电压来驱动所述转移元件,其中在一个单位的累积时间段内在所述光电转换单元中累积的信号电荷的一部分被保持在所述光电转换单元中,其中所述转移元件根据所述第一控制电压来转移具有超过所保持的信号电荷量的量的累积电荷;

第二驱动部件,被配置用于通过使用第二控制电压来驱动所述转移元件,其中所述转移元件根据所述第二控制电压来转移在所述光电转换单元中所保持的所有信号电荷;以及第三驱动部件,被配置用于驱动所述输出部分以便读出通过所述第一驱

5. 根据权利要求 4 所述的固态成像设备,还包括 :

加法部件,被配置用于在由所述第一和第二驱动部件对所述转移元件的驱动下,将通过所述第三驱动部件的驱动而从所述输出部件连续读出的多个输出信号相加。

6. 根据权利要求 4 所述的固态成像设备,还包括 :

模拟 - 数字转换部件,被配置用于在由所述第一和第二驱动部件对所述转移元件的驱动下将通过所述第三驱动部件的驱动而从所述输出部件连续读出的多个输出信号相加的同时,执行模拟 - 数字转换。

7. 根据权利要求 4 所述的固态成像设备,还包括 :

模拟 - 数字转换部件,被配置用于对在由所述第一和第二驱动部件对所述转移元件的驱动下、通过所述第三驱动部件的驱动而从所述输出部件连续读出的多个输出信号执行具有不同转换精度的模拟 - 数字转换。

8. 根据权利要求 4 所述的固态成像设备,还包括 :

模拟 - 数字转换部件,被配置用于在由所述第一和第二驱动部件对所述转移元件的驱动下将通过所述第三驱动部件的驱动而从所述输出部件连续读出的多个输出信号相加的同时,执行具有不同转换精度的模拟 - 数字转换。

9. 根据权利要求 7 所述的固态成像设备,其中所述模拟 - 数字转换部件对应于多个输出信号从所述输出部件的读出而逐渐增加转换精度。

10. 根据权利要求 4 所述的固态成像设备,其中所述单位像素包括 :

多个转移元件,被配置用于以多批转移通过所述光电转换单元中的光电转换而获得的信号电荷;以及

多个输出部件,被配置用于输出由所述多个转移元件转移到其处的信号电荷。

11. 根据权利要求 4 所述的固态成像设备,其中所述单位像素还包括 :

电荷 - 电压转换单元,由所述转移元件将通过所述光电转换单元中的光电转换而获得

的信号电荷的一部分从所述光电转换单元转移到该电荷 - 电压转换单元 ; 以及

被配置用于以下的部件 : 在由所述输出部件从所述电荷 - 电压转换单元中读出通过所述光电转换单元中的光电转换而获得的信号电荷的所述一部分之后, 以预定电势复位所述电荷 - 电压转换单元。

12. 一种固态成像设备, 包括 :

像素阵列单元, 通过以矩阵排列单位像素而形成, 每个所述单位像素包括被配置用于将光信号转换成信号电荷的光电转换单元和被配置用于转移所述信号电荷的转移元件 ;

驱动单元, 被配置来在水平扫描时间段期间至少两次供应控制电压给所述转移元件, 以便转移所述通过一定量的存储时间累积的信号电荷。

13. 根据权利要求 12 所述的固态成像设备, 所述控制电压具有不同的电压值。

14. 根据权利要求 12 所述的固态成像设备, 其中, 所述驱动单元包括 :

第一驱动部件, 被配置用于通过使用第一控制电压来驱动所述转移元件, 其中在一个单位的累积时间段内在所述光电转换单元中累积的信号电荷的一部分被保持在所述光电转换单元中, 其中所述转移元件根据所述第一控制电压来转移具有超过所保持的信号电荷量的量的累积电荷 ;

第二驱动部件, 被配置用于通过使用第二控制电压来驱动所述转移元件, 其中所述转移元件根据所述第二控制电压来转移在所述光电转换单元中所保持的所有信号电荷 ; 以及

第三驱动部件, 被配置用于驱动所述输出部分以便读出通过所述第一驱

15. 根据权利要求 14 所述的固态成像设备, 还包括 :

加法部件, 被配置用于在由所述第一和第二驱动部件对所述转移元件的驱动下, 将通过所述第三驱动部件的驱动而从所述输出部件连续读出的多个输出信号相加。

16. 根据权利要求 14 所述的固态成像设备, 还包括 :

模拟 - 数字转换部件, 被配置用于在由所述第一和第二驱动部件对所述转移元件的驱动下将通过所述第三驱动部件的驱动而从所述输出部件连续读出的多个输出信号相加的同时, 执行模拟 - 数字转换。

17. 根据权利要求 14 所述的固态成像设备, 还包括 :

模拟 - 数字转换部件, 被配置用于对在由所述第一和第二驱动部件对所述转移元件的驱动下、通过所述第三驱动部件的驱动而从所述输出部件连续读出的多个输出信号执行具有不同转换精度的模拟 - 数字转换。

18. 根据权利要求 14 所述的固态成像设备, 还包括 :

模拟 - 数字转换部件, 被配置用于在由所述第一和第二驱动部件对所述转移元件的驱动下将通过所述第三驱动部件的驱动而从所述输出部件连续读出的多个输出信号相加的同时, 执行具有不同转换精度的模拟 - 数字转换。

19. 根据权利要求 17 所述的固态成像设备, 其中所述模拟 - 数字转换部件对应于多个输出信号从所述输出部件的读出而逐渐增加转换精度。

20. 根据权利要求 14 所述的固态成像设备, 其中所述单位像素包括 :

多个转移元件, 被配置用于以多批转移通过所述光电转换单元中的光电转换而获得的信号电荷 ; 以及

多个输出部件, 被配置用于输出由所述多个转移元件转移到其处的信号电荷。

21. 根据权利要求 14 所述的固态成像设备, 其中所述单位像素还包括 :

电荷 - 电压转换单元, 由所述转移元件将通过所述光电转换单元中的光电转换而获得的信号电荷的一部分从所述光电转换单元转移到该电荷 - 电压转换单元; 以及

被配置用于以下的部件: 在由所述输出部件从所述电荷 - 电压转换单元中读出通过所述光电转换单元中的光电转换而获得的信号电荷的所述一部分之后, 以预定电势复位所述电荷 - 电压转换单元。

## 固态成像设备及其驱动方法、信号处理方法和成像装置

[0001] 本申请是申请日为 2008 年 4 月 14 日、申请号为 200810091775.9 的、名称为“固态成像设备及其驱动方法、信号处理方法和成像装置”的发明专利申请的分案申请。

### 技术领域

[0002] 本发明涉及固态成像设备、驱动该固态成像设备的方法、用于该固态成像设备的信号处理方法和成像装置。

### 背景技术

[0003] 图 27 示出了固态成像设备的单位像素 100 的配置的例子。如该例子，在具有用于转移通过光电转换元件 101 中的光电转换而获得的信号电荷的转移晶体管的单位像素 100 中，将可以被转移到单位像素的浮动扩散电容器 (floating diffusion capacitor ;FD) 106 的累积电荷的最大量  $Q_{fd.\max}$  做得比作为光接收单元的光电转换元件 101 中的累积电荷的最大量  $Q_{pd.\max}$  大得多。结果，通过移除光电转换元件 101 中的剩余电荷，实现了信号电荷从光电转换元件 101 到浮动扩散电容器 106 的完美转移。

[0004] 以如上所述的方式对通过光电转换元件 101 中的光电转换而获得的信号电荷实现了完美转移，这使得可以防止拍摄图像阶段中的剩余图像，并且可以实现入射光亮度和传感器输出信号之间的满意的线性。这样，除转移晶体管 102 以外，此实施例的像素 100 还包括复位晶体管 103、放大晶体管 104 和像素选择晶体管 105。

[0005] 然而，图 27 所示的单位像素 100 存在下列问题。

[0006] (1) 由于累积电荷的最大量  $Q_{fd.\max}$  必须比光电转换元件中的累积电荷的最大量  $Q_{pd.\max}$  大，因此存在为了提高电荷 - 电压转换效率而降低浮动扩散电容器 106 的电容的限制。

[0007] (2) 与以上原因相同，用作浮动扩散电容器 106 的复位电压的电源电压  $V_{dd}$  的下降导致浮动扩散电容器 106 中的累积电荷的最大量  $Q_{fd.\max}$  降低，因此存在对于降低电源电压  $V_{dd}$  的限制。

[0008] 然后，目前以下列方式解决上述问题 (1) 和 (2)。也就是说，当由于降低浮动扩散电容器 106 的电容以提高电荷 - 电压转换效率、从而引起累积电荷的最大量  $Q_{fd.\max}$  变少时，或者当由于降低了复位电压 (电源电压)  $V_{dd}$  而引起累积电荷的最大量  $Q_{fd.\max}$  变少时，在电荷转移之后，执行信号读取和浮动扩散电容器 106 的复位，由于多于转移晶体管 102 能转移的电荷而剩余在光电转换元件 101 中的电荷可以被再次转移，以读取信号。结果，以多批 (batch) 读出光电转换元件 101 中的所有累积电荷。例如在日本专利特开 No. 2001-177775 中描述了这种技术。

### 发明内容

[0009] 在上述现有技术中，浮动扩散电容器 106 中累积的电荷的最大量  $Q_{fd.\max}$  小于光电转换元件 101 中累积的电荷的最大量  $Q_{pd.\max}$ 。而且，如图 28 所示，转移了能够被转移到

浮动扩散电容器 106 的所有电荷。因此,不能以浮动扩散电容器 106 中累积的电荷的最大量  $Q_{fd.\max}$  为单位来分割光电转换元件 101 中累积的电荷的最大量  $Q_{pd.\max}(A)$ 。由于此原因,不能以任意电荷量为单位来多批转移光电转换元件 101 中累积的电荷的最大量  $Q_{pd.\max}(B)$ 。

[0010] 另外,如图 29 所示,在采用在多个像素之间共享浮动扩散电容器 FD 和读出电路 200 的配置的固态成像设备中,在某些情况下不能降低浮动扩散电容器 FD 的电容。在这些情况下,由于不能以多批转移信号电荷,因此不能将用于将以多批转移的信号分别与权重因子相加的处理应用于固态成像设备。结果,不能获得由于例如对应于光量的范围而改变灵敏度的这些处理带来的效果。

[0011] 根据前述,因此希望提供一种固态成像设备,当转移电荷时,其能够以任意电荷量作为单位来多批转移通过光电转换元件中的光电转换而获得的信号电荷,以及驱动该固态成像设备的方法、其信息处理方法和成像装置。

[0012] 为了达到上述期望,根据本发明的实施例,提供了一种固态成像设备,包括:

[0013] 像素阵列单元,通过以矩阵排列单位像素形成,每个所述单位像素包括被配置用于将光信号转换成信号电荷的光电转换单元、被配置用于转移通过所述光电转换单元中的光电转换而获得的所述信号电荷的转移元件、以及被配置用于输出通过所述转移元件所转移的信号电荷的输出部件;

[0014] 第一驱动部件,被配置用于通过使用第一控制电压来驱动所述转移元件,其中在一个单位的累积时间段内在所述光电转换单元中累积的信号电荷的一部分被保持在所述光电转换单元中,其中所述转移元件根据所述第一控制电压来转移具有超过所保持的信号电荷量的量的累积电荷;

[0015] 第二驱动部件,被配置用于通过使用第二控制电压来驱动所述转移元件,其中所述转移元件根据所述第二控制电压来转移在所述光电转换单元中所保持的所有信号电荷;以及

[0016] 第三驱动部件,被配置用于驱动所述输出部分以便读出通过所述第一驱动部件和所述第二驱动部件连续进行驱动而转移的信号电荷。

[0017] 根据本发明的另一实施例,提供了驱动通过排列单位像素而形成的固态成像设备的方法,其中每个单位像素包括被配置用于将光信号转换成信号电荷的光电转换单元、被配置用于转移通过所述光电转换单元中的光电转换而获得的所述信号电荷的转移元件、以及被配置用于输出通过所述转移元件所转移的信号电荷的输出部件,所述方法包括步骤:

[0018] 通过使用第一控制电压来驱动所述转移元件,其中在一个单位的累积时间段内在所述光电转换单元中累积的信号电荷的一部分被保持在所述光电转换单元中,其中所述转移元件根据所述第一控制电压来转移具有超过所保持的信号电荷量的量的累积电荷;

[0019] 通过使用第二控制电压来驱动所述转移元件,其中所述转移元件根据所述第二控制电压来转移在所述光电转换单元中所保持的所有信号电荷;以及

[0020] 读出通过连续进行使用所述第一控制电压的驱动和使用所述第二控制电压的驱动而转移的信号电荷。

[0021] 根据本发明的另一实施例,提供了用于一种固态成像设备的信息处理方法,该固态成像设备包括:

[0022] 像素阵列单元，通过以矩阵排列单位像素形成，每个所述单位像素包括被配置用于将光信号转换成信号电荷的光电转换单元、被配置用于转移通过所述光电转换单元中的光电转换而获得的所述信号电荷的转移元件、以及被配置用于输出通过所述转移元件所转移的信号电荷的输出部件；

[0023] 第一驱动部件，被配置用于通过使用第一控制电压来驱动所述转移元件，其中在一个单位的累积时间段内在所述光电转换单元中累积的信号电荷的一部分被保持在所述光电转换单元中，其中所述转移元件根据所述第一控制电压来转移具有超过所保持的信号电荷量的量的累积电荷；

[0024] 第二驱动部件，被配置用于通过使用第二控制电压来驱动所述转移元件，其中所述转移元件根据所述第二控制电压来转移在所述光电转换单元中所保持的所有信号电荷；以及

[0025] 第三驱动部件，被配置用于驱动所述输出部分以便读出通过所述第一驱动部件和所述第二驱动部件连续进行驱动而转移的信号电荷，

[0026] 所述信号处理方法包括步骤：

[0027] 在由所述第一和第二驱动部件对所述转移元件的驱动下，将通过所述第三驱动部件的驱动而从所述输出部件连续读出的多个输出信号相加。

[0028] 根据本发明的另一实施例，提供了一种成像装置，包括：

[0029] 通过排列单位像素而形成的固态成像设备，每个所述单位像素包括被配置用于将光信号转换成信号电荷的光电转换单元、被配置用于转移通过所述光电转换单元中的光电转换而获得的所述信号电荷的转移元件、以及被配置用于输出通过所述转移元件所转移的信号电荷的输出部件；以及

[0030] 光学系统，用于将入射光聚焦到所述固态成像设备的成像区域上；

[0031] 其中，所述固态成像设备包括：

[0032] 第一驱动部件，被配置用于通过使用第一控制电压来驱动所述转移元件，其中在一个单位的累积时间段内在所述光电转换单元中累积的信号电荷的一部分被保持在所述光电转换单元中，其中所述转移元件根据所述第一控制电压来转移具有超过所保持的信号电荷量的量的累积电荷；

[0033] 第二驱动部件，被配置用于通过使用第二控制电压来驱动所述转移元件，其中所述转移元件根据所述第二控制电压来转移在所述光电转换单元中所保持的所有信号电荷；

[0034] 第三驱动部件，被配置用于驱动所述输出部分以便读出通过所述第一驱动部件和所述第二驱动部件连续进行驱动而转移的信号电荷；以及

[0035] 信号处理部件，被配置用于在由所述第一和第二驱动部件对所述转移元件的驱动下，将通过所述第三驱动部件的驱动而从所述输出部件连续读出的多个输出信号相加。

[0036] 根据本发明的实施例，连续执行（其中在一个单位的累积时间段内在所述光电转换单元中累积的信号电荷的一部分被保持在所述光电转换单元中）通过使用第一控制电压来驱动所述转移元件的操作和通过使用第二控制电压来驱动所述转移元件的操作，其中所述转移元件根据所述第一控制电压来转移具有超过所保持的信号电荷量的量的累积电荷，所述转移元件根据所述第二控制电压来转移在所述光电转换单元中所保持的所有信号

电荷。而且，适当设置第一控制电压的电压值。结果，可以以任意电荷量为单位来多批转移通过光电转换单元中的光电转换而获得的信号电荷。

## 附图说明

- [0037] 图 1 是示出了根据本发明的实施例的 CMOS 图像传感器的系统配置图；
- [0038] 图 2 是示出了图 1 所示的单位像素的电路配置的电路图；
- [0039] 图 3 是示出了图 1 所示的单位像素的电路配置的另一例子的电路图；
- [0040] 图 4 是示出了图 1 所示的供应电压控制电路的电路配置的例子的电路图；
- [0041] 图 5 是示出了供应电压控制电路中的输入操作和输出操作之间的时序关系的时序图；
- [0042] 图 6 是示出了在三分割转移的情况下驱动时序例子的时序图；
- [0043] 图 7 是说明三分割转移的情况下操作的能量图；
- [0044] 图 8 是示出了作为 TRG 驱动电压和光电转换元件中所保持的电荷数之间的关系的例子的实验结果的图；
- [0045] 图 9 是示出了两分割转移的情况下驱动时序的例子的时序图；
- [0046] 图 10 是说明两分割转移的情况下操作的图；
- [0047] 图 11 是示出了 n 分割转移的情况下驱动时序例子的时序图；
- [0048] 图 12 是示出了例子 1 的列电路的配置例子的方框图；
- [0049] 图 13 是示出了输出信号选择电路、输出信号保持电路和输出信号加法电路的具体电路例子的电路图；
- [0050] 图 14 是示出了复位脉冲 ADDRDT 和选择脉冲 S1、S2 和 S3 之间的关系的时序图；
- [0051] 图 15 是示出了例子 2 的列电路的配置例子的方框图；
- [0052] 图 16 是示出了例子 3 的列电路的配置例子的方框图；
- [0053] 图 17 是例子 3 的列电路中的 ADC 电路的具体配置例子的方框图；
- [0054] 图 18 是示出了参考信号 Vref、从电压比较器获得的比较结果 Vco 和计数器的计数值的波形的时序波形图；
- [0055] 图 19 是说明当在三分割转移期间以不同转换精度执行 A/D 转换时的处理的图；
- [0056] 图 20 是示出了每个都与入射光的亮度成比例的信号电平和噪声电平之间的关系的特性图；
- [0057] 图 21 是示出了设置不同的 A/D 转换精度的具体例子的示意图；
- [0058] 图 22 是示出了入射光强度（累积电荷）和读出的信号的噪声电平之间的关系的特性图；
- [0059] 图 23 是示出了变型 1 的单位像素的像素电路的电路图；
- [0060] 图 24 是示出了变型 2 的单位像素的像素电路的电路图；
- [0061] 图 25 是示出了变型 3 的单位像素的像素电路的电路图；
- [0062] 图 26 是示出了根据本发明的实施例的成像装置的配置的方框图；
- [0063] 图 27 是示出了现有技术中的单位像素的配置例子的电路图；
- [0064] 图 28A 和 28B 是分别说明现有技术中的问题的图（部分 1）；以及
- [0065] 图 29 是说明现有技术中的问题的图（部分 1）。

## 具体实施方式

[0066] 下文中将参考附图详细描述本发明的优选实施例。

[0067] 图 1 是示出根据本发明的第一实施例的例如 CMOS 图像传感器的固态成像设备的配置的系统配置图。

[0068] 如图 1 所示,该实施例的 CMOS 图像传感器 10 包括像素阵列单元 11 及其外围电路。在该情况下,配置像素阵列单元 11 使得以矩阵二维地排列每个包括光电转换元件(下文中,在某些情况下简称为“像素”)20 的单位像素。

[0069] 例如,提供垂直扫描电路 12、供应电压控制电路 13、电压供应电路 14、定时生成电路(TG)15、多个列电路 16、水平扫描电路 17、列信号选择电路 18 等作为像素阵列单元 11 的外围电路。

[0070] 对于像素阵列单元 11 中的像素 20 的矩阵排列,对每个像素列,布置垂直信号线 111,并对每个像素行,布置驱动控制线,例如转移控制线 112、复位控制线 113 和选择控制线 114。

[0071] 恒定电流源 19 分别连接到垂直信号线 111 的一端。代替使用恒定电流源 16,可以使用用于电流偏置的晶体管,其中例如由偏置电压 Vbias 偏置该晶体管的栅电极。在该情况下,用于电流偏置的晶体管与稍后将描述的放大晶体管 24 一起配置源跟随器(follower)电路(参见图 2)。

[0072] 垂直扫描电路 12 由移位寄存器、地址解码器等构成。另外,当以关于电子快门(shutter)行和读出行的行为单位来垂直扫描像素阵列单元 11 的像素 20 时,垂直扫描电路 12 执行用于从属于电子快门行的像素 20 的相应像素中除去信号的电子快门操作,并执行用于从属于读出行的像素的相应像素读出信号的读出操作。

[0073] 尽管在此省略了图示,但是垂直扫描电路 12 包括读出扫描系统和电子快门扫描系统。在该情况下,在以行为单位连续选择像素 20 的同时,读出扫描系统执行从属于读出行的像素 20 读出信号的读出操作。而且,在期间,对于比读出扫描系统的读出扫描提前对应于快门速度的时间段的相同的行(电子快门行),电子快门扫描系统执行电子快门操作。

[0074] 而且,从第一定时到第二定时的时间段成为每个像素 20 中的信号电荷的一个单位的累积时间段(曝光时间段)。在此,在第一定时,由电子快门扫描系统通过快门扫描,复位光电转换单元中的不需要的电荷。而且,在第二定时,由读出扫描系统通过读出扫描,分别从像素读出信号。也就是说,电子快门操作意味着复位(除去)光电转换单元中累积的信号电荷并在信号电荷的复位完成后开始重新累积信号电荷的操作。

[0075] 供应电压控制电路 13 控制供应(施加)至像素单元 20 中的转移晶体管 22(转移元件)的栅电极(控制电极)的转移脉冲 TRG 的电压值(峰值)。将稍后描述供应电压控制电路 13 的具体配置。

[0076] 电压供应电路 14 将具有不同电压值的多个控制电压供应至供应电压控制电路 13。将多个控制电压作为具有不同电压值的转移脉冲而连续供应至转移晶体管 22 的栅电极。将稍后描述具有不同电压值的转移脉冲 TRG 的细节。

[0077] 定时生成电路(TG)15 生成定时信号 PTRG,根据该定时信号 PTRG,确定供应电压控制电路 13 连续地将具有不同电压值的转移脉冲 TRG 供应至转移晶体管 22 的栅电极的定

时。

[0078] 例如,列电路 16 被布置为分别对应于像素阵列单元 11 的像素列,即具有与像素列的一一对应关系。列电路 16 对通过各个垂直信号线 111 从属于通过垂直扫描电路 12 的垂直扫描操作所选择的读出行的像素 20 连续输出的信号执行预定处理,并在预定信号处理完成后将像素信号临时保持在其中。

[0079] 具有用于采样和保持通过垂直信号线 111 输出的像素信号的采样和保持电路的电路配置,具有包括采样和保持电路的、用于通过执行相关双采样 (CDS) 处理而移除复位噪声或由于放大晶体管 24 的阈值漂移而引起的像素中固有的固定模式噪声的噪声移除电路的电路配置等用于列电路 16。

[0080] 然而,上述电路配置仅是示例,因此本发明的实施例绝不限于此。例如,也能够采用向列电路 16 给出模拟 - 数字 (A/D) 转换功能使得以数字信号形式输出具有预定信号电平的像素信号的电路配置。

[0081] 水平扫描电路 17 包括移位寄存器、地址解码器等。水平扫描电路 17 以被布置为分别对应于像素阵列单元 11 的像素列的顺序来水平扫描列电路 17。列信号选择电路 18 包括水平选择开关、水平信号线等。列信号选择电路 18 与水平扫描电路 17 的水平扫描操作同步地连续输出分别被临时保持在列电路 16 中的像素信号。

[0082] 注意,从定时控制电路 (未示出) 生成定时信号和控制信号,该定时信号和控制信号的每个成为垂直扫描电路 12、列电路 16、水平扫描电路 17 等的操作的参考。

[0083] (像素电路)

[0084] 图 2 是示出单位像素 20 的电路配置的例子的电路图。该例子的单位像素 20 被配置为以下像素电路:除了诸如埋入光电二极管的光电转换元件 (光电转换单元) 21 之外,还包括四个晶体管,例如转移晶体管 (转移元件) 22、复位晶体管 23、放大晶体管 24 和选择晶体管 25。在该情况下,尽管将例如 N 沟道 MOS 晶体管用作四个晶体管 22 到 25,但是本发明绝不限于此配置。

[0085] 转移晶体管 22 连接在光电转换元件 21 的阴电极和浮动扩散电容器 (FD) 26 之间。通过向转移晶体管 22 的栅电极 (控制电极) 供应转移脉冲 TRG,转移晶体管 22 将已经通过光电转换元件 21 中的光电转换而累积的信号电荷 (此情况下是电子) 转移到浮动扩散电容器 26。因此,浮动扩散电容器 26 用作将信号电荷转换成电压信号的电荷 - 电压转换单元。

[0086] 复位晶体管 23 的漏电极连接到复位线,并且其源电极连接到浮动扩散电容器 26 的与接地端相反的一端。在将信号电荷从光电转换元件 21 转移到浮动扩散电容器 26 之前,复位晶体管 23 供应至其栅电极的复位脉冲 RST 将浮动扩散电容器 26 的电势复位到复位电压 Vrst。

[0087] 放大晶体管 24 的栅电极连接到浮动扩散电容器 26 的一端,并且其漏电极连接到用于供应电源电压 Vdd 的像素电源。放大晶体管 24 在被复位晶体管 23 复位后,以具有复位电平的信号的形式输出浮动扩散电容器 24 的电势,并在信号电荷被转移晶体管 22 转移到浮动扩散电容器 26 之后,以具有信号电平的信号的形式输出浮动扩散电容器 26 的电势。

[0088] 例如,选择晶体管 25 的漏电极连接到放大晶体管 24 的源电极,并且其源电极连接到垂直信号线 111。根据施加到选择晶体管 25 的栅电极的选择脉冲 SEL 来导通选择晶体

管 25, 以将像素 20 设置在选择状态, 由此将从放大晶体管 24 输出的信号输出到垂直信号线 111。选择晶体管 25 还可以采用连接在像素电源 (Vdd) 和放大晶体管 24 的漏电极之间的配置。

[0089] 注意, 尽管在此已经给出了将本发明的实施例应用于包括单位像素 20 的 CMOS 图像传感器的情况作为例子, 其中单位像素 20 具有包括转移晶体管 22、复位晶体管 23、放大晶体管 24 和选择晶体管 25 的四晶体管配置, 但本发明绝不限于该应用例子。

[0090] 具体地, 本发明还可以应用于包括具有如图 3 所示的三晶体管配置的单位像素 20' 的 CMOS 图像传感器等, 在该单位像素 20' 中省略了图 2 所示的选择晶体管 25, 并且使电源电压 SELVdd 可变, 由此将选择晶体管 25 的功能赋予放大晶体管 24, CMOS 图像传感器具有如图 29 所示的配置, 其中在多个像素之间共享浮动扩散电容器 FD 和读出电路 200。

[0091] [ 供应电压控制电路 ]

[0092] 供应电压控制电路 13 接收地址信号 ADR 作为其输入, 其中根据该地址信号 ADR 驱动属于通过垂直扫描电路 12 的垂直扫描操作而选择的像素行的单位像素 20, 以选择从电压供应电路 14 供应的多个电压之一, 从而将由此选择的电压作为转移脉冲 TRG 供应至单位像素 20 中的转移晶体管 22 的栅电极。

[0093] 供应用于导通转移晶体管 22 的导通电压 Von、用来截止转移晶体管 22 的截止电压 Voff、以及介于导通电压与截止电压之间的中间电压 Vmid, 作为来自电压供应电路 14 的多个电压。在此, 中间电压 Vmid 意味着这样的电压: 在保持光电转换元件 21 中的累积电荷的一部分的同时, 通过该电压可以将其余的累积电荷部分地转移到浮动扩散电容器 26。

[0094] 在上述像素电路中, 由于转移晶体管是 N 沟道的, 因此将导通电压设置为电源电压 Vdd, 并将截止电压设置为地电压, 优选地, 设置为比地电压低的电压。另外, 在该实施例中, 使用具有不同电压值的两个中间电压, 具体地, 每个都比截止电压 Voff 大并且都比导通电压 Von 小的两个中间电压 Vmid0 和 Vmid1, 作为中间电压 Vmid。这样, 在转移晶体管 22 是 P 沟道的情况下, 地电压和电源电压 Vdd 分别成为导通电压 Von 和截止电压 Voff。因此, 中间电压 Vmid 变为每个都比导通电压 Von 大并且都比截止电压 Voff 小的两个中间电压 Vmid0 和 Vmid1。

[0095] 结果, 将四个电压, 即导通电压 Von、中间电压 Vmid0 和 Vmid1 以及截止电压 Voff, 从电压供应电路 14 供应至供应电压控制电路 13。四个电压的电压值示出了关系 Voff < Vmid0 < Vmid1 < Von。而且, 导通电压 Von、中间电压 Vmid0 和 Vmid1 以及截止电压 Voff 中的每个都用作转移脉冲 TRG。

[0096] 为了控制分别从电压供应电路 13 供应中间电压 Vmid0 和 Vmid1 和导通电压 Von 的定时, 将三个定时信号 OTRF1、PTRG2 和 PTRG3 从定时生成电路 15 供应至供应电压控制电路 13。供应电压控制电路 13 基于定时信号 OTRF1、PTRG2 和 PTRG3 选择中间电压 Vmid0 和 Vmid1 和导通电压 Von 之一, 并将所选择的一个作为中间电压 Vmid 供应至转移晶体管 22 的栅电极。

[0097] 图 4 是示出供应电压控制电路 13 的电路配置的例子的电路图。如图 4 所示, 供应电压控制电路 13 包括分别对应于四个电压, 即中间电压 Vmid0 和 Vmid1、导通电压 Von 和截止电压 Voff 的四个电路块 131 至 134, 三输入 NOR(异或) 电路 135。

[0098] 将地址信号 ADR 从垂直扫描电路 12 公共地供应至每个电路块 131 至 134。将定时

信号 PTRG1、PTRG2 和 PTRG3 作为三个输入从定时生成电路 15 供应至 NOR 电路 135。

[0099] 电路块 131 包括用于接收地址信号 ADR 和定时信号 PTRG1 作为其两个输入的 NAND(与非) 电路 1311、电平移位器 1312 和 P 沟道驱动晶体管 1313。电路块 131 选择中间电压 Vmid0，并将由此选择的中间电压 Vmid0 供应至转移晶体管 22 的栅电极。

[0100] 电路块 132 包括用于接收地址信号 ADR 和定时信号 PTRG2 作为其两个输入的 NAND 电路 1321 以及 P 沟道驱动晶体管 1322。电路块 132 选择中间电压 Vmid1，并将由此选择的中间电压 Vmid1 供应至转移晶体管 22 的栅电极。

[0101] 电路块 133 包括用于接收地址信号 ADR 和定时信号 PTRG3 作为其两个输入的 NAND 电路 1331 以及 N 沟道驱动晶体管 1332。电路块 133 选择导通电压 Von，并将由此选择的导通电压 Von 供应至转移晶体管 22 的栅电极。

[0102] 电路块 134 包括用于接收地址信号 ADR 和来自 NOR 电路 135 的输出信号作为其两个输入的 AND(与) 电路 1341、用于在具有设置了负逻辑的一个输入端接收地址信号 ADR 并在另一输入端接收来自 AND 电路 1341 的输出信号的 OR(或) 电路、电平移位器 1343 以及 N 沟道驱动晶体管 1344。电路块 134 选择截止电压 Voff，并将由此选择的截止电压 Voff 供应至转移晶体管 22 的栅电极。

[0103] 为了供应比地电压低的电压(例如 -1.0V)作为据此截止转移晶体管 22 的截止电压 Voff，电路块 134 采用与其他电路块 131、132 和 133 不同地、基于 NOR 电路 135 的操作而操作的电路配置。

[0104] 图 5 示出了供应电压控制电路 13 的输入和输出之间的时序关系。在假设要供应至转移晶体管 22 的栅电极的电压是中间电压 Vmid0 和 Vmid1、导通电压 Von 和截止电压 Voff 的情况下，当通过地址信号 ADR 选择像素行时，根据定时信号 PTRG1、PTRG2 和 PTRG3，将分别与之对应的中间电压 Vmid0 和 Vmid1 以及导通电压 Von 连续供应至转移晶体管 22 的栅电极，并且在除了以上情况之外的情况下，供应截止电压 Voff。

[0105] 以如上所述方式，在供应电压控制电路 13 的控制下，对每个像素行，将中间电压 Vmid0 和 Vmid1 和导通电压 Von 以此顺序、与垂直扫描电路 12 的垂直扫描操作同步地从供应电压控制电路 13 连续供应到转移晶体管 22 的栅电极。结果，能够实现这样的三分割转移：在该三分割转移中，光电转换元件 21 中累积的信号电荷被例如分三批转移到浮动扩散电容器 26。

#### [三分割转移]

[0107] 下文中，将参考图 6 的时序图和图 7 的操作示意图描述某个像素行中在三分割转移情况下的具体操作。在图 7 中，操作 (1) 到 (11) 分别对应于图 6 所示的时间段 (1) 到 (11)。

[0108] 当对于某个像素行的一个单位的累积时间段基于三分割转移来转移信号电荷时，以给定的间隔将复位脉冲 PTS 从垂直扫描电路 12 施加到复位晶体管 23 的栅电极三次，由此对浮动扩散电容器 26 执行三次复位操作。当经过每个复位操作与该复位操作同步的某个时间段时，将中间电压 Vmid0 和 Vmid1 和导通电压 Von 以此顺序从供应电压控制电路 13 连续供应到转移晶体管 22 的栅电极。

[0109] 对于时间段 (1)，在光电转换元件 21 中累积电荷 Qpd。此时，截止电压 Voff 被施加到转移晶体管 22 的栅电极。另外，已经通过第一次复位脉冲 RST 将浮动扩散电容器 26

复位。以第一次复位电平的形式,通过放大晶体管 24 和选择晶体管 25 将浮动扩散电容器 26 的复位电平读出到垂直信号线 111。

[0110] 在完成复位电平的第一次读出后,对于时间段 (2),将中间电压  $V_{mid0}$  施加到转移晶体管 22 的栅电极。中间电压  $V_{mid0}$  的施加使得电荷 ( $Q_{pd}-Q_{mid0}$ ) 被转移到浮动扩散电容器 26, 同时累积电荷  $Q_{pd}$  中的部分电荷  $Q_{mid0}$  仍然照原样留在光电转换元件 21 中。

[0111] 接下来,对于时间段 (3),将截止电压施加到转移晶体管 22 的栅电极。结果,以具有第一信号电平的信号的形式,将与被转移到浮动扩散电容器 26 的电荷 ( $Q_{pd}-Q_{mid0}$ ) 相对应的信号读出到垂直信号线 111。

[0112] 接下来,对于时间段 (4),将第二次复位脉冲 RST 施加到转移晶体管 22 的栅电极,由此将浮动扩散电容器 26 复位。接下来,对于时间段 (5),以具有第二次复位电平的信号的形式,将具有所得到的复位电平的信号读出到垂直信号线 111。

[0113] 接下来,对于时间段 (6),将中间电压  $V_{mid1}$  施加到转移晶体管 11 的栅电极。中间电压  $V_{mid1}$  的施加使得电荷 ( $Q_{pd0}-Q_{mid1}$ ) 被转移到浮动扩散电容器 26, 同时电荷  $Q_{mid0}$  的部分电荷  $Q_{mid1}$  仍然照原样留在光电转换元件 21 中。

[0114] 接下来,对于时间段 (7),将截止电压  $V_{off}$  施加到转移晶体管 22 的栅电极。结果,以具有第二次信号电平的信号的形式,将与被转移到浮动扩散电容器 26 的电荷 ( $Q_{pd0}-Q_{mid1}$ ) 相对应的信号读出到垂直信号线 111。

[0115] 接下来,对于时间段 (8),将第三次复位脉冲施加到复位晶体管 23 的栅电极,由此将浮动扩散电容器 26 复位。接下来,对于时间段 (9),以具有第三次复位电平的信号的形式,将具有所得到的复位电平的信号读出到垂直信号线 111。

[0116] 接下来,对于时间段 (10),将导通电压  $V_{on}$  施加到转移晶体管 22 的栅电极。导通电压  $V_{on}$  的施加使得光电转换元件 21 的剩余电荷  $Q_{mid1}$  被转移到浮动扩散电容器 26。

[0117] 接下来,对于时间段 (11),将截止电压  $V_{off}$  施加到转移晶体管 22 的栅电极。结果,以具有第三次信号电平的信号的形式,将与被转移到浮动扩散电容器 26 的电荷  $Q_{mid1}$  相对应的信号读出到垂直信号线 111。

[0118] 图 8 示出了作为 TRG 驱动电压 (施加到转移晶体管 22 的栅电极的转移脉冲 TRG) 和光电转换元件 21 中保持的电荷数之间的关系的例子的实验结果。

[0119] 在此情况下,示出了当将在导通电压  $V_{on}$  和截止电压  $V_{off}$  之间的中间电压  $V_{mid}$  施加到具有饱和电子数大约为  $5,500e^-$  的光电转换元件 21 时光电转换元件 21 中所保持的电荷数,其中分别根据导通电压  $V_{on}$  和截止电压  $V_{off}$  导通和截止转移晶体管 22。

[0120] 图 8 还示出了当执行三分割转移的驱动同时将中间电压  $V_{mid}$  设置为  $V_{mid0}$  和  $V_{mid1}$  时所保持的电荷的数量  $Q_{mid0}$  和数量  $Q_{mid1}$  作为例子。以这种方式设置中间电压  $V_{mid}$  的电压值和中间电压  $V_{mid1}$  的数量使得可以以任意数量的转移电荷作为单位并以任意多个分割来转移光电转换元件 21 中累积的电荷,并且可以输出与基于该分割而转移的电荷相对应的信号。

[0121] 在三分割转移的情况下,每个中间电压  $V_{mid0}$  和  $V_{mid1}$  成为第一控制信号,并且导通电压  $V_{on}$  成为第二控制信号。

[0122] (两分割转移)

[0123] 图 9 示出了在某个像素行中的两分割转移的情况下的驱动时序的例子,并且图 10

示出了说明两分割转移的情况下的操作的图。在图 10 中,操作 (1) 到 (7) 对应于图 9 所示的时间段 (1) 到 (7)。两分割转移情况下的转移操作的数量仅比三分割转移情况下的数量少一个。因此,两分割转移的情况下的基本操作与三分割转移的情况一致。

[0124] 在两分割转移的情况下,中间电压 Vmid0 成为第一控制电压,并且导通电压 Von 成为第二控制电压。

[0125] <n 分割转移>

[0126] 如从上变得更清楚的,可以任意设置用于转移操作的分割的数量。而且,当执行 n 分割转移 ( $n \geq 2$  或更大的整数) 时,如图 11 所示,需要按顺序将 ( $n-1$ ) 个中间电压 Vmid0、Vmid1、...、Vmid(n-2) 和导通电压 Von 从供应电压控制电路 13 施加到转移晶体管 22 的栅电极,由此驱动有关的转移晶体管 22。

[0127] 在 n 分割转移的情况下, ( $n-1$ ) 个中间电压 Vmid0 至 Vmid(n-2) 的每个成为第一控制电压,并且导通电压 Von 成为第二电压。

[0128] 在基于包括上述的三分割转移、四分割转移等的 n 分割转移的驱动下,对每个像素行执行电荷转移、复位和像素选择。结果,列并行地(即以像素列为单位并行地)将具有复位电平的信号和具有信号电平的信号(即,来自单位像素 20 的输出信号)从单位像素 20 读出到垂直信号线 111,以通过有关垂直信号线 111 将其供应至列电路 16。

[0129] 在具有上述配置的 CMOS 图像传感器 10 中,用于驱动单位像素 20 的组成元件(转移晶体管 22、复位晶体管 23 和选择晶体管 25)的垂直扫描电路 12 包括第一驱动部分、第二驱动部分和第三驱动部分。在该情况下,在一个单位的累积时间段内光电转换元件 21 中累积的信号电荷的一部分被保持在光电转换元件 21 中的情况下,第一驱动部分通过使用第一控制电压来驱动转移晶体管 22,其中根据该第一控制电压,由转移晶体管 22 转移具有超过所保持的信号电荷量的量的累积电荷。第二驱动部分通过使用第二控制信号来驱动转移晶体管 22,其中根据该第二控制信号,由转移晶体管 22 转移光电转换元件 21 中所保持的所有信号电荷。而且,第三驱动部分驱动输出部分(包括复位晶体管 23 和选择晶体管 25),以便读出通过连续进行第一驱动部分的驱动和第二驱动部分的驱动而转移的信号电荷。

[0130] [列电路]

[0131] 下文中,将通过给出例子 1 至 3 作为具体例子来描述列电路 16 的配置例子。现在将通过给出每个都对应于三分割基础转移 (tri-partition basis transfer) 的配置的情况作为例子来描述例子 1 至 3。

[0132] (例子 1)

[0133] 图 12 是示出例子 1 的列电路 16A 的配置例子的方框图。在图中,由相同的参考标记来指示与先前参考图 1 描述的单元相同的单元。在此情况下,为了附图的简洁,示出了用于两列的单位像素 20 和列电路 16A。

[0134] 例子 1 的列电路 16A 包括噪声移除电路 161、输出信号选择电路 162、输出信号保持电路 163 和输出信号加法电路 164。

[0135] 噪声移除电路 161 由 CDS 电路组成。噪声移除电路 161 连续获取第一次、第二次、第三次复位电平与信号电平(从单位像素 20 连续供应各个信号)之间的差,由此移除复位噪声和由于放大晶体管 24 的阈值的漂移而引起的每个像素中固有的固定模式噪声等。

[0136] 在上述情况下,目前已经通过给出每个像素列布置了噪声移除电路 161 的配置的

情况作为例子而给出了描述。然而,也可采用提供噪声移除电路 161 作为输出放大器 30 的一个单元的配置,同时列信号选择电路 17 单独选择复位电平和信号电平,并将具有复位电平的信号和具有信号电平的信号供应至输出放大器 30 的噪声移除电路 161,并且噪声移除电路 161 执行 CDS 处理。

[0137] 输出信号选择单元 162 按对应于第一次、第二次和第三次分割转移操作的顺序而连续选择从噪声移除电路 161 输出的输出信号的一些,并命令输出保持电路 162 将由此按顺序选择的输出信号分别保持在其保持单元 163-1、163-2 和 163-3 中。输出信号加法单元 164 分别将在保持单元 163-1、163-2 和 163-3 中保持的第一次、第二次和第三次输出信号彼此相加。

[0138] 在此情况下,列电路 16A 执行将对应于第一次、第二次和第三次分割转移操作的输出信号相加的处理。然而,也可采用这样的配置,使得在对应于第一次、第二次和第三次分割转移操作的输出信号被读出到 CMOS 图像传感器 10 外之后,外部信号处理系统执行将这些输出信号彼此相加的处理。

[0139] 图 13 是示出输出信号选择电路 162、输出信号保持电路 163 和输出信号加法电路 164 的具体电路的例子的电路图。

[0140] 输出信号选择电路 162 包括 MOS 晶体管 162-1、162-2 和 162-3。响应于分别与第一次、第二次和第三次分割转移操作同步的选择脉冲 S1、S2 和 S3,MOS 晶体管 162-1、162-2 和 162-3 按顺序导通,由此选择第一次、第二次和第三次输出信号。

[0141] 输出信号保持电路 163 的保持单元 163-1、163-2 和 163-3 例如包括分别与 MOS 晶体管 162-1、162-2 和 162-3 串联的电容器。保持单元 163-1、163-2 和 163-3 中保持分别由 MOS 晶体管 162-1、162-2 和 162-3 选择的输出信号。

[0142] 输出信号加法电路 164 被连接在复位电源 VRST 和输出信号保持电路 163 的输出节点之间。输出信号加法电路 164 包括 MOS 晶体管 164-1、MOS 晶体管 164-2 和电流源 164-3。在此,响应于复位脉冲 ADDRST 而导通 MOS 晶体管 164-1。MOS 晶体管 164-2 的栅电极与输出信号保持电路 163 的输出节点连接,并且其漏电极与电源 Vdd 连接。而且,电流源 164-3 被连接在 MOS 晶体管 164-2 的源电极和地之间。

[0143] 图 14 示出了复位脉冲 ADDRST 以及选择脉冲 S1、S2 和 S3 之间的时序关系。

[0144] 在具有上述配置的列电路 16A 中,响应于复位脉冲 ADDRST, MOS 晶体管 164-1 导通,使得输出信号加法电路 164 变成初始状态。接下来,对于在第一次、第二次和第三次分割转移操作中转移的输出信号,分别响应于选择脉冲 S1、S2 和 S3,连续导通 MOS 晶体管 162-1、162-2 和 162-3。结果,这些输出信号分别被保持在保持单元 163-1、163-2 和 163-3 中。而且,在分割基础转移上所转移的所有输出信号分别被保持在输出信号保持电路 163 的保持单元 163-1、163-2 和 163-3 中的时间点上, MOS 晶体管 164-2 从其源电极输出通过将这些输出信号彼此相加而获得的输出信号。

[0145] 如目前为止已经描述的,在 n 分割基础转移操作中转移在一个单位的累积时间段内单位像素 20 中累积的信号电荷,并将分别对应于 n 分割基础转移操作的输出信号彼此相加。结果,由于可以以高转换效率读出累积的电荷而不削弱饱和电平,因此能够实现高灵敏度图像传感器。除此之外,由于防止输出率与分割的数量 n 成比例地增加,因此能够实现高帧频。

[0146] 顺便提及,通过例如降低在浮动扩散电容器(电荷-电压转换单元)26上寄生的寄生电容而增加转换效率的方法、增加读出电路的电压放大因子的方法等已知为实现高灵敏度图像传感器的方法。然而,采用这样的方法,限制了能够通过电荷转移而从感光转换元件21读出的电荷的最大量,从而削弱了饱和电平。

[0147] 另一方面,根据例子1,可以使用中间电压 $V_{mid}$ 通过转移驱动将读出操作的数量分成任意次数的读出操作,其中以任意电荷量作为单位。因此,可以以多批读出光电转换元件21中累积的所有电荷,而与浮动扩散电容器(电荷-电压转换单元)26的电容或初始电压无关。

[0148] (例子2)

[0149] 图15是示出了例子2的列电路16B的配置例子的方框图。在图中,由相同的参考标记分别指示与之前参考图12所描述的那些单元相同的单元。

[0150] 例子2的列电路16B包括被提供在噪声移除电路161的后一级中的模拟-数字转换(ADC)电路165。列电路16B采用以下配置。也就是说,输出信号选择电路162连续选择对应于第一次、第二次和第三次分割转移操作按顺序从噪声移除电路161输出的并然后在ADC电路165中数字化的输出信号。然后将得到的数字输出信号分别保持在输出信号保持电路162的保持单元163-1、163-2和163-3中。而且,加法电路164将第一次、第二次和第三次数字输出信号彼此相加。

[0151] 也就是说,例子1的列电路16A通过对在第一次、第二次和第三次分割基础转移操作中转移的输出信号的模拟处理来执行相加处理。另一方面,例子2的列电路16B通过对在第一次、第二次和第三次分割基础转移操作中转移的输出信号的数字处理来执行相加处理。因此,例子2的列电路16B与例子1的列电路16A的不同之处仅在于此方面,并且因此在基本的电路操作中与例子1的列电路16A一致。

[0152] (例子3)

[0153] 图16是示出了例子3的列电路16C的配置例子的方框图。在图中,由相同的参考标记分别指示与之前参考图12描述的那些单元相同的单元。

[0154] 例子3的列电路16C由具有加法功能的ADC电路166组成。除了加法功能之外,ADC电路166具有噪声移除(CDS处理)功能。然而,ADC电路具有噪声移除功能并不是必要的。也就是说,如在例子2中的情况,可采用噪声移除电路被布置在ADC电路166的前一级的一侧的配置。

[0155] 图17是示出了A/D转换单元166的具体配置的例子的方框图。如图17所示,该例子的ADC电路166包括电压比较器1661和计数器1662。

[0156] 电压比较器1661在其反相(-)输入端接收具有斜波形的参考信号 $V_{ref}$ ,并在其非反相(+)端接收通过垂直信号线111从单位像素20供应的输出信号 $V_{out}$ 。当输出信号 $V_{out}$ 的电平高于参考信号 $V_{ref}$ 的电平时,电压比较器1661输出比较结果 $V_{co}$ 。

[0157] 计数器1662包括上/下计数器。计数器1662对于电压比较器1661的比较结果 $V_{co}$ 的变化所需的时间段,在基于上/下控制信号的控制下,与时钟CK同步地执行用于上计数/下计数的计数操作,由此使计数值递增或递减。

[0158] 图18示出了具有斜波形的参考信号 $V_{ref}$ 的波形和从电压比较器1661获得的比较结果 $V_{co}$ 以及计数器1662中的计数值。

[0159] 在该例子中,对于基于三分割转移获得的输出信号,在用于读出具有复位电平的信号的第一次读出操作中,计数器 1662 中的计数值递减,并且然后在用于读出具有信号电平的信号的第一次读出操作中,计数器 1662 中的计数值递增。结果,获得了对应于复位电平与信号电平之间的差的计数值(噪声移除处理)。

[0160] 以这种方式,与 A/D 转换处理同时执行噪声移除处理。另外,在用于读出具有复位电平的信号的第二次读出操作中,计数器 1662 中的计数值递减,并且在用于读出具有信号电平的信号的第二次读出操作中,计数器 1662 中的计数值递增,以便遵循第一次 A/D 转换处理。结果,可以将第二次噪声移除处理完成后的结果与第一次噪声移除处理完成后的结果相加(加法处理)。

[0161] 也就是说,对于基于三分割转移而获得的输出信号,重复执行用于获取与复位电平和信号电平之间的差相对应的计数值的操作,以便重复递增或递减计数器 1662 中的计数值。结果,能够获得通过将基于各个分割转移的读出操作中的复位电平和信号电平之间的差相加而获得的数字输出信号。从以上很明显,可以将图 12 的噪声移除电路 161、输出信号保持电路 163 和输出信号加法电路 164 的功能赋予 ADC 电路 166。

[0162] 列电路 16C 以上述方式由具有加法功能的 ADC 电路 166 组成,使得除了例子 1 的操作和效果之外,保持单元 163-1、163-2 和 163-3 变为不必要的,并且也不需要对应于分割基础转移的分割数量来增加保持单元 163-1、163-2 和 163-3 的数量。结果,能够简化列电路 16C 的电路配置。

[0163] 另外,采用 ADC 电路 166 具有噪声移除功能的配置,还使得噪声移除电路 161 也是不必要的。结果,能够进一步简化列电路 16C 的电路配置。

[0164] <具有不同转换精度的 A/D 转换>

[0165] 在此,在如图 18 所示的基于 n 分割转移的所有读出操作中,在每次执行 A/D 转换时,以相同的转换精度对从单位像素 20 读出的输出信号执行 A/D 转换,并且功耗与分割数量 n 成比例地增加。

[0166] 另一方面,对于 n 分割转移操作中转移的输出信号,以不同的转换精度执行 A/D 转换,并且将得到的数字输出信号彼此相加,这样得到的是,可以获得诸如 A/D 转换所需的执行时间(转换速度)的改进、功耗的降低等的效果,而不削弱图像质量。下面具体描述这个方面。

[0167] 图 19 是说明当在三分割转移期间以不同转换精度执行 A/D 转换时的处理的图。该处理是这样的例子,其中在第一次读出操作中,以相对低的转换精度执行 A/D 转换,并且还对第二次和第三次读出操作连续增加转换精度。以这种方式,基于分割转移的 n 个读出操作的输出信号经历了不同转换精度的 A/D 转换,以彼此相加,由此使得能够获得这样的 A/D 转换特性,其中转换精度与入射光的亮度相对应地逐个变化。

[0168] 其原因在于,由于当入射光的亮度低时,光电转换元件 21 中累积的电荷数较少,因此在第一分割基础转移中不生成输出,并且仅在用以生成具有超过取决于中间电压的阈值的量的累积电荷的亮度情况下,电荷才被转移。

[0169] 在如图 8 所示的例子中的基于三分割转移电荷的情况下,当生成数量小于所保持的电荷的数量 Qmid1 的累积电荷时,即,当入射光的亮度较低时,仅在第三次转移操作中获得输出信号。另一方面,当存在数量超过所保持的电荷的数量 Qmid0 的累积电荷时,即,当

入射光的亮度较高时,由于从第一次转移操作开始转移电荷,因此获得输出信号。

[0170] 结果,如图 19 所示,能够获得这样的特性,其中当亮度较低时,应用高 A/D 转换精度,而当亮度较高时,应用与低 A/D 转换精度连续混合的 A/D 转换精度。

[0171] 在此,粗略地将输出信号的噪声电平分类成当没有入射光的亮度时在电路等中生成的暗阶段噪声以及由取决于入射光的亮度的、以入射光亮度的平方根的形式获得的能量所生成的光射噪声 (optical shot noise)。由于此原因,如图 20 所示,噪声电平具有这样的特性,其中对于与入射光的亮度成比例的信号电平,将具有信号电平的平方根特性的光射噪声与暗阶段噪声相加。

[0172] 由于优选 A/D 转换精度 (即 A/D 转换中的最小检测单位) 比噪声电平低,在低亮度情况下,需要以高精度执行 A/D 转换。然而,在高亮度的情况下,光射噪声是主要的。因此,即使当以低精度对输出信号执行 A/D 转换而增加 A/D 转换中的量化误差时,也很难削弱图像质量。

[0173] <设置不同 A/D 转换精度的具体例子>

[0174] 随后,将参考图 21 给出关于以图 17 所示的 ADC 电路 166 的配置设置不同的 A/D 转换精度的具体例子的描述。

[0175] 使得参考信号 Vref 的倾斜是 N 形的 (N-fold),由此使得能够将每一计数的电压值 (即 A/D 转换中的最小检测量) 变得粗糙。例如,如图 21 所示,在第一次读出操作中,使得参考信号 Vref 的倾斜程度 (ramp) 是第二次读出操作中的参考信号 Vref 的倾斜程度的两倍,由此将具有设置了低转换精度的 A/D 转换应用于第一次读出操作。

[0176] 另一方面,当将基于三分割转移而转移的输出信号彼此相加时,在时钟 CK 的一个时钟内计数值增加了 N,这使得可以用相同的权重因子将基于三分割转移而转移的输出信号彼此相加,其中与时钟 CK 同步地操作计数器 1662。

[0177] 例如,当如图 21 所示参考信号 Vref 的倾斜程度是两倍时,每个时钟计数值增加 2 或减少 2,这使得执行具有相同权重因子的加法,同时降低了转换精度。

[0178] 另外,改变参考信号 Vref 的倾斜程度而使得计数值不是 N 形的,或者使得计数值是 N 形的而不改变参考信号 Vref 的倾斜程度,这使得也可以将基于分割转移而转移的输出信号彼此相加,同时分别乘以任意的权重因子。

[0179] 图 22 是示出了当将光电转换元件 21 中累积的电荷的最大量设置为 10,000 个电子时入射光强度 (累积电荷) 与读出的信号的噪声电平之间的关系的特性图。在此情况下,读出操作中的固定模式噪声对应于  $2e^-$ ,读出操作中的随机噪声对应于  $7e^-$ ,并且包含对应于累积电荷的光射噪声作为噪声分量。

[0180] 如图 22 所示,在具有较少的累积电荷的低亮度区域中,暗阶段噪声电平是主要的。然而,当入射光的强度增加并且累积的电荷量因此增加时,光射噪声变成主要的。由于此原因,将设置了高转换精度的 A/D 转换应用到低亮度,导致即使在例如如图 22 所示,将设置了低转换精度的 A/D 转换应用于高亮度的情况下,由于在 A/D 转换中量化误差没有变为主要的,因此很难恶化图像质量。

[0181] 在此例子中,在 12 位、10 位和 8 位的 A/D 转换中,每 1LSB 的转换精度分别是  $2.4e^-$ 、 $9.8e^-$  和  $39.1e^-$ 。因此,当如图 22 所示基于四分割而转移累积电荷时,将如图 13 所示的转换精度应用于相应的四个分割,使得取决于与 1LSB 相对应的电子数的量化误差比诸如光

射噪声的噪声分量小得多。结果,这很难对图像质量产生不利影响。

[0182] 另外,尽管在第一到第三实施例的每个中,目前为止已经通过给出将本发明应用于CMOS图像传感器(其包括具有通过一个转移晶体管22基于分割转移将光电转换元件21中的电荷转移到公共浮动扩散电容器26、并将其连续读出到公共垂直信号线111的配置的单位像素20)的情况作为例子而给出了描述,但是本发明绝不限于此,并且可以做出各种改变。

[0183] (变型1)

[0184] 图23是示出了变型1的单位像素20A的像素电路的电路图。在图中,分别由相同的参考标记指示与先前参考图2所描述的那些单元相同的单元。

[0185] 如图23所示,变型1的单位像素20A包括用于单个光电转换元件21的转移晶体管22-1至22-n、复位晶体管23-1至23-n、放大晶体管24-1至24-n、选择晶体管25-1至25-n和浮动扩散电容器26-1至26-n,以便对应于分割基础转移中的分割的数量n。

[0186] 在单位像素20A中,由转移晶体管22-1至22-n基于分割转移将光电转换元件21中的电荷分别转移到单独的浮动扩散电容器26-1至26-n,以分别通过分离的输出电路(包括复位晶体管23-1至23-n、放大晶体管24-1至24-n和选择晶体管25-1至25-n)获得以n个系统的输出信号Vout-1至Vout-n的形式的电荷。

[0187] 如目前为止已经描述的,还可以将本发明的实施例应用于包括单位像素20A的CMOS图像传感器,该单位像素20A具有通过转移晶体管22-1至22-n基于分割转移将光电转换元件21中的电荷分别转移到单独的浮动扩散电容器26-1至26-n以分别通过分离的输出电路而读出的配置。另外,将分别通过分离的输出电路而读出的n个系统的输出信号Vout-1至Vout-n彼此相加,由此使得能够获得与上述实施例的情况相同的操作和效果。

[0188] (变型2)

[0189] 图24是示出了变型2的单位像素20B的像素电路的电路图。在图中,分别由相同的参考标记来指示与先前参考图2所述的那些单元相同的单元。

[0190] 如图24所示,配置变型2的单位像素20B,使得电流源31被连接在与放大晶体管24串联的选择晶体管25的漏电极与电源之间,并且从选择晶体管25的漏节点得到输出信号Vout。

[0191] 在单位像素20B中,浮动扩散电容器26中的电荷-电压转换效率取决于浮动扩散电容器26和垂直信号线111之间的寄生电容的电容值Ci。因此,使得寄生电容的电容器Ci比浮动扩散电容器26的电容值Cfd小,由此使得能够提高电荷-电压转换效率。

[0192] 在此,获得高电荷-电压转换效率的效果的条件是Qi.max < Qfd.max的关系,其中Qfd.max是浮动扩散电容器26中累积的电荷的最大量,而Qi.max是寄生电容Ci中累积的电荷的最大量。由于此原因,必须以比累积电荷的最大量Qfd.max更小的累积的电荷最大量Qi.max作为一个单位,基于分割转移来转移在光电转换元件21中累积的、具有量Qpd的电荷。

[0193] 如目前为止已经描述的,包括具有高电荷-电压转换效率或高电压放大因子的单位像素20B的CMOS图像传感器在S/N比率方面具有优势,而可能存在对于能够在一个读出操作中读出的电荷量的限制。

[0194] 将根据本发明的实施例的分割转移应用于包括单位像素20B的图像传感器,以便

基于分割转移来转移光电转换元件 21 中的电荷,这使得可以根据读出电路的输出范围,有效地输出光电转换元件 21 中生成的所有电荷。

[0195] 另外,在图 24 所示的变型 1 的单位像素 20B 中,必须在读出电路的操作点处设置复位阶段中的电荷 - 电压转换单元(浮动扩散电容器 26)的电压。然而,根据本发明的实施例的分割基础转移的应用使得能够控制基于分割转移而转移的电荷量,而不依赖于电荷 - 电压转换单元的电势。

[0196] (变型 3)

[0197] 图 25 是示出变型 3 的单位像素 20C 的像素电路的电路图。在图中,分别由相同的参考标记来指示与先前参考图 2 所述的那些单元相同的单元。

[0198] 如图 25 所示,配置变型 3 的单位像素 20C,使得代替放大晶体管 24,在浮动扩散电容器 26 和选择晶体管 25 之间连接逆放大电路 27,并且复位晶体管 23 与逆放大电路 27 并联。以这种方式在像素内部提供逆放大电路 27,使得可以放大信号电平以提高 S/N 比率。

[0199] 在包括单位像素 20C(以这种方式在像素内部提供逆放大电路 27)的 CMOS 图像传感器中,当将逆放大电路 27 的放大因子设置为 -A 时,在某些情况下,当将具有最大量  $Q_{fd,max}$  的累积电荷转移到浮动扩散电容器 26 时输出电压  $V_{out}$  的幅度  $-A \cdot Q_{fd,max}/C_{fd}$  超出了输出  $V_{out}$  的可输出范围  $\Delta V_{out,pp}$ 。

[0200] 在此情况下,为了以输出信号的形式输出所有电荷,必须以如下电荷量为单位来执行分割基础转移:其中将小于浮动扩散电容器 26 中累积的电荷的最大量  $Q_{fd,max}$  的电荷量  $Q_{mid}(< Q_{fd,max})$  设置为最大值。

[0201] 将根据本发明的实施例的分割基础转移应用于包括单位像素 20C 的 CMOS 图像传感器,并且基于任意分割转移来转移光电转换元件 21 中的电荷,这使得可以对应于输出电压  $V_{out}$  的可输出范围  $\Delta V_{out,pp}$ ,有效地输出光电转换元件 21 中生成的所有电荷。

[0202] 注意,在上述第一到第三实施例的每个中,目前为止已经通过给出将本发明应用于如下 CMOS 图像传感器的情况作为例子而给出了描述:在该 CMOS 图像传感器中,将每个用于检测以物理量的形式的、对应于可见光量的信号电荷的单位像素排列为矩阵。然而,本发明绝不限于应用于 CMOS 图像传感器。也就是说,本发明还可以应用于每个都使用列系统(其中,对像素阵列单元的每个像素列排列列电路)的一般固态成像设备。

[0203] 另外,本发明绝不限于应用于用于检测入射可见光量的分布而以图像的形式捕获其分布的成像设备。也就是说,本发明还可应用于用于检测入射红外线、X 射线、粒子等的量的分布而以图像的形式捕获其分布的所有固态成像设备,以及诸如指纹检测传感器的、用于广义地检测诸如压力或静电电容的其他物理量的分布而以图像的形式来捕获其分布的固态成像设备(物理量分布检测设备)。

[0204] 此外,本发明绝不限于应用于通过连续扫描以行为单位的像素阵列单元的单位像素而从各个单位像素读出像素信号的固态成像设备。也就是说,本发明还可以应用于 X-Y 地址型固态成像设备,用于以像素为单位来选择任意像素,并从以像素为单位而由此选择的各个像素中读出信号。

[0205] 注意,固态成像设备可以具有由单芯片形成的形式,或者可以具有其中集合封装了成像单元和信号处理单元或光学系统的、具有成像功能的模块形式。

[0206] 另外,本发明不仅可以应用于固态成像设备,而且可以应用于成像装置。在此,成

像装置意味着诸如数码静态相机或视频相机的相机系统,或者诸如移动电话的具有成像功能的电子装置。注意,成像装置还意味着安装在电子装置上的上述模块形式,即某些情况下的相机模块。

[0207] [成像装置]

[0208] 图 26 是示出了根据本发明的实施例的成像装置的配置的方框图。如图 26 所示,根据本发明的实施例的成像装置 50 包括具有镜头组 51 的光学系统、固态成像设备 52、作为相机信号处理电路的 DSP 电路 53、帧存储器 54、显示设备 55、记录设备 56、操纵系统 57、电源系统 58 等。而且, DSP 电路 53、帧存储器 54、显示设备 55、记录设备 56、操纵系统 57 和电源系统 58 通过总线 59 彼此连接。

[0209] 镜头组 51 捕获来自对象的入射光(图像光),以将入射光聚焦在固态成像设备 52 的成像区域上。固态成像设备 52 以像素为单位,将由镜头组 51 聚焦在成像区域上的入射光的量转换成电信号,并以像素信号的形式输出电信号。使用上述第一到第三实施例的每个的 CMOS 图像传感器 10 作为固态成像设备 52。

[0210] 显示设备 55 由诸如液晶显示设备或有机电致发光(EL)显示设备的平板型显示设备组成。显示设备 55 上显示由固态成像设备 52 捕获的运动图像或静止图像。记录设备 56 将关于由固态成像设备 52 捕获的运动图像或静止图像的数据记录在诸如录像带或数字通用盘(DVD)的记录介质中。

[0211] 操纵系统 57 在用户进行的操纵下,发出关于该实施例的成像装置所具有的各种功能的操纵命令。电源系统 58 适当地将成为用于 DSP 电路 53、帧存储器 54、显示设备 55、记录设备 56 和操纵系统 57 的操作电源的各种电源分别供应给供电的这些对象。

[0212] 如目前为止已经描述的,在诸如用于视频相机或数码静态相机的相机模块的成像装置中,或诸如移动电话的移动装置中,上述实施例的 CMOS 图像传感器 10 用作其固态成像设备 52,这使得通过 CMOS 图像传感器 10,可以以高转换效率读出累积电荷而不削弱饱和电平。因而,能够实现高灵敏度成像装置。

[0213] 本领域技术人员应当理解,只要在所附权利要求或其等效物的范围内,视设计需要和其他因素,可以进行各种修改、组合、子组合和变更。

[0214] 相关申请的交叉引用

[0215] 本发明包含与 2007 年 4 月 12 日在日本专利局提交的日本专利申请 JP2007-104425 有关的主题,通过引用将其全部内容合并不于此。

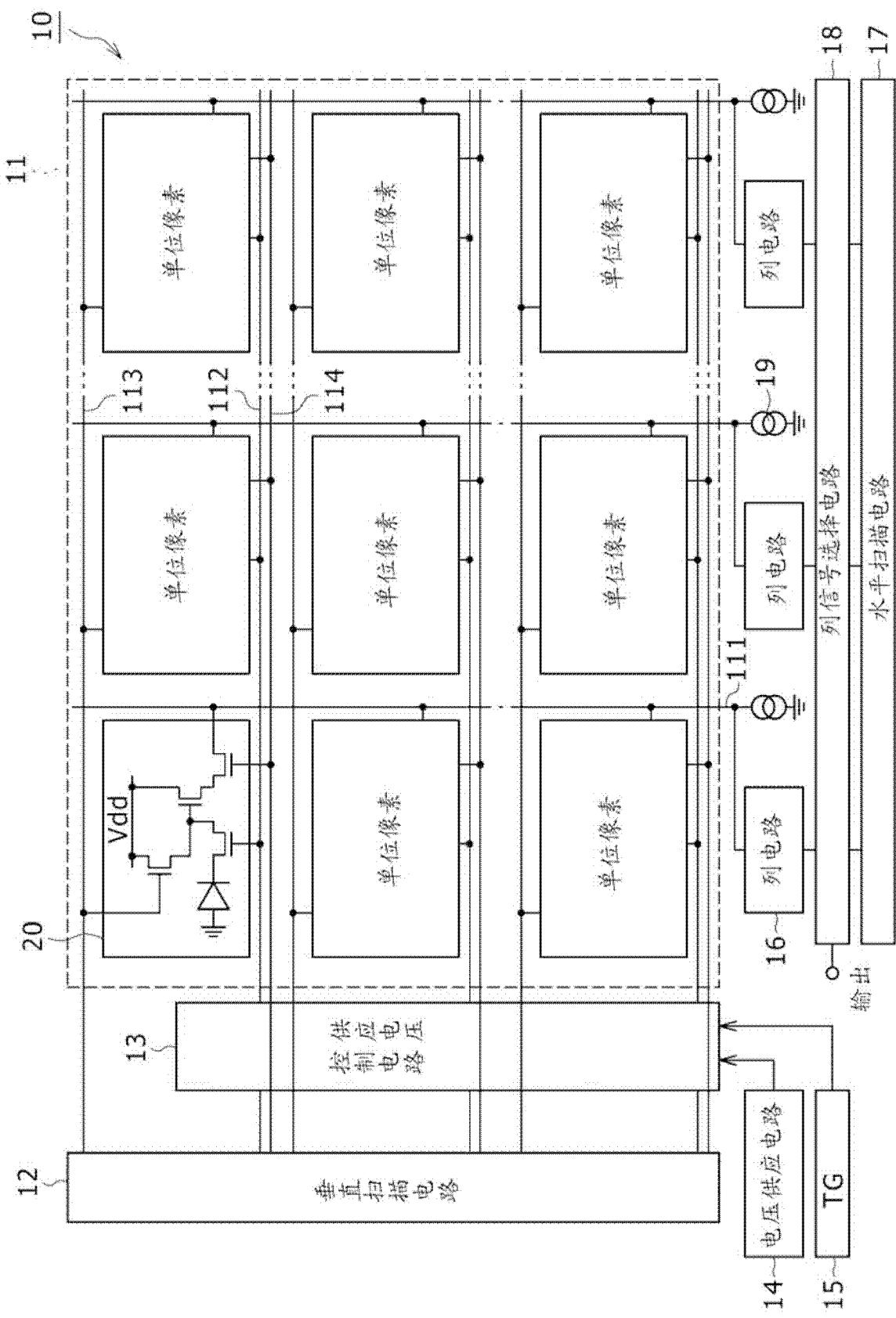


图 1

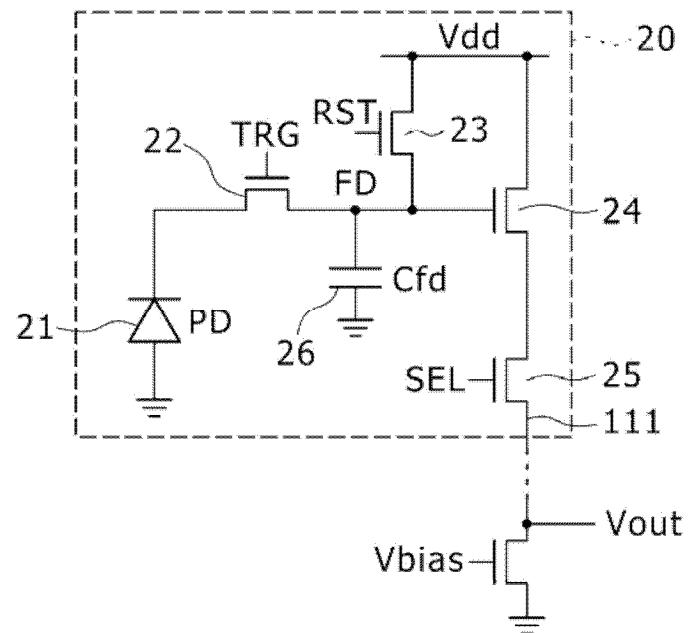


图 2

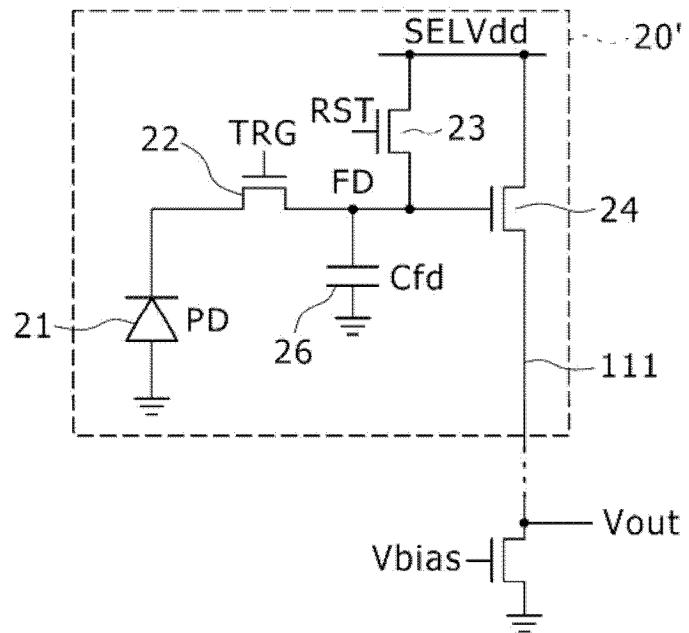


图 3

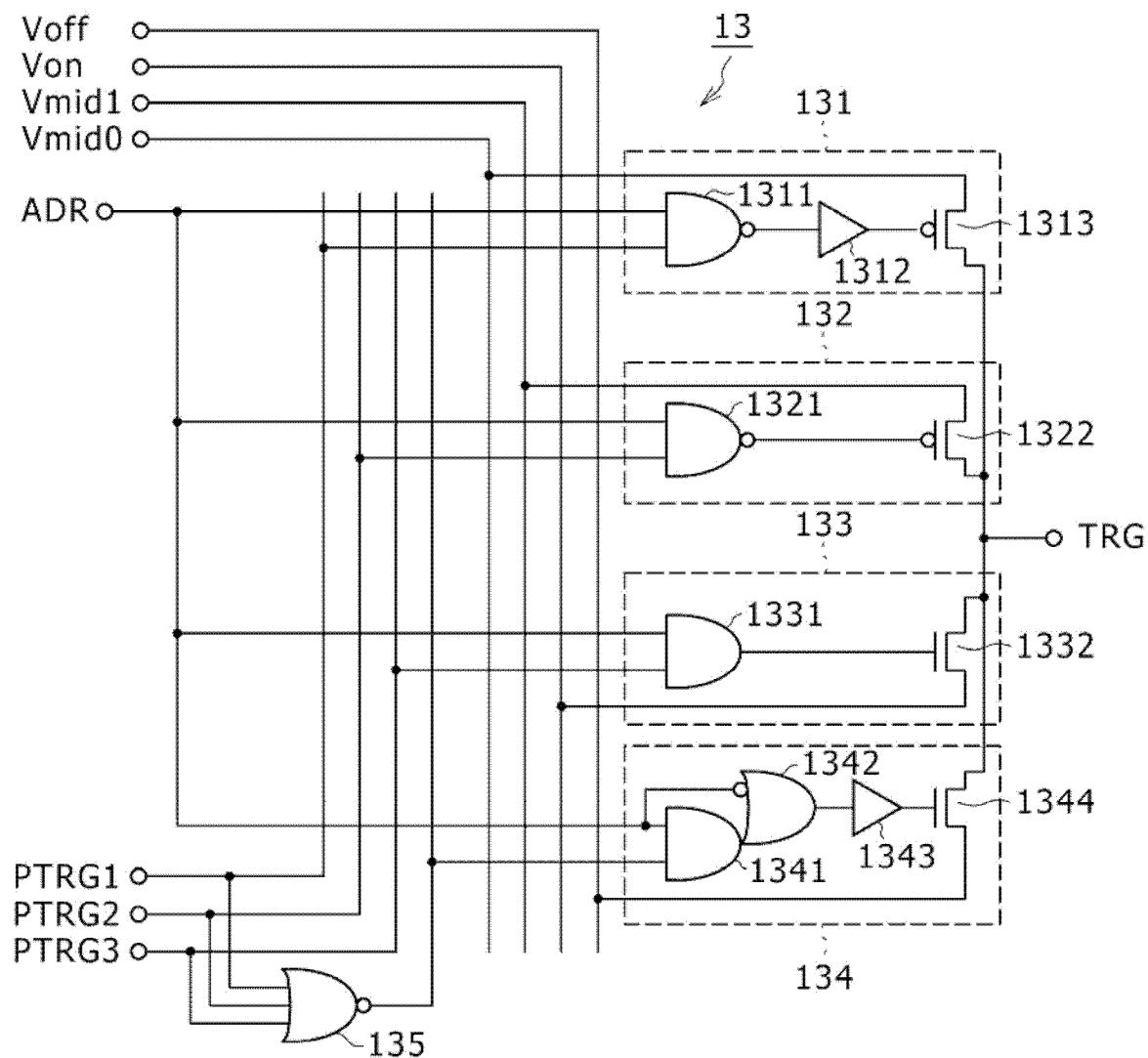


图 4

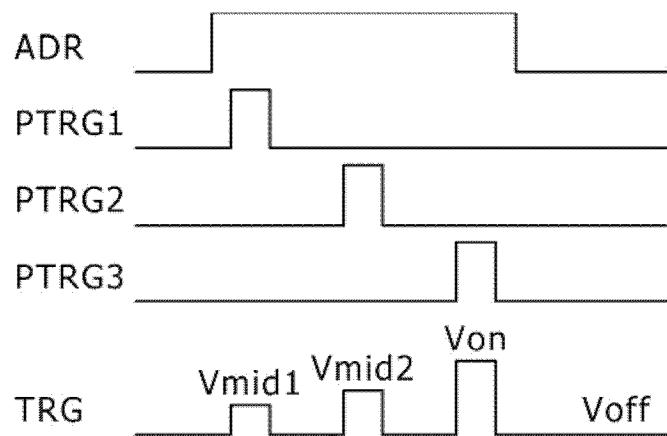


图 5

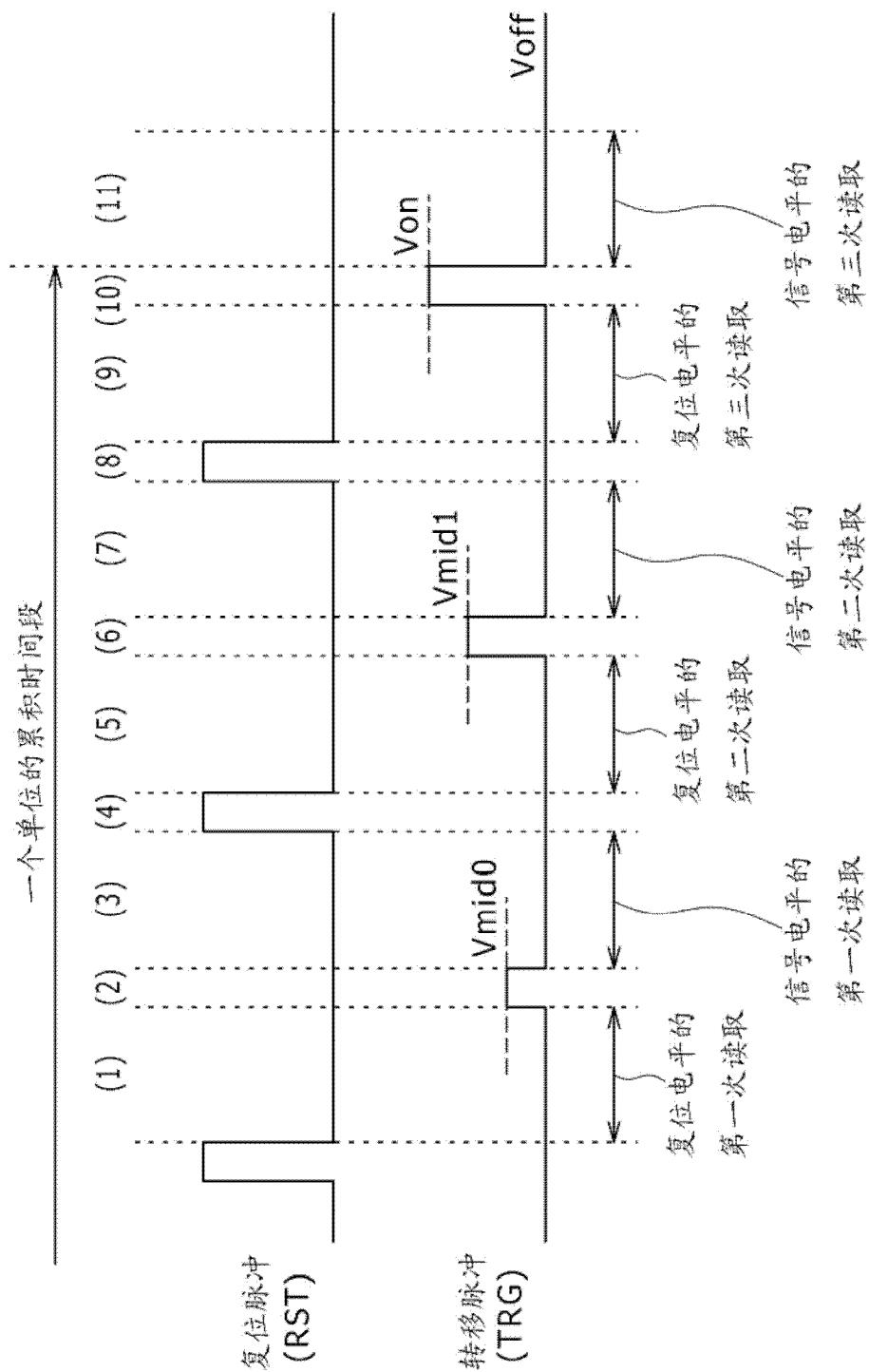


图 6

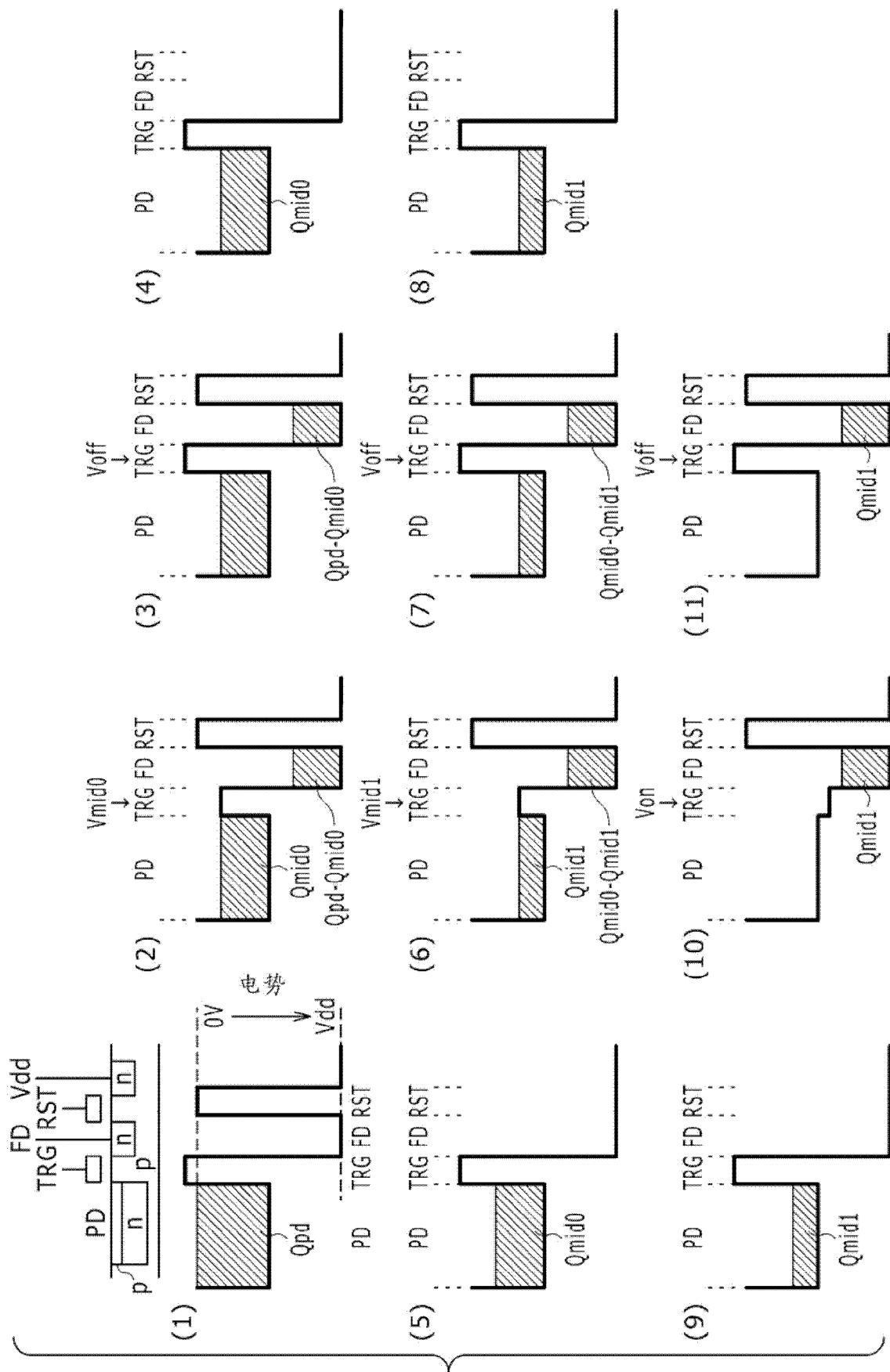


图 7

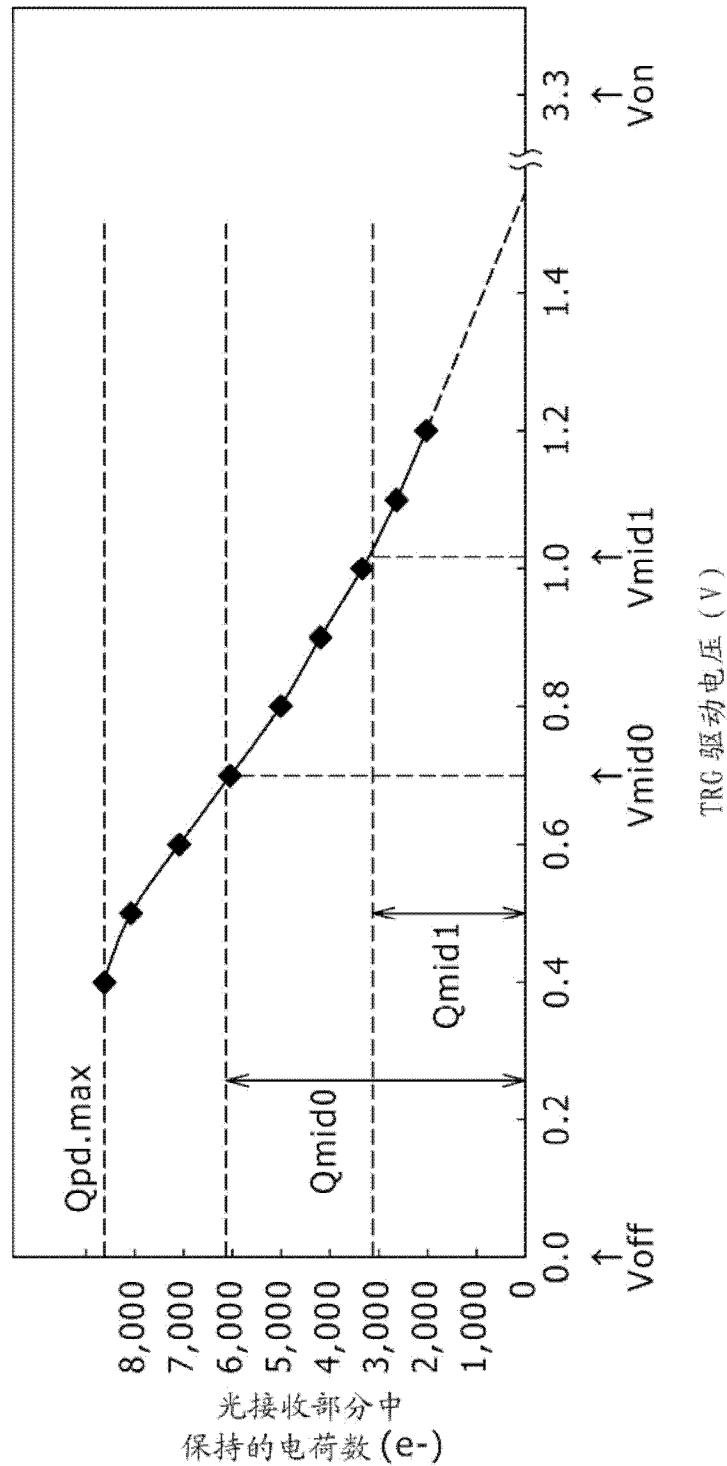


图 8

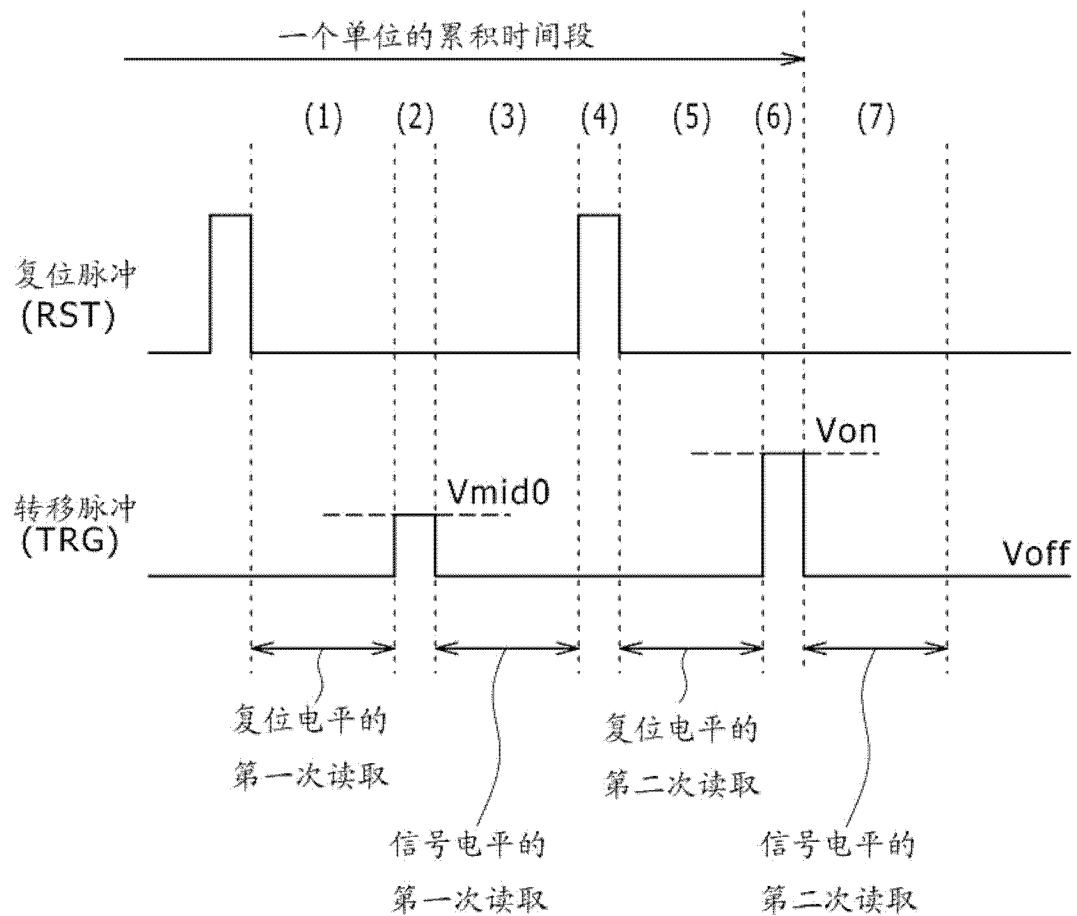


图 9

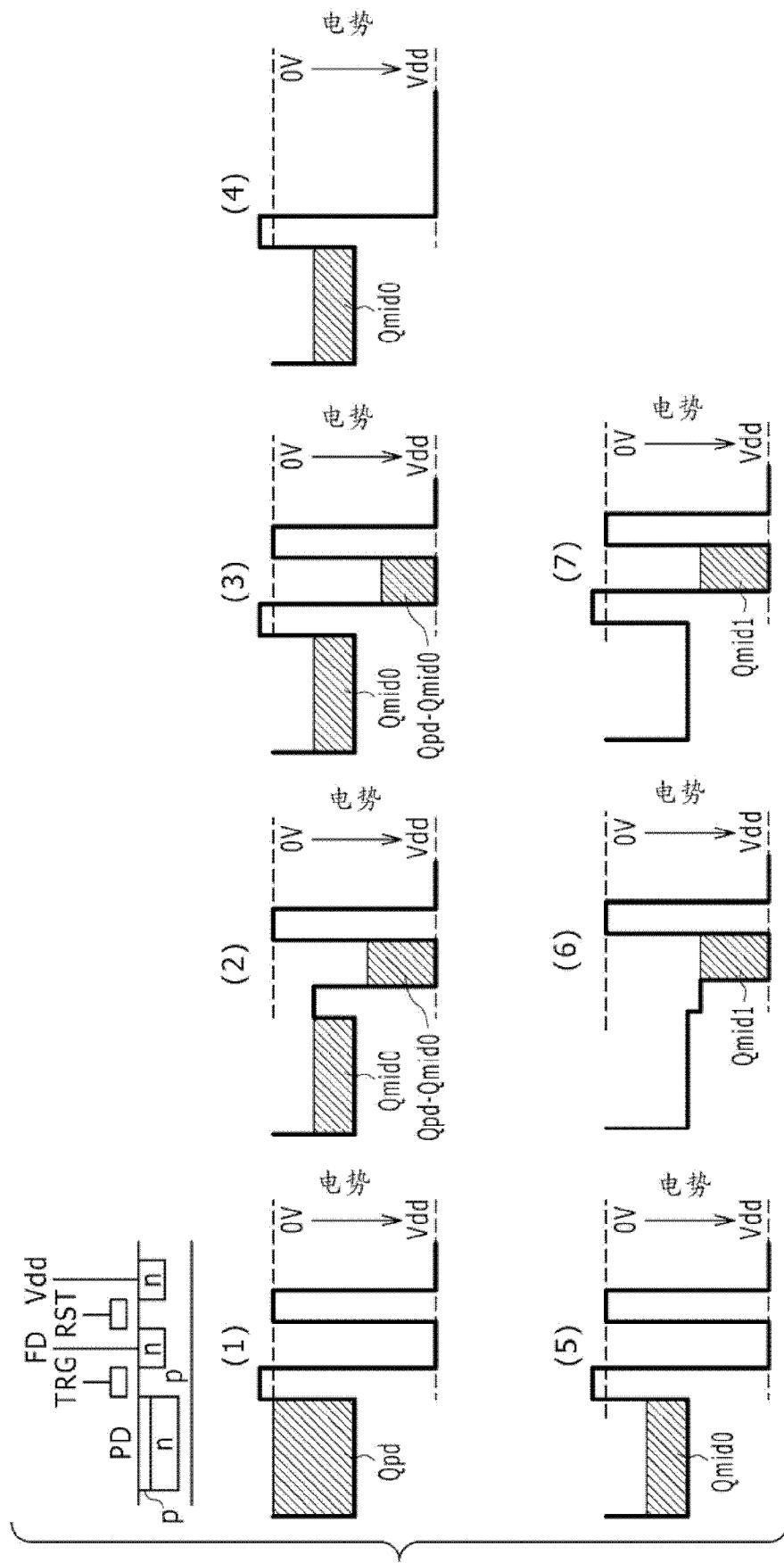


图 10

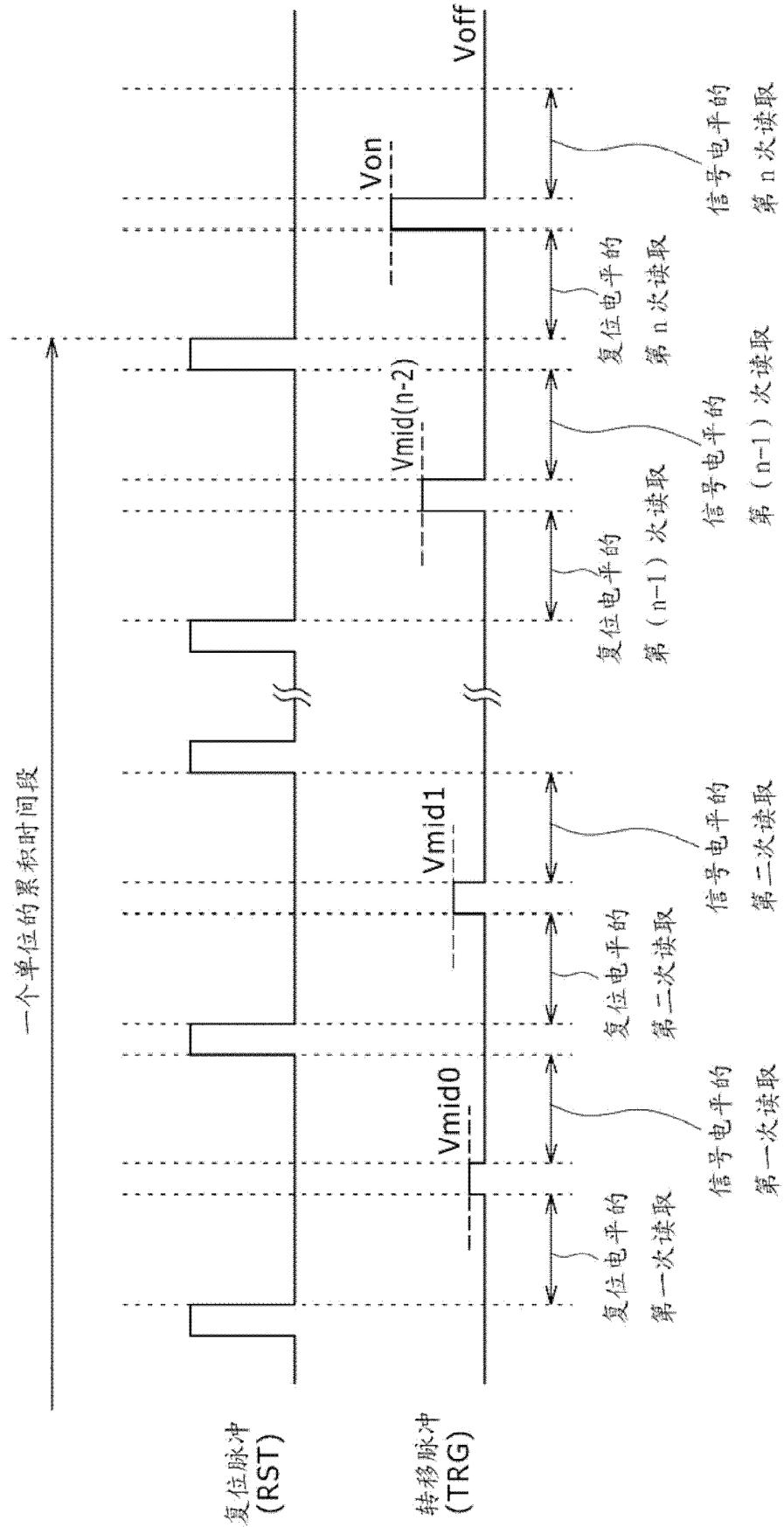


图 11

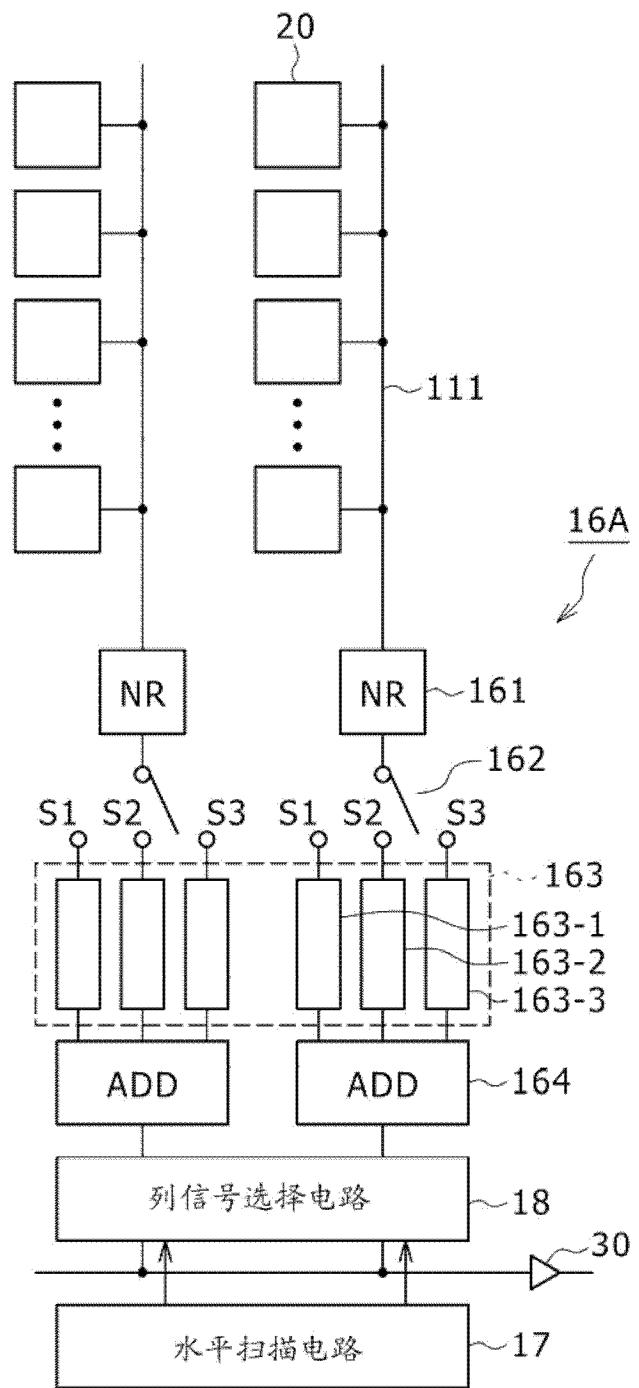


图 12

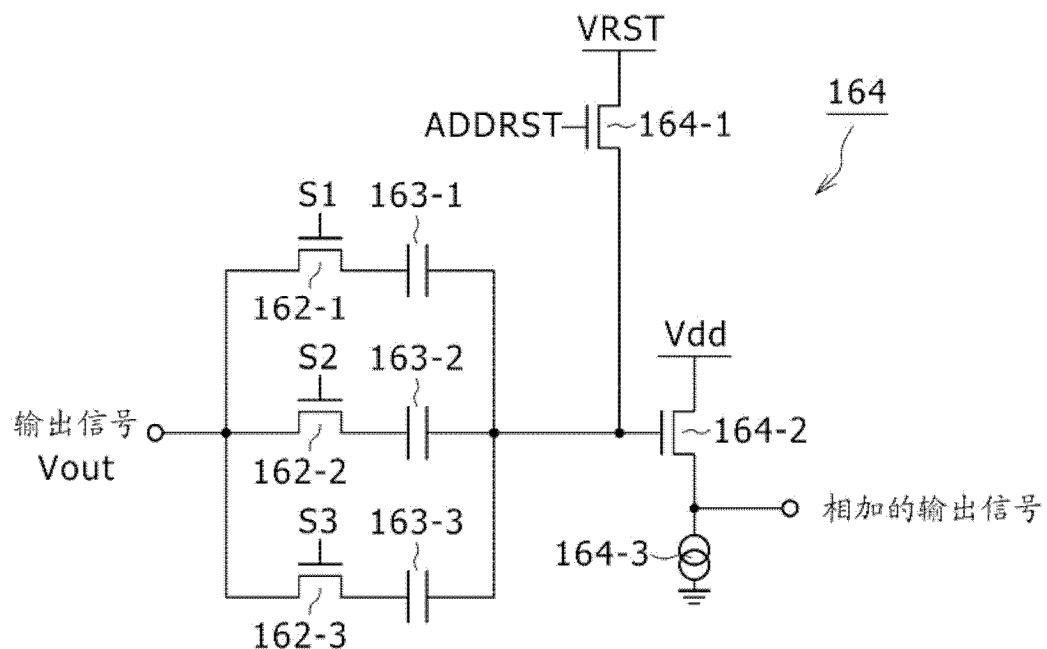


图 13

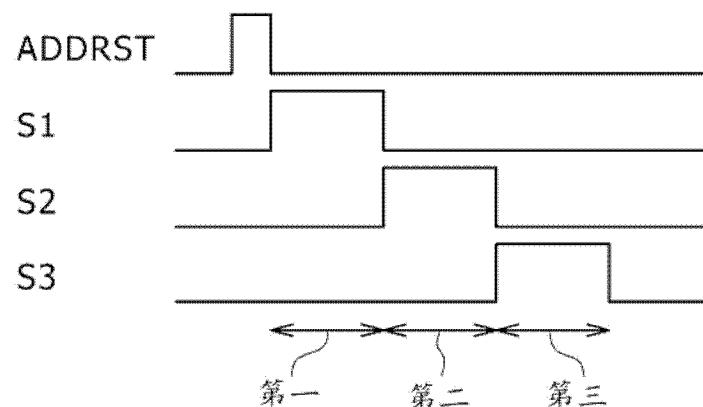


图 14

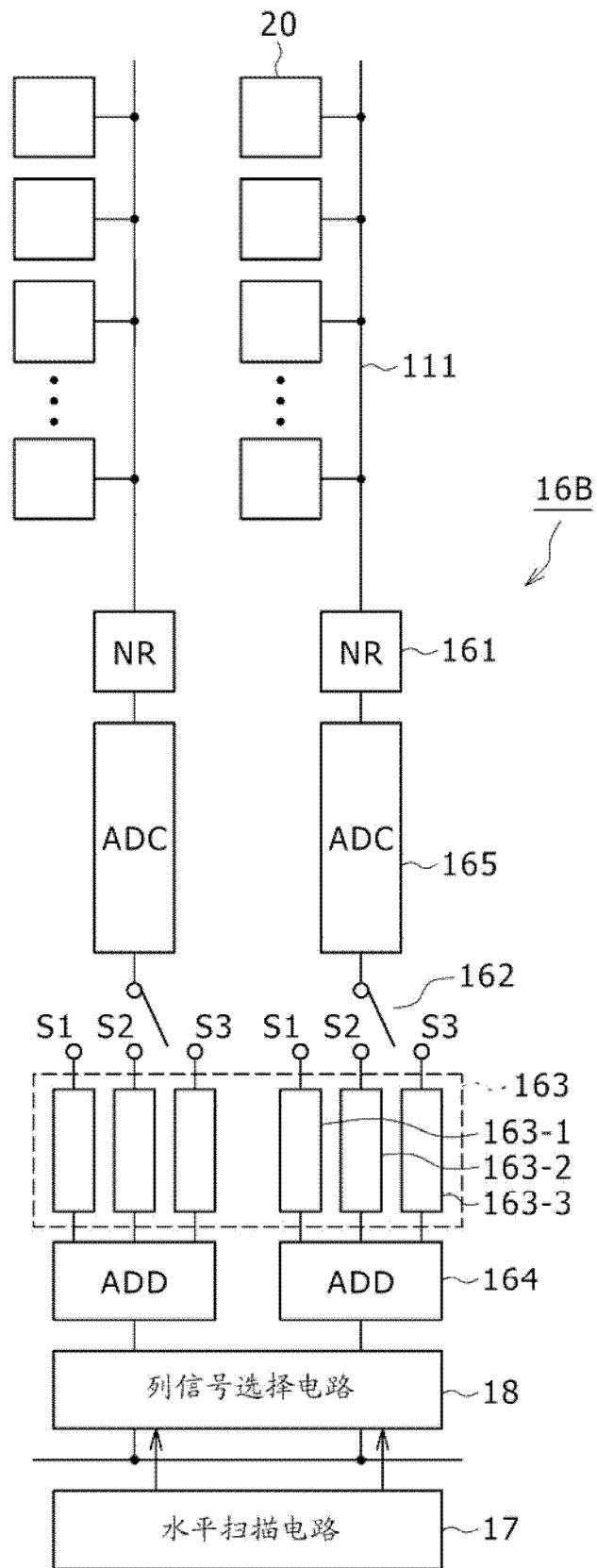


图 15

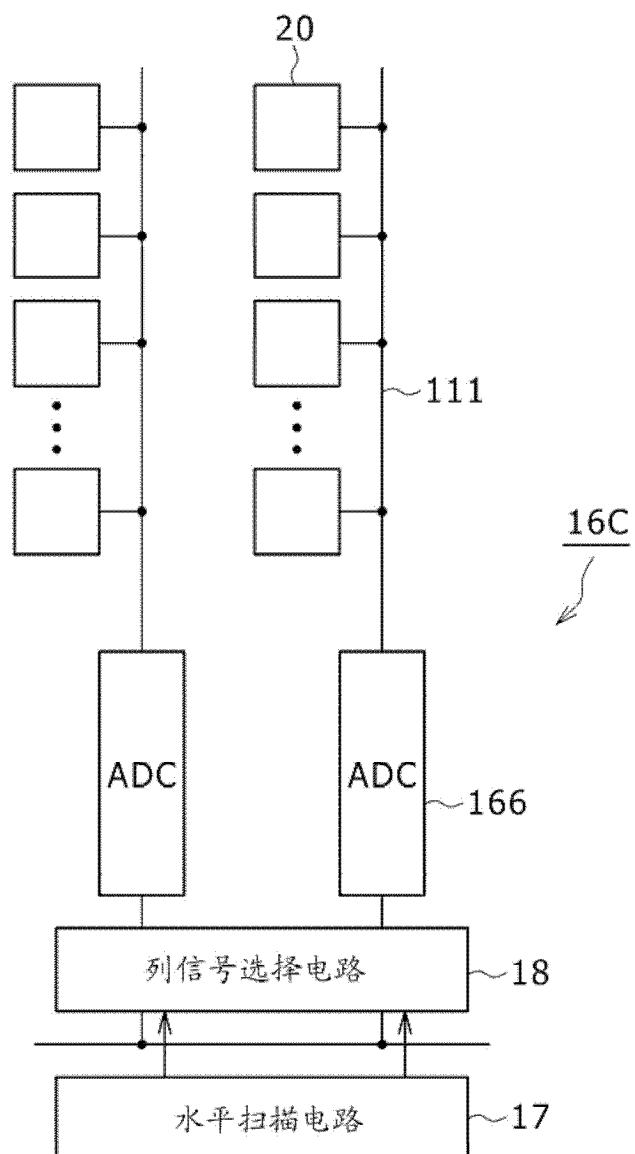


图 16

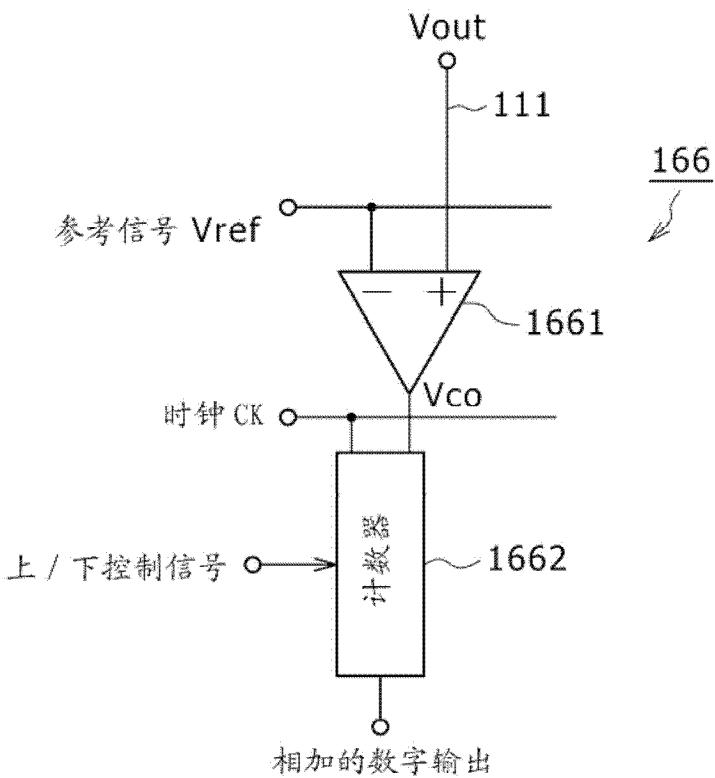


图 17

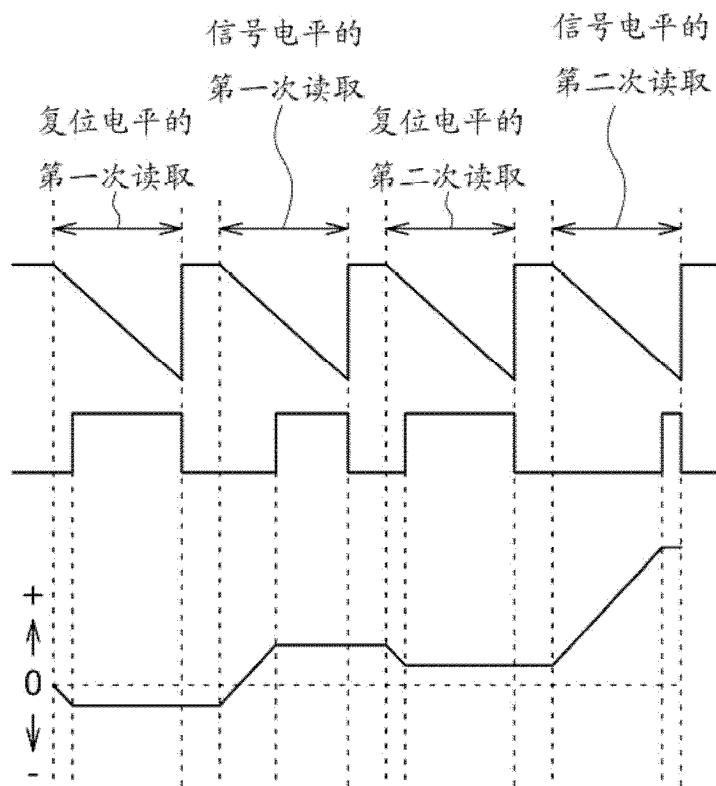


图 18

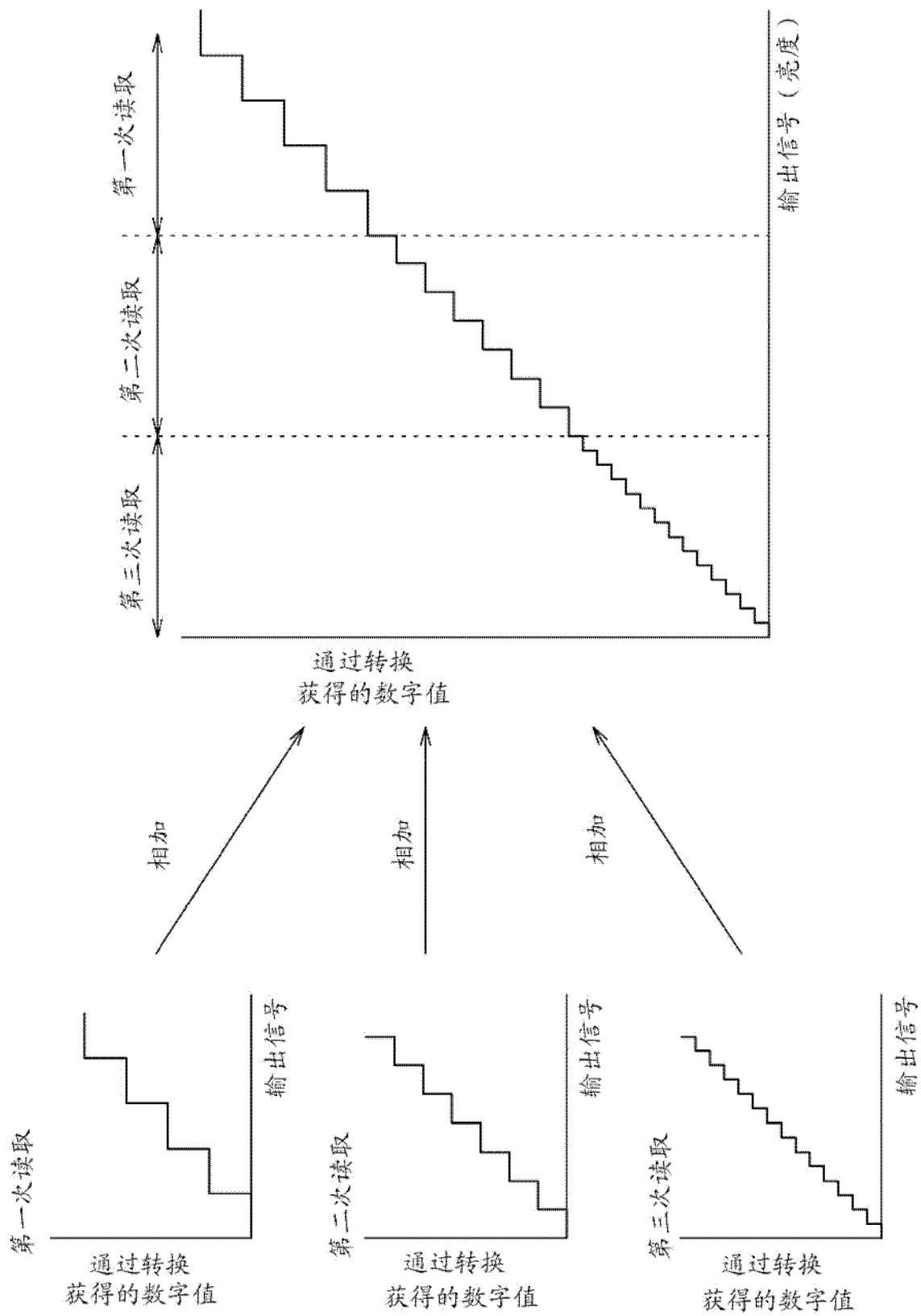


图 19

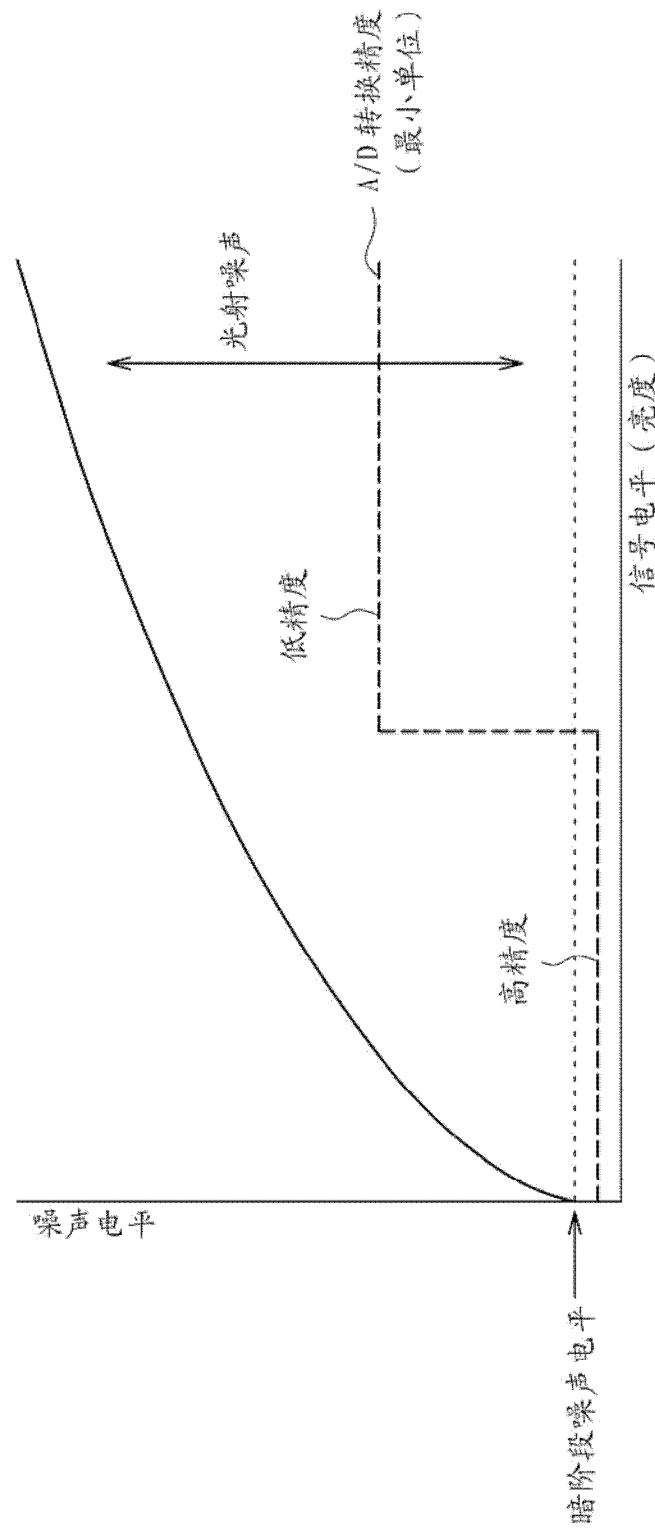


图 20

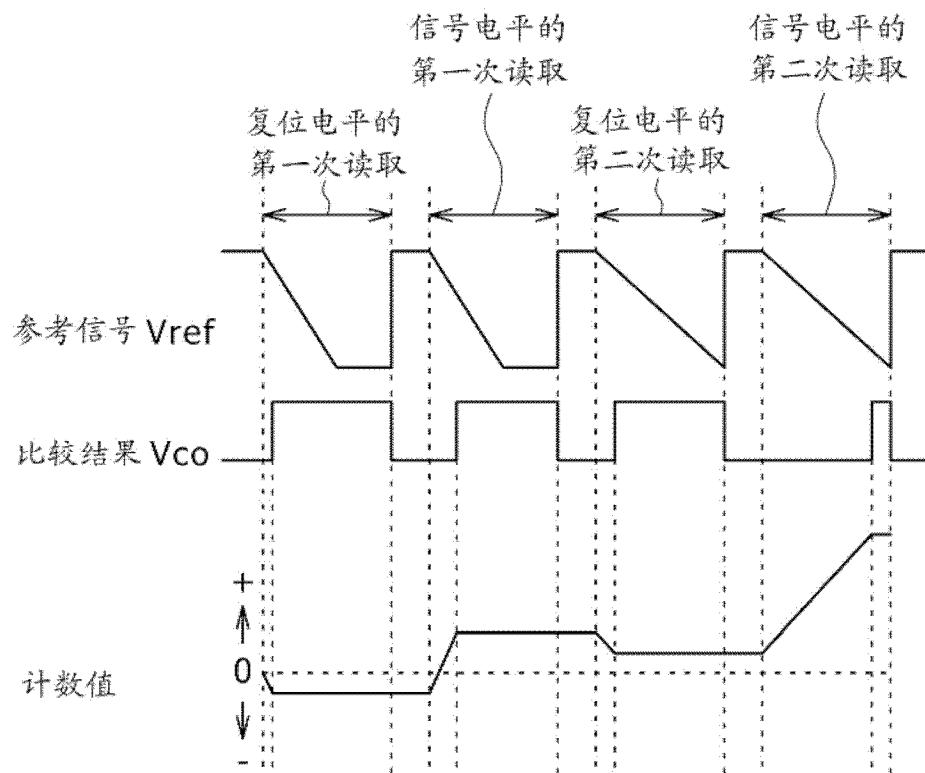
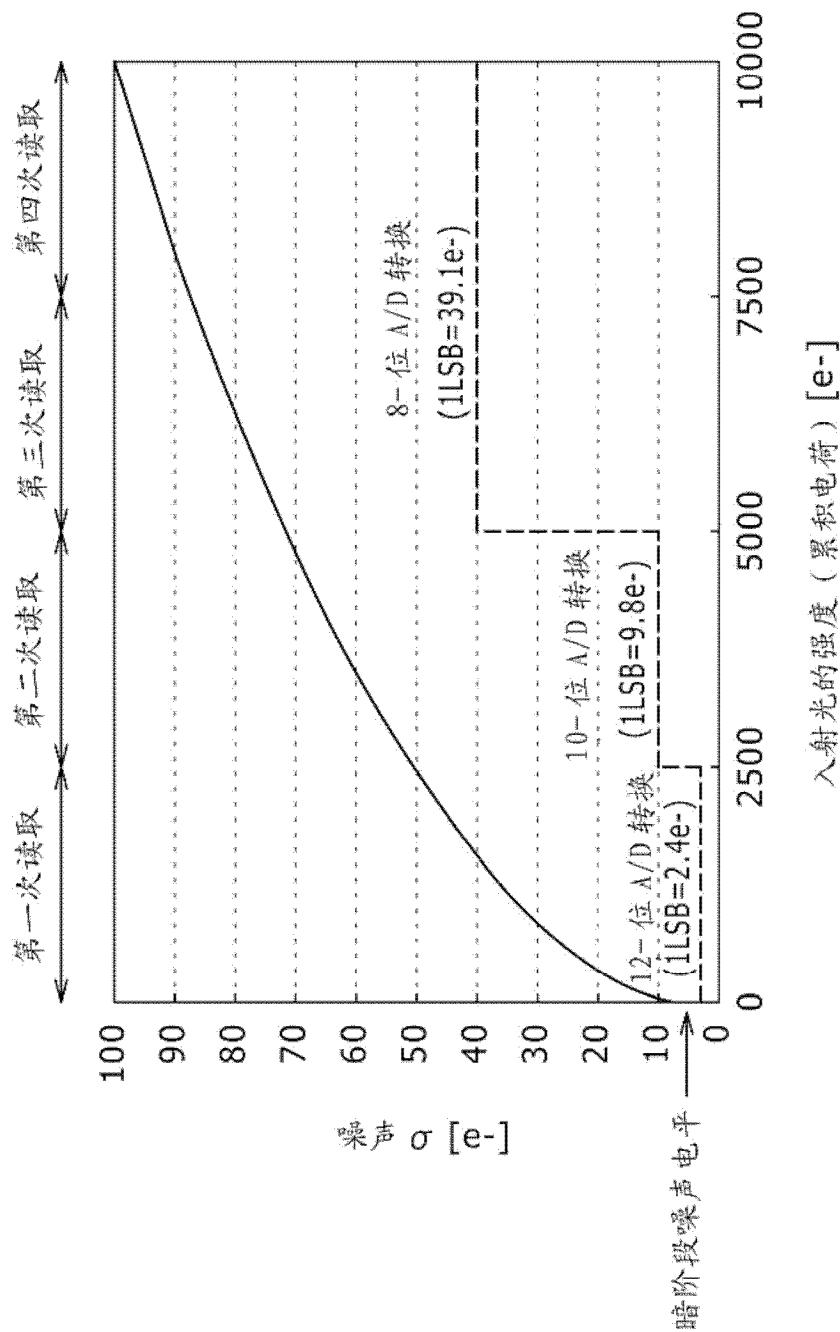


图 21



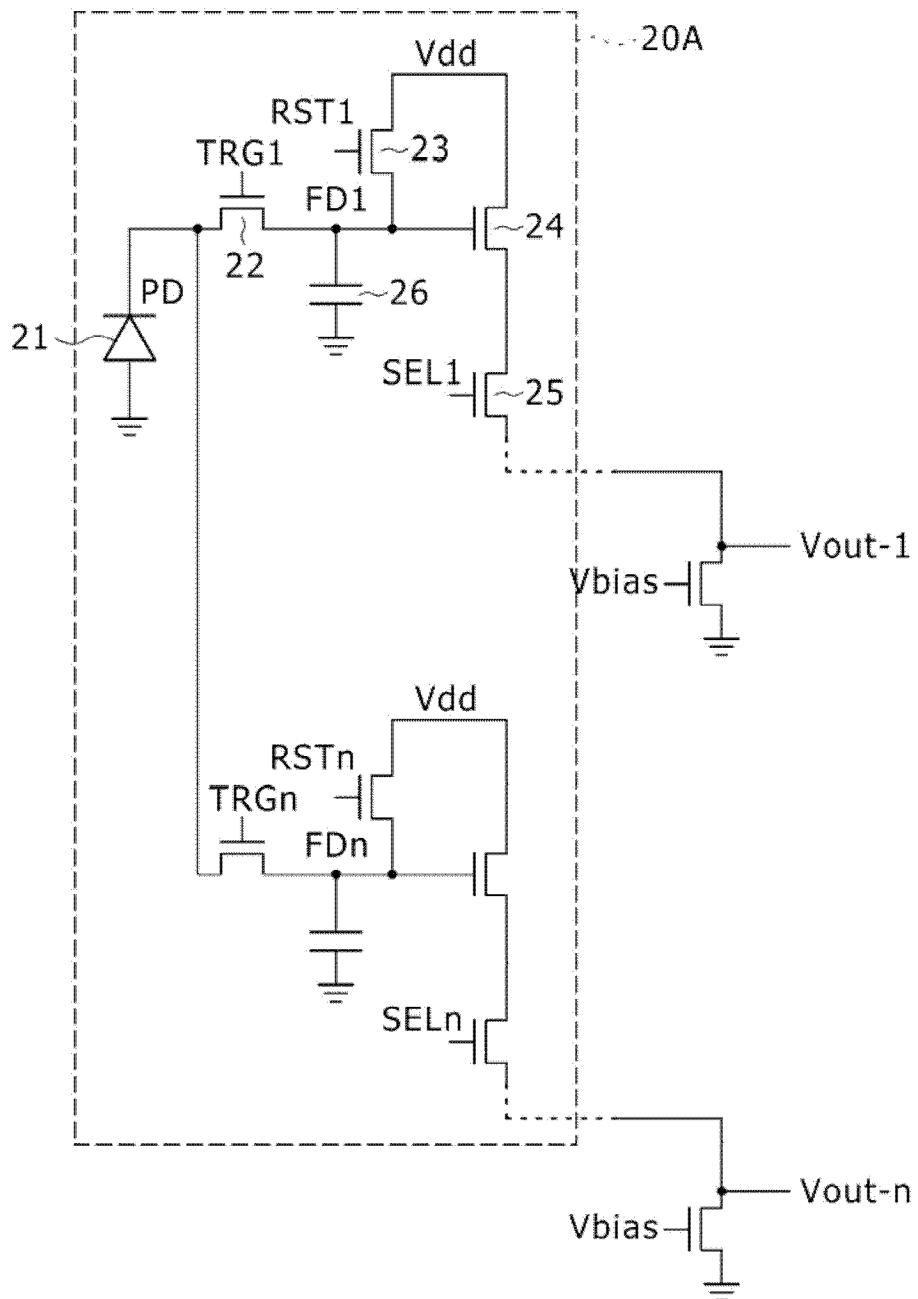


图 23

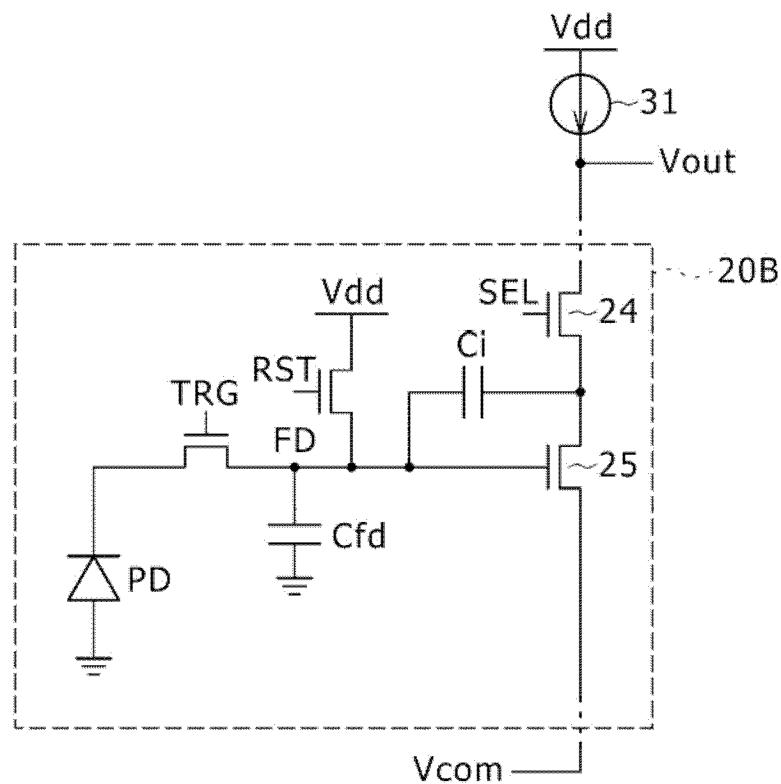


图 24

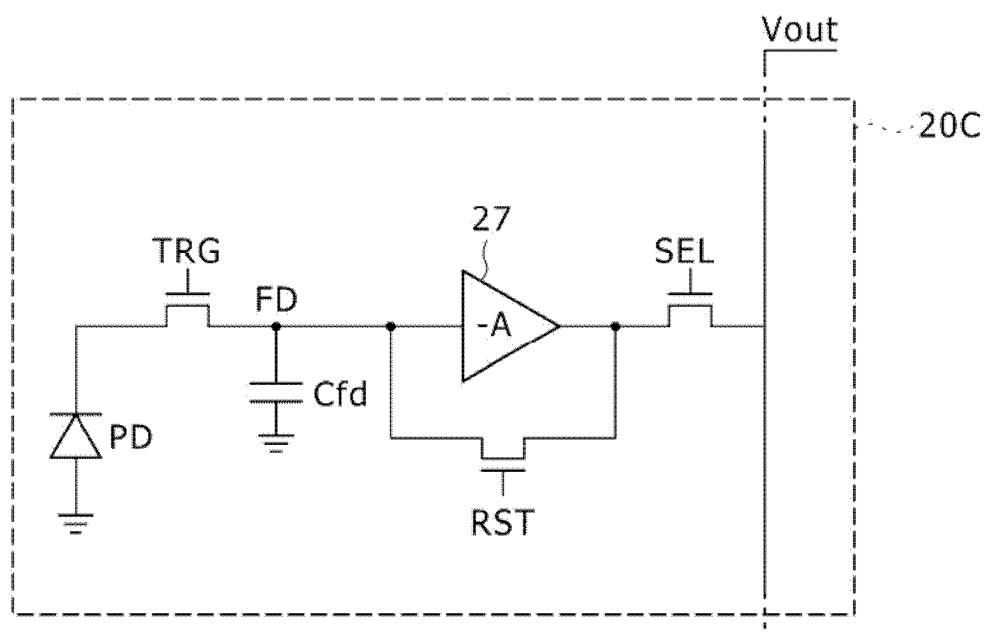


图 25

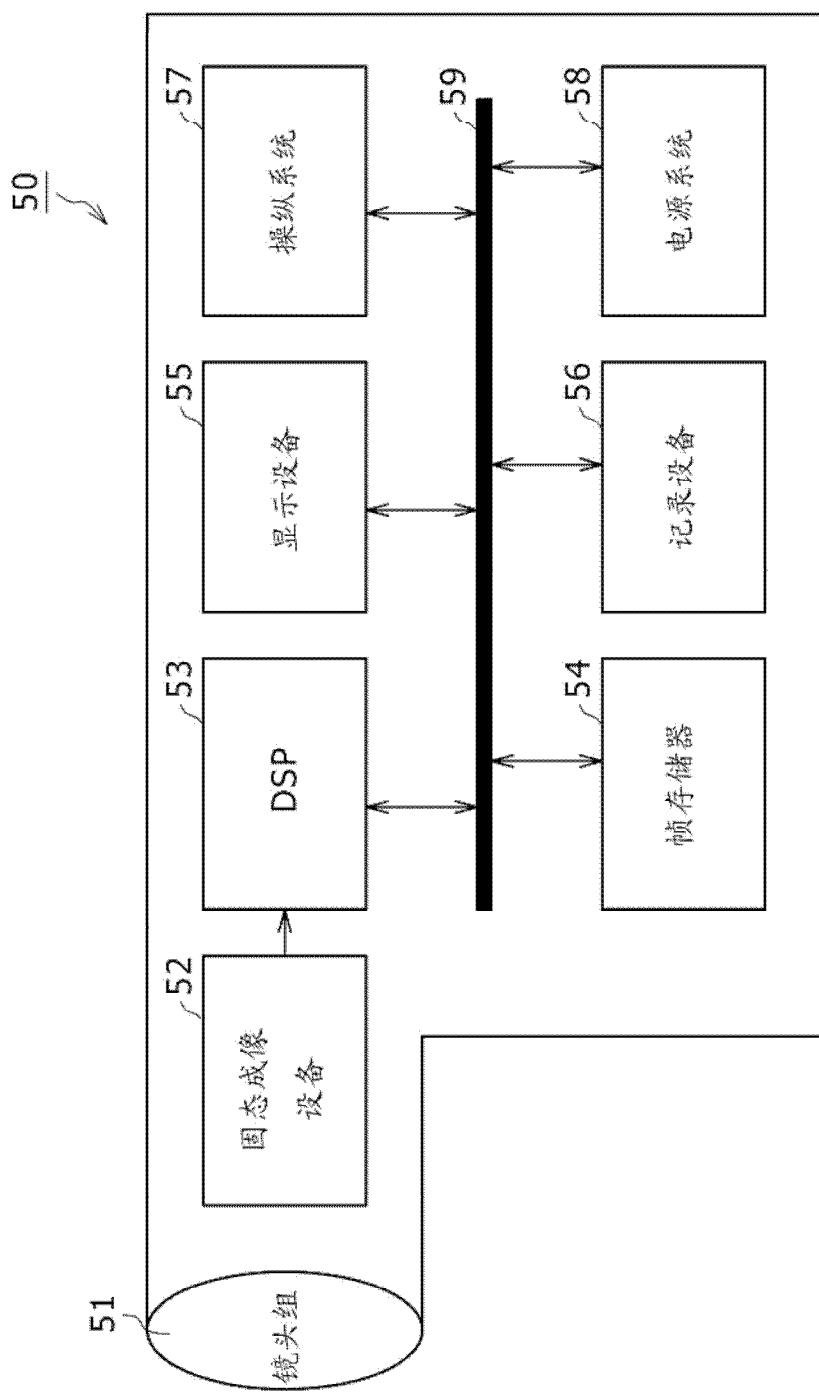


图 26

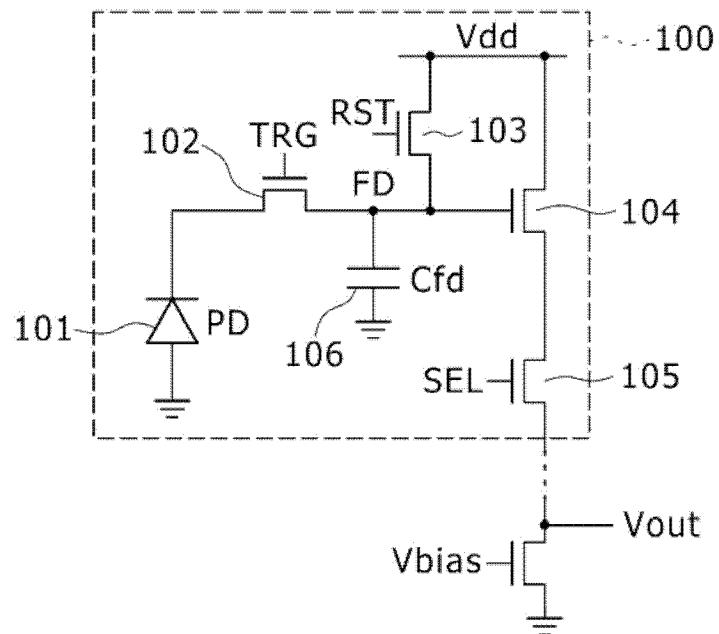
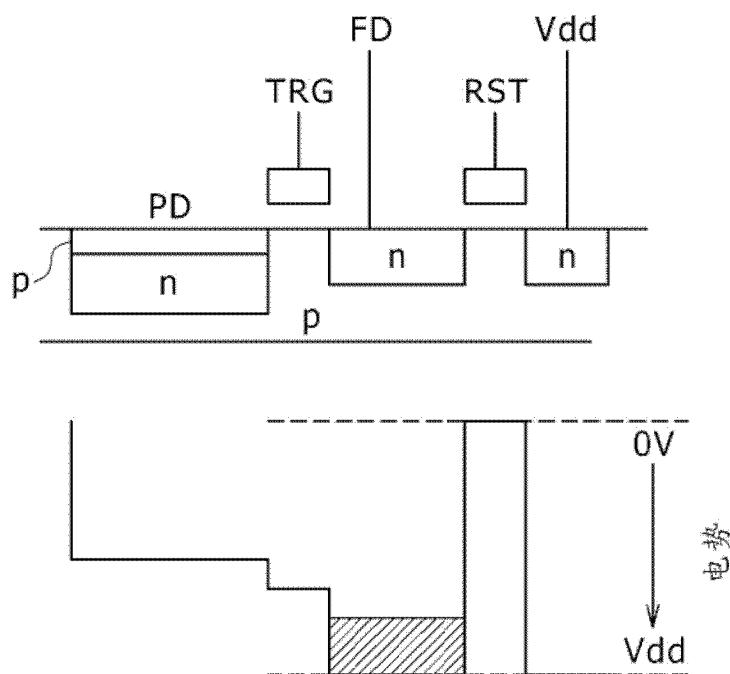


图 27



$$Q_{pd,max} \leq Q_{fd,max}$$

$$Q_{pd,max} \leq Q_{fd,max}$$

$$Q_{pd,max} \leq Q_{fd,max}$$

$$Q_{pd,max} \leq Q_{fd,max}$$

图 28A

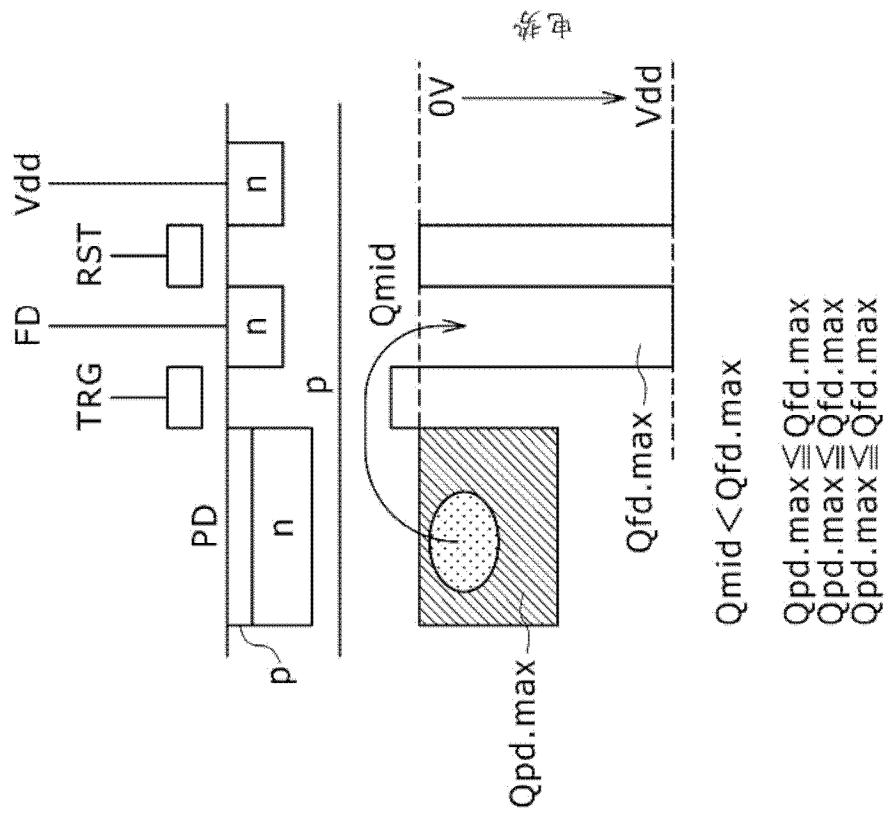


图 28B

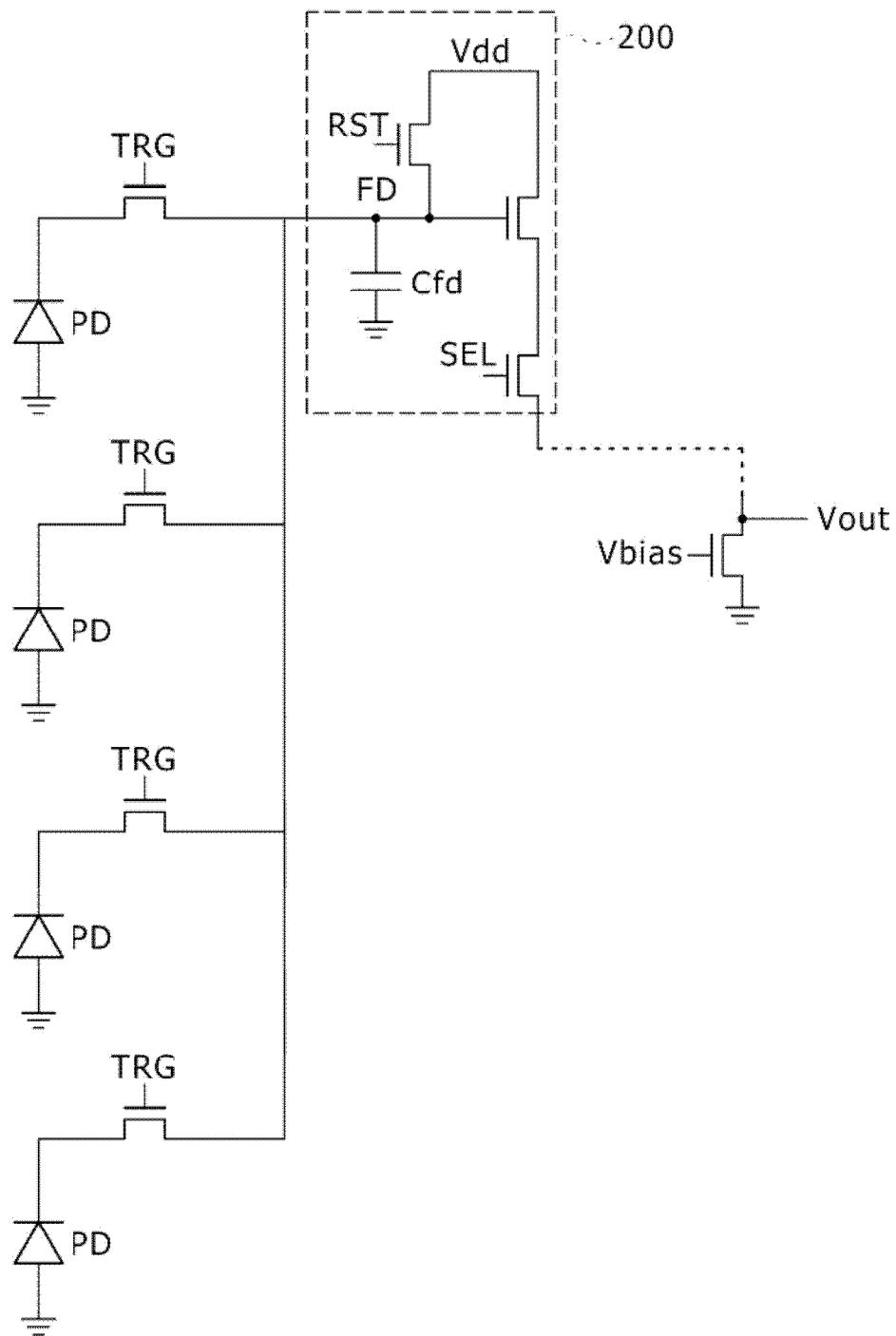


图 29