

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第6426127号
(P6426127)

(45) 発行日 平成30年11月21日(2018.11.21)

(24) 登録日 平成30年11月2日(2018.11.2)

(51) Int.Cl.	F I
G09F 9/30 (2006.01)	G09F 9/30 308A
H01L 21/336 (2006.01)	H01L 29/78 612Z
H01L 29/786 (2006.01)	G02F 1/1368
G02F 1/1368 (2006.01)	G02F 1/1333
G02F 1/1333 (2006.01)	G09F 9/40 308
請求項の数 1 (全 34 頁) 最終頁に続く	

(21) 出願番号 特願2016-178713 (P2016-178713)
 (22) 出願日 平成28年9月13日(2016.9.13)
 (62) 分割の表示 特願2014-237827 (P2014-237827)
 の分割
 原出願日 平成22年10月28日(2010.10.28)
 (65) 公開番号 特開2017-4014 (P2017-4014A)
 (43) 公開日 平成29年1月5日(2017.1.5)
 審査請求日 平成28年9月15日(2016.9.15)
 (31) 優先権主張番号 特願2009-251065 (P2009-251065)
 (32) 優先日 平成21年10月30日(2009.10.30)
 (33) 優先権主張国 日本国(JP)

(73) 特許権者 000153878
 株式会社半導体エネルギー研究所
 神奈川県厚木市長谷398番地
 (72) 発明者 山崎 舜平
 神奈川県厚木市長谷398番地 株式会社
 半導体エネルギー研究所内
 審査官 中村 直行

最終頁に続く

(54) 【発明の名称】 電子書籍端末

(57) 【特許請求の範囲】

【請求項1】

第1の表示部と、
 第2の表示部と、を有し、
 前記第1の表示部は、第1の曲面を有し、
 前記第2の表示部は、第2の曲面を有する電子書籍端末であって、
 前記第1の表示部と、前記第2の表示部は、それぞれトランジスタを有し、
 前記トランジスタは、
 第1の電極と、
 第2の電極と、
 前記第1の電極上と前記第2の電極上の酸化物半導体膜と、
 前記酸化物半導体膜上の第3の電極と、
 前記第1の電極上と前記第2の電極上と前記酸化物半導体膜上と前記第3の電極上のゲート絶縁膜と、
 前記ゲート絶縁膜上の前記酸化物半導体膜を囲む環状の第4の電極と、を有し、
 前記トランジスタのチャンネル形成領域は、前記酸化物半導体膜の側面に有することを特徴とする電子書籍端末。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、酸化物半導体を用いた電界効果型トランジスタ、例えば薄膜トランジスタに関する。

【背景技術】

【0002】

絶縁表面を有する基板上に形成された半導体薄膜を用いて電界効果型トランジスタ、例えば薄膜トランジスタ(TFT)を構成する技術が注目されている。薄膜トランジスタは液晶テレビに代表されるような表示装置に用いられている。薄膜トランジスタに適用可能な半導体薄膜としてシリコン系半導体材料が公知であるが、その他の材料として酸化物半導体が注目されている。

【0003】

酸化物半導体の材料としては、酸化亜鉛又は酸化亜鉛を成分とするものが知られている。そして、電子キャリア濃度が $10^{18}/\text{cm}^3$ 未満である非晶質酸化物(酸化物半導体)なるもので形成された薄膜トランジスタが開示されている(特許文献1乃至3)。

【先行技術文献】

【特許文献】

【0004】

【特許文献1】特開2006-165527号公報

【特許文献2】特開2006-165528号公報

【特許文献3】特開2006-165529号公報

【発明の概要】

【発明が解決しようとする課題】

【0005】

また、酸化物半導体は薄膜形成工程において化学量論的組成からのずれが生じてしまう。例えば、酸素の過不足によって酸化物半導体の電気伝導度が変化してしまう。また、酸化物半導体の薄膜形成中に混入する水素が酸素(O)-水素(H)結合を形成して電子供与体となり、電気伝導度を変化させる要因となる。さらにO-H基は極性を有するので、酸化物半導体によって作製される薄膜トランジスタのような能動デバイスに対して特性の変動要因となる。

【0006】

電子キャリア濃度が $10^{18}/\text{cm}^3$ 未満としても、酸化物半導体においては実質的にはn型であり、前記特許文献に開示される薄膜トランジスタのオン・オフ比は 10^3 しか得られていない。このような薄膜トランジスタのオン・オフ比が低い理由はオフ電流が高いことによるものである。

【0007】

また、表示装置の製造段階または動作時において、素子、電極、または配線などに不要な電荷が蓄積してしまうという問題がある。例えば薄膜トランジスタの場合、このような電荷の蓄積があると、寄生チャネルが発生し、リーク電流が流れてしまう。また、ボトムゲート型トランジスタの場合には、半導体層におけるバックチャネル部(半導体層における上部に設けられたソース電極及びドレイン電極の間の領域)の表面または内部に電荷が蓄積し、寄生チャネルが発生し、リーク電流が生じやすく、しきい値電圧が変動してしまう。

【0008】

また、薄膜トランジスタの電界効果移動度を高めるためには、キャリアが移動するチャネル長を小さくすればよいが、チャネル長を小さくすると、薄膜トランジスタのオフ電流が上昇してしまう。

【0009】

そこで本発明の一形態は、動作速度が速く、オン時には大電流を流すことができ、オフ時にはオフ電流がきわめて低減された薄膜トランジスタを提供することを目的とする。

【課題を解決するための手段】

【0010】

10

20

30

40

50

本発明の一形態は、酸化物半導体中で電子供与体（ドナー）となりうる不純物を除去することで、真性又は実質的に真性な半導体であって、シリコン半導体よりもエネルギーギャップが大きい酸化物半導体でチャンネル形成領域が形成される縦型薄膜トランジスタである。

【0011】

すなわち、本発明の一形態は、酸化物半導体に含まれる水素が $5 \times 10^{19} / \text{cm}^3$ 以下、好ましくは $5 \times 10^{18} / \text{cm}^3$ 以下、より好ましくは $5 \times 10^{17} / \text{cm}^3$ 以下として、酸化物半導体に含まれる水素若しくはOH基を除去し、キャリア濃度を $5 \times 10^{14} / \text{cm}^3$ 以下、好ましくは $5 \times 10^{12} / \text{cm}^3$ 以下とした酸化物半導体膜でチャンネル形成領域が形成される縦型薄膜トランジスタである。

10

【0012】

酸化物半導体のエネルギーギャップは 2 eV 以上、好ましくは 2.5 eV 以上、より好ましくは 3 eV 以上として、ドナーを形成する水素等の不純物を極力低減し、キャリア濃度を $1 \times 10^{14} / \text{cm}^3$ 以下、好ましくは $1 \times 10^{12} / \text{cm}^3$ 以下となるようにする。

【0013】

なお、本発明の一形態において、薄膜トランジスタのゲート電極は、環状であり、ゲート絶縁膜を介して、ソース電極、酸化物半導体膜、及びドレイン電極を囲んでいる。即ち、ゲート絶縁膜を介して、ソース電極、酸化物半導体膜、及びドレイン電極の側面と対向する。このため、チャンネル幅は大きい。

【発明の効果】

20

【0014】

本発明の一形態によれば、水素濃度が低減され高純度化された酸化物半導体を用いることで、電界効果型トランジスタ、例えば薄膜トランジスタの電界効果移動度及びオン電流を向上させると共に、オフ電流を極めて低くさせることができる。

【図面の簡単な説明】

【0015】

【図1】薄膜トランジスタを説明する上面図及び断面図である。

【図2】酸化物半導体を用いた逆スタガー型の薄膜トランジスタの縦断面図である。

【図3】図2に示すA-A'断面におけるエネルギーバンド図（模式図）である。

【図4】（A）ゲート（GE1）に正の電位（+VG）が印加された状態を示し、（B）ゲート（GE1）に負の電位（-VG）が印加された状態を示す図である。

30

【図5】真空準位と金属の仕事関数（ M ）、酸化物半導体の電子親和力（ χ ）の関係を示す図である。

【図6】薄膜トランジスタを説明する上面図及び断面図である。

【図7】薄膜トランジスタの作製方法を説明する断面図である。

【図8】薄膜トランジスタの作製方法を説明する断面図である。

【図9】表示装置の画素を説明する上面図である。

【図10】表示装置の画素を説明する断面図である。

【図11】半導体装置の平面図および断面図である。

【図12】半導体装置の断面図である。

40

【図13】半導体装置の平面図および断面図である。

【図14】電子機器を示す図である。

【図15】電子機器を示す図である。

【発明を実施するための形態】

【0016】

本発明の実施の形態について、図面を用いて詳細に説明する。但し、本発明は以下の説明に限定されず、本発明の趣旨及びその範囲から逸脱することなくその形態及び詳細を様々に変更し得ることは当業者であれば容易に理解される。従って、本発明は以下に示す実施の形態の記載内容に限定して解釈されるものではない。なお、以下に説明する本発明の構成において、同一部分または同様な機能を有する部分には同一の符号を異なる図面間で共

50

通して用い、その繰り返しの説明は省略する。

【0017】

なお、本明細書で説明する各図において、各構成の大きさ、層の厚さ、または領域は、明瞭化のために誇張されている場合がある。よって、必ずしもそのスケールに限定されない。

【0018】

また、本明細書にて用いる第1、第2、第3などの用語は、構成要素の混同を避けるために付したものであり、数的に限定するものではない。そのため、例えば、「第1の」を「第2の」または「第3の」などと適宜置き換えて説明することができる。

【0019】

また、電圧とは2点間における電位差のことをいい、電位とはある一点における静電場の中にある単位電荷が持つ静電エネルギー（電気的な位置エネルギー）のことをいう。ただし、一般的に、ある一点における電位と基準となる電位（例えば接地電位）との電位差のことを、単に電位もしくは電圧と呼び、電位と電圧が同義語として用いられることが多い。このため、本明細書では特に指定する場合を除き、電位を電圧と読み替えてもよいし、電圧を電位と読み替えてもよいこととする。

【0020】

（実施の形態1）

本実施の形態では、電界効果型トランジスタ、例えば薄膜トランジスタの構造について、図1を用いて説明する。

【0021】

図1（A）は薄膜トランジスタ145の上面図であり、図1（B）は図1（A）の一点鎖線A-Bの断面図に相当する。

【0022】

図1（B）に示すように、基板101上に形成された絶縁膜103上に、第1の電極105、酸化物半導体膜107、及び第2の電極109が積層される。また、第1の電極105、酸化物半導体膜107、及び第2の電極109を覆うように、ゲート絶縁膜111が設けられている。ゲート絶縁膜111上には、第3の電極113が設けられている。ゲート絶縁膜111及び第3の電極113上には層間絶縁膜として機能する絶縁膜117が設けられている。絶縁膜117上には、開口部が形成されており、開口部において第1の電極105と接続する配線131（図1（A）参照）、第2の電極109と接続する配線129、第3の電極113と接続する配線125が形成される。

【0023】

第1の電極105は、薄膜トランジスタ145のソース電極若しくはドレイン電極の一方として機能する。第2の電極109は、薄膜トランジスタ145のソース電極若しくはドレイン電極の他方として機能する。第3の電極113は、薄膜トランジスタ145のゲート電極として機能する。

【0024】

本実施の形態では、ゲート電極として機能する第3の電極113が環状であることを特徴とする。ゲート電極として機能する第3の電極113を環状とすることで、薄膜トランジスタのチャンネル幅を大きくすることができる。このため、薄膜トランジスタのオン電流を高めることができる。

【0025】

なお、薄膜トランジスタは、ゲートと、ドレインと、ソースとを含む少なくとも三つの端子を有する素子であり、ドレイン領域とソース領域の間にチャンネル形成領域を有しており、ドレイン領域とチャンネル形成領域とソース領域とを介して電流を流すことができる。ここで、ソースとドレインとは、薄膜トランジスタの構造や動作条件などによって変わるため、いずれがソースまたはドレインであるかを限定することが困難である。そこで、ソース及びドレインとして機能する領域を、ソースもしくはドレインとよばない場合がある。その場合、一例としては、それぞれを第1の端子、第2の端子と表記する場合がある。あ

10

20

30

40

50

るいは、それぞれを第1の電極、第2の電極と表記する場合がある。あるいは、第1の領域、第2の領域と表記する場合がある。

【0026】

基板101は、少なくとも、後の加熱処理に耐えうる程度の耐熱性を有していることが必要となる。基板101としては、バリウムホウケイ酸ガラスやアルミノホウケイ酸ガラスなどのガラス基板を用いることができる。

【0027】

また、ガラス基板としては、後の加熱処理の温度が高い場合には、歪み点が730以上のものを用いるとよい。また、ガラス基板には、例えば、アルミノシリケートガラス、アルミノホウケイ酸ガラス、バリウムホウケイ酸ガラスなどのガラス材料が用いられている。なお、一般に酸化ホウ素(B_2O_3)と比較して酸化バリウム(BaO)を多く含ませることで、より実用的な耐熱ガラスが得られる。このため、 B_2O_3 より BaO を多く含むガラス基板を用いることが好ましい。

【0028】

なお、上記のガラス基板に代えて、セラミック基板、石英基板、サファイア基板などの絶縁体となる基板を用いてもよい。他にも、結晶化ガラス基板などを用いることができる。

【0029】

絶縁膜103は、酸化シリコン膜、酸化窒化シリコン膜など酸化物絶縁膜、または窒化シリコン膜、窒化酸化シリコン膜、窒化アルミニウム膜、または窒化酸化アルミニウム膜などの窒化物絶縁膜で形成する。また、絶縁膜103は積層構造でもよく、例えば、基板101側から上記した窒化物絶縁膜のいずれか一つ以上と、上記した酸化物絶縁膜のいずれか一つ以上との積層構造とすることができる。

【0030】

第1の電極105及び第2の電極109は、アルミニウム、クロム、銅、タンタル、チタン、モリブデン、タングステンから選ばれた元素、または上述した元素を成分とする合金、上述した元素を組み合わせた合金などで形成する。また、マンガン、マグネシウム、ジルコニウム、ベリリウム、のいずれか一または複数から選択された材料を用いることができる。また、第1の電極105は、単層構造、または二層以上の積層構造とすることができる。例えば、シリコンを含むアルミニウム膜の単層構造、アルミニウム膜上にチタン膜を積層する二層構造、タングステン膜上にチタン膜を積層する二層構造、チタン膜と、そのチタン膜上に重ねてアルミニウム膜を積層し、さらにその上にチタン膜を形成する三層構造などが挙げられる。また、アルミニウムに、チタン、タンタル、タングステン、モリブデン、クロム、ネオジウム、スカンジウムから選ばれた元素を単数、または複数組み合わせた膜、合金膜、もしくは窒化膜を用いてもよい。

【0031】

なお、酸化物半導体膜107は、 $InMO_3(ZnO)_m$ ($m > 0$ 、且つ、 m は整数でない)で表記される薄膜を用いることができる。ここで、 M は、 Ga 、 Fe 、 Ni 、 Mn および Co から選ばれた一または複数の金属元素を示す。例えば M として、 Ga 、 Ga と Ni 、または Ga と Fe などが挙げられる。また、上記の酸化物半導体膜において、 M として含まれる金属元素の他に、不純物元素としてその他の遷移金属元素、または該遷移金属の酸化物が含まれていてもよい。 $InMO_3(ZnO)_m$ ($m > 0$ 、且つ、 m は整数でない。)で表記される構造の酸化物半導体層のうち、 M として Ga を含む構造の酸化物半導体を $In-Ga-Zn-O$ 系酸化物半導体とよび、その薄膜を $In-Ga-Zn-O$ 系膜とも呼ぶこととする。

【0032】

酸化物半導体膜107は、上記した $In-Ga-Zn-O$ 系膜の他に、 $In-Sn-Zn-O$ 系、 $In-Al-Zn-O$ 系、 $Sn-Ga-Zn-O$ 系、 $Al-Ga-Zn-O$ 系、 $Sn-Al-Zn-O$ 系、 $In-Zn-O$ 系、 $Sn-Zn-O$ 系、 $Al-Zn-O$ 系、 $In-O$ 系、 $Sn-O$ 系、 $Zn-O$ 系の酸化物半導体膜を用いてもよい。また、上記酸化物半導体膜に Si を含んでもよい。

10

20

30

40

50

【0033】

本実施の形態で用いる酸化物半導体膜107は、酸化物半導体膜に含まれる水素が $5 \times 10^{19} / \text{cm}^3$ 以下、好ましくは $5 \times 10^{18} / \text{cm}^3$ 以下、より好ましくは $5 \times 10^{17} / \text{cm}^3$ 以下であり、酸化物半導体膜に含まれる水素が除去されている。即ち、酸化物半導体膜の主成分以外の不純物が極力含まれないように高純度化されている。また、酸化物半導体膜107のキャリア濃度が $5 \times 10^{14} / \text{cm}^3$ 以下、好ましくは $1 \times 10^{14} / \text{cm}^3$ 以下、好ましくは $5 \times 10^{12} / \text{cm}^3$ 以下、好ましくは $1 \times 10^{12} / \text{cm}^3$ 以下である。即ち、酸化物半導体膜のキャリア濃度は、限りなくゼロに近い。また、エネルギーギャップは2 eV以上、好ましくは2.5 eV以上、より好ましくは3 eV以上である。なお、酸化物半導体膜中の水素濃度は、二次イオン質量分析法(SIMS: Secondary Ion Mass Spectroscopy)で検出することができる。また、キャリア密度は、ホール効果測定により測定することができる。

10

【0034】

本実施の形態では、トランジスタの酸化物半導体膜の上面形状は長方形であるため、チャネル幅Wは $2W_1$ 及び $2W_2$ の和である。なお、トランジスタの酸化物半導体膜の上面形状が円形の場合は、酸化物半導体膜の半径rとした場合、チャネル幅Wは $2r$ である。

【0035】

酸化物半導体膜107の厚さは、30 nm以上3000 nm以下とするとよい。酸化物半導体膜107の厚さを薄くすることで、薄膜トランジスタのチャネル長Lを小さくすることが可能であり、オン電流及び電界効果移動度の高い薄膜トランジスタを作製することができる。一方、酸化物半導体膜107の厚さを厚くすることで、代表的には100 nm以上3000 nm以下とすることで、大電力用の半導体装置を作製することができる。

20

【0036】

ゲート絶縁膜111は、酸化シリコン膜、窒化シリコン膜、酸化窒化シリコン膜、窒化酸化シリコン膜、または酸化アルミニウム膜を単層または積層して形成することができる。ゲート絶縁膜111は、酸化物半導体膜107と接する部分が酸素を含むことが好ましく、特に好ましくは酸化シリコン膜により形成する。酸化シリコン膜を用いることで、酸化物半導体膜107に酸素を供給することができ、特性を良好にすることができる。

【0037】

また、ゲート絶縁膜111として、ハフニウムシリケート(HfSiO_x ($x > 0$))、Nが添加された HfSiO_xN_y ($x > 0$, $y > 0$)、ハフニウムアルミネート(HfAlO_x ($x > 0$))、酸化ハフニウム、酸化イットリウムなどのhigh-k材料を用いることでゲートリーク電流を低減できる。さらには、high-k材料と、酸化シリコン膜、窒化シリコン膜、酸化窒化シリコン膜、窒化酸化シリコン膜、または酸化アルミニウム膜のいずれか一以上との積層構造とすることができる。ゲート絶縁膜111の厚さは、50 nm以上500 nm以下とするとよい。ゲート絶縁膜111の厚さを薄くすることで、電界効果移動度の高い薄膜トランジスタを作製することができ、駆動回路を同一基板に作製することができる。一方、ゲート絶縁膜111の厚さを厚くすることで、ゲートリーク電流を低減することができる。

30

【0038】

ゲート電極として機能する第3の電極113は、アルミニウム、クロム、銅、タンタル、チタン、モリブデン、タンゲステンから選ばれた元素、または上述した元素を成分とする合金が、上述した元素を組み合わせた合金膜などを用いて形成することができる。また、マンガン、マグネシウム、ジルコニウム、ベリリウムのいずれか一または複数から選択された材料を用いてもよい。また、第3の電極113は、単層構造でも、二層以上の積層構造としてもよい。例えば、シリコンを含むアルミニウム膜の単層構造、アルミニウム膜上にチタン膜を積層する二層構造、チタン膜と、そのチタン膜上にアルミニウム膜を積層し、さらにその上にチタン膜を形成する三層構造などがある。また、アルミニウムに、チタン、タンタル、タンゲステン、モリブデン、クロム、ネオジウム、スカンジウムから選ばれた元素の膜、または複数組み合わせた合金膜、もしくは窒化膜を用いてもよい。

40

50

【 0 0 3 9 】

次に、酸化物半導体膜 1 0 7 を有する薄膜トランジスタの動作についてエネルギーバンド図を用いて説明する。

【 0 0 4 0 】

図 2 は、本実施の形態に示す酸化物半導体膜を用いた逆スタガー型の薄膜トランジスタの縦断面図を示す。ドレイン電極 (D) 上に酸化物半導体膜 (O S) 及びソース電極 (S) が積層され、ドレイン電極、酸化物半導体膜、及びソース電極上にゲート絶縁膜 (G I) が設けられ、その上にゲート電極 (G E 1) が設けられている。

【 0 0 4 1 】

図 3 は、図 2 に示す A - A ' 断面におけるエネルギーバンド図 (模式図) を示す。図 3 (A) はソースとドレインの間の電圧を ($V_D = 0 V$) とした場合を示し、図 3 (B) は、ドレインに正の電圧 ($V_D > 0$) を印加した上で、破線はゲートに電圧を印加しない場合 ($V_G = 0$)、実線はゲートに正の電圧 ($V_G > 0$) を印加した場合を示す。ゲートに電圧を印加しない場合は高いポテンシャル障壁のために電極から酸化物半導体側へキャリア (電子) が注入されず、電流を流さないオフ状態を示す。一方、ゲートに正の電圧を印加するとポテンシャル障壁が低下し、電流を流すオン状態を示す。

10

【 0 0 4 2 】

図 4 は、図 2 における B - B ' の断面におけるエネルギーバンド図 (模式図) である。図 4 (A) はゲート (G E 1) に正の電位 ($+V_G$) が印加された状態であり、ソース及びドレイン間にキャリア (電子) が流れるオン状態 (通電状態) を示している。また、図 4 (B) は、ゲート (G E 1) に負の電位 ($-V_G$) が印加された状態であり、オフ状態 (非通電状態、少数キャリアは流れない状態) である場合を示す。

20

【 0 0 4 3 】

図 5 は、真空準位と金属の仕事関数 (M)、酸化物半導体膜の電子親和力 () の関係を示す。

【 0 0 4 4 】

室温において金属の自由電子縮退状態にあり、フェルミ準位は伝導帯内に位置する。一方、従来の酸化物半導体膜は一般に n 型であり、その場合のフェルミ準位 (E_f) は、バンドギャップ中央に位置する真性フェルミ準位 (E_i) から離れて、伝導帯寄りに位置している。なお、酸化物半導体膜において含有される水素の一部はドナーとなり n 型化する一つの要因であることが知られている。

30

【 0 0 4 5 】

これに対して本実施の形態に係る酸化物半導体膜は、n 型不純物である水素を酸化物半導体膜から除去し、酸化物半導体膜の主成分以外の不純物が極力含まれないように高純度化することにより真性 (i 型) とし、または真性型に近づけたものである。すなわち、不純物を添加して i 型化するのではなく、水素、水、水酸基または水素化物などの不純物を極力除去したことにより、高純度化された i 型 (真性半導体) またはそれに近づけることを特徴としている。そうすることにより、フェルミ準位 (E_f) は真性フェルミ準位 (E_i) と同じレベルにまですることができる。

【 0 0 4 6 】

酸化物半導体膜のバンドギャップ (E_g) が $3.15 eV$ である場合、電子親和力 () は $4.3 eV$ と言われている。ソース電極及びドレイン電極を構成するチタン (T i) の仕事関数は、酸化物半導体膜の電子親和力 () とほぼ等しい。この場合、金属 - 酸化物半導体膜界面において、電子に対してショットキー型の障壁は形成されない。

40

【 0 0 4 7 】

すなわち、金属の仕事関数 (M) と酸化物半導体膜の電子親和力 () がほぼ等しい場合、両者が接触すると図 3 (A) で示すようなエネルギーバンド図 (模式図) が示される。

【 0 0 4 8 】

図 3 (B) において黒丸 () は電子を示し、ドレインに正の電位が印加されると、電子

50

はバリア (h) を越えて酸化物半導体膜に注入され、ドレインに向かって流れる。この場合、バリア (h) の高さは、ゲート電圧とドレイン電圧に依存して変化するが、正のドレイン電圧が印加された場合には、電圧印加のない図 3 (A) のバリア (h) の高さすなわちバンドギャップ (Eg) の 1/2 よりもバリア (h) の高さは小さい値となる。

【0049】

このとき電子は、図 4 (A) で示すようにゲート絶縁膜と高純度化された酸化物半導体膜との界面における、酸化物半導体膜側のエネルギー的に安定な最低部を移動する。

【0050】

また、図 4 (B) において、ゲート電極 (GE1) に負の電位 (逆バイアス) が印加されると、少数キャリアであるホールは実質的にゼロであるため、電流は限りなくゼロに近い値となる。

10

【0051】

例えば、チャンネル幅 W が $1 \times 10^4 \mu\text{m}$ でチャンネル長が $3 \mu\text{m}$ の薄膜トランジスタであっても、オフ電流が 10^{-13}A 以下ときわめて低く、サブスレッショルドスイング値 (S 値) が 0.1V/dec. (ゲート絶縁膜の厚さ 100nm) が得られる。

【0052】

このように、酸化物半導体膜の主成分以外の不純物、代表的には水素、水、水酸基または水素化物などが極力含まれないように高純度化することにより、薄膜トランジスタの動作を良好なものとするることができる。特に、オフ電流を低減することができる。

【0053】

20

ところで、チャンネルが基板と概略平行に形成される横型薄膜トランジスタにおいては、チャンネルのほかにソース及びドレインを設ける必要があり、基板における薄膜トランジスタの占有面積が大きくなってしまい、微細化の妨げとなる。しかしながら、縦型薄膜トランジスタにおいては、ソース、チャンネル、及びドレインを積層するため、基板表面における占有面積を低減することができる。この結果、薄膜トランジスタの微細化が可能である。

【0054】

また、縦型薄膜トランジスタのチャンネル長は、酸化物半導体膜の厚さで制御できるため、酸化物半導体膜 107 の厚さを薄くすることでチャンネル長の小さい薄膜トランジスタとすることが可能である。チャンネル長を小さくすることで、ソース、チャンネル、及びドレインの直列抵抗を低減できるため、薄膜トランジスタのオン電流および電界効果移動度を上昇させることができる。また、本実施の形態に示す薄膜トランジスタのゲート電極は環状であり、チャンネル幅を大きくすることが可能であるため、オン電流を上昇させることができる。また、水素濃度が低減され高純度化された酸化物半導体膜を有する薄膜トランジスタは、オフ電流が極めて低く、オフ時には電流がほとんど流れない絶縁状態となる。このため、酸化物半導体膜の厚さを薄くし、縦型薄膜トランジスタのチャンネル長を小さくしても、非導通状態のオフ電流がほとんど無い薄膜トランジスタとすることができる。

30

【0055】

このように、水素濃度が低減され高純度化された酸化物半導体膜を用いることで、高精細化に適し、動作速度が速く、オン時には大電流を流すことができ、オフ時にはほとんど電流を流さない薄膜トランジスタを作製することができる。

40

【0056】

(実施の形態 2)

本実施の形態では、実施の形態 1 とは異なる構造の電界効果型トランジスタ、例えば薄膜トランジスタの構造について、図 6 を用いて説明する。

【0057】

図 6 (A) は薄膜トランジスタ 147 、 149 の上面図であり、図 6 (B) は図 6 (A) の一点鎖線 A - B の断面図に相当する。

【0058】

図 6 (B) に示すように、基板 101 上に形成された絶縁膜 103 上に、第 1 の電極 105 、 106 、酸化物半導体膜 107 、及び第 2 の電極 109 が積層される。また、第 1 の

50

電極 105、106、酸化半導体膜 107、及び第 2 の電極 109 を覆うように、ゲート絶縁膜 111 が設けられている。ゲート絶縁膜 111 上には、第 3 の電極 113 が設けられている。ゲート絶縁膜 111 及び第 3 の電極 113 上には層間絶縁膜として機能する絶縁膜 117 が設けられている。絶縁膜 117 上には、開口部が形成されており、開口部において第 1 の電極 105 と接続する配線 131、第 1 の電極 106 と接続する配線 132 (図 6 (A) 参照)、第 2 の電極 109 と接続する配線 129、第 3 の電極 113 と接続する配線 125 が形成される。

【0059】

第 1 の電極 105 は、薄膜トランジスタ 147 のソース電極若しくはドレイン電極の一方として機能する。第 1 の電極 106 は、薄膜トランジスタ 149 のソース電極若しくはドレイン電極の一方として機能する。第 2 の電極 109 は、薄膜トランジスタ 147、149 のソース電極若しくはドレイン電極の他方として機能する。第 3 の電極 113 は、薄膜トランジスタ 147、149 のゲート電極として機能する。

10

【0060】

本実施の形態では、第 1 の電極 105 と、第 1 の電極 106 とが分離されていることを特徴とする。更には、薄膜トランジスタ 147 と、薄膜トランジスタ 149 とが、第 2 の電極 109 及び配線 129 と、第 3 の電極 113 で直列に接続していることを特徴とする。

【0061】

本実施の形態の薄膜トランジスタ 147、149 は、実施の形態 1 と同様に、水素濃度が低減され高純度化された酸化半導体膜を用いている。このため、薄膜トランジスタの動作を良好なものとすることができる。特に、オフ電流を低減することができる。この結果、高精細化に適し、動作速度が速く、オン時では大電流を流すことができ、オフ時ではほとんど電流を流さない薄膜トランジスタを作製することができる。

20

【0062】

(実施の形態 3)

本実施の形態では、図 1 に示す薄膜トランジスタの作製工程について、図 7 を用いて説明する。

【0063】

図 7 (A) に示すように、基板 101 上に絶縁膜 103 を形成し、絶縁膜 103 上に第 1 の電極 105 を形成する。第 1 の電極 105 は、薄膜トランジスタのソース電極及びドレイン電極の一方として機能する。

30

【0064】

絶縁膜 103 は、スパッタリング法、CVD 法、塗布法などで形成することができる。

【0065】

なお、スパッタリング法で絶縁膜 103 を形成する場合、処理室内に残留する水素、水、水酸基または水素化物などを除去しつつ絶縁膜 103 を形成することが好ましい。これは、絶縁膜 103 に水素、水、水酸基または水素化物などが含まれないようにするためである。処理室内に残留する水素、水、水酸基または水素化物などを除去するためには、吸着型の真空ポンプを用いることが好ましい。吸着型の真空ポンプとしては、例えば、クライオポンプ、イオンポンプ、チタンサブレーションポンプを用いることが好ましい。また、排気手段としては、ターボポンプにコールドトラップを加えたものであってもよい。クライオポンプを用いて排気した処理室では、不純物、特に水素、水、水酸基または水素化物などが排気されるため、当該処理室で絶縁膜 103 を形成すると、絶縁膜 103 に含まれる不純物の濃度を低減できる。

40

【0066】

また、絶縁膜 103 を形成する際に用いるスパッタガスは、水素、水、水酸基または水素化物などの不純物が濃度 ppm 程度、濃度 ppb 程度まで除去された高純度ガスを用いることが好ましい。

【0067】

スパッタリング法にはスパッタ用電源に高周波電源を用いる RF スパッタリング法、直流

50

電源を用いるDCスパッタリング法、さらにパルス的にバイアスを与えるパルスDCスパッタリング法がある。RFスパッタリング法は主に絶縁膜を形成する場合に用いられ、DCスパッタリング法は主に金属膜を形成する場合に用いられる。

【0068】

また、材料の異なるターゲットを複数設置できる多元スパッタ装置もある。多元スパッタ装置は、同一チャンバーで異なる材料の膜を積層形成することも、同一チャンバーで複数種類の材料を同時に放電させて形成することもできる。

【0069】

また、チャンバー内部に磁石機構を備えたマグネトロンスパッタリング法を用いるスパッタ装置や、グロー放電を使わずマイクロ波を用いて発生させたプラズマを用いるECRスパッタリング法を用いるスパッタ装置がある。

【0070】

また、スパッタリング法として、成膜中にターゲット物質とスパッタガス成分とを化学反応させてそれらの化合物薄膜を形成するリアクティブスパッタリング法や、成膜中に基板にも電圧をかけるバイアスパッタリング法を用いることもできる。

【0071】

本明細書のスパッタリングにおいては、上記したスパッタリング装置及びスパッタリング方法を適宜用いることができる。

【0072】

本実施の形態では、基板101を処理室へ搬送し、水素、水、水酸基または水素化物などが除去された高純度酸素を含むスパッタガスを導入し、シリコンターゲットを用いて、基板101に絶縁膜103として、酸化シリコン膜を形成する。なお、絶縁膜103を形成する際は、基板101は加熱されていてもよい。

【0073】

例えば、石英（好ましくは合成石英）を用い、基板温度108、基板とターゲットの間の距離（T-S間距離）を60mm、圧力0.4Pa、高周波電源1.5kW、酸素及びアルゴン（酸素流量25sccm：アルゴン流量25sccm=1：1）雰囲気下でRFスパッタリング法により酸化シリコン膜を形成する。膜厚は100nmとするとよい。なお、石英（好ましくは合成石英）に代えてシリコンターゲットを用いることができる。なお、スパッタガスとして、酸素、または酸素及びアルゴンの混合ガスを用いて行う。

【0074】

また、絶縁膜103を積層構造で形成する場合、例えば、酸化シリコン膜と基板との間に水素、水、水酸基または水素化物などが除去された高純度窒素を含むスパッタガス及びシリコンターゲットを用いて窒化シリコン膜を形成する。この場合においても、酸化シリコン膜と同様に、処理室内に残留する水素、水、水酸基または水素化物などを除去しつつ窒化シリコン膜を形成することが好ましい。なお、当該工程において、基板101は加熱されていてもよい。

【0075】

絶縁膜103として窒化シリコン膜及び酸化シリコン膜を積層する場合、窒化シリコン膜と酸化シリコン膜を同じ処理室において、共通のシリコンターゲットを用いて形成することができる。先に窒素を含むスパッタガスを導入して、処理室内に装着されたシリコンターゲットを用いて窒化シリコン膜を形成し、次に酸素を含むスパッタガスに切り替えて同じシリコンターゲットを用いて酸化シリコン膜を形成する。窒化シリコン膜及び酸化シリコン膜を大気に曝露せずに連続して形成することができるため、窒化シリコン膜表面に水素、水、水酸基または水素化物などの不純物が吸着することを防止することができる。

【0076】

第1の電極105は、絶縁膜103上に導電膜をスパッタリング法、CVD法、または真空蒸着法で形成し、当該導電膜上にフォトリソグラフィ工程によりレジストマスク形成し、当該レジストマスクを用いて導電膜をエッチングして、形成することができる。または、フォトリソグラフィ工程を用いず、印刷法、インクジェット法で第1の電極105を形

10

20

30

40

50

成することで、工程数を削減することができる。なお、第1の電極105の端部をテーパ形状とすると、後に形成されるゲート絶縁膜の被覆性が向上するため好ましい。第1の電極105の端部と絶縁膜103のなす角の角度を30°以上60°以下、好ましくは40°以上50°以下とすることで、後に形成されるゲート絶縁膜の被覆性を向上させることができる。

【0077】

本実施の形態では、第1の電極105となる導電膜として、スパッタリング法により膜厚50nmのチタン膜を形成し、厚さ100nmのアルミニウム膜を形成し、厚さ50nmのチタン膜を形成する。次に、フォトリソグラフィ工程により形成したレジストマスクを用いてエッチングして、島状の第1の電極105を形成する。

10

【0078】

次に、図7(B)に示すように、第1の電極105上に酸化物半導体膜107及び第2の電極109を形成する。酸化物半導体膜107は薄膜トランジスタのチャネル形成領域として機能し、第2の電極109は薄膜トランジスタのソース電極若しくはドレイン電極の他方として機能する。

【0079】

ここで、酸化物半導体膜107及び第2の電極109の作製方法について、説明する。

【0080】

基板101及び第1の電極105上にスパッタリング法により酸化物半導体膜を形成する。次に、酸化物半導体膜上に導電膜を形成する。

20

【0081】

酸化物半導体膜107に水素がなるべく含まれないようにするために、前処理として、スパッタリング装置の予備加熱室で第1の電極105が形成された基板101を予備加熱し、基板101に吸着した水素、水、水酸基または水素化物などの不純物を脱離し排気することが好ましい。なお、予備加熱室に設ける排気手段はクライオポンプが好ましい。なお、この予備加熱の処理は省略することもできる。またこの予備加熱は、後に形成するゲート絶縁膜111の形成前の基板101に行ってもよいし、後に形成する第3の電極113形成前の基板101に行ってもよい。

【0082】

なお、酸化物半導体膜をスパッタリング法により形成する前に、アルゴンガスを導入してプラズマを発生させる逆スパッタを行い、第1の電極105の表面の清浄化を行うことで、第1の電極105及び酸化物半導体膜の界面における抵抗を低減することができるため好ましい。逆スパッタとは、ターゲット側に電圧を印加せずに、アルゴン雰囲気下で基板側に高周波電源を用いて電圧を印加して基板近傍にプラズマを形成して表面を改質する方法である。なお、アルゴン雰囲気に代えて窒素、ヘリウムなどを用いてもよい。

30

【0083】

本実施の形態では、In-Ga-Zn-O系酸化物半導体成膜用ターゲットを用いたスパッタリング法により酸化物半導体膜を形成する。また、酸化物半導体膜は、希ガス(代表的にはアルゴン)雰囲気下、酸素雰囲気下、または希ガス(代表的にはアルゴン)及び酸素混合雰囲気下においてスパッタリング法により形成することができる。また、スパッタリング法を用いる場合、SiO₂を2重量%以上10重量%以下含むターゲットを用いて形成してもよい。

40

【0084】

酸化物半導体膜を形成する際に用いるスパッタガスは水素、水、水酸基または水素化物などの不純物が、濃度ppm程度、濃度ppb程度まで除去された高純度ガスを用いることが好ましい。

【0085】

酸化物半導体膜をスパッタリング法で作製するためのターゲットとして、酸化亜鉛を主成分とする金属酸化物のターゲットを用いることができる。また、金属酸化物のターゲットの他の例としては、In、Ga、及びZnを含む酸化物半導体成膜用ターゲット(組成比

50

として、 $\text{In}_2\text{O}_3 : \text{Ga}_2\text{O}_3 : \text{ZnO} = 1 : 1 : 1$ [mol%]、 $\text{In} : \text{Ga} : \text{Zn} = 1 : 1 : 0.5$ [atom%])を用いることができる。また、 $\text{In} : \text{Ga} : \text{Zn} = 1 : 1 : 1$ [atom%]、または $\text{In} : \text{Ga} : \text{Zn} = 1 : 1 : 2$ [atom%]の組成比を有するターゲットを用いることもできる。酸化物半導体成膜用ターゲットの充填率は90%以上100%以下、好ましくは95%以上99.9%以下である。充填率の高い酸化物半導体成膜用ターゲットを用いて形成した酸化物半導体膜は緻密な膜となる。

【0086】

酸化物半導体膜は、減圧状態に保持された処理室内に基板を保持し、処理室内に残留する水分を除去しつつ、水素、水、水酸基または水素化物などが除去されたスパッタリングガスを導入し、金属酸化物をターゲットとして絶縁膜103及び第2の電極109上に酸化物半導体膜を形成する。処理室内に残留する水素、水、水酸基または水素化物などを除去するためには、吸着型の真空ポンプを用いることが好ましい。例えば、クライオポンプ、イオンポンプ、チタンサブレーションポンプを用いることが好ましい。また、排気手段としては、ターボポンプにコールドトラップを加えたものであってもよい。クライオポンプを用いて排気した処理室は、例えば、水素、水、水酸基または水素化物など(より好ましくは炭素原子を含む化合物も含む。)が排気されるため、酸化物半導体膜に含まれる不純物の濃度を低減できる。また、基板を加熱しながら酸化物半導体膜を形成してもよい。

10

【0087】

本実施の形態では、酸化物半導体膜の成膜条件の一例として、基板温度室温、基板とターゲットの間の距離を110mm、圧力0.4Pa、直流(DC)電源0.5kW、酸素及びアルゴン(酸素流量15sccm:アルゴン流量30sccm)雰囲気下の条件が適用される。なお、パルス直流(DC)電源を用いると、成膜時に発生する粉状物質(パーティクル、ゴミともいう。)が軽減でき、膜厚分布も均一となるために好ましい。酸化物半導体膜は好ましくは30nm以上3000nm以下とする。なお、適用する酸化物半導体膜材料により適切な厚みは異なり、材料に応じて適宜厚みを選択すればよい。

20

【0088】

なお、酸化物半導体膜を形成する際のスパッタリング法及びスパッタリング装置は、絶縁膜103に示したスパッタリング法及びスパッタリング装置を適宜用いることができる。

【0089】

第2の電極109となる導電膜は、第1の電極105の材料及び手法を適宜用いることができる。ここでは、第2の電極109となる導電膜として、厚さ50nmのチタン膜、厚さ100nmのアルミニウム膜、及び厚さ50nmのチタン膜を順に積層する。

30

【0090】

次に、フォトリソグラフィ工程により導電膜上にレジストマスクを形成し、当該レジストマスクを用いて第2の電極109となる導電膜及び酸化物半導体膜107となる酸化物半導体膜をエッチングして、島状の第2の電極109及び島状の酸化物半導体膜107を形成する。なお、フォトリソグラフィ工程により形成したレジストマスクの代わりに、インクジェット法を用いてレジストマスクを作製することで、工程数を削減することができる。当該エッチングにより、第2の電極109及び酸化物半導体膜107の端部と、第1の電極105のなす角の角度を30°以上60°以下、好ましくは40°以上50°以下とすることで、後に形成されるゲート絶縁膜の被覆性を向上させることができるため好ましい。

40

【0091】

なお、ここでの導電膜及び酸化物半導体膜のエッチングは、ドライエッチングでもウェットエッチングでもよく、両方を用いてもよい。所望の形状の酸化物半導体膜107及び第2の電極109を形成するために、材料に合わせてエッチング条件(エッチング液、エッチング時間、温度など)を適宜調節する。

【0092】

なお、第2の電極109となる導電膜及び酸化物半導体膜と、第1の電極105とのエッ

50

エッチングレートが異なる場合は、第1の電極105のエッチングレートが低く、第2の電極109となる導電膜及び酸化物半導体膜のエッチングレートの高い条件を選択する。または、酸化物半導体膜のエッチングレートが低く、第2の電極109となる導電膜のエッチングレートの高い条件を選択して、第2の電極109となる導電膜をエッチングした後、第1の電極105のエッチングレートが低く、酸化物半導体膜のエッチングレートの高い条件を選択する。

【0093】

酸化物半導体膜をウェットエッチングするエッチング液としては、燐酸と酢酸と硝酸を混ぜた溶液、アンモニア過水（過酸化水素：アンモニア水：水＝5：2：2）などを用いることができる。また、ITO07N（関東化学社製）を用いてもよい。

10

【0094】

また、ウェットエッチング後のエッチング液はエッチングされた材料とともに洗浄によって除去される。その除去された材料を含むエッチング液の廃液を精製し、含まれる材料を再利用してもよい。当該エッチング後の廃液から酸化物半導体膜に含まれるインジウムなどの材料を回収して再利用することにより、資源を有効活用し低コスト化することができる。

【0095】

また、酸化物半導体膜をドライエッチングする際に用いるエッチングガスとしては、塩素を含むガス（塩素系ガス、例えば塩素（ Cl_2 ）、塩化硼素（ BCl_3 ）、塩化珪素（ SiCl_4 ）、四塩化炭素（ CCl_4 ）など）が好ましい。

20

【0096】

また、フッ素を含むガス（フッ素系ガス、例えば四弗化炭素（ CF_4 ）、六弗化硫黄（ SF_6 ）、三弗化窒素（ NF_3 ）、トリフルオロメタン（ CHF_3 ）など）、臭化水素（ HBr ）、酸素（ O_2 ）、これらのガスにヘリウム（ He ）やアルゴン（ Ar ）などの希ガスを添加したガス、などを用いることができる。

【0097】

ドライエッチング法としては、平行平板型RIE（Reactive Ion Etching）法や、ICP（Inductively Coupled Plasma：誘導結合型プラズマ）エッチング法を用いることができる。所望の加工形状にエッチングできるように、エッチング条件（コイル型の電極に印加される電力量、基板側の電極に印加される電力量、基板側の電極温度など）を適宜調節する。

30

【0098】

本実施の形態では、エッチャントとしてアンモニア過水（アンモニア、水、過酸化水素水の混合液）を用いて、第2の電極109となる導電膜をエッチングした後、燐酸と酢酸と硝酸を混ぜた溶液で酸化物半導体膜をエッチングして、酸化物半導体膜107を形成する。

【0099】

次に、本実施の形態では、第1の加熱処理を行う。第1の加熱処理の温度は、400以上750以下、好ましくは400以上基板の歪み点未満とする。ここでは、加熱処理装置の一つである電気炉に基板を導入し、酸化物半導体膜に対して窒素、希ガスなどの不活性ガス雰囲気下において450において1時間の加熱処理を行った後、大気に触れさせないことで、酸化物半導体膜への水素、水、水酸基または水素化物などの再侵入を防ぐことが可能であり、水素濃度が低減され高純度化され、i型化または実質的にi型化された酸化物半導体膜を得ることができる。即ち、この第1の加熱処理によって酸化物半導体膜107の脱水化及び脱水素化の少なくとも一方を行うことができる。

40

【0100】

なお、第1の加熱処理においては、窒素、またはヘリウム、ネオン、アルゴンなどの希ガスに、水素、水、水酸基または水素化物などが含まれないことが好ましい。または、加熱処理装置に導入する窒素、またはヘリウム、ネオン、アルゴンなどの希ガスの純度を、6N（99.9999%）以上、好ましくは7N（99.99999%）以上、（即ち不純

50

物濃度を1 ppm以下、好ましくは0.1 ppm以下)とすることが好ましい。

【0101】

また、第1の加熱処理の条件、または酸化物半導体膜の材料によっては、酸化物半導体膜が結晶化し、微結晶膜または多結晶膜となる場合もある。例えば、結晶化率が90%以上、または80%以上の微結晶の酸化物半導体膜となる場合もある。また、第1の加熱処理の条件、または酸化物半導体膜の材料によっては、結晶成分を含まない非晶質の酸化物半導体膜となる場合もある。また、非晶質の酸化物半導体膜の中に微結晶部(粒径1 nm以上20 nm以下(代表的には2 nm以上4 nm以下))が混在する酸化物半導体膜となる場合もある。

【0102】

また、酸化物半導体膜の第1の加熱処理は、島状の酸化物半導体膜を形成する前の酸化物半導体膜に行ってもよい。その場合には、第1の加熱処理後に、加熱装置から基板を取り出し、フォトリソグラフィ工程を行う。

【0103】

なお、酸化物半導体膜に対する脱水化、脱水素化の効果を奏する加熱処理は、酸化物半導体膜を形成した後、酸化物半導体膜上に第2の電極となる導電膜を積層した後、第1の電極、酸化物半導体膜及び第2の電極上にゲート絶縁膜を形成した後、またはゲート電極を形成した後のいずれで行ってもよい。

【0104】

次に、図7(C)に示すように、第1の電極105、酸化物半導体膜107、第2の電極109上にゲート絶縁膜111を形成する。

【0105】

不純物を除去することによりi型化または実質的にi型化された酸化物半導体膜(水素濃度が低減され高純度化された酸化物半導体膜)は界面準位、界面電荷に対して極めて敏感であるため、ゲート絶縁膜111との界面は重要である。そのため高純度化された酸化物半導体膜に接するゲート絶縁膜111は、高品質化が要求される。

【0106】

例えば、 μ 波(2.45 GHz)を用いた高密度プラズマCVDにより、緻密で絶縁耐圧の高い高品質な絶縁膜を形成できるので好ましい。水素濃度が低減され高純度化された酸化物半導体膜と高品質ゲート絶縁膜とが密接することにより、界面準位を低減して界面特性を良好なものとすることができるからである。

【0107】

もちろん、ゲート絶縁膜として良質な絶縁膜を形成できるものであれば、スパッタリング法やプラズマCVD法など他の成膜方法を適用することができる。また、ゲート絶縁膜の形成後の加熱処理によってゲート絶縁膜の膜質、酸化物半導体膜との界面特性が改質される絶縁膜であっても良い。いずれにしても、ゲート絶縁膜としての膜質が良好であることは勿論のこと、酸化物半導体膜との界面準位密度を低減し、良好な界面を形成できるものであれば良い。

【0108】

さらに、 85 、 2×10^6 V/cm、12時間のゲートバイアス・熱ストレス試験(BT試験)においては、不純物が酸化物半導体膜に添加されていると、不純物と酸化物半導体膜の主成分との結合が、強電界(B:バイアス)と高温(T:温度)により切断され、生成された未結合手がしきい値電圧(V_{th})のドリフトを誘発することとなる。

【0109】

これに対して、酸化物半導体膜の不純物、特に水素や水などを極力除去し、上記のようにゲート絶縁膜との界面特性を良好にすることにより、BT試験に対しても安定な薄膜トランジスタを得ることを可能としている。

【0110】

スパッタリング法でゲート絶縁膜111を形成することでゲート絶縁膜111中の水素濃度を低減することができる。スパッタリング法により酸化シリコン膜を形成する場合には

10

20

30

40

50

、ターゲットとしてシリコンターゲットまたは石英ターゲットを用い、スパッタガスとして酸素または、酸素及びアルゴンの混合ガスを用いて行う。

【0111】

なお、酸化物半導体膜に接して設けられる絶縁膜にハロゲン元素（例えば、フッ素または塩素）を含ませ、または酸化物半導体膜を露出させた状態でハロゲン元素を含むガス雰囲気中でのプラズマ処理によって酸化物半導体膜にハロゲン元素を含ませ、酸化物半導体膜または該酸化物半導体膜に接して設けられる絶縁膜との界面に存在しうる、水素、水、水酸基又は水素化合物（水素化合物ともいう）などの不純物を排除してもよい。絶縁膜にハロゲン元素を含ませる場合には、該絶縁膜中におけるハロゲン元素濃度は、 $5 \times 10^{18} \text{ atoms/cm}^3 \sim 1 \times 10^{20} \text{ atoms/cm}^3$ 程度とすればよい。

10

【0112】

また、上記したように酸化物半導体膜中または酸化物半導体膜とこれに接する絶縁膜との界面にハロゲン元素を含ませ、酸化物半導体膜と接して設けられた絶縁膜が酸化物絶縁膜である場合には、酸化物半導体膜と接しない側の酸化物絶縁膜を、窒素物絶縁膜で覆うことが好ましい。すなわち、酸化物半導体膜に接する酸化物絶縁膜の上に接して窒化シリコン膜などを設ければよい。このような構造とすることで、水素、水、水酸基又は水素化合物などの不純物が酸化物絶縁膜に侵入することを低減することができる。

【0113】

ゲート絶縁膜111は、第1の電極105、酸化物半導体膜107、及び第2の電極109側から酸化シリコン膜と窒化シリコン膜を積層した構造とすることもできる。例えば、第1のゲート絶縁膜として膜厚5nm以上300nm以下の酸化シリコン膜（ SiO_x （ $x > 0$ ））を形成し、第1のゲート絶縁膜上に第2のゲート絶縁膜としてスパッタリング法により膜厚50nm以上200nm以下の窒化シリコン膜（ SiN_y （ $y > 0$ ））を積層して、膜厚100nmのゲート絶縁膜としてもよい。本実施の形態では、圧力0.4Pa、高周波電源1.5kW、酸素及びアルゴン（酸素流量25sccm：アルゴン流量25sccm = 1：1）雰囲気下でRFスパッタリング法により膜厚100nmの酸化シリコン膜を形成する。

20

【0114】

次に、不活性ガス雰囲気下、または酸素ガス雰囲気下で第2の加熱処理（好ましくは200以上400以下、例えば250以上350以下）を行ってもよい。なお、当該第2の加熱処理は、のちに形成される第3の電極113、絶縁膜117、または配線125、129のいずれかを形成した後に行ってもよい。当該加熱処理により、酸化物半導体膜中に含まれる水素若しくは水分をゲート絶縁膜に拡散させることができる。

30

【0115】

次に、ゲート絶縁膜111上にゲート電極として機能する第3の電極113を形成する。

【0116】

第3の電極113は、ゲート絶縁膜111上に第3の電極113となる導電膜をスパッタリング法、CVD法、または真空蒸着法で形成し、当該導電膜上にフォトリソグラフィ工程によりレジストマスク形成し、当該レジストマスクを用いて導電膜をエッチングして、形成することができる。

40

【0117】

本実施の形態では、厚さ150nmのチタン膜をスパッタリング法により形成した後、フォトリソグラフィ工程により形成したレジストマスクを用いてエッチングして、第3の電極113を形成する。

【0118】

以上の工程で、水素濃度が低減され高純度化された酸化物半導体膜107を有する薄膜トランジスタ145を形成することができる。

【0119】

次に、図7(D)に示すように、ゲート絶縁膜111及び第3の電極113上に絶縁膜117を形成した後、コンタクトホール119、123を形成する。

50

【0120】

絶縁膜117は、酸化シリコン膜、酸化窒化シリコン膜、酸化アルミニウム膜、または酸化窒化アルミニウム膜などの酸化物絶縁膜、窒化シリコン膜、窒化酸化シリコン膜、窒化アルミニウム膜、または窒化酸化アルミニウム膜などの窒化物絶縁膜を用いる。または、酸化物絶縁膜及び窒化物絶縁膜の積層とすることもできる。

【0121】

絶縁膜117は、スパッタリング法、CVD法などで形成する。なお、スパッタリング法で絶縁膜117を形成する場合、基板101を100～400の温度に加熱し、水素、水、水酸基または水素化物などが除去された高純度窒素を含むスパッタガスを導入しシリコンターゲットを用いて絶縁膜を形成してもよい。この場合においても、処理室内に残留する水素、水、水酸基または水素化物などを除去しつつ絶縁膜を形成することが好ましい。

10

【0122】

なお、絶縁膜117の形成後、さらに、大気中、100以上200以下、1時間以上30時間以下での加熱処理を行ってもよい。この加熱処理によって、ノーマリーオフとなる薄膜トランジスタを得ることができる。よって表示装置や半導体装置の信頼性を向上できる。

【0123】

フォトリソグラフィ工程によりレジストマスクを形成し、選択的にエッチングを行ってゲート絶縁膜111及び絶縁膜117の一部を除去して、第1の電極105、第2の電極109、及び第3の電極113に達するコンタクトホール119、123を形成する。

20

【0124】

次に、ゲート絶縁膜111、及びコンタクトホール119、123上に導電膜を形成した後、フォトリソグラフィ工程により形成したレジストマスクを用いてエッチングして、配線125、129を形成する。なお、レジストマスクをインクジェット法で形成してもよい。レジストマスクをインクジェット法で形成するとフォトマスクを使用しないため、製造コストを削減できる。

【0125】

配線125、129は、第1の電極105と同様に形成することができる。

【0126】

なお、第3の電極113及び配線125の間に平坦化のための平坦化絶縁膜を設けてもよい。平坦化絶縁膜の代表例としては、ポリイミド、アクリル、ベンゾシクロブテン、ポリアミド、エポキシなどの、耐熱性を有する有機材料を用いることができる。また上記有機材料の他に、低誘電率材料（low-k材料）、シロキサン系樹脂、PSG（リンガラス）、BPSG（リンボロンガラス）などがある。なお、これらの材料で形成される絶縁膜を複数積層させることで、平坦化絶縁膜を形成してもよい。

30

【0127】

なおシロキサン系樹脂とは、シロキサン系材料を出発材料として形成されたSi-O-Si結合を含む樹脂に相当する。シロキサン系樹脂は置換基としては有機基（例えばアルキル基やアリール基）やフルオロ基を用いてもよい。また、有機基はフルオロ基を有していてもよい。

40

【0128】

平坦化絶縁膜の形成法は、特に限定されず、その材料に応じて、スパッタリング法、SOG法、スピンコート、ディップ、スプレー塗布、液滴吐出法（インクジェット法、スクリーン印刷、オフセット印刷など）、ドクターナイフ、ロールコーター、カーテンコーター、ナイフコーターなどを用いることができる。

【0129】

上記のように酸化物半導体膜中の水素の濃度を低減し、高純度化することができる。それにより酸化物半導体膜の安定化を図ることができる。また、ガラス転移温度以下の加熱処理で、少数キャリアの数が極端に少なく、バンドギャップの広い酸化物半導体膜を形成す

50

ることができる。このため、大面積基板を用いて薄膜トランジスタを作製することができるため、量産性を高めることができる。また、当該水素濃度が低減され高純度化された酸化半導体膜を用いることで、高精細化に適し、動作速度が速く、オン時では大電流を流すことができ、オフ時ではほとんど電流を流さない薄膜トランジスタを作製することができる。

【0130】

本実施の形態は、他の実施の形態に記載した構成と適宜組み合わせることで実施することが可能である。

【0131】

(実施の形態4)

本実施の形態では、実施の形態3とは異なる酸化半導体膜を有する電界効果型トランジスタ、例えば薄膜トランジスタについて、図7及び図8を用いて説明する。

【0132】

実施の形態3と同様に、図7(A)に示すように、基板101上に絶縁膜103及び第1の電極105を形成する。次に、図7(B)に示すように、第1の電極105上に酸化半導体膜107及び第2の電極109を形成する。

【0133】

次に、第1の加熱処理を行う。本実施の形態における第1の加熱処理は、上記実施の形態における第1の加熱処理とは異なるものであり、当該加熱処理によって、図8(B)に示すように、表面に結晶粒が形成される酸化半導体膜151を形成することができる。本実施の形態では、抵抗発熱体などの発熱体からの熱伝導及び熱輻射の少なくとも一方によって被処理物を加熱する装置を用いて第1の加熱処理を行う。ここで、加熱処理の温度は500以上700以下、好ましくは650以上700以下とすることが好適である。なお、加熱処理温度の上限に関し、発明の本質的な部分からの要求はないが、加熱処理温度の上限は基板101の耐熱性の範囲内とする必要がある。また、加熱処理の時間は、1分以上10分以下とすることが好適である。RTA処理を第1の加熱処理に適用することで、短時間に加熱処理を行うことができるため、基板101に対する熱の影響を小さくすることができる。つまり、加熱処理を長時間行う場合と比較して、加熱処理温度の上限を引き上げることが可能である。また、酸化半導体膜の表面近傍に、所定の構造の結晶粒を選択的に形成することが可能である。

【0134】

本実施の形態で用いることができる加熱装置としては、GRTA(Gas Rapid Thermal Anneal)装置、LRTA(Lamp Rapid Thermal Anneal)装置などのRTA(Rapid Thermal Anneal)装置などがある。LRTA装置は、ハロゲンランプ、メタルハライドランプ、キセノンアークランプ、カーボンアークランプ、高圧ナトリウムランプ、高圧水銀ランプなどのランプから発する光(電磁波)の輻射により、被処理物を加熱する装置である。GRTA装置は、高温のガスを用いて加熱処理を行う装置である。気体には、アルゴンなどの希ガス、または窒素のような、加熱処理によって被処理物と反応しない不活性気体が用いられる。

【0135】

例えば、第1の加熱処理として、650~700の高温に加熱した窒素または希ガスなどの不活性ガス雰囲気中に基板を移動し、数分間加熱した後、高温に加熱した不活性ガス中から基板を出すGRTAを行ってもよい。GRTAを用いると短時間での高温加熱処理が可能となる。

【0136】

なお、第1の加熱処理においては、窒素、またはヘリウム、ネオン、アルゴンなどの希ガスに、水素、水、水酸基または水素化物などが含まれないことが好ましい。または、加熱処理装置に導入する窒素、またはヘリウム、ネオン、アルゴンなどの希ガスの純度を、6N(99.999%)以上、好ましくは7N(99.9999%)以上、(即ち不純物濃度を1ppm以下、好ましくは0.1ppm以下)とすることが好ましい。

10

20

30

40

50

【0137】

なお、上記の加熱処理は、酸化物半導体膜107を形成した後であればいずれのタイミングで行ってもよいが、脱水化または脱水素化を促進させるためには、酸化物半導体膜107の表面に他の構成要素を設ける前に行うのが好適である。また、上記の加熱処理は、一回に限らず、複数回行っても良い。

【0138】

ここで、図8(A)の破線部153の拡大図を図8(B)に示す。

【0139】

酸化物半導体膜151は、非晶質を主たる構成とする非晶質領域155と、酸化物半導体膜151の表面に形成される結晶粒157とを有する。また、結晶粒157は、表面からの距離(深さ)が20nm以下の領域(表面近傍)に形成される。ただし、酸化物半導体膜151の厚さが大きくなる場合にはこの限りではない。例えば、酸化物半導体膜151の厚さが200nm以上となる場合には、「表面の近傍(表面近傍)」とは、表面からの距離(深さ)が酸化物半導体膜の厚さの10%以下である領域をいう。

10

【0140】

ここで、非晶質領域155は、非晶質酸化物半導体膜を主たる構成としている。なお、「主たる」とは、例えば、50%以上を占める状態をいい、この場合には、非晶質酸化物半導体膜が体積%(または重量%)で50%以上を占める状態をいうものとする。つまり、非晶質酸化物半導体膜以外にも、酸化物半導体膜の結晶などを含むことがあるが、その含有率は体積%(または重量%)で50%未満であることが望ましいがこれらの範囲に限定

20

【0141】

酸化物半導体膜の材料としてIn-Ga-Zn-O系の酸化物半導体を用いる場合には、上記の非晶質領域155の組成は、Znの含有量(原子%)が、InまたはGaの含有量(原子%)未満となるようにするのが好適である。このような組成とすることにより、所定の組成の結晶粒157を形成することが容易になるためである。

【0142】

この後、実施の形態3と同様に、ゲート絶縁膜と、ゲート電極として機能する第3の電極を形成して薄膜トランジスタを作製する。

【0143】

酸化物半導体膜151の表面はゲート絶縁膜と接するため、チャネルとなる。チャネルとなる領域に結晶粒を有することで、ソース、チャネル、及びドレイン間の抵抗が低減すると共に、キャリア移動度が上昇する。このため、当該酸化物半導体膜151を有する薄膜トランジスタの電界効果移動度が上昇し、良好な電気特性を実現できる。

30

【0144】

また、結晶粒157は、非晶質領域155と比較して安定であるため、これを酸化物半導体膜151の表面近傍に有することで、非晶質領域155に不純物(例えば水素、水、水酸基または水素化物など)が取り込まれることを低減することが可能である。このため、酸化物半導体膜151の信頼性を向上させることができる。

【0145】

以上の工程により酸化物半導体膜中の水素の濃度を低減し、高純度化することができる。それにより酸化物半導体膜の安定化を図ることができる。また、ガラス転移温度以下の加熱処理で、少数キャリアの数が極端に少なく、バンドギャップの広い酸化物半導体膜を形成することができる。このため、大面積基板を用いて薄膜トランジスタを作製することができるため、量産性を高めることができる。また、当該水素濃度が低減され高純度化された酸化物半導体膜を用いることで、高精細化に適し、動作速度が速く、オン時では大電流を流すことができ、オフ時にはほとんど電流を流さない薄膜トランジスタを作製することができる。

40

【0146】

本実施の形態は、他の実施の形態に記載した構成と適宜組み合わせることで実施することが可能

50

である。

【0147】

(実施の形態5)

本実施の形態では、図1に示す薄膜トランジスタの作製工程について、図7を用いて説明する。

【0148】

実施の形態3と同様に、図7(A)に示すように、基板101上に第1の電極105を形成する。

【0149】

次に、図7(B)に示すように、第1の電極105上に酸化物半導体膜107及び第2の電極109を形成する。

10

【0150】

なお、酸化物半導体膜をスパッタリング法により形成する前に、アルゴンガスを導入してプラズマを発生させる逆スパッタを行い、第1の電極105の表面に付着しているパーティクルを除去することで、第1の電極105及び酸化物半導体膜の界面における抵抗を低減することができるため好ましい。なお、アルゴン雰囲気にて窒素、ヘリウムなどを用いてもよい。

【0151】

基板101及び第1の電極105上にスパッタリング法により酸化物半導体膜を形成する。次に、酸化物半導体膜上に導電膜を形成する。

20

【0152】

本実施の形態では、酸化物半導体膜をIn-Ga-Zn-O系酸化物半導体成膜用ターゲットを用いたスパッタリング法により形成する。本実施の形態では、減圧状態に保持された処理室内に基板を保持し、基板を室温以上400未満の温度に加熱する。そして、処理室内に残留する水素、水、水酸基または水素化物などを除去しつつ、水素、水、水酸基または水素化物などが除去されたスパッタガスを導入し、基板101及び第1の電極105上に酸化物半導体膜を形成する。処理室内に残留する水素、水、水酸基または水素化物などを除去するためには、吸着型の真空ポンプを用いることが好ましい。例えば、クライオポンプ、イオンポンプ、チタンサブリーションポンプを用いることが好ましい。また、排気手段としては、ターボポンプにコールドトラップを加えたものであってもよい。クライオポンプを用いて排気した処理室は、例えば、水素、水、水酸基または水素化物(より好ましくは炭素原子を含む化合物)などが排気されるため、当該処理室で形成した酸化物半導体膜に含まれる不純物の濃度を低減できる。また、クライオポンプにより処理室内に残留する水素、水、水酸基または水素化物などを除去しながらスパッタ形成を行うことで、基板温度が室温から400未満でも水素原子、水などの不純物を低減した酸化物半導体膜を形成することができる。

30

【0153】

本実施の形態では、基板とターゲットの間の距離を100mm、圧力0.6Pa、直流(DC)電源0.5kW、酸素(酸素流量比率100%)雰囲気下での成膜条件が適用される。なお、パルス直流(DC)電源を用いると、成膜時に発生する粉状物質(パーティクル、ゴミともいう。)が軽減でき、膜厚分布も均一となるために好ましい。酸化物半導体膜は好ましくは30nm以上3000nm以下とする。なお、適用する酸化物半導体膜材料により適切な厚みは異なり、材料に応じて適宜厚みを選択すればよい。

40

【0154】

なお、酸化物半導体膜を形成する際のスパッタリング法及びスパッタリング装置は、絶縁膜103に示したスパッタリング法及びスパッタリング装置を適宜用いることができる。

【0155】

次に、第2の電極109となる導電膜を、第1の電極105の材料及び手法を用いて形成する。

【0156】

50

次に、実施の形態3と同様に、第2の電極109となる導電膜及び酸化物半導体膜107となる酸化物半導体膜をエッチングして、島状の第2の電極109及び島状の酸化物半導体膜107を形成する。所望の形状の酸化物半導体膜107及び第2の電極109を形成するために、材料に合わせてエッチング条件（エッチング液、エッチング時間、温度など）を適宜調節する。

【0157】

次に、図7（C）に示すように、実施の形態3と同様に、第1の電極105、酸化物半導体膜107、第2の電極109上にゲート絶縁膜111を形成する。ゲート絶縁膜111は、酸化物半導体膜107との界面特性が良好なものとすることが好ましく、 μ 波（2.45GHz）を用いた高密度プラズマCVDでゲート絶縁膜111を形成することで、緻密で絶縁耐圧の高い高品質な絶縁膜を形成できるので好ましい。また、ゲート絶縁膜として良質な絶縁膜を形成できるものであれば、スパッタリング法やプラズマCVD法など他の形成方法を適用することができる。

10

【0158】

なお、ゲート絶縁膜111を形成する前に逆スパッタを行い、少なくとも酸化物半導体膜107の表面に付着しているレジスト残渣などを除去することが好ましい。

【0159】

また、ゲート絶縁膜111を形成する前に N_2O 、 N_2 、またはArなどのガスを用いたプラズマ処理によって露出している酸化物半導体膜の表面に付着した水素、水、水酸基または水素化物などを除去してもよい。また、酸素とアルゴンの混合ガスを用いてプラズマ処理を行ってもよい。プラズマ処理を行った場合、大気に触れることなく、酸化物半導体膜の一部に接するゲート絶縁膜111を形成することが好ましい。

20

【0160】

また、ゲート絶縁膜111に、水素、水、水酸基または水素化物などがなるべく含まれないようにするために、前処理として、スパッタリング装置の予備加熱室で第1の電極105から第2の電極109まで形成された基板101を予備加熱し、基板101に吸着した水素、水、水酸基または水素化物などの不純物を脱離し排気することが好ましい。または、ゲート絶縁膜111を形成した後、基板101を、スパッタリング装置の予備加熱室で予備加熱して、基板101に吸着した水素、水、水酸基または水素化物などの不純物を脱離し排気することが好ましい。なお、予備加熱の温度としては、100 以上400 以下好ましくは150 以上300 以下である。なお、予備加熱室に設ける排気手段はクライオポンプが好ましい。なお、この予備加熱の処理は省略することもできる。

30

【0161】

ゲート絶縁膜111は、第1の電極105、酸化物半導体膜107、及び第2の電極109側から酸化シリコン膜と窒化シリコン膜とを積層した構造とすることもできる。例えば、第1のゲート絶縁膜としてスパッタリング法により膜厚5nm以上300nm以下の酸化シリコン膜（ SiO_x （ $x > 0$ ））を形成し、第1のゲート絶縁膜上に第2のゲート絶縁膜として膜厚50nm以上200nm以下の窒化シリコン膜（ SiN_y （ $y > 0$ ））を積層して、ゲート絶縁膜とする。

40

【0162】

次に、図7（C）に示すように、実施の形態3と同様に、ゲート絶縁膜111上にゲート電極として機能する第3の電極113を形成する。

【0163】

以上の工程で、水素濃度が低減された酸化物半導体膜107を有する薄膜トランジスタ145を形成することができる。

【0164】

上記のように酸化物半導体膜を形成する際に、反応雰囲気中に残留する水素、水、水酸基または水素化物などを除去することで、該酸化物半導体膜中の水素濃度を低減することができる。それにより酸化物半導体膜の安定化を図ることができる。

【0165】

50

次に、図7(D)に示すように、実施の形態3と同様に、ゲート絶縁膜111及び第3の電極113上に絶縁膜117を形成した後、コンタクトホール119、123を形成する。

【0166】

次に、図7(E)に示すように、実施の形態3と同様に、配線125、129を形成する。

【0167】

なお、絶縁膜117の形成後、さらに、実施の形態3と同様に、大気中、100以上200以下、1時間以上30時間以下での加熱処理を行ってもよい。この加熱処理によって、ノーマリーオフとなる薄膜トランジスタを得ることができる。よって表示装置や半導体装置の信頼性を向上できる。

【0168】

なお、第3の電極113及び配線125、129の間に平坦化のための平坦化絶縁膜を設けてもよい。

【0169】

上記のように酸化物半導体膜を形成するに際し、反応雰囲気中に残留する水素、水、水酸基または水素化物などを除去することで、該酸化物半導体膜中の水素の濃度を低減し、高純度化することができる。それにより酸化物半導体膜の安定化を図ることができる。また、ガラス転移温度以下の加熱処理で、少数キャリアの数が極端に少なく、バンドギャップの広い酸化物半導体膜を形成することができる。このため、大面積基板を用いて薄膜トランジスタを作製することができるため、量産性を高めることができる。また、当該水素濃度が低減され高純度化された酸化物半導体膜を用いることで、高精細化に適し、動作速度が速く、オン時では大電流を流すことができ、オフ時ではほとんど電流を流さない薄膜トランジスタを作製することができる。

【0170】

本実施の形態は、他の実施の形態に記載した構成と適宜組み合わせることで実施することが可能である。

【0171】

(実施の形態6)

本実施の形態では、上記実施の形態に示す電界効果型トランジスタ、例えば薄膜トランジスタを用いた表示装置の素子基板及び画素の構造について、図9及び図10を用いて説明する。

【0172】

図9は、表示装置の表示部における画素160の上面図であり、図9の一点破線A-B及びC-Dの断面図を図10に示す。

【0173】

本実施の形態では、画素電極の電位を制御する画素薄膜トランジスタとして、実施の形態1に示す薄膜トランジスタ145を用いて説明するが、適宜その他の実施の形態に示す薄膜トランジスタを用いることができる。薄膜トランジスタ145のソース電極またはドレイン電極の一方として機能する第1の電極105は、画素電極167に接続する。薄膜トランジスタ145のソース電極またはドレイン電極の他方として機能する第2の電極109は、導電膜165を介して信号線161と接続する。また、第1の電極105と同じ層で容量配線163が形成される。導電膜165及び画素電極167は、平坦化のための平坦化絶縁膜171上に形成される。

【0174】

なお、実施の形態1乃至6に示す薄膜トランジスタは、水素濃度が低減され高純度化された酸化物半導体膜を用いているため、オフ電流が低い。このため、画素電極に印加した信号電圧を保持する容量素子を付加的に設けなくともよい。すなわち、容量配線163を設けなくて済むので、画素の開口率を向上させることができる。

【0175】

10

20

30

40

50

平坦化絶縁膜 171 は、実施の形態 3 に示した平坦化絶縁膜の材料を適宜用いることができる。

【0176】

画素電極 167 は、各表示装置にあわせて好ましい導電膜を用いて形成する。

【0177】

本実施の形態に示す素子基板は、液晶表示装置、発光表示装置、電気泳動表示装置その他の表示装置に適宜用いることができる。また、画素の構成は図 9 及び図 10 に限定されず、適宜薄膜トランジスタ、ダイオード、容量素子を設けることができる。

【0178】

実施の形態 1 乃至 5 に示す薄膜トランジスタは微細化が可能であるため、本実施の形態に示す素子基板を用いることで、高精細な表示装置を作製することができる。

10

【0179】

本実施の形態は、他の実施の形態に記載した構成と適宜組み合わせることで実施することが可能である。

【0180】

(実施の形態 7)

本実施の形態では、電界効果型トランジスタ、例えば薄膜トランジスタを作製し、該薄膜トランジスタを、画素部や周辺回路部(駆動回路など)に用いて表示機能を有する半導体装置(表示装置)を作製する場合について説明する。周辺回路部の一部または全部を、画素部と同じ基板上に一体形成することにより、システムオンパネルを形成することができる。

20

【0181】

表示装置は表示素子を含む。表示素子としては液晶素子(液晶表示素子ともいう)や、発光素子(発光表示素子ともいう)などを用いることができる。発光素子は、電流または電圧によって輝度が制御される素子をその範疇に含んでおり、具体的には無機 EL (Electro Luminescence)、有機 EL 等が含まれる。また、電子インクなど、電気的作用によりコントラストが変化する表示媒体を適用しても良い。

【0182】

また、表示装置は、表示素子が封止された状態にあるパネルと、該パネルにコントローラを含む IC 等を実装した状態にあるモジュールとを含む。さらに、表示装置を構成する素子基板は、電流を表示素子に供給するための手段を各画素部に備える。素子基板は、具体的には、表示素子の画素電極が形成された状態であっても良いし、画素電極となる導電層の成膜後、エッチング前の状態であっても良い。

30

【0183】

以下、本実施の形態では、液晶表示装置の一例について示す。図 11 は、第 1 の基板 4001 上に形成された薄膜トランジスタ 4010、薄膜トランジスタ 4011 および液晶素子 4013 を、第 2 の基板 4006 とシール材 4005 によって封止した、パネルの平面図および断面図である。ここで、図 11 (A1) および図 11 (A2) は平面図を示し、図 11 (B) は、図 11 (A1) および図 11 (A2) の M-N における断面図に相当する。

40

【0184】

第 1 の基板 4001 上に設けられた画素部 4002 および走査線駆動回路 4004 を囲むようにして、シール材 4005 が設けられている。また、画素部 4002 と走査線駆動回路 4004 の上に、第 2 の基板 4006 が設けられている。つまり、画素部 4002 と走査線駆動回路 4004 は、第 1 の基板 4001 とシール材 4005 と第 2 の基板 4006 とによって、液晶層 4008 と共に封止されている。また、第 1 の基板 4001 上のシール材 4005 によって囲まれる領域とは異なる領域に、別途用意された基板上に単結晶半導体または多結晶半導体で形成された信号線駆動回路 4003 が実装されている。

【0185】

なお、別途形成した駆動回路の接続方法は、特に限定されるものではなく、COG 法、ワ

50

イヤボンディング法、TAB法などを適宜用いることができる。図11(A1)は、COG法により信号線駆動回路4003を実装する例であり、図11(A2)は、TAB法により信号線駆動回路4003を実装する例である。

【0186】

また、第1の基板4001上に設けられた画素部4002と走査線駆動回路4004は、薄膜トランジスタを複数有しており、図11(B)では、画素部4002に含まれる薄膜トランジスタ4010と、走査線駆動回路4004に含まれる薄膜トランジスタ4011を例示している。薄膜トランジスタ4010、薄膜トランジスタ4011上には絶縁膜4020が設けられている。

【0187】

薄膜トランジスタ4010、薄膜トランジスタ4011には、先の実施の形態などに示すトランジスタを適用することができる。

【0188】

また、液晶素子4013が有する画素電極4030は、薄膜トランジスタ4010と電氣的に接続されている。そして、液晶素子4013の対向電極4031は第2の基板4006上に形成されている。上記の画素電極4030と対向電極4031、液晶層4008により、液晶素子4013が形成される。なお、画素電極4030、対向電極4031には、それぞれ配向膜として機能する絶縁膜4032、絶縁膜4033が設けられ、画素電極4030および対向電極4031は、これらを介して液晶層4008を挟持している。

【0189】

なお、第1の基板4001、第2の基板4006としては、実施の形態1に示す基板101を適宜用いることができる。また、金属(代表的にはステンレス)、セラミックス、プラスチックなどを用いることができる。プラスチックとしては、FRP(Fiber glass-Reinforced Plastics)基板、PVF(ポリビニルフルオライド)フィルム、ポリエステルフィルム、アクリル樹脂フィルムなどを用いることができる。また、アルミニウム薄をPVFフィルムやポリエステルフィルムで挟んだ構造のシートを用いることもできる。

【0190】

また、画素電極4030と対向電極4031との間の距離(セルギャップ)を制御するために、柱状のスペーサ4035が設けられている。柱状のスペーサ4035は絶縁膜を選択的にエッチングすることで得られる。なお、柱状のスペーサに代えて球状のスペーサを用いても良い。また、対向電極4031は、薄膜トランジスタ4010と同一基板上に設けられる共通電位線と電氣的に接続される。例えば、一对の基板間に配置される導電性粒子を介して、対向電極4031と共通電位線とを電氣的に接続することができる。なお、導電性粒子はシール材4005に含有させると良い。

【0191】

また、配向膜が不要なブルー相を示す液晶を用いてもよい。ブルー相は液晶相の一つであり、昇温によってコレステリック相から等方相へ転移する直前に発現する相である。ブルー相は狭い温度範囲でしか発現しないため、5重量%以上のカイラル剤を混合させた液晶組成物を用いると良い。これにより、温度範囲を改善することができる。ブルー相を示す液晶とカイラル剤とを含む液晶組成物は、応答時間が $10\mu\text{s} \sim 100\mu\text{s}$ と短く、光学的等方性を有するため配向処理が不要であり、視野角依存性が小さい、といった特徴を有している。

【0192】

なお、本実施の形態では透過型液晶表示装置の一例を示しているが、これに限定されず、反射型液晶表示装置としても良いし、半透過型液晶表示装置としても良い。

【0193】

また、本実施の形態で示す液晶表示装置では、基板の外側(視認側)に偏光板を設け、内側に着色層、および表示素子に用いる電極を設ける例について示すが、偏光板は基板の内側に設けてもよい。また、偏光板と着色層の積層構造も本実施の形態に限定されず、偏光

10

20

30

40

50

板及び着色層の材料や作製工程条件によって適宜設定すればよい。また、遮光膜として、ブラックマスク（ブラックマトリクス）を設けてもよい。

【0194】

また、本実施の形態では、薄膜トランジスタ起因の表面凹凸を低減するため、先の実施の形態で得られた薄膜トランジスタを絶縁膜4020で覆う構成を採用しているが、開示される発明はこれに限定されない。

【0195】

絶縁膜4020としては、実施の形態3に示す平坦化絶縁膜の材料を適宜用いることができる。

【0196】

画素電極4030、対向電極4031は、酸化タングステンを含むインジウム酸化物、酸化タングステンを含むインジウム亜鉛酸化物、酸化チタンを含むインジウム酸化物、酸化チタンを含むインジウム錫酸化物、インジウム錫酸化物（以下、ITOと示す。）、インジウム亜鉛酸化物、酸化ケイ素を添加したインジウム錫酸化物などの透光性を有する導電性材料を用いることができる。

【0197】

また、画素電極4030、対向電極4031に、導電性高分子（導電性ポリマーともいう）を含む導電性組成物を用いても良い。導電性組成物を用いて形成した画素電極は、シート抵抗が $1.0 \times 10^4 / \text{sq}$ 以下、波長550nmにおける透光率が70%以上であることが好ましい。また、導電性組成物に含まれる導電性高分子の抵抗率は $0.1 \cdot \text{cm}$ 以下であることが好ましい。

【0198】

導電性高分子としては、いわゆる電子共役系導電性高分子が用いることができる。例えば、ポリアニリンまたはその誘導体、ポリピロールまたはその誘導体、ポリチオフェンまたはその誘導体、若しくはこれらの2種以上の共重合体などがあげられる。

【0199】

信号線駆動回路4003、走査線駆動回路4004、画素部4002などに与えられる各種信号は、FPC4018から供給されている。

【0200】

また、接続端子電極4015は、液晶素子4013が有する画素電極4030と同じ導電膜から形成され、端子電極4016は、薄膜トランジスタ4010、薄膜トランジスタ4011のソース電極またはドレイン電極と同じ導電膜で形成されている。

【0201】

接続端子電極4015は、FPC4018が有する端子と、異方性導電膜4019を介して電氣的に接続されている。

【0202】

なお、図11においては、信号線駆動回路4003を別途形成し、第1の基板4001に実装する例を示しているが、本実施の形態はこの構成に限定されない。走査線駆動回路を別途形成して実装しても良いし、信号線駆動回路の一部または走査線駆動回路の一部のみを別途形成して実装しても良い。

【0203】

実施の形態1乃至5に示す薄膜トランジスタは微細化が可能であるため、高精細な液晶表示装置を作製することができる。

【0204】

本実施の形態は、他の実施の形態に記載した構成と適宜組み合わせることで実施することが可能である。

【0205】

（実施の形態8）

本実施の形態では、図12を参照して半導体装置の一例であるアクティブマトリクス型の電子ペーパーについて説明する。半導体装置に用いられる薄膜トランジスタ650は、先

10

20

30

40

50

の実施の形態で示すトランジスタと同様に作製することができる。

【0206】

図12に示す電子ペーパーは、ツイストボール表示方式を用いたものの一例である。ツイストボール表示方式とは、白と黒に塗り分けられた球形粒子を第1の電極及び第2の電極の間に配置し、第1の電極及び第2の電極に電位差を生じさせることによって、ツイストボールの向きを制御して、表示を行う方法である。

【0207】

基板600上に設けられた薄膜トランジスタ650は開示する発明の一態様に係るトランジスタであり、酸化半導体膜が、その上方のソース電極またはドレイン電極と、その下方のソース電極またはドレイン電極とによって挟まれた構造を有している。なお、ソース電極またはドレイン電極は、絶縁膜に形成されたコンタクトホールを介して、第1の電極660と電氣的に接続している。基板602には第2の電極670が設けられており、第1の電極660と第2の電極670との間には、黒色領域680a及び白色領域680bを有するツイストボール680が設けられている。また、ツイストボール680の周囲は樹脂等の充填材682で満たされている(図12参照)。図12において、第1の電極660が画素電極に相当し、第2の電極670が共通電極に相当する。第2の電極670は、薄膜トランジスタ650と同一基板上に設けられる共通電位線と電氣的に接続される。

【0208】

ツイストボールの代わりに、電気泳動表示素子を用いることも可能である。その場合、例えば、透明な液体と、正に帯電した白い微粒子と負に帯電した黒い微粒子とを封入した直径10 μ m~200 μ m程度のマイクロカプセルを用いる。第1の電極と第2の電極によって電場が与えられると、白い微粒子と黒い微粒子が互いに逆方向に移動し、白または黒が表示される。電気泳動表示素子は液晶表示素子に比べて反射率が高いため、補助ライトが不要であり、また、明るさが十分ではない場所であっても表示部を認識することが可能である。また、表示部に電源が供給されない場合であっても、一度表示した像を保持することが可能であるという利点も有している。

【0209】

以上のように、開示する発明を用いることで高性能な電子ペーパーを作製することができる。本実施の形態は、他の実施の形態に記載した構成と適宜組み合わせることで実施することが可能である。

【0210】

実施の形態1乃至5に示す薄膜トランジスタは微細化が可能であるため、高精細な電子ペーパーを作製することができる。

【0211】

(実施の形態9)

本実施の形態では、半導体装置として発光表示装置の例を示す。表示装置の有する表示素子としては、ここではエレクトロルミネッセンスを利用する発光素子を用いて示す。エレクトロルミネッセンスを利用する発光素子は、発光材料が有機化合物であるか、無機化合物であるかによって区別され、一般的に、前者は有機EL素子、後者は無機EL素子と呼ばれている。

【0212】

有機EL素子は、発光素子に電圧を印加することにより、一对の電極から電子および正孔がそれぞれ発光性の有機化合物を含む層に注入され、電流が流れる。そして、それらキャリア(電子および正孔)が再結合することにより発光する。このようなメカニズムから、該発光素子は、電流励起型の発光素子と呼ばれる。

【0213】

無機EL素子は、その素子構成により、分散型無機EL素子と薄膜型無機EL素子とに分類される。分散型無機EL素子は、発光材料の粒子をバインダ中に分散させた発光層を有するものであり、発光メカニズムはドナー準位とアクセプター準位を利用するドナー-アクセプター再結合型発光である。薄膜型無機EL素子は、発光層を誘電体層で挟み込み、

10

20

30

40

50

さらにそれを電極で挟んだ構造であり、発光メカニズムは金属イオンの内殻電子遷移を利用する局在型発光である。なお、ここでは、発光素子として有機EL素子を用いて説明する。

【0214】

次に、半導体装置の一形態に相当する発光表示パネル（発光パネルともいう）の外観及び断面について、図13を参照して説明する。図13は、第1の基板4501上に形成された薄膜トランジスタ4509、薄膜トランジスタ4510および発光素子4511を、第2の基板4506とシール材4505によって封止したパネルの平面図および断面図である。ここで、図13(A)は平面図を示し、図13(B)は、図13(A)のH-Iにおける断面図に相当する。

10

【0215】

第1の基板4501上に設けられた画素部4502、信号線駆動回路4503a、4503b、走査線駆動回路4504a、走査線駆動回路4504bを囲むようにして、シール材4505が設けられている。また、画素部4502、信号線駆動回路4503a、信号線駆動回路4503b、走査線駆動回路4504a、走査線駆動回路4504bの上に第2の基板4506が設けられている。つまり、画素部4502、信号線駆動回路4503a、信号線駆動回路4503b、走査線駆動回路4504a、走査線駆動回路4504bは、第1の基板4501とシール材4505と第2の基板4506とによって、充填材4507と共に密封されている。このように、気密性が高く、脱ガスの少ない保護フィルム（貼り合わせフィルム、紫外線硬化樹脂フィルム等）やカバー材などを用いてパッケージング（封入）することが好ましい。

20

【0216】

また、第1の基板4501上に設けられた画素部4502、信号線駆動回路4503a、信号線駆動回路4503b、走査線駆動回路4504a、走査線駆動回路4504bは、薄膜トランジスタを複数有しており、図13(B)では、画素部4502に含まれる薄膜トランジスタ4510と、信号線駆動回路4503aに含まれる薄膜トランジスタ4509を例示している。

【0217】

薄膜トランジスタ4509、薄膜トランジスタ4510は、先の実施の形態において示した薄膜トランジスタを適用することができる。

30

【0218】

また、発光素子4511が有する画素電極である第1の電極4517は、薄膜トランジスタ4510のソース電極またはドレイン電極と電気的に接続されている。なお、発光素子4511の構成は、第1の電極4517、発光層4513、第2の電極4514の積層構造であるが、本実施の形態に示した構成に限定されない。発光素子4511から取り出す光の方向などに合わせて、上記構成は適宜変更することができる。

【0219】

第1の電極4517、第2の電極4514において、陰極として機能する電極は、仕事関数が小さく、光を反射する導電膜を用いることができる。例えば、Ca、Al、MgAg、AlLi等の材料を用いて陰極として機能する電極を形成することが望ましい。陽極として機能する電極は光を透過する導電性材料を用いて形成する。例えば、酸化タンゲステンを含むインジウム酸化物、酸化タンゲステンを含むインジウム亜鉛酸化物、酸化チタンを含むインジウム酸化物、酸化チタンを含むインジウム錫酸化物、インジウム錫酸化物、インジウム亜鉛酸化物、酸化ケイ素を添加したインジウム錫酸化物などの透光性を有する導電性材料を用いれば良い。

40

【0220】

隔壁4520は、有機樹脂膜、無機絶縁膜、有機ポリシロキサンなどを用いて形成する。特に、感光性を有する材料を用いて第1の電極4517上に開口部を形成し、その開口部の側壁が、連続した曲率を持つ傾斜面となるようにすることが好ましい。

【0221】

50

発光層 4513 は、単層で構成されていても、複数の層が積層されるように構成されていても良い。

【0222】

発光素子 4511 に酸素、水素、水、二酸化炭素等が侵入しないように、第 2 の電極 4514 及び隔壁 4520 上に保護膜を形成してもよい。保護膜としては、窒化珪素膜、窒化酸化珪素膜、DLC 膜等を形成することができる。

【0223】

また、信号線駆動回路 4503a、信号線駆動回路 4503b、走査線駆動回路 4504a、走査線駆動回路 4504b、画素部 4502 などに与えられる各種信号は、FPC4518a、FPC4518b から供給されている。

10

【0224】

本実施の形態では、接続端子電極 4515 が、発光素子 4511 の第 1 の電極 4517 と同じ導電膜から形成され、端子電極 4516 は、薄膜トランジスタ 4509 や薄膜トランジスタ 4510 のソース電極またはドレイン電極と同じ導電膜から形成される例について示している。

【0225】

接続端子電極 4515 は、FPC4518a が有する端子と、異方性導電膜 4519 を介して電氣的に接続されている。

【0226】

発光素子 4511 からの光の取り出し方向に位置する基板は、透光性を有さなければならない。透光性を有する基板としては、ガラス板、プラスチック板、ポリエステルフィルム、アクリルフィルムなどがある。

20

【0227】

充填材 4507 としては、窒素やアルゴンなどの不活性な気体の他に、紫外線硬化樹脂や熱硬化樹脂などを用いることができる。例えば、PVC (ポリビニルクロライド)、アクリル、ポリイミド、エポキシ樹脂、シリコーン樹脂、PVB (ポリビニルブチラル)、EVA (エチレンビニルアセテート) などを用いることができる。本実施の形態では、充填材として窒素を用いる例について示している。

【0228】

必要であれば、発光素子の射出面に偏光板、円偏光板 (楕円偏光板を含む)、位相差板 (/ 4 板、 / 2 板)、カラーフィルタなどの光学フィルムを設けてもよい。また、表面には反射防止処理を施してもよい。例えば、表面の凹凸により反射光を拡散し、映り込みを低減できるアンチグレア処理を施すことができる。

30

【0229】

信号線駆動回路 4503a、信号線駆動回路 4503b、走査線駆動回路 4504a、走査線駆動回路 4504b は、別途用意された基板上の単結晶半導体または多結晶半導体によって形成されていてもよい。また、信号線駆動回路のみ、若しくはその一部、または走査線駆動回路のみ、若しくはその一部のみを別途形成して実装しても良く、本実施の形態は図 13 の構成に限定されない。

【0230】

以上の工程により、高精細な発光表示装置 (表示パネル) を作製することができる。本実施の形態は、他の実施の形態に記載した構成と適宜組み合わせることで実施することが可能である。

40

【0231】

(実施の形態 10)

本実施の形態においては、上記実施の形態で説明した表示装置を具備する電子機器の例について説明する。

【0232】

図 14 (A) は携帯型遊技機であり、筐体 9630、表示部 9631、スピーカ 9633、操作キー 9635、接続端子 9636、記録媒体読込部 9672 等を有することができ

50

る。図14(A)に示す携帯型遊技機は、記録媒体に記録されているプログラム又はデータを読み出して表示部に表示する機能、他の携帯型遊技機と無線通信を行って情報を共有する機能等を有することができる。なお、図14(A)に示す携帯型遊技機が有する機能はこれに限定されず、様々な機能を有することができる。

【0233】

図14(B)はデジタルカメラであり、筐体9630、表示部9631、スピーカ9633、操作キー9635、接続端子9636、シャッターボタン9676、受像部9677等を有することができる。図14(B)に示すテレビ受像機能付きデジタルカメラは、静止画を撮影する機能、動画を撮影する機能、撮影した画像を自動または手動で補正する機能、アンテナから様々な情報を取得する機能、撮影した画像、又はアンテナから取得した情報を保存する機能、撮影した画像、又はアンテナから取得した情報を表示部に表示する機能等を有することができる。なお、図14(B)に示すテレビ受像機能付きデジタルカメラが有する機能はこれに限定されず、様々な機能を有することができる。

10

【0234】

図14(C)はテレビ受像機であり、筐体9630、表示部9631、スピーカ9633、操作キー9635、接続端子9636等を有することができる。図14(C)に示すテレビ受像機は、テレビ用電波を処理して画像信号に変換する機能、画像信号を処理して表示に適した信号に変換する機能、画像信号のフレーム周波数を変換する機能等を有することができる。なお、図14(C)に示すテレビ受像機が有する機能はこれに限定されず、様々な機能を有することができる。

20

【0235】

図15(A)はコンピュータであり、筐体9630、表示部9631、スピーカ9633、操作キー9635、接続端子9636、ポインティングデバイス9681、外部接続ポート9680等を有することができる。図15(A)に示すコンピュータは、様々な情報(静止画、動画、テキスト画像など)を表示部に表示する機能、様々なソフトウェア(プログラム)によって処理を制御する機能、無線通信又は有線通信などの通信機能、通信機能を用いて様々なコンピュータネットワークに接続する機能、通信機能を用いて様々なデータの送信又は受信を行う機能等を有することができる。なお、図15(A)に示すコンピュータが有する機能はこれに限定されず、様々な機能を有することができる。

【0236】

次に、図15(B)は携帯電話であり、筐体9630、表示部9631、スピーカ9633、操作キー9635、マイクロフォン9638等を有することができる。図15(B)に示した携帯電話は、様々な情報(静止画、動画、テキスト画像など)を表示する機能、カレンダー、日付又は時刻などを表示部に表示する機能、表示部に表示した情報を操作又は編集する機能、様々なソフトウェア(プログラム)によって処理を制御する機能等を有することができる。なお、図15(B)に示した携帯電話が有する機能はこれに限定されず、様々な機能を有することができる。

30

【0237】

次に、図15(C)は電子ペーパー(E-bookともいう)であり、筐体9630、表示部9631、操作キー9635等を有することができる。図15(C)に示した電子ペーパーは、様々な情報(静止画、動画、テキスト画像など)を表示する機能、カレンダー、日付又は時刻などを表示部に表示する機能、表示部に表示した情報を操作又は編集する機能、様々なソフトウェア(プログラム)によって処理を制御する機能等を有することができる。なお、図15(C)に示した電子ペーパーが有する機能はこれに限定されず、様々な機能を有することができる。

40

【0238】

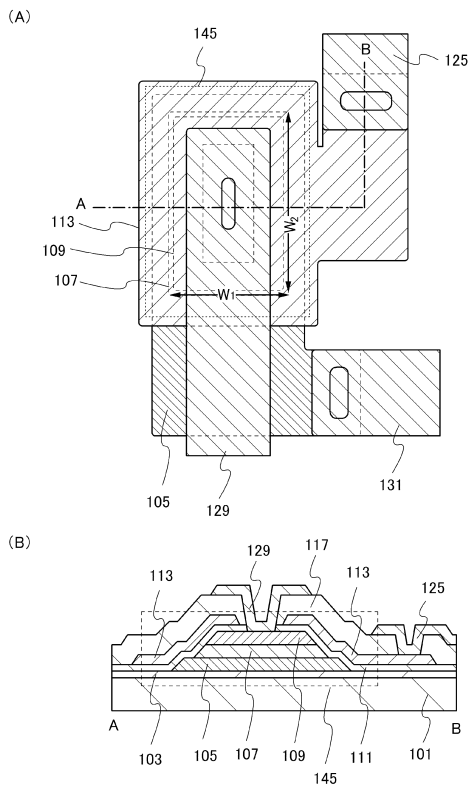
本実施の形態において述べた電子機器は、表示部を構成する複数の画素において、オフ電流を低減することができる。そのため、低消費電力化を図ることができる表示装置を具備する電子機器とすることができる。また開口率の向上を図ることによって、高精細な表示部を有する表示装置とすることができる。

50

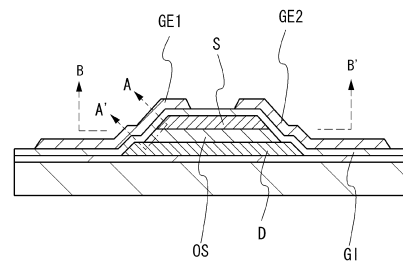
【 0 2 3 9 】

本実施の形態は、他の実施の形態に記載した構成と適宜組み合わせることで実施することが可能である。

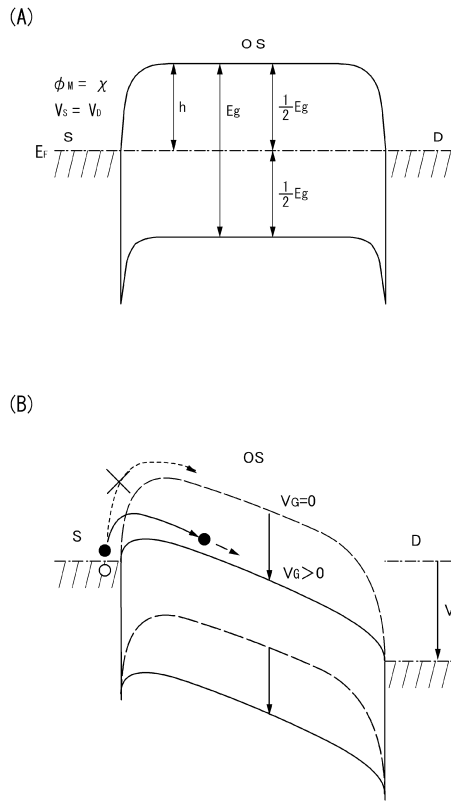
【 図 1 】



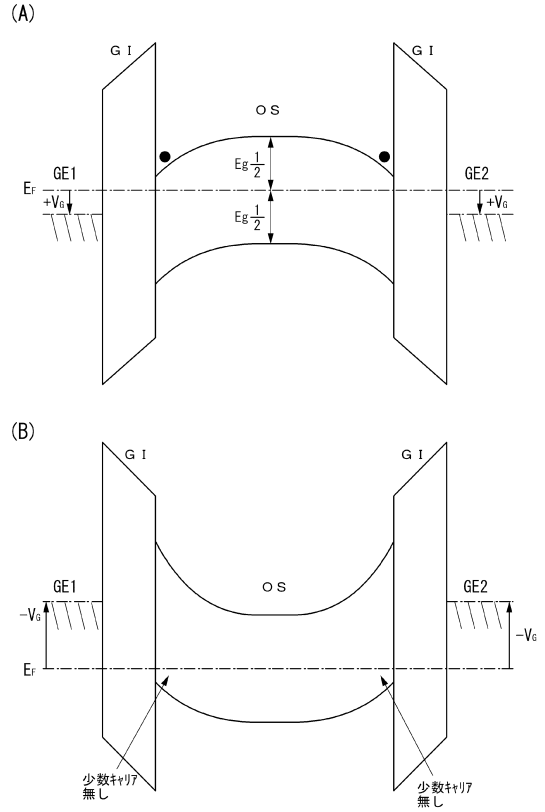
【 図 2 】



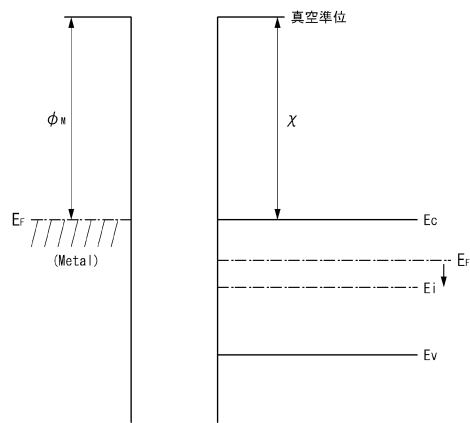
【図3】



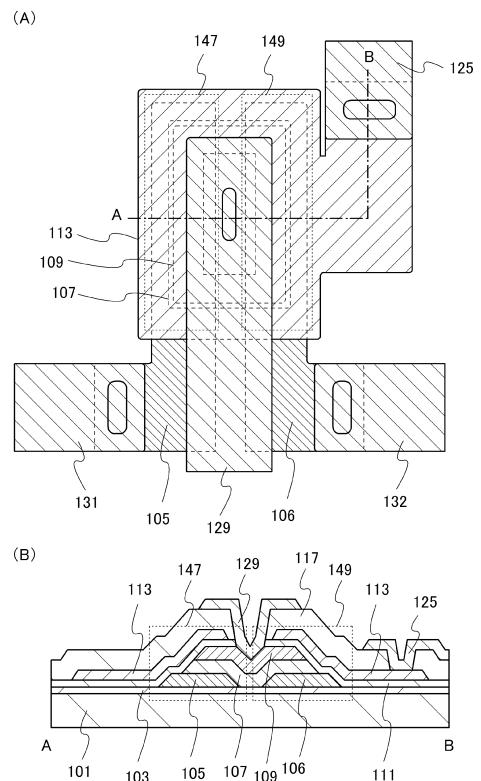
【図4】



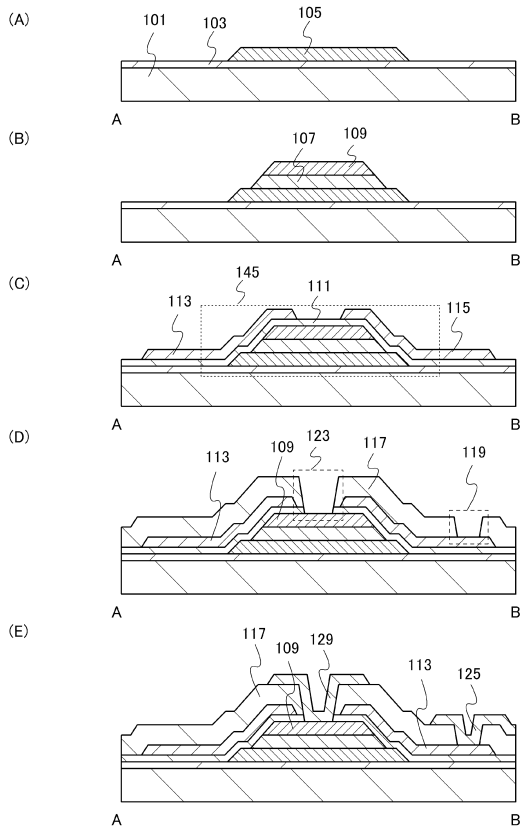
【図5】



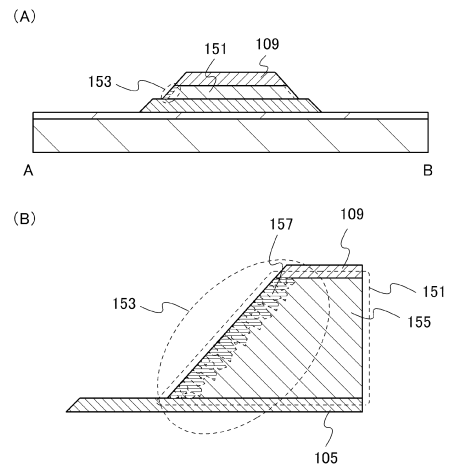
【図6】



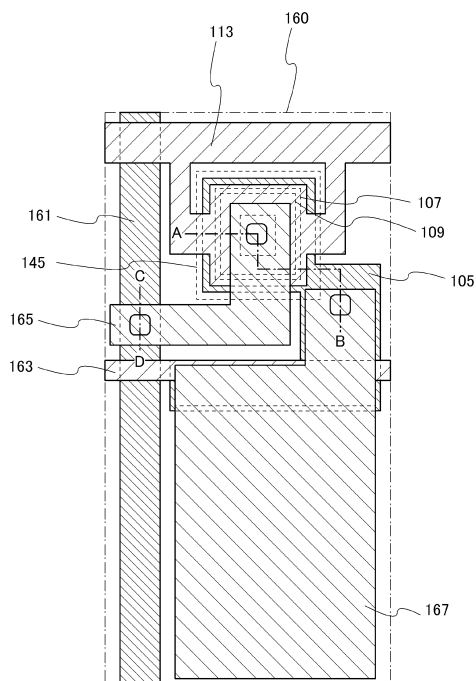
【図7】



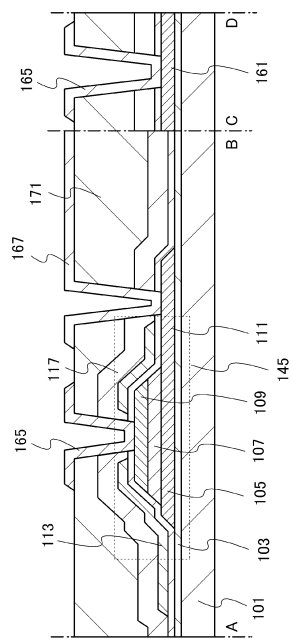
【図8】



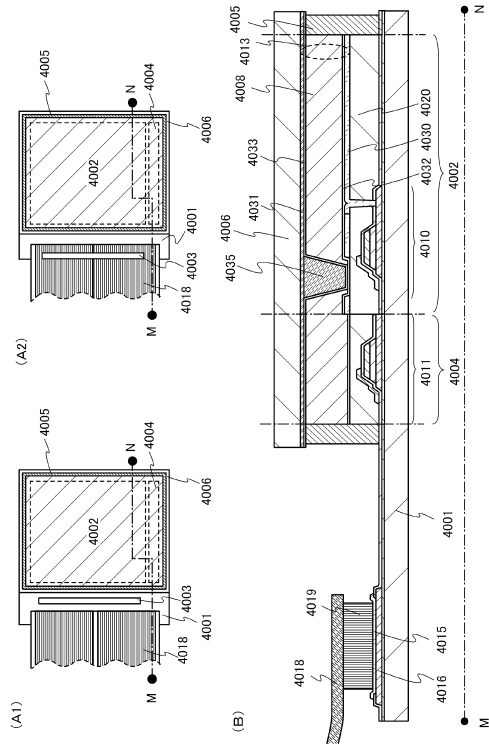
【図9】



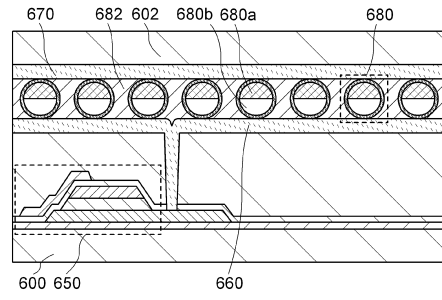
【図10】



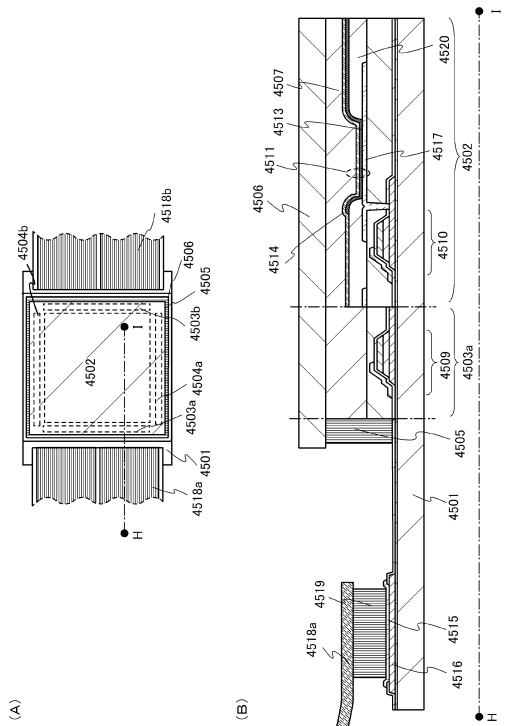
【図 1 1】



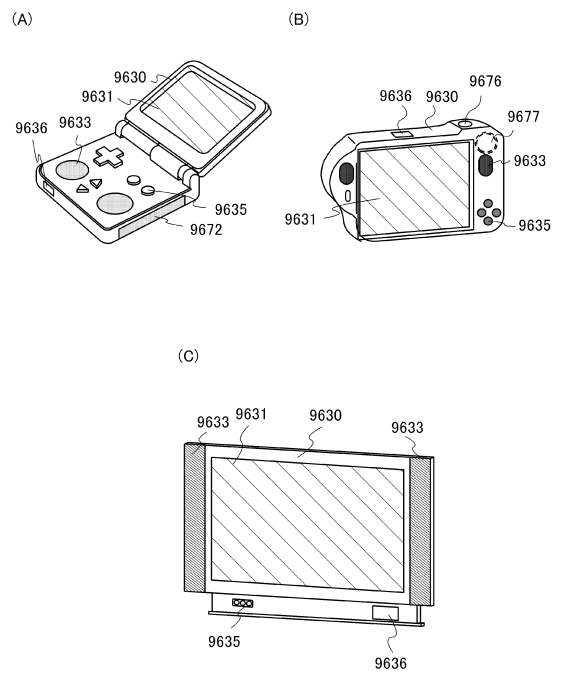
【図 1 2】



【図 1 3】

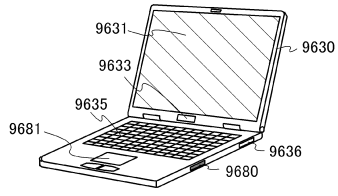


【図 1 4】

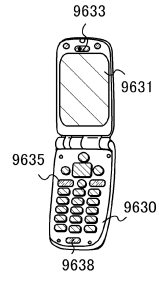


【 15 】

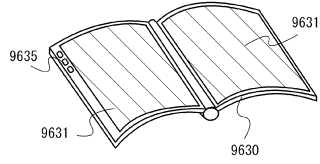
(A)



(B)



(C)



フロントページの続き

(51) Int.Cl. F I

G 0 9 F 9/40 (2006.01)

(56) 参考文献 特開 2 0 0 5 - 2 6 6 2 2 6 (J P , A)
国際公開第 2 0 0 2 / 0 5 6 2 8 4 (W O , A 1)
特開 2 0 0 2 - 1 6 9 1 9 0 (J P , A)
特開 2 0 0 6 - 2 8 6 7 7 3 (J P , A)
特開 2 0 0 6 - 2 8 6 7 7 2 (J P , A)
米国特許出願公開第 2 0 0 9 / 0 0 0 0 8 3 0 (U S , A 1)

(58) 調査した分野(Int.Cl., DB名)

G 0 9 F	9 / 0 0	-	9 / 4 6
G 0 9 G	3 / 0 0	-	3 / 3 8
G 0 2 F	1 / 1 3 3 3		
G 0 2 F	1 / 1 3 6 8		
H 0 1 L	2 1 / 3 3 6		
H 0 1 L	2 9 / 7 8 6		