



제1 전원 단자(Vdd)에 접속된 제1 단자와 제어 단자와 그들 사이의 전압에 대응한 크기로 구동 전류를 출력하는 제2 단자를 구비한 구동 제어 소자(Dr)와, 한쪽의 전극이 제어 단자에 접속되어, 제1 단자와 제어 단자 사이의 전압을 일정하게 유지하는 것이 가능한 캐패시터(C)와, 제2 단자와 제2 전원 단자(Vss) 사이에 접속된 유기 EL 소자(OLED)와, 제2 단자와 제어 단자 사이에서 직렬로 접속된 복수의 스위치(Sw1a 내지 Sw1c)를 포함한 액티브 매트릭스형 유기 EL 디스플레이가 제공된다.

## 대표도

도 2

## 특허청구의 범위

### 청구항 1.

제1 전원 단자에 접속된 제1 단자와 제어 단자와 그들 사이의 전압에 대응한 크기로 구동 전류를 출력하는 제2 단자를 구비한 구동 제어 소자와,

한쪽의 전극이 상기 제어 단자에 접속되어, 상기 제1 단자와 상기 제어 단자 사이의 전압을 일정하게 유지하는 것이 가능한 캐패시터와,

상기 제2 단자와 제2 전원 단자 사이에 접속된 유기 EL 소자와,

상기 제2 단자와 상기 제어 단자 사이에서 직렬로 접속된 복수의 제1 스위치를 구비하고,

직렬로 접속된 상기 복수의 제1 스위치 중, 상기 제어 단자측의 말단에 위치한 제1 스위치가 다른 제1 스위치와 비교하여, 상기 주사 신호의 크기의 변화에 대한 도통 상태에서 비도통 상태로의 전환이 더 빠르게 발생하도록 구성된

액티브 매트릭스형 유기 EL 디스플레이.

### 청구항 2.

제1항에 있어서,

상기 복수의 제1 스위치의 제어 단자는 동일한 주사 신호 입력 단자에 접속된 액티브 매트릭스형 유기 EL 디스플레이.

### 청구항 3.

제2항에 있어서,

상기 복수의 제1 스위치는 각각 도전형이 동일한 전계 효과 트랜지스터로서, 직렬로 접속된 상기 복수의 제1 스위치 중, 상기 제어 단자측의 말단에 위치한 제1 스위치는 다른 제1 스위치와 비교하여 임계값이 더 깊은 액티브 매트릭스형 유기 EL 디스플레이.

### 청구항 4.

제2항에 있어서,

상기 복수의 제1 스위치는 각각 도전형이 동일한 전계 효과 트랜지스터로서, 직렬로 접속된 상기 복수의 제1 스위치 중, 상기 제어 단자측의 말단에 위치한 제1 스위치는 다른 제1 스위치와 비교하여 채널 길이가 더 긴 액티브 매트릭스형 유기 EL 디스플레이.

### 청구항 5.

제1 전원 단자에 접속된 제1 단자와 제어 단자와 그들 사이의 전압에 대응한 크기로 구동 전류를 출력하는 제2 단자를 구비한 구동 제어 소자와,

한쪽의 전극이 상기 제어 단자에 접속되어, 상기 제1 단자와 상기 제어 단자 사이의 전압을 일정하게 유지하는 것이 가능한 캐패시터와,

상기 제2 단자와 제2 전원 단자 사이에 접속된 유기 EL 소자와,

상기 제2 단자와 상기 제어 단자 사이에서 직렬로 접속된 복수의 제1 스위치와,

입력 신호를 지연하여 출력하는 지연 소자를 구비하고,

상기 복수의 제1 스위치 중, 상기 구동 제어 소자의 상기 제어 단자측의 말단에 위치한 제1 스위치의 제어 단자는 주사 신호 입력 단자에 직접 접속되고, 다른 제1 스위치의 제어 단자는 상기 지연 소자를 통하여 상기 주사 신호 입력 단자에 접속되어 있는 액티브 매트릭스형 유기 EL 디스플레이.

### 청구항 6.

제5항에 있어서,

상기 지연 소자는 저항 소자인 액티브 매트릭스형 유기 EL 디스플레이.

### 청구항 7.

제6항에 있어서,

상기 저항 소자는, 폴리실리콘층인 액티브 매트릭스형 유기 EL 디스플레이.

### 청구항 8.

제5항에 있어서,

상기 지연 소자는 다이오드인 액티브 매트릭스형 유기 EL 디스플레이.

### 청구항 9.

제5항에 있어서,

상기 지연 소자는, 병렬로 접속된 제1 및 제2 다이오드를 구비하고, 상기 제1 다이오드의 순방향과 상기 제2 다이오드의 순방향과는 역방향인 액티브 매트릭스형 유기 EL 디스플레이.

## 청구항 10.

제1항에 있어서,

제1 주사 신호 입력 단자와 제2 주사 신호 입력 단자를 더 구비하고,

상기 복수의 제1 스위치 중, 상기 제어 단자측의 말단에 위치한 제1 스위치는 상기 제1 주사 신호 입력 단자에 접속되고, 다른 제1 스위치는 상기 제2 주사 신호 입력 단자에 접속되고, 상기 제어 단자측의 말단에 위치한 제1 스위치는 다른 제1 스위치와 비교하여 채널 면적이 더 작은

액티브 매트릭스형 유기 EL 디스플레이.

## 청구항 11.

제1 전원 단자에 접속된 제1 단자와 제어 단자와 그들 사이의 전압에 대응한 크기로 구동 전류를 출력하는 제2 단자를 구비한 구동 제어 소자와,

한쪽의 전극이 상기 제어 단자에 접속되어, 상기 제1 단자와 상기 제어 단자 사이의 전압을 일정하게 유지하는 것이 가능한 캐패시터와,

상기 제2 단자와 제2 전원 단자 사이에 접속된 유기 EL 소자와,

상기 제2 단자와 상기 제어 단자 사이에서 직렬로 접속된 복수의 제1 스위치를 구비하고,

상기 복수의 제1 스위치는 각각 도전형이 동일한 전계 효과 트랜지스터로서, 상기 복수의 제1 스위치의 게이트는 동일한 주사 신호 입력 단자에 접속되고, 직렬로 접속된 상기 복수의 제1 스위치 중, 상기 제어 단자측의 말단에 위치한 제1 스위치는 다른 제1 스위치와 비교하여 임계값이 보다 깊은

액티브 매트릭스형 유기 EL 디스플레이.

## 청구항 12.

제11항에 있어서,

직렬로 접속된 상기 복수의 제1 스위치 중, 상기 제어 단자측의 말단에 위치한 제1 스위치와 다른 제1 스위치와의 임계값의 차는 0.1V 내지 0.8V의 범위 내에 있는 액티브 매트릭스형 유기 EL 디스플레이.

## 청구항 13.

제1 전원 단자에 접속된 제1 단자와 제어 단자와 그들 사이의 전압에 대응한 크기로 구동 전류를 출력하는 제2 단자를 구비한 구동 제어 소자와,

한쪽의 전극이 상기 제어 단자에 접속되어, 상기 제1 단자와 상기 제어 단자 사이의 전압을 일정하게 유지하는 것이 가능한 캐패시터와,

상기 제2 단자와 제2 전원 단자 사이에 접속된 유기 EL 소자와,

상기 제2 단자와 상기 제어 단자 사이에서 직렬로 접속된 복수의 제1 스위치를 구비하고,

상기 복수의 제1 스위치는 각각 도전형이 동일한 전계 효과 트랜지스터로서, 상기 복수의 제1 스위치의 게이트는 동일한 주사 신호 입력 단자에 접속되고, 직렬로 접속된 상기 복수의 제1 스위치 중, 상기 제어 단자측의 말단에 위치한 제1 스위치는 다른 제1 스위치와 비교하여 채널 길이가 더 긴

액티브 매트릭스형 유기 EL 디스플레이.

#### 청구항 14.

제13항에 있어서,

직렬로 접속된 상기 복수의 제1 스위치 중, 상기 제어 단자측의 말단에 위치한 제1 스위치의 채널 길이는, 다른 제1 스위치의 채널 길이의 1.3배 내지 3.0배의 범위 내에 있는 액티브 매트릭스형 유기 EL 디스플레이.

#### 청구항 15.

제1 전원 단자에 접속된 제1 단자와 제어 단자와 그들 사이의 전압에 대응한 크기로 구동 전류를 출력하는 제2 단자를 구비한 구동 제어 소자와,

한쪽의 전극이 상기 제어 단자에 접속되어, 상기 제1 단자와 상기 제어 단자 사이의 전압을 일정하게 유지하는 것이 가능한 캐패시터와,

상기 제2 단자와 제2 전원 단자 사이에 접속된 유기 EL 소자와,

상기 제2 단자와 상기 제어 단자 사이에서 직렬로 접속된 복수의 제1 스위치와,

상기 복수의 제1 스위치 중, 상기 제어 단자측의 말단에 위치한 제1 스위치의 제어 단자와 접속된 제1 주사 신호 단자와,

상기 복수의 제1 스위치 중, 다른 제1 스위치의 제어 단자와 접속된 제2 주사 신호 단자를 구비하고,

상기 복수의 제1 스위치는 각각 도전형이 동일한 전계 효과 트랜지스터로서, 직렬로 접속된 상기 복수의 제1 스위치 중, 상기 제어 단자측의 말단에 위치한 제1 스위치는 다른 제1 스위치와 비교하여 채널 면적이 더 작은

액티브 매트릭스형 유기 EL 디스플레이.

#### 청구항 16.

제1 전원 단자에 접속된 제1 단자와 제어 단자와 그들 사이의 전압에 대응한 크기로 구동 전류를 출력하는 제2 단자를 구비하고, 상기 제2 단자가 유기 EL 소자를 통하여 제2 전원 단자에 접속될 구동 제어 소자와,

한쪽의 전극이 상기 제어 단자에 접속되어, 상기 제1 단자와 상기 제어 단자 사이의 전압을 일정하게 유지하는 것이 가능한 캐패시터와,

상기 제2 단자와 상기 제어 단자 사이에서 직렬로 접속된 복수의 스위치를 구비하고,

직렬로 접속된 상기 복수의 제1 스위치 중, 상기 제어 단자측의 말단에 위치한 제1 스위치가 다른 제1 스위치와 비교하여, 상기 주사 신호의 크기의 변화에 대한 도통 상태로부터 비도통 상태로의 전환이 더 빠르게 발생하도록 구성된

액티브 매트릭스형 기관.

## 청구항 17.

삭제

### 명세서

#### 기술분야

본 발명은, 디스플레이 및 어레이 기판에 관한 것으로, 특히 액티브 매트릭스형 유기 EL(Electro-Luminescence) 디스플레이 및 그것에 사용하는 액티브 매트릭스 기판에 관한 것이다.

#### 배경기술

액정 디스플레이로 대표되는 플랫 패널 디스플레이는, 음극선관 디스플레이와 비교하여 박형, 경량, 저소비 전력 등의 유리한 특징에 의하여, 그 수요를 급속하게 증가시키고 있다. 그 중에서도, 각 화소에 메모리성을 부여하여 영상 신호를 유지 가능하게 한 액티브 매트릭스형 디스플레이는, 양호한 표시 품위가 얻어지기 때문에, 휴대 정보 기기를 비롯한 다양한 디스플레이로 이용되고 있다.

최근, 플랫 패널 디스플레이 중에서도, 액정 디스플레이와 비교하여 고속 응답 및 광시야각화가 가능한 자기 발광형의 디스플레이인 유기 EL 디스플레이의 개발이 활발히 행하여지고 있다.

도 1은, 종래의 유기 EL 디스플레이의 화소 회로의 일례를 도시하는 도면이다. 이 화소 회로는, 미국 특허 제6, 373, 454B1호에 개시되어 있고, 이하에 설명한 바와 같이 동작한다.

우선, 스위치 Sw2를 연 상태에서, 스위치 Sw1 및 Sw3을 닫고, 트랜지스터 Dr에 원하는 영상 신호 전류  $I_{in}$ 을 공급한다. 이 때, 트랜지스터 Dr은 스위치 Sw1에 의하여 다이오드 접속되어 있기 때문에, 트랜지스터 Dr의 게이트-소스 사이의 전압은 그 소스-드레인 사이에 흐르는 전류의 크기가 전류  $I_{in}$ 과 동등하게 되도록 설정된다. 그 후, 스위치 Sw1 및 스위치 Sw3을 연다. 전류  $I_{in}$ 에 대응하여 설정된 트랜지스터 Dr의 게이트-소스 사이의 전압은, 캐패시터 C1에 의하여 유지된다. 이상과 같이 하여, 기입 기간을 완료시킨다.

이어서, 스위치 Sw2를 닫아 유기 EL 소자 OLED를 트랜지스터 Dr의 드레인과 접속한다. 트랜지스터 Dr의 게이트-소스 사이의 전압은 상기한 바와 같이 설정되어 있으므로, 유기 EL 소자 OLED에는 전류  $I_{in}$ 과 거의 동일한 크기의 전류가 흐른다. 이에 의하여, 발광 기간이 개시된다. 또한, 발광 기간은, 다음의 기입 기간이 개시될 때까지 계속된다.

상기의 표시 방법에서는, 발광 기간에서, 게이트-소스 사이의 전압은 일정하게 유지되는 것이 이상적이다. 그러나, 스위치 Sw1의 비도통 상태가 불완전하면, 트랜지스터 Dr의 게이트-드레인 사이에서 전하가 이동할 수 있기 때문에, 게이트-소스 사이의 전압이 변동한다. 그 결과, 기입한 영상 신호에 따른 화상 표시가 곤란하게 되는 경우가 있다. 예를 들면, 암표시 화소의 휘도가 상승하여, 극단적인 경우에는 휘점 결점으로서는 시인될 가능성이 있다.

또한, 이러한 문제는, 화소에 도 1의 회로를 사용한 유기 EL 디스플레이에서만 발생하는 것은 아니다. 즉, 상기 문제는, 영상 신호의 기입을 전류 신호에 의하여 행하는 회로 대신에, 영상 신호의 기입을 전압 신호에 의하여 행하는 회로를 화소에 사용한 유기 EL 디스플레이에서도 생길 수 있다.

#### <발명의 개시>

본 발명의 목적은, 액티브 매트릭스형 유기 EL 디스플레이의 표시 품위를 향상시키는 것에 있다.

본 발명의 제1 측면에 의하면, 제1 전원 단자에 접속된 제1 단자와 제어 단자와 그들 사이의 전압에 대응한 크기로 구동 전류를 출력하는 제2 단자를 구비한 구동 제어 소자와, 한쪽의 전극이 상기 제어 단자에 접속되어, 상기 제1 단자와 상기 제

어 단자 사이의 전압을 일정하게 유지하는 것이 가능한 캐패시터와, 상기 제2 단자와 제2 전원 단자 사이에 접속된 유기 EL 소자와, 상기 제2 단자와 상기 제어 단자 사이에서 직렬로 접속된 복수의 제1 스위치를 구비한 액티브 매트릭스형 유기 EL 디스플레이가 제공된다.

본 발명의 제2 측면에 의하면, 제1 전원 단자에 접속된 제1 단자와 제어 단자와 그들 사이의 전압에 대응한 크기로 구동 전류를 출력하는 제2 단자를 구비한 구동 제어 소자와, 한쪽의 전극이 상기 제어 단자에 접속되어, 상기 제1 단자와 상기 제어 단자 사이의 전압을 일정하게 유지하는 것이 가능한 캐패시터와, 상기 제2 단자와 제2 전원 단자 사이에 접속된 유기 EL 소자와, 상기 제2 단자와 상기 제어 단자 사이에서 직렬로 접속된 복수의 제1 스위치를 구비하고, 상기 복수의 제1 스위치는 각각 도전형이 동일한 전계 효과 트랜지스터로서, 상기 복수의 제1 스위치의 게이트는 동일한 주사 신호 입력 단자에 접속되고, 직렬로 접속된 상기 복수의 제1 스위치 중, 상기 제어 단자측의 말단에 위치한 제1 스위치는 다른 제1 스위치와 비교하여 임계값이 더 깊은 액티브 매트릭스형 유기 EL 디스플레이가 제공된다.

본 발명의 제3 측면에 의하면, 제1 전원 단자에 접속된 제1 단자와 제어 단자와 그들 사이의 전압에 대응한 크기로 구동 전류를 출력하는 제2 단자를 구비한 구동 제어 소자와, 한쪽의 전극이 상기 제어 단자에 접속되어, 상기 제1 단자와 상기 제어 단자 사이의 전압을 일정하게 유지하는 것이 가능한 캐패시터와, 상기 제2 단자와 제2 전원 단자 사이에 접속된 유기 EL 소자와, 상기 제2 단자와 상기 제어 단자 사이에서 직렬로 접속된 복수의 제1 스위치를 구비하고, 상기 복수의 제1 스위치는 각각 도전형이 동일한 전계 효과 트랜지스터로서, 상기 복수의 제1 스위치의 게이트는 동일한 주사 신호 입력 단자에 접속되고, 직렬로 접속된 상기 복수의 제1 스위치 중, 상기 제어 단자측의 말단에 위치한 제1 스위치는 다른 제1 스위치와 비교하여 채널 길이가 더 긴 액티브 매트릭스형 유기 EL 디스플레이가 제공된다.

본 발명의 제4 측면에 의하면, 제1 전원 단자에 접속된 제1 단자와 제어 단자와 그들 사이의 전압에 대응한 크기로 구동 전류를 출력하는 제2 단자를 구비한 구동 제어 소자와, 한쪽의 전극이 상기 제어 단자에 접속되어, 상기 제1 단자와 상기 제어 단자 사이의 전압을 일정하게 유지하는 것이 가능한 캐패시터와, 상기 제2 단자와 제2 전원 단자 사이에 접속된 유기 EL 소자와, 상기 제2 단자와 상기 제어 단자 사이에서 직렬로 접속된 복수의 제1 스위치와, 상기 복수의 제1 스위치 중, 상기 제어 단자측의 말단에 위치한 제1 스위치의 제어 단자와 접속된 제1 주사 신호 단자와, 상기 복수의 제1 스위치 중, 다른 제1 스위치의 제어 단자와 접속된 제2 주사 신호 단자를 구비하고, 상기 복수의 제1 스위치는 각각 도전형이 동일한 전계 효과 트랜지스터로서, 직렬로 접속된 상기 복수의 제1 스위치 중, 상기 제어 단자측의 말단에 위치한 제1 스위치는 다른 제1 스위치와 비교하여 채널 면적이 더 작은 액티브 매트릭스형 유기 EL 디스플레이가 제공된다.

본 발명의 제5 측면에 의하면, 제1 전원 단자에 접속된 제1 단자와 제어 단자와 그들 사이의 전압에 대응한 크기로 구동 전류를 출력하는 제2 단자를 구비하고, 상기 제2 단자가 유기 EL 소자를 통하여 제2 전원 단자에 접속될 구동 제어 소자와, 한쪽의 전극이 상기 제어 단자에 접속되어, 상기 제1 단자와 상기 제어 단자 사이의 전압을 일정하게 유지하는 것이 가능한 캐패시터와, 상기 제2 단자와 상기 제어 단자 사이에서 직렬로 접속된 복수의 스위치를 구비한 액티브 매트릭스형 기관이 제공된다.

### 도면의 간단한 설명

도 1은 종래의 유기 EL 디스플레이의 화소 회로의 일례를 도시하는 도면.

도 2는 본 발명의 제1 양태에 따른 액티브 매트릭스형 유기 EL 디스플레이를 개략적으로 도시하는 평면도.

도 3은 도 2의 유기 EL 디스플레이에서 화소에 채용 가능한 실태 배치를 개략적으로 도시하는 평면도.

도 4는 도 3에 도시하는 구조의 일 변형예를 개략적으로 도시하는 평면도.

도 5는 일 참고예에 따른 유기 EL 디스플레이의 화소의 실태 배치를 개략적으로 도시하는 평면도.

도 6은 스위치군에 포함되는 복수의 스위치 중, 구동 제어 소자의 제어 단자측의 말단에 위치한 것 이외의 스위치에 채용 가능한 구조의 일례를 개략적으로 도시하는 단면도.

도 7은 스위치군에 포함되는 복수의 스위치 중, 구동 제어 소자의 제어 단자측의 말단에 위치한 스위치에 채용 가능한 구조의 일례를 개략적으로 도시하는 단면도.

도 8은 본 발명의 제2 양태에 따른 유기 EL 디스플레이를 개략적으로 도시하는 평면도.

도 9는 도 8의 유기 EL 디스플레이에서 채용 가능한 화소 회로의 일례를 도시하는 등가 회로도.

도 10은 도 8의 유기 EL 디스플레이의 구동 방법의 일례를 도시하는 타이밍차트.

도 11은 도 9의 지연 소자에 입력되는 신호 및 이 지연 소자가 출력하는 신호의 파형의 일례를 도시하는 도면.

도 12는 도 8의 유기 EL 디스플레이에서 채용 가능한 화소 회로의 다른 예를 도시하는 등가 회로도.

도 13은 도 12의 지연 소자에 입력되는 신호 및 이 지연 소자가 출력하는 신호의 파형의 일례를 도시하는 도면.

도 14는 도 8의 유기 EL 디스플레이에서 채용 가능한 화소 회로의 또 다른 예를 도시하는 등가 회로도.

도 15는 도 14의 지연 소자에 입력되는 신호 및 이 지연 소자가 출력하는 신호의 파형의 일례를 도시하는 도면.

도 16은 본 발명의 제3 양태에 따른 액티브 매트릭스형 유기 EL 디스플레이에서 채용 가능한 화소 회로의 일례를 도시하는 등가 회로도.

도 17은 본 발명의 제4 양태에 따른 액티브 매트릭스형 유기 EL 디스플레이에서 채용 가능한 화소 회로의 일례를 도시하는 등가 회로도.

도 18은 화소에 도 17의 화소 회로를 채용한 유기 EL 디스플레이의 구동 방법의 일례를 도시하는 타이밍차트.

도 19는 본 발명의 제4 양태에 따른 유기 EL 디스플레이에서 채용 가능한 화소 회로의 다른 예를 도시하는 등가 회로도.

도 20은 화소에 도 19의 화소 회로를 채용한 유기 EL 디스플레이의 구동 방법의 일례를 도시하는 타이밍차트.

도 21은 본 발명의 제4 양태에 따른 유기 EL 디스플레이에서 채용 가능한 화소 회로의 또 다른 예를 도시하는 등가 회로도.

도 22는 화소에 도 21의 화소 회로를 채용한 유기 EL 디스플레이의 구동 방법의 일례를 도시하는 타이밍차트.

도 23은 본 발명의 제5 양태에 따른 유기 EL 디스플레이에서 채용 가능한 화소 회로의 일례를 도시하는 등가 회로도.

도 24는 화소에 도 23의 화소 회로를 채용한 유기 EL 디스플레이의 구동 방법의 일례를 도시하는 타이밍차트.

도 25는 제1 내지 제5 양태의 유기 EL 패널에 채용 가능한 구조의 일례를 개략적으로 도시하는 단면도.

#### <발명을 실시하기 위한 최량의 형태>

이하, 본 발명의 몇개의 양태에 대하여, 도면을 참조하면서 상세히 설명한다. 또한, 각 도면에서, 동일하거나 또는 유사한 기능을 발휘하는 구성 요소에는 동일한 참조 부호를 붙이고, 중복되는 설명은 생략한다.

도 2는 본 발명의 제1 양태에 따른 액티브 매트릭스형 유기 EL 디스플레이를 개략적으로 도시하는 평면도이다.

도 2에 도시하는 액티브 매트릭스형 유기 EL 디스플레이(1)는, 유기 EL 패널 DP와, 컨트롤러 CNT를 포함하고 있다.

유기 EL 패널 DP는, 글래스 기판 등의 절연 기판(2)을 포함하고 있고, 기판(2)의 일 주면상에서는 화소 PX가 매트릭스 형상으로 배열되어 있다. 이들 화소 PX는, 기판(2)의 상기 주면에 표시 영역을 규정하고 있다. 이 표시 영역의 외측의 영역, 즉 주변 영역에는, 구동 회로로서, 주사 신호선 드라이버 YDR과 영상 신호선 드라이버 XDR이 배치되어 있다.



각각의 화소 PX는, 유기 EL 소자 OLED, 구동 제어 소자 Dr, 캐패시터 C1, 복수의 스위치를 직렬로 접속하여 이루어지는 스위치군 SwG, 스위치 Sw2, 및 스위치 Sw3을 구비하고 있다. 또한, 여기서는, 일례로서, 스위치군 SwG를 3개의 스위치 Sw1a 내지 Sw1c로 구성하고 있다. 또한, 여기서는, 일례로서, 구동 제어 소자 Dr, 스위치 Sw1a 내지 Sw1c(스위치군 SwG), 스위치 Sw2, 및 스위치 Sw3에, 전계 효과 트랜지스터 중 하나인 p 채널 TFT(박막 트랜지스터)를 사용하고 있다.

구동 제어 소자 Dr, 스위치 Sw2, 및 유기 EL 소자 OLED는, 유기 EL 소자 OLED가 발광하는 데 필요한 전력을 화소 PX에 대하여 공급하는 전원 단자로서의 역할을 다하는 전원선 Vdd와 전원선 Vss 사이에서 이 순서대로 직렬로 접속되어 있다. 전원선 Vdd 및 전원선 Vss의 전위는, 예를 들면, +10V 및 0V로 각각 설정한다.

캐패시터 C1은, 그 적어도 한쪽의 단자가 구동 제어 소자 Dr의 제어 단자(게이트)에 접속되어 있고, 입력 신호에 대응한, 구동 제어 소자 Dr의 게이트와 구동 제어 소자 Dr의 전원선 Vdd와 접속된 단자(소스)와의 전위차를 유지한다. 캐패시터 C1은, 여기서는, 전원선 Vdd와 구동 제어 소자 Dr의 제어 단자인 게이트 사이에 접속되어 있다.

스위치 Sw1a 내지 Sw1c는, 구동 제어 소자 Dr의 제어 단자와 구동 제어 소자 Dr의 스위치 Sw2에 접속된 단자(드레인) 사이에서 직렬로 접속되어 있다. 스위치 Sw1a 내지 Sw1c의 각 제어 단자(게이트)는, 화소행마다 동일한 제어선을 통하여 주사 신호선 드라이버 YDR에 접속되어 있다. 또한, 여기서는, 스위치 Sw1a 내지 Sw1c의 각 제어 단자를, 스위치 Sw3의 제어 단자가 접속된 주사 신호선 Scan1에 접속하고 있지만, 스위치 Sw1a 내지 Sw1c의 각 제어 단자에 주사 신호를 공급하는 주사 신호선은 주사 신호선 Scan1과는 별도로 설치하여도 된다.

스위치 Sw2의 제어 단자인 게이트는 주사 신호선 Scan2에 접속되어 있다.

스위치 Sw3은, 영상 신호선 드라이버 XDR에 접속된 영상 신호선 Data와 구동 제어 소자 Dr의 스위치 Sw2에 접속된 단자 사이에 접속되어 있다. 또한, 스위치 Sw3의 제어 단자인 게이트는, 주사 신호선 Scan1을 통하여 주사 신호선 드라이버 YDR에 접속되어 있다.

컨트롤러 CNT는, 유기 EL 패널 DP의 외부에 배치되는 프린트 배선 기판(printed circuit board) 상에 형성되고, 주사 신호선 드라이버 YDR 및 영상 신호선 드라이버 XDR의 동작을 제어한다. 컨트롤러 CNT는, 외부로부터 공급되는 디지털 영상 신호 및 동기 신호를 수신하여, 수직 주사 타이밍을 제어하는 수직 주사 제어 신호 및 수평 주사 타이밍을 제어하는 수평 주사 제어 신호를 동기 신호에 기초하여 발생시킨다. 컨트롤러 CNT는, 이들 수직 주사 제어 신호 및 수평 주사 제어 신호를 각각 주사 신호선 드라이버 YDR 및 영상 신호선 구동 드라이버 XDR에 공급함과 함께, 수평 및 수직 주사 타이밍에 동기하여 디지털 영상 신호를 영상 신호선 드라이버 XDR에 공급한다.

영상 신호선 드라이버 XDR은, 각 수평 주사 기간에서, 수평 주사 제어 신호의 제어 하에서, 디지털 영상 신호를 아날로그 형식으로 변환하고, 이들 변환한 영상 신호를 복수의 영상 신호선 Data에 대하여 병렬적으로 공급한다. 이 예에서는, 영상 신호선 드라이버 XDR은, 영상 신호를 전류 신호로서 영상 신호선 Data에 공급한다.

주사 신호선 드라이버 YDR은, 수직 주사 제어 신호의 제어 하에서, 복수개의 주사 신호선 Scan1에 대하여, 스위치 Sw1a 내지 Sw1c 및 Sw3의 스위칭을 제어하는 주사 신호를 순차적으로 공급한다. 또한, 주사 신호선 드라이버 YDR은, 수직 주사 제어 신호의 제어 하에서, 복수개의 주사 신호선 Scan2에 대하여, 스위치 Sw2의 스위칭을 제어하는 주사 신호를 순차적으로 공급한다.

또한, 이 디스플레이(1)에서는, 기판(2)과, 주사 신호선 Scan1과, 영상 신호선 Data와, 스위치 Sw1a 내지 Sw1c, Sw2 및 Sw3과, 구동 제어 소자 Dr와, 캐패시터 C1이 액티브 매트릭스 기판을 구성하고 있다. 도 2에 도시한 바와 같이 이 액티브 매트릭스 기판은, 주사 신호선 드라이버 YDR이나 영상 신호선 드라이버 XDR을 더 포함할 수 있다. 또한, 이 액티브 매트릭스 기판은, 유기 EL 소자 OLED의 한쪽의 전극 등을 더 포함할 수 있다.

이어서, 이 유기 EL 디스플레이(1)의 구동 방법에 대하여 설명한다.

기입 기간에서는, 우선 주사 신호선 드라이버 YDR로부터, 선택할 화소 PX에 접속된 주사 신호선 Scan2에 대하여 스위치 Sw2를 비선택 상태로 하는 주사 신호(여기서는 High 레벨의 주사 신호)를 공급함과 함께, 그 화소 PX에 접속된 주사 신호선 Scan1에 대하여 스위치 Sw1a 내지 Sw1c 및 Sw3을 선택 상태로 하는 주사 신호(여기서는 Low 레벨의 주사 신호)를 공급한다. 이에 의하여, 스위치 Sw2를 비도통 상태로 함과 함께, 스위치 Sw1a 내지 Sw1c 및 Sw3을 도통 상태로 한다.

이어서, 이 상태에서, 영상 신호선 드라이버 XDR에 의하여, 전원선 Vdd로부터, 구동 제어 소자 Dr, 스위치 Sw3, 및 영상 신호선 Data를 경유하여 영상 신호선 드라이버 XDR에 이르는 도전 패스로, 영상 신호 전류  $I_{in}$ 과 동일한 크기의 정전류를 흘린다. 이 때, 스위치 Sw1a 내지 Sw1c는 도통 상태에 있기 때문에, 구동 제어 소자 Dr의 제어 단자와 전원선 Vdd와의 전위차(게이트-소스 사이의 전압)는 전류  $I_{in}$ 에 대응한 값으로 설정된다. 그 후, 주사 신호선 Scan1에 스위치 Sw1a 내지 Sw1c 및 Sw3을 비선택 상태로 하는 주사 신호(여기서는 High 레벨의 주사 신호)를 공급하여, 스위치 Sw1a 내지 Sw1c 및 Sw3을 비도통 상태로 한다. 전류  $I_{in}$ 에 대응하여 설정된 구동 제어 소자 Dr의 게이트-소스 사이의 전압은, 커패시터 C1에 의하여 유지된다. 이상과 같이 하여, 기입 기간을 완료한다.

계속해서, 주사 신호선 Scan2에 스위치 Sw2를 선택 상태로 하는 주사 신호(여기서는 Low 레벨의 주사 신호)를 공급하여, 스위치 Sw2를 도통 상태로 한다. 구동 제어 소자 Dr의 게이트-소스 사이의 전압은 상기한 바와 같이 설정되어 있으므로, 유기 EL 소자 OLED에는 전류  $I_{in}$ 과 거의 동일한 크기의 전류가 흐른다. 이에 의하여, 발광 기간이 개시된다. 또한, 발광 기간은, 다음의 기입 기간이 개시될 때까지 계속된다.

본 양태에서는, 구동 제어 소자 Dr의 스위치 Sw2에 접속된 단자 및 제어 단자, 즉 드레인 및 게이트를 직렬로 접속된 복수의 스위치 Sw1a 내지 Sw1c를 통하여 접속하고 있다. 그 때문에, 발광 기간에서, 구동 제어 소자 Dr의 드레인과 게이트 사이에 가해지는 전압을, 스위치 Sw1a 내지 Sw1c 각각으로 분배할 수 있다. 그 결과, 발광 기간에서, 구동 제어 소자 Dr의 드레인과 게이트 사이에서의 전하의 이동이 발생하기 어려워져, 게이트-소스 사이의 전압의 변동이 억제된다.

또한, 스위치 Sw1a 내지 Sw1c 중 어느 하나가 소스-드레인 사이에서 쇼트를 발생시킨 경우에도, 남은 TFT가 정상이면, 스위치 Sw1 전체적인 비도통 상태는 확보할 수 있다. 그 때문에, 화소 결점 발생에 대한 용장성을 부여시킬 수 있다. 따라서, 양호한 표시 동작을 행하는 것이 가능해지는데, 특히 암표시 화소의 휘도 상승 및 화소 결점의 발생을 억제하는 것이 가능하게 된다.

그런데, 상기의 디스플레이(1)에서는, 예를 들면, 스위치군 SwG를 구성하고 있는 복수의 스위치 Sw1a 내지 Sw1c의 도통 상태에서부터 비도통 상태로의 전환이 동시에 진행된 경우에, 명표시 화소의 휘도가 불충분하게 되는 등의 표시 상의 문제점을 발생시키는 경우가 있다. 이 문제는, 스위치군 SwG를 구성하고 있는 복수의 스위치 Sw1a 내지 Sw1c 중, 구동 제어 소자 Dr의 제어 단자측의 말단에 위치한 스위치 Sw1a를 다른 스위치 Sw1b 및 Sw1c보다도, 주사 신호의 크기의 변화에 대한 도통 상태에서부터 비도통 상태로의 전환을 더 빠르게 발생시키는(완료시키는) 것에 의하여 회피 가능하다. 이것에 대하여, 스위치 Sw1a 내지 Sw1c의 스위칭의 타이밍 제어에 이들의 임계값을 이용하는 경우를 예로 설명한다.

도 3은, 도 2의 유기 EL 디스플레이(1)에서 화소 PX에 채용 가능한 실태 배치를 개략적으로 도시하는 평면도이다. 도 4는, 도 3에 도시하는 구조의 일 변형예를 개략적으로 도시하는 평면도이다. 도 5는, 일 참고예에 따른 유기 EL 디스플레이의 화소의 실태 배치를 개략적으로 도시하는 평면도이다.

도 3에 도시하는 구조에서는, 스위치 Sw1a 내지 Sw1c로서 이용하는 트랜지스터의 채널 길이 La 내지 Lc가 부등식:  $La > Lb, La > Lc$ 로 나타내는 관계를 만족하고 있다(예를 들면,  $La = 4.5\mu m, Lb = Lc = 3\mu m$ ). 또한, 도 4에 도시하는 구조는 채널 길이 La 내지 Lc가 서로 동일한 것 이외에는 도 3에 도시하는 구조와 마찬가지로(예를 들면,  $La = Lb = Lc = 3\mu m$ ), 도 5에 도시하는 구조는 3개의 스위치 Sw1a 내지 Sw1c 대신에 하나의 스위치 Sw1만을 설치한 것 이외에는 도 3에 도시하는 구조와 마찬가지로(예를 들면, 채널 길이  $L = 3\mu m$ ).

도 5에 도시하는 구조에서는, 구동 제어 소자 Dr의 드레인 및 게이트는 하나의 스위치 Sw1만을 통하여 접속되어 있다. 그 때문에, 발광 기간에서, 구동 제어 소자 Dr의 드레인-게이트 사이의 전압 모두가 스위치 Sw1의 소스-드레인 사이에 가해지게 된다. 따라서, 도 5에 도시하는 구조를 채용하면, 발광 기간에서, 구동 제어 소자 Dr의 드레인과 게이트 사이에서의 전하의 이동이 발생하기 쉬워, 예를 들면 암표시 화소의 휘도가 상승한다고 하는 문제를 발생한다. 또한, 스위치 Sw1에서 소스-드레인 사이의 쇼트가 발생한 경우에는, 화소 결점으로 된다고 하는 문제를 발생한다.

한편, 도 4에 도시하는 구조에서는, 구동 제어 소자 Dr의 드레인 및 게이트는, 직렬로 접속된 3개의 스위치 Sw1a 내지 Sw1c를 통하여 접속되어 있다. 그 때문에, 발광 기간에서, 구동 제어 소자 Dr의 드레인-게이트 사이의 전압은 3개의 스위치 Sw1a 내지 Sw1c로 분배된다. 따라서, 도 4에 도시하는 구조를 채용하면, 발광기간에서, 구동 제어 소자 Dr의 드레인 과 게이트 사이에서의 전하의 이동이 발생하기 어려워, 암표시 화소의 휘도가 상승하는 것을 억제할 수 있다. 이상은, 먼저 설명한 바와 같다.

그런데, 도 4 및 도 5에 도시하는 구조에서는, 기입 기간을 종료할 주사 신호의 크기를 Low 레벨로부터 High 레벨로 변화시키는 데 수반하여, 이하의 현상을 발생시킨다.

도 5에 도시하는 구조에서는, 스위치 Sw1은, 마치, 주사 신호선 Scan1과 구동 제어 소자 Dr의 게이트 사이에 접속된 캐패시터와 같이 기능한다. 주사 신호의 크기를 Low 레벨로부터 High 레벨로 변화시키는 과정에서는, 구동 제어 소자 Dr의 드레인과 게이트 사이에서의 전하의 이동은 발생하기 어렵게 되므로, 주사 신호의 크기가 Low 레벨로부터 High 레벨로 변화하는 데 수반하여, 구동 제어 소자 Dr의 게이트 전위가 상승한다. 단, 도 5에 도시하는 구조에서는, 이 캐패시터의 정전 용량은 캐패시터 C1의 정전 용량과 비교하면 훨씬 작기 때문에, 게이트 전위의 시프트량은 소량이다. 따라서, 게이트 전위가 시프트하는 것에 수반하는 화상 불량에의 영향은 작다.

한편, 도 4에 도시하는 구조에서는, 스위치 Sw1a 내지 Sw1c는 임계값이 서로 동일하고, 도통 상태에서 비도통 상태로의 전환이 동시에 진행된다. 그 때문에, 이들 스위치 Sw1a 내지 Sw1c가 완전하게 비도통 상태로 될 때까지 동안, 스위치 Sw1a 내지 Sw1c는, 마치 주사 신호선 Scan1과 구동 제어 소자 Dr의 제어 단자 사이에 병렬로 접속된 3개의 캐패시터와 같이 기능한다. 그 때문에, 도 4에 도시하는 구조에서는, 도 5에 도시하는 구조와 비교하여, 게이트 전위의 시프트량이 약 3배로 된다. 따라서, 도 4에 도시하는 구조에 의하면, 게이트 전위가 시프트하는 것에 수반하여 표시 상의 문제점을 발생시킬 가능성이 있다.

이것에 대하여, 본 양태에서는, 스위치군 SwG를 구성하고 있는 복수의 스위치 Sw1a 내지 Sw1c 중, 구동 제어 소자 Dr의 제어 단자측의 말단에 위치한 스위치 Sw1a를 다른 스위치 Sw1b 및 Sw1c보다도, 주사 신호의 크기의 변화에 대한 도통 상태에서 비도통 상태로의 전환을 더 빠르게 발생시킨다(완료시킨다). 또한, 이 타이밍의 제어는, 예를 들면, 스위치 Sw1a의 임계값이 스위치 Sw1b 및 Sw1c의 임계값보다도 깊어지도록 스위치 Sw1a 내지 Sw1c를 구성함으로써 행한다. 또한, 그와 같은 임계값의 제어는, 예를 들면, 도 3에 도시한 바와 같이 스위치 Sw1a 내지 Sw1c로서 이용하는 트랜지스터의 채널 길이 La 내지 Lc를 이들이 부등식 :  $La > Lb, La > Lc$ 에 나타내는 관계를 만족하도록 설정함으로써 행한다.

이러한 타이밍의 제어를 행한 경우, 스위치 Sw1a가 구동 제어 소자 Dr의 게이트에 접속된 캐패시터로서 기능하는 것은 도 4를 참조하여 설명한 것과 마찬가지로이다. 그러나, 스위치 Sw1a가 비도통 상태로 된 시점에서, 스위치 Sw1b 및 Sw1c는 구동 제어 소자 Dr의 게이트로부터 절연되기 때문에, 그 이후에 스위치 Sw1b 및 Sw1c가 구동 제어 소자 Dr의 게이트 전위를 시프트시키지는 않는다. 따라서, 이상적으로는, 스위치 Sw1a 내지 Sw1c 중 게이트 전위의 시프트를 발생시키는 것을 스위치 Sw1a만으로 할 수 있다.

또한, 스위치 Sw1a를 주사 신호선 Scan1과 구동 제어 소자 Dr의 게이트 사이에 접속된 캐패시터라고 간주한 경우, 그 정전 용량은 채널 길이 La에 비례한다. 그 때문에, 도 3의 구조( $La=4.5\mu m$ )를 채용한 경우, 스위치 Sw1a가 게이트 전위의 시프트에 끼치는 영향은, 도 4의 구조( $La=3\mu m$ )를 채용한 경우와 비교하여, 약 1.5배로 된다. 그러나, 상기와 같이, 도 4의 구조를 채용한 경우에는, 스위치 Sw1a 뿐만 아니라 스위치 Sw1b 및 Sw1c도 구동 제어 소자 Dr의 게이트 전위를 시프트시키므로, 도 3의 구조( $La=4.5\mu m$ )를 채용한 경우의 게이트 전위 시프트량은, 도 4의 구조( $La=Lb=Lc=3\mu m$ )를 채용한 경우의 게이트 전위 시프트량의 약 절반으로 된다.

이와 같이, 본 양태에 따르면, 게이트 전위가 크게 시프트하는 것을 억제할 수 있어, 게이트 전위가 시프트하는 것에 수반하여 표시 상의 문제점이 발생하는 것을 억제하는 것이 가능하게 된다. 즉, 본 양태에 따르면, 구동 제어 소자 Dr의 게이트-드레인 사이에 접속된 스위치가 오프 상태에 있는 기간에 누설 전류에 의하여 구동 제어 소자 Dr의 게이트 전위가 변동하는 것을 억제하는 것이 가능하게 된다. 게다가, 본 양태에 의하면, 스위치군 SwG의 각 스위치의 오프 타이밍을 제어함으로써, 이들 스위치를 오프할 때에 전압의 관통에 의하여 구동 제어 소자 Dr의 게이트 전위가 변동하는 것을 억제하는 것이 가능하게 된다. 따라서, 매우 뛰어난 표시 품질을 실현할 수 있다.

본 양태에서, 직렬로 접속된 복수의 스위치 Sw1a 내지 Sw1c 중, 구동 제어 소자 Dr의 제어 단자측의 말단에 위치한 스위치 Sw1a의 임계값과 다른 스위치 Sw1b 및 Sw1c의 임계값과의 차는 0.1V 내지 0.8V 정도인 것이 바람직하다. 또한, 채널 길이로 임계값을 제어하는 경우, 스위치 Sw1a의 채널 길이는 다른 스위치 Sw1b 및 Sw1c의 채널 길이의 1.3배 내지 3.0배 정도인 것이 바람직하다. 임계값이나 채널 길이를 상기의 범위 내로 한 경우, 스위치 Sw1a의 도통 상태에서의 소스-드레인 사이의 저항값을 충분히 낮게 유지하면서, 도통 상태에서 비도통 상태로 전환되는 타이밍을 스위치 Sw1a와 스위치 Sw1b 및 Sw1c 사이에서 충분히 상이하게 할 수 있다.

앞의 예에서는, 채널 길이를 이용하여 스위치 Sw1a와 스위치 Sw1b 및 Sw1c에서 임계값을 상이하게 했지만, 이들의 임계값은 다른 방법으로 상이하게 할 수도 있다. 예를 들면, 스위치 Sw1a와 스위치 Sw1b 및 Sw1c에서 불순물의 도우즈량

을 상이하게 하여도 된다. 예를 들면, 스위치 Sw1a 내지 Sw1c로서 p 채널 TFT를 사용한 경우, 스위치 Sw1b 및 Sw1c의 채널에의 p 타입 도우펀트의 도우즈량을, 스위치 Sw1a의 채널에의 p 타입 도우펀트의 도우즈량보다도 많이 함으로써, 스위치 Sw1b 및 스위치 Sw1c의 임계값을 스위치 Sw2의 임계값보다도 낮게 할 수 있다. 즉, 스위치 Sw1a의 임계값은, 스위치 Sw1b 및 Sw1c의 임계값보다도 깊게 된다.

불순물의 도우즈량이 상이한 스위치 Sw1a 내지 Sw1c는, 예를 들면 이하의 방법으로 제작할 수 있다. 즉, TFT를 형성하는 통상의 프로세스에서, 스위치 Sw1b 및 Sw1c의 채널 영역에 불순물을 도핑하는 횟수를, 스위치 Sw1a의 채널 영역에 불순물을 도핑하는 횟수보다도 많이 한다. 예를 들면, 우선, 스위치 Sw1a 내지 Sw1c의 채널 영역에 불순물을 도핑한다. 계속해서, 포토레지스트를 이용하여, 스위치 Sw1a의 채널 영역을 마스크한다. 계속해서, 스위치 Sw1b 및 Sw1c의 채널 영역에 불순물을 더 도핑한다. 이렇게 하면, 스위치 Sw1b 및 Sw1c의 채널에의 도우펀트의 도우즈량은, 스위치 Sw1a의 채널에의 p 타입 도우펀트의 도우즈량보다도 많이 된다.

불순물의 도우즈량을 이용하여 스위치 Sw1a와 스위치 Sw1b 및 Sw1c에서 임계값을 상이하게 한 경우, 이들 스위치 사이에서 도우즈량은  $1 \times 10^{11} \text{cm}^{-2}$  내지  $5 \times 10^{11} \text{cm}^{-2}$  정도 상이한 것이 바람직하다. 이 경우, 보다 확실하게, 스위치 Sw1b 및 Sw1c가 비도통 상태로 되기에 앞서, 스위치 Sw1a를 비도통 상태로 할 수 있다.

스위치 Sw1a의 임계값과 스위치 Sw1b 및 Sw1c의 임계값은, 또 다른 방법으로 상이하게 할 수 있다.

도 6은, 스위치군 SwG에 포함되는 복수의 스위치 Sw1a 내지 Sw1c 중, 구동 제어 소자 Dr의 제어 단자측의 말단에 위치한 것 이외의 스위치 Sw1b 및 Sw1c에 채용 가능한 구조의 일례를 개략적으로 도시하는 단면도이다. 도 7은, 스위치군 SwG에 포함되는 복수의 스위치 Sw1a 내지 Sw1c 중, 구동 제어 소자 Dr의 제어 단자측의 말단에 위치한 스위치 Sw1a에 채용 가능한 구조의 일례를 개략적으로 도시하는 단면도이다.

도 6에 도시하는 스위치는, 톱 게이트형의 p 채널 TFT이다. 이 TFT는, 소정량의 불순물이 주입된 소스(50a) 및 드레인(50b)과, 이들 사이에 개재하여, 소스(50a) 및 드레인(50b)에 주입된 불순물보다도 저농도의 불순물이 주입되거나 혹은 진성 상태의 채널(50c)이 형성된 반도체층을 포함하고 있다. 채널(50c)의 상방에는, 게이트 절연막(52)을 개재하여 게이트 G가 배치되어 있다. 게이트 G는 층간 절연막(54)에 의하여 피복되어 있고, 층간 절연막(54) 상에는 소스 전극 S 및 드레인 전극 D가 형성되어 있다. 이들 소스 전극 S 및 드레인 전극 D는, 게이트 절연막(52) 및 층간 절연막(54)에 형성된 관통 홀을 통하여 소스(50a) 및 드레인(50b)에 각각 접속되어 있다.

도 7에 도시하는 스위치는, 채널(50c)의 하방에 절연막(59)을 개재하여 백 게이트 BG가 배치되어 있는 것 이외에는, 도 6에 도시하는 스위치와 마찬가지로의 구조를 갖고 있다. 이 백 게이트 BG에는, 스위치 Sw1a의 임계값을 깊게 하는 바이어스를 인가한다. 예를 들면, 스위치 Sw1a의 백 게이트 BG와 소스(50a) 사이의 전압을 +0.2V 내지 +1.0V 정도로 설정한다.

스위치 Sw1b 및 Sw1c에 도 6의 구조를 채용함과 함께, 스위치 Sw1a에 도 7의 구조를 각각 채용하면, 스위치 Sw1a의 임계값은 스위치 Sw1b 및 Sw1c의 임계값보다도 깊게 된다. 따라서, 이 경우도, 스위치 Sw1a를 스위치 Sw1b 및 Sw1c보다도 먼저 비도통 상태로 할 수 있다.

또한, 도 6 및 도 7에는 톱 게이트형의 TFT를 예시하였지만, 스위치 Sw1a 내지 Sw1c로서는, 보텀 게이트형의 박막 트랜지스터를 이용하여도 된다. 이 경우에도, 스위치 Sw1a에 백 게이트 구조를 채용하면, 스위치 Sw1a의 임계값은 스위치 Sw1b 및 Sw1c의 임계값보다도 깊게 된다. 또한, 여기서 말하는 백 게이트란, 제어 단자에 대하여 게이트 절연막 및 반도체층을 개재하여 대향 배치되는 게이트이다.

상기 양태에서는, 스위치군 SwG를 3개의 스위치 Sw1a 내지 Sw1c로 구성하였지만, 스위치군 SwG를 구성하는 스위치의 수는 2 이상이면 된다. 또한, 상기 양태에서는, 화소 PX 내의 모든 스위치에 p 채널 트랜지스터를 사용하였지만, n 채널 트랜지스터를 사용하여도 되고, p 채널 트랜지스터와 n 채널 트랜지스터를 혼재시켜도 된다.

이상 설명한 바와 같이, 구동 제어 소자 Dr의 게이트 및 드레인 사이를, 복수의 스위치 Sw1a 내지 Sw1c를 직렬 접속하여 이루어지는 스위치군 SwG에 의하여 접속함으로써, 발광 기간 내에 발생하는 구동 제어 소자 Dr의 게이트 전위 변동을 효과적으로 억제하는 것이 가능하게 된다. 그렇기 때문에, 원하지 않는 표시 동작 불량을 억제할 수 있다.

또한, 스위치군 SwG의 제어 단자를 동일 제어 배선 Scan1에 접속하여, 동일한 주사 신호에 의하여 제어하는 경우에, 스위치군 SwG의 스위치 Sw1a 내지 Sw1c 중, 구동 제어 소자 Dr의 게이트측의 말단에 위치한 스위치 Sw1a의 임계값을 상이

한 스위치 Sw1b 및 Sw1c의 임계값에 비하여 깊게 함으로써, 구동 제어 소자 Dr의 게이트측에 위치한 스위치 Sw1a의 주사 신호의 크기의 변화에 대한 도통 상태로부터 비도통 상태로의 전환을 다른 스위치 Sw1b 및 Sw1c보다도 빠르게 발생시키는 것이 가능하게 된다. 이에 의하여, 기입 기간 종료 시에 발생하는 구동 제어 소자 Dr의 원하지 않는 게이트 전위 변동을 최소한으로 억제하는 것이 가능하여져, 양호한 표시 동작을 행할 수 있다.

이어서, 본 발명의 제2 양태에 대하여 설명한다.

제1 양태에서는, 스위치군 SwG의 임계값을 제어함으로써, 스위치군 SwG에 포함되는 스위치 Sw1a 내지 Sw1c 중, 구동 제어 소자 Dr의 게이트측에 위치한 스위치 Sw1a를, 다른 스위치 Sw1b 및 Sw1c보다도 빠르게 오프로 되도록 제어하였다. 이것에 대하여, 제2 양태에서는, 스위치군 SwG에 공급하는 주사 신호의 파형을 제어함으로써, 마찬가지로의 효과를 달성한다.

도 8은, 본 발명의 제2 양태에 따른 유기 EL 디스플레이를 개략적으로 도시하는 평면도이다. 도 9는, 도 8의 유기 EL 디스플레이에서 채용 가능한 화소 회로의 일례를 도시하는 등가 회로도이다. 또한, 도 8에서, 참조 부호 AA는 표시 영역을 도시하고 있다.

제2 양태에 따른 유기 EL 디스플레이(1)에서는, 각 화소 PX에, 입력 신호를 지연시켜 출력하는 지연 소자 Dly를 설치하고 있다. 제2 양태에서는, 이에 의하여, 스위치군 SwG에 포함되는 스위치 Sw1a 내지 Sw1c의 오프 타이밍을 제어한다.

스위치군 SwG에 포함되는 스위치 Sw1a 내지 Sw1c 중, 구동 제어 소자 Dr의 제어 단자측의 말단에 위치한 스위치 Sw1a의 제어 단자는, 화소 PX에 주사 신호 입력 단자를 제공하고 있는 주사 신호선 Scan1에 직접 접속되어 있다. 스위치군 SwG에 포함되는 남은 스위치 Sw1b 및 Sw1c의 제어 단자는, 지연 소자 Dly를 통하여 주사 신호선 Scan1에 접속되어 있다.

본 양태에서는, 스위치 Sw1a의 도통 상태로부터 비도통 상태로의 전환을, 스위치 Sw1b 및 Sw1c의 그것보다도 빠르게 완료시킬 수 있으면, 스위치 Sw1a 내지 Sw1c의 채널 면적은, 서로 동일하여도 되고 혹은 상이하여도 된다. 즉, 스위치 Sw1a 내지 Sw1c의 채널 길이 La 내지 Lc는, 서로 동일하여도 되고 혹은 상이하여도 된다. 또한, 스위치 Sw1a 내지 Sw1c의 채널폭은, 서로 동일하여도 되고 혹은 상이하여도 된다.

여기서는, 일례로서, 스위치 Sw1a의 채널 길이 La는, 스위치 Sw1b의 채널 길이 Lb 및 스위치 Sw1c의 채널 길이 Lc 보다도 짧게 한다. 예를 들면, 채널 길이 La는 3 $\mu$ m로 하고, 채널 길이 Lb 및 Lc는 4 $\mu$ m 내지 9 $\mu$ m로 하고, 스위치 Sw1a 내지 Sw1c의 채널폭은 모두 3 $\mu$ m로 한다.

이와 같이, 스위치군 SwG에 포함되는 스위치 Sw1a 내지 Sw1c 중 오프 타이밍을 지연시킬 스위치 Sw1b 및 Sw1c의 제어 단자를 지연 소자 Dly를 통하여 주사 배선에 접속한다. 이에 의하여, 스위치군 SwG에 포함되는 스위치 Sw1a 내지 Sw1c의 제어 단자를 동일 제어 배선 Scan1에 접속한 경우에도, 구동 제어 소자 Dr의 게이트측에 접속된 스위치 Sw1a의 주사 신호의 크기에 대한 도통 상태로부터 비도통 상태로의 전환을, 다른 스위치 Sw1b 및 Sw1c의 그것보다도 빠르게 발생시키는 것이 가능하게 된다. 따라서, 본 양태에서도, 제1 양태와 마찬가지로의 효과가 얻어진다.

또한, 본 양태에서는, 스위치 Sw1a의 도통 상태로부터 비도통 상태로의 전환을, 스위치 Sw3의 그것보다도 빠르게 완료시킨다. 이것은, 예를 들면, 도 8 및 도 9에 도시한 바와 같이 지연 소자 Dly를 통하여 스위치 Sw3의 제어 단자와 주사 신호선 Scan1을 접속함으로써 가능하다.

도 9의 화소 PX에서는, 지연 소자 Dly로서 저항 소자를 사용하고 있다. 이 저항 소자의 저항값은, 수 G $\Omega$ , 예를 들면 1G $\Omega$  내지 2G $\Omega$  정도로 하고, 그 면적은, 예를 들면 400 $\mu$ m<sup>2</sup> 내지 1000 $\mu$ m<sup>2</sup> 정도로 한다.

이 저항 소자로서는, 예를 들면, 불순물을 저농도 주입하여 이루어지는 LDD(Lightly Doped Drain) 구조의 반도체층 혹은, 진성 상태의 반도체층을 사용할 수 있다. 여기서 저농도란, 박막 트랜지스터의 소스, 드레인에 주입되는 불순물 농도보다도 저농도, 예를 들면 1 $\times 10^{11}$ cm<sup>-2</sup> 내지 5 $\times 10^{11}$ cm<sup>-2</sup> 정도의 불순물 농도를 의미한다. 또한, 박막 트랜지스터의 채널의 농도와 동일하여도 된다. 또한, 진성 상태의 반도체층을 이용하면, 지연 소자 Dly가 차지하는 면적을 더 작게 할 수 있다. 예를 들면, 각 스위치나 구동 제어 소자 Dr로서 폴리실리콘을 이용한 톱 게이트 구조의 TFT를 사용한 경우, 지연 소자 Dly를 구성하는 반도체층으로서 폴리실리콘층을 사용하면, TFT의 제조 프로세스의 일부를 저항 소자의 제조에 이용할 수 있다.

이어서, 이 유기 EL 디스플레이(1)의 구동 방법에 대하여, 도 10 및 도 11을 참조하면서 설명한다.

도 10은, 도 8의 유기 EL 디스플레이의 구동 방법의 일례를 도시하는 타이밍차트이다. 도 11은, 도 9의 지연 소자에 입력되는 신호(실선) 및 이 지연 소자가 출력하는 신호(점선)의 파형의 일례를 도시하는 도면이다.

도 10에서, 「Clk a」 및 「Start a」로 나타내는 신호 파형은, 각각 컨트롤러 CNT가 주사 신호선 드라이버 YDR에 공급하는 클럭 신호 및 스타트 신호의 파형을 도시하고 있다. 「Data」는, 영상 신호선 드라이버 YDR이 영상 신호선 Data에 공급하는 영상 신호가 일 수평 주사 기간마다 변화하는 양태를 도시하고 있다. 「Scan1」 및 「Scan2」로 나타내는 신호 파형은, 각각, 주사 신호선 드라이버 YDR이 주사 신호선 Scan1 및 Scan2에 공급하는 주사 신호의 파형을 나타내고 있다. 또한, 도 10에서는, 간략화를 위하여, 각 신호의 파형을 사각 형상으로 하고 있지만, 실제로는, 각 신호의 상승 및 하강은, 배선 저항이나 용량에 기인하여 완만하게 되어 있다.

주사 신호선 드라이버 YDR은, 클럭 신호와 스타트 신호로부터, 각 수평 주사 기간에 대응한 폭 Tw-Starta의 펄스를 생성한다. 주사 신호선 드라이버 YDR은, 이 펄스를, 스위치 Sw1a 내지 Sw1c 및 Sw3을 도통 상태로 하는 ON 신호로서, 주사 신호선 Scan1에 순차적으로 공급한다. 주사 신호선 드라이버 YDR은, 앞의 펄스를 반전시켜 이루어지는 신호를, 스위치 Sw2를 비도통 상태로 하는 OFF 신호로서, 주사 신호선 Scan2에 순차적으로 공급한다.

도 10의 타이밍차트에 도시한 바와 같이 본 양태에 따른 유기 EL 디스플레이(1)는, 제1 양태에서 설명한 것과 마찬가지로의 방법에 의하여 구동할 수 있다.

본 양태에서는, 주사 신호선 Scan1과 스위치 Sw1b, Sw1c 및 Sw3의 제어 단자를 지연 소자 Dly를 통하여 접속하고, 이 지연 소자 Dly로서 저항 소자를 사용하고 있다. 도 11에 도시한 바와 같이 지연 소자 Dly는, 이것에 입력된 주사 신호의 상승 및 하강을 완만하게 하여 스위치 Sw1b, Sw1c 및 Sw3의 제어 단자로 출력한다. 한편, 스위치 Sw1a의 제어 단자에는, 지연 소자 Dly에 입력된 것과 동일한 주사 신호가 공급된다.

그 때문에, 예를 들면 스위치 Sw1a의 임계값과 스위치 Sw1b, Sw1c 및 Sw3의 임계값이 거의 동일한 경우에도, 주사 신호선 드라이버 YDR로부터 주사 신호선 Scan1에 OFF 신호를 공급하면, 스위치 Sw1a는 스위치 Sw1b, Sw1c 및 Sw3보다도 먼저 비도통 상태로 할 수 있다.

또한, 본 양태에서는, 스위치 Sw1a의 채널 면적은, 스위치 Sw1b의 채널 면적 및 스위치 Sw1c의 채널 면적보다도 좁아도 된다. 예를 들면, 상기한 바와 같이, 스위치 Sw1a 내지 Sw1c의 채널폭을 동일하게 하고, 또한 스위치 Sw1a의 채널 길이 La를, 스위치 Sw1b의 채널 길이 Lb 및 스위치 Sw1c의 채널 길이 Lc 보다도 짧게 하여도 된다.

제1 양태에서 설명한 바와 같이, 주사 신호선 Scan1로부터 스위치 Sw1a 내지 Sw1c의 게이트에 공급하는 주사 신호의 크기가 Low 레벨로부터 High 레벨로 변화할 때, 스위치 Sw1a의 게이트-드레인 사이의 기생 용량에 기인하여, 구동 제어 소자 Dr의 게이트 전위가 시프트한다. 스위치 Sw1a의 채널 면적을 작게 하면, 게이트 전위의 시프트량을 저감시킬 수 있다. 따라서, 게이트 전위가 시프트하는 것에 수반하여 발생하는 표시 불량을, 보다 효과적으로 방지할 수 있다.

또한, 스위치 Sw1a가 스위치 Sw1b, Sw1c 및 Sw3과 비교하여 채널 길이가 더 짧은 경우, 스위치 Sw1a는 스위치 Sw1b, Sw1c 및 Sw3보다도 임계값이 낮게 된다. 그 때문에, 지연 소자 Dly에 입력되는 신호의 파형과 지연 소자 Dly가 출력하는 신호의 파형과의 차가 작은 경우, 스위치 Sw1a의 도통 상태에서부터 비도통 상태로의 전환을, 스위치 Sw1b, Sw1c 및 Sw3의 그것보다도 빠르게 완료시키는 것이 어렵게 된다.

지연 소자 Dly로서 저항값이 더 큰 저항 소자를 사용하면, 지연 소자 Dly에 입력되는 신호의 파형과 지연 소자 Dly가 출력하는 신호의 파형과의 차를 크게 할 수 있다. 따라서, 스위치 Sw1a의 도통 상태에서부터 비도통 상태로의 전환이 스위치 Sw1b, Sw1c 및 Sw3의 그것보다도 빠르게 완료되도록, 지연 소자 Dly로서, 충분히 저항값이 큰 저항 소자를 사용한다.

지연 소자 Dly로서 저항 소자를 사용하는 경우, 스위치 Sw1a의 오프 동작과 스위치 Sw1b 및 Sw1c의 오프 동작과의 시간차는, 지연 소자 Dly의 저항값에 따라 변화시킬 수 있다. 이 시간차는, 예를 들면, 0.2 $\mu$ s 이상으로 설정하고, 바람직하게는 1 $\mu$ s 이상으로 설정한다.

앞의 예에서는 지연 소자 Dly로서 저항 소자를 사용하였지만, 스위치 Sw1a에 공급하는 신호의 파형과 스위치 Sw1b 및 Sw1c에 공급하는 신호의 파형과는 다른 방법으로 상이하게 할 수도 있다. 예를 들면, 지연 소자 Dly로서 다이오드를 사용하여도 된다.

도 12는, 도 8의 유기 EL 디스플레이에서 채용 가능한 화소 회로의 다른 예를 도시하는 등가 회로도이다.

도 12의 화소 PX에서는, 지연 소자 Dly로서, 스위치 Sw1b, Sw1c 및 Sw3의 제어 단자로부터 주사 신호선 Scan1로 순방향 전류를 흘리도록 접속된 다이오드를 사용하고 있다. 도 8의 유기 EL 디스플레이(1)에서 도 12의 화소 회로를 사용한 경우, 이 디스플레이(1)는, 제1 양태 또는 도 10을 참조하면서 설명한 것과 마찬가지로의 방법에 의하여 구동할 수 있다.

도 13은, 도 12의 지연 소자에 입력되는 신호 및 이 지연 소자가 출력하는 신호의 파형의 일례를 도시하는 도면이다.

도 13에 도시한 바와 같이 지연 소자 Dly로서 다이오드를 사용한 경우, 주사 신호선 드라이버 YDR로부터 주사 신호선 Scan1에 공급되는 주사 신호가 하강하면, 지연 소자 Dly에 순방향 전류가 흐른다. 그 때문에, 이 주사 신호의 하강으로부터 지연하지 않거나 혹은 약간 지연되어, 스위치 Sw1b, Sw1c 및 Sw3의 제어 단자에 ON 신호가 공급된다. 또한, 이 주사 신호가 상승하면, 역바이어스가 지연 소자 Dly에 가해져, 지연 소자 Dly에 누설 전류가 흐른다. 그 때문에, 주사 신호의 상승으로부터 지연되어, 스위치 Sw1b, Sw1c 및 Sw3의 제어 단자에 OFF 신호가 공급된다. 즉, 도 12의 화소 회로에서도, 스위치 Sw1b, Sw1c 및 Sw3의 제어 단자에 공급되는 OFF 신호는, 스위치 Sw1a의 제어 단자에 공급되는 OFF 신호에 대하여 지연한다. 따라서, 본 예에서도, 제1 양태에서 설명한 것과 마찬가지로의 효과를 얻을 수 있다.

또한, 지연 소자 Dly로서 다이오드를 사용한 경우, ON 신호를 거의 지연시키지 않고, OFF 신호를 지연시킬 수 있다. 그 때문에, ON 신호 및 OFF 신호의 쌍방을 지연시키는 경우와 비교하여, 고속의 기입이 가능하게 된다.

본 양태에서는, 지연 소자 Dly로서, 예를 들면, 도 12에 도시한 바와 같이 게이트가 소스에 접속된, 즉 다이오드 접속된, TFT를 사용할 수 있다.

지연 소자 Dly로서 다이오드 접속한 p 채널 TFT를 사용하면, 지연 소자 Dly와 스위치 Sw1a 내지 Sw1c, Sw2 및 Sw3을 동일한 프로세스에서 동시에 제작할 수 있다.

또한, 지연 소자 Dly로서 다이오드 접속한 TFT를 사용하면, ON 신호의 지연의 크기와 OFF 신호의 지연의 크기는, 지연 소자 Dly로서 사용하는 TFT의 채널폭 W와 채널 길이 L과의 비 W/L에 따라 조정할 수 있다.

스위치 Sw1a에 공급하는 신호 파형과 스위치 Sw1b 내지 Sw1c에 공급하는 신호 파형이란, 또 다른 방법으로 상이하게 할 수도 있다. 예를 들면, 지연 소자 Dly로서, 병렬로 접속된 한쌍의 다이오드를 사용할 수 있다.

도 14는, 도 8의 유기 EL 디스플레이에서 채용 가능한 화소 회로의 또 다른 예를 도시하는 등가 회로도이다.

도 14의 화소 PX에서는, 지연 소자 Dly로서, 스위치 Sw1b, Sw1c 및 Sw3의 제어 단자와 주사 신호선 Scan1 사이에서 병렬로 접속된 다이오드 Da 및 Db를 사용하고 있다. 다이오드 Da는, 스위치 Sw1b, Sw1c 및 Sw3의 제어 단자로부터 주사 신호선 Scan1로 순방향 전류를 흘리도록 접속되어 있다. 다이오드 Db는, 주사 신호선 Scan1로부터 스위치 Sw1b, Sw1c 및 Sw3의 제어 단자로 순방향 전류를 흘리도록 접속되어 있다. 도 8의 유기 EL 디스플레이(1)에서 도 14의 화소 회로를 사용한 경우, 이 디스플레이(1)는, 제1 양태나 도 10을 참조하면서 설명한 것과 마찬가지로의 방법에 의하여 구동할 수 있다.

도 15는, 도 14의 지연 소자에 입력되는 신호(실선) 및 이 지연 소자가 출력하는 신호(점선)의 파형의 일례를 도시하는 도면이다.

도 15에 도시한 바와 같이 지연 소자 Dly로서 다이오드 Da 및 Db를 사용한 경우, 주사 신호선 드라이버 YDR로부터 주사 신호선 Scan1에 공급되는 주사 신호가 하강하면, 다이오드 Da에 순방향 전류가 흐른다. 스위치 Sw1b, Sw1c 및 Sw3의 제어 단자에는, 이 주사 신호의 하강으로부터 지연되어 ON 신호가 공급된다. 또한, 이 주사 신호가 상승하면, 다이오드 Db에 순방향 전류가 흐른다. 스위치 Sw1b, Sw1c 및 Sw3의 제어 단자에는, 이 주사 신호의 상승으로부터 지연되어 OFF 신호가 공급된다. 따라서, 본 예에서도, 제1 양태에서 설명한 것과 마찬가지로의 효과를 얻을 수 있다.

또한, 본 예에서는, 다이오드 Da 및 Db에 흐르는 순방향 전류를, 각각 스위치 Sw1b, Sw1c 및 Sw3의 제어 단자에 공급할 ON 신호 및 OFF 신호로서 이용한다. 그 때문에, OFF 신호의 지연을, ON 신호의 지연으로부터 독립하여 제어할 수 있다.

본 예에서는, 다이오드 Da 및 Db로서, 예를 들면, 도 14에 도시한 바와 같이 다이오드 접속된 TFT를 사용할 수 있다. 다이오드 Da 및 Db로서 다이오드 접속한 p 채널 TFT를 사용하면, 다이오드 Da 및 Db로서 스위치 Sw1a 내지 Sw1c, Sw2 및 Sw3을 동일한 프로세스로 동시에 제작할 수 있다.

또한, 다이오드 Da 및 Db로서 다이오드 접속한 TFT를 사용하면, ON 신호의 지연의 크기와 OFF 신호의 지연의 크기는, 다이오드 Da 및 Db로서 사용하는 TFT의 채널폭 W와 채널 길이 L과의 비 W/L에 따라 조정할 수 있다.

이어서, 본 발명의 제3 양태에 대하여 설명한다. 제2 양태에서는, 화소 PX에, 전류 구동 방식의 화소 회로를 채용하였다. 이것에 대하여, 제3 양태에서는, 화소 PX에, 전압 구동 방식의 화소 회로를 채용한다. 제3 양태는, 이 이외에는, 제2 양태와 마찬가지로이다.

도 16은, 본 발명의 제3 양태에 따른 액티브 매트릭스형 유기 EL 디스플레이에서 채용 가능한 화소 회로의 일례를 도시하는 등가 회로도이다. 이 화소 PX는, 유기 EL 소자 OLED, 구동 제어 소자 Dr, 캐패시터 C1, 캐패시터 C2, 지연 소자 Dly, 복수의 스위치를 직렬로 접속하여 이루어지는 스위치군 SwG, 스위치 Sw2, 및 스위치 Sw3을 구비하고 있다. 또한, 여기서는, 일례로서, 스위치군 SwG를 3개의 스위치 Sw1a 내지 Sw1c로 구성하고 있다. 또한, 여기서는, 일례로서, 구동 제어 소자 Dr, 스위치 Sw1a 내지 Sw1c, 스위치 Sw2, 및 스위치 Sw3에, p 채널 TFT를 사용하고 있다.

구동 제어 소자 Dr, 스위치 Sw2, 및 유기 EL 소자 OLED는, 전원선 Vdd와 전원선 Vss 사이에서 이 순서대로 직렬로 접속되어 있다.

캐패시터 C1은, 그 적어도 한쪽의 전극이 구동 제어 소자 Dr의 제어 단자에 접속되어 있고, 입력 신호에 대응한, 구동 제어 소자 Dr의 게이트 및 소스 사이의 전위차를 유지한다. 캐패시터 C1은, 여기서는, 전원선 Vdd와 구동 제어 소자 Dr의 제어 단자인 게이트 사이에 접속되어 있다.

스위치 Sw1a 내지 Sw1c는, 구동 제어 소자 Dr의 제어 단자와 구동 제어 소자 Dr의 스위치 Sw2에 접속된 단자 사이에서 직렬로 접속되어 있다. 스위치 Sw1a의 제어 단자는, 주사 신호선 Scan1에 직접 접속되어 있다. 한편, 스위치 Sw1b 및 Sw1c의 각 제어 단자는, 지연 소자 Dly를 통하여, 주사 신호선 Scan1에 접속되어 있다.

스위치 Sw2의 제어 단자는 주사 신호선 Scan2에 접속되어 있다.

스위치 Sw3 및 캐패시터 C2는, 영상 신호선 Data와 구동 제어 소자 Dr의 제어 단자 사이에서 직렬로 접속되어 있다. 스위치 Sw3의 제어 단자는, 지연 소자 Dly를 통하여, 주사 신호선 Scan1에 접속되어 있다.

화소 PX에 도 16의 화소 회로를 채용한 경우, 영상 신호선 구동 회로 XDR로서는, 영상 신호선 Data에, 영상 신호로서 전압 신호를 공급 가능한 것을 사용한다.

또한, 화소 PX에 도 16의 화소 회로를 채용한 유기 EL 디스플레이(1)에서는, 기관(2)과, 주사 신호선 Scan1 및 Scan2와, 영상 신호선 Data와, 전원선 Vdd와, 스위치 Sw1a 내지 Sw1c, Sw2 및 Sw3과, 구동 제어 소자 Dr와, 캐패시터 C1 및 C2와, 지연 소자 Dly가 액티브 매트릭스 기관을 구성하고 있다. 이 액티브 매트릭스 기관은, 주사 신호선 드라이버 YDR나 영상 신호선 드라이버 XDR을 더 포함할 수 있다. 또한, 이 액티브 매트릭스 기관은, 유기 EL 소자 OLED의 한쪽의 전극 등을 더 포함할 수 있다.

화소 PX에 도 16의 화소 회로를 채용한 유기 EL 디스플레이(1)는, 예를 들면, 이하의 방법에 의하여 구동할 수 있다.

기입 기간에서는, 우선 주사 신호선 드라이버 YDR로부터, 선택할 화소 PX에 접속된 주사 신호선 Scan1에 대하여 스위치 Sw1a 내지 Sw1c 및 Sw3을 선택 상태로 하는 ON 신호를 공급함과 함께, 그 화소 PX에 접속된 주사 신호선 Scan2에 대하여 스위치 Sw2를 비선택 상태로 하는 OFF 신호를 공급한다. 이에 의하여, 스위치 Sw2를 비도통 상태로 함과 함께, 스위치 Sw1a 내지 Sw1c 및 Sw3을 도통 상태로 한다.



이어서, 이 상태에서, 영상 신호선 드라이버 XDR에 의하여, 영상 신호선 Data의 전위를, 리세트 신호 전압  $V_{rst}$ 로 설정한다. 이 때, 스위치 Sw1a 내지 Sw1c는 도통 상태이기 때문에, 구동 제어 소자 Dr의 제어 단자와 전원선 Vdd와의 전위차(게이트-소스 사이의 전압)는, 구동 제어 소자 Dr의 임계값 전압  $V_{th}$ 로 설정된다.

그 후, 주사 신호선 Scan1에 스위치 Sw1a 내지 Sw1c 및 Sw3을 비선택 상태로 하는 OFF 신호를 공급한다. 이렇게 하면, 우선 스위치 Sw1a가 비도통 상태로 되고, 이어서 스위치 Sw1b, Sw1c 및 Sw3이 비도통 상태로 된다. 스위치 Sw1a가 비도통 상태로 되고나서 스위치 Sw3이 비도통 상태로 되기까지의 기간에, 영상 신호선 드라이버 XDR로부터 영상 신호선 Data에 영상 신호  $V_{in}$ 을 공급한다. 이렇게 하면, 예를 들면, 캐패시터 C1 및 C2의 정전 용량이 서로 동일한 경우에는, 구동 제어 소자 Dr의 게이트 전위는,  $V_{rst}$  내지  $V_{in}$ 에의 변량과 동일한 양만큼 임계값  $V_{th}$ 로부터 변동한다.

이어서, 주사 신호선 Scan2에 스위치 Sw2를 선택 상태로 하는 ON 신호를 공급하여, 스위치 Sw2를 도통 상태로 한다. 구동 제어 소자 Dr의 게이트-소스 사이의 전압은 상기한 바와 같이 설정되어 있으므로, 유기 EL 소자 OLED에는,  $V_{rst}$ 와  $V_{in}$ 과의 차에 대응한 크기의 전류가 흐른다. 이에 의하여, 발광 기간이 개시된다. 또한, 발광 기간은, 다음의 기입 기간이 개시될 때까지 계속된다.

본 양태에서는, 구동 제어 소자 Dr의 스위치 Sw2에 접속된 단자 및 제어 단자, 즉 드레인 및 게이트를 직렬로 접속된 복수의 스위치 Sw1a 내지 Sw1c를 통하여 접속하고 있다. 그 때문에, 제1 양태와 마찬가지로, 발광 기간에서, 구동 제어 소자 Dr의 드레인과 게이트 사이에서의 전하의 이동이 발생하기 어렵게 되어, 게이트-소스 사이의 전압의 변동이 억제된다.

또한, 본 양태에서는, 스위치 Sw1a를 스위치 Sw1b 및 Sw1c보다도 먼저 비도통 상태로 한다. 따라서, 본 양태에서도, 제1 양태와 마찬가지로, 게이트 전위가 크게 시프트하는 것을 억제할 수 있다.

즉, 본 양태에서도, 제1 양태와 마찬가지로의 효과를 얻을 수 있으며, 매우 우수한 표시 품질을 실현할 수 있다.

본 양태에서는, 스위치 Sw3의 동작을, 스위치 Sw1a 내지 Sw1c의 동작으로부터 독립하여 제어 가능한 구성을 채용하여도 된다. 예를 들면, 주사 신호선 Scan1을 이용하여 스위치 Sw1a 내지 Sw1c의 동작을 제어하고, 이 주사 신호선 Scan1과는 별도로, 스위치 Sw3의 동작을 제어하기 위한 주사 신호선을 설치하여도 된다.

본 양태에서는, 지연 소자 Dly로서, 예를 들면, 도 16에 도시하는 저항 소자를 사용할 수 있다. 혹은, 지연 소자 Dly로서는, 제2 양태에서 설명한 다이오드를 사용할 수도 있다.

이어서, 본 발명의 제4 양태에 대하여 설명한다.

제1 내지 제3 양태에서는, 스위치군 SwG에 포함되는 각 스위치를 동일한 제어 배선에 접속하였다. 이것에 대하여, 제4 양태에서는, 스위치군 SwG에 포함되는 스위치 중, 구동 제어 소자 Dr의 게이트측의 말단에 위치한 스위치의 제어 단자에 접속되는 제어 배선을, 다른 스위치의 제어 단자에 접속되는 제어 배선으로부터 독립하여 설치한다. 제4 양태에서는, 이에 의하여, 제1 내지 제3 양태와 마찬가지로의 효과를 달성한다.

도 17은, 본 발명의 제4 양태에 따른 액티브 매트릭스형 유기 EL 디스플레이에서 채용 가능한 화소 회로의 일례를 도시하는 등가 회로도이다. 이 예에서는, 각 스위치군 SwG는, 스위치 Sw1a 및 Sw1b로 구성되어 있다. 또한, 이 예에서는, 주사 신호선 Scan1 대신에, 주사 신호선 Scan1a 내지 Scan1c가 설치되어 있다.

스위치 Sw3의 제어 단자는, 주사 신호선 Scan1a를 통하여, 주사 신호선 구동 회로 YDR에 접속되어 있다. 스위치 Sw1a의 제어 단자는, 주사 신호선 Scan1b를 통하여, 주사 신호선 구동 회로 YDR에 접속되어 있다. 스위치 Sw1b의 제어 단자는, 주사 신호선 Scan1c를 통하여, 주사 신호선 구동 회로 YDR에 접속되어 있다. 여기서는, 일례로서, 스위치 Sw1a, Sw1b, Sw2 및 Sw3 및 구동 제어 소자 Dr로서, p 채널 TFT를 사용하고 있다.

이어서, 이 유기 EL 디스플레이(1)의 구동 방법에 대하여, 도 18을 참조하면서 설명한다.

도 18은, 화소에 도 17의 화소 회로를 채용한 유기 EL 디스플레이의 구동 방법의 일례를 도시하는 타이밍차트이다. 도 18에서, 「Scan1a」, 「Scan1b」, 「Scan1c」 및 「Scan2」로 나타내는 신호 파형은, 각각 주사 신호선 드라이버 YDR이 주사 신호선 Scan1a, Scan1b, Scan1c 및 Scan2에 공급하는 주사 신호의 파형을 도시하고 있다.

기입 기간에서는, 우선 주사 신호선 드라이버 YDR로부터, 선택할 화소 PX에 접속된 주사 신호선 Scan2에 대하여 스위치 Sw2를 비선택 상태로 하는 OFF 신호(여기서는 High 레벨의 주사 신호)가 공급된 상태에서, 그 화소 PX에 접속된 주사 신호선 Scan1a 내지 Scan1c에 대하여 스위치 Sw1a, Sw1b 및 Sw3을 선택 상태로 하는 ON 신호(여기서는 Low 레벨의 주사 신호)를 공급한다. 이에 의하여, 스위치 Sw2를 비도통 상태로함과 함께, 스위치 Sw1a, Sw1b 및 Sw3을 도통 상태로 한다.

이어서, 이 상태에서, 영상 신호선 드라이버 XDR에 의하여, 전원선 Vdd로부터, 구동 제어 소자 Dr, 스위치 Sw3, 및 영상 신호선 Data를 경유하여 영상 신호선 드라이버 XDR에 이르는 도전 패스로, 영상 신호 전류  $I_{in}$ 과 동일한 크기의 정전류를 흘린다. 이 때, 스위치 Sw1a 및 Sw1b는 도통 상태에 있기 때문에, 구동 제어 소자 Dr의 제어 단자와 전원선 Vdd와의 전위차(게이트-소스 사이의 전압)는 전류  $I_{in}$ 에 대응한 값으로 설정된다.

그 후, 우선, 주사 신호선 Scan1b에 스위치 Sw1a를 비선택 상태로 하는 OFF 신호(여기서는 High 레벨의 주사 신호)를 공급하여, 스위치 Sw1a를 비도통 상태로 한다. 계속해서, 주사 신호선 Scan1c에 스위치 Sw1b를 비선택 상태로 하는 OFF 신호(여기서는 High 레벨의 주사 신호)를 공급하여, 스위치 Sw1b를 비도통 상태로 한다. 마지막으로, 주사 신호선 Scan1a에 스위치 Sw3을 비선택 상태로 하는 OFF 신호(여기서는 High 레벨의 주사 신호)를 공급하여, 스위치 Sw3을 비도통 상태로 한다.

전류  $I_{in}$ 에 대응하여 설정된 구동 제어 소자 Dr의 게이트-소스 사이의 전압은, 캐패시터 C1에 의하여 유지된다. 이상과 같이 하여, 기입 기간을 완료한다.

계속해서, 주사 신호선 Scan2에 스위치 Sw2를 선택 상태로 하는 ON 신호(여기서는 Low 레벨의 주사 신호)를 공급하여, 스위치 Sw2를 도통 상태로 한다. 구동 제어 소자 Dr의 게이트-소스 사이의 전압은 상기한 바와 같이 설정되어 있으므로, 유기 EL 소자 OLED에는 전류  $I_{in}$ 과 거의 동일한 크기의 전류가 흐른다. 이에 의하여, 발광 기간이 개시된다. 또한, 발광 기간은, 다음 기입 기간 개시에 앞서 스위치 Sw2를 비선택 상태로 하는 OFF 신호가 공급될 때까지 계속된다.

이와 같이 하여, 본 양태에서도 제1 양태와 마찬가지로 얻어져, 매우 우수한 표시 품질을 실현할 수 있다.

본 양태에서는, 스위치 Sw1a의 채널 면적은, 스위치 Sw1b의 채널 면적보다도 좁아도 된다. 예를 들면, 스위치 Sw1a 및 Sw1b의 채널폭을 동일하게 하고, 또한 스위치 Sw1a의 채널 길이  $L_a$ 를, 스위치 Sw1b의 채널 길이  $L_b$ 보다도 짧게 하여도 된다. 이렇게 하면, 제2 양태에서 설명한 바와 같이, 구동 제어 소자 Dr의 게이트 전위 변동을, 더 효과적으로 방지할 수 있다.

또한, 제4 양태에서는, 주사 배선수를 저감시키기 위하여, 스위치군 SwG의 스위칭 동작을 제어하는 주사 배선의 일부와 스위치 Sw3의 스위칭 동작을 제어하는 주사 배선을 공통화할 수 있다.

도 19는 본 발명의 제4 양태에 따른 유기 EL 디스플레이에서 채용 가능한 화소 회로의 다른 예를 도시하는 등가 회로도이다. 도 19의 화소 회로에서는, 스위치 Sw1b의 제어 단자를 주사 신호선 Scan1a에 접속하고, 주사 신호선 Scan1c을 생략하고 있다.

도 20은, 화소에 도 19의 화소 회로를 채용한 유기 EL 디스플레이의 구동 방법의 일례를 도시하는 타이밍차트이다. 도 18과 도 20과의 비교로부터 분명히 알 수 있듯이, 화소 PX에 도 19의 화소 회로를 채용한 유기 EL 디스플레이(1)는, 주사 신호선 Scan1a를 이용하여 스위치 Sw1b와 Sw3을 동시에 스위칭 동작시키는 것 이외에는, 도 18을 참조하면서 설명한 것과 마찬가지로의 방법에 의하여 구동할 수 있다. 따라서, 본 양태에서도, 도 17 내지 도 18을 이용하여 설명한 것과 마찬가지로의 효과를 얻을 수 있다.

스위치 Sw2와 스위치 Sw3을 상이한 도전형의 TFT로 구성함으로써, 주사 배선수를 더 저감하는 것이 가능하게 된다.

도 21은, 본 발명의 제4 양태에 따른 유기 EL 디스플레이에서 채용 가능한 화소 회로의 또 다른 예를 도시하는 등가 회로도이다. 이 예에서는, 스위치 Sw1b 및 Sw2의 제어 단자를 주사 신호선 Scan1a에 접속하고, 주사 신호선 Scan1c 및 Scan2을 생략하고 있다. 또한, 이 예에서는, 스위치 Sw1b 및 Sw3에 도전형이 동일한 트랜지스터를 사용하고 있다. 여기서는, 일례로서, 구동 제어 소자 Dr 및 스위치 Sw1a, Sw1b 및 Sw3에 p 채널 TFT를 사용하고, 스위치 Sw2에 n 채널 TFT를 사용하고 있다.

도 22는, 화소에 도 21의 화소 회로를 채용한 유기 EL 디스플레이의 구동 방법의 일례를 도시하는 타이밍차트이다. 도 20과 도 22와의 비교로부터 분명히 알 수 있듯이, 화소 PX에 도 21의 화소 회로를 채용한 유기 EL 디스플레이(1)는, 주사 신호선 Scan1a를 이용하여 스위치 Sw1b, Sw2 및 Sw3에 동일한 주사 신호를 공급하여 스위칭 동작의 제어를 행하는 것 이외에는, 도 20을 참조하면서 설명한 것과 마찬가지로의 방법에 의하여 구동할 수 있다. 따라서, 이 예에서도, 도 17 내지 도 20을 이용하여 설명한 것과 마찬가지로의 효과를 얻을 수 있다.

이어서, 본 발명의 제5 양태에 대하여 설명한다. 제4 양태에서는, 화소 PX에, 전류 구동 방식의 화소 회로를 채용하였다. 이것에 대하여, 제5 양태에서는, 화소 PX에, 전압 구동 방식의 화소 회로를 채용한다. 제5 양태는, 이 이외에는, 제4 양태와 마찬가지로이다.

도 23은, 본 발명의 제5 양태에 따른 유기 EL 디스플레이에서 채용 가능한 화소 회로의 일례를 도시하는 등가 회로도이다. 이 화소 PX는, 유기 EL 소자 OLED, 구동 제어 소자 Dr, 캐패시터 C1, 캐패시터 C2, 복수의 스위치를 직렬로 접속하여 이루어지는 스위치군 SwG, 스위치 Sw2, 및 스위치 Sw3을 구비하고 있다. 또한, 여기서는, 일례로서, 스위치군 SwG를 2개의 스위치 Sw1a 및 Sw1b로 구성하고 있다. 또한, 여기서는, 일례로서, 구동 제어 소자 Dr 및 스위치 Sw1a, Sw1b 및 Sw2에 p 채널 TFT를 사용하고, 스위치 Sw3에 n 채널 TFT를 사용하고 있다.

구동 제어 소자 Dr, 스위치 Sw2, 및 유기 EL 소자 OLED는, 전원선 Vdd와 전원선 Vss 사이에서 이 순서대로 직렬로 접속되어 있다.

캐패시터 C1은, 전원선 Vdd와 구동 제어 소자 Dr의 제어 단자인 게이트 사이에 접속되어 있다.

스위치 Sw1a 및 Sw1b는, 구동 제어 소자 Dr의 제어 단자와 구동 제어 소자 Dr의 스위치 Sw2에 접속된 단자 사이에서 직렬로 접속되어 있다. 스위치 Sw1a의 제어 단자는, 주사 신호선 Scan1b에 접속되어 있다. 한편, 스위치 Sw1b의 제어 단자는, 주사 신호선 Scan1c에 접속되어 있다.

스위치 Sw2의 제어 단자는 주사 신호선 Scan2에 접속되어 있다.

스위치 Sw3 및 캐패시터 C2는, 영상 신호선 Data와 구동 제어 소자 Dr의 제어 단자 사이에서 직렬로 접속되어 있다. 스위치 Sw3의 제어 단자는, 주사 신호선 Scan1a에 접속되어 있다.

화소 PX에 도 23의 화소 회로를 채용한 경우, 영상 신호선 구동 회로 XDR로서는, 영상 신호선 Data에, 영상 신호로서 전압 신호를 공급하는 것이 가능한 것을 사용한다.

또한, 화소 PX에 도 23의 화소 회로를 채용한 유기 EL 디스플레이(1)에서는, 기판(2)과, 주사 신호선 Scan1a 내지 Scan1c 및 Scan2와, 영상 신호선 Data와, 전원선 Vdd와, 스위치 Sw1a, Sw1b, Sw2 및 Sw3과, 구동 제어 소자 Dr과, 캐패시터 C1 및 C2가 액티브 매트릭스 기판을 구성하고 있다. 이 액티브 매트릭스 기판은, 주사 신호선 드라이버 YDR이나 영상 신호선 드라이버 XDR을 더 포함할 수 있다. 또한, 이 액티브 매트릭스 기판은, 유기 EL 소자 OLED의 한쪽의 전극 등을 더 포함할 수 있다.

이어서, 이 유기 EL 디스플레이(1)의 구동 방법에 대하여 설명한다.

도 24는, 화소에 도 23의 화소 회로를 채용한 유기 EL 디스플레이의 구동 방법의 일례를 도시하는 타이밍차트이다.

기입 기간에서는, 우선 주사 신호선 드라이버 YDR로부터, 선택할 화소 PX에 접속된 주사 신호선 Scan1a 내지 Scan1c에 대하여 스위치 Sw1a, Sw1b 및 Sw3을 선택 상태로 하는 ON 신호를 공급함과 함께, 그 화소 PX에 접속된 주사 신호선 Scan2에 대하여 스위치 Sw2를 비선택 상태로 하는 OFF 신호를 공급한다. 이에 의하여, 스위치 Sw2를 비도통 상태와 함께, 스위치 Sw1a, Sw1b 및 Sw3을 도통 상태로 한다.

이어서, 이 상태에서, 영상 신호선 드라이버 XDR에 의하여, 영상 신호선 Data의 전위를, 리세트 신호 전압  $V_{rst}$ 로 설정한다. 이 때, 스위치 Sw1a 및 Sw1b는 도통 상태이기 때문에, 구동 제어 소자 Dr의 제어 단자와 전원선 Vdd와의 전위차(게이트-소스 사이의 전압)는, 구동 제어 소자 Dr의 임계값 전압  $V_{th}$ 로 설정된다.

그 후, 우선 주사 신호선 Scan1b에 스위치 Sw1a를 비선택 상태로 하는 OFF 신호를 공급하여, 스위치 Sw1a를 비도통 상태로 한다. 계속해서, 주사 신호선 Scan1c에 스위치 Sw1b를 비선택 상태로 하는 OFF 신호를 공급하여, 스위치 Sw1b를 비도통 상태로 한다.

이어서, 영상 신호선 드라이버 XDR로부터 영상 신호선 Data에 영상 신호  $V_{in}$ 을 공급한다. 예를 들면, 캐패시터 C1 및 C2의 정전 용량이 서로 동일한 경우, 이에 의하여, 구동 제어 소자 Dr의 게이트 전위는,  $V_{rst}$ 로부터  $V_{in}$ 으로의 변량과 동일한 양만큼 임계값  $V_{th}$ 로부터 변동한다.

이어서, 주사 신호선 Scan1a에 스위치 Sw3을 비선택 상태로 하는 OFF 신호를 공급하여, 스위치 Sw3을 비도통 상태로 한다. 이와 함께, 주사 신호선 Scan2에 스위치 Sw2를 선택 상태로 하는 ON 신호를 공급하여, 스위치 Sw2를 도통 상태로 한다. 구동 제어 소자 Dr의 게이트-소스 사이의 전압은 상기한 바와 같이 설정되어 있으므로, 유기 EL 소자 OLED에는,  $V_{rst}$ 과  $V_{in}$ 과의 차에 대응한 크기의 전류가 흐른다. 이에 의하여, 발광 기간이 개시된다. 또한, 발광 기간은, 다음의 기입 기간이 개시될 때까지 계속된다.

이상으로부터 분명히 알 수 있듯이, 본 양태에서도, 제1 양태와 마찬가지로의 효과를 얻을 수 있으며, 매우 우수한 표시 품질을 실현할 수 있다.

도 25는, 제1 내지 제5 양태의 유기 EL 패널에 채용 가능한 구조의 일례를 개략적으로 도시하는 단면도이다. 도 25에는, 유기 EL 패널 DP의 스위치 Sw1a와 구동 제어 소자 Dr과 유기 EL 소자 OLED를 가로지르는 단면을 도시하고 있다.

유기 EL 패널 DP는, 글래스 기판 등의 광 투과성 절연 기판(2)을 구비하고 있다. 유기 EL 소자 OLED가 방출하는 광은, 예를 들면, 광 투과성 절연 기판(2)을 통하여 유기 EL 패널 DP의 외부에 취출된다.

절연 기판(2) 상에는, 패터닝된 반도체층이 배치되어 있다. 이들 반도체층은, 예를 들면 폴리실리콘층이다.

각 반도체층 중에는, TFT의 소스(50a) 및 드레인(50b)이 서로로부터 이격하여 형성되어 있다. 또한, 반도체층 내의 소스(50a)와 드레인(50b) 사이의 영역(50c)은, 채널로서 사용한다.

반도체층 상에는, 게이트 절연막(52), 제1 도체 패턴 및 절연막(54)이 순차적으로 형성되어 있다. 이 제1 도체 패턴은, TFT의 게이트 G, 캐패시터 C1의 제1 전극, 주사 신호선 Scan1 및 Scan2, 이들을 접속하는 배선 등으로서 이용한다. 또한, 절연막(54)은, 층간 절연막 및 캐패시터 C1의 유전체층으로서 이용한다.

절연막(54) 상에는, 제2 도체 패턴이 형성되어 있다. 제2 도체 패턴은, 소스 전극 S, 드레인 전극 D, 캐패시터 C1의 제2 전극, 영상 신호선 Data, 이들을 접속하는 배선 등으로서 이용한다. 소스 전극 S 및 드레인 전극 D는, 절연막(52 및 54)에 형성된 관통 홀을 통하여 TFT의 소스(50a) 및 드레인(50b)에 각각 접속되어 있다.

제2 도체 패턴 및 절연막(54) 상에는, 패시베이션막(56) 및 유기 EL 소자 OLED의 양극(62)이 순차적으로 형성되어 있다. 양극(62)은, 패시베이션막(56)에 형성된 관통 홀을 통하여 스위치 Sw2의 드레인 D에 접속되어 있다. 이 예에서는, 양극(62)의 재료로서는, ITO(Indium Tin Oxide) 등의 광 투과성 도전체를 사용한다.

패시베이션막(56) 상에는, 절연층(58)이 형성되어 있다. 절연층(58)에는, 양극(62)의 중앙부에 대응한 위치에 관통 홀이 형성되어 있다. 절연층(58)은, 예를 들면, 친액성의 무기 절연층이다.

절연층(58) 상에는, 절연층(60)이 형성되어 있다. 절연층(60)에는, 양극(62)의 중앙부에 대응한 위치에, 절연층(58)의 관통 홀보다도 대직경의 관통 홀이 형성되어 있다. 절연층(60)은, 예를 들면, 발액성의 유기 절연층이다. 또한, 절연층(58)과 절연층(60)과의 적층체는, 양극(62)에 대응한 위치에 관통 홀을 갖는 격벽 절연층을 구성하고 있다.

격벽 절연층의 관통 홀 내에서 노출된 양극(62) 상에는, 버퍼층(63) 및 발광층(64)이 순차적으로 형성되어 있다. 버퍼층(63)은, 양극(62)으로부터 발광층(64)에의 정공의 주입을 매개하는 역할을 다한다. 또한, 발광층(64)은, 예를 들면, 발광색이 적색, 녹색, 또는 청색의 루미네센스성 유기 화합물을 포함한 박막이다.

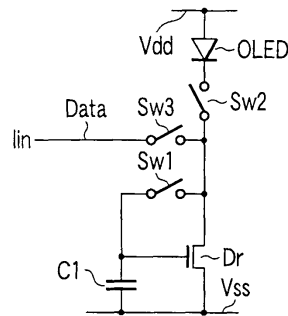
격벽 절연층 및 발광층(64) 상에는 음극(66)이 전체 화소 공통의 전극으로서 형성되어 있다. 음극(66)은, 패시베이션막(56) 및 격벽 절연층에 형성된 콘택트홀(도시 생략)을 통하여 전원선 V<sub>SS</sub>에 접속되어 있다. 음극(66)으로서는, 예를 들면 바륨 등을 함유한 주도체층과 알루미늄 등을 함유한 보호 도체층과의 적층체를 사용한다. 각각의 유기 EL 소자 OLED는, 이들 양극(62), 버퍼층(63), 발광층(64), 및 음극(66)으로 구성되어 있다.

또한, 발광층(64)이 방출하는 광은, 음극(66)측으로부터 유기 EL 패널 DP의 외부로 취출하여도 된다. 이 경우, 음극(66)에 광 투과성을 갖게 하면 된다.

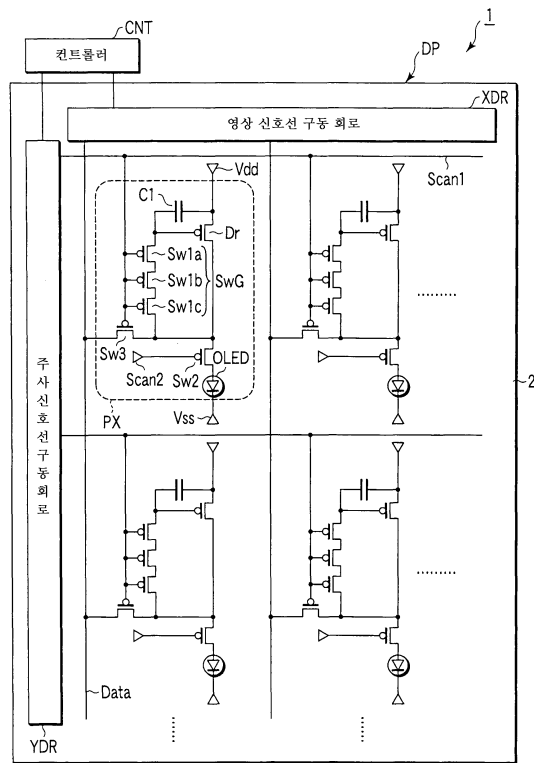
또 다른 이익 및 변형은, 당업자에게는 용이하다. 그렇기 때문에, 본 발명은, 그보다 넓은 측면에서, 여기에 기재된 특정한 기재나 대표적인 양태에 한정되어서는 안된다. 따라서, 첨부된 청구의 범위 및 그 등가물에 의하여 규정되는 본 발명의 포괄적 개념의 진의 또는 범위로부터 이탈하지 않는 범위 내에서, 여러가지 변형이 가능하다.

도면

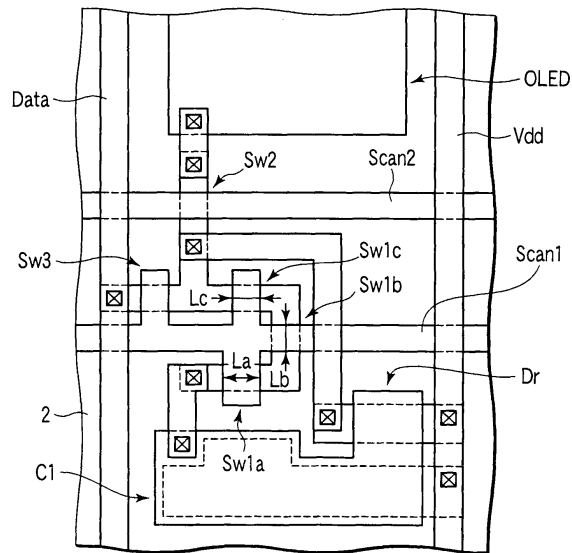
도면1



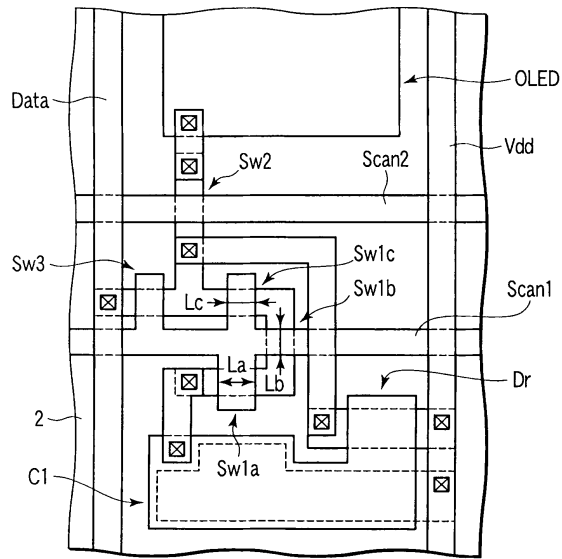
도면2



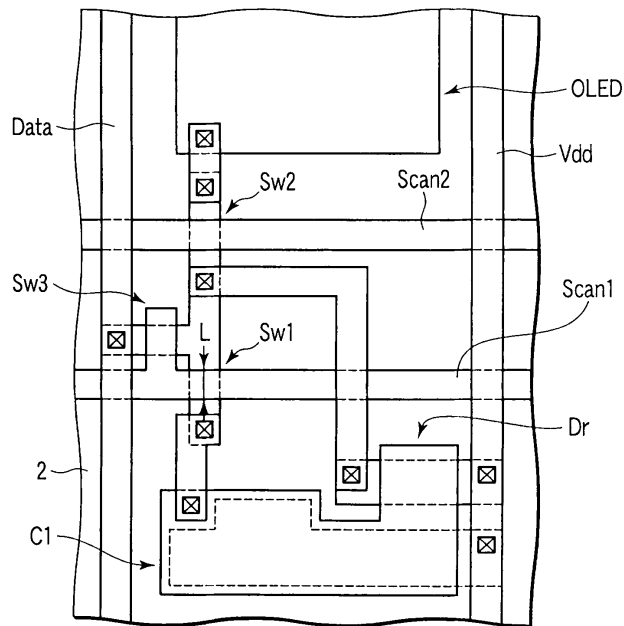
도면3



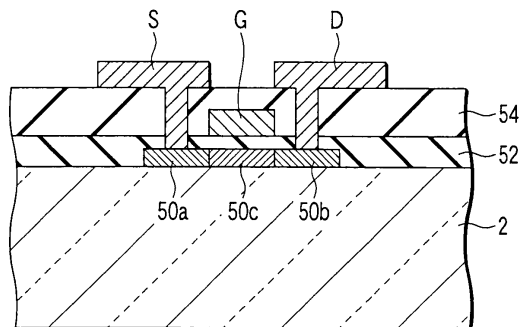
도면4



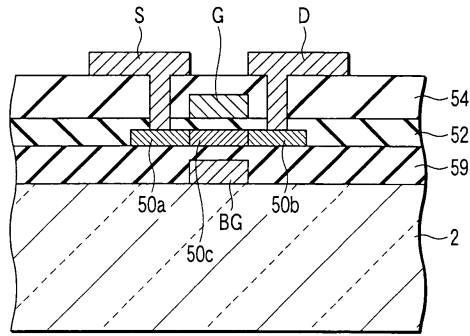
도면5



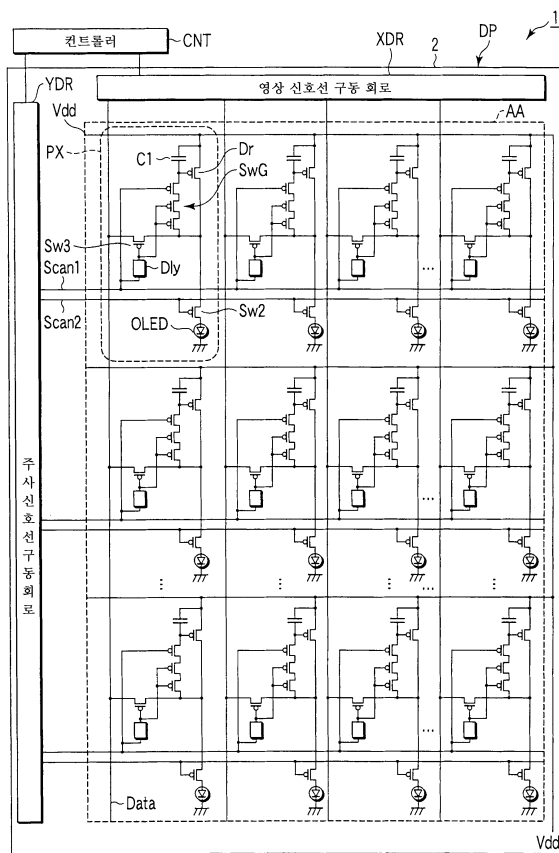
도면6



도면7

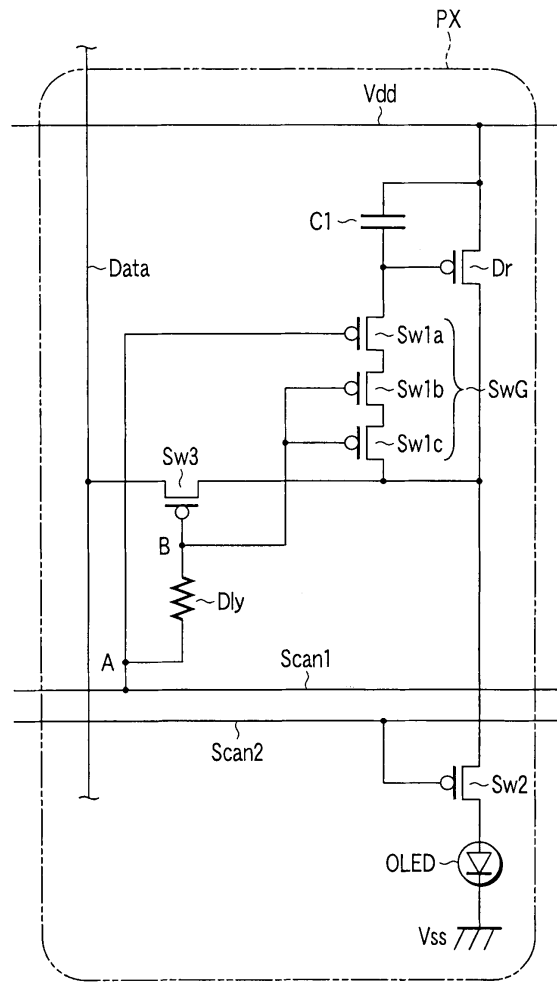


도면8

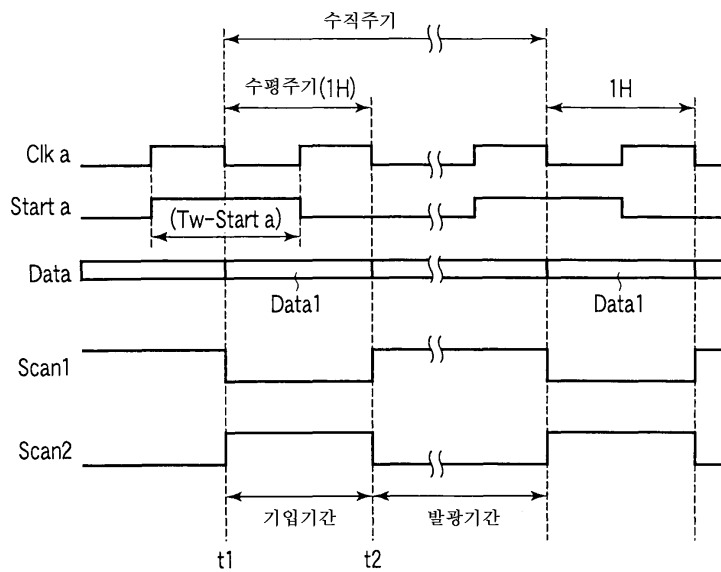




도면9



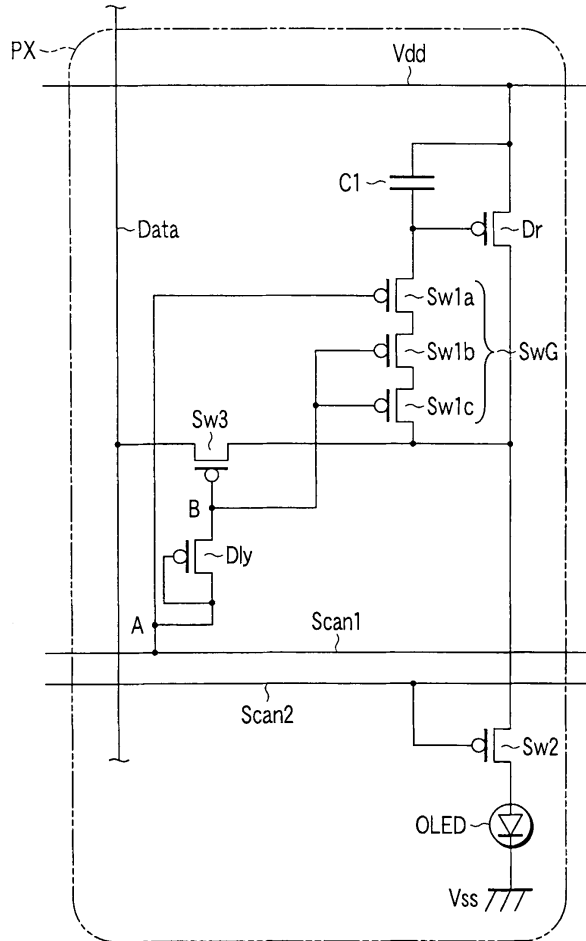
도면10



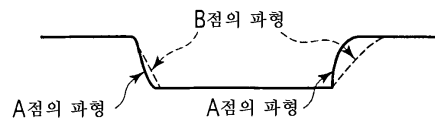
도면11



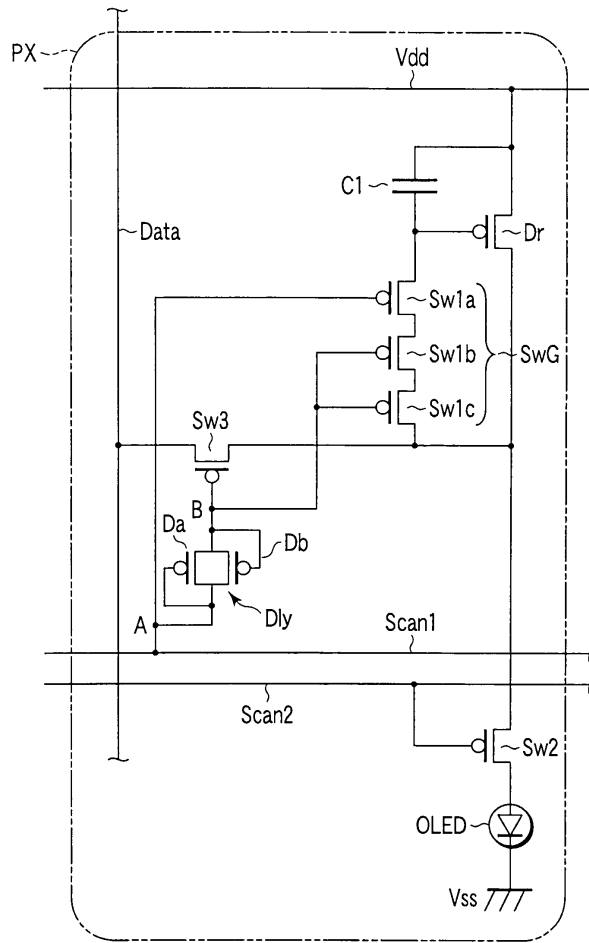
도면12



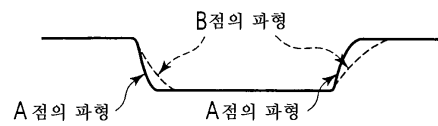
도면13



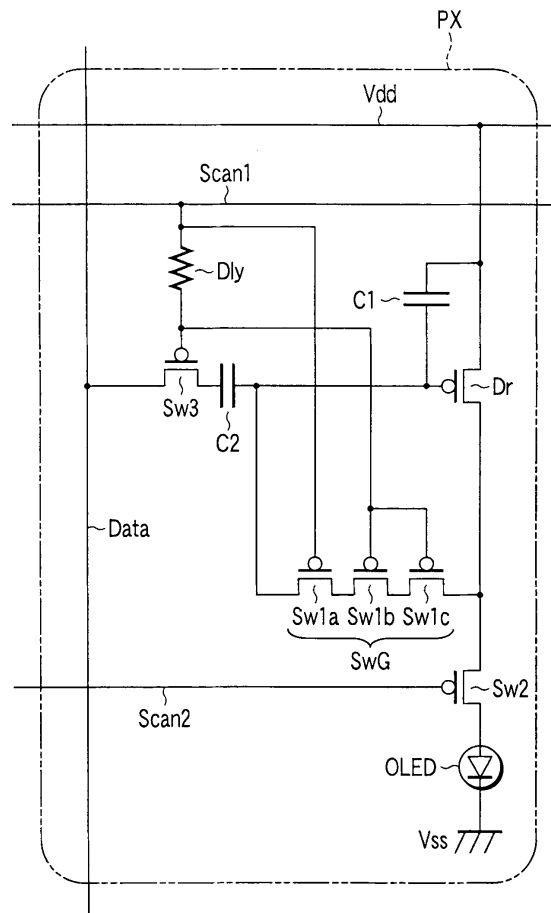
도면14



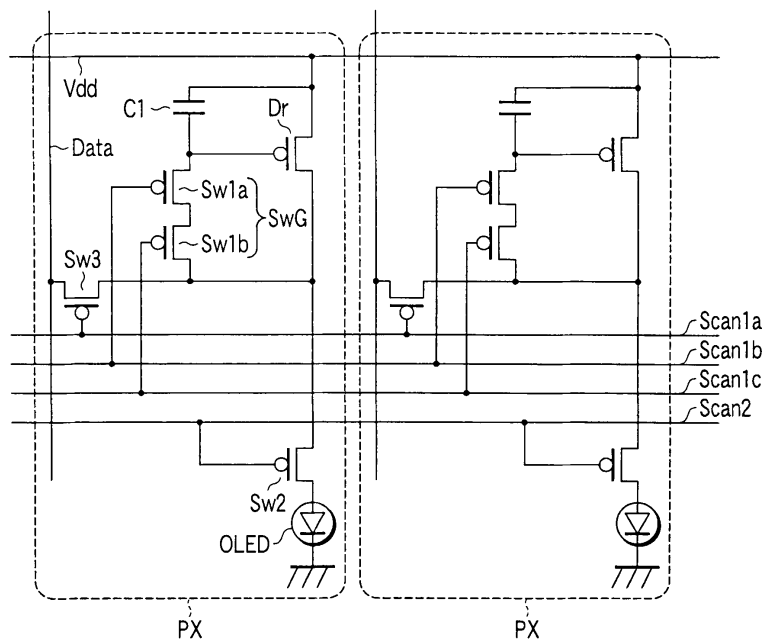
도면15



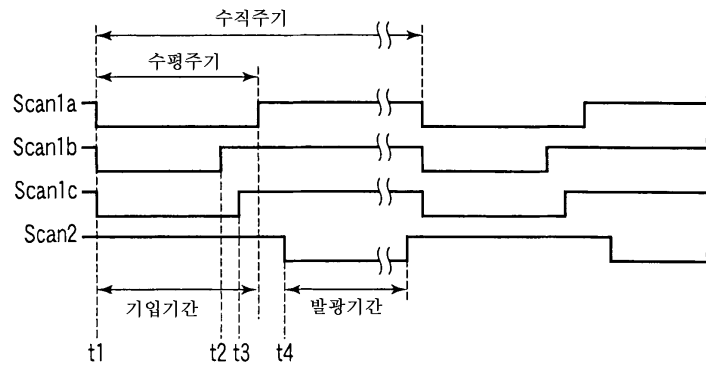
도면16



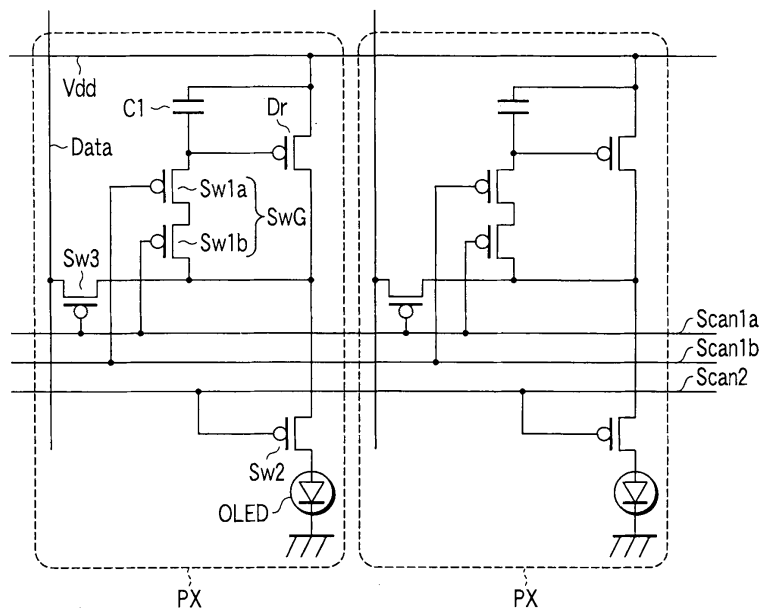
도면17



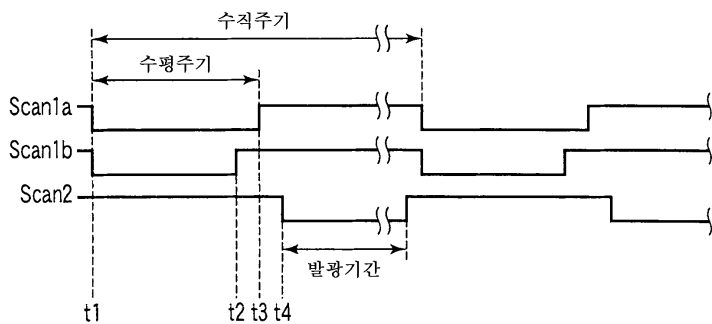
도면18



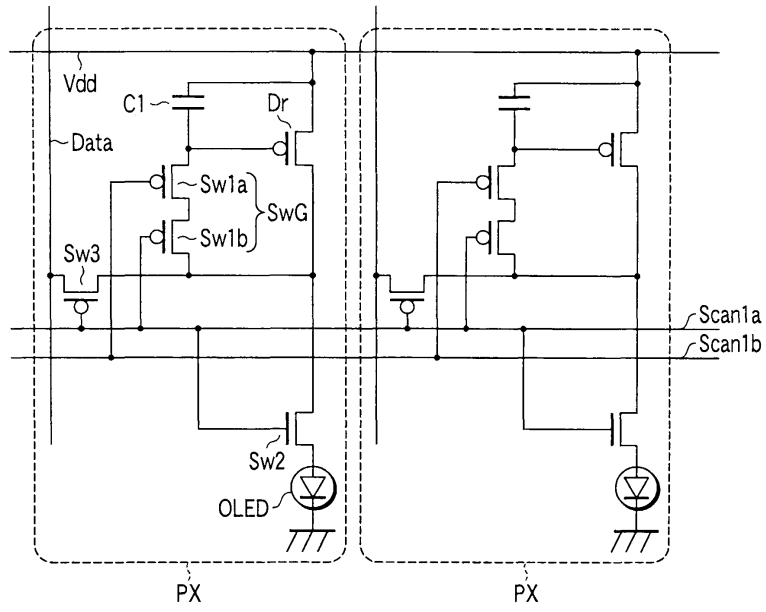
도면19



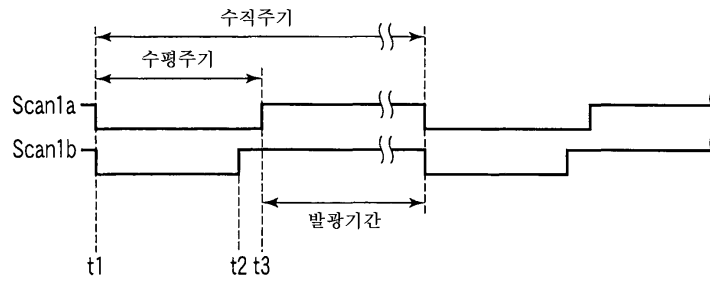
도면20



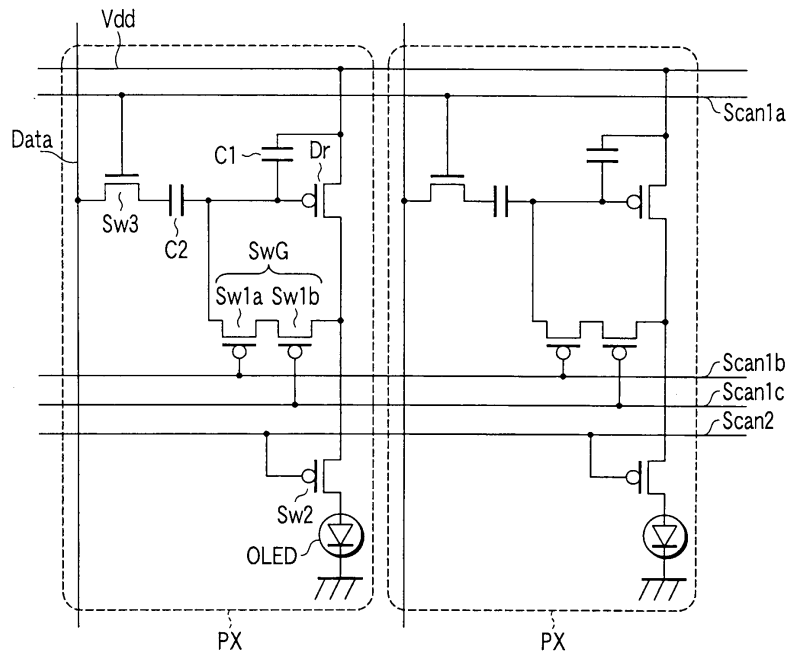
도면21



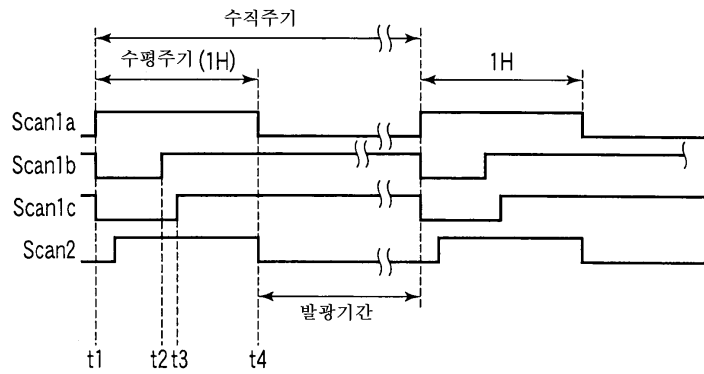
도면22



도면23



도면24



도면25

