

# 發明專利說明書

(本說明書格式、順序及粗體字，請勿任意更動，※記號部分請勿填寫)

※ 申請案號：(9512665)

※ 申請日期：(95.7.21)

※IPC 分類：H01L 29/786

## 一、發明名稱：(中文/英文)

低溫多晶矽液晶顯示結構及其製造方法

LTPS-LCD STRUCTURE AND METHOD FOR MANUFACTURING  
THE SAME

## 二、申請人：(共 1 人)

姓名或名稱：(中文/英文)

友達光電股份有限公司

AU OPTRONICS CORP.

代表人：(中文/英文) 李焜耀 / LEE, KUEN-YAO

住居所或營業所地址：(中文/英文)

新竹市科學工業園區力行二路一號

1, LI-HSIN RD. 2, SCIENCE-BASED INDUSTRIAL PARK, HSINCHU  
300, TAIWAN, R.O.C.

國 籍：(中文/英文) 中華民國 / TAIWAN, R.O.C.

## 三、發明人：(共 1 人)

姓 名：(中文/英文)

鄭逸聖 / CHENG, YI-SHENG

國 籍：(中文/英文)

中華民國 / TAIWAN, R.O.C.

#### 四、聲明事項：

主張專利法第二十二條第二項第一款或第二款規定之事實，其事實發生日期為： 年 月 日。

申請前已向下列國家（地區）申請專利：

【格式請依：受理國家（地區）、申請日、申請案號 順序註記】

有主張專利法第二十七條第一項國際優先權：

無主張專利法第二十七條第一項國際優先權：

主張專利法第二十九條第一項國內優先權：

【格式請依：申請日、申請案號 順序註記】

主張專利法第三十條生物材料：

須寄存生物材料者：

國內生物材料 【格式請依：寄存機構、日期、號碼 順序註記】

國外生物材料 【格式請依：寄存國家、機構、日期、號碼 順序註記】

不須寄存生物材料者：

所屬技術領域中具有通常知識者易於獲得時，不須寄存。

## 九、發明說明：

### 【發明所屬之技術領域】

本發明係關於一種液晶顯示結構及其製造方法；特別是一種可減少光罩製程且增大畫素電容之低溫多晶矽薄膜電晶體液晶顯示 (LTPS-TFTLCD) 結構及其製造方法。

### 【先前技術】

由於液晶顯示器具有省電、重量輕、低輻射及易攜帶等優點，目前已為市面上之主流產品。其中，薄膜電晶體液晶顯示器 (TFT-LCD) 之技術目前主要可分為兩種：非晶矽 (Amorphous Silicon, 簡稱  $\alpha$ -Si)、以及多晶矽 (Poly-Si)，目前 TFT-LCD 的主流多以非晶矽為主，相關技術亦較為成熟。

在多晶矽 LCD 技術中，低溫多晶矽 (Low Temperature Poly Silicon, LTPS) 是新一代的製造技術，相較於傳統非晶矽液晶顯示器，低溫多晶矽的電晶體載子移動率高出非晶矽兩百倍以上，其所製成的顯示器具備有反應速度較快、高亮度、高解析度、高色彩飽和度等優點，可呈現較佳的畫面品質。而且低溫多晶矽顯示器更為輕薄，其可將組件微小化，使整體 TFT 組件面積縮小 50% 以上，有效降低功率的消耗以達省電效果，且其製造成本更為低廉，故逐漸在 LCD 市場上受到矚目。

然而，就習知的低溫多晶矽製造技術而言，通常需要六道光罩進行曝光製程。第 1A~1F 圖即顯示一習知低溫多晶矽之顯示結構 10 之曝光製程。為方便說明，第 1A~1F 圖僅顯示薄膜電晶體 11 及儲存電容 13。第 1A 圖係為第一道光罩之曝光製程，其係形成多晶矽島 110、130 於基板 100 上，以作為薄膜電晶體 11 及儲

存電容 13 之基材。

請參閱第 1B 圖，其係第二道光罩之曝光製程；即形成下絕緣層 12 以覆蓋前述的多晶矽島 110、130，並於下絕緣層 12 上分別形成第一導電層 113、133。隨後可進行摻雜 (dope) P+ 及 P- 離子，如第 1B 圖之箭頭方向所示，以將多晶矽島 110 製成一源極/汲極結構。

接著，如第 1C 圖所示，形成上絕緣層 14 覆蓋上述第一導電層 113、133 以及下絕緣層 12，隨後進行習知之第三道光罩之曝光製程，以形成二接觸孔 141，接觸孔 141 使得源極及汲極結構得以暴露，以利進行後續之電性導通。

第四道光罩之曝光製程如第 1D 圖所示，其係形成第二導電層 115、135，第二導電層 115 分別於接觸孔 141 連接源極及汲極結構，另一第二導電層 135 則形成於第一導電層 133 上方相對位置，第二導電層 135 與第一導電層 133 之間即形成一 MIM (Metal-Insulator-Metal) 電容。

請參閱第 1E 圖，形成保護層 16 覆蓋前述元件，並進行第五道光罩之曝光製程，以形成一接觸孔 161，以曝露與汲極結構相連結之第二導電層 115。

最後，請參閱第 1F 圖，以第六道光罩之曝光製程形成透明電極 17，透明電極 17 於接觸孔 161 與該第二導電層 115 電性連接，並另外連接至畫素之顯示區域 (圖未示)，以提供所需之電場。

然而，習知的低溫多晶矽之顯示結構 10 存在缺點，如第 1B 圖所示，於摻雜製程中，因為第一導電層 133 的阻擋，其下方的

多晶矽島 130 將無法進行導電離子之摻雜，故其最終成品於第一導電層 133 與多晶矽島 130 之間並無有效電容之存在，以致於顯示結構 10 所能提供之最終電容大幅降低。再者，由於光罩之曝光製程複雜，將耗費相當之成本，故需要愈多道光罩之曝光製程，無異意味著成本亦相對提高。

有鑑於此，提供一將光罩之曝光程序簡化，且得以維持或甚至提高電容之低溫多晶矽液晶顯示結構，乃為此一業界亟待解決的問題。

### 【發明內容】

本發明之一目的在於提供一種低溫多晶矽之液晶顯示結構，藉由透明電極披覆於顯示結構之底層，使原先無法摻雜多晶矽層之電容區，成為有效電容，致提升最終產品之電容，更有利顯示結構之有效運作。

本發明之另一目的在於提供一種低溫多晶矽之液晶顯示結構之製造方法，藉由透明電極披覆於光罩曝光之初始製程，可將整體薄膜電晶體及儲存電容之製程簡化，以有效節省成本及縮短製造時程。

為達上述目的，本發明揭露一種低溫多晶矽之液晶顯示結構，包含一基板、一透明電極、一下絕緣層、一控制裝置、一第一導電層、一上絕緣層、以及一第二導電層，其中基板具有複數像素區域，各像素區域具有一控制區域、一電容區域及一顯示區域。透明電極係相對顯示區域、控制區域、及電容區域位置，形成於基板上；下絕緣層對應於控制區域形成於透明電極上；控制裝置對應控制區域形成於下絕緣層上；第一導電層對應於控制區

域與電容區域，分別局部形成於控制裝置及透明電極上；上絕緣層至少局部覆蓋控制裝置與第一導電層；第二導電層至少局部覆蓋於上絕緣層上，以於電容區域與第一導電層間形成一儲存電容裝置，俾電性連接該控制裝置至位於該顯示區域上之該透明電極。

本發明更揭露一種製造上述低溫多晶矽液晶顯示結構之方法，包含：分別形成透明電極於基板之顯示區域、控制區域、及電容區域上；對應於控制區域，形成氧化矽絕緣層；對應於控制區域與電容區域，分別於氧化矽絕緣層及透明電極上，局部形成第一導電層，且控制區域上，形成控制裝置；形成上絕緣層，其至少局部覆蓋該控制裝置與該第一導電層；以及形成第二導電層，其至少局部覆蓋於上絕緣層，以與第一導電層間形成儲存電容裝置。

為讓本發明之上述目的、技術特徵、和優點能更明顯易懂，下文係以較佳實施例配合所附圖式進行詳細說明。

### 【實施方式】

本發明之低溫多晶矽液晶顯示結構，其較佳之實施態樣，如第 6 圖所示；而該結構之較佳製程，則如第 2A 圖至第 6 圖所示。

低溫多晶矽液晶顯示結構 20 包含控制裝置 51、儲存電容裝置 53、以及顯示畫素單元 55。首先請參閱第 2A、2B 圖，該結構 20 包含基板 200，基板 200 係具有複數像素區域 30，為更明確揭露本發明，圖式中僅代表性地顯示一像素區域 30 為例，而各像素區域 30 具有一控制區域 31、一電容區域 33、及一顯示區域 35。

首先，如第 2B 圖所示，分別於基板 200 之控制區域 31、電

容區域 33、及顯示區域 35 上形成一透明電極 21，其較佳為銦錫氧化物 (Indium Tin Oxide, ITO)。隨後，對應於控制區域 31 且於透明電極 21 上形成一氧化矽絕緣層 22 (或稱下絕緣層)，再於氧化矽絕緣層 22 上形成一多晶矽層 23，其中氧化矽絕緣層 22 及多晶矽層 23 係形成之一預設圖案。

更詳細地說明前述之製程，請一併參閱第 2A 圖，其係在基板 200 上依序形成透明電極 21、氧化矽絕緣層 22、及多晶矽層 23 後，再進行曝光 (蝕刻)。換句話說，對應於電容區域 33 及顯示區域 35 位置，一開始亦形成有氧化矽絕緣層 22 於透明電極 21 上。同樣地，多晶矽層 23 一開始亦對應於控制區域 31、電容區域 33 及顯示區域 35 位置，形成於氧化矽絕緣層 22 上。

隨後，於多晶矽層 23 上且對應於控制區域 31、電容區域 33 及顯示區域 35 之位置，分別設置有光阻層 41、43、45，較佳係利用半色調光罩 (half-tone mask) 所製成。需進一步說明的是，藉由半色調光罩製程，因光阻層 41、43、45 具有已預設之不同厚度，若以光阻層 41 之厚度較大，隨後再進行蝕刻，此即為本發明之第一道光罩之曝光製程。藉由光阻層 43、45 之厚度設計為較薄，於顯示區域 35 上的多晶矽層 23 及氧化矽絕緣層 22 可在蝕刻後去除，僅留下透明電極 21。同樣地，於電容區域 33 上的多晶矽層 23 亦可在蝕刻後去除，較佳地，藉由光阻層 43 之特別預設厚度，電容區域 33 上氧化矽絕緣層 22 在蝕刻後可全數去除，如此一來，最終產品之儲存電容裝置 53，將可得到更佳之電容值。

請參閱第 3 圖，本發明之低溫多晶矽液晶顯示結構 20 於透明電極 21 上且對應於控制區域 31 與電容區域 33 位置，分別局部形成第一導電層 25 及 25'，其中第一導電層 25 即於控制區域上 31 形成閘極結構。更明確地說，在形成第一導電層 25 及 25' 前，先

於對應於控制區域 31、電容區域 33 及顯示區域 35 處形成一中絕緣層 24，再經由本發明之第二道光罩之曝光程序，於對應控制區域 31 及電容區域 33 處，分別形成第一導電層 25、25'。最後，再於控制區域 31 進行摻雜，以將控制裝置 51 形成一源極 231 及一汲極 232 結構。較佳地，針對控制裝置 51 之部分結構，可更進行一輕摻雜 (Lightly Doped Drain, LDD) 製程，使控制裝置 51 亦形成一具有輕摻雜之結構，以進一步提升導電能力。

接續前項製程，如第 4 圖所示，再形成一上絕緣層 26，其至少局部覆蓋控制裝置 51 與第一導電層 25、25'。更進一步來說，上絕緣層 26 形成並覆蓋於上述元件之上，再經由第三道光罩之曝光製程，形成二接觸孔 261、262，以使源極 231 及汲極 232 結構可自上絕緣層 26 及中絕緣層 24 中暴露，以進行後續的電性連接。

第四道光罩之曝光製程如第 5 圖所示，即基於前述之結構，再進一步形成第二導電層 271、272，其至少局部覆蓋於該上絕緣層 26，以使第二導電層 272 與第一導電層 25' 間形成儲存電容裝置 53，並且電性連接控制裝置 51 至位於該顯示區域 35 上之透明電極 21，以構成必要之電場。更明確來說，第二導電線層 271、272 透過先前形成於上絕緣層 26 及下絕緣層 24 之接觸孔 261、262，連接控制裝置 51 於該源極 231 及汲極 232 結構上。

最後，如第 6 圖所示，本發明之第五道光罩之曝光製程係形成一保護層或平坦層 (passivation) 28，其覆蓋低溫多晶矽液晶顯示結構 20 於該第二導電層 271、272 上。

藉由上述之製造方法，可得到本發明之低溫多晶矽之液晶顯示結構 20，此結構 20 於控制區域 31 係依序包含基板 200、透明電極 21、下絕緣層 22、控制裝置 51、中絕緣層 24、第一導電層



25、上絕緣層 26、第二導電層 271、以及保護層 28。於電容區域 33 則較佳係依序包含基板 200、透明電極 21、中絕緣層 24、第一導電層 25'、上絕緣層 26、第二導電層 272、以及保護層 28。而於顯示區域則僅包含基板 200 及透明電極 21。

其中，下絕緣層 22 可對應於控制區域 31 及電容區域 33 之位置，形成於透明電極 21 上，亦可僅形成於控制區域 31 上，以使最終產品於電容區域 33 上，未受下絕緣層 225 之間隔，而獲達較大之電容。控制裝置 51 對應控制區域 31 位置，係形成於下絕緣層 22 上。較佳地，中絕緣層 24 設於該第一導電層 271、272 之一下方，亦即第一導電層 271、272 對應於控制區域 31 與電容區域 33 位置，分別局部形成於控制裝置 51 及透明電極 21 上。上絕緣層 26 至少局部覆蓋控制裝置 51 與第一導電層 25、25'，而第二導電層 271、272 係至少局部覆蓋於上絕緣層 26 上，以與第一導電層 25' 間形成儲存電容裝置 53，且電性連接控制裝置 51 至位於顯示區域 55 上之該透明電極 21。

該控制裝置 51 較佳係為一薄膜電晶體 (Thin-Film-Transistor, TFT)，下絕緣層 22 較佳即為一氧化矽絕緣層 22，而保護層 28 係完全覆蓋於第二導電層 271、272 上。

藉由上述之低溫多晶矽之液晶顯示結構 20，本發明有別於先前技術，先將透明電極 21 形成基板 200 上，不但有效提昇儲存電容之效能，亦可減少光罩之曝光或蝕刻製程，由習知的六道光罩的曝光製程，以至少減為五道曝光製程，明顯節省成本並縮短製造時程。

上述之實施例僅用來例舉本發明之實施態樣，以及闡釋本發明之技術特徵，並非用來限制本發明之保護範疇。任何熟悉此技

術者可輕易完成之改變或均等性之安排均屬於本發明所主張之範圍，本發明之權利保護範圍應以申請專利範圍為準。

### 【圖式簡單說明】

第 1A 至 1F 圖係為習知低溫多晶矽顯示結構之製程示意圖；  
 第 2A 及 2B 圖依序係為本發明較佳實施例之第一道光罩之曝光製程示意圖；  
 第 3 圖係為本發明較佳實施例之第二道光罩之曝光製程示意圖；  
 第 4 圖係為本發明較佳實施例之第三道光罩之曝光製程示意圖；  
 第 5 圖係為本發明較佳實施例之第四道光罩之曝光製程示意圖；以及  
 第 6 圖係為本發明較佳實施例之第五道光罩之曝光製程示意圖。

### 【主要元件符號說明】

10	低溫多晶矽之顯示結構
100	基板
11	薄膜電晶體
110、130	多晶矽島
113、133	第一導電層
115、135	第二導電層
12	下絕緣層
13	儲存電容
14	上絕緣層
141	接觸孔

16	保護層
161	接觸孔
17	透明電極
20	低溫多晶矽液晶顯示結構
200	基板
21	透明電極
22	氧化矽絕緣層（下絕緣層）
23	多晶矽層
231	源極
232	汲極
24	中絕緣層
25、25'	第一導電層
26	上絕緣層
261、262	接觸孔
271、272	第二導電層
28	保護層
30	像素區域
31	控制區域
33	電容區域
35	顯示區域
41、43、45	光阻層
51	控制裝置
53	儲存電容裝置
55	顯示畫素單元

## 五、中文發明摘要：

本發明係一種低溫多晶矽之液晶顯示結構及其製造方法；該結構包含一基板，其具有複數像素區域，各像素區域具有一控制區域、一電容區域及一顯示區域，該結構係先於基板上形成透明電極，並於透明電極上，且分別於控制區域、電容區域、及顯示區域之位置，形成控制裝置、儲存電容裝置及顯示單元，藉此，可提升其電容並減少光罩製程。

## 六、英文發明摘要：

An LTPS-LCD structure and a method for manufacturing the same are provided. The structure comprises a substrate where a plurality of pixels are formed thereon. Each of the pixels comprises a control area, a capacitance area, and a display area. The structure is initially formed with a transparent electrode on the substrate, followed by a control device, a storage capacitance, and a display unit formed on the control area, the capacitance area, and the display area, respectively. Therefore, the capacitance of the structure can be enhanced and the manufacturing process of masks can be reduced.

## 十、申請專利範圍：

1. 一種製造一低溫多晶矽液晶顯示結構之方法，該結構包含一基板，該基板具有複數像素區域，各該像素區域具有一控制區域、一電容區域、及一顯示區域，該方法包含下列步驟：
  - (a)分別形成一透明電極，於該基板之該顯示區域、該控制區域、及該電容區域上，並對應於該控制區域，形成一氧化矽絕緣層；
  - (b)對應於該控制區域與該電容區域，分別於該氧化矽絕緣層及該透明電極上，局部形成一第一導電層，且該控制區域上，形成一控制裝置；
  - (c)形成一上絕緣層，至少局部覆蓋該控制裝置與該第一導電層；然後
  - (d)形成一第二導電層，至少局部覆蓋於該上絕緣層上，以與該第一導電層間形成一儲存電容裝置，俾電性連接該控制裝置至位於該顯示區域上之該透明電極。
2. 如請求項 1 所述之方法，其中步驟(d)之後，更包含下列步驟：
  - (e)形成一保護層，覆蓋於該第二導電層上。
3. 如請求項 1 所述之方法，其中於步驟(a)更包含下列步驟：
  - (a-1)對應於該電容區域及該顯示區域位置，形成一氧化矽絕緣層於該透明電極上；然後
  - (a-2) 對應於該控制區域、該電容區域及該顯示區域位置，形成一多晶矽層於該氧化矽絕緣層上。
4. 如請求項 3 所述之方法，其中該氧化矽絕緣層及該多晶矽層所形成之一預設圖案，係以下列步驟所完成：
  - (a-3)對應於該控制區域、該電容區域及該顯示區域位置，設一光阻層於該多晶矽層上，加以蝕刻。

5. 如請求項 4 所述之方法，其中步驟(a-3)係採用一半色調光罩 (half-tone mask)製程。
6. 如請求項 4 所述之方法，其中步驟(b)更包含：
  - (b-1) 對應於該控制區域、該電容區域及該顯示區域位置，形成一中絕緣層；
  - (b-2)對應於該控制區域及該電容區域位置，分別形成該第一導電層；
  - (b-3)摻雜 (doping) 該控制裝置，使該控制裝置形成一源極及一汲極結構；以及
  - (b-4)摻雜該控制裝置，使該控制裝置亦形成一具有輕摻雜之結構。
7. 如請求項 6 所述之方法，其中該步驟(c)更包含：
  - (c-1)自於該上、中絕緣層，暴露該源極及汲極結構。
8. 如請求項 7 所述之方法，其中該步驟(d)中：

該第二導電線層，自該上、中絕緣層，分別連接該控制裝置於該源極及汲極結構上。
9. 一種低溫多晶矽之液晶顯示結構，包含：
  - 一基板，具有複數像素區域，各該像素區域具有一控制區域、一電容區域及一顯示區域；
  - 一透明電極，相對該顯示區域、該控制區域、及該電容區域位置，形成於該基板上；
  - 一下絕緣層，對應於該控制區域，形成於該透明電極上；
  - 一控制裝置，對應該控制區域，形成於該下絕緣層上；
  - 一第一導電層，對應於該控制區域與該電容區域，分別局部形成於該控制裝置及該透明電極上；
  - 一上絕緣層，至少局部覆蓋該控制裝置與該第一導電層；
  - 一第二導電層，至少局部覆蓋於該上絕緣層上，以於該電

容區域與該第一導電層間形成一儲存電容裝置，俾電性連接該控制裝置至位於該顯示區域上之該透明電極。

10. 如請求項 9 所述之液晶顯示結構，其中該控制裝置係為一薄膜電晶體 (TFT)。
11. 如請求項 9 所述之液晶顯示結構，更包含一中絕緣層，設於該第一導電層之一下方。
12. 如請求項 9 所述之液晶顯示結構，更包含一保護層，覆蓋於該第二導電層上。
13. 如請求項 9 所述之液晶顯示結構，其中該透明電極係為一銦錫氧化物 (Indium Tin Oxide, ITO)。
14. 如請求項 9 所述之液晶顯示結構，其中該下絕緣層係為一氧化矽絕緣層。

七、指定代表圖：

(一)本案指定代表圖為：第 ( 6 ) 圖。

(二)本代表圖之元件符號簡單說明：

20	低溫多晶矽液晶顯示結構	21	透明電極
200	基板	25	第一導電層
24	中絕緣層	26	上絕緣層
25'	第一導電層	272	第二導電層
271	第二導電層	51	控制裝置
28	保護層	55	顯示畫素單元
53	儲存電容裝置		

八、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

無