



(12) 发明专利

(10) 授权公告号 CN 110718612 B

(45) 授权公告日 2021.08.06

(21) 申请号 201910815397.2

H01L 33/32 (2010.01)

(22) 申请日 2019.08.30

H01L 33/00 (2010.01)

(65) 同一申请的已公布的文献号

申请公布号 CN 110718612 A

(56) 对比文件

CN 109950372 A, 2019.06.28

CN 109950372 A, 2019.06.28

(43) 申请公布日 2020.01.21

CN 103337573 A, 2013.10.02

(73) 专利权人 华灿光电(浙江)有限公司

CN 107359227 A, 2017.11.17

地址 322000 浙江省金华市义乌市苏溪镇
苏福路233号

CN 107293619 A, 2017.10.24

CN 208589459 U, 2019.03.08

(72) 发明人 洪威威 王倩 周飏 胡加辉

CN 101859825 A, 2010.10.13

CN 103746052 A, 2014.04.23

(74) 专利代理机构 北京三高永信知识产权代理
有限责任公司 11138

CN 108682719 A, 2018.10.19

CN 106299056 A, 2017.01.04

代理人 羊淑梅

CN 109545925 A, 2019.03.29

审查员 王勇

(51) Int. Cl.

H01L 33/06 (2010.01)

H01L 33/12 (2010.01)

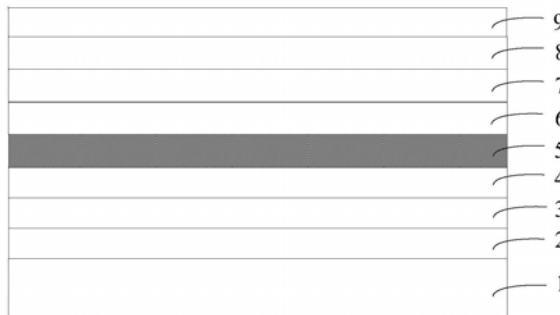
权利要求书2页 说明书8页 附图3页

(54) 发明名称

发光二极管外延片及其制造方法

(57) 摘要

本发明公开了一种发光二极管外延片及其制造方法,属于半导体技术领域。发光二极管外延片的多量子阱层的每个量子阱层均包括依次层叠的第一量子阱子层、第二量子阱子层和第三量子阱子层,第二量子阱子层的In/Ga比大于等于第一量子阱子层和第三量子阱子层的In/Ga比;第一量子阱子层中掺有Si;每个量子垒层均包括依次层叠的第一量子垒子层、第二量子垒子层和第三量子垒子层;第二量子垒子层的Si/Ga比大于等于第一量子垒子层和第三量子垒子层的Si/Ga比。该发光二极管外延片可以改善多量子阱层中的能带倾斜现象,增加电子和空穴的波函数在空间分布上的重叠度,提高LED的内量子效率。



1. 一种发光二极管外延片,所述发光二极管外延片包括衬底、以及依次层叠在所述衬底上的缓冲层、未掺杂的GaN层、N型层、多量子阱层、电子阻挡层、P型层和P型接触层,所述多量子阱层包括交替生长的量子阱层和量子垒层,其特征在于,

每个所述量子阱层均包括依次层叠的第一量子阱子层、第二量子阱子层和第三量子阱子层,所述第一量子阱子层、第二量子阱子层和第三量子阱子层均为InGaN层,所述第二量子阱子层的In/Ga比大于所述第一量子阱子层和所述第三量子阱子层的In/Ga比;所述第一量子阱子层中掺有Si,所述第一量子阱子层中Si的掺杂浓度为 $1 \times 10^{17} \text{cm}^{-3} \sim 3 \times 10^{17} \text{cm}^{-3}$;

每个所述量子垒层均包括依次层叠的第一量子垒子层、第二量子垒子层和第三量子垒子层,所述第一量子垒子层、第二量子垒子层和第三量子垒子层均为掺Si的GaN层,所述量子垒子层中Si的掺杂浓度为 $3 \times 10^{17} \text{cm}^{-3} \sim 5 \times 10^{17} \text{cm}^{-3}$;所述第二量子垒子层的Si/Ga比大于所述第一量子垒子层和所述第三量子垒子层的Si/Ga比;

所述第一量子垒子层的Si/Ga比随着厚度的增加而逐渐增加,所述第二量子垒子层的Si/Ga比恒定不变,所述第三量子垒子层的Si/Ga比随着厚度的增加而逐渐减少。

2. 根据权利要求1所述的发光二极管外延片,其特征在于,所述第一量子阱子层、第二量子阱子层和第三量子阱子层的厚度比为 $1:m:1$, $4 \leq m \leq 6$, m 为正整数。

3. 根据权利要求1所述的发光二极管外延片,其特征在于,所述第一量子垒子层、第二量子垒子层和第三量子垒子层的厚度比为 $1:n:1$, $4 \leq n \leq 6$, n 为正整数。

4. 根据权利要求1所述的发光二极管外延片,其特征在于,所述第一量子阱子层的Si/Ga比随着厚度的增加而逐渐减少。

5. 根据权利要求1所述的发光二极管外延片,其特征在于,所述第一量子阱子层的Si/Ga比的最大值为所述第二量子垒子层的Si/Ga比的20~30%,所述第一量子垒子层的Si/Ga比的最小值为所述第二量子垒子层的Si/Ga比的20~30%,所述第三量子垒子层的Si/Ga比的最小值为所述第二量子垒子层的Si/Ga比的20~30%。

6. 一种发光二极管外延片的制造方法,其特征在于,所述制造方法包括:

提供一衬底;

在所述衬底上依次生长低温缓冲层、未掺杂的GaN层、N型层、多量子阱层、电子阻挡层、P型层和P型接触层;

其中,所述多量子阱层包括交替生长的量子阱层和量子垒层,每个所述量子阱层均包括依次层叠的第一量子阱子层、第二量子阱子层和第三量子阱子层,所述第一量子阱子层、第二量子阱子层和第三量子阱子层均为InGaN层,所述第二量子阱子层的In/Ga比大于所述第一量子阱子层和所述第三量子阱子层的In/Ga比;所述第一量子阱子层中掺有Si,所述第一量子阱子层中Si的掺杂浓度为 $1 \times 10^{17} \text{cm}^{-3} \sim 3 \times 10^{17} \text{cm}^{-3}$;

每个所述量子垒层均包括依次层叠的第一量子垒子层、第二量子垒子层和第三量子垒子层,所述第一量子垒子层、第二量子垒子层和第三量子垒子层均为掺Si的GaN层,所述量子垒子层中Si的掺杂浓度为 $3 \times 10^{17} \text{cm}^{-3} \sim 5 \times 10^{17} \text{cm}^{-3}$;所述第二量子垒子层的Si/Ga比大于所述第一量子垒子层和所述第三量子垒子层的Si/Ga比;

所述第一量子垒子层的Si/Ga比随着厚度的增加而逐渐增加,所述第二量子垒子层的Si/Ga比恒定不变,所述第三量子垒子层的Si/Ga比随着厚度的增加而逐渐减少。

7. 根据权利要求6所述的制造方法,其特征在于,所述第一量子阱子层和所述第三量子

阱子层的生长温度均大于等于所述第二量子阱子层的生长温度。

8. 根据权利要求6所述的制造方法,其特征在于,所述第一量子垒子层和所述第三量子垒子层的生长温度均小于等于所述第二量子垒子层的生长温度。

9. 根据权利要求6所述的制造方法,其特征在于,所述第一量子阱子层的Si/Ga比随着厚度的增加而逐渐减少。

发光二极管外延片及其制造方法

技术领域

[0001] 本发明涉及半导体技术领域,特别涉及一种发光二极管外延片及其制造方法。

背景技术

[0002] GaN(氮化镓)是制作LED(Light Emitting Diode,发光二极管)外延片的材料之一,GaN是极稳定的化合物和坚硬的高熔点材料,也是直接迁跃的宽带隙半导体材料,不仅具有良好的物理和化学性质,而且具有电子饱和速率高。热导率好、宽带禁度大和介电常数小等特点和强的抗辐照能力,可以用来制备稳定性好,寿命长、耐腐蚀和耐高温的大功率器件。

[0003] 通常,GaN基LED在蓝宝石衬底上进行外延生长。传统的GaN基LED外延结构一般采用InGaN/GaN超晶格结构作用多量子阱层。但是InGaN层和GaN层之间存在着很大的晶格失配,导致InGaN层和GaN层之间存在较大的压应力。压应力会产生压电极化电场,使得电子和空穴波函数的交叠减少,导致多量子阱层的能带倾斜,造成内量子效率的下降,从而影响LED发光效率。

发明内容

[0004] 本发明实施例提供了一种发光二极管外延片及其制造方法,可以改善多量子阱层中的能带倾斜现象,增加电子和空穴的波函数在空间分布上的重叠度,提高LED的内量子效率。所述技术方案如下:

[0005] 一方面,提供了一种发光二极管外延片,所述发光二极管外延片包括衬底、以及依次层叠在所述衬底上的缓冲层、未掺杂的GaN层、N型层、多量子阱层、电子阻挡层、P型层和P型接触层,所述多量子阱层包括交替生长的量子阱层和量子垒层,

[0006] 每个所述量子阱层均包括依次层叠的第一量子阱子层、第二量子阱子层和第三量子阱子层,所述第一量子阱子层、第二量子阱子层和第三量子阱子层均为InGaN层,所述第二量子阱子层的In/Ga比大于等于所述第一量子阱子层和所述第三量子阱子层的In/Ga比;所述第一量子阱子层中掺有Si,所述第一量子阱子层中Si的掺杂浓度为 $1 \times 10^{17} \text{cm}^{-3} \sim 3 \times 10^{17} \text{cm}^{-3}$;

[0007] 每个所述量子垒层均包括依次层叠的第一量子垒子层、第二量子垒子层和第三量子垒子层,所述第一量子垒子层、第二量子垒子层和第三量子垒子层均为掺Si的GaN层,所述量子垒子层中Si的掺杂浓度为 $3 \times 10^{17} \text{cm}^{-3} \sim 5 \times 10^{17} \text{cm}^{-3}$;所述第二量子垒子层的Si/Ga比大于等于所述第一量子垒子层和所述第三量子垒子层的Si/Ga比。

[0008] 进一步地,所述第一量子阱子层、第二量子阱子层和第三量子阱子层的厚度比为 $1:m:1, 4 \leq m \leq 6, m$ 为正整数。

[0009] 进一步地,所述第一量子垒子层、第二量子垒子层和第三量子垒子层的厚度比为 $1:n:1, 4 \leq n \leq 6, n$ 为正整数。

[0010] 进一步地,所述第一量子垒子层的Si/Ga比随着厚度的增加而逐渐增加,所述第二

量子垒子层的Si/Ga比恒定不变,所述第三量子垒子层的Si/Ga比随着厚度的增加而逐渐减少。

[0011] 进一步地,所述第一量子阱子层的Si/Ga比随着厚度的增加而逐渐减少。

[0012] 进一步地,所述第一量子阱子层的Si/Ga比的最大值为所述第二量子垒子层的Si/Ga比的20~30%,所述第一量子垒子层的Si/Ga比的最小值为所述第二量子垒子层的Si/Ga比的20~30%,所述第三量子垒子层的Si/Ga比的最小值为所述第二量子垒子层的Si/Ga比的20~30%。

[0013] 另一方面,提供了一种发光二极管外延片的制造方法,所述制造方法包括:

[0014] 提供一衬底;

[0015] 在所述衬底上依次生长低温缓冲层、未掺杂的GaN层、N型层、多量子阱层、电子阻挡层、P型层和P型接触层;

[0016] 其中,所述多量子阱层包括交替生长的量子阱层和量子垒层,每个所述量子阱层均包括依次层叠的第一量子阱子层、第二量子阱子层和第三量子阱子层,所述第一量子阱子层、第二量子阱子层和第三量子阱子层均为InGaN层,所述第二量子阱子层的In/Ga比大于所述第一量子阱子层和所述第三量子阱子层的In/Ga比;所述第一量子阱子层中掺有Si,所述第一量子阱子层中Si的掺杂浓度为 $1 \times 10^{17} \text{cm}^{-3} \sim 3 \times 10^{17} \text{cm}^{-3}$;

[0017] 每个所述量子垒层均包括依次层叠的第一量子垒子层、第二量子垒子层和第三量子垒子层,所述第一量子垒子层、第二量子垒子层和第三量子垒子层均为掺Si的GaN层,所述量子垒子层中Si的掺杂浓度为 $3 \times 10^{17} \text{cm}^{-3} \sim 5 \times 10^{17} \text{cm}^{-3}$;所述第二量子垒子层的Si/Ga比大于所述第一量子垒子层和所述第三量子垒子层的Si/Ga比。

[0018] 进一步地,所述第一量子阱子层和所述第三量子阱子层的生长温度均大于等于所述第二量子阱子层的生长温度。

[0019] 进一步地,所述第一量子垒子层和所述第三量子垒子层的生长温度均小于等于所述第二量子垒子层的生长温度。

[0020] 进一步地,所述第一量子阱子层的Si/Ga比随着厚度的增加而逐渐减少。

[0021] 本发明实施例提供的技术方案带来的有益效果是:

[0022] 通过将各个量子阱层分成三个子层,且第二量子阱子层的In/Ga比大于等于第一量子阱子层和第三量子阱子层的In/Ga比,因此,第二量子阱子层中的In含量较高,可以作为主要发光层,保证LED的发光效率。第一量子阱子层和第三量子阱子层中的In含量较低,且与量子垒层接触,可以减小量子阱层和量子垒层之间的晶格失配,从而减少压应力。同时,第一量子阱子层中掺有少量Si,可以增加量子阱层中的电子浓度,从而改善多量子阱层的能带倾斜现象,增加电子和空穴的波函数在空间分布上的重叠度,提高LED的内量子效率。且由于Si为杂质,在量子阱层中掺Si会影响阱层的晶体质量,而第一量子阱子层并非主要的发光层,因此,在第一量子阱子层中掺Si,可以减少Si杂质掺杂对阱层晶体质量的影响,从而保证阱层的发光效率。进一步地,通过将量子垒层分成三个子层,且第二量子垒子层的Si/Ga比大于等于第一量子垒子层和第三量子垒子层的Si/Ga比,即与量子阱层接触的第一量子垒子层和第三量子垒子层中的Si的掺杂浓度较少,可以保证第一量子垒子层和第三量子垒子层的晶体质量,从而提高阱垒之间的界面质量,进而可以进一步提高LED的发光效率。

附图说明

[0023] 为了更清楚地说明本发明实施例中的技术方案,下面将对实施例描述中所需要使用的附图作简单地介绍,显而易见地,下面描述中的附图仅仅是本发明的一些实施例,对于本领域普通技术人员来讲,在不付出创造性劳动的前提下,还可以根据这些附图获得其他的附图。

[0024] 图1是本发明实施例提供的一种发光二极管外延片的结构示意图;

[0025] 图2是本发明实施例提供的一种多量子阱层的结构示意图;

[0026] 图3是本发明实施例提供的一种发光二极管外延片的制造方法的方法流程图;

[0027] 图4是现有的多量子阱层的能带示意图;

[0028] 图5是本发明实施例提供的多量子阱层的能带示意图。

具体实施方式

[0029] 为使本发明的目的、技术方案和优点更加清楚,下面将结合附图对本发明实施方式作进一步地详细描述。

[0030] 本发明实施例提供了一种发光二极管外延片,图1是本发明实施例提供的一种发光二极管外延片的结构示意图,如图1所示,发光二极管外延片包括衬底1、以及依次层叠在衬底1上的缓冲层2、未掺杂的GaN层3、N型层4、多量子阱层5、低温P型层6、电子阻挡层7、高温P型层8和P型接触层9。

[0031] 图2是本发明实施例提供的一种多量子阱层的结构示意图,如图2所示,多量子阱层5包括交替生长的多个量子阱层51和多个量子垒层52。

[0032] 每个量子阱层51均包括依次层叠的第一量子阱子层511、第二量子阱子层512和第三量子阱子层513。第一量子阱子层511、第二量子阱子层512和第三量子阱子层513均为InGaN层。第二量子阱子层512的In/Ga比大于等于第一量子阱子层511和第三量子阱子层513的In/Ga比。第一量子阱子层511中掺有Si,第一量子阱子层511中Si的掺杂浓度为 $1 \times 10^{17} \text{cm}^{-3} \sim 3 \times 10^{17} \text{cm}^{-3}$ 。

[0033] 每个量子垒层52均包括依次层叠的第一量子垒子层521、第二量子垒子层522和第三量子垒子层523,第一量子垒子层521、第二量子垒子层522和第三量子垒子层523均为掺Si的GaN层,量子垒子层中Si的掺杂浓度为 $3 \times 10^{17} \text{cm}^{-3} \sim 5 \times 10^{17} \text{cm}^{-3}$;第二量子垒子层522的Si/Ga比大于等于第一量子垒子层521和第三量子垒子层523的Si/Ga比。

[0034] 需要说明的是,In/Ga比表示In的掺杂浓度和Ga的掺杂浓度的比值,Si/Ga比表示Si的掺杂浓度和Ga的掺杂浓度的比值。在本实施例中,各个量子阱子层和各个量子垒子层中的Ga的掺杂浓度相等。

[0035] 在本实施例中,多量子阱层5可以包括交替生长的8~15个量子阱层51和8~15个量子垒层52。

[0036] 进一步地,第一量子阱子层511、第二量子阱子层512和第三量子阱子层513的厚度比为 $1:m:1$, $4 \leq m \leq 6$, m 为正整数。由于第二量子阱子层为主要发光层,因此,将第二量子阱子层的厚度设置的较厚,可以保证各个量子阱层的发光亮度。同时将第一量子阱子层设置的较薄,可以防止第一量子阱子层中掺入Si杂质,对整个阱层的晶体质量产生影响。

[0037] 需要说明的是,第一量子阱子层511、第二量子阱子层512和第三量子阱子层513的

具体厚度比可以根据所需LED器件的发光波长大小选取。发光波长越长,需要的量子阱层In总量越多,第二量子阱子层的厚度可以设置的越厚。发光波长越短,需要的量子阱层In总量越少,第二量子阱子层的厚度可以设置的越薄。

[0038] 示例性地,当所需LED器件的发光波长为460nm~470nm时,可以将第一子层511、第二子层512和第三子层513的厚度比设置为1:4:1。当所需LED器件的发光波长为515nm~525nm时,可以将第一子层511、第二子层512和第三子层513的厚度比设置为1:5:1。当所需LED器件的发光波长为520nm~530nm时,可以将第一子层511、第二子层512和第三子层513的厚度比设置为1:6:1。

[0039] 可选地,各个量子阱层51的总厚度可以为2~3nm。若量子阱层51的厚度小于2nm,则可能由于量子阱层51的厚度太小而影响到量子阱层51中电子和空穴的复合发光,降低LED的发光效率。如果量子阱层51的厚度大于3nm,则可能由于量子阱层51的厚度太大而造成量子阱层51中产生更多的应力,影响量子阱层51的晶体质量从而影响LED的发光效率。

[0040] 进一步地,第一量子垒子层521、第二量子垒子层522和第三量子垒子层523的厚度比为1:n:1, $4 \leq n \leq 6$, n为正整数。由于第二量子垒子层中Si的掺杂浓度最高,因此,第二量子垒子层可以作为主要的阻挡层,阻挡电子溢流。因此,将第二量子垒层的厚度设置的较厚,可以减少电子溢流。

[0041] 可选地,各个量子垒层52的总厚度可以为9~20nm。若量子垒层52的厚度小于9nm,则可能由于量子垒层52的厚度太小而起不到阻挡电子溢流的效果。若量子垒层52的厚度大于20nm,又很容易影响到载流子正常的迁移,对电子和空穴的复合起到阻挡作用,降低LED的发光效率。

[0042] 进一步地,第一量子垒子层521的Si/Ga比随着厚度的增加而逐渐增加,第二量子垒子层522的Si/Ga比恒定不变,第三量子垒子层523的Si/Ga比随着厚度的增加而逐渐减少。则第一量子垒子层中的Si的掺杂浓度逐渐增加,第一量子垒子层中与量子阱层接触的部分的Si的掺杂浓度较少,有利于提高阱垒之间的界面质量。同样地,第三量子垒子层中与量子阱层接触的部分的Si的掺杂浓度逐渐较少,有利于提高阱垒之间的界面质量。

[0043] 在本实施例中,第一量子垒子层521的Si/Ga比逐渐增加至第二量子垒子层522的Si/Ga比,第三量子垒子层523的Si/Ga比由第二量子垒子层的Si/Ga比逐渐减少,以形成平滑过渡。

[0044] 进一步地,第一量子阱子层511的Si/Ga比随着厚度的增加而逐渐减少。则第一量子阱子层511中靠近第二量子阱子层512的部分的Si的掺杂浓度较少,可以减少掺杂Si杂质对第二量子阱子层512所产生的影响。

[0045] 可选地,第一量子阱子层的Si/Ga比的最大值为第二量子垒子层的Si/Ga比的20~30%。若第一量子阱子层中Si的掺杂浓度过低,则起不到改善阱层能带倾斜的作用,若第一量子阱子层中Si的掺杂浓度过高,则会影响量子阱层的晶体质量。

[0046] 进一步地,第一量子垒子层的Si/Ga比的最小值为第二量子垒子层的Si/Ga比的20~30%,第三量子垒子层的Si/Ga比的最小值为第二量子垒子层的Si/Ga比的20~30%。此时即可以保证量子垒层能起到阻挡电子溢流的作用,又可以保证阱垒之间的界面质量。

[0047] 可选地,衬底1可以为蓝宝石衬底。

[0048] 可选地,缓冲层2可以为AlN层,厚度为15~35nm。

- [0049] 可选地,未掺杂的GaN层3的厚度为1~3 μm 。
- [0050] 可选地,N型层4可以为掺Si的GaN层,厚度为1~5 μm 。
- [0051] 可选地,低温P型层6可以为掺Mg的GaN层,厚度为10~40nm。
- [0052] 可选地,电子阻挡层7可以为掺Mg的AlGa_{0.9}N层,厚度为20~30nm,Mg的掺杂浓度小于 $1 \times 10^{19} \text{cm}^{-3}$ 。
- [0053] 可选地,P型层8可以为掺Mg的GaN层,厚度为10~30nm,Mg的掺杂浓度大于或等于 $1 \times 10^{20} \text{cm}^{-3}$ 。
- [0054] 可选地,P型接触层9可以为重掺杂Mg的GaN层,厚度为30~50nm,Mg的掺杂浓度大于或等于 $1 \times 10^{20} \text{cm}^{-3}$ 。
- [0055] 本发明实施例提供了一种发光二极管外延片的制造方法,用于制造实施例一提供的发光二极管外延片,图3是本发明实施例提供的一种发光二极管外延片的制造方法的方法流程图,如图3所示,该制造方法包括:
- [0056] 步骤301、提供一衬底。
- [0057] 在本实施例中,衬底为蓝宝石,可以将衬底放在石墨托盘上送入反应腔中进行外延材料的生长。
- [0058] 步骤301还包括:
- [0059] 控制反应室温度为1050 $^{\circ}\text{C}$,压力为200~500Torr,在纯氢气氛围对蓝宝石衬底进行退火处理5~6min,然后将蓝宝石衬底进行氮化处理。
- [0060] 本发明运用Veeco EPIK700 MOCVD来生长高亮度Ga_{0.99}N基LED外延片。采用高纯H₂或高纯N₂或高纯H₂和高纯N₂的混合气体作为载气,高纯NH₃作为N源,三甲基镓(TMGa)及三乙基镓(TEGa)作为镓源,三甲基铟(TMIn)作为铟源,硅烷(SiH₄)作为N型掺杂剂,三甲基铝(TMA1)作为铝源,二茂镁(CP₂Mg)作为P型掺杂剂,衬底为(0001)面蓝宝石,反应室压力在50torr到600torr之间。
- [0061] 步骤302、在衬底上生长缓冲层。
- [0062] 其中,缓冲层为AlN层。
- [0063] 具体地,将衬底放置到PVD (Physical Vapor Deposition,物理气相沉积)设备的反应腔内,采用PVD法生长AlN缓冲层,包括:将PVD设备的反应腔内温度调整至400~700 $^{\circ}\text{C}$,溅射功率调整至3000~5000W,压力调整至为1~10mtorr,生长15~35nm厚的AlN缓冲层。
- [0064] 需要说明的是,外延层中的未掺杂的Ga_{0.99}N层、N型层、多量子阱层、低温P型层、电子阻挡层、P型层以及P型接触层均可以采用MOCVD (Metal-organic Chemical Vapor Deposition,金属有机化合物化学气相沉积)法生长。在具体实现时,通常是将衬底放在石墨托盘上送入MOCVD设备的反应室中进行外延材料的生长,因此上述生长过程中控制的温度和压力实际上是指反应室内的温度和压力。具体地,采用三甲基镓或三甲基乙作为镓源,三乙基硼作为硼源,高纯氨气作为氮源,三甲基铟作为铟源,三甲基铝作为铝源,N型掺杂剂选用硅烷,P型掺杂剂选用二茂镁。
- [0065] 步骤303、在缓冲层上生长未掺杂的Ga_{0.99}N层。
- [0066] 示例性地,将反应室温度控制在1000~1200 $^{\circ}\text{C}$,压力控制在100~500torr,生长厚度为1~3 μm 的未掺杂的Ga_{0.99}N层。
- [0067] 步骤304、在未掺杂的Ga_{0.99}N层上生长N型层。

[0068] 其中,N型层为掺Si的GaN层,Si掺杂浓度可以为 $10^{18}\text{cm}^{-3}\sim 10^{19}\text{cm}^{-3}$ 。

[0069] 示例性地,将反应室温度控制在 $1000\sim 1200^\circ\text{C}$,压力控制在 $100\sim 300\text{torr}$,生长厚度为 $1\sim 5\mu\text{m}$ 的N型GaN层。

[0070] 步骤305、在N型层上生长多量子阱层。

[0071] 在本实施例中,多量子阱层5可以包括交替生长的 $8\sim 15$ 个量子阱层和 $8\sim 15$ 个量子垒层。

[0072] 每个量子阱层均包括依次层叠的第一量子阱子层、第二量子阱子层和第三量子阱子层。第一量子阱子层、第二量子阱子层和第三量子阱子层均为InGaN层,第二量子阱子层的In/Ga比大于等于第一量子阱子层和第三量子阱子层的In/Ga比。第一量子阱子层中掺有Si,第一量子阱子层中Si的掺杂浓度为 $1\sim 3\times 10^{17}\text{cm}^{-3}$ 。

[0073] 每个量子垒层均包括依次层叠的第一量子垒子层、第二量子垒子层和第三量子垒子层。第一量子垒子层、第二量子垒子层和第三量子垒子层均为掺Si的GaIn层,量子垒子层中Si的掺杂浓度为 $3\sim 5\times 10^{17}\text{cm}^{-3}$ 。第二量子垒子层的Si/Ga比大于等于第一量子垒子层和第三量子垒子层的Si/Ga比。

[0074] 需要说明的是,In/Ga比表示In的掺杂浓度和Ga的掺杂浓度的比值,Si/Ga比表示Si的掺杂浓度和Ga的掺杂浓度的比值。在本实施例中,各个量子阱子层和各个量子垒子层中的Ga的掺杂浓度相等。

[0075] 进一步地,第一量子阱子层、第二量子阱子层和第三量子阱子层的厚度比为 $1:m:1$, $4\leq m\leq 6$,m为正整数。

[0076] 可选地,各个量子阱层的总厚度可以为 $2\sim 3\text{nm}$ 。

[0077] 需要说明的是,第一量子阱子层、第二量子阱子层和第三量子阱子层的具体厚度比可以根据所需LED器件的发光波长大小选取。

[0078] 进一步地,第一量子垒子层、第二量子垒子层和第三量子垒子层的厚度比为 $1:n:1$, $4\leq n\leq 6$,n为正整数。

[0079] 可选地,各个量子垒层的总厚度可以为 $9\sim 20\text{nm}$ 。

[0080] 进一步地,第一量子垒子层的Si/Ga比随着厚度的增加而逐渐增加,第二量子垒子层的Si/Ga比恒定不变,第三量子垒子层的Si/Ga比随着厚度的增加而逐渐减少。

[0081] 进一步地,第一量子阱子层的Si/Ga比随着厚度的增加而逐渐减少。

[0082] 进一步地,第一量子阱子层的Si/Ga比的最大值为第二量子垒子层的Si/Ga比的 $20\sim 30\%$,第一量子垒子层的Si/Ga比的最小值为第二量子垒子层的Si/Ga比的 $20\sim 30\%$,第三量子垒子层的Si/Ga比的最小值为第二量子垒子层的Si/Ga比的 $20\sim 30\%$ 。

[0083] 可选地,第一量子阱子层和第三量子阱子层的生长温度均大于等于第二量子阱子层的生长温度。由于低温有利于In的并入,因此将第二量子阱子层的生长温度设置的较低,可以有利于提高第二量子阱子层的In/Ga比,从而有利于减少LED器件的发光半波宽,提高LED器件发光集中度和发光强度。

[0084] 在本实施例中,第一量子阱子层的生长温度逐渐降低至第二量子阱子层的生长温度,第二量子阱子层恒温生长,第三量子阱子层的生长温度由第二量子阱子层的生长温度逐渐升高,以形成平滑过渡。

[0085] 可选地,第一量子阱子层的生长温度的最大值比第二量子阱子层的生长温度高

30-50℃,第三量子阱子层的生长温度的最大值比第二量子阱子层的生长温度高30-50℃。

[0086] 示例性地,第一量子阱子层的生长温度由830~840℃逐渐降低至790~800℃,第二量子阱子层的生长温度为790~800℃,第三量子阱子层的生长温度由790~800℃逐渐升高至830~840℃。

[0087] 可选地,第一量子阱子层和第三量子阱子层的生长温度均大于等于第二量子阱子层的生长温度。由于低温有利于In的并入,因此将第二量子阱子层的生长温度设置的较低,可以有利于提高第二量子阱子层的In/Ga比,从而有利于减少LED器件的发光半波宽,提高LED器件发光集中度和发光强度。

[0088] 在本实施例中,第一量子垒子层的生长温度逐渐升高至第二量子垒子层的生长温度,第二量子垒子层恒温生长,第三量子垒子层的生长温度由第二量子垒子层的生长温度逐渐降低,以形成平滑过渡。

[0089] 可选地,第一量子垒子层的生长温度的最大值比第二量子垒子层的生长温度低20-30℃,第三量子垒子层的生长温度的最大值比第二量子垒子层的生长温度低30-30℃。

[0090] 示例性地,第一量子垒子层的生长温度由830~840℃逐渐升高至850~870℃,第二量子垒子层的生长温度为850~870℃,第三量子垒子层的生长温度由850~870℃逐渐降低至830~840℃。

[0091] 此时量子阱层与量子垒层的接触部分的温差较小,可以防止量子垒层的生长温度较高,破坏量子阱层的晶体质量,起到保护量子阱的作用。同时还可以减少量子阱中In的析出,提高LED器件的发光强度。

[0092] 可选地,量子阱层和量子垒层的生长压力均为100~300Torr。

[0093] 步骤306、在多量子阱层上生长低温P型层。

[0094] 其中,低温P型层可以为掺Mg的GaN层,厚度为10~40um。

[0095] 示例性地,将反应室温度控制在700~800℃,压力控制在100~600Torr,生长厚度为10~40um的低温P型层。

[0096] 步骤307、在低温P型层上生长电子阻挡层。

[0097] 其中,电子阻挡层为掺Mg的AlGaIn层,电子阻挡层中Mg的掺杂浓度小于 10^{19}cm^{-3} 。

[0098] 示例性地,将反应室温度控制在900~1000℃,压力控制在100~300Torr,生长厚度为20~30nm的电子阻挡层。

[0099] 步骤308、在电子阻挡层上生长P型层。

[0100] 其中,P型层为掺Mg的GaIn层,P型层中Mg的掺杂浓度大于或等于 10^{20}cm^{-3}

[0101] 示例性地,将反应室温度控制在900~980℃,压力控制在300~600Torr,生长厚度为10~30nm的P型层。

[0102] 步骤309、在P型层上生长P型接触层。

[0103] 其中,P型接触层可以为重掺杂Mg的GaIn层,Mg的掺杂浓度大于或等于 $1*10^{20}\text{cm}^{-3}$ 。

[0104] 示例性地,将反应室温度控制在850~1050℃,压力控制在100~600Torr,生长厚度为30~50nm的P型接触层。

[0105] 在上述步骤完成之后,将反应室的温度降至650~850℃,在氮气气氛进行退火处理5~15min,而后逐渐降至室温,结束发光二极管的外延生长。

[0106] 图4是现有的多量子阱层的能带示意图,图5是本发明实施例提供的多量子阱层的

能带示意图,如图4和图5所示,本发明提供的多量子阱层的能带较现有的多量子阱层的能带的倾斜程度有所改善,且电子和空穴的波函数在空间分布上的重叠区域增加。

[0107] 以上仅为本发明的较佳实施例,并不用以限制本发明,凡在本发明的精神和原则之内,所作的任何修改、等同替换、改进等,均应包含在本发明的保护范围之内。

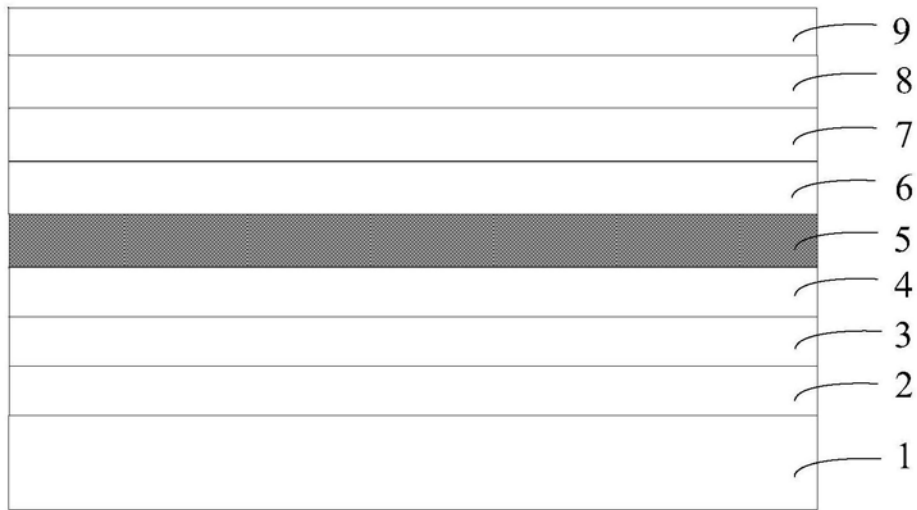


图1



图2

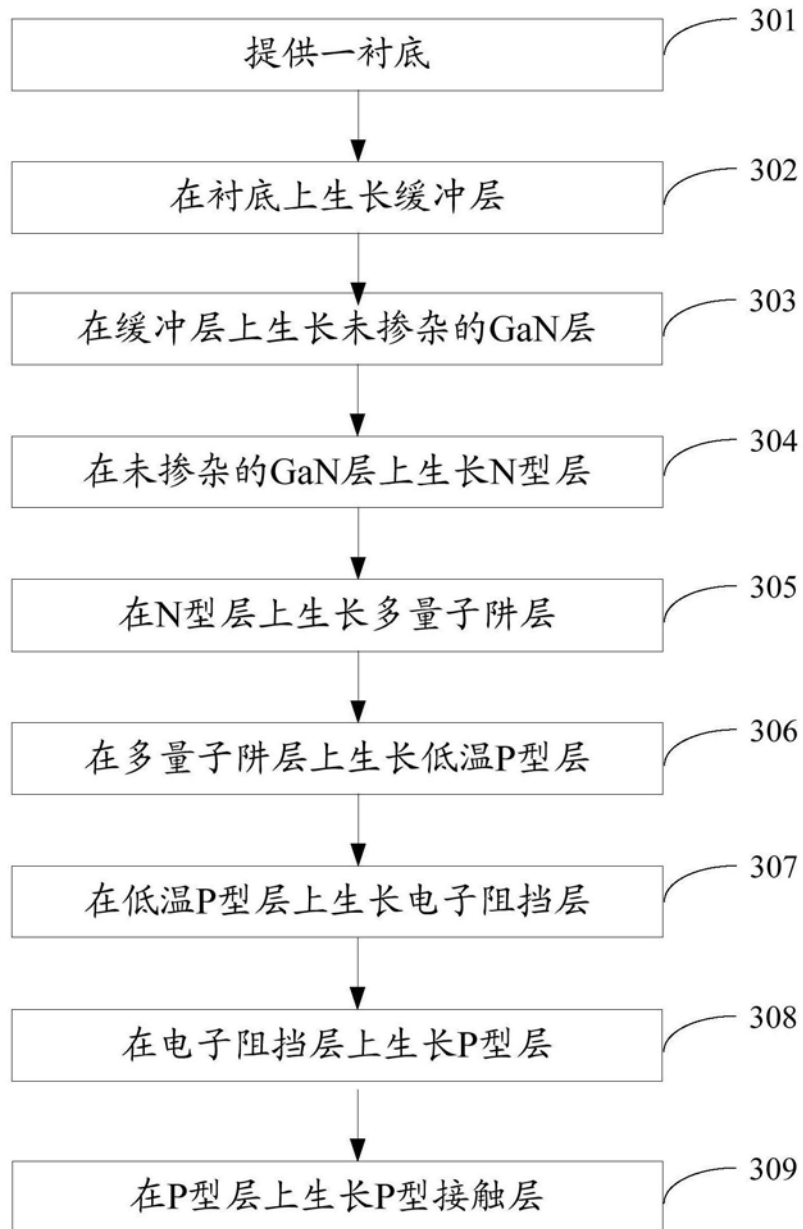


图3

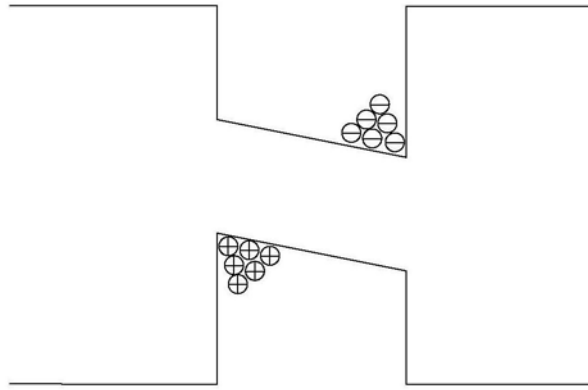


图4

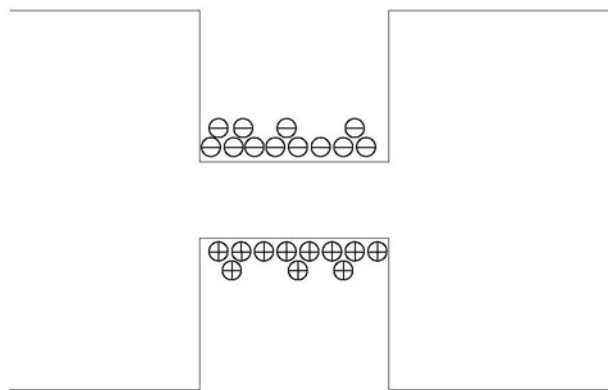


图5