

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第5742427号
(P5742427)

(45) 発行日 平成27年7月1日(2015.7.1)

(24) 登録日 平成27年5月15日(2015.5.15)

(51) Int.Cl. F I
H O 4 N 1/387 (2006.01) H O 4 N 1/387

請求項の数 2 (全 13 頁)

(21) 出願番号	特願2011-97107 (P2011-97107)	(73) 特許権者	000005496 富士ゼロックス株式会社 東京都港区赤坂九丁目7番3号
(22) 出願日	平成23年4月25日(2011.4.25)	(74) 代理人	110001210 特許業務法人Y K I 国際特許事務所
(65) 公開番号	特開2012-231230 (P2012-231230A)	(72) 発明者	玉谷 光之 神奈川県横浜市西区みなとみらい六丁目1番 富士ゼロックス株式会社内
(43) 公開日	平成24年11月22日(2012.11.22)	(72) 発明者	山田 和雄 神奈川県横浜市西区みなとみらい六丁目1番 富士ゼロックス株式会社内
審査請求日	平成26年3月19日(2014.3.19)	審査官	石田 信行

最終頁に続く

(54) 【発明の名称】 画像処理装置

(57) 【特許請求の範囲】

【請求項1】

複数の画素からなるパックを単位としつつ複数のパックで構成された画像データについて、対象となるパックが、先行して画像処理されるパックに含まれる先行画素と同等な複数の画素からなるパックである単調パックか、それ以外のパックである通常パックかを判定する判定部と、

単調パックに含まれる複数の画素を削除しつつ通常パックから得られる複数の画素を1列に並べた画素列を形成する画素列形成部と、

前記画素列形成部で形成された画素列を画像処理部に入力して処理させる画素列処理部と、

前記画像処理部から出力される前記画素列の画像処理結果に対し、削除された単調パックの各画素の画像処理結果として、通常パックから得られる前記先行画素の前記画像処理部による画像処理結果を補填することにより、単調パックと通常パックを含む複数のパックで構成された前記画像データの画像処理結果を得る補填部と、

を有する、

ことを特徴とする画像処理装置。

【請求項2】

請求項1に記載の画像処理装置において、

前記画像処理部が再構成可能回路内に構成され、

前記判定部の判定において単調パックが基準回数以上に連続する場合に、再構成可能回

路内に構成される回路構成を前記画像処理部を含まない回路構成へと再構成する処理を行う再構成処理部をさらに有する、

ことを特徴とする画像処理装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は画像処理装置に関する。

【背景技術】

【0002】

画像データに対して色変換処理やフィルタ処理などの画像処理を施す技術が知られており、従来からその画像処理を高速化する技術がいくつか提案されている。

10

【0003】

特許文献1には、カラー画像のデータを並列に画像処理する複数の画像処理プロセッサを備えたカラー画像処理装置が記載されている。つまり、画像処理プロセッサを複数とすることにより画像処理の高速化が実現される。

【0004】

また、特許文献2には、画像データに対してベクター型の処理を行うベクター処理部とベクター型の処理が行われた画像データに対してスカラー型の処理を行うスカラー処理部を備えた画像処理装置が記載されている。つまり、ベクター型の処理とスカラー型の処理のそれぞれに適した複数の処理部を用いて画像処理の高速化が実現される。

20

【先行技術文献】

【特許文献】

【0005】

【特許文献1】特開平5-143720号公報

【特許文献2】特開2008-40614号公報

【発明の概要】

【発明が解決しようとする課題】

【0006】

本発明は、画像データ内の全ての画素を画像処理する方式よりも画像処理を高速化することを目的とする。

30

【課題を解決するための手段】

【0007】

請求項1に係る発明は、複数の画素からなるパックを単位としつつ複数のパックで構成された画像データについて、対象となるパックが、先行して画像処理されるパックに含まれる先行画素と同等な複数の画素からなるパックである単調パックか、それ以外のパックである通常パックかを判定する判定部と、単調パックに含まれる複数の画素を削除しつつ通常パックから得られる複数の画素を1列に並べた画素列を形成する画素列形成部と、前記画素列形成部で形成された画素列を画像処理部に入力して処理させる画素列処理部と、前記画像処理部から出力される前記画素列の画像処理結果に対し、削除された単調パックの各画素の画像処理結果として、通常パックから得られる前記先行画素の前記画像処理部による画像処理結果を補填することにより、単調パックと通常パックを含む複数のパックで構成された前記画像データの画像処理結果を得る補填部と、を有することを特徴とする画像処理装置である。

40

【0008】

請求項2に係る発明は、請求項1の画像処理装置において、前記画像処理部が再構成可能回路内に構成され、前記判定部の判定において単調パックが基準回数以上に連続する場合に、再構成可能回路内に構成される回路構成を前記画像処理部を含まない回路構成へと再構成する処理を行う再構成処理部をさらに有する、ことを特徴とする画像処理装置である。

【発明の効果】

50

【 0 0 0 9 】

請求項 1 に係る発明によれば、画像データ内の全ての画素を画像処理する方式に比べて画像処理が高速化される。

【 0 0 1 0 】

請求項 2 に係る発明によれば、再構成可能回路内に画像処理部を維持し続ける場合に比べて、再構成可能回路の消費電力が低減される。

【 図面の簡単な説明 】

【 0 0 1 1 】

【 図 1 】 本発明の実施において好適な画像処理装置を示す図である。

【 図 2 】 画像データ入力部から出力される画像データの具体例を示す図である。

10

【 図 3 】 同一データ判定部における処理を示す図である。

【 図 4 】 データ削減部における処理を示す図である。

【 図 5 】 選択的アンパック処理部における処理を示す図である。

【 図 6 】 データ保持部における処理を示す図である。

【 図 7 】 データ選択部における処理を示す図である。

【 図 8 】 本実施形態における画像処理性能を説明するための図である。

【 図 9 】 本発明の実施において好適な画像処理装置の変形例を示す図である。

【 図 1 0 】 変形例におけるリコンフィグ処理を示す図である。

【 発明を実施するための形態 】

【 0 0 1 2 】

20

以下に本発明の好適な実施形態を説明する。

【 0 0 1 3 】

図 1 は、本発明の実施において好適な画像処理装置を示す図である。図 1 の画像処理装置は、画像データに対して画像処理を施して画像処理後の画像データを得る。画像処理される画像データは、例えばコンピュータなどの外部装置から提供される。もちろん画像処理装置が図示しない画像読み取り機能（スキャン機能）を備えて、その機能を介して紙などの媒体から得た画像データを画像処理してもよい。また、画像処理装置が図示しない印刷機能（プリント機能）を備えて、処理後の画像データに対応した画像を紙などに印刷して出力してもよいし、処理後の画像データを外部の装置に提供するようにしてもよい。

【 0 0 1 4 】

30

図 1 には、その画像処理装置が備える画像処理プロセッサ 1 0 0 が図示されている。画像処理プロセッサ 1 0 0 は、例えば D R P（Dynamic Reconfigurable Processor：動的再構成可能プロセッサ）などにより実現され、画像データに対して画像処理を施し、画像処理後の画像データを出力する。もちろん、画像処理プロセッサ 1 0 0 が、例えば、P L D（Programmable Logic Device）や F P G A（Field Programmable Gate Array）などにより実現されてもよいし、A S I C（Application Specific Integrated Circuit）で実現されてもよい。なお、画像処理プロセッサ 1 0 0 を実現するための上述したハードウェアはあくまでも一例に過ぎず、他のハードウェアにより画像処理プロセッサ 1 0 0 が実現されてもよい。以下に、画像処理プロセッサ 1 0 0 内の各部について詳述する。

【 0 0 1 5 】

40

画像処理プロセッサ 1 0 0 により処理される画像データは、画像データ入力部 2 0 に入力される。画像データの一例はビットマップデータであるが、画像データはそれに限定されない。画像データ入力部 2 0 に入力される画像データは、複数の画素（画素データ）で構成されており、画像データ入力部 2 0 は、その画像データに含まれる複数の画素を、いくつかの画素からなるパック（P a c k）にパッキングし、これにより得られる複数のパックを後段の各部へ出力する。

【 0 0 1 6 】

図 2 は、画像データ入力部 2 0 から出力される画像データの具体例を示す図である。画像データは、複数の画素（画素データ）を含んでいる。図 2 において、各画素には 0 から順に番号が付されている。例えば、画像のページ内において左端から右方向に進む走査を

50

上端から段階的に下方向に進めるラスタ走査の順に、各画素に番号が付される。もちろん画素 11 以降に多数の画素が続いてもよい。

【0017】

画像データ入力部 20 は、いくつかの画素からなるパック (Pack) ごとに画像データを出力する。図 2 に示す例では、4 つの画素により 1 つのパック (Pack) が形成されている。つまり、画素 0 ~ 3 によりパック 1 が形成され、画素 4 ~ 7 によりパック 2 が形成され、画素 8 ~ 11 によりパック 3 が形成されている。なお、1 つのパックを形成する画素は 4 個に限定されず、他の個数の画素により、例えば 8 個の画素により 1 つのパックが形成されてもよい。

【0018】

複数のパックで構成された画像データは、パックごとに画像データ入力部 20 の後段へ送られる。例えば、図 1 の画像データ入力部 20 から、1 クロック (CLK) ごとに 1 つのパックが、同一データ判定部 30 に送られる。

【0019】

図 3 は、同一データ判定部 30 における処理を示す図である。同一データ判定部 30 は画像データ入力部 20 から画像データを取り込む (S301)。画像データはパックごとに取り込まれる。同一データ判定部 30 は、取り込んだパックごとに、現在のパック (現パック) に含まれる全ての画素の画素値と、そのパックの一つ前に取り込んだパック (前パック) に含まれる全ての画素の画素値を比較する (S302)。そして、同一データ判定部 30 は、現パック内の全ての画素値が同一であり且つその画素値が前パック内の全ての画素値と同一となる条件を満たすか否かを判定する (S303)。

【0020】

こうして、S303 の条件を満たさない場合には、その現パックのフラグ A が 0 とされる (S304)、S303 の条件を満たす場合には、その現パックのフラグ A が 1 とされる (S305)。上述した S301 から S305 までの処理は、ページ内の全てのパックが終了するまで繰り返される (S306)。

【0021】

図 3 には、上述した処理による判定例が示されている。この判定例においては、先頭のパック 1 から順にパックが次々に取り込まれる。また、この判定例において、画素 2 から画素 21 までは同一の画素値であり、他の画素はこの画素値と異なっている。先頭のパック 1 は、前パックがないためフラグ A = 0 とされる。パック 2 は、パック内の全画素値が同一であるものの、その画素値が前パックであるパック 1 の画素 0, 1 とは異なるため、フラグ A = 0 とされる。パック 3 は、パック内の全画素値が同一であり且つその画素値が前パックであるパック 2 の全画素値と同一であるため、フラグ A = 1 とされる。同様に、パック 4, 5 もフラグ A = 1 となる。そして、パック 6 は、パック内の全画素値が同一となる条件を満たさないためフラグ A = 0 とされる。

【0022】

なお、画素値が同一とは、画素値が完全に一致していることが望ましいものの、画素値が同一とみなせる程度に近似していることを含んでもよい。例えば、2 つの画素値の差が判定の基準値以下である場合に 2 つの画素値を同一としてもよい。

【0023】

図 1 の画像データ入力部 20 からパックごとに出力される画像データは、データ削減部 40 にも送られる。データ削減部 40 は、同一データ判定部 30 から得られるフラグ A を参照して、以下に詳述する削除処理を実行する。

【0024】

図 4 は、データ削減部 40 における処理を示す図である。データ削減部 40 は、画像データ入力部 20 からパック単位で画像データを取り込み、さらに、各パックに対応したフラグ A を同一データ判定部 30 から取り込む (S401)。そして、データ削減部 40 はパックごとにそのパックに対応したフラグ A を確認する (S402)。

【0025】

10

20

30

40

50

その確認において、フラグ A = 0 であれば、そのパックに含まれる画像データ（複数の画素データ）がそのまま後段の処理部へ出力される（S 4 0 3）。一方、フラグ A = 1 であれば、そのパックに含まれる画像データが削除される（S 4 0 4）。上述した S 4 0 1 から S 4 0 4 までの処理は、ページ内の全てのパックが終了するまで繰り返される（S 4 0 5）。

【 0 0 2 6 】

図 4 には、上述した処理による削除例が示されている。この削除例においては、先頭のパック 1 から順にパックが次々に取り込まれる。また、この削除例において、パック 1, 2, 6 はフラグ A = 0 であり、パック 3, 4, 5 はフラグ A = 1 である。そのため、パック 1, 2, 6 の画像データは、後段の処理部に出力され、パック 3, 4, 5 の画像データが削除される。

10

【 0 0 2 7 】

図 1 のデータ削減部 4 0 から出力される画像データは、選択的アンパック処理部 5 0 に送られる。選択的アンパック処理部 5 0 は、同一データ判定部 3 0 から得られるフラグ A を参照して、以下に詳述するアンパック処理を実行する。

【 0 0 2 8 】

図 5 は、選択的アンパック処理部 5 0 における処理を示す図である。選択的アンパック処理部 5 0 は、データ削減部 4 0 からパック単位で出力される画像データを取り込み（S 5 0 1）、さらに、各パックに対応したフラグ A を同一データ判定部 3 0 から取り込む（S 5 0 2）。そして、選択的アンパック処理部 5 0 は、パックごとにそのパックに対応したフラグ A を確認する（S 5 0 3）。

20

【 0 0 2 9 】

その確認において、フラグ A = 0 であれば、そのパックに含まれる画像データ（複数の画素データ）がアンパック処理（パックを解除する処理）されて後段の処理部へ出力される（S 5 0 4）。一方、フラグ A = 1 の場合には、そのパックについて何らの処理も実行されない（S 5 0 5）。上述した S 5 0 1 から S 5 0 5 までの処理は、ページ内の全てのパックが終了するまで繰り返される（S 5 0 6）。

【 0 0 3 0 】

図 5 には、上述した処理による選択的なアンパック処理例が示されている。この処理例においては、パック 1, 2, 6 はフラグ A = 0 であり、これらのパックに含まれる画像データは、データ削減部 4 0 において削除されずにデータ削減部 4 0 から得られる。これに対し、パック 3, 4, 5 はフラグ A = 1 であり、これらのパックに含まれる画像データはデータ削減部 4 0 において削除されている。

30

【 0 0 3 1 】

パック 1 はフラグ A = 0 であるため、パック 1 に含まれる画素 0 から画素 3 はアンパック処理され、画素 0, 1, 2, 3 の順に並べられる。同様に、パック 2 もフラグ A = 0 であるため、パック 2 に含まれる画素 4 から画素 7 はアンパック処理され、画素 3 に続けて、画素 4, 5, 6, 7 の順に並べられる。

【 0 0 3 2 】

これに対し、パック 3 はフラグ A = 1 であるため、パック 3 について何らの処理も実行されず、パック 3 のタイミング（1 クロック分）におけるデータが空白（例えば null）とされる。パック 4, 5 もフラグ A = 1 であるために何らの処理も実行されない。これにより、パック 3 から 5 に対応した 3 クロック分のデータが空白とされる。そして、その後続くパック 6 はフラグ A = 0 であるため、パック 6 に含まれる画素 2 0 から画素 2 3 はアンパック処理され、3 クロック分のデータ空白期間（例えば 3 クロック分の null データ）の後に、画素 2 0, 2 1, 2 2, 2 3 の順に並べられる。

40

【 0 0 3 3 】

図 1 の選択的アンパック処理部 5 0 から出力された画像データ、つまり選択的にアンパック処理されて 1 列に並べられた複数の画素データからなる画素列は、画像処理部 1 0 に送られる。画像処理部 1 0 は、画素列に対して画像処理を実行する。画像処理部 1 0 は、

50

例えば、画素列に含まれる画素ごとに、色変換処理やフィルタ処理などの画像処理を実行する。画像処理部 10 における画像処理はこれらの処理に限定されず、例えば、公知の他の画像処理が実行されてもよい。

【0034】

画像処理部 10 によって画像処理された画素列は、データ保持部 60 に送られる。データ保持部 60 は、同一データ判定部 30 から得られるフラグ A を参照して、以下に詳述するデータ保持の処理を実行する。

【0035】

図 6 は、データ保持部 60 における処理を示す図である。データ保持部 60 は、画像処理部 10 から画素単位で出力される画像処理後の画像データ（画素データの列）を取り込み（S601）、さらに、各画素が含まれていたパックに対応したフラグ A を同一データ判定部 30 から取り込む（S602）。そして、データ保持部 60 は、次々に取り込んだフラグ A を確認する（S603）。

10

【0036】

その確認において、フラグ A が 0 から 1 に変化した場合には、フラグ A が 1 に変化する直前の画素に関する画素値が保持される（S604）。さらに、その保持された画素値がパックを構成する画素数分だけコピーされて 1 パック分の画素が形成され、後段の処理部へ出力される（S605）。一方、フラグ A が 0 から 1 に変化しない場合には何らの処理も実行されない（S606）。上述した S601 から S606 までの処理は、ページ内の全てのパックが終了するまで繰り返される（S607）。

20

【0037】

図 6 には、上述した処理による画素値の保持例が示されている。この処理例において、画像データは、画像処理後の複数の画素で構成された画素列であり、画素 0 から 3 は、パック 1（図 5 参照）から得られた画素であるためパック 1 のフラグ A = 0 が対応付けられている。また、画素 4 から 7 は、パック 2（図 5 参照）から得られた画素であるためパック 2 のフラグ A = 0 が対応付けられている。画素 7 に続く 3 つのデータの空白は、パック 3, 4, 5 に対応した削除部分であるため、パック 3, 4, 5 のフラグ A = 1 が対応付けられている。したがって、この保持例では、画素 7 から次のデータの空白に変化する時点でフラグ A が 0 から 1 に変化する。そのため、フラグ A が 1 に変化する直前の画素 7 に関する画素値が保持（キャッシュ）される。

30

【0038】

また、図 6 には、データ保持部 60 の回路構成例が示されている。画像処理部 10 から得られる画像データと、同一データ判定部 30 から得られるフラグ A は、それぞれに対応した F I F O（First-in First-out）メモリに取り込まれる。判定部は、F I F O からフラグ A を次々に読み出してフラグ A が 0 か 1 かを判定する。また、判定部は、F I F O からフラグ A を読み出すタイミングに合わせて、そのフラグ A に対応した画素データを F I F O からラッチへ出力させる。そして、変化点検知部において、フラグ A が 0 から 1 に変化する時点が検知されると、フラグ A が 1 に変化する直前の画素に関する画素値がラッチに保持（キャッシュ）される。さらに、その保持された画素値がパックを構成する画素数分だけ、例えば図 6 の例においては 4 画素分だけコピーされて 1 パック分の画素が形成され、後段の処理部へ出力される。

40

【0039】

図 1 のデータ選択部 70 は、同一データ判定部 30 から得られるフラグ A を参照して、画像処理部 10 から得られる画像データとデータ保持部 60 から得られるデータを利用して、画像処理後の画素で構成された複数のパックを形成する。

【0040】

図 7 は、データ選択部 70 における処理を示す図である。データ選択部 70 は、画像処理部 10 から画素単位で出力される画像処理後の画像データ（画素データの列）を取り込み（S701）、データ保持部 60 から出力される 1 パック分の画素データを取り込み（S702）、さらに、各画素が含まれていたパックに対応したフラグ A を同一データ判定

50

部 30 から取り込む (S703)。そして、データ選択部 70 は、次々に取り込んだフラグ A を確認する (S704)。

【0041】

その確認において、フラグ A = 0 であれば、画像処理部 10 から得られる画像データが選択され、N 画素分のデータが 1 つのパックとされて後段の処理部へ出力される (S705)。N は、アンパック処理前の各パックを構成する画素の個数である。一方、フラグ A = 1 の場合には、データ保持部 60 から得られる 1 パック分の画素データが選択され、それらの画素データが 1 つのパックとされて後段の処理部へ出力される (S706)。上述した S701 から S706 までの処理は、ページ内の全てのパックが終了するまで繰り返される (S707)。

10

【0042】

図 7 には、上述した処理によるパック形成例が示されている。この形成例において、アンパックの画像データは、画像処理部から取り込まれる複数の画素で構成された画素列であり、画素 0 から 3 は、パック 1 (図 5 参照) から得られた画素であるためパック 1 のフラグ A = 0 が対応付けられている。また、画素 4 から 7 は、パック 2 (図 5 参照) から得られた画素であるためパック 2 のフラグ A = 0 が対応付けられている。画素 7 に続く 3 つのデータの空白は、パック 3, 4, 5 に対応した削除部分であるため、パック 3, 4, 5 のフラグ A = 1 が対応付けられている。

【0043】

したがって、この形成例では、フラグ A = 0 である画素 0 から画素 3 までの 4 画素分 (N = 4) の画素が取り込まれると、これら 4 画素により 1 つのパックが形成される。さらに、フラグ A = 0 である画素 4 から画素 7 までの 4 画素分の画素が取り込まれると、これら 4 画素により次の 1 つのパックが形成される。そして、画素 7 に続く 3 つのデータの空白は、フラグ A = 1 が対応付けられているため、データ保持部 60 に保持 (キャッシュ) された画素 7 のデータが 1 パック分だけコピーされ、コピーされたデータにより 1 つのパックが形成され、これが 3 パックに亘って形成される。つまり、削除された各画素の画像処理結果として、画素 7 の画像処理後のデータが補填される。なお、その後続く画素 20 ~ 23 はフラグ A = 0 であるため、これら 4 画素により 1 つのパックが形成される。

20

【0044】

図 1 のデータ選択部 70 においてパッキングされた画像データは、画像データ出力部 80 へ送られ、画像データ出力部 80 から画像処理プロセッサ 100 の外部へ提供される。

30

【0045】

このように、図 1 の画像処理プロセッサ 100 を備えた画像処理装置は、選択的アンパック処理部 50 において、フラグ A = 1 のパックがアンパック処理されず、フラグ A = 0 のパックが選択的にアンパック処理されるため、全てのパックをアンパック処理する場合に比べて、アンパック処理後に得られる画像データ (画素データの列) が短くなり画像データに対する画像処理が高速化される。

【0046】

そして、アンパック処理されなかったフラグ A = 1 のパックに含まれる画素について、その画素の画像処理後のデータとして、データ保持部 60 に保持された画素値が補填されて、画像処理後のパックが形成される。例えば、図 7 に示したパック形成例では、画素 7 に関する画像処理後のデータが保持され、フラグ A = 1 である 3 つのパックにコピーされる。画像処理前において、フラグ A = 1 の 3 つのパックの画素 8 ~ 19 は画素 7 と同じ画素値であるため、画素 7 の画像処理後の画素値が、画素 8 ~ 19 の画像処理後の画素値とされる。これにより、画素 8 ~ 19 に対して画像処理を施した場合と同じ画像処理結果が得られる。

40

【0047】

図 8 は、本実施形態における画像処理性能を説明するための図であり、図 8 には、図 1 の画像処理装置の画像処理性能に関するグラフが示されている。図 8 の横軸に示すキャッシュヒット率は、画像データを構成する全てのパックのうち、キャッシュヒットした (フ

50

ラグ A = 1 となる) パックの割合である。

【 0 0 4 8 】

また、図 8 の縦軸には、画像処理性能向上比率 = $P I X / (P A C K \times M + H \times R)$ が示されている。なお、P I X は画像サイズ(画像データの全画素数)であり、P A C K は 1 パックの画素数であり、M はキャッシュミスした回数(フラグ A = 0 となるパックの総数)であり、H はキャッシュした回数(データ保持部 6 0 にデータが保持された回数)であり、R はキャッシュヒットのラン値(1 回のキャッシュの後にフラグ A = 1 が続いた回数)である。

【 0 0 4 9 】

図 8 に示すように、例えばキャッシュヒット率が 5 0 パーセントの場合に、画像処理性能向上比率は 1 . 5 倍強となる。つまり、図 1 の画像処理プロセッサ 1 0 0 を備えた画像処理装置によれば、画像処理部 1 0 を増設せずに画像処理性能が向上する。そのため、図 1 の画像処理装置によれば、例えば画像処理プロセッサ 1 0 0 内に画像処理部 1 0 を並列的に複数設ける場合に比べて、画像処理プロセッサ 1 0 0 における消費電力が低下する。また、以下に説明する変形例とすることにより、画像処理プロセッサ 1 0 0 における消費電力がさらに低下する。

【 0 0 5 0 】

図 9 は、本発明の実施において好適な画像処理装置の変形例を示す図であり、図 9 にはその画像処理装置が備える画像処理プロセッサ 1 0 0 が図示されている。この変形例における画像処理プロセッサ 1 0 0 は、例えば D R P (動的再構成可能プロセッサ)などの再構成可能回路によって実現される。

【 0 0 5 1 】

図 9 に示す変形例において、連続ヒットカウント部 1 1 0 とリコンフィグ司令部 1 2 0 以外の構成と動作は、図 1 の画像処理装置と同じである。つまり、図 9 に示す変形例においても、図 2 から図 7 を利用して詳述した処理が実行される。その実行過程において、図 9 の連続ヒットカウント部 1 1 0 とリコンフィグ司令部 1 2 0 により、画像処理プロセッサ 1 0 0 内の再構成可能な回路についてリコンフィグ処理(再構成処理)が実行される。

【 0 0 5 2 】

図 1 0 は、変形例におけるリコンフィグ処理を示す図であり、図 1 0 には、連続ヒットカウント部 1 1 0 における処理(A)とリコンフィグ司令部 1 2 0 における処理(B)が示されている。

【 0 0 5 3 】

連続ヒットカウント部 1 1 0 は、同一データ判定部 3 0 からパックごとに次々に出力されるフラグ A を確認し(S 1 1 0 1)、フラグ A = 0 の場合にカウント値を 0 とする(S 1 1 0 2)。画像データの先頭のパックはフラグ A = 0 であるため(図 3 参照)、画像データの先頭でカウント値は 0 に初期化される。そして連続ヒットカウント部 1 1 0 は、次々に出力されるフラグ A を確認し(S 1 1 0 1)、フラグ A = 1 の場合にカウント値に 1 を加える(S 1 1 0 3)。

【 0 0 5 4 】

リコンフィグ司令部 1 2 0 は、まず、初期状態において、画像処理プロセッサ 1 0 0 の再構成可能な回路内の回路構成を通常回路とする(S 1 2 0 1)。これにより、画像処理部 1 0 を含んだ画像処理プロセッサ 1 0 0 (図 9)が構成される。

【 0 0 5 5 】

そして、リコンフィグ司令部 1 2 0 は、連続ヒットカウント部 1 1 0 のカウント値を確認し続け(S 1 2 0 2)、そのカウント値が、画像処理部 1 0 における画像処理の段数以上となった場合に、画像処理プロセッサ 1 0 0 の再構成可能な回路内の回路構成を省エネ回路にリコンフィグする(S 1 2 0 3)。これにより、画像処理部 1 0 を含まない画像処理プロセッサ 1 0 0 (図 9)が構成される。

【 0 0 5 6 】

図 9 の画像処理部 1 0 は、選択的にアンパック処理された画素列内の各画素を画像処理

10

20

30

40

50

するが、その画像処理が複数の段数に亘ってもよい。例えば、図5に示したアンパック処理例で得られるアンパックされた画像データについて、各画素に対する画像処理が複数の段数（複数のクロック）に亘って段階的に実行される。その場合に、図5の例における画素7が段階的に画像処理され、その段数に応じた複数のクロックの後に画像処理後の画素7が得られる。そのため、図10のS1202において、画像処理部10における画像処理の段数を基準回数とし、カウント値がその基準回数以上となり、図5の例における画素7に対する複数段に亘る画像処理が終了したと判断してから、図10のS1203において、画像処理部10を含まない省エネ回路にリCONFIGする。

【0057】

リCONFIG命令部120は、省エネ回路にリCONFIGした後も、連続ヒットカウント部110のカウント値を確認し続け（S1204）、カウント値が0となった場合に、画像処理プロセッサ100の再構成可能な回路内の回路構成を通常回路にリCONFIGする（S1201）。つまり、カウント値が0となり、画像処理を必要とするフラグA=0のバックが出現したことが確認され、そして、画像処理部10を含んだ画像処理プロセッサ100（図9）が構成される。

10

【0058】

図10に示したリCONFIG処理により、画像処理を必要とするバックについては図9の画像処理部10において画像処理を実現しつつ、画像処理を必要としないバックが続く場合に、画像処理部10を含まない回路に再構成されるため、画像処理部10を動作させ続ける場合に比べて、画像処理プロセッサ100における消費電力が低減される。

20

【0059】

以上、本発明の好適な実施形態を説明したが、上述した実施形態は、あらゆる点で単なる例示にすぎず、本発明の範囲を限定するものではない。本発明は、その本質を逸脱しない範囲で各種の変形形態を包含する。

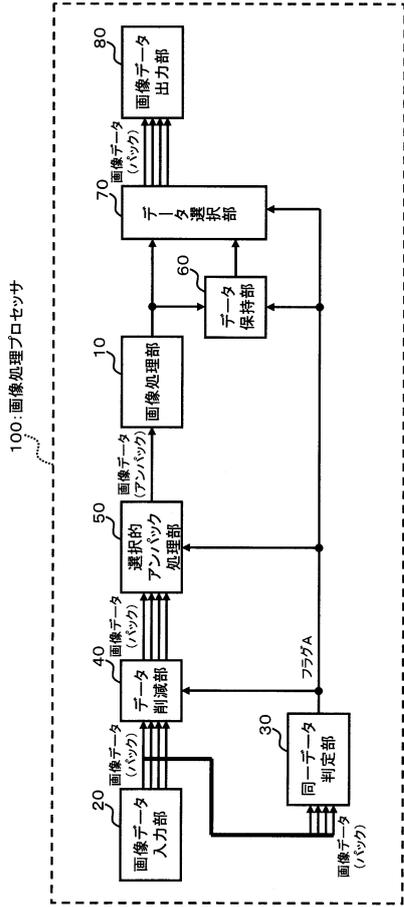
【符号の説明】

【0060】

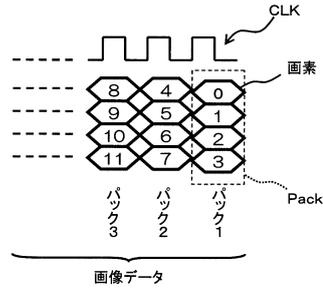
10 画像処理部、20 画像データ入力部、30 同一データ判定部、40 データ削減部、50 選択的アンパック処理部、60 データ保持部、70 データ選択部、80 画像データ出力部、100 画像処理プロセッサ、110 連続ヒットカウント部、120 リCONFIG命令部。

30

【図1】

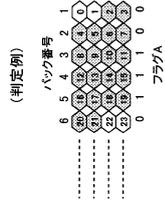
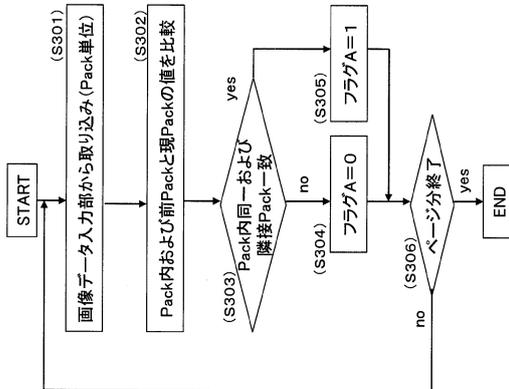


【図2】



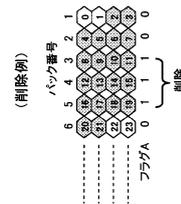
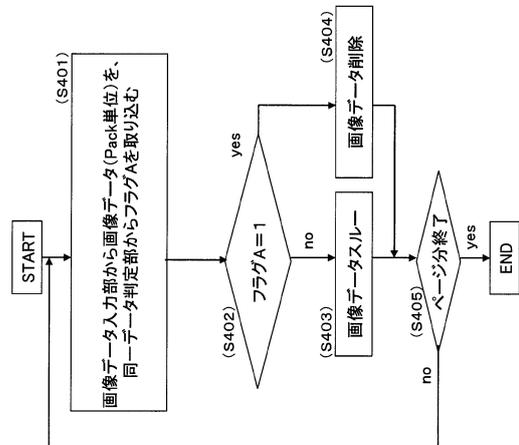
【図3】

<同一データ判定部30における処理>



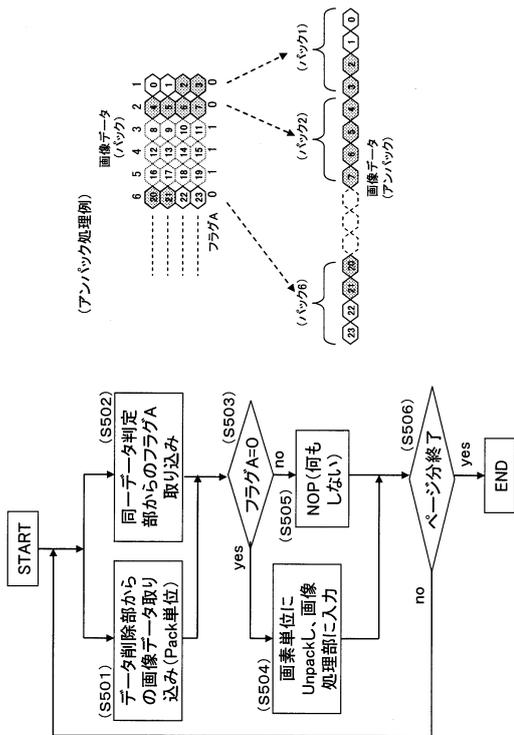
【図4】

<データ削除部40における処理>



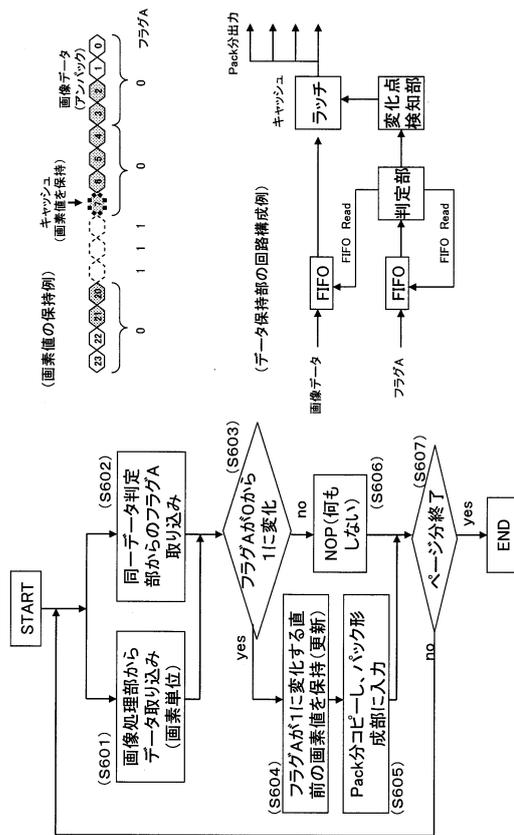
【図5】

<選択的アンパック処理部60における処理>



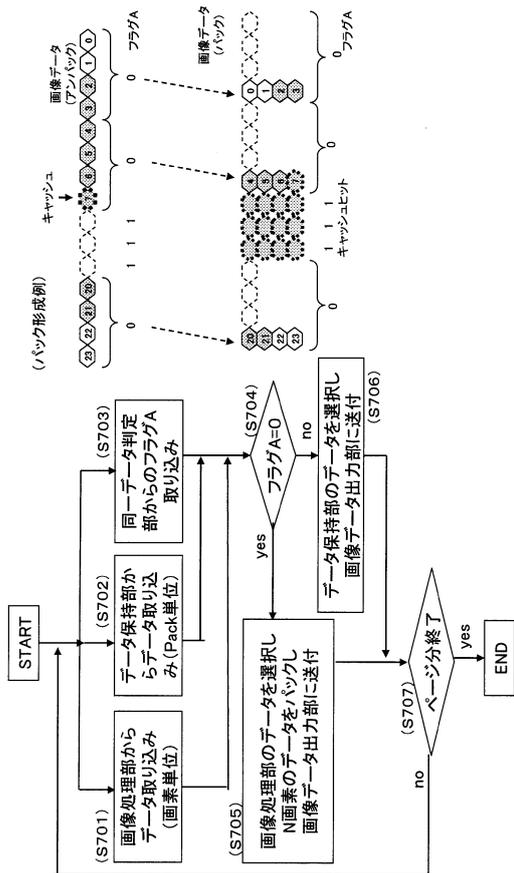
【図6】

<データ保持部60における処理>

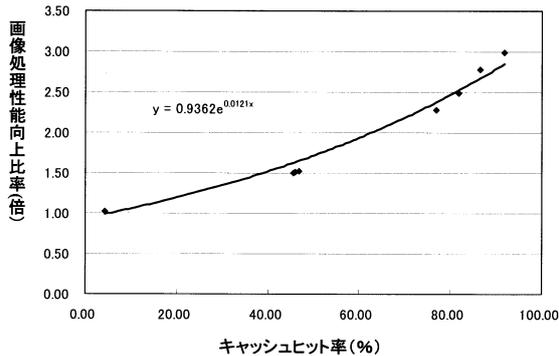


【図7】

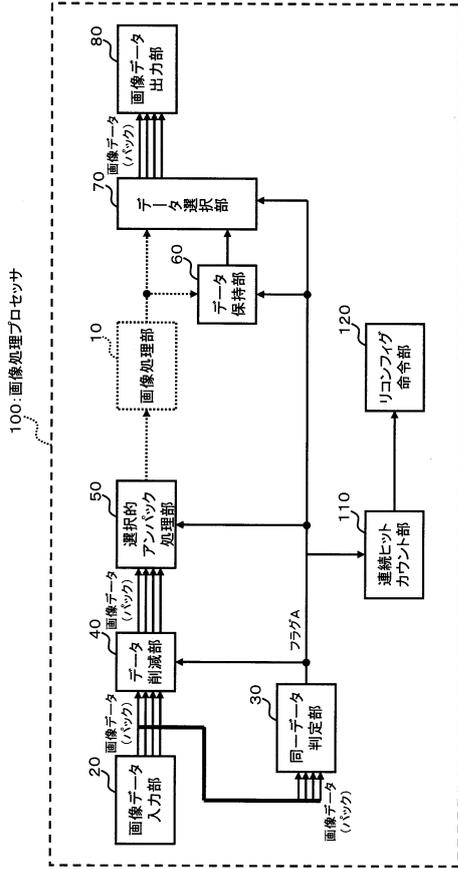
<データ選択部70における処理>



【図8】

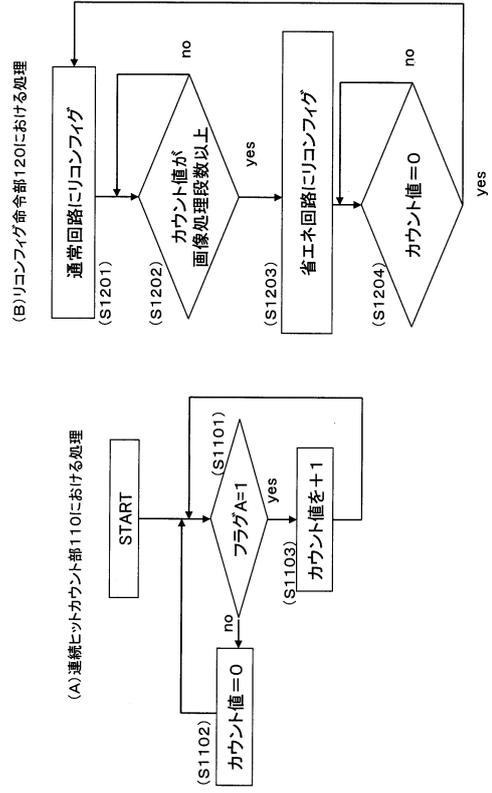


【図9】



【図10】

<リコンフィグ処理>



フロントページの続き

- (56)参考文献 特開2003-230002(JP,A)
特開2007-072468(JP,A)
特開2008-033702(JP,A)
特開平11-165434(JP,A)
特開2006-080935(JP,A)
特開平09-074475(JP,A)
特開平06-105119(JP,A)

(58)調査した分野(Int.Cl., DB名)

H04N 1/387