

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2019-61962

(P2019-61962A)

(43) 公開日 平成31年4月18日(2019.4.18)

(5) Int.Cl.	F I	テーマコード (参考)
H05B 33/10 (2006.01)	H05B 33/10	3K107
G09F 9/00 (2006.01)	G09F 9/00 342	5C094
G09F 9/30 (2006.01)	G09F 9/30 365	5F110
H01L 27/32 (2006.01)	H01L 27/32	5G435
H01L 51/50 (2006.01)	H05B 33/14 A	

審査請求 有 請求項の数 4 O L (全 78 頁) 最終頁に続く

(21) 出願番号 特願2018-215144 (P2018-215144)
 (22) 出願日 平成30年11月16日 (2018.11.16)
 (62) 分割の表示 特願2014-243627 (P2014-243627) の分割
 原出願日 平成26年12月2日 (2014.12.2)
 (31) 優先権主張番号 特願2013-249631 (P2013-249631)
 (32) 優先日 平成25年12月2日 (2013.12.2)
 (33) 優先権主張国 日本国(JP)
 (31) 優先権主張番号 特願2013-256872 (P2013-256872)
 (32) 優先日 平成25年12月12日 (2013.12.12)
 (33) 優先権主張国 日本国(JP)
 (31) 優先権主張番号 特願2013-272176 (P2013-272176)
 (32) 優先日 平成25年12月27日 (2013.12.27)
 (33) 優先権主張国 日本国(JP)

(71) 出願人 000153878
 株式会社半導体エネルギー研究所
 神奈川県厚木市長谷398番地
 (72) 発明者 山崎 舜平
 神奈川県厚木市長谷398番地 株式会社
 半導体エネルギー研究所内
 (72) 発明者 大野 正勝
 神奈川県厚木市長谷398番地 株式会社
 半導体エネルギー研究所内
 (72) 発明者 安達 広樹
 神奈川県厚木市長谷398番地 株式会社
 半導体エネルギー研究所内
 (72) 発明者 井戸 尻 悟
 神奈川県厚木市長谷398番地 株式会社
 半導体エネルギー研究所内

最終頁に続く

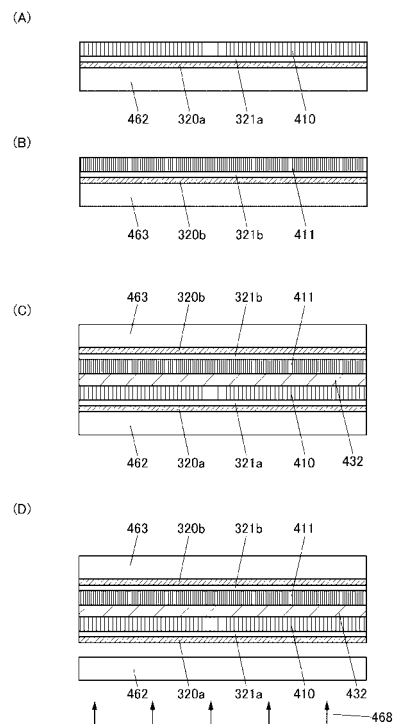
(54) 【発明の名称】 表示装置の作製方法

(57) 【要約】 (修正有)

【課題】表示品位が良好かつ歩留りの高い可撓性表示装置を提供する。

【解決手段】第1の基板462上に、第1の有機樹脂層320a、第1の絶縁膜321a、第1の素子層410をこの順に形成し、第2の基板463上に、第2の有機樹脂層320b、第2の絶縁膜321b、第2の素子層をこの順に形成し、第1の素子層410および第2の素子層411が密閉されるように第1の基板462と第2の基板463を貼り合わせ、第1の有機樹脂層320aと第1の基板462との密着性を低下させて第1の基板462を分離する第1の分離工程を行い、第1の有機樹脂層320aと第1の可撓性基板を第1の接着層を介して接着し、第2の有機樹脂層320bと第2の基板463との密着性を低下させて第2の基板463を分離する第2の分離工程を行い、第2の有機樹脂層320bと第2の可撓性基板を第2の接着層を介して接着する。

【選択図】 図4



【特許請求の範囲】**【請求項 1】**

第 1 の基板と、前記第 1 の基板上に位置する有機樹脂層と、前記有機樹脂層上に位置するトランジスタと、前記トランジスタ上に位置する E L 素子と、前記 E L 素子上に位置する第 2 の基板と、前記トランジスタ及び前記 E L 素子を有する画素部を囲い且つ前記第 1 の基板と前記第 2 の基板とを接着するシール材と、を備えた積層物を用意する工程と、

レーザ光を前記第 1 の基板を介して前記有機樹脂層に照射する工程と、

前記レーザ光を照射する工程の後に、ローラを前記積層物に重ねて回転させ前記積層物から前記第 1 の基板を剥離する工程と、を有する表示装置の作製方法。

【請求項 2】

第 1 の基板と、前記第 1 の基板上に位置する有機樹脂層と、前記有機樹脂層上に位置するトランジスタと、前記トランジスタ上に位置する E L 素子と、前記 E L 素子上に位置する第 2 の基板と、前記第 2 の基板と前記 E L 素子との間に位置する樹脂材料を有する封止層と、前記トランジスタ及び前記 E L 素子を有する画素部並びに前記封止層を囲い且つ前記第 1 の基板と前記第 2 の基板とを接着するシール材と、を備えた積層物を用意する工程と、

レーザ光を前記第 1 の基板を介して前記有機樹脂層に照射する工程と、

前記レーザ光を照射する工程の後に、ローラを前記積層物に重ねて回転させ前記積層物から前記第 1 の基板を剥離する工程と、を有する表示装置の作製方法。

【請求項 3】

請求項 1 又は請求項 2 において、

前記有機樹脂層と前記トランジスタの間には、積層構造を有する絶縁層が設けられており、前記絶縁層は、酸化シリコン、酸化窒化シリコン、窒化シリコン、窒化酸化シリコンのうちいずれかを有する表示装置の作製方法。

【請求項 4】

請求項 1 乃至請求項 3 のいずれか一において、

前記有機樹脂層はポリイミド樹脂を有する表示装置の作製方法。

【発明の詳細な説明】**【技術分野】****【0001】**

本発明の一態様は、酸化物半導体を用いた半導体装置、該半導体装置を用いた表示装置、およびその作製方法に関する。

【0002】

なお、本発明の一態様は、上記の技術分野に限定されない。本明細書等で開示する発明の一態様の技術分野は、物、方法、または、製造方法に関するものである。または、本発明の一態様は、プロセス、マシン、マニュファクチャ、または、組成物（コンビジション・オブ・マター）に関するものである。そのため、より具体的に本明細書で開示する本発明の一態様の技術分野としては、半導体装置、表示装置、液晶表示装置、発光装置、照明装置、蓄電装置、記憶装置、それらの駆動方法、または、それらの製造方法、を一例として挙げることができる。

【0003】

なお、本明細書等において半導体装置とは、半導体特性を利用することで機能しうる装置全般を指す。トランジスタ、半導体回路は半導体装置の一態様である。また、記憶装置、表示装置、電子機器は、半導体装置を有する場合がある。

【背景技術】**【0004】**

絶縁表面を有する基板上に形成された半導体膜を用いてトランジスタを構成する技術が注目されている。当該トランジスタは集積回路（IC）や画像表示装置（表示装置）のような電子デバイスに広く応用されている。トランジスタに適用可能な半導体薄膜としてシリコン系半導体材料が広く知られているが、その他の材料として酸化物半導体が注目されて

10

20

30

40

50

いる。

【0005】

例えば、トランジスタの活性層として、インジウム（In）、ガリウム（Ga）、および亜鉛（Zn）を含む非晶質酸化物半導体を用いたトランジスタが特許文献1に開示されている。

【0006】

また、表示装置においては、薄型軽量化に加えて、可撓性や耐衝撃性の向上が望まれている。例えば、特許文献2には、フィルム基板上に、スイッチング素子であるトランジスタや有機EL素子を備えたフレキシブルなアクティブマトリクス型の発光装置が開示されている。

10

【先行技術文献】

【特許文献】

【0007】

【特許文献1】特開2006-165528号公報

【特許文献2】特開2003-174153号公報

【発明の概要】

【発明が解決しようとする課題】

【0008】

可撓性を有する表示装置の製造工程では、硬質基板を用いた場合には問題とならないような微細な不良箇所が工程中に拡大することがあり、製品歩留りを低下させることがある。また、表示装置の完成後に当該不良箇所が曲げや撓みなどによって拡大し、表示品位や信頼性を低下させることがある。

20

【0009】

そのため、可撓性を有する表示装置の作製方法においては、材料の組み合わせや適切な加工手段を用いることで工程途中の製造物に微細な不良箇所を発生させないことが望まれる。

【0010】

したがって、本発明の一態様は、表示品位が良好な表示装置を提供することを目的の一つとする。または、信頼性の高い表示装置を提供することを目的の一つとする。または、新規な表示装置を提供することを目的の一つとする。または、新規な半導体装置などを提供することを目的の一つとする。または、上記表示装置の作製方法を提供することを目的の一つとする。

30

【0011】

なお、これらの課題の記載は、他の課題の存在を妨げるものではない。なお、本発明の一態様は、これらの課題の全てを解決する必要はないものとする。なお、これら以外の課題は、明細書、図面、請求項などの記載から、自ずと明らかとなるものであり、明細書、図面、請求項などの記載から、これら以外の課題を抽出することが可能である。

【課題を解決するための手段】

【0012】

本発明の一態様は、酸化物半導体層を用いたトランジスタを有する可撓性表示装置、およびその作製方法に関する。

40

【0013】

本発明の一態様は、第1の素子層および第2の素子層を有し、第1の素子層および第2の素子層の一方は、酸化物半導体層を有する第1のトランジスタおよび表示素子を含む画素部、ならびに酸化物半導体層を有する第2のトランジスタを含む回路部を有し、第1の素子層および第2の素子層の他方は、着色層および遮光層を有する表示装置の作製方法であって、第1の基板の上に第1の有機樹脂層を形成し、第1の有機樹脂層上に第1の絶縁膜を形成し、第1の絶縁膜上に第1の素子層を形成し、第2の基板の上に第2の有機樹脂層を形成し、第2の有機樹脂層上に第2の絶縁膜を形成し、第2の絶縁膜上に第2の素子層を形成し、第1の素子層および第2の素子層が密封されるように第1の基板と第2の基板を貼

50

り合わせ、第1の有機樹脂層と第1の基板との密着性を低下させて第1の基板を分離する第1の分離工程を行い、第1の有機樹脂層と第1の可撓性基板を第1の接着層を介して接着し、第2の有機樹脂層と第2の基板との密着性を低下させて第2の基板を分離する第2の分離工程を行い、第2の有機樹脂層と第2の可撓性基板を第2の接着層を介して接着することを特徴とする表示装置の作製方法である。

【0014】

なお、本明細書における「第1」、「第2」、などの序数詞は、構成要素の混同を避けるために付したものであり、数的に限定するものではないことを付記する。

【0015】

第1の有機樹脂層および第2の有機樹脂層は、エポキシ樹脂、アクリル樹脂、ポリイミド樹脂、ポリアミド樹脂、またはポリアミドイミド樹脂から選ばれた材料で形成することができる。

10

【0016】

前記第1の有機樹脂層と前記第1の基板との密着性の低下、および前記第2の有機樹脂層と前記第2の基板との密着性を低下は、線状のエキシマレーザ光照射で行うことが好ましい。

【0017】

また、上記エキシマレーザ光は、複数の発振器から出力されるレーザ光を合成したレーザ光であることが好ましい。

【0018】

また、第2の分離工程は、前記第1の可撓性基板をローラの曲面に接して剥離することで行うことが好ましい。

20

【0019】

第1の絶縁膜および第2の絶縁膜には、酸化シリコン膜、酸化窒化シリコン膜、窒化シリコン膜、または窒化酸化シリコン膜が含まれることが好ましい。

【0020】

酸化物半導体層は、In-M-Zn酸化物(MはAl、Ti、Ga、Y、Zr、La、Ce、Nd、SnまたはHf)を用いることができる。また、酸化物半導体層はc軸に配向する結晶を有することが好ましい。

【0021】

表示素子は、有機EL素子を用いることができる。

30

【0022】

また、本発明の一態様は、第1の可撓性基板と、第1の接着層と、第1の有機樹脂層と、第1の絶縁膜と、酸化物半導体層を有する第1のトランジスタおよび表示素子を含む画素部、ならびに酸化物半導体層を有する第2のトランジスタを含む回路部を有する第1の素子層と、着色層および遮光層を有する第2の素子層と、第2の絶縁膜と、第2の有機樹脂層と、第2の接着層と、第2の可撓性基板と、が、上記順序で積層されていることを特徴とする表示装置である。

【0023】

第1のトランジスタが有する酸化物半導体層は単層とし、第2のトランジスタが有する酸化物半導体層は多層としてもよい。

40

【0024】

また、第1のトランジスタが有する酸化物半導体層は、酸化物半導体層を有する第2のトランジスタのゲート絶縁膜と接する層と同じ組成であることが好ましい。

【発明の効果】

【0025】

本発明の一態様を用いることにより、表示品位が良好な表示装置を提供することができる。または、信頼性の高い表示装置を提供することができる。または、新規な表示装置などを提供することができる。または、上記表示装置の作製方法を提供することができる。または、表示装置の歩留りの高い作製方法を提供することができる。

50

【 0 0 2 6 】

なお、これらの効果の記載は、他の効果の存在を妨げるものではない。なお、本発明の一態様は、必ずしも、これらの効果の全てを有する必要はない。なお、これら以外の効果は、明細書、図面、請求項などの記載から、自ずと明らかとなるものであり、明細書、図面、請求項などの記載から、これら以外の効果を抽出することが可能である。

【 図面の簡単な説明 】

【 0 0 2 7 】

- 【 図 1 】 表示装置を説明する上面図。
- 【 図 2 】 表示装置を説明する断面図。
- 【 図 3 】 表示装置を説明する断面図。 10
- 【 図 4 】 表示装置の作製方法を説明する断面図。
- 【 図 5 】 表示装置の作製方法を説明する断面図。
- 【 図 6 】 エキシマレーザを用いた加工装置の一例を説明する図。
- 【 図 7 】 剥離装置の一例を示す図。
- 【 図 8 】 剥離装置の一例を示す図。
- 【 図 9 】 剥離装置の一例を示す図。
- 【 図 1 0 】 剥離装置の一例を示す図。
- 【 図 1 1 】 剥離装置の一例を示す図。
- 【 図 1 2 】 剥離装置の一例を示す図。
- 【 図 1 3 】 剥離装置の一例を示す図。 20
- 【 図 1 4 】 剥離装置の一例を示す図。
- 【 図 1 5 】 剥離装置の一例を示す図。
- 【 図 1 6 】 剥離装置の一例を示す図。
- 【 図 1 7 】 表示装置を説明するブロック図および回路図。
- 【 図 1 8 】 表示モジュールを説明する図。
- 【 図 1 9 】 トランジスタを説明する断面図。
- 【 図 2 0 】 トランジスタを説明する断面図。
- 【 図 2 1 】 C A A C - O S の断面における C s 補正高分解能 T E M 像、および C A A C - O S の断面模式図。
- 【 図 2 2 】 C A A C - O S の平面における C s 補正高分解能 T E M 像。 30
- 【 図 2 3 】 C A A C - O S および単結晶酸化物半導体の X R D による構造解析を説明する図。
- 【 図 2 4 】 電子機器を説明する図。
- 【 図 2 5 】 トランジスタを説明する断面図。
- 【 図 2 6 】 トランジスタを説明する断面図。
- 【 図 2 7 】 トランジスタを説明する断面図。
- 【 図 2 8 】 トランジスタを説明する断面図。
- 【 図 2 9 】 トランジスタを説明する断面図。
- 【 図 3 0 】 表示装置を説明する断面図。
- 【 図 3 1 】 表示装置を説明する断面図。 40
- 【 図 3 2 】 トランジスタの作製方法を説明する断面図。
- 【 図 3 3 】 トランジスタの作製方法を説明する断面図。
- 【 図 3 4 】 トランジスタの作製方法を説明する断面図。
- 【 図 3 5 】 トランジスタを説明する断面図。
- 【 図 3 6 】 抵抗率の温度依存性を説明する図。
- 【 図 3 7 】 トランジスタを説明する断面図。
- 【 図 3 8 】 トランジスタを説明する断面図。
- 【 図 3 9 】 トランジスタを説明する断面図。
- 【 図 4 0 】 C A A C - O S の電子回折パターンを示す図。
- 【 図 4 1 】 I n - G a - Z n 酸化物の電子照射による結晶部の変化を示す図。 50

【図42】CAAC-OSおよびnc-OSの成膜モデルを説明する模式図。

【図43】InGaZnO₄の結晶、およびペレットを説明する図。

【図44】CAAC-OSの成膜モデルを説明する模式図。

【発明を実施するための形態】

【0028】

実施の形態について、図面を用いて詳細に説明する。但し、本発明は以下の説明に限定されず、本発明の趣旨およびその範囲から逸脱することなくその形態および詳細を様々に変更し得ることは当業者であれば容易に理解される。したがって、本発明は以下に示す実施の形態の記載内容に限定して解釈されるものではない。なお、以下に説明する発明の構成において、同一部分または同様な機能を有する部分には同一の符号を異なる図面間で共通して用い、その繰り返しの説明は省略することがある。なお、図を構成する同じ要素のハッチングを異なる図面間で適宜省略または変更する場合もある。

10

【0029】

例えば、本明細書等において、XとYとが接続されている、と明示的に記載されている場合は、XとYとが電氣的に接続されている場合と、XとYとが機能的に接続されている場合と、XとYとが直接接続されている場合とが、本明細書等に開示されているものとする。したがって、所定の接続関係、例えば、図または文章に示された接続関係に限定されず、図または文章に示された接続関係以外のものも、図または文章に記載されているものとする。

【0030】

ここで、X、Yは、対象物（例えば、装置、素子、回路、配線、電極、端子、導電膜、層、など）であるとする。

20

【0031】

XとYとが直接的に接続されている場合の一例としては、XとYとの電氣的な接続を可能とする素子（例えば、スイッチ、トランジスタ、容量素子、インダクタ、抵抗素子、ダイオード、表示素子、発光素子、負荷など）が、XとYとの間に接続されていない場合であり、XとYとの電氣的な接続を可能とする素子（例えば、スイッチ、トランジスタ、容量素子、インダクタ、抵抗素子、ダイオード、表示素子、発光素子、負荷など）を介さず、XとYとが、接続されている場合である。

【0032】

XとYとが電氣的に接続されている場合の一例としては、XとYとの電氣的な接続を可能とする素子（例えば、スイッチ、トランジスタ、容量素子、インダクタ、抵抗素子、ダイオード、表示素子、発光素子、負荷など）が、XとYとの間に1個以上接続されることが可能である。なお、スイッチは、オンオフが制御される機能を有している。つまり、スイッチは、導通状態（オン状態）、または、非導通状態（オフ状態）になり、電流を流すか流さないかを制御する機能を有している。または、スイッチは、電流を流す経路を選択して切り替える機能を有している。なお、XとYとが電氣的に接続されている場合は、XとYとが直接的に接続されている場合を含むものとする。

30

【0033】

XとYとが機能的に接続されている場合の一例としては、XとYとの機能的な接続を可能とする回路（例えば、論理回路（インバータ、NAND回路、NOR回路など）、信号変換回路（DA変換回路、AD変換回路、ガンマ補正回路など）、電位レベル変換回路（電源回路（昇圧回路、降圧回路など）、信号の電位レベルを変えるレベルシフト回路など）、電圧源、電流源、切り替え回路、増幅回路（信号振幅または電流量などを大きく出来る回路、オペアンプ、差動増幅回路、ソースフォロワ回路、バッファ回路など）、信号生成回路、記憶回路、制御回路など）が、XとYとの間に1個以上接続されることが可能である。なお、一例として、XとYとの間に別の回路を挟んでいても、Xから出力された信号がYへ伝達される場合は、XとYとは機能的に接続されているものとする。なお、XとYとが機能的に接続されている場合は、XとYとが直接的に接続されている場合と、XとYとが電氣的に接続されている場合とを含むものとする。

40

50

【 0 0 3 4 】

なお、XとYとが電氣的に接続されている、と明示的に記載されている場合は、XとYとが電氣的に接続されている場合（つまり、XとYとの間に別の素子又は別の回路を挟んで接続されている場合）と、XとYとが機能的に接続されている場合（つまり、XとYとの間に別の回路を挟んで機能的に接続されている場合）と、XとYとが直接接続されている場合（つまり、XとYとの間に別の素子又は別の回路を挟まずに接続されている場合）とが、本明細書等に開示されているものとする。つまり、電氣的に接続されている、と明示的に記載されている場合は、単に、接続されている、とのみ明示的に記載されている場合と同様な内容が、本明細書等に開示されているものとする。

【 0 0 3 5 】

なお、例えば、トランジスタのソース（又は第1の端子など）が、Z1を介して（又は介さず）、Xと電氣的に接続され、トランジスタのドレイン（又は第2の端子など）が、Z2を介して（又は介さず）、Yと電氣的に接続されている場合や、トランジスタのソース（又は第1の端子など）が、Z1の一部と直接的に接続され、Z1の別の一部がXと直接的に接続され、トランジスタのドレイン（又は第2の端子など）が、Z2の一部と直接的に接続され、Z2の別の一部がYと直接的に接続されている場合は、以下のように表現することが出来る。

【 0 0 3 6 】

例えば、「XとYとトランジスタのソース（又は第1の端子など）とドレイン（又は第2の端子など）とは、互いに電氣的に接続されており、X、トランジスタのソース（又は第1の端子など）、トランジスタのドレイン（又は第2の端子など）、Yの順序で電氣的に接続されている。」と表現することができる。または、「トランジスタのソース（又は第1の端子など）は、Xと電氣的に接続され、トランジスタのドレイン（又は第2の端子など）はYと電氣的に接続され、X、トランジスタのソース（又は第1の端子など）、トランジスタのドレイン（又は第2の端子など）、Yは、この順序で電氣的に接続されている」と表現することができる。または、「Xは、トランジスタのソース（又は第1の端子など）とドレイン（又は第2の端子など）とを介して、Yと電氣的に接続され、X、トランジスタのソース（又は第1の端子など）、トランジスタのドレイン（又は第2の端子など）、Yは、この接続順序で設けられている」と表現することができる。これらの例と同様な表現方法を用いて、回路構成における接続の順序について規定することにより、トランジスタのソース（又は第1の端子など）と、ドレイン（又は第2の端子など）とを、区別して、技術的範囲を決定することができる。

【 0 0 3 7 】

または、別の表現方法として、例えば、「トランジスタのソース（又は第1の端子など）は、少なくとも第1の接続経路を介して、Xと電氣的に接続され、前記第1の接続経路は、第2の接続経路を有しておらず、前記第2の接続経路は、トランジスタを介した、トランジスタのソース（又は第1の端子など）とトランジスタのドレイン（又は第2の端子など）との間の経路であり、前記第1の接続経路は、Z1を介した経路であり、トランジスタのドレイン（又は第2の端子など）は、少なくとも第3の接続経路を介して、Yと電氣的に接続され、前記第3の接続経路は、前記第2の接続経路を有しておらず、前記第3の接続経路は、Z2を介した経路である。」と表現することができる。または、「トランジスタのソース（又は第1の端子など）は、少なくとも第1の接続経路によって、Z1を介して、Xと電氣的に接続され、前記第1の接続経路は、第2の接続経路を有しておらず、前記第2の接続経路は、トランジスタを介した接続経路を有し、トランジスタのドレイン（又は第2の端子など）は、少なくとも第3の接続経路によって、Z2を介して、Yと電氣的に接続され、前記第3の接続経路は、前記第2の接続経路を有していない。」と表現することができる。または、「トランジスタのソース（又は第1の端子など）は、少なくとも第1の電氣的パスによって、Z1を介して、Xと電氣的に接続され、前記第1の電氣的パスは、第2の電氣的パスを有しておらず、前記第2の電氣的パスは、トランジスタのソース（又は第1の端子など）からトランジスタのドレイン（又は第2の端子など）への

10

20

30

40

50

電氣的パスであり、トランジスタのドレイン（又は第2の端子など）は、少なくとも第3の電氣的パスによって、Z2を介して、Yと電氣的に接続され、前記第3の電氣的パスは、第4の電氣的パスを有しておらず、前記第4の電氣的パスは、トランジスタのドレイン（又は第2の端子など）からトランジスタのソース（又は第1の端子など）への電氣的パスである。」と表現することができる。これらの例と同様な表現方法を用いて、回路構成における接続経路について規定することにより、トランジスタのソース（又は第1の端子など）と、ドレイン（又は第2の端子など）とを、区別して、技術的範囲を決定することができる。

【0038】

なお、これらの表現方法は、一例であり、これらの表現方法に限定されない。ここで、X、Y、Z1、Z2は、対象物（例えば、装置、素子、回路、配線、電極、端子、導電膜、層、など）であるとする。

10

【0039】

なお、回路図上は独立している構成要素同士が電氣的に接続しているように図示されている場合であっても、1つの構成要素が、複数の構成要素の機能を併せ持っている場合もある。例えば配線の一部が電極としても機能する場合は、一の導電膜が、配線の機能、及び電極の機能の両方の構成要素の機能を併せ持っている。したがって、本明細書における電氣的に接続とは、このような、一の導電膜が、複数の構成要素の機能を併せ持っている場合も、その範疇に含める。

【0040】

20

なお、「膜」という言葉と、「層」という言葉とは、場合によっては、または、状況に応じて、互いに入れ替えることが可能である。例えば、「導電層」という用語を、「導電膜」という用語に変更することが可能な場合がある。または、例えば、「絶縁膜」という用語を、「絶縁層」という用語に変更することが可能な場合がある。

【0041】

（実施の形態1）

本実施の形態では、本発明の一態様の表示装置およびその作製方法について図面を用いて説明する。

【0042】

なお、本明細書中における表示装置とは、画像表示デバイス、もしくは光源（照明装置なども含む）を指す。また、コネクタ、例えばFPC、TCP（Tape Carrier Package）が取り付けられたモジュール、TCPの先にプリント配線板が設けられたモジュール、または表示素子にCOG方式により駆動回路が直接実装されたモジュールも全て表示装置に含むものとする。

30

【0043】

本発明の一態様である表示装置は、フレキシブル性を有する。なお、フレキシブル性とは、曲げ、撓めることが可能であることをいう。また、フレキシブル性は最終製品において利用される場合のほか、製造工程中に利用される場合もある。後者の場合、最終製品としてはフレキシブル性を有さない場合もある。

【0044】

40

図1は、本発明の一態様の表示装置300の上面図である。なお、図1では、図の明瞭化のために一部の要素を拡大、縮小、透過、または省略して図示している。

【0045】

表示装置300は、第1の可撓性基板301上に設けられた画素部302と、当該画素部を駆動するための第1の回路部304および第2の回路部305と、画素部302、第1の回路部304および第2の回路部305を囲むように配置されるシール材312と、第1の可撓性基板301に対向するように設けられる第2の可撓性基板307と、を有する。なお、第1の回路部304としては、例えば信号線駆動回路（ソースドライバ）、第2の回路部305としては、例えば、走査線駆動回路（ゲートドライバ）を有することができる。

50

【0046】

第1の可撓性基板301と第2の可撓性基板307は、シール材312によって接着されている。また、図1には図示しないが、第1の可撓性基板301と第2の可撓性基板307の間には表示素子が設けられる。すなわち、画素部302、第1の回路部304、第2の回路部305、および表示素子は、第1の可撓性基板301とシール材312と第2の可撓性基板307によって封止されている。

【0047】

また、表示装置300は、第1の可撓性基板301上のシール材312によって囲まれている領域とは異なる領域に、画素部302、第1の回路部304および第2の回路部305と電氣的に接続されるFPC端子部308(FPC:Flexible printed circuit)が設けられる。

10

【0048】

また、FPC端子部308には、FPC316が接続され、FPC316によって画素部302、第1の回路部304および第2の回路部305に各種信号等が供給される。また、画素部302、第1の回路部304、第2の回路部305、およびFPC端子部308には、信号線310が各々接続されている。FPC316により供給される各種信号等は、信号線310を介して、画素部302、第1の回路部304および第2の回路部305に与えられる。

【0049】

なお、図1では、画素部302を駆動するための回路を二つの領域に配置する構成を例示したが、当該回路の構成はこれに限られない。例えば、当該回路を一つの領域にまとめて配置してもよい。また、当該回路を三つ以上に分割して配置してもよい。また、第1の回路部304および第2の回路部305のいずれか一方のみを第1の可撓性基板301上に形成し、他方の回路を外付けにしてもよい。

20

【0050】

また、画素部302を駆動するための回路は、画素部302に含まれるトランジスタと同様に第1の可撓性基板301上に形成する構成であってもよいし、COG(Chip On Glass)などでICチップを実装する構成であってもよい。また、TCPなどを接続する構成であってもよい。

【0051】

なお、表示装置300が有する画素部302、第1の回路部304および第2の回路部305は、チャンネル形成領域が酸化物半導体層で形成された複数のトランジスタを有している。

30

【0052】

酸化物半導体層を用いたトランジスタは移動度が高いためトランジスタの占有面積を小さくすることができ、開口率を向上させることができる。また、当該トランジスタを用いて画素部302と同一基板上に第1の回路部304および第2の回路部305を形成することもできる。また、当該トランジスタはオフ電流が極めて小さく、画像信号等の保持時間を長くすることができることから、フレーム周波数を低くすることができ、表示装置の消費電力を低減させることができる。

40

【0053】

また、酸化物半導体層としては、c軸に配向した結晶を有することが好ましい。トランジスタのチャンネル形成領域に当該結晶を有する酸化物半導体層を用いると、例えば、表示装置300を曲げる際に当該酸化物半導体層にクラック等が入りにくくなるため、信頼性を向上させることができる。

【0054】

したがって、酸化物半導体層を用いたトランジスタを用いることで、例えば非晶質シリコン層や多結晶シリコン層を用いるよりも優れた表示装置を形成することができる。

【0055】

表示装置300に含まれる表示素子としては、代表的に液晶素子や発光素子を用いること

50

ができる。

【0056】

次に、液晶素子を用いた表示装置300aについて説明する。図2は、表示装置300に液晶素子を用いた場合における、図1に示す一点鎖線A1 - A2の断面図である。

【0057】

表示装置300aは、第1の可撓性基板301と、第1の接着層318aと、第1の有機樹脂層320aと、第1の絶縁膜321aと、第1の素子層と、第2の素子層と、第2の絶縁膜321bと、第2の有機樹脂層320bと、第2の接着層318bと、第2の可撓性基板307が、上記順序で積層されている。

【0058】

図2において第1の素子層は、トランジスタ350、352と、絶縁膜364、366、368と、平坦化絶縁膜370と、接続電極360と、導電膜372などを有する。また、第2の素子層は、導電膜374と、絶縁膜334と、着色層336（カラーフィルタ）と、遮光層338（ブラックマトリクス）などを有する。なお、第1の素子層および第2の素子層においては、上記の要素の一部が含まれない場合もある。また、上記以外の要素が含まれる場合もある。

【0059】

ここで、第1の素子層と第2の素子層は液晶層376およびシール材312によって密閉され、液晶素子375を形成する。

【0060】

第1の可撓性基板301と第2の可撓性基板307としては、例えば、可撓性を有する程度の厚さのガラスや、ポリエチレンテレフタレート（PET）、ポリエチレンナフタレート（PEN）等のポリエステル樹脂、ポリアクリロニトリル樹脂、ポリイミド樹脂、ポリメチルメタクリレート樹脂、ポリカーボネート（PC）樹脂、ポリエーテルスルホン（PES）樹脂、ポリアミド樹脂、シクロオレフィン樹脂、ポリスチレン樹脂、ポリアミドイミド樹脂、ポリ塩化ビニル樹脂、ポリエーテルエーテルケトン（PEEK）樹脂等が挙げられる。とくに、熱膨張係数の低い材料を用いることが好ましく、例えば、ポリアミドイミド樹脂、ポリイミド樹脂、PET等を好適に用いることができる。また、ガラス繊維に有機樹脂を含浸した基板や、無機フィラーを有機樹脂に混ぜて熱膨張係数を下げた基板を使用することもできる。

【0061】

接着層318a、318bには、例えば、二液混合型の樹脂などの常温で硬化する硬化樹脂、光硬化性の樹脂、熱硬化性の樹脂などの樹脂を用いることができる。例えば、エポキシ樹脂、アクリル樹脂、シリコン樹脂、フェノール樹脂等が挙げられる。特に、エポキシ樹脂等の透湿性が低い材料が好ましい。

【0062】

第1の有機樹脂層320aおよび第2の有機樹脂層320bとしては、例えば、エポキシ樹脂、アラミド樹脂、アクリル樹脂、ポリイミド樹脂、ポリアミド樹脂、またはポリアミドイミド樹脂から選ばれた材料で形成することができる。

【0063】

第1の絶縁膜321aおよび第2の絶縁膜321bとしては、酸化シリコン膜、酸化窒化シリコン膜、窒化シリコン膜または窒化酸化シリコン膜の単層、またはこれらの積層を用いることができる。特に、第1の可撓性基板301および第1の接着層318aなどに含まれる不純物がトランジスタ等に拡散することを防止するため、ブロッキング性の高い窒素を含む膜を用いることが好ましい。

【0064】

表示装置300aは、引き回し配線部311と、画素部302と、第1の回路部304と、FPC端子部308と、を有する。なお、引き回し配線部311は、信号線310を有する。

【0065】

10

20

30

40

50

また、表示装置 300 a においては、画素部 302 にトランジスタ 350、第 1 の回路部 304 にトランジスタ 352 がそれぞれ設けられる構成について例示している。

【0066】

図 2 において、トランジスタ 350 とトランジスタ 352 は、同一のサイズの構成としているが、これに限定されない。トランジスタ 350 とトランジスタ 352 は、適宜サイズ（チャンネル長およびチャンネル幅等）、または数などを変えることができる。また、図 2 においては、第 2 の回路部 305 は図示していないが、接続先または接続方法等を変更することで、第 1 の回路部 304 と同様の構成とすることができる。

【0067】

引き回し配線部 311 が有する信号線 310 は、トランジスタ 350 のソース電極層およびドレイン電極層を形成する工程で形成することができる。

10

【0068】

FPC 端子部 308 は、接続電極 360、異方性導電膜 380、および FPC 316 を有する。また、接続電極 360 は、トランジスタ 350 のソース電極層およびドレイン電極層を形成する工程で形成することができる。また、接続電極 360 は、FPC 316 が有する端子と異方性導電膜 380 を介して、電氣的に接続される。

【0069】

また、画素部のトランジスタ、および駆動回路部に使用するトランジスタに接続する信号線として、銅元素を含む配線を用いることが好ましい。銅元素を含む配線を用いることで、配線抵抗に起因する信号遅延等を少なくすることができる。

20

【0070】

また、図 2 において、トランジスタ 350 およびトランジスタ 352 上に、絶縁膜 364、366、368、および平坦化絶縁膜 370 が設けられている。

【0071】

絶縁膜 364、366 は、同種の材料の絶縁膜を用いることができ、例えば、酸化シリコン、酸化窒化シリコン等を用いることができる。ここで、絶縁膜 364 は欠陥量が少なく、絶縁膜 366 は、化学量論的組成を満たす酸素よりも多くの酸素を含む酸化物絶縁膜を用いて形成することが好ましい。なお、絶縁膜 364、366 を同種材料の単層で形成してもよい。絶縁膜 368 は、酸素、水素、水、アルカリ金属、アルカリ土類金属等のブロッキングできる機能を有する。例えば、窒化絶縁膜などを用いることが好ましい。

30

【0072】

また、平坦化絶縁膜 370 としては、ポリイミド樹脂、アクリル樹脂、ポリイミドアミド樹脂、ベンゾシクロブテン樹脂、ポリアミド樹脂、エポキシ樹脂等の耐熱性を有する有機材料を用いることができる。なお、これらの材料で形成される絶縁膜を複数積層させることで、平坦化絶縁膜 370 を形成してもよい。また、平坦化絶縁膜 370 を設けない構成としてもよい。

【0073】

また、トランジスタ 350 が有するソース電極層およびドレイン電極層の一方には、導電膜 372 が電氣的に接続される。導電膜 372 は、平坦化絶縁膜 370 上に形成され画素電極、すなわち液晶素子の一方の電極として機能する。導電膜 372 としては、可視光において透光性のある導電膜を用いると好ましい。該導電膜としては、例えば、インジウム（In）、亜鉛（Zn）、錫（Sn）の中から選ばれた一種を含む材料を用いるとよい。

40

【0074】

液晶素子 375 は、導電膜 372、導電膜 374、および液晶層 376 を有する。導電膜 374 は、第 2 の可撓性基板 307 側に設けられ、対向電極としての機能を有する。図 2 に示す表示装置 300 a は、導電膜 372 と導電膜 374 に印加される電圧によって、液晶層 376 の配向状態を変えることによって光の透過、非透過が制御され画像を表示することができる。

【0075】

なお、図 2 において図示しないが、導電膜 372、374 の液晶層 376 と接する側に、

50

それぞれ配向膜を設ける構成としてもよい。そのほか、偏光部材、位相差部材、反射防止部材などの光学部材（光学基板）などは適宜設けてもよい。例えば、偏光基板および位相差基板による円偏光を用いてもよい。また、光源としてバックライト、サイドライトなどを用いてもよい。

【0076】

また、第1の可撓性基板301と第2の可撓性基板307の間には、スペーサ378が設けられる。スペーサ378は、絶縁膜を選択的にエッチングすることで得られる柱状のスペーサであり、液晶層376の膜厚（セルギャップ）を制御するために設けられる。なお、スペーサ378として、球状のスペーサを用いてもよい。

【0077】

液晶層376を構成する液晶材料としては、サーモトロピック液晶、低分子液晶、高分子液晶、高分子分散型液晶、強誘電性液晶、反強誘電性液晶等を用いることができる。これらの液晶材料は、条件により、コレステリック相、スメクチック相、キュービック相、カイラルネマチック相、等方相等を示す。

【0078】

また、横電界方式を採用する場合、配向膜を用いないブルー相を示す液晶を用いてもよい。ブルー相は液晶相の一つであり、コレステリック液晶を昇温していくと、コレステリック相から等方相へ転移する直前に発現する相である。ブルー相は狭い温度範囲でしか発現しないため、温度範囲を改善するために数重量%以上のカイラル剤を混合させた液晶組成物を用いて液晶層に用いる。ブルー相を示す液晶とカイラル剤とを含む液晶組成物は、応答速度が短く、光学的等方性であるため配向処理が不要であり、視野角依存性が小さい。また配向膜を設けなくてもよいのでラビング処理も不要となるため、ラビング処理によって引き起こされる静電破壊を防止することができ、作製工程中の液晶表示装置の不良や破損を軽減することができる。

【0079】

また、表示素子として液晶素子を用いる場合、TN (Twisted Nematic) モード、IPS (In-Plane-Switching) モード、FFS (Fringe Field Switching) モード、ASM (Axially Symmetric aligned Micro-cell) モード、OCB (Optical Compensated Birefringence) モード、FLC (Ferroelectric Liquid Crystal) モード、AFLC (AntiFerroelectric Liquid Crystal) モードなどを用いることができる。

【0080】

また、ノーマリブラック型の液晶表示装置、例えば垂直配向(VA)モードを採用した透過型の液晶表示装置としてもよい。垂直配向モードとしては、いくつか挙げられるが、例えば、MVA (Multi-Domain Vertical Alignment) モード、PVA (Patterned Vertical Alignment) モード、ASVモードなどを用いることができる。

【0081】

また、画素部302における表示方式は、プログレッシブ方式やインターレース方式等を用いることができる。また、カラー表示する際に画素で制御する色要素としては、RGB (Rは赤、Gは緑、Bは青を表す)の三色に限定されない。例えば、Rの画素とGの画素とBの画素とW(白)の画素の四画素から構成されてもよい。または、ペントイル配列のように、RGBのうちの色分で一つの色要素を構成し、色要素によって、異なる2色を選択して構成してもよい。またはRGBに、イエロー、シアン、マゼンタ等を一色以上追加してもよい。なお、色要素のドット毎にその表示領域の大きさが異なってもよい。ただし、開示する発明はカラー表示の表示装置に限定されるものではなく、モノクロ表示の表示装置に適用することもできる。

【0082】

次に、発光素子を用いた表示装置300bについて説明する。図3は、表示装置300に

10

20

30

40

50

発光素子を用いた場合における、図 1 に示す一点鎖線 A 1 - A 2 の断面図である。なお、上述した液晶素子を用いた表示装置 3 0 0 a と重複する説明は省略する。

【 0 0 8 3 】

表示装置 3 0 0 b は、第 1 の可撓性基板 3 0 1 と、第 1 の接着層 3 1 8 a と、第 1 の有機樹脂層 3 2 0 a と、第 1 の絶縁膜 3 2 1 a と、第 1 の素子層 4 1 0 と、第 2 の素子層 4 1 1 と、第 2 の絶縁膜 3 2 1 b と、第 2 の有機樹脂層 3 2 0 b と、第 2 の接着層 3 1 8 b と、第 2 の可撓性基板 3 0 7 が、上記順序で積層されている。

【 0 0 8 4 】

図 3 において第 1 の素子層 4 1 0 は、トランジスタ 3 5 0、3 5 2 と、絶縁膜 3 6 4、3 6 6、3 6 8 と、平坦化絶縁膜 3 7 0 と、発光素子 4 8 0 と、絶縁膜 4 3 0 と、信号線 3 1 0 と、接続電極 3 6 0 を有する。また、第 2 の素子層 4 1 1 は、絶縁膜 3 3 4 と、着色層 3 3 6 と、遮光層 3 3 8 と、を有する。また、第 1 の素子層 4 1 0 と第 2 の素子層 4 1 1 は、封止層 4 3 2 およびシール材 3 1 2 によって密閉される。なお、第 1 の素子層 4 1 0 および第 2 の素子層 4 1 1 においては、上記の要素の一部が含まれない場合もある。また、上記以外の要素が含まれる場合もある。

10

【 0 0 8 5 】

発光素子 4 8 0 は、導電膜 4 4 4、E L 層 4 4 6、および導電膜 4 4 8 を有する。表示装置 3 0 0 b は、発光素子 4 8 0 が有する E L 層 4 4 6 が発光することによって、画像を表示することができる。

【 0 0 8 6 】

平坦化絶縁膜 3 7 0 上の導電膜 4 4 4 上には、絶縁膜 4 3 0 が設けられる。絶縁膜 4 3 0 は、導電膜 4 4 4 の一部を覆う。導電膜 4 4 4 に E L 層が発する光に対して反射率の高い導電膜を用い、導電膜 4 4 8 に E L 層が発する光に対して透光性が高い導電膜を用いることで、発光素子 4 8 0 をトップエミッション構造とすることができる。また、導電膜 4 4 4 に当該光に対して透光性が高い導電膜を用い、導電膜 4 4 8 に当該光に対して反射率の高い導電膜を用いることで、発光素子 4 8 0 をボトムエミッション構造とすることができる。また、導電膜 4 4 4 および導電膜 4 4 8 の両方に当該光に対して透光性が高い導電膜を用いることでデュアルエミッション構造とすることができる。

20

【 0 0 8 7 】

また、発光素子 4 8 0 と重なる位置に、着色層 3 3 6 が設けられ、絶縁膜 4 3 0 と重なる位置、引き回し配線部 3 1 1、および第 1 の回路部 3 0 4 に遮光層 3 3 8 が設けられている。着色層 3 3 6 および遮光層 3 3 8 は、第 3 の絶縁膜 3 3 4 で覆われている。発光素子 4 8 0 と第 3 の絶縁膜 3 3 4 の間は封止層 4 3 2 で充填されている。なお、表示装置 3 0 0 b においては、着色層 3 3 6 を設ける構成について例示したが、これに限定されない。例えば、E L 層 4 4 6 を塗り分けにより形成する場合においては、着色層 3 3 6 を設けない構成としてもよい。

30

【 0 0 8 8 】

表示装置 3 0 0 b において、接着層 3 1 8 a、3 1 8 b に乾燥剤を含ませてもよい。例えば、アルカリ土類金属の酸化物（酸化カルシウムや酸化バリウム等）のように、化学吸着によって水分を吸着する物質を用いることができる。または、ゼオライトやシリカゲル等のように、物理吸着によって水分を吸着する物質を用いてもよい。乾燥剤が含まれていると、水分などの不純物が発光素子 4 8 0 に侵入することを抑制でき、表示装置の信頼性が向上することができる。

40

【 0 0 8 9 】

また、封止層 4 3 2 に屈折率の高いフィラー（酸化チタン等）を混合することにより、発光素子 4 8 0 からの光取り出し効率を向上させることができる。

【 0 0 9 0 】

また、接着層 3 1 8 a、3 1 8 b には、光を散乱させる散乱部材を有していてもよい。例えば、接着層 3 1 8 a、3 1 8 b には、封止層 4 3 2 と屈折率が異なる粒子との混合物を用いることもできる。該粒子は光の散乱部材として機能する。封止層 4 3 2 と屈折率の異

50

なる粒子は、屈折率の差が0.1以上あることが好ましく、0.3以上あることがより好ましい。粒子としては、酸化チタン、酸化バリウム、ゼオライト等を用いることができる。酸化チタンおよび酸化バリウムの粒子は、光を散乱させる性質が強く好ましい。またゼオライトを用いると、封止層432等の有する水を吸着することができ、発光素子の信頼性を向上させることができる。

【0091】

第1の可撓性基板301および第2の可撓性基板307には、それぞれ、靱性が高い材料を用いることが好ましい。これにより、耐衝撃性に優れ、破損しにくい発光装置を実現できる。例えば、第1の可撓性基板301および第2の可撓性基板307を有機樹脂基板とすることで、基材にガラス基板を用いる場合に比べて、軽量であり、破損しにくい表示装置を実現できる。

10

【0092】

また、第1の可撓性基板301に、熱放射率が高い材料を用いると表示装置の表面温度が高くなることを抑制でき、表示装置の破壊や信頼性の低下を抑制できる。例えば、第1の可撓性基板301を金属基板と熱放射率の高い層（例えば、金属酸化物やセラミック材料を用いることができる）の積層構造としてもよい。

【0093】

次に、図3に示す表示装置300bの作製方法について図4および図5を用いて説明する。なお、図4および図5では、図面の煩雑さを避けるために、図3に示す第1の素子層410および第2の素子層411を簡略化して図示している。

20

【0094】

まず、第1の基板462上に、第1の有機樹脂層320a、第1の絶縁膜321aおよび第1の素子層410の順でなる積層を形成する（図4（A）参照）。

【0095】

また、第2の基板463上に、第2の有機樹脂層320b、第2の絶縁膜321bおよび第2の素子層411の順でなる積層を形成する（図4（B）参照）。

【0096】

第1の基板462および第2の基板463としては、少なくとも、後の熱処理に耐えうる程度の耐熱性を有している必要がある。例えば、ガラス基板、セラミック基板、石英基板、サファイア基板等を用いることができる。

30

【0097】

第1の有機樹脂層320aおよび第2の有機樹脂層320bには、例えば、エポキシ樹脂、アラミド樹脂、アクリル樹脂、ポリイミド樹脂、ポリアミド樹脂、ポリアミドイミド樹脂等の有機樹脂膜を用いることができる。中でもポリイミド樹脂を用いると耐熱性が高いため好ましい。ポリイミド樹脂を用いる場合、該ポリイミド樹脂の膜厚は、3nm以上20μm以下、好ましくは500nm以上2μm以下である。該ポリイミド樹脂は、スピニングコート法、ディップコート法、ドクターブレード法等により形成することができる。

【0098】

第1の絶縁膜321aおよび第2の絶縁膜321bとしては、酸化シリコン膜、酸化窒化シリコン膜、窒化シリコン膜、窒化酸化シリコン膜等を用いることができ、スパッタ法やCVD法等で形成することができる。第1の絶縁膜321aを形成することで、例えば、第1の基板462や第1の有機樹脂層320aから第1の素子層410への不純物の拡散を抑えることができる。

40

【0099】

第1の素子層410の形成時において、トランジスタ350を含む全ての構成の形成温度は、室温以上300以下であると好ましい。例えば、第1の素子層410が有する無機材料で形成される絶縁膜または導電膜は、成膜温度が150以上300以下、好ましくは200以上270以下とする。また、第1の素子層410が有する有機樹脂材料で形成される絶縁膜等は、形成温度が室温以上100以下で形成されることが好ましい。また、トランジスタ350の形成工程において、例えば、作製工程中の加熱工程を省く

50

こともできる。

【0100】

また、第1の素子層410が有する絶縁膜430、導電膜444、EL層446、および導電膜448は、以下の方法で形成することができる。

【0101】

絶縁膜430としては、例えば、有機樹脂または無機絶縁材料を用いることができる。有機樹脂としては、例えば、ポリイミド樹脂、ポリアミド樹脂、アクリル樹脂、シロキサン樹脂、エポキシ樹脂、またはフェノール樹脂等を用いることができる。無機絶縁材料としては、例えば、酸化シリコン、酸化窒化シリコン等を用いることができる。絶縁膜430の形成方法は、特に限定されず、例えば、リソグラフィ法、スパッタ法、蒸着法、液滴吐出法（インクジェット法等）、印刷法（スクリーン印刷、オフセット印刷等）等を用いればよい。リソグラフィ法を用いる場合、感光性の樹脂を用いると絶縁膜430の作製工程を簡略化することができる。

10

【0102】

導電膜444としては、例えば、可視光において反射性の高い金属膜を用いると好ましい。該金属膜としては、例えば、アルミニウム、銀、またはこれらの合金等を用いることができる。また、導電膜444としては、例えば、スパッタ法を用いて形成することができる。

【0103】

EL層446としては、導電膜444と導電膜448から注入される正孔と電子とが再結合し発光できる発光材料を用いればよい。また、該発光材料の他に、正孔注入層、正孔輸送層、電子輸送層、電子注入層などの機能層を必要に応じて形成してもよい。また、EL層446としては、例えば、蒸着法、または塗布法などを用いて形成することができる。

20

【0104】

導電膜448としては、例えば、可視光において透光性のある導電膜を用いると好ましい。該導電膜としては、例えば、インジウム（In）、亜鉛（Zn）、錫（Sn）の中から選ばれた一種を含む材料を用いるとよい。また、導電膜448としては、例えば、酸化タングステンを含むインジウム酸化物、酸化タングステンを含むインジウム亜鉛酸化物、酸化チタンを含むインジウム酸化物、酸化チタンを含むインジウム錫酸化物、インジウム錫酸化物（ITO）、インジウム亜鉛酸化物、シリコンを添加したインジウム錫酸化物などの透光性を有する導電性材料を用いることができる。本発明の一態様の表示装置では、シリコンを添加したインジウム錫酸化物を導電膜448に用いることが好ましい。シリコンを添加したインジウム錫酸化物を用いると、導電膜448の曲げに対する耐性が向上し、クラック等が入りにくくなる。また、導電膜448は、例えば、スパッタ法を用いて形成することができる。

30

【0105】

また、第2の素子層411が有する着色層336としては、特定の波長帯域の光を透過する有色層であればよく、例えば、赤色の波長帯域の光を透過する赤色（R）のカラーフィルタ、緑色の波長帯域の光を透過する緑色（G）のカラーフィルタ、青色の波長帯域の光を透過する青色（B）のカラーフィルタなどを用いることができる。そのほか、黄色（Y）、白色（W）のカラーフィルタを用いてもよい。各カラーフィルタは、様々な材料を用いて、印刷法、インクジェット法、リソグラフィ技術を用いたエッチング方法などでそれぞれ所望の位置に形成する。

40

【0106】

また、第2の素子層411が有する遮光層338としては、特定の波長帯域の光を遮光する機能を有していればよく、金属膜または黒色顔料等を含んだ有機絶縁膜などを用いることができる。

【0107】

また、第2の素子層411が有する第3の絶縁膜434としては、例えば、アクリル樹脂等の有機絶縁膜を用いることができる。なお、第3の絶縁膜434は、必ずしも形成する

50

必要はなく、第3の絶縁膜434を形成しない構造としてもよい。

【0108】

次に、第1の素子層410と第2の素子層411を封止層432を介して貼り合わせる(図4(C)参照)。なお、シール材312は図示していない。

【0109】

封止層432としては、可撓性を有する固体封止材料を用いることができる。例えば、ガラスフリットなどのガラス材料や、二液混合型の樹脂などの常温で硬化する硬化樹脂、光硬化性の樹脂、熱硬化性の樹脂などの樹脂材料を用いることができる。

【0110】

次に、図4(C)に示した構成から第1の基板462を剥離する。(図4(D)参照)。なお、第2の基板463を剥離する工程を先に行ってもよい。

10

【0111】

なお、上記剥離工程は、様々な方法を適宜用いることができる。例えば、第1の基板462を介して第1の有機樹脂層320aに紫外光468を照射することで、第1の有機樹脂層320aを脆弱化または第1の有機樹脂層320aと第1の基板462との密着性を低下させることで、第1の基板462を剥離することができる。また、紫外光468の照射エネルギー密度を調整することで、第1の基板462と第1の有機樹脂層320aの密着性が高い領域と、第1の基板462と第1の有機樹脂層320aの密着性が低い領域を作り分けてから剥離してもよい。なお、紫外光の光源としては、例えば波長308nmの紫外光を出力するエキシマレーザなどを用いることができる。また、高圧水銀ランプやUV

20

【0112】

エキシマレーザは高出力のパルスレーザであり、光学系にてビームを線状に整形することができる。線状ビームのレーザ光の照射位置において基板を移動させることで基板全体または必要箇所にレーザ光を照射することができる。なお、線状ビームは、用いる基板の一边と同等以上の長さとするれば、基板を一方向に移動するのみで基板全体にレーザ光を照射することができる。

【0113】

エキシマレーザ装置には、レーザ発振器を一つ搭載した装置の他、二つ以上のレーザ発振器を搭載する装置を用いることもできる。複数のレーザ発振器を搭載する装置においては、それぞれのレーザ発振器から同期されて出力されたレーザ光を光学系にて合成する(重ね合わす)ことで高エネルギー密度のレーザ光を得ることができる。したがって、本実施の形態の用途においては、第8世代ガラス基板(2160mm×2460mm)以上のサイズの処理を行うこともできる。また、複数のレーザ発振器を搭載する装置では、それぞれのレーザ発振器から出力されるレーザ光が互いに出力ばらつきを補完するため、1パルス毎の強度ばらつきが少なくなり、歩留りの高い処理を行うことができる。なお、複数の発振器に替えて、複数のエキシマレーザ装置を用いてもよい。

30

【0114】

図6にエキシマレーザを用いた加工装置の一例を示す。二つのレーザ発振器を有するエキシマレーザ装置600から出力されたレーザ光610a、610bは光学系630にて合成される。さらに光学系630にて横長に伸張されたレーザ光610cは、ミラー650を介してレンズ670に入射し、縮小されて線状ビーム610dとなる。このとき、線状ビーム610dが加工物700が有する加工領域710に基板720を介して照射されるようにする。

40

【0115】

なお、本実施の形態において、加工物700には、図4(C)または図5(A)に示す構成、加工領域710には、第1の有機樹脂層320aまたは第2の有機樹脂層320b、基板720には、第1の基板462または第2の基板463が該当する。

【0116】

そして、図中の矢印方向に加工物700を移動させることで、加工領域710全体に線状

50

ビーム610dを照射することができる。なお、エキシマレーザとしては、波長308nmまたはそれよりも波長が長いものを用いることが好ましい。波長308nm以上であれば、基板720にガラス基板を用いた場合においても加工に必要なレーザ光を十分に透過させることができる。

【0117】

なお、本実施の形態においては、第1の基板462と第1の有機樹脂層320aの界面で剥離する方法について例示したが、これに限定されない。例えば、剥離したときに第1の有機樹脂層320aの一部が第1の基板462に残るように分離してもよい。また、第1の有機樹脂層320aと第1の素子層410との界面で剥離してもよい。

【0118】

また、第1の基板462と有機樹脂層320aとの界面に液体を浸透させて第1の基板462から第1の有機樹脂層320aを剥離してもよい。または、第1の有機樹脂層320aと第1の素子層410との界面に液体を浸透させて第1の有機樹脂層320aから第1の素子層410を剥離してもよい。上記液体としては、例えば、水、極性溶媒等を用いることができる。当該液体を用いることによって、剥離に伴って発生する静電気を抑制することができる。第1の素子層410が有するトランジスタ等の静電破壊を抑えることができる。

【0119】

次に、第1の有機樹脂層320aと第1の可撓性基板301を第1の接着層318aを用いて接着する(図5(A)参照)。

【0120】

次に、上記と同様の方法を用いて第2の基板463を剥離し、第2の有機樹脂層320bと第2の可撓性基板307を第2の接着層318bを用いて接着する(図5(B)参照)。

【0121】

そして、接続電極360に異方性導電膜380を介してFPC316を貼り付ける。必要があればICチップなどを実装させてもよい。

【0122】

以上により、図3に示す表示装置300bを作製することができる。

【0123】

なお、第1の有機樹脂層320aと第1の素子層410との界面で剥離を行った場合は、図5(C)に示す構成となる。このとき、図2および図3に示す表示装置300a、300bにおいては、有機樹脂層320aが存在しない構成となる。

【0124】

本発明の一態様では、有機樹脂層上に酸化物半導体層を用いたトランジスタ等を含む素子層を形成し、当該有機樹脂層を脆弱化または当該有機樹脂層と基板との密着力を低下させることにより素子層の剥離工程を行う。多結晶シリコンを用いるトランジスタの場合は、非晶質シリコンを結晶化するためのレーザ照射工程を有している。レーザ照射工程においては瞬間的ではあるがシリコンが溶融するほどの高温となる領域が生じる。そのため、本発明と一態様と同様に有機樹脂層を用いる場合は当該有機樹脂層にも熱が伝わり、脱ガスや熱膨張などによりトランジスタと基板との間に形成した無機膜などにクラックやピーリングが発生することがある。また、当該クラックやピーリングを抑えるためにエネルギー密度を抑えたレーザ照射では、十分な結晶性を有する多結晶シリコンを得られなくなってしまう。

【0125】

一方、酸化物半導体層を用いたトランジスタの製造工程では、高温の工程が不要であり、トランジスタ等が完成するまで当該有機樹脂層を脆弱化させることなく、安定な工程を行うことができ、歩留りおよび信頼性の高いトランジスタを作成することができる。

【0126】

本実施の形態に示す構成は、他の実施の形態に示す構成と適宜組み合わせる用いることが

10

20

30

40

50

できる。

【0127】

(実施の形態2)

本実施の形態では、本発明の一態様の剥離装置について図7、図8、図9、図10、図11、図12、図13、図14を用いて説明する。本発明の一態様は、加工部材の第1の部材を保持することができる構造体と、加工部材の第2の部材を保持することができるステージと、を有し、第1の部材を巻き取りながら、構造体とステージの間の加工部材を、第1の部材および第2の部材に分離する、剥離装置である。例えば、第1の部材には図5(A)に示す第2の基板463以外の積層物、第2の部材には第2の基板463を適用することができる。

10

【0128】

本発明の一態様の剥離装置を用いることで、加工部材を歩留まりよく第1の部材および第2の部材に分離することができる。本発明の一態様の剥離装置は、複雑な構成を有さず、幅広い大きさの加工部材の剥離に対応できる。

【0129】

以下では、剥離装置の構成と動作、および剥離装置を用いた剥離方法について例示する。

【0130】

<構成例1>

図7、図8、図9を用いて、加工部材103から第1の部材103aを剥離することで、第1の部材103aおよび第2の部材103bを分離する例を示す。

20

【0131】

まず、剥離を行う直前の剥離装置の斜視図を図7(A)に示し、正面図を図7(B)に示し、側面図を図7(D)に示す。

【0132】

図7(A)、図7(B)、図7(C)、図7(D)に示す剥離装置は、構造体101およびステージ105を有する。構造体101は、凸面を有する。ステージ105は、該凸面に対向する支持面を有する。

【0133】

図7(A)、図7(B)、図7(C)、図7(D)では、剥離装置の該凸面と該支持面の間に加工部材103が配置されている。

30

【0134】

図7(C)に、図7(A)、(B)、(D)とは、構造体101に対する加工部材103の配置が異なる場合の上面図を示す。図7(A)では、加工部材103の辺部から剥離を始める場合を示すが、図7(C)の上面図に示すように、加工部材103の角部から剥離を始めてもよい。加工部材103の辺部から剥離を始める場合は、短辺から剥離を開始し、長辺方向に剥離を行うことが好ましい。これにより、構造体の回転速度などの条件の制御が容易となり、剥離の歩留まりを高めることができる。

【0135】

加工部材103は、シート状であり、シート状の第1の部材103aおよびシート状の第2の部材103bからなる。第1の部材103aおよび第2の部材103bは、それぞれ、単層であっても積層であってもよい。加工部材103は、剥離の起点が形成されていることが好ましい。これにより、第1の部材103aおよび第2の部材103bの界面で剥離をすることが容易となる。

40

【0136】

剥離装置が搬送手段を有する場合は、該搬送手段によって、ステージ105上に加工部材103が配置されてもよい。

【0137】

図7(D)の二点鎖線で囲った箇所の拡大図に示すように、構造体101の凸面を、加工部材103に形成された点状または線状(実線、破線、枠状含む)の剥離の起点102と重ねる。その後、構造体101が回転することで、加工部材103に第1の部材103a

50

を引き剥がす力がかかり、剥離の起点 102 の近傍から第 1 の部材 103 a が剥がれる。そして、加工部材 103 は、第 1 の部材 103 a と第 2 の部材 103 b に分離される。

【0138】

構造体 101 は凸面を有していればよく、例えば、円筒状（円柱状、直円柱状、楕円柱状、放物柱状、なども含む）、円筒の一部、球状、球の一部等の構造物であればよい。例えば、ドラムローラ等のローラを用いることができる。

【0139】

構造体の材質としては、金属、合金、有機樹脂等が挙げられる。構造体は内部に空間や空洞を有してもよい。

【0140】

図 10 (C)、(D) に、一部の面に凸面を含む構造体 151、構造体 152 をそれぞれ示す。構造体 151、構造体 152 は、それぞれ円筒の一部状の構造を有する。

【0141】

構造体が有する凸面の曲率半径は、ステージ 105 の支持面の曲率半径より小さい。凸面の曲率半径は、例えば、0.5 mm 以上 1000 mm 以下とすることができる。例えば、フィルムを剥離する場合、凸面の曲率半径を 0.5 mm 以上 500 mm 以下としてもよく、具体例としては、150 mm、225 mm、または 300 mm 等が挙げられる。このような凸面を有する構造体としては、例えば、直径 300 mm、450 mm、または 600 mm のローラ等が挙げられる。なお、加工部材の厚さや大きさによって、凸面の曲率半径の好ましい範囲は変化する。したがって、これらに限られず、本発明の一態様において、構造体は、凸面の曲率半径が、ステージ 105 の支持面の曲率半径より小さければよい。

【0142】

加工部材 103 が、密着性の低い積層構造を含む場合、該密着性の低い界面で剥離してしまい、剥離の歩留まりが低下する場合がある。例えば、加工部材 103 が有機 EL 素子を含む場合には、EL 層を構成する 2 層の界面や、EL 層と電極の界面で剥離され、第 1 の部材 103 a と第 2 の部材 103 b との界面が剥離が困難な場合がある。したがって、第 1 の部材 103 a と第 2 の部材 103 b の界面で剥離できるよう、凸面の曲率半径を設定する。また、構造体 101 の回転速度等により制御してもよい。

【0143】

また、凸面の曲率半径が小さすぎると、凸面に巻き取られた第 1 の部材 103 a に含まれる素子が壊れる場合がある。したがって、凸面の曲率半径は 0.5 mm 以上であることが好ましい。

【0144】

また、凸面の曲率半径が大きいと、ガラス、サファイア、石英、シリコン等の可撓性が低く、剛性が高い基板を凸面で巻き取ることができる。したがって、凸面の曲率半径は、例えば、300 mm 以上であることが好ましい。

【0145】

また、凸面の曲率半径が大きいと、剥離装置が大型化してしまい、設置場所などに制限がかかる場合がある。したがって、凸面の曲率半径は、例えば、1000 mm 以下であることが好ましく、500 mm 以下であることがより好ましい。

【0146】

凸面の少なくとも一部は、粘着性を有していてもよい。例えば、凸面の一部または全体に粘着テープ等を貼ってもよい。また、図 10 (E) に示すように凸面の少なくとも一部に、第 1 の部材 103 a に対して粘着性を有する部位 104 を設けてもよい。また、構造体 101 が吸着機構を有し、凸面が、第 1 の部材 103 a を吸着できてもよい。

【0147】

構造体 101 やステージ 105 は、前後、左右、上下の少なくともいずれか一に移動可能であってもよい。構造体 101 の凸面とステージ 105 の支持面の間の距離が可変であると、様々な厚みの加工部材の剥離が行えるため好ましい。構成例 1 では、構造体 101 がステージ 105 の長手方向に移動可能である例を示す。

10

20

30

40

50

【0148】

ステージ105上に配置された部材等（例えば、加工部材103や、第2の部材103b）を保持するための保持手段としては、吸引チャック、静電チャック、メカニカルチャック等のチャックが挙げられる。例えば、ポラスチャックを用いてもよい。また、吸着テーブル、ヒーターテーブル、スピナーテーブル等に部材を固定してもよい。

【0149】

次に、剥離途中の剥離装置の斜視図を図8（A）に示し、正面図を図8（B）に示し、側面図を図8（C）に示す。また、剥離後の剥離装置の斜視図を図9（A）に示し、正面図を図9（B）に示し、側面図を図9（C）に示す。

【0150】

構造体101の中心には回転軸109がある。構造体101の回転する方向を図8（A）、（C）等に示すが、構造体101は逆方向に回転することができてもよい。また、ガイド107の溝に沿って回転軸109が移動することで、ステージ105の長手方向に構造体101が移動することができる（図8（C）、図9（C）の左右方向）。

【0151】

構造体101が回転することで、構造体101の凸面と重なる第1の部材103aは、剥離の起点の近傍より、加工部材103から剥離され、凸面に巻き取られながら、第2の部材103bと分離される。構造体101の凸面で第1の部材103aが保持され、ステージ105上には第2の部材103bが保持される。

【0152】

本発明の一態様の剥離装置において、ステージ105または構造体101の少なくとも一方が移動することで、ステージ105に対する構造体101の回転中心の位置が移動できればよい。構成例1では、構造体101の回転中心自体が移動する例を示す。具体的には、ステージ105が静止した（または固定された）状態で、構造体101が、第1の部材103aを巻き取りながら加工部材103の一の端部側から対向する他の端部側に向かって移動（回転移動）することができる例を示す。

【0153】

構造体101の凸面の線速度は、ステージ105に対する構造体101の回転中心の移動速度以上である。

【0154】

第1の部材103aまたは第2の部材103bに張力を加えながら、第1の部材103aおよび第2の部材103bを分離してもよい。

【0155】

図8（C）に矢印108で示すように、第1の部材103aと第2の部材103bの分離面に液体を供給することができる液体供給機構を有していてもよい。

【0156】

剥離時に生じる静電気が、第1の部材103aに含まれる素子等に悪影響を及ぼすこと（半導体素子が静電気により破壊されるなど）を抑制できる。なお、液体を霧状または蒸気にして吹き付けてもよい。液体としては、純水や有機溶剤などを用いることができ、中性、アルカリ性、もしくは酸性の水溶液や、塩が溶けている水溶液などを用いてもよい。

【0157】

剥離装置が搬送手段を有する場合は、剥離後に、該搬送手段によって、ステージ105上の第2の部材103bや、構造体101に巻き取られた第1の部材103aをそれぞれ搬出してもよい。

【0158】

また、図10（A）、（B）に示すように、さらに構造体101が回転することで、ステージ105上に配置されたシート状の部材111と第1の部材103aを貼り合わせてもよい。

【0159】

部材111は、単層であってもよいし、積層であってもよい。部材111の第1の部材1

10

20

30

40

50

03aと接する面の少なくとも一部の領域は、部材103aに対して密着性を有することが好ましい。例えば、接着層が形成されていてもよい。

【0160】

構造体101が1回転する間に、凸面は第1の部材103aをすべて巻き取ってもよい。これにより、第1の部材103aがステージ105に触れることや第1の部材103aが構造体101により加圧されることを抑制できるため好ましい。

【0161】

また、凸面に巻き取られた第1の部材103aがステージ105に触れることなく、部材111に貼り合わされることが好ましい。

【0162】

例えば、構造体101を1/4回転させて、第1の部材103aを凸面がすべて巻き取り、構造体101を3/4回転させて、構造体101が部材111の端部付近まで移動し、さらに構造体101を1/4回転させて、部材111上に第1の部材103aを貼り合わせてもよい。

【0163】

または、剥離が終わった後、構造体101に巻き取られた第1の部材103aがステージ105に触れないよう、構造体101とステージ105の間隔を調整してもよい。

【0164】

<構成例2>

構成例2では、ステージが移動することで、ステージに対する構造体の回転中心の位置が移動する例を示す。具体的には、構造体の回転中心の位置は移動せず、ステージが、加工部材の一の端部側から対向する他の端部側に向かって移動することができる例を示す。

【0165】

図11、図12、図13を用いて、加工部材153から第1の部材153aを剥離することで、第1の部材153aおよび第2の部材153bを分離する例を示す。

【0166】

まず、剥離を行う直前の剥離装置の斜視図を図11(A)に示し、正面図を図11(B)に示し、側面図を図11(C)に示す。

【0167】

図11(A)、図11(B)、図11(C)に示す剥離装置は、構造体151、ステージ155、支持体157、および搬送ローラ158を有する。構造体151は、凸面を有する。ステージ155は、該凸面に対向する支持面を有する。支持体157は、構造体151を支持する。

【0168】

図11(A)、図11(B)、図11(C)では、剥離装置の該凸面と該支持面の間に加工部材153が配置されている。

【0169】

図11(A)では、加工部材153の辺部から剥離を始める場合を示すが、構成例1と同様、加工部材153の角部から剥離を始めてもよい。

【0170】

構造体151、加工部材153、およびステージ155は、構成例1の構造体101、加工部材103、およびステージ105とそれぞれ同様の構成を適用することができるため、説明は省略する。加工部材153には、剥離の起点162が形成されている。

【0171】

支持体157は、構造体151の回転軸159を支持している。支持体157は構造体151の高さを調整する機能を有する。これにより、構造体151の凸面とステージ155の支持面の間の距離を可変にすることができる。

【0172】

搬送ローラ158は、ステージ155を移動させることができる。ステージ155の移動手段に特に限定は無く、ベルトコンベアや搬送ロボットを用いてもよい。

10

20

30

40

50

【0173】

剥離装置が搬送手段を有する場合は、該搬送手段によって、ステージ155上に加工部材153が配置されてもよい。

【0174】

次に、剥離途中の剥離装置の斜視図を図12(A)に示し、正面図を図12(B)に示し、側面図を図12(C)に示す。また、剥離後の剥離装置の斜視図を図13(A)に示し、正面図を図13(B)に示し、側面図を図13(C)に示す。

【0175】

構造体151の中心には回転軸159がある。構造体151や搬送ローラ158の回転する方向を図12(A)、(C)等を示すが、構造体151や搬送ローラ158はそれぞれ逆方向に回転することができてよい。搬送ローラ158が回転することで、構造体151の回転中心に対するステージ155およびステージ155上の加工部材153の位置が移動できる(具体的には図12(C)、図13(C)の左右方向に移動する)。

10

【0176】

構造体151に保持された第1の部材153aは、加工部材153から剥離され、凸面に巻き取られながら、第2の部材153bと分離される。ステージ155上には第2の部材153bが保持される。

【0177】

構造体151の凸面を、加工部材153に形成された剥離の起点162と重ねる。その後、構造体151が回転することで、加工部材153に第1の部材153aを引き剥がす力がかかり、剥離の起点162の近傍から第1の部材153aが剥がれる。加工部材103から剥離された第1の部材153aは、凸面に巻き取られながら、第2の部材103bと分離される。構造体151の凸面で第1の部材153aが保持され、ステージ155上には第2の部材153bが保持される。

20

【0178】

剥離装置が搬送手段を有する場合は、剥離後に、該搬送手段によって、ステージ155上の第2の部材153bや、構造体151に巻き取られた第1の部材153aをそれぞれ搬出してよい。

【0179】

また、図14(A)、(B)に示すように、さらに構造体151および搬送ローラ158が回転することで、ステージ156上に配置されたシート状の部材161と第1の部材153aを貼り合わせてもよい。なお、加工部材153が配置されていたステージ155上に、部材161が配置されていてもよい。

30

【0180】

<構成例3>

本発明の一態様の剥離装置の別の構成について、図15を参照しながら説明する。図15は本発明の一態様の剥離装置の構成および動作を説明する図である。

【0181】

図15(A-1)、図15(B-1)および図15(C-1)は本発明の一態様の剥離装置の側面を説明する模式図である。また、図15(A-2)、図15(B-2)および図15(C-2)は上面を説明する模式図である。

40

【0182】

また、図15(A-1)および図15(A-2)は、本発明の一態様の剥離装置が加工部材103から第1の部材103aを分離する工程を開始する状態を説明する図である。

【0183】

図15(B-1)および図15(B-2)は、本発明の一態様の剥離装置が加工部材103から第1の部材103aを分離している状態を説明する図である。

【0184】

図15(C-1)および図15(C-2)は、本発明の一態様の剥離装置が加工部材103から第1の部材103aを分離し終えた状態を説明する図である。

50

【0185】

なお、本実施の形態の構成例3で説明する剥離装置は、円筒状の構造体101を有する点、円筒状の構造体101の内壁に接し且つ構造体101の回転と同期して回転することができる回転体101aを有する点が、図7乃至図14を参照しながら説明する剥離装置とは異なる。ここでは異なる構成について詳細に説明し、同様の構成を用いることができる部分は、上記の説明を援用する。

【0186】

構造体101は円筒状を有する。なお、構造体101は部材101bを外周に備えていてもよい(図15(A-1)および図15(A-2)参照)。

【0187】

部材101bは、構造体101の表面の物性を改質することができる。例えば、粘着性を構造体101の表面に付与できる。または、凹凸部分に集中する応力を分散できる弾力性を構造体101の表面に付与できる。

【0188】

例えば、ゴム、シリコンゴム、樹脂または天然素材などを部材101bに適用できる。

【0189】

なお、構造体101に配置した部材101bに継ぎ目が形成される場合は、加工部材103が継ぎ目部分に接しないように、加工部材をステージ105と構造体101の間に供給する。

【0190】

回転体101aは、円筒状の構造体101の内周に接し、構造体101の外周とステージ105の間に加工部材103を挟むように配置される。

【0191】

回転体101aは、中心軸を中心に回転自在に設けられている。例えば、回転体101aは円柱状のローラまたは外周に歯車を備えていてもよい。

【0192】

外周に歯車を備える回転体101aを用いる場合は、その歯車とかみ合う歯車を構造体101の内周に設ける。この構成によれば、例えば駆動機構を用いて回転体101aを駆動して、その回転を構造体101に伝達することができる。

【0193】

第1のステップにおいて、剥離の起点102が形成された加工部材103をステージ105と構造体101の間に挿入する(図15(A-1)および図15(A-2)参照)。なお、加工部材103が短辺と長辺を有する場合、剥離の起点102を角部に設け、回転体101aの中心軸と直交する方向から角度傾けて、角部から挿入するとよい。これにより、剥離の起点102から次第に広げながら、第1の部材103aと第2の部材103bを分離することができる。

【0194】

第2のステップにおいて、第1の部材103aと第2の部材103bの分離を進行させる(図15(B-1)および図15(B-2)参照)。

【0195】

なお、矢印108で示す液体供給機構を用いて、液体を第1の部材103aと第2の部材103bの分離面に供給する。(図15(B-1)参照)例えば、分離面に液体を浸透させる。または液体を吹き付けてもよい。

【0196】

浸透させる液体または吹き付ける液体に水、極性溶媒等を用いることができる。液体を浸透させることにより、剥離に伴い発生する静電気等の影響を抑制することができる。また、剥離層を溶かしながら剥離してもよい。

【0197】

第3のステップにおいて、第1の部材103aと第2の部材103bを分離する(図15(C-1)および図15(C-2)参照)。

10

20

30

40

50

【0198】

<構成例4>

本発明の一態様の剥離装置の別の構成について、図16を参照しながら説明する。図16は本発明の一態様の剥離装置の構成および動作を説明する図である。

【0199】

図16(A-1)、図16(B-1)および図16(C-1)は本発明の一態様の剥離装置の側面を説明する模式図である。また、図16(A-2)、図16(B-2)および図16(C-2)は上面を説明する模式図である。

【0200】

また、図16(A-1)および図16(A-2)は、本発明の一態様の剥離装置が加工部材153から第1の部材153aを分離する工程を開始する状態を説明する図である。

【0201】

図16(B-1)および図16(B-2)は、本発明の一態様の剥離装置が加工部材153から第1の部材153aを分離している状態を説明する図である。

【0202】

図16(C-1)および図16(C-2)は、本発明の一態様の剥離装置が加工部材153から第1の部材153aを分離し終えた状態を説明する図である。

【0203】

なお、本実施の形態の構成例4で説明する剥離装置は、円筒状の構造体101を円筒状の構造体151に換えて有する点、円筒状の構造体101の内壁に接し且つ構造体101の回転と同期して回転することができる回転体101aを有する点が、図11乃至図13を参照しながら説明する剥離装置とは異なる。

【0204】

また、構造体101が固定され、ステージ155が移動する点が、図15を参照しながら説明する剥離装置とは異なる。

【0205】

なお、本実施の形態は、本明細書で示す他の実施の形態と適宜組み合わせることができる。

【0206】

(実施の形態3)

本実施の形態では、本発明の一態様の表示装置の構成および表示素子について説明を行う。

【0207】

図17(A)に示す表示装置は、表示素子の画素を有する領域(以下、画素部502という)と、画素部502の外側に配置され、画素を駆動するための回路を有する回路部(以下、駆動回路部504という)と、素子の保護機能を有する回路(以下、保護回路506という)と、端子部507と、を有する。なお、保護回路506は設けない構成としてもよい。

【0208】

駆動回路部504の一部または全部は、画素部502と同一基板上に形成されていることが望ましい。これにより、部品数や端子数を減らすことができる。駆動回路部504の一部または全部が画素部502と同一基板上に形成されていない場合には、COGやTAB(Tape Automated Bonding)によって、ICチップを実装してもよい。

【0209】

画素部502は、X行(Xは2以上の自然数)Y列(Yは2以上の自然数)に配置された複数の表示素子を駆動するための回路(以下、画素回路501という)を有し、駆動回路部504は、画素を選択する信号(走査信号)を出力する回路(以下、ゲートドライバ504aという)、画素の表示素子を駆動するための信号(データ信号)を供給するための回路(以下、ソースドライバ504b)などの駆動回路を有する。

10

20

30

40

50

【0210】

ゲートドライバ504aは、シフトレジスタ等を有する。ゲートドライバ504aは、端子部507を介して、シフトレジスタを駆動するための信号が入力され、信号を出力する。例えば、ゲートドライバ504aは、スタートパルス信号、クロック信号等が入力され、パルス信号を出力する。ゲートドライバ504aは、走査信号が与えられる配線（以下、走査線GL__1乃至GL__Xという）の電位を制御する機能を有する。なお、ゲートドライバ504aを複数設け、複数のゲートドライバ504aにより、走査線GL__1乃至GL__Xを分割して制御してもよい。または、ゲートドライバ504aは、初期化信号を供給することができる機能を有する。ただし、これに限定されず、ゲートドライバ504aは、別の信号を供給することも可能である。

10

【0211】

ソースドライバ504bは、シフトレジスタ等を有する。ソースドライバ504bは、端子部507を介して、シフトレジスタを駆動するための信号の他、データ信号の元となる信号（画像信号）が入力される。ソースドライバ504bは、画像信号を元に画素回路501に書き込むデータ信号を生成する機能を有する。また、ソースドライバ504bは、スタートパルス、クロック信号等が入力されて得られるパルス信号に従って、データ信号の出力を制御する機能を有する。また、ソースドライバ504bは、データ信号が与えられる配線（以下、データ線DL__1乃至DL__Yという）の電位を制御する機能を有する。または、ソースドライバ504bは、初期化信号を供給することができる機能を有する。ただし、これに限定されず、ソースドライバ504bは、別の信号を供給することも可能である。

20

【0212】

ソースドライバ504bは、例えば複数のアナログスイッチなどを用いて構成される。ソースドライバ504bは、複数のアナログスイッチを順次オン状態にすることにより、画像信号を時分割した信号をデータ信号として出力できる。また、シフトレジスタなどを用いてソースドライバ504bを構成してもよい。

【0213】

複数の画素回路501のそれぞれは、走査信号が与えられる複数の走査線GLの一つを介してパルス信号が入力され、データ信号が与えられる複数のデータ線DLの一つを介してデータ信号が入力される。また、複数の画素回路501のそれぞれは、ゲートドライバ504aによりデータ信号のデータの書き込みおよび保持が制御される。例えば、m行n列目の画素回路501は、走査線GL__m（mはX以下の自然数）を介してゲートドライバ504aからパルス信号が入力され、走査線GL__mの電位に応じてデータ線DL__n（nはY以下の自然数）を介してソースドライバ504bからデータ信号が入力される。

30

【0214】

図17(A)に示す保護回路506は、例えば、ゲートドライバ504aと画素回路501の間の配線である走査線GLに接続される。または、保護回路506は、ソースドライバ504bと画素回路501の間の配線であるデータ線DLに接続される。または、保護回路506は、ゲートドライバ504aと端子部507との間の配線に接続することができる。または、保護回路506は、ソースドライバ504bと端子部507との間の配線に接続することができる。なお、端子部507は、外部の回路から表示装置に電源および制御信号、および画像信号を入力するための端子が設けられた部分をいう。

40

【0215】

保護回路506は、自身が接続する配線に一定の範囲外の電位が与えられたときに、該配線と別の配線とを導通状態にする回路である。

【0216】

図17(A)に示すように、画素部502と駆動回路部504にそれぞれ保護回路506を設けることにより、ESD(Electro Static Discharge: 静電気放電)などにより発生する過電流に対する表示装置の耐性を高めることができる。ただし、保護回路506の構成はこれに限定されず、例えば、ゲートドライバ504aに保

50

護回路506を接続した構成、またはソースドライバ504bに保護回路506を接続した構成とすることもできる。あるいは、端子部507に保護回路506を接続した構成とすることもできる。

【0217】

また、図17(A)においては、ゲートドライバ504aとソースドライバ504bによって駆動回路部504を形成している例を示しているが、この構成に限定されない。例えば、ゲートドライバ504aのみを形成し、別途用意されたソースドライバ回路(ICチップ等)を実装する構成としても良い。

【0218】

なお、表示素子、表示素子を有する装置である表示装置、発光素子、および発光素子を有する装置である発光装置は、様々な形態を用いること、または様々な素子を有することが出来る。表示素子、表示装置、発光素子または発光装置の一例としては、EL(エレクトロルミネッセンス)素子(有機物および無機物を含むEL素子、有機EL素子、無機EL素子)、LED(白色LED、赤色LED、緑色LED、青色LEDなど)、トランジスタ(電流に応じて発光するトランジスタ)、電子放出素子、液晶素子、電子インク、電気泳動素子、グレーティングライトバルブ(GLV)、プラズマディスプレイ(PDP)、MEMS(マイクロ・エレクトロ・メカニカル・システム)を用いた表示素子、デジタルマイクロミラーデバイス(DMD)、DMS(デジタル・マイクロ・シャッター)、MIRASOL(登録商標)、IMOD(インターフェアレンス・モジュレーション)素子、シャッター方式のMEMS表示素子、光干渉方式のMEMS表示素子、エレクトロウェットティング素子、圧電セラミックディスプレイ、カーボンナノチューブ、など、電気磁気的作用により、コントラスト、輝度、反射率、透過率などが変化する表示媒体を有するものがある。EL素子を用いた表示装置の一例としては、ELディスプレイなどがある。電子放出素子を用いた表示装置の一例としては、フィールドエミッションディスプレイ(FED)またはSED方式平面型ディスプレイ(SED: Surface-conduction Electron-emitter Display)などがある。液晶素子を用いた表示装置の一例としては、液晶ディスプレイ(透過型液晶ディスプレイ、半透過型液晶ディスプレイ、反射型液晶ディスプレイ、直視型液晶ディスプレイ、投射型液晶ディスプレイ)などがある。電子インク、電子粉流体、または電気泳動素子を用いた表示装置の一例としては、電子ペーパーなどがある。なお、半透過型液晶ディスプレイや反射型液晶ディスプレイを実現する場合には、画素電極の一部、または、全部が、反射電極としての機能を有するようによい。例えば、画素電極の一部、または、全部が、アルミニウム、銀、などを有するようによい。さらに、その場合、反射電極の下に、SRAMなどの記憶回路を設けることも可能である。これにより、さらに、消費電力を低減することができる。

【0219】

図17(A)に示す複数の画素回路501は、例えば、図17(B)に示す構成とすることができる。

【0220】

図17(B)に示す画素回路501は、液晶素子570と、トランジスタ550と、容量素子560と、を有する。

【0221】

液晶素子570の一对の電極の一方の電位は、画素回路501の仕様に依りて適宜設定される。液晶素子570は、書き込まれるデータにより配向状態が設定される。なお、複数の画素回路501のそれぞれが有する液晶素子570の一对の電極の一方に共通の電位(コモン電位)を与えてもよい。また、各行の画素回路501の液晶素子570の一对の電極の一方に異なる電位を与えてもよい。

【0222】

例えば、液晶素子570を備える表示装置の駆動方法としては、TNモード、STNモード、VAモード、ASM(Axially Symmetric Aligned Mi 50

cro-cell)モード、OCB(Optically Compensated Birefringence)モード、FLC(Ferroelectric Liquid Crystal)モード、AFLC(AntiFerroelectric Liquid Crystal)モード、MVAモード、PVA(Patterned Vertical Alignment)モード、IPSモード、FFSモード、またはTBA(Transverse Bend Alignment)モードなどを用いてもよい。また、表示装置の駆動方法としては、上述した駆動方法の他、ECB(Electrically Controlled Birefringence)モード、PDLC(Polymer Dispersed Liquid Crystal)モード、PNLC(Polymer Network Liquid Crystal)モード、ゲストホストモードなどがある。ただし、これに限定されず、液晶素子およびその駆動方式として様々なものを用いることができる。

10

【0223】

m行n列目の画素回路501において、トランジスタ550のソース電極またはドレイン電極の一方は、データ線DL_nに電氣的に接続され、他方は液晶素子570の一对の電極の他方に電氣的に接続される。また、トランジスタ550のゲート電極は、走査線GL_mに電氣的に接続される。トランジスタ550は、オン状態またはオフ状態になることにより、データ信号のデータの書き込みを制御する機能を有する。

【0224】

容量素子560の一对の電極の一方は、電位が供給される配線(以下、電位供給線VL)に電氣的に接続され、他方は、液晶素子570の一对の電極の他方に電氣的に接続される。なお、電位供給線VLの電位の値は、画素回路501の仕様に応じて適宜設定される。容量素子560は、書き込まれたデータを保持する保持容量としての機能を有する。

20

【0225】

例えば、図17(B)の画素回路501を有する表示装置では、例えば、図17(A)に示すゲートドライバ504aにより各行の画素回路501を順次選択し、トランジスタ550をオン状態にしてデータ信号のデータを書き込む。

【0226】

データが書き込まれた画素回路501は、トランジスタ550がオフ状態になることで保持状態になる。これを行毎に順次行うことにより、画像を表示できる。

30

【0227】

また、図17(A)に示す複数の画素回路501は、例えば、図17(C)に示す構成とすることができる。

【0228】

また、図17(C)に示す画素回路501は、トランジスタ552、554と、容量素子562と、発光素子572と、を有する。

【0229】

トランジスタ552のソース電極およびドレイン電極の一方は、データ信号が与えられる配線(以下、信号線DL_nという)に電氣的に接続される。さらに、トランジスタ552のゲート電極は、ゲート信号が与えられる配線(以下、走査線GL_mという)に電氣的に接続される。

40

【0230】

トランジスタ552は、オン状態またはオフ状態になることにより、データ信号のデータの書き込みを制御する機能を有する。

【0231】

容量素子562の一对の電極の一方は、電位が与えられる配線(以下、電位供給線VL_aという)に電氣的に接続され、他方は、トランジスタ552のソース電極およびドレイン電極の他方に電氣的に接続される。

【0232】

容量素子562は、書き込まれたデータを保持する保持容量としての機能を有する。

50

【0233】

トランジスタ554のソース電極およびドレイン電極の一方は、電位供給線VL__aに電氣的に接続される。さらに、トランジスタ554のゲート電極は、トランジスタ552のソース電極およびドレイン電極の他方に電氣的に接続される。

【0234】

発光素子572のアノードおよびカソードの一方は、電位供給線VL__bに電氣的に接続され、他方は、トランジスタ554のソース電極およびドレイン電極の他方に電氣的に接続される。

【0235】

発光素子572としては、例えば有機エレクトロルミネセンス素子（有機EL素子ともいう）などを用いることができる。ただし、発光素子572としては、これに限定されず、無機材料からなる無機EL素子を用いても良い。

10

【0236】

なお、電位供給線VL__aおよび電位供給線VL__bの一方には、高電源電位VDDが与えられ、他方には、低電源電位VSSが与えられる。

【0237】

図17(C)の画素回路501を有する表示装置では、例えば、図17(A)に示すゲートドライバ504aにより各行の画素回路501を順次選択し、トランジスタ552をオン状態にしてデータ信号のデータを書き込む。

【0238】

データが書き込まれた画素回路501は、トランジスタ552がオフ状態になることで保持状態になる。さらに、書き込まれたデータ信号の電位に応じてトランジスタ554のソース電極とドレイン電極の間に流れる電流量が制御され、発光素子572は、流れる電流量に応じた輝度で発光する。これを行毎に順次行うことにより、画像を表示できる。

20

【0239】

例えば、本明細書等において、トランジスタとして、様々な構造のトランジスタを用いることが出来る。よって、用いるトランジスタの種類に限定はない。トランジスタの一例としては、単結晶シリコンを有するトランジスタ、または、非晶質シリコン、多結晶シリコン、微結晶（マイクロクリスタル、ナノクリスタル、セミアモルファスとも言う）シリコンなどに代表される非単結晶半導体膜を有するトランジスタなどを用いることが出来る。または、それらの半導体を薄膜化した薄膜トランジスタ（TFET）などを用いることが出来る。TFETを用いる場合、様々なメリットがある。例えば、単結晶シリコンの場合よりも低い温度で製造できるため、製造コストの削減、または製造装置の大型化を図ることができる。製造装置を大きくできるため、大型基板上に製造できる。そのため、同時に多くの個数の表示装置を製造できるため、低コストで製造できる。または、製造温度が低い場合、耐熱性の弱い基板を用いることができる。そのため、透光性を有する基板上にトランジスタを製造できる。または、透光性を有する基板上のトランジスタを用いて表示素子の光の透過を制御することが出来る。または、トランジスタの膜厚が薄いため、トランジスタを形成する膜の一部は、光を透過させることが出来る。そのため、開口率が向上させることができる。

30

40

【0240】

なお、多結晶シリコンを製造するときに、触媒（ニッケルなど）を用いることにより、結晶性をさらに向上させ、電気特性のよいトランジスタを製造することが可能となる。その結果、ゲートドライバ回路（走査線駆動回路）、ソースドライバ回路（信号線駆動回路）、および信号処理回路（信号生成回路、ガンマ補正回路、DA変換回路など）を基板上に一体形成することが出来る。

【0241】

なお、微結晶シリコンを製造するときに、触媒（ニッケルなど）を用いることにより、結晶性をさらに向上させ、電気特性のよいトランジスタを製造することが可能となる。このとき、レーザー照射を行うことなく、熱処理を加えるだけで、結晶性を向上させることも

50

可能である。その結果、ソースドライバ回路の一部（アナログスイッチなど）およびゲートドライバ回路（走査線駆動回路）を基板上に一体形成することが出来る。なお、結晶化のためにレーザー照射を行わない場合は、シリコンの結晶性のムラを抑えることができる。そのため、画質の向上した画像を表示することが出来る。ただし、触媒（ニッケルなど）を用いずに、多結晶シリコンまたは微結晶シリコンを製造することは可能である。

【0242】

なお、シリコンの結晶性を、多結晶または微結晶などへと向上させることは、パネル全体で行うことが望ましいが、それに限定されない。パネルの一部の領域のみにおいて、シリコンの結晶性を向上させてもよい。選択的に結晶性を向上させることは、レーザー光を選択的に照射することなどにより可能である。例えば、画素以外の領域である周辺回路領域にのみ、ゲートドライバ回路およびソースドライバ回路などの領域にのみ、またはソースドライバ回路の一部（例えば、アナログスイッチ）の領域にのみ、にレーザー光を照射してもよい。その結果、回路を高速に動作させる必要がある領域にのみ、シリコンの結晶性を向上させることができる。画素領域は、高速に動作させる必要性が低いため、結晶性が向上されなくても、問題なく画素回路を動作させることが出来る。こうすることによって、結晶性を向上させる領域が少なく済むため、製造工程も短くすることが出来る。そのため、スループットが向上し、製造コストを低減させることが出来る。または、必要とされる製造装置の数も少ない数で製造できるため、製造コストを低減させることが出来る。

10

【0243】

なお、トランジスタの一例としては、化合物半導体（例えば、SiGe、GaAsなど）、または酸化物半導体（例えば、Zn-O、In-Ga-Zn-O、In-Zn-O、In-Sn-O、Sn-O、Ti-O、Al-Zn-Sn-O、In-Sn-Zn-Oなど）などを有するトランジスタを用いることが出来る。または、これらの化合物半導体、または、これらの酸化物半導体を薄膜化した薄膜トランジスタなどを用いることが出来る。これらにより、製造温度を低くできるので、例えば、室温でトランジスタを製造することが可能となる。その結果、耐熱性の低い基板、例えばプラスチック基板またはフィルム基板などに直接トランジスタを形成することが出来る。なお、これらの化合物半導体または酸化物半導体を、トランジスタのチャネル部分に用いるだけでなく、それ以外の用途で用いることも出来る。例えば、これらの化合物半導体または酸化物半導体を配線、抵抗素子、画素電極、または透光性を有する電極などとして用いることができる。それらをトランジスタと同時に成膜または形成することが可能なため、コストを低減できる。

20

30

【0244】

なお、トランジスタの一例としては、インクジェット法または印刷法を用いて形成したトランジスタなどを用いることが出来る。これらにより、室温で製造、低真空度で製造、または大型基板上に製造することが出来る。よって、マスク（レチクル）を用いなくても製造することが可能となるため、トランジスタのレイアウトを容易に変更することが出来る。または、レジストを用いらずに製造することが可能なため、材料費が安くなり、工程数を削減できる。または、必要な部分にのみ膜を付けることが可能なため、全面に成膜した後でエッチングする、という製法よりも、材料が無駄にならず、低コストにできる。

40

【0245】

なお、トランジスタの一例としては、有機半導体やカーボンナノチューブを有するトランジスタ等を用いることができる。これらにより、曲げることが可能な基板上にトランジスタを形成することが出来る。有機半導体やカーボンナノチューブを有するトランジスタを用いた装置は、衝撃に強くすることができる。

【0246】

なお、トランジスタとしては、他にも様々な構造のトランジスタを用いることができる。例えば、トランジスタとして、MOS型トランジスタ、接合型トランジスタ、バイポーラトランジスタなどを用いることが出来る。トランジスタとしてMOS型トランジスタを用いることにより、トランジスタのサイズを小さくすることが出来る。よって、多数のトランジスタを搭載することが出来る。トランジスタとしてバイポーラトランジスタを用いる

50

ことにより、大きな電流を流すことが出来る。よって、高速に回路を動作させることができる。なお、MOS型トランジスタとバイポーラトランジスタとを1つの基板に混在させて形成してもよい。これにより、低消費電力、小型化、高速動作などを実現することが出来る。

【0247】

本実施の形態に示す構成は、他の実施の形態に示す構成と適宜組み合わせ用いることができる。

【0248】

(実施の形態4)

本実施の形態では、本発明の一態様の表示装置を用いることができる表示モジュールについて説明を行う。

10

【0249】

図18に示す表示モジュール8000は、上部カバー8001と下部カバー8002との間に、FPC8003に接続されたタッチパネル8004、FPC8005に接続された表示パネル8006、バックライト8007、フレーム8009、プリント基板8010、バッテリー8011を有する。

【0250】

本発明の一態様の表示装置は、例えば、表示パネル8006に用いることができる。

【0251】

上部カバー8001および下部カバー8002は、タッチパネル8004および表示パネル8006のサイズに合わせて、形状や寸法を適宜変更することができる。また、上部カバー8001および下部カバー8002は、可撓性を有していてもよい。

20

【0252】

タッチパネル8004は、抵抗膜方式または静電容量方式のタッチパネルを表示パネル8006に重畳して用いることができる。また、表示パネル8006の対向基板(封止基板)に、タッチパネル機能を持たせるようにすることも可能である。また、表示パネル8006の各画素内に光センサを設け、光学式のタッチパネルとすることも可能である。また、タッチパネル8004は、可撓性を有していてもよい。

【0253】

バックライト8007は、光源8008を有する。なお、図18において、バックライト8007上に光源8008を配置する構成について例示したが、これに限定さない。例えば、バックライト8007の端部に光源8008を配置し、さらに光拡散板を用いる構成としてもよい。なお、有機EL素子等の自発光型の発光素子を用いる場合、または反射型パネル等の場合においては、バックライト8007を設けない構成としてもよい。また、バックライト8007は、可撓性を有していてもよい。

30

【0254】

フレーム8009は、表示パネル8006の保護機能の他、プリント基板8010の動作により発生する電磁波を遮断するための電磁シールドとしての機能を有する。またフレーム8009は、放熱板としての機能を有していてもよい。また、フレーム8009は、可撓性を有していてもよい。

40

【0255】

プリント基板8010は、電源回路、ビデオ信号およびクロック信号を出力するための信号処理回路を有する。電源回路に電力を供給する電源としては、外部の商用電源であっても良いし、別途設けたバッテリー8011による電源であってもよい。バッテリー8011は、商用電源を用いる場合には、省略可能である。プリント基板8010は、FPCであってもよい。

【0256】

また、表示モジュール8000は、偏光板、位相差板、プリズムシートなどの部材を追加して設けてもよい。

【0257】

50

本実施の形態に示す構成は、他の実施の形態に示す構成と適宜組み合わせ用いることができる。

【0258】

(実施の形態5)

本実施の形態では、本発明の一態様の表示装置に用いることのできるトランジスタおよび該トランジスタを構成する材料について説明する。本実施の形態で説明するトランジスタは、先の実施の形態で説明したトランジスタ350、352、550、552、554などに用いることができる。なお、本実施の形態で説明するトランジスタは可撓性基板に転置する前の構成である。

【0259】

図19(A)は、本発明の一態様である表示装置に用いることができる一例のトランジスタの断面図である。当該トランジスタは、基板900上に形成された有機樹脂層910と、絶縁膜915と、ゲート電極層920と、絶縁膜931および絶縁膜932の順で形成されたゲート絶縁膜930と、酸化物半導体層940と、当該酸化物半導体層の一部と接するソース電極層950およびドレイン電極層960を有する。また、必要に応じて、ゲート絶縁膜930、酸化物半導体層940、およびソース電極層950およびドレイン電極層960上に絶縁膜970、絶縁膜980、絶縁膜990が形成されていてもよい。

10

【0260】

また、本発明の一態様のトランジスタは、図19(B)に示すように、絶縁膜980または絶縁膜990上にゲート電極層920および酸化物半導体層940と重なるように導電膜921を備えていてもよい。当該導電膜を第2のゲート電極層(バックゲート)として用いることで、オン電流の増加や、しきい値電圧の制御を行うことができる。オン電流を増加させるには、例えば、ゲート電極層920と導電膜921を同電位とし、ダブルゲートトランジスタとして駆動させればよい。また、しきい値電圧の制御を行うには、ゲート電極層920とは異なる定電位を導電膜921に供給すればよい。

20

【0261】

また、本発明の一態様のトランジスタは、図25(A)、(B)に示すようなチャネル保護型のボトムゲート構造であってもよい。ここで、絶縁膜933は、チャネル領域を保護する機能を有する。したがって、絶縁膜933は、チャネル領域と重なる領域にのみ配置されていてもよいし、図25(A)、(B)に示すように、それら以外の領域にも、配置されていてもよい。

30

【0262】

また、本発明の一態様のトランジスタは、図26(A)、(B)に示すようなセルフアライン型のトップゲート構造であってもよい。図26(A)の構造において、ソース領域951およびドレイン領域961は、ソース電極層950およびドレイン電極層960の接触による酸素欠陥の生成、およびゲート電極層920をマスクとしてホウ素、リン、アルゴンなどの不純物をドーピングすることによって形成することができる。また、図26(B)の構造において、ソース領域951およびドレイン領域961は、上記ドーピングに替えて酸化物半導体層940の一部と接するように窒化珪素膜などの水素を含む絶縁膜975を形成し、水素を酸化物半導体層940の一部に拡散させることで形成することができる。

40

【0263】

また、本発明の一態様のトランジスタは、図27(A)に示すようなセルフアライン型のトップゲート構造であってもよい。図27(A)の構造において、ソース領域951およびドレイン領域961は、ソース電極層950およびドレイン電極層960の接触による酸素欠陥の生成、およびゲート絶縁膜930をマスクとしてホウ素、リン、アルゴンなどの不純物をドーピングすることによって形成することができる。図27(A)の構造において、ソース電極層950、ドレイン電極層960およびゲート電極層920は同一の工程で形成することができる。

【0264】

50

また、本発明の一態様のトランジスタは、図27(B)に示すようなセルフアライン型のトップゲート構造であってもよい。図27(B)の構造において、ソース領域951およびドレイン領域961は、ゲート絶縁膜930をマスクとしてホウ素、リン、アルゴンなどの不純物をドーピングすることに加え、酸化物半導体層940の一部と接するように窒化珪素膜などの水素を含む絶縁膜975を形成し、水素を酸化物半導体層940の一部に拡散させることで形成することができる。当該構成では、より低抵抗のソース領域951およびドレイン領域961を形成することができる。なお、上記不純物をドーピングしない構成、または絶縁膜975を形成しない構成とすることもできる。

【0265】

なお、酸化物半導体層において酸素欠損を形成する元素を、不純物(不純物元素)として説明する。不純物元素の代表例としては、ホウ素、炭素、窒素、フッ素、アルミニウム、シリコン、リン、塩素、希ガス元素等がある。希ガス元素の代表例としては、ヘリウム、ネオン、アルゴン、クリプトンおよびキセノンがある。

10

【0266】

不純物元素の添加により酸素欠損が形成された酸化物半導体に水素を添加すると、酸素欠損サイトに水素が入り伝導帯近傍にドナー準位が形成される。この結果、酸化物半導体は、導電性が高くなり、導電体化する。導電体化された酸化物半導体を酸化物導電体とすることができる。一般に、酸化物半導体は、エネルギーギャップが大きいいため、可視光に対して透光性を有する。一方、酸化物導電体は、伝導帯近傍にドナー準位を有する酸化物半導体である。したがって、該ドナー準位による吸収の影響は小さく、可視光に対して酸化物半導体と同程度の透光性を有する。

20

【0267】

ここで、酸化物導電体で形成される膜(以下、酸化物導電体層という。)における、抵抗率の温度依存性について、図36を用いて説明する。

【0268】

ここでは、酸化物導電体層を有する試料を作製した。酸化物導電体層としては、酸化物半導体層が窒化シリコン膜に接することで形成された酸化物導電体層(OC_SiN_x)、ドーピング装置において酸化物半導体層にアルゴンが添加され、且つ窒化シリコン膜と接することで形成された酸化物導電体層($OC_Ar\ doped + SiN_x$)、またはプラズマ処理装置において酸化物半導体層がアルゴンプラズマに曝され、且つ窒化シリコン膜と接することで形成された酸化物導電体層($OC_Ar\ plasma + SiN_x$)を作製した。なお、窒化シリコン膜は、水素を含む。

30

【0269】

酸化物導電体層(OC_SiN_x)を含む試料の作製方法を以下に示す。ガラス基板上に、厚さ400nmの酸化窒化シリコン膜をプラズマCVD法により形成した後、酸素プラズマに曝し、酸素イオンを酸化窒化シリコン膜に添加することで、加熱により酸素を放出する酸化窒化シリコン膜を形成した。次に、加熱により酸素を放出する酸化窒化シリコン膜上に、原子数比が $In : Ga : Zn = 5 : 5 : 6$ のスputteringターゲットを用いたスパッタ法により、厚さ100nmの $In - Ga - Zn$ 酸化物膜を形成し、450の窒素雰囲気中で加熱処理した後、450の窒素および酸素の混合ガス雰囲気中で加熱処理した。

40

【0270】

酸化物導電体層($OC_Ar\ doped + SiN_x$)を含む試料の作製方法を以下に示す。ガラス基板上に、厚さ400nmの酸化窒化シリコン膜をプラズマCVD法により形成した後、酸素プラズマに曝し、酸素イオンを酸化窒化シリコン膜に添加することで、加熱により酸素を放出する酸化窒化シリコン膜を形成した。次に、加熱により酸素を放出する酸化窒化シリコン膜上に、原子数比が $In : Ga : Zn = 5 : 5 : 6$ のスputteringターゲットを用いたスパッタ法により、厚さ100nmの $In - Ga - Zn$ 酸化物膜を形成し、450の窒素雰囲気中で加熱処理した後、450の窒素および酸素の混合ガス雰

50

気で加熱処理した。次に、ドーピング装置を用いて、In-Ga-Zn酸化物膜に、加速電圧を10kVとし、ドーズ量が $5 \times 10^{14} / \text{cm}^2$ のアルゴンを添加して、In-Ga-Zn酸化物膜に酸素欠損を形成した。次に、プラズマCVD法で、厚さ100nmの窒化シリコン膜を形成した。次に、350の窒素および酸素の混合ガス雰囲気中で加熱処理した。

【0271】

酸化物導電体層(OC_Ar plasma + SiN_x)を含む試料の作製方法を以下に示す。ガラス基板上に、厚さ400nmの窒化シリコン膜をプラズマCVD法により形成した後、酸素プラズマに曝すことで、加熱により酸素を放出する窒化シリコン膜を形成した。次に、加熱により酸素を放出する窒化シリコン膜上に、原子数比がIn : Ga : Zn = 5 : 5 : 6のスパッタリングターゲットを用いたスパッタ法により、厚さ100nmのIn-Ga-Zn酸化物膜を形成し、450の窒素雰囲気中で加熱処理した後、450の窒素および酸素の混合ガス雰囲気中で加熱処理した。次に、プラズマ処理装置において、アルゴンプラズマを発生させ、加速させたアルゴンイオンをIn-Ga-Zn酸化物膜に衝突させることで酸素欠損を形成した。次に、プラズマCVD法で、厚さ100nmの窒化シリコン膜を形成した。次に、350の窒素および酸素の混合ガス雰囲気中で加熱処理した。

10

【0272】

次に、各試料の抵抗率を測定した結果を図36に示す。ここで、抵抗率の測定は4端子のvan-der-Pauw法で行った。図36において、横軸は測定温度を示し、縦軸は抵抗率を示す。また、酸化物導電体層(OC_SiN_x)の測定結果を四角印で示し、酸化物導電体層(OC_Ar dope + SiN_x)の測定結果を三角印で示し、酸化物導電体層(OC_Ar plasma + SiN_x)の測定結果を丸印で示す。

20

【0273】

なお、図示しないが、窒化シリコン膜と接しない酸化物半導体層は、抵抗率が高く、抵抗率の測定が困難であった。このため、酸化物導電体層は、酸化物半導体層より抵抗率が低いことがわかる。

【0274】

図36からわかるように、酸化物導電体層(OC_Ar dope + SiN_x)および酸化物導電体層(OC_Ar plasma + SiN_x)が、酸素欠損および水素を含む場合、抵抗率の変動が小さい。代表的には、80K以上290K以下において、抵抗率の変動率は、±20%未満である。または、150K以上250K以下において、抵抗率の変動率は、±10%未満である。即ち、酸化物導電体は、縮退半導体であり、伝導帯端とフェルミ準位とが一致または略一致していると推定される。このため、酸化物導電体層をトランジスタのソース領域およびドレイン領域として用いることで、酸化物導電体層とソース電極およびドレイン電極として機能する導電膜との接触がオーミック接触となり、酸化物導電体層とソース電極およびドレイン電極として機能する導電膜との接触抵抗を低減できる。また、酸化物導電体の抵抗率は温度依存性が低いため、酸化物導電体層とソース電極およびドレイン電極として機能する導電膜との接触抵抗の変動量が少なく、信頼性の高いトランジスタを作製することが可能である。

30

40

【0275】

また、本発明の一態様のトランジスタは、図28(A)、(B)に示すように、ゲート絶縁膜935を介して酸化物半導体層940と重なるように導電膜921を備えていてもよい。なお、図28(A)、(B)では、図26(A)、(B)に示すトランジスタに導電膜921を備える例を示したが、図27(A)、(B)に示すトランジスタに導電膜921を備えることもできる。

【0276】

本発明の一態様である表示装置では、上述したように酸化物半導体を活性層に用いる。酸化物半導体層を用いたトランジスタは非晶質シリコンを用いたトランジスタよりも移動度が高いため、トランジスタを小さくすることが容易であり、画素を小さくすることができ

50

る。また、酸化物半導体層を用いたトランジスタは可撓性を有する表示装置に優れた信頼性を与える。ただし、本発明の一態様は、これに限定されない。場合によっては、または、状況に応じて、活性層は、酸化物半導体以外の半導体を有していてもよい。

【0277】

なお、図19(A)、(B)などに示すように、ゲート電極層920の幅は酸化物半導体層940の幅よりも大きくすることが好ましい。バックライトを有する表示装置では当該ゲート電極層が遮光層となり、酸化物半導体層940に光が照射されることによる電気特性の劣化を抑制することができる。また、EL表示装置などでは、トップゲート型のトランジスタを用いることでゲート電極層を遮光層とすることができる。

【0278】

以下に、発明の一態様のトランジスタの構成要素について、詳細に説明する。

【0279】

基板900は、可撓性基板への転置工程を行いやすくするために硬質基板であることが好ましい。例えば、ガラス基板、セラミック基板、石英基板、サファイア基板、金属基板等を用いることができる。なお、基板900は実施の形態1に示す第1の基板462に相当する。

【0280】

有機樹脂層910には、例えば、エポキシ樹脂、アラミド樹脂、アクリル樹脂、ポリイミド樹脂、ポリアミド樹脂、ポリアミドイミド樹脂等の有機樹脂膜を用いることができる。なお、有機樹脂層910は実施の形態1に示す有機樹脂層320aに相当する。

【0281】

絶縁膜915には、例えば、酸化シリコン膜、酸化窒化シリコン膜、窒化シリコン膜、または窒化酸化シリコン膜の単層、またはこれらの積層を用いることができる。なお、絶縁膜915は実施の形態1に示す第1の絶縁膜321aに相当する。

【0282】

ゲート電極層920および導電膜921には、クロム(Cr)、銅(Cu)、アルミニウム(Al)、金(Au)、銀(Ag)、亜鉛(Zn)、モリブデン(Mo)、タンタル(Ta)、チタン(Ti)、タングステン(W)、マンガン(Mn)、ニッケル(Ni)、鉄(Fe)、コバルト(Co)から選ばれた金属元素、または上述した金属元素を成分とする合金か、上述した金属元素を組み合わせた合金等を用いて形成することができる。また、ゲート電極層920は、単層構造でも、二層以上の積層構造としてもよい。

【0283】

また、ゲート電極層920および導電膜921には、インジウム錫酸化物、酸化タングステンを含むインジウム酸化物、酸化タングステンを含むインジウム亜鉛酸化物、酸化チタンを含むインジウム酸化物、酸化チタンを含むインジウム錫酸化物、インジウム亜鉛酸化物、酸化シリコンを添加したインジウム錫酸化物等の透光性を有する導電性材料を適用することもできる。また、上記透光性を有する導電性材料と、上記金属元素の積層構造とすることもできる。

【0284】

また、ゲート電極層920と絶縁膜932との間に、In-Ga-Zn系酸窒化物半導体膜、In-Sn系酸窒化物半導体膜、In-Ga系酸窒化物半導体膜、In-Zn系酸窒化物半導体膜、Sn系酸窒化物半導体膜、In系酸窒化物半導体膜、金属窒化膜(InN、ZnN等)等を設けてもよい。

【0285】

ゲート絶縁膜930として機能する絶縁膜931、932としては、プラズマ化学気相堆積(PECVD: (Plasma Enhanced Chemical Vapor Deposition))法、スパッタ法等により、酸化シリコン膜、酸化窒化シリコン膜、窒化酸化シリコン膜、窒化シリコン膜、酸化アルミニウム膜、酸化ハフニウム膜、酸化イットリウム膜、酸化ジルコニウム膜、酸化ガリウム膜、酸化タンタル膜、酸化マグネシウム膜、酸化ランタン膜、酸化セリウム膜および酸化ネオジム膜を一種以上含む絶縁層

10

20

30

40

50

を、それぞれ用いることができる。なお、ゲート絶縁膜 930 は、絶縁膜 931、932 の積層構造とせずに、上述の材料から選択された単層の絶縁膜、または 3 層以上の絶縁膜を用いてもよい。

【0286】

なお、トランジスタのチャネル形成領域として機能する酸化物半導体層 940 と接する絶縁膜 932 は、酸化物絶縁膜であることが好ましく、化学量論的組成よりも過剰に酸素を含有する領域（酸素過剰領域）を有することがより好ましい。別言すると、絶縁膜 932 は、酸素を放出することが可能な絶縁膜である。なお、絶縁膜 932 に酸素過剰領域を設けるには、例えば、酸素雰囲気下にて絶縁膜 932 を形成すればよい。または、成膜後の絶縁膜 932 に酸素を導入して、酸素過剰領域を形成してもよい。酸素の導入方法としては、イオン注入法、イオンドーピング法、プラズマイメージョンイオン注入法、プラズマ処理法等を用いることができる。

10

【0287】

また、絶縁膜 931、932 として、酸化ハフニウムを用いる場合、以下の効果を奏する。酸化ハフニウムは、酸化シリコンや酸化窒化シリコンと比べて比誘電率が高い。したがって、等価酸化膜厚に対して物理的な膜厚を大きくできるため、等価酸化膜厚を 10 nm 以下または 5 nm 以下とした場合でも、トンネル電流によるリーク電流を小さくすることができる。すなわち、オフ電流の小さいトランジスタを実現することができる。さらに、結晶構造を有する酸化ハフニウムは、非晶質構造を有する酸化ハフニウムと比べて高い比誘電率を備える。したがって、オフ電流の小さいトランジスタとするためには、結晶構造を有する酸化ハフニウムを用いることが好ましい。結晶構造の例としては、単斜晶系や立方晶系などが挙げられる。ただし、本発明の一態様は、これらに限定されない。

20

【0288】

なお、本実施の形態では、絶縁膜 931 として窒化シリコン膜を形成し、絶縁膜 932 として酸化シリコン膜を形成する。窒化シリコン膜は、酸化シリコン膜と比較して比誘電率が高く、酸化シリコン膜と同等の静電容量を得るのに必要な膜厚が大きいいため、トランジスタのゲート絶縁膜 930 として、窒化シリコン膜を含むことで絶縁膜を物理的に厚膜化することができる。よって、トランジスタの絶縁耐圧を向上させて、トランジスタの静電破壊を抑制することができる。

【0289】

酸化物半導体層 940 は、代表的には、In - Ga 酸化物、In - Zn 酸化物、In - M - Zn 酸化物（M は、Al、Ti、Ga、Y、Zr、La、Ce、Nd、Sn または Hf）がある。とくに、酸化物半導体層 940 としては、In - M - Zn 酸化物（M は、Al、Ti、Ga、Y、Zr、La、Ce、Nd、Sn または Hf）を用いると好ましい。

30

【0290】

酸化物半導体層 940 が In - M - Zn 酸化物（M は、Al、Ti、Ga、Y、Zr、La、Ce、Nd、Sn または Hf）の場合、In - M - Zn 酸化物を成膜するために用いるスパッタターゲットの金属元素の原子数比は、In M、Zn M を満たすことが好ましい。このようなスパッタリングターゲットの金属元素の原子数比として、In : M : Zn = 1 : 1 : 1、In : M : Zn = 5 : 5 : 6、In : M : Zn = 3 : 1 : 2 が好ましい。なお、成膜される酸化物半導体層 940 の原子数比はそれぞれ、誤差として上記のスパッタリングターゲットに含まれる金属元素の原子数比のプラスマイナス 40 % の変動を含む。

40

【0291】

なお、酸化物半導体層 940 が In - M - Zn 酸化物であるとき、Zn および O を除いての In と M の原子数比率は、好ましくは In が 25 atomic % 以上、M が 75 atomic % 未満、さらに好ましくは In が 34 atomic % 以上、M が 66 atomic % 未満とする。

【0292】

また、酸化物半導体層 940 は、エネルギーギャップが 2 eV 以上、好ましくは 2.5 e

50

V以上、より好ましくは3 eV以上である。このように、エネルギーギャップの広い酸化物半導体を用いることで、トランジスタのオフ電流を低減することができる。

【0293】

また、酸化物半導体層940の厚さは、3 nm以上200 nm以下、好ましくは3 nm以上100 nm以下、さらに好ましくは3 nm以上50 nm以下とする。

【0294】

また、酸化物半導体層940としては、キャリア密度の低い酸化物半導体層を用いる。例えば、酸化物半導体層940は、キャリア密度が 1×10^{17} 個/cm³以下、好ましくは 1×10^{15} 個/cm³以下、さらに好ましくは 1×10^{13} 個/cm³以下、より好ましくは 1×10^{11} 個/cm³以下とする。

10

【0295】

なお、これらに限られず、必要とするトランジスタの半導体特性および電気特性（電界効果移動度、しきい値電圧等）に応じて適切な組成のものを用いればよい。また、必要とするトランジスタの半導体特性を得るために、酸化物半導体層940のキャリア密度や不純物濃度、欠陥密度、金属元素と酸素の原子数比、原子間距離、密度等を適切なものとするのが好ましい。

【0296】

酸化物半導体層において、水素、窒素、炭素、シリコン、および主成分以外の金属元素は不純物となる。例えば、水素および窒素は、ドナー準位の形成に寄与し、キャリア密度を増大させてしまう。また、シリコンは、酸化物半導体層中で不純物準位を形成する。当該不純物準位はトラップとなり、トランジスタの電気特性を劣化させることがある。酸化物半導体層中や、他の層との界面において不純物濃度を低減させるのが好ましい。

20

【0297】

なお、酸化物半導体層をチャンネルとするトランジスタに安定した電気特性を付与するためには、酸化物半導体層中の不純物濃度を低減し、酸化物半導体層を真性または実質的に真性にすることが有効である。ここで、実質的に真性とは、酸化物半導体層のキャリア密度が、 1×10^{17} /cm³未満であること、好ましくは 1×10^{15} /cm³未満であること、さらに好ましくは 1×10^{13} /cm³未満、特に好ましくは 8×10^{11} /cm³未満、さらに好ましくは 1×10^{11} /cm³未満、さらに好ましくは 1×10^{10} /cm³未満であり、 1×10^{-9} /cm³以上であることを指す。

30

【0298】

酸化物半導体層を真性または実質的に真性とするためには、SIMS (Secondary Ion Mass Spectrometry) 分析において、例えば、酸化物半導体層のある深さにおいて、または、酸化物半導体層のある領域において、シリコン濃度を 1×10^{19} atoms/cm³未満、好ましくは 5×10^{18} atoms/cm³未満、さらに好ましくは 1×10^{18} atoms/cm³未満とする部分を有することとする。また、水素濃度は、例えば、酸化物半導体層のある深さにおいて、または、酸化物半導体層のある領域において、 2×10^{20} atoms/cm³以下、好ましくは 5×10^{19} atoms/cm³以下、より好ましくは 1×10^{19} atoms/cm³以下、さらに好ましくは 5×10^{18} atoms/cm³以下とする部分を有することとする。また、窒素濃度は、例えば、酸化物半導体層のある深さにおいて、または、酸化物半導体層のある領域において、 5×10^{19} atoms/cm³未満、好ましくは 5×10^{18} atoms/cm³以下、より好ましくは 1×10^{18} atoms/cm³以下、さらに好ましくは 5×10^{17} atoms/cm³以下とする部分を有することとする。

40

【0299】

また、酸化物半導体層が結晶を含む場合、シリコンや炭素が高濃度で含まれると、酸化物半導体層の結晶性を低下させることがある。酸化物半導体層の結晶性を低下させないためには、例えば、酸化物半導体層のある深さにおいて、または、酸化物半導体層のある領域において、シリコン濃度を 1×10^{19} atoms/cm³未満、好ましくは 5×10^{18} atoms/cm³未満、さらに好ましくは 1×10^{18} atoms/cm³未満とす

50

る部分を有することとする。また、例えば、酸化物半導体層のある深さにおいて、または、酸化物半導体層のある領域において、炭素濃度を $1 \times 10^{19} \text{ atoms/cm}^3$ 未満、好ましくは $5 \times 10^{18} \text{ atoms/cm}^3$ 未満、さらに好ましくは $1 \times 10^{18} \text{ atoms/cm}^3$ 未満とする部分を有することとする。

【0300】

具体的に、高純度化された酸化物半導体層をチャネル形成領域に用いたトランジスタのオフ電流が低いことは、いろいろな実験により証明できる。例えば、チャネル幅が $1 \times 10^6 \mu\text{m}$ でチャネル長が $10 \mu\text{m}$ の素子であっても、ソース電極とドレイン電極間の電圧（ドレイン電圧）が 1 V から 10 V の範囲において、オフ電流が、半導体パラメータアナライザの測定限界以下、すなわち $1 \times 10^{-13} \text{ A}$ 以下という特性を得ることができる。この場合、トランジスタのチャネル幅で規格化したオフ電流は、 $100 \text{ zA}/\mu\text{m}$ 以下であることが分かる。また、容量素子とトランジスタとを接続して、容量素子に流入または容量素子から流出する電荷を当該トランジスタで制御する回路を用いて、オフ電流の測定を行った。当該測定では、上記トランジスタに高純度化された酸化物半導体層をチャネル形成領域に用い、容量素子の単位時間あたりの電荷量の推移から当該トランジスタのオフ電流を測定した。その結果、トランジスタのソース電極とドレイン電極間の電圧が 3 V の場合に、数十 $\text{yA}/\mu\text{m}$ という、さらに低いオフ電流が得られることが分かった。したがって、高純度化された酸化物半導体層をチャネル形成領域に用いたトランジスタは、オフ電流が、結晶性を有するシリコンを用いたトランジスタに比べて著しく低い。

10

【0301】

ソース電極層 950 およびドレイン電極層 960 には、酸化物半導体層から酸素を引き抜く性質を有する導電膜を用いると好ましい。例えば、Al、Cr、Cu、Ta、Ti、Mo、W、Ni、Mn、Nd、Sc などを用いることができる。また、上記材料の合金や上記材料の導電性窒化物を用いてもよい。また、上記材料、上記材料の合金、および上記材料の導電性窒化物から選ばれた複数の材料の積層であってもよい。代表的には、特に酸素と結合しやすい Ti や、後のプロセス温度が比較的高くできることなどから、融点の高い W を用いることがより好ましい。また、低抵抗の Cu または Cu-X 合金（X は、Mn、Ni、Cr、Fe、Co、Mo、Ta、または Ti）や上記材料と Cu または Cu-X 合金との積層を用いてもよい。

20

【0302】

なお、Cu-X 合金（X は、Mn、Ni、Cr、Fe、Co、Mo、Ta、または Ti）は、加熱処理により酸化物半導体層と接する領域、または絶縁膜と接する領域に被覆膜が形成される場合がある。被覆膜は、X を含む化合物で形成される。X を含む化合物の一例としては、X の酸化物、In-X 酸化物、Ga-X 酸化物、In-Ga-X 酸化物、In-Ga-Zn-X 酸化物等がある。被覆膜が形成されることで、被覆膜がブロッキング膜となり、Cu-X 合金膜中の Cu が、酸化物半導体層に入り込むことを抑制することができる。

30

【0303】

酸化物半導体層から酸素を引き抜く性質を有する導電膜の作用により、酸化物半導体層中の酸素が脱離し、酸化物半導体層中に酸素欠損が形成される。膜中に僅かに含まれる水素と当該酸素欠損が結合することにより当該領域は顕著に n 型化する。したがって、n 型化した当該領域はトランジスタのソースまたはドレインとして作用させることができる。

40

【0304】

絶縁膜 970、980、990 は、保護絶縁膜としての機能を有する。例えば、絶縁膜 970 は、酸素を透過することのできる絶縁膜である。なお、絶縁膜 970 は、後に形成する絶縁膜 980 を形成する際の、酸化物半導体層 940 へのダメージ緩和膜としても機能する。

【0305】

絶縁膜 970 としては、厚さが 5 nm 以上 150 nm 以下、好ましくは 5 nm 以上 50 nm 以下の酸化シリコン、酸化窒化シリコン等を用いることができる。なお、本明細書中に

50

において、酸化窒化シリコン膜とは、その組成として、窒素よりも酸素の含有量が多い膜を指し、窒化酸化シリコン膜とは、その組成として、酸素よりも窒素の含有量が多い膜を指す。

【0306】

また、絶縁膜970は、欠陥量が少ないことが好ましく、代表的には、ESR測定により、シリコンのダングリングボンドに由来する $g = 2.001$ に現れる信号のスピン密度が $3 \times 10^{17} \text{ spins/cm}^3$ 以下であることが好ましい。これは、絶縁膜970に含まれる欠陥密度が多いと、該欠陥に酸素が結合してしまい、絶縁膜970における酸素の透過量が減少してしまうためである。

【0307】

絶縁膜980は、化学量論的組成を満たす酸素よりも多くの酸素を含む酸化物絶縁膜を用いて形成する。化学量論的組成を満たす酸素よりも多くの酸素を含む酸化物絶縁膜は、加熱により酸素の一部が脱離する。化学量論的組成を満たす酸素よりも多くの酸素を含む酸化物絶縁膜はTDS分析にて、酸素原子に換算しての酸素の脱離量が $1.0 \times 10^{18} \text{ atoms/cm}^3$ 以上、好ましくは $3.0 \times 10^{20} \text{ atoms/cm}^3$ 以上である酸化物絶縁膜である。なお、上記TDS分析時における膜の表面温度としては100以上700以下、または100以上500以下の範囲が好ましい。

【0308】

絶縁膜980としては、厚さが30nm以上500nm以下、好ましくは50nm以上400nm以下の、酸化シリコン、酸化窒化シリコン等を用いることができる。

【0309】

また、絶縁膜980は、欠陥量が少ないことが好ましく、代表的には、ESR測定により、シリコンのダングリングボンドに由来する $g = 2.001$ に現れる信号のスピン密度が $1.5 \times 10^{18} \text{ spins/cm}^3$ 未満、さらには $1 \times 10^{18} \text{ spins/cm}^3$ 以下であることが好ましい。なお、絶縁膜980は、絶縁膜970と比較して酸化物半導体層940から離れているため、絶縁膜970より、欠陥密度が多くともよい。

【0310】

また、絶縁膜970、980は、同種の材料の絶縁膜を用いることができるため、絶縁膜970と絶縁膜980との界面の明確な確認が困難な場合がある。したがって、本実施の形態においては、絶縁膜970と絶縁膜980の界面は、破線で図示している。なお、本実施の形態においては、絶縁膜970と絶縁膜980の2層構造について説明したが、これに限定されず、例えば、絶縁膜970の単層構造、絶縁膜980の単層構造、または3層以上の積層構造としてもよい。

【0311】

絶縁膜990は、酸素、水素、水、アルカリ金属、アルカリ土類金属等のブロッキングできる機能を有する。絶縁膜990を設けることで、酸化物半導体層940からの酸素の外部への拡散と、外部から酸化物半導体層940への水素、水等の入り込みを防ぐことができる。絶縁膜990としては、例えば、窒化物絶縁膜を用いることができる。該窒化物絶縁膜としては、窒化シリコン、窒化酸化シリコン、窒化アルミニウム、窒化酸化アルミニウム等がある。なお、酸素、水素、水、アルカリ金属、アルカリ土類金属等のブロッキング効果を有する窒化物絶縁膜の代わりに、酸素、水素、水等のブロッキング効果を有する酸化物絶縁膜を設けてもよい。酸素、水素、水等のブロッキング効果を有する酸化物絶縁膜としては、酸化アルミニウム、酸化窒化アルミニウム、酸化ガリウム、酸化窒化ガリウム、酸化イットリウム、酸化窒化イットリウム、酸化ハフニウム、酸化窒化ハフニウム等がある。

【0312】

また、酸化物半導体層940は、複数の酸化物半導体層が積層された構造でもよい。例えば、図20(A)に示すトランジスタのように、酸化物半導体層940を第1の酸化物半導体層941aと第2の酸化物半導体層941bの積層とすることができる。第1の酸化物半導体層941aと第2の酸化物半導体層941bに、異なる原子数比の金属酸化物を

10

20

30

40

50

用いてもよい。例えば、一方の酸化物半導体層に二種類の金属を含む酸化物、三種類の金属を含む酸化物、四種類の金属を含む酸化物のうち一つを用い、他方の酸化物半導体層に一方の酸化物半導体層と異なる二種類の金属を含む酸化物、三種類の金属を含む酸化物、四種類の金属を含む酸化物を用いてもよい。

【0313】

また、第1の酸化物半導体層941aと第2の酸化物半導体層941bの構成元素を同一とし、両者の原子数比を異ならせてもよい。例えば、一方の酸化物半導体層の原子数比を $In : Ga : Zn = 1 : 1 : 1$ 、 $5 : 5 : 6$ 、または $3 : 1 : 2$ とし、他方の酸化物半導体層の原子数比を $In : Ga : Zn = 1 : 3 : 2$ 、 $1 : 3 : 4$ 、 $1 : 3 : 6$ 、 $1 : 4 : 5$ 、 $1 : 6 : 4$ 、または $1 : 9 : 6$ である酸化物半導体層で形成することができる。なお、各酸化物半導体層の原子数比は、誤差として上記の原子数比のプラスマイナス20%の変動を含む。

10

【0314】

このとき、一方の酸化物半導体層と他方の酸化物半導体層のうち、ゲート電極に近い側（チャンネル側）の酸化物半導体層の In と Ga の原子数比を $In \geq Ga$ (In は Ga 以上) とし、ゲート電極から遠い側（バックチャンネル側）の酸化物半導体層の In と Ga の原子数比を $In < Ga$ とすることで、電界効果移動度の高いトランジスタを作製することができる。一方、チャンネル側の酸化物半導体層の In と Ga の原子数比を $In < Ga$ とし、バックチャンネル側の酸化物半導体層の In と Ga の原子数比を $In \geq Ga$ (In は Ga 以上) とすることで、トランジスタの経時変化や信頼性試験によるしきい値電圧の変動量を低減することができる。

20

【0315】

また、トランジスタの半導体膜を第1の酸化物半導体層乃至第3の酸化物半導体層からなる3層構造としてもよい。このとき、第1の酸化物半導体層乃至第3の酸化物半導体層の構成元素を同一とし、且つそれぞれの原子数比を異ならせてもよい。半導体膜を3層構造とするトランジスタの構成について、図20(B)および図29(A)、(B)を用いて説明する。なお、半導体膜を多層構造とする構成は、本実施の形態に示す他のトランジスタに適用することもできる。

【0316】

図20(B)および図29(A)、(B)に示すトランジスタ型では、第3の酸化物半導体層942a、第2の酸化物半導体層942b、および第1の酸化物半導体層942cがゲート絶縁膜側から順に積層されている。

30

【0317】

第1の酸化物半導体層942cおよび第3の酸化物半導体層942aを構成する材料は、 $InM_1xZnyOz$ ($x \geq 1$ (x は1以上)、 $y > 1$ 、 $z > 0$ 、 $M_1 = Ga, Hf$ 等) で表記できる材料を用いる。また、第2の酸化物半導体層942bを構成する材料は、 $InM_2xZnyOz$ ($x \geq 1$ (x は1以上)、 $y \geq x$ (y は x 以上)、 $z > 0$ 、 $M_2 = Ga, Sn$ 等) で表記できる材料を用いる。

【0318】

第1の酸化物半導体層942cの伝導帯下端および第3の酸化物半導体層942aの伝導帯下端に比べて第2の酸化物半導体層942bの伝導帯下端が真空準位から最も深くなるような井戸型構造を構成するように、第1、第2、および第3の酸化物半導体層の材料を適宜選択する。

40

【0319】

例えば、第1の酸化物半導体層942cおよび第3の酸化物半導体層942aを原子数比が $In : Ga : Zn = 1 : 1 : 1$ 、 $1 : 3 : 2$ 、 $1 : 3 : 4$ 、 $1 : 3 : 6$ 、 $1 : 4 : 5$ 、 $1 : 6 : 4$ 、または $1 : 9 : 6$ である酸化物半導体層で形成し、第2の酸化物半導体層942bの原子数比が $In : Ga : Zn = 1 : 1 : 1$ 、 $5 : 5 : 6$ 、または $3 : 1 : 2$ である酸化物半導体層で形成することができる。

【0320】

50

第1の酸化物半導体層942c乃至第3の酸化物半導体層942aの構成元素は同一であるため、第2の酸化物半導体層942bは、第3の酸化物半導体層942aとの界面における欠陥準位(トラップ準位)が少ない。詳細には、当該欠陥準位(トラップ準位)は、ゲート絶縁膜と第3の酸化物半導体層942aとの界面における欠陥準位よりも少ない。このため、上記のように酸化物半導体層が積層されていることで、トランジスタの経時変化や信頼性試験によるしきい値電圧の変動量を低減することができる。

【0321】

また、第1の酸化物半導体層942aの伝導帯下端および第3の酸化物半導体層942cの伝導帯下端に比べて第2の酸化物半導体層942bの伝導帯下端が真空準位から最も深くなるような井戸型構造を構成するように、第1、第2、および第3の酸化物半導体層の材料を適宜選択することで、トランジスタの電界効果移動度を高めることが可能であると共

10

【0322】

また、第1の酸化物半導体層942a乃至第3の酸化物半導体層942cに、結晶性の異なる酸化物半導体を適用してもよい。なお、少なくともチャネル形成領域となりうる第2の酸化物半導体層942bは結晶性を有する膜であることが好ましく、表面に対して垂直方向にc軸配向した膜であることがより好ましい。

【0323】

なお、図29(A)などに示すトップゲート型トランジスタのチャネル形成領域におけるチャネル幅方向の断面は、図35に示すような構成であることが好ましい。当該構成において、ゲート電極層920は、酸化物半導体層940のチャネル幅方向を電気的に取り囲み、オン電流が高められる。このようなトランジスタの構造を、surrounded channel(s-channel)構造とよぶ。

20

【0324】

また、図28(A)、(B)に示すような導電膜921を有するような構成において、ゲート電極層920と導電膜921を同電位とする場合には図35(B)に示すように、コンタクトホールを介して両者を接続させてもよい。

【0325】

本実施の形態に示す構成は、他の実施の形態に示す構成と適宜組み合わせ用いることができる。

30

【0326】

(実施の形態6)

本実施の形態では、本発明の一態様である表示装置に含まれるトランジスタについて説明する。

【0327】

本発明の一態様の表示装置に含まれるトランジスタは各々の構造が一様でなくてもよい。例えば、表示装置の画素部に含まれるトランジスタと当該画素部を駆動するための駆動回路部に用いるトランジスタを異なる構成とすることで、それぞれに適した電気特性与えることができ、かつ表示装置の信頼性を向上させることができる。

40

【0328】

また、駆動回路部に含まれるトランジスタは、ダブルゲート構造とすることによって電界効果移動度の高いトランジスタとすることもできる。

【0329】

また、駆動回路部と画素部に含まれるトランジスタのチャネル長が異なってもよい。代表的には、駆動回路部に含まれるトランジスタ194のチャネル長を2.5 μ m未満、または1.45 μ m以上2.2 μ m以下とすることができる。一方、画素部に含まれるトランジスタ190のチャネル長を2.5 μ m以上、または2.5 μ m以上20 μ m以下とすることができる。

【0330】

50

駆動回路部に含まれるトランジスタのチャンネル長を、 $2.5\ \mu\text{m}$ 未満、好ましくは $1.45\ \mu\text{m}$ 以上 $2.2\ \mu\text{m}$ 以下とすることで、画素部に含まれるトランジスタと比較して、電界効果移動度を高めることが可能であり、オン電流増大させることができる。この結果、高速動作が可能な駆動回路部を作製することができる。

【0331】

また、駆動回路部に含まれるトランジスタの電界効果移動度が高いことで、入力端子数を削減することができる。

【0332】

図30は図2に示す液晶表示装置の画素部に含まれるトランジスタとして図26(A)に示すトランジスタを適用し、駆動回路部に含まれるトランジスタとして図29(A)に示すトランジスタを適用した例である。また、図31は図3に示すEL表示装置に対して画素部および駆動回路部に異なるトランジスタを適用した例である。また、画素部に含まれるトランジスタとしては、図26(B)、図27(A)、(B)に示すトランジスタを適用することもできる。また、駆動回路部に含まれるトランジスタとしては、図29(A)、(B)、および図27(A)、(B)の酸化物半導体層を多層構造にしたトランジスタを適用することもできる。

10

【0333】

画素部に含まれるトランジスタは、バックライトまたはEL素子からの光照射に対して信頼性の高いトランジスタが望まれる。例えば、原子数比が $\text{In}:\text{Ga}:\text{Zn}=1:1:1$ である材料をターゲットに用いたスパッタ法で成膜した酸化物半導体層をチャンネル形成領域に用いることで光照射に対して信頼性の高いトランジスタを形成することができる。

20

【0334】

一方、駆動回路部に含まれるトランジスタは電界効果移動度が高いトランジスタが望まれる。上述した構成のほかに、例えば、原子数比が $\text{In}:\text{Ga}:\text{Zn}=3:1:2$ である材料をターゲットに用いたスパッタ法で成膜した酸化物半導体層をチャンネル形成領域に用いることで電界効果移動度の高いトランジスタを形成することができる。

【0335】

本実施の形態では、一方のトランジスタの酸化物半導体層を積層構造とすることで、上記2種類のトランジスタの工程を簡易に同一基板上に作り分けられる方法を図32および図33を用いて説明する。なお、図面の左側には画素部に用いるトランジスタとして図26(A)のトランジスタと同様の構成のトランジスタAのチャンネル長方向の断面を例示する。また、図面の右側には駆動回路部に用いるトランジスタとして図29(A)のトランジスタと同様の構成のトランジスタBのチャンネル長方向の断面を例示する。なお、トランジスタAおよびトランジスタBで共通する符号はどちらか一方のみに付する。また、本実施の形態で説明するトランジスタの作製方法には、実施の形態1で説明した可撓性基板への転置するための要素(有機樹脂層など)の作製方法を含む。

30

【0336】

基板900には、ガラス基板、セラミック基板、石英基板、サファイア基板などを用いることができる。また、シリコンや炭化シリコンなどの単結晶半導体基板、多結晶半導体基板、シリコンゲルマニウムなどの化合物半導体基板、SOI(Silicon On Insulator)基板などを用いることも可能であり、これらの基板上に半導体素子が設けられたものを用いてもよい。

40

【0337】

有機樹脂層910には、例えば、エポキシ樹脂、アラミド樹脂、アクリル樹脂、ポリイミド樹脂、ポリアミド樹脂、ポリアミドイミド樹脂等の有機樹脂膜を用いることができる。中でもポリイミド樹脂を用いると耐熱性が高いため好ましい。ポリイミド樹脂を用いる場合、該ポリイミド樹脂の膜厚は、 $3\ \text{nm}$ 以上 $20\ \mu\text{m}$ 以下、好ましくは $500\ \text{nm}$ 以上 $2\ \mu\text{m}$ 以下である。該ポリイミド樹脂は、スピンコート法、ディップコート法、ドクターブレード法等により形成することができる。

【0338】

50

絶縁膜 915 としては、酸化シリコン膜、酸化窒化シリコン膜、窒化シリコン膜、窒化酸化シリコン膜等を用いることができ、スパッタ法やCVD法等で形成することができる。

【0339】

絶縁層 935 は、プラズマCVD法またはスパッタ法等により、酸化アルミニウム、酸化マグネシウム、酸化シリコン、酸化窒化シリコン、酸化ガリウム、酸化ゲルマニウム、酸化イットリウム、酸化ジルコニウム、酸化ランタン、酸化ネオジム、酸化ハフニウムおよび酸化タンタルなどの酸化物絶縁膜、窒化シリコン、窒化酸化シリコン、窒化アルミニウム、窒化酸化アルミニウムなどの窒化物絶縁膜、または上記材料を混合した膜を用いて形成することができる。また、上記材料の積層であってもよく、少なくとも酸化物半導体層と接する上層は酸化物半導体層への酸素の供給源となりえる過剰な酸素を含む材料で形成

10

【0340】

また、絶縁層 935 にイオン注入法、イオンドーピング法、プラズマイメージョンイオンインプラネーション法、プラズマ処理法などを用いて酸素を添加してもよい。酸素を添加することによって、絶縁層 935 から酸化物半導体層への酸素の供給をさらに容易にすることができる。

【0341】

なお、基板 900 の表面が絶縁体であり、後に設ける酸化物半導体層への不純物拡散の影響が無い場合は、絶縁層 935 を設けない構成とすることができる。また、図 28 (A)、(B) に示す例のように、絶縁膜 915 上に導電膜 921 を形成し、当該導電膜上に絶縁層 935 を形成してもよい。

20

【0342】

次に、絶縁層 935 上に、駆動回路用トランジスタにおける第 1 の酸化物半導体層 942c となる第 1 の酸化物半導体膜 940c、第 2 の酸化物半導体層 942b となる第 2 の酸化物半導体膜 940b をスパッタリング法、CVD法、MBE法などを用いて成膜する。

【0343】

次に、リソグラフィ法を用いてレジストマスク 801 を駆動回路領域に形成する (図 32 (A) 参照)。そして当該レジストマスクを用いて第 1 の酸化物半導体膜 940c および第 2 の酸化物半導体膜 940b を選択的にエッチングし、第 1 の酸化物半導体層 942c および第 2 の酸化物半導体層 942b からなる積層を形成する (図 32 (B) 参照)。

30

【0344】

次に、上記積層を覆うように第 3 の酸化物半導体層 942a となる第 3 の酸化物半導体膜 940a を成膜する。

【0345】

第 1 の酸化物半導体膜 940c、第 2 の酸化物半導体膜 940b、および第 3 の酸化物半導体膜 940a には、実施の形態 5 で説明した材料を用いることができる。本実施の形態においては、例えば、第 1 の酸化物半導体膜 940c および第 3 の酸化物半導体膜 940a に $In : Ga : Zn = 1 : 1 : 1$ [原子数比] の $In - Ga - Zn$ 酸化物、第 2 の酸化物半導体膜 940b に $In : Ga : Zn = 3 : 1 : 2$ [原子数比] の $In - Ga - Zn$ 酸化物を用いる。なお、第 1 の酸化物半導体膜 940c、第 2 の酸化物半導体膜 940b、

40

【0346】

および第 3 の酸化物半導体膜 940a の原子数比はそれぞれ、誤差として上記の原子数比のプラスマイナス 20% の変動を含む。また、成膜法にスパッタ法を用いる場合は、上記材料をターゲットとして成膜することができる。

【0347】

また、第 1 の酸化物半導体膜 940c、第 2 の酸化物半導体膜 940b、および第 3 の酸化物半導体膜 940a として用いることのできる酸化物半導体は、少なくともインジウム (In) もしくは亜鉛 (Zn) を含むことが好ましい。または、In と Zn の双方を含むことが好ましい。また、該酸化物半導体を用いたトランジスタの電気特性のばらつきを減らすため、それらと共に、スタビライザーを含むことが好ましい。

50

スタビライザーとしては、ガリウム (Ga)、スズ (Sn)、ハフニウム (Hf)、アルミニウム (Al)、またはジルコニウム (Zr) 等がある。また、他のスタビライザーとしては、ランタノイドである、ランタン (La)、セリウム (Ce)、プラセオジウム (Pr)、ネオジウム (Nd)、サマリウム (Sm)、ユウロピウム (Eu)、ガドリニウム (Gd)、テルビウム (Tb)、ジスプロシウム (Dy)、ホルミウム (Ho)、エルビウム (Er)、ツリウム (Tm)、イッテルビウム (Yb)、ルテチウム (Lu) 等がある。

【0348】

例えば、酸化物半導体として、酸化インジウム、酸化スズ、酸化亜鉛、In-Zn酸化物、Sn-Zn酸化物、Al-Zn酸化物、Zn-Mg酸化物、Sn-Mg酸化物、In-Mg酸化物、In-Ga酸化物、In-Ga-Zn酸化物、In-Al-Zn酸化物、In-Sn-Zn酸化物、Sn-Ga-Zn酸化物、Al-Ga-Zn酸化物、Sn-Al-Zn酸化物、In-Hf-Zn酸化物、In-La-Zn酸化物、In-Ce-Zn酸化物、In-Pr-Zn酸化物、In-Nd-Zn酸化物、In-Sm-Zn酸化物、In-Eu-Zn酸化物、In-Gd-Zn酸化物、In-Tb-Zn酸化物、In-Dy-Zn酸化物、In-Ho-Zn酸化物、In-Er-Zn酸化物、In-Tm-Zn酸化物、In-Yb-Zn酸化物、In-Lu-Zn酸化物、In-Sn-Ga-Zn酸化物、In-Hf-Ga-Zn酸化物、In-Al-Ga-Zn酸化物、In-Sn-Al-Zn酸化物、In-Sn-Hf-Zn酸化物、In-Hf-Al-Zn酸化物を用いることができる。

10

20

【0349】

なお、ここで、例えば、In-Ga-Zn酸化物とは、InとGaとZnを主成分として有する酸化物という意味である。また、InとGaとZn以外の金属元素が入っていてもよい。また、本明細書においては、In-Ga-Zn酸化物で構成した膜をIGZO膜とも呼ぶ。

【0350】

また、 $InMO_3(ZnO)_m$ ($m > 0$ 、且つ、 m は整数でない) で表記される材料を用いてもよい。なお、 M は、Ga、Y、Zr、La、Ce、またはNdから選ばれた一つの金属元素または複数の金属元素を示す。また、 $In_2SnO_5(ZnO)_n$ ($n > 0$ 、且つ、 n は整数) で表記される材料を用いてもよい。

30

【0351】

ただし、第2の酸化物半導体膜940bは第1の酸化物半導体膜940cおよび第3の酸化物半導体膜940aよりも電子親和力が大きい材料を選択する。

【0352】

なお、酸化物半導体膜の成膜には、スパッタ法を用いることが好ましい。スパッタ法としては、RFスパッタ法、DCスパッタ法、ACスパッタ法等を用いることができる。また、酸化物半導体膜の膜厚の分布、膜組成の分布、または結晶性の分布の均一性を向上させるには、RFスパッタ法よりもDCスパッタ法またはACスパッタ法を用いた方が好ましい。

40

【0353】

また、第2の酸化物半導体膜940bは、第1の酸化物半導体膜940cおよび第3の酸化物半導体膜940aよりもインジウムの含有量を多くするとよい。酸化物半導体では主として重金属のs軌道がキャリア伝導に寄与しており、Inの含有率を多くすることにより、より多くのs軌道が重なるため、InがGaよりも多い組成となる酸化物はInがGaと同等または少ない組成となる酸化物と比較して移動度が高くなる。そのため、チャンネル形成領域にインジウムの含有量が多い酸化物を用いることで、高い移動度のトランジスタを実現することができる。

【0354】

第3の酸化物半導体膜940aの形成後に、第1の加熱処理を行ってもよい。第1の加熱処理は、250 以上650 以下、好ましくは300 以上500 以下の温度で、不

50

活性ガス雰囲気、酸化性ガスを10ppm以上含む雰囲気、または減圧状態で行えばよい。また、第1の加熱処理の雰囲気は、不活性ガス雰囲気加熱処理した後に、脱離した酸素を補うために酸化性ガスを10ppm以上含む雰囲気で行ってもよい。第1の加熱処理によって、第1の酸化物半導体膜940c乃至第3の酸化物半導体膜940aの結晶性を高め、さらに絶縁層935、および第1の酸化物半導体膜940c乃至第3の酸化物半導体膜940aから水素や水などの不純物を除去することができる。なお、第1の加熱処理は、後述する第3の酸化物半導体膜940aのエッチングの後に行ってもよい。

【0355】

次に、リソグラフィ法を用いてレジストマスク802を画素領域に形成する。またレジストマスク803を駆動回路領域における第1の酸化物半導体層942cおよび第2の酸化物半導体層942bからなる積層上に形成する(図32(C)参照)。

10

【0356】

次に、上記レジストマスクを用いて、第3の酸化物半導体膜940aを選択的にエッチングし、画素領域に酸化物半導体層943aを形成する。また、駆動回路領域に第1の酸化物半導体層942c、第2の酸化物半導体層942bおよび第3の酸化物半導体層942aからなる積層を形成する(図32(D)参照)。

【0357】

次に、酸化物半導体層943aおよび上記積層上に第1の導電膜を形成する。第1の導電膜としては、Al、Cr、Cu、Ta、Ti、Mo、W、Ni、Mn、Nd、Sc、および当該金属材料の合金から選ばれた材料の単層、または積層を用いることができる。

20

【0358】

次に、第1の導電膜上にレジストマスクを形成し、当該レジストマスクを用いて第1の導電膜選択的にエッチングすることでソース電極層950およびドレイン電極層960を形成する(図33(A)参照)。このとき、酸化物半導体層943a、および第1の酸化物半導体層942c乃至第3の酸化物半導体層942aからなる積層の一部はn型化する。

【0359】

次に、画素領域および駆動回路領域を覆うようにゲート絶縁膜930を形成する(図33(B)参照)。ゲート絶縁膜930には、酸化アルミニウム、酸化マグネシウム、酸化シリコン、酸化窒化シリコン、窒化酸化シリコン、窒化シリコン、酸化ガリウム、酸化ゲルマニウム、酸化イットリウム、酸化ジルコニウム、酸化ランタン、酸化ネオジム、酸化ハフニウムおよび酸化タンタルなどを用いることができる。なお、ゲート絶縁膜930は、上記材料の積層であってもよい。ゲート絶縁膜930は、スパッタ法、CVD法、MBE法などを用いて形成することができる。

30

【0360】

次に、ゲート絶縁膜930上にゲート電極層920となる第2の導電膜を形成する。第2の導電膜としては、Al、Ti、Cr、Co、Ni、Cu、Y、Zr、Mo、Ru、Ag、Mn、Nd、Sc、TaおよびWの単層、積層または合金を用いることができる。第2の導電膜は、スパッタ法やCVD法などにより形成することができる。また、第2の導電膜としては、窒素を含んだ導電膜を用いてもよく、上記導電膜と窒素を含んだ導電膜の積層を用いてもよい。

40

【0361】

次に、第2の導電膜上にレジストマスクを形成し、当該レジストマスクを用いて、第2の導電膜を選択的にエッチングし、ゲート電極層920を形成する。

【0362】

次に、酸化物半導体層943a、および第1の酸化物半導体層942c乃至第3の酸化物半導体層942aからなる積層のソース電極層950、ドレイン電極層960およびゲート電極層920で覆われない領域に不純物810を添加してn型化させ、ソース領域951およびドレイン領域961を形成する(図33(C)参照)。

【0363】

当該不純物の添加方法としては、イオン注入法、イオンドーピング法、プラズマイメージ

50

ョンイオンインプランテーション法、プラズマ処理法などを用いることができる。なお、不純物の添加は、ゲート電極層 920 をマスクとしてゲート絶縁膜 930 を選択的にエッチングした後に行ってもよい。

【0364】

酸化物半導体層の導電率を高める不純物としては、例えば、リン、砒素、アンチモン、ホウ素、アルミニウム、シリコン、窒素、ヘリウム、ネオン、アルゴン、クリプトン、キセノン、インジウム、フッ素、塩素、チタン、亜鉛、および炭素のいずれかから選択される一つ以上を用いることができる。

【0365】

不純物元素として、希ガスが酸化物半導体層に添加されると、酸化物半導体層中の金属元素および酸素の結合が切断され、酸素欠損が形成される。酸化物半導体膜に含まれる酸素欠損と酸化物半導体層中に残存または後から添加される水素の相互作用により、酸化物半導体層は導電率が高くなる。具体的には、酸化物半導体膜に含まれる酸素欠損に水素が入ることで、キャリアである電子が生成される。この結果、導電率が高くなる。

10

【0366】

なお、図 33 (C) において、酸化物半導体層におけるゲート電極層 920、ソース電極層およびドレイン電極層と重ならない領域、所謂オフセット領域の幅が 0.1 μm 未満とする場合には、上記不純物のドーピングを行わなくてもよい。当該オフセット領域が 0.1 μm 未満の場合には、不純物のドーピングの有無におけるトランジスタのオン電流の差は極めて小さくなる。

20

【0367】

次に、ゲート絶縁膜 930 およびゲート電極層 920 上に絶縁膜 970、絶縁膜 980 および絶縁膜 990 を形成する (図 33 (D) 参照)。

【0368】

また、絶縁膜 970 および / または絶縁膜 980 にイオン注入法、イオンドーピング法、プラズマイメージイオンインプランテーション法、プラズマ処理法などを用いて酸素を添加してもよい。酸素を添加することによって、絶縁膜 970 および / または絶縁膜 980 から酸化物半導体層 943a、および第 1 の酸化物半導体層 942c 乃至第 3 の酸化物半導体層 942a からなる積層への酸素の供給をさらに容易にすることができる。

30

【0369】

次に、第 2 の加熱処理を行ってもよい。第 2 の加熱処理は、第 1 の加熱処理と同様の条件で行うことができる。第 2 の加熱処理により、絶縁層 935、絶縁膜 970、絶縁膜 980 から過剰酸素が放出されやすくなり、酸化物半導体層 943a、および第 1 の酸化物半導体層 942c 乃至第 3 の酸化物半導体層 942a からなる積層の酸素欠損を低減することができる。

【0370】

また、画素部に用いるトランジスタとして図 26 (B) のトランジスタと同様の構成のトランジスタ C とし、駆動回路部に用いるトランジスタとして図 29 (B) のトランジスタと同様の構成のトランジスタ D とした場合の作製方法を図 34 に示す。

【0371】

まず、図 33 (B) に示す工程までは前述したトランジスタの作製方法と同様の工程を行い、ゲート電極層 920 を形成する (図 34 (A) 参照)。

40

【0372】

次に、ゲート電極層 920 をマスクとしてゲート絶縁膜 930 をエッチングする (図 34 (B) 参照)。

【0373】

次に、酸化物半導体層 940 の一部と接するように窒化珪素膜や窒化アルミニウムなどの水素を含む絶縁膜 975 を形成し、酸化物半導体層 940 の一部に水素を拡散させる (図 34 (C) 参照)。当該拡散した水素は酸化物半導体層 940 中の酸素欠損と結合してドナーとなるため、低抵抗のソース領域 951 およびドレイン領域 961 を形成することが

50

できる。なお、図34(C)の構造において、前述した不純物を酸化物半導体層にドーピングしてもよい。

【0374】

次に、絶縁膜975上に絶縁膜970、絶縁膜980および絶縁膜990を形成する(図34(D)参照)。

【0375】

以上の工程において、積層構造の酸化物半導体層を有するトランジスタおよび単層構造の酸化物半導体層を有するトランジスタを同一基板上に簡易に形成することができる。また、高速動作が可能であり、且つ光照射の劣化が少なく、表示品質に優れた画素部を有する表示装置を作製することができる。

10

【0376】

なお、本実施の形態で説明した金属膜、半導体膜、無機絶縁膜など様々な膜は、代表的にはスパッタ法やプラズマCVD法により形成することができるが、他の方法、例えば、熱CVD(Chemical Vapor Deposition)法により形成してもよい。熱CVD法の例としては、MOCVD(Metal Organic Chemical Vapor Deposition)法やALD(Atomic Layer Deposition)法などがある。

【0377】

熱CVD法は、プラズマを使わない成膜方法のため、プラズマダメージにより欠陥が生成されることが無いという利点を有する。

20

【0378】

また、熱CVD法では、原料ガスと酸化剤を同時にチャンパー内に送り、チャンパー内を大気圧または減圧下とし、基板近傍または基板上で反応させて基板上に堆積させることで成膜を行ってもよい。

【0379】

ALD法は、チャンパー内を大気圧または減圧下とし、反応のための原料ガスが順次にチャンパーに導入され、そのガス導入の順序を繰り返すことで成膜を行ってもよい。例えば、それぞれのスイッチングバルブ(高速バルブとも呼ぶ)を切り替えて2種類以上の原料ガスを順番にチャンパーに供給し、複数種の原料ガスが混ざらないように第1の原料ガスと同時またはその後不活性ガス(アルゴン、或いは窒素など)などを導入し、第2の原料ガスを導入する。なお、同時に不活性ガスを導入する場合には、不活性ガスはキャリアガスとなり、また、第2の原料ガスの導入時にも同時に不活性ガスを導入してもよい。また、不活性ガスを導入する代わりに真空排気によって第1の原料ガスを排出した後、第2の原料ガスを導入してもよい。第1の原料ガスが基板の表面に吸着して第1の層を成膜し、後から導入される第2の原料ガスと反応して、第2の層が第1の層上に積層されて薄膜が形成される。このガス導入順序を制御しつつ所望の厚さになるまで複数回繰り返すことで、段差被覆性に優れた薄膜を形成することができる。薄膜の厚さは、ガス導入順序を繰り返す回数によって調節することができるため、精密な膜厚調節が可能であり、微細なFETを作製する場合に適している。

30

【0380】

MOCVD法やALD法などの熱CVD法は、これまでに記載した実施形態に開示された金属膜、半導体膜、無機絶縁膜など様々な膜を形成することができ、例えば、 $In-Ga-ZnO_x$ ($x > 0$)膜を成膜する場合には、トリメチルインジウム、トリメチルガリウム、およびジメチル亜鉛を用いることができる。なお、トリメチルインジウムの化学式は、 $In(CH_3)_3$ である。また、トリメチルガリウムの化学式は、 $Ga(CH_3)_3$ である。また、ジメチル亜鉛の化学式は、 $Zn(CH_3)_2$ である。また、これらの組み合わせに限定されず、トリメチルガリウムに代えてトリエチルガリウム(化学式 $Ga(C_2H_5)_3$)を用いることもでき、ジメチル亜鉛に代えてジエチル亜鉛(化学式 $Zn(C_2H_5)_2$)を用いることもできる。

40

【0381】

50

例えば、ALDを利用する成膜装置により酸化ハフニウム膜を形成する場合には、溶媒とハフニウム前駆体化合物を含む液体（ハフニウムアルコキシド溶液、代表的にはテトラキスジメチルアミドハフニウム（TDMAH））を気化させた原料ガスと、酸化剤としてオゾン（ O_3 ）の2種類のガスを用いる。なお、テトラキスジメチルアミドハフニウムの化学式は $Hf[N(CH_3)_2]_4$ である。また、他の材料液としては、テトラキス（エチルメチルアミド）ハフニウムなどがある。

【0382】

例えば、ALDを利用する成膜装置により酸化アルミニウム膜を形成する場合には、溶媒とアルミニウム前駆体化合物を含む液体（トリメチルアルミニウムTMAなど）を気化させた原料ガスと、酸化剤として H_2O の2種類のガスを用いる。なお、トリメチルアルミニウムの化学式は $Al(CH_3)_3$ である。また、他の材料液としては、トリス（ジメチルアミド）アルミニウム、トリイソブチルアルミニウム、アルミニウムトリス（2, 2, 6, 6-テトラメチル-3, 5-ヘプタンジオナート）などがある。

10

【0383】

例えば、ALDを利用する成膜装置により酸化シリコン膜を形成する場合には、ヘキサクロロジシランを被成膜面に吸着させ、吸着物に含まれる塩素を除去し、酸化性ガス（ O_2 、一酸化二窒素）のラジカルを供給して吸着物と反応させる。

【0384】

例えば、ALDを利用する成膜装置によりタングステン膜を成膜する場合には、 WF_6 ガスと B_2H_6 ガスを順次繰り返し導入して初期タングステン膜を形成し、その後、 WF_6 ガスと H_2 ガスを同時に導入してタングステン膜を形成する。なお、 B_2H_6 ガスに代えて SiH_4 ガスを用いてもよい。

20

【0385】

例えば、ALDを利用する成膜装置により酸化物半導体膜、例えば $In-Ga-ZnO_x$ （ $x > 0$ ）膜を成膜する場合には、 $In(CH_3)_3$ ガスと O_3 ガスを順次繰り返し導入して $In-O$ 層を形成し、その後、 $Ga(CH_3)_3$ ガスと O_3 ガスを同時に導入して GaO 層を形成し、更にその後 $Zn(CH_3)_2$ と O_3 ガスを同時に導入して ZnO 層を形成する。なお、これらの層の順番はこの例に限らない。また、これらのガスを混ぜて $In-Ga-O$ 層や $In-Zn-O$ 層、 $Ga-Zn-O$ 層などの混合化合物層を形成しても良い。なお、 O_3 ガスに変えてAr等の不活性ガスでパブリングして得られたた H_2O ガスを用いても良いが、Hを含まない O_3 ガスを用いる方が好ましい。また、 $In(CH_3)_3$ ガスにかえて、 $In(C_2H_5)_3$ ガスを用いても良い。また、 $Ga(CH_3)_3$ ガスにかえて、 $Ga(C_2H_5)_3$ ガスを用いても良い。また、 $Zn(CH_3)_2$ ガスを用いても良い。

30

【0386】

なお、本実施の形態は、本明細書で示す他の実施の形態と適宜組み合わせることができる。

【0387】

（実施の形態7）

本実施の形態では、本発明の一態様であるトランジスタに使用することができる酸化物半導体膜について説明する。

40

【0388】

<酸化物半導体の構造について>

以下では、酸化物半導体の構造について説明する。

【0389】

なお、本明細書において、「平行」とは、二つの直線が -10° 以上 10° 以下の角度で配置されている状態をいう。したがって、 -5° 以上 5° 以下の場合も含まれる。また、「略平行」とは、二つの直線が -30° 以上 30° 以下の角度で配置されている状態をいう。また、「垂直」とは、二つの直線が 80° 以上 100° 以下の角度で配置されている状態をいう。したがって、 85° 以上 95° 以下の場合も含まれる。また、「略垂直」と

50

は、二つの直線が 60° 以上 120° 以下の角度で配置されている状態をいう。

【0390】

また、本明細書において、結晶が三方晶または菱面体晶である場合、六方晶系として表す。

【0391】

酸化物半導体は、単結晶酸化物半導体と、それ以外の非単結晶酸化物半導体とに分けられる。非単結晶酸化物半導体としては、CAAC-OS (C Axis Aligned Crystalline Oxide Semiconductor)、多結晶酸化物半導体、微結晶酸化物半導体、非晶質酸化物半導体などがある。

【0392】

また別の観点では、酸化物半導体は、非晶質酸化物半導体と、それ以外の結晶性酸化物半導体とに分けられる。結晶性酸化物半導体としては、単結晶酸化物半導体、CAAC-OS、多結晶酸化物半導体、微結晶酸化物半導体などがある。

【0393】

<CAAC-OS>

まずは、CAAC-OSについて説明する。なお、CAAC-OSを、CANO (C Axis Aligned nanocrystals) を有する酸化物半導体と呼ぶこともできる。

【0394】

CAAC-OSは、c軸配向した複数の結晶部(ペレットともいう。)を有する酸化物半導体の一つである。

【0395】

透過型電子顕微鏡(TEM: Transmission Electron Microscope)によって、CAAC-OSの明視野像と回折パターンとの複合解析像(高分解能TEM像ともいう。)を観察すると、複数のペレットを確認することができる。一方、高分解能TEM像ではペレット同士の境界、即ち結晶粒界(グレインバウンダリーともいう。)を明確に確認することができない。そのため、CAAC-OSは、結晶粒界に起因する電子移動度の低下が起こりにくいといえる。

【0396】

以下では、TEMによって観察したCAAC-OSについて説明する。図21(A)に、試料面と略平行な方向から観察したCAAC-OSの断面の高分解能TEM像を示す。高分解能TEM像の観察には、球面収差補正(Spherical Aberration Corrector)機能を用いた。球面収差補正機能を用いた高分解能TEM像を、特にCs補正高分解能TEM像と呼ぶ。Cs補正高分解能TEM像の取得は、例えば、日本電子株式会社製原子分解能分析電子顕微鏡JEM-ARM200Fなどによって行うことができる。

【0397】

図21(A)の領域(1)を拡大したCs補正高分解能TEM像を図21(B)に示す。図21(B)より、ペレットにおいて、金属原子が層状に配列していることを確認できる。金属原子の各層の配列は、CAAC-OSの膜を形成する面(被形成面ともいう。)または上面の凹凸を反映しており、CAAC-OSの被形成面または上面と平行となる。

【0398】

図21(B)に示すように、CAAC-OSは特徴的な原子配列を有する。図21(C)は、特徴的な原子配列を、補助線で示したものである。図21(B)および図21(C)より、ペレット一つの大きさは1nm以上3nm以下程度であり、ペレットとペレットとの傾きにより生じる隙間の大きさは0.8nm程度であることがわかる。したがって、ペレットを、ナノ結晶(nc: nanocrystal)と呼ぶこともできる。

【0399】

ここで、Cs補正高分解能TEM像をもとに、基板5120上のCAAC-OSのペレット5100の配置を模式的に示すと、レンガまたはブロックが積み重なったような構造と

10

20

30

40

50

なる(図21(D)参照。)。図21(C)で観察されたペレットとペレットとの間で傾きが生じている箇所は、図21(D)に示す領域5161に相当する。

【0400】

また、図22(A)に、試料面と略垂直な方向から観察したCAAC-OSの平面のCs補正高分解能TEM像を示す。図22(A)の領域(1)、領域(2)および領域(3)を拡大したCs補正高分解能TEM像を、それぞれ図22(B)、図22(C)および図22(D)に示す。図22(B)、図22(C)および図22(D)より、ペレットは、金属原子が三角形状、四角形状または六角形状に配列していることを確認できる。しかしながら、異なるペレット間で、金属原子の配列に規則性は見られない。

【0401】

次に、X線回折(XRD: X-Ray Diffraction)によって解析したCAAC-OSについて説明する。例えば、InGaZnO₄の結晶を有するCAAC-OSに対し、out-of-plane法による構造解析を行うと、図23(A)に示すように回折角(2θ)が31°近傍にピークが現れる場合がある。このピークは、InGaZnO₄の結晶の(009)面に帰属されることから、CAAC-OSの結晶がc軸配向性を有し、c軸が被形成面または上面に略垂直な方向を向いていることが確認できる。

【0402】

なお、CAAC-OSのout-of-plane法による構造解析では、2θが31°近傍のピークの他に、2θが36°近傍にもピークが現れる場合がある。2θが36°近傍のピークは、CAAC-OS中の一部に、c軸配向性を有さない結晶が含まれることを示している。より好ましいCAAC-OSは、out-of-plane法による構造解析では、2θが31°近傍にピークを示し、2θが36°近傍にピークを示さない。

【0403】

一方、CAAC-OSに対し、c軸に略垂直な方向からX線を入射させるin-plane法による構造解析を行うと、2θが56°近傍にピークが現れる。このピークは、InGaZnO₄の結晶の(110)面に帰属される。CAAC-OSの場合は、2θを56°近傍に固定し、試料面の法線ベクトルを軸(c軸)として試料を回転させながら分析(スキャン)を行っても、図23(B)に示すように明瞭なピークは現れない。これに対し、InGaZnO₄の単結晶酸化物半導体であれば、2θを56°近傍に固定してスキャンした場合、図23(C)に示すように(110)面と等価な結晶面に帰属されるピークが6本観察される。したがって、XRDを用いた構造解析から、CAAC-OSは、a軸およびb軸の配向が不規則であることが確認できる。

【0404】

次に、電子回折によって解析したCAAC-OSについて説明する。例えば、InGaZnO₄の結晶を有するCAAC-OSに対し、試料面に平行にプローブ径が300nmの電子線を入射させると、図40(A)に示すような回折パターン(制限視野透過電子回折パターンともいう。)が現れる場合がある。この回折パターンには、InGaZnO₄の結晶の(009)面に起因するスポットが含まれる。したがって、電子回折によっても、CAAC-OSに含まれるペレットがc軸配向性を有し、c軸が被形成面または上面に略垂直な方向を向いていることがわかる。一方、同じ試料に対し、試料面に垂直にプローブ径が300nmの電子線を入射させたときの回折パターンを図40(B)に示す。図40(B)より、リング状の回折パターンが確認される。したがって、電子回折によっても、CAAC-OSに含まれるペレットのa軸およびb軸は配向性を有さないことがわかる。なお、図40(B)における第1リングは、InGaZnO₄の結晶の(010)面および(100)面などに起因すると考えられる。また、図40(B)における第2リングは(110)面などに起因すると考えられる。

【0405】

また、CAAC-OSは、欠陥準位密度の低い酸化物半導体である。酸化物半導体の欠陥としては、例えば、不純物に起因する欠陥や、酸素欠損などがある。したがって、CAAC-OSは、不純物濃度の低い酸化物半導体ということもできる。また、CAAC-OS

10

20

30

40

50

は、酸素欠損の少ない酸化物半導体ということもできる。

【0406】

酸化物半導体に含まれる不純物は、キャリアトラップとなる場合や、キャリア発生源となる場合がある。また、酸化物半導体中の酸素欠損は、キャリアトラップとなる場合や、水素を捕獲することによってキャリア発生源となる場合がある。

【0407】

なお、不純物は、酸化物半導体の主成分以外の元素で、水素、炭素、シリコン、遷移金属元素などがある。例えば、シリコンなどの、酸化物半導体を構成する金属元素よりも酸素との結合力の強い元素は、酸化物半導体から酸素を奪うことで酸化物半導体の原子配列を乱し、結晶性を低下させる要因となる。また、鉄やニッケルなどの重金属、アルゴン、二酸化炭素などは、原子半径（または分子半径）が大きいため、酸化物半導体の原子配列を乱し、結晶性を低下させる要因となる。

10

【0408】

また、欠陥準位密度の低い（酸素欠損が少ない）酸化物半導体は、キャリア密度を低くすることができる。そのような酸化物半導体を、高純度真性または実質的に高純度真性な酸化物半導体と呼ぶ。CAAC-OSは、不純物濃度が低く、欠陥準位密度が低い。即ち、高純度真性または実質的に高純度真性な酸化物半導体となりやすい。したがって、CAAC-OSを用いたトランジスタは、しきい値電圧がマイナスとなる電気特性（ノーマリーオンともいう。）になることが少ない。また、高純度真性または実質的に高純度真性な酸化物半導体は、キャリアトラップが少ない。酸化物半導体のキャリアトラップに捕獲された電荷は、放出するまでに要する時間が長く、あたかも固定電荷のように振る舞うことがある。そのため、不純物濃度が高く、欠陥準位密度が高い酸化物半導体を用いたトランジスタは、電気特性が不安定となる場合がある。一方、CAAC-OSを用いたトランジスタは、電気特性の変動が小さく、信頼性の高いトランジスタとなる。

20

【0409】

また、CAAC-OSは欠陥準位密度が低いため、光の照射などによって生成されたキャリアが、欠陥準位に捕獲されることが少ない。したがって、CAAC-OSを用いたトランジスタは、可視光や紫外光の照射による電気特性の変動が小さい。

【0410】

<微結晶酸化物半導体>

30

次に、微結晶酸化物半導体について説明する。

【0411】

微結晶酸化物半導体は、高分解能TEM像において、結晶部を確認することのできる領域と、明確な結晶部を確認することのできない領域と、を有する。微結晶酸化物半導体に含まれる結晶部は、1nm以上100nm以下、または1nm以上10nm以下の大きさであることが多い。特に、1nm以上10nm以下、または1nm以上3nm以下の微結晶であるナノ結晶を有する酸化物半導体を、nc-OS (nanocrystalline Oxide Semiconductor) と呼ぶ。nc-OSは、例えば、高分解能TEM像では、結晶粒界を明確に確認できない場合がある。なお、ナノ結晶は、CAAC-OSにおけるペレットと起源を同じくする可能性がある。そのため、以下ではnc-OSの結晶部をペレットと呼ぶ場合がある。

40

【0412】

nc-OSは、微小な領域（例えば、1nm以上10nm以下の領域、特に1nm以上3nm以下の領域）において原子配列に周期性を有する。また、nc-OSは、異なるペレット間で結晶方位に規則性が見られない。そのため、膜全体で配向性が見られない。したがって、nc-OSは、分析方法によっては、非晶質酸化物半導体と区別が付かない場合がある。例えば、nc-OSに対し、ペレットよりも大きい径のX線を用いるXRD装置を用いて構造解析を行うと、out-of-plane法による解析では、結晶面を示すピークが検出されない。また、nc-OSに対し、ペレットよりも大きいプローブ径（例えば50nm以上）の電子線を用いる電子回折（制限視野電子回折ともいう。）を行うと

50

、ハローパターンのような回折パターンが観測される。一方、nc-OSに対し、ペレットの大きさと近いかペレットより小さいプローブ径の電子線を用いるナノビーム電子回折を行うと、スポットが観測される。また、nc-OSに対しナノビーム電子回折を行うと、円を描くように(リング状に)輝度の高い領域が観測される場合がある。さらに、リング状の領域内に複数のスポットが観測される場合がある。

【0413】

このように、ペレット(ナノ結晶)間では結晶方位が規則性を有さないことから、nc-OSを、RANC(Random Aligned nanocrystals)を有する酸化物半導体、またはNANC(Non-Aligned nanocrystals)を有する酸化物半導体と呼ぶこともできる。

10

【0414】

nc-OSは、非晶質酸化物半導体よりも規則性の高い酸化物半導体である。そのため、nc-OSは、非晶質酸化物半導体よりも欠陥準位密度が低くなる。ただし、nc-OSは、異なるペレット間で結晶方位に規則性が見られない。そのため、nc-OSは、CAAC-OSと比べて欠陥準位密度が高くなる。

【0415】

<非晶質酸化物半導体>

次に、非晶質酸化物半導体について説明する。

【0416】

非晶質酸化物半導体は、膜中における原子配列が不規則であり、結晶部を有さない酸化物半導体である。石英のような無定形状態を有する酸化物半導体が一例である。

20

【0417】

非晶質酸化物半導体は、高分解能TEM像において結晶部を確認することができない。

【0418】

非晶質酸化物半導体に対し、XRD装置を用いた構造解析を行うと、out-of-plane法による解析では、結晶面を示すピークが検出されない。また、非晶質酸化物半導体に対し、電子回折を行うと、ハローパターンが観測される。また、非晶質酸化物半導体に対し、ナノビーム電子回折を行うと、スポットが観測されず、ハローパターンのみが観測される。

【0419】

非晶質構造については、様々な見解が示されている。例えば、原子配列に全く秩序性を有さない構造を完全な非晶質構造(completely amorphous structure)と呼ぶ場合がある。また、最近接原子間距離または第2近接原子間距離まで秩序性を有し、かつ長距離秩序性を有さない構造を非晶質構造と呼ぶ場合もある。したがって、最も厳格な定義によれば、僅かでも原子配列に秩序性を有する酸化物半導体を非晶質酸化物半導体と呼ぶことはできない。また、少なくとも、長距離秩序性を有する酸化物半導体を非晶質酸化物半導体と呼ぶことはできない。よって、結晶部を有することから、例えば、CAAC-OSおよびnc-OSを、非晶質酸化物半導体または完全な非晶質酸化物半導体と呼ぶことはできない。

30

【0420】

<非晶質ライク酸化物半導体>

なお、酸化物半導体は、nc-OSと非晶質酸化物半導体との間の構造を有する場合がある。そのような構造を有する酸化物半導体を、特に非晶質ライク酸化物半導体(alike OS: amorphous-like Oxide Semiconductor)と呼ぶ。

40

【0421】

alike OSは、高分解能TEM像において鬆(ポイドともいう。)が観察される場合がある。また、高分解能TEM像において、明確に結晶部を確認することのできる領域と、結晶部を確認することのできない領域と、を有する。

【0422】

50

鬆を有するため、*a-like OS*は、不安定な構造である。以下では、*a-like OS*が、*CAAC-OS*および*nc-OS*と比べて不安定な構造であることを示すため、電子照射による構造の変化を示す。

【0423】

電子照射を行う試料として、*a-like OS*（試料Aと表記する。）、*nc-OS*（試料Bと表記する。）および*CAAC-OS*（試料Cと表記する。）を準備する。いずれの試料もIn-Ga-Zn酸化物である。

【0424】

まず、各試料の高分解能断面TEM像を取得する。高分解能断面TEM像により、各試料は、いずれも結晶部を有することがわかる。

10

【0425】

なお、どの部分を一つの結晶部と見なすかの判定は、以下のように行えばよい。例えば、 InGaZnO_4 の結晶の単位格子は、In-O層を3層有し、またGa-Zn-O層を6層有する、計9層がc軸方向に層状に重なった構造を有することが知られている。これらの近接する層同士の間隔は、(009)面の格子面間隔(d値ともいう。)と同程度であり、結晶構造解析からその値は0.29nmと求められている。したがって、格子縞の間隔が0.28nm以上0.30nm以下である箇所を、 InGaZnO_4 の結晶部と見なすことができる。なお、格子縞は、 InGaZnO_4 の結晶のa-b面に対応する。

【0426】

図41は、各試料の結晶部(22箇所から45箇所)の平均の大きさを調査した例である。ただし、上述した格子縞の長さを結晶部の大きさとしている。図41より、*a-like OS*は、電子の累積照射量に応じて結晶部が大きくなっていくことがわかる。具体的には、図41中に(1)で示すように、TEMによる観察初期においては1.2nm程度の大きさだった結晶部(初期核ともいう。)が、累積照射量が $4.2 \times 10^8 \text{ e}^- / \text{nm}^2$ においては2.6nm程度の大きさまで成長していることがわかる。一方、*nc-OS*および*CAAC-OS*は、電子照射開始時から電子の累積照射量が $4.2 \times 10^8 \text{ e}^- / \text{nm}^2$ までの範囲で、結晶部の大きさに変化が見られないことがわかる。具体的には、図41中の(2)および(3)で示すように、電子の累積照射量によらず、*nc-OS*および*CAAC-OS*の結晶部の大きさは、それぞれ1.4nm程度および2.1nm程度であることがわかる。

20

30

【0427】

このように、*a-like OS*は、電子照射によって結晶部の成長が見られる場合がある。一方、*nc-OS*および*CAAC-OS*は、電子照射による結晶部の成長がほとんど見られないことがわかる。即ち、*a-like OS*は、*nc-OS*および*CAAC-OS*と比べて、不安定な構造であることがわかる。

【0428】

また、鬆を有するため、*a-like OS*は、*nc-OS*および*CAAC-OS*と比べて密度の低い構造である。具体的には、*a-like OS*の密度は、同じ組成の単結晶の密度の78.6%以上92.3%未満となる。また、*nc-OS*の密度および*CAAC-OS*の密度は、同じ組成の単結晶の密度の92.3%以上100%未満となる。単結晶の密度の78%未満となる酸化物半導体は、成膜すること自体が困難である。

40

【0429】

例えば、 $\text{In}:\text{Ga}:\text{Zn}=1:1:1$ [原子数比]を満たす酸化物半導体において、菱面体晶構造を有する単結晶 InGaZnO_4 の密度は $6.357 \text{ g} / \text{cm}^3$ となる。よって、例えば、 $\text{In}:\text{Ga}:\text{Zn}=1:1:1$ [原子数比]を満たす酸化物半導体において、*a-like OS*の密度は $5.0 \text{ g} / \text{cm}^3$ 以上 $5.9 \text{ g} / \text{cm}^3$ 未満となる。また、例えば、 $\text{In}:\text{Ga}:\text{Zn}=1:1:1$ [原子数比]を満たす酸化物半導体において、*nc-OS*の密度および*CAAC-OS*の密度は $5.9 \text{ g} / \text{cm}^3$ 以上 $6.3 \text{ g} / \text{cm}^3$ 未満となる。

【0430】

50

なお、同じ組成の単結晶が存在しない場合がある。その場合、任意の割合で組成の異なる単結晶を組み合わせることにより、所望の組成における単結晶に相当する密度を見積もることができる。所望の組成の単結晶に相当する密度は、組成の異なる単結晶を組み合わせる割合に対して、加重平均を用いて見積もればよい。ただし、密度は、可能な限り少ない種類の単結晶を組み合わせで見積もることが好ましい。

【0431】

以上のように、酸化物半導体は、様々な構造をとり、それぞれが様々な特性を有する。なお、酸化物半導体は、例えば、非晶質酸化物半導体、*a-like* OS、微結晶酸化物半導体、CAAC-OSのうち、二種以上を有する積層膜であってもよい。

【0432】

<成膜モデル>

以下では、CAAC-OSおよびnc-OSの成膜モデルの一例について説明する。

【0433】

図42(A)は、スパッタリング法によりCAAC-OSが成膜される様子を示した成膜室内の模式図である。

【0434】

ターゲット5130は、バックングプレートに接着されている。バックングプレートを通じてターゲット5130と向かい合う位置には、複数のマグネットが配置される。該複数のマグネットによって磁場が生じている。マグネットの磁場を利用して成膜速度を高めるスパッタリング法は、マグネトロンスパッタリング法と呼ばれる。

【0435】

基板5120は、ターゲット5130と向かい合うように配置しており、その距離 d (ターゲット-基板間距離(T-S間距離)ともいう。)は0.01m以上1m以下、好ましくは0.02m以上0.5m以下とする。成膜室内は、ほとんどが成膜ガス(例えば、酸素、アルゴン、または酸素を5体積%以上の割合で含む混合ガス)で満たされ、0.01Pa以上100Pa以下、好ましくは0.1Pa以上10Pa以下に制御される。ここで、ターゲット5130に一定以上の電圧を印加することで、放電が始まり、プラズマが確認される。なお、ターゲット5130の近傍には磁場によって、高密度プラズマ領域が形成される。高密度プラズマ領域では、成膜ガスがイオン化することで、イオン5101が生じる。イオン5101は、例えば、酸素の陽イオン(O^+)やアルゴンの陽イオン(Ar^+)などである。

【0436】

ここで、ターゲット5130は、複数の結晶粒を有する多結晶構造を有し、いずれかの結晶粒には劈開面が含まれる。図43(A)に、一例として、ターゲット5130に含まれる $InGaZnO_4$ の結晶の構造を示す。なお、図43(A)は、 b 軸に平行な方向から $InGaZnO_4$ の結晶を観察した場合の構造である。図43(A)より、近接する二つのGa-Zn-O層において、それぞれの層における酸素原子同士が近距離に配置されていることがわかる。そして、酸素原子が負の電荷を有することにより、近接する二つのGa-Zn-O層の間には斥力が生じる。その結果、 $InGaZnO_4$ の結晶は、近接する二つのGa-Zn-O層の間に劈開面を有する。

【0437】

高密度プラズマ領域で生じたイオン5101は、電界によってターゲット5130側に加速され、やがてターゲット5130と衝突する。このとき、劈開面から平板状またはペレット状のスパッタ粒子であるペレット5100aおよびペレット5100bが剥離し、叩き出される。なお、ペレット5100aおよびペレット5100bは、イオン5101の衝突の衝撃によって、構造に歪みが生じる場合がある。

【0438】

ペレット5100aは、三角形、例えば正三角形の平面を有する平板状またはペレット状のスパッタ粒子である。また、ペレット5100bは、六角形、例えば正六角形の平面を有する平板状またはペレット状のスパッタ粒子である。なお、ペレット5100aおよび

10

20

30

40

50

ペレット5100bなどの平板状またはペレット状のスパッタ粒子を総称してペレット5100と呼ぶ。ペレット5100の平面の形状は、三角形、六角形に限定されない、例えば、三角形が複数個合わさった形状となる場合がある。例えば、三角形（例えば、正三角形）が2個合わさった四角形（例えば、ひし形）となる場合もある。

【0439】

ペレット5100は、成膜ガスの種類などに応じて厚さが決定する。理由は後述するが、ペレット5100の厚さは、均一にすることが好ましい。また、スパッタ粒子は厚みのないペレット状である方が、厚みのあるサイコロ状であるよりも好ましい。例えば、ペレット5100は、厚さを0.4nm以上1nm以下、好ましくは0.6nm以上0.8nm以下とする。また、例えば、ペレット5100は、幅を1nm以上3nm以下、好ましくは1.2nm以上2.5nm以下とする。ペレット5100は、上述の図41中の(1)で説明した初期核に相当する。例えば、In-Ga-Zn酸化物を有するターゲット5130にイオン5101を衝突させると、図43(B)に示すように、Ga-Zn-O層、In-O層およびGa-Zn-O層の3層を有するペレット5100が剥離する。図43(C)に、剥離したペレット5100をc軸に平行な方向から観察した構造を示す。ペレット5100は、二つのGa-Zn-O層(パン)と、In-O層(具)と、を有するナノサイズのサンドイッチ構造と呼ぶこともできる。

10

【0440】

ペレット5100は、プラズマを通過する際に、側面が負または正に帯電する場合がある。ペレット5100は、例えば、側面に位置する酸素原子が負に帯電する可能性がある。側面が同じ極性の電荷を有することにより、電荷同士の反発が起こり、平板状またはペレット状の形状を維持することが可能となる。なお、CAAC-OSが、In-Ga-Zn酸化物である場合、インジウム原子と結合した酸素原子が負に帯電する可能性がある。または、インジウム原子、ガリウム原子または亜鉛原子と結合した酸素原子が負に帯電する可能性がある。また、ペレット5100は、プラズマを通過する際に、プラズマ中のインジウム原子、ガリウム原子、亜鉛原子および酸素原子などと結合することで成長する場合がある。上述の図41中の(2)と(1)の大きさの違いが、プラズマ中での成長分に相当する。ここで、基板5120が室温程度である場合、基板5120上におけるペレット5100の成長が起こりにくいためnc-OSとなる(図42(B)参照。)。室温程度で成膜できることから、基板5120が大面積である場合でもnc-OSの成膜が可能である。なお、ペレット5100をプラズマ中で成長させるためには、スパッタリング法における成膜電力を高くすることが有効である。成膜電力を高くすることで、ペレット5100の構造を安定にすることができる。

20

30

【0441】

図42(A)および図42(B)に示すように、例えば、ペレット5100は、プラズマ中を凧のように飛翔し、ひらひらと基板5120上まで舞い上がっていく。ペレット5100は電荷を帯びているため、ほかのペレット5100が既に堆積している領域が近づくと、斥力が生じる。ここで、基板5120の上面では、基板5120の上面に平行な向きの磁場(水平磁場ともいう。)が生じている。また、基板5120およびターゲット5130間には、電位差が与えられるため、基板5120からターゲット5130に向かう方向に電流が流れる。したがって、ペレット5100は、基板5120の上面において、磁場および電流の作用によって、力(ローレンツ力)を受ける。このことは、フレミングの左手の法則によって理解できる。

40

【0442】

ペレット5100は、原子一つと比べると質量が大きい。そのため、基板5120の上面を移動するためには何らかの力を外部から印加することが重要となる。その力の一つが磁場および電流の作用で生じる力である可能性がある。なお、ペレット5100に、基板5120の上面を移動するために十分な力を与えるには、基板5120の上面において、基板5120の上面に平行な向きの磁場が10G以上、好ましくは20G以上、さらに好ましくは30G以上、より好ましくは50G以上となる領域を設けるとよい。または、基板

50

5 1 2 0の上面において、基板5 1 2 0の上面に平行な向きの磁場が、基板5 1 2 0の上面に垂直な向きの磁場の1.5倍以上、好ましくは2倍以上、さらに好ましくは3倍以上、より好ましくは5倍以上となる領域を設けるとよい。

【0443】

このとき、マグネットと基板5 1 2 0とが相対的に移動すること、または回転することによって、基板5 1 2 0の上面における水平磁場の向きは変化し続ける。したがって、基板5 1 2 0の上面において、ペレット5 1 0 0は、様々な方向から力を受け、様々な方向へ移動することができる。

【0444】

また、図42(A)に示すように基板5 1 2 0が加熱されている場合、ペレット5 1 0 0と基板5 1 2 0との間で摩擦などによる抵抗が小さい状態となっている。その結果、ペレット5 1 0 0は、基板5 1 2 0の上面を滑空するように移動する。ペレット5 1 0 0の移動は、平板面を基板5 1 2 0に向けた状態で起こる。その後、既に堆積しているほかのペレット5 1 0 0の側面まで到達すると、側面同士が結合する。このとき、ペレット5 1 0 0の側面にある酸素原子が脱離する。脱離した酸素原子によって、CAAC-Os中の酸素欠損が埋まる場合があるため、欠陥準位密度の低いCAAC-Osとなる。なお、基板5 1 2 0の上面の温度は、例えば、100以上500未満、150以上450未満、または170以上400未満とすればよい。したがって、基板5 1 2 0が大面積である場合でもCAAC-Osの成膜は可能である。

10

【0445】

また、ペレット5 1 0 0は、基板5 1 2 0上で加熱されることにより、原子が再配列し、イオン5 1 0 1の衝突で生じた構造の歪みが緩和される。歪みの緩和されたペレット5 1 0 0は、ほとんど単結晶となる。ペレット5 1 0 0がほとんど単結晶となることにより、ペレット5 1 0 0同士が結合した後に加熱されたとしても、ペレット5 1 0 0自体の伸縮はほとんど起こり得ない。したがって、ペレット5 1 0 0間の隙間が広がることで結晶粒界などの欠陥を形成し、クレバス化することがない。

20

【0446】

また、CAAC-Osは、単結晶酸化物半導体が一枚板のようになっているのではなく、ペレット5 1 0 0(ナノ結晶)の集合体がレンガまたはブロックが積み重なったような配列をしている。また、ペレット5 1 0 0同士の間には結晶粒界を有さない。そのため、成膜時の加熱、成膜後の加熱または曲げなどで、CAAC-Osに縮みなどの変形が生じた場合でも、局部応力を緩和する、または歪みを逃がすことが可能である。したがって、可とう性を有する半導体装置に用いることに適した構造である。なお、nc-Osは、ペレット5 1 0 0(ナノ結晶)が無秩序に積み重なったような配列となる。

30

【0447】

ターゲット5 1 3 0をイオン5 1 0 1でスパッタした際に、ペレット5 1 0 0だけでなく、酸化亜鉛などが剥離する場合がある。酸化亜鉛はペレット5 1 0 0よりも軽量であるため、先に基板5 1 2 0の上面に到達する。そして、0.1nm以上10nm以下、0.2nm以上5nm以下、または0.5nm以上2nm以下の酸化亜鉛層5 1 0 2を形成する。図44に断面模式図を示す。

40

【0448】

図44(A)に示すように、酸化亜鉛層5 1 0 2上にはペレット5 1 0 5 aと、ペレット5 1 0 5 bと、が堆積する。ここで、ペレット5 1 0 5 aとペレット5 1 0 5 bとは、互いに側面が接するように配置している。また、ペレット5 1 0 5 cは、ペレット5 1 0 5 b上に堆積した後、ペレット5 1 0 5 b上を滑るように移動する。また、ペレット5 1 0 5 aの別の側面において、酸化亜鉛とともにターゲットから剥離した複数の粒子5 1 0 3が、基板5 1 2 0からの加熱により結晶化し、領域5 1 0 5 a 1を形成する。なお、複数の粒子5 1 0 3は、酸素、亜鉛、インジウムおよびガリウムなどを含む可能性がある。

【0449】

そして、図44(B)に示すように、領域5 1 0 5 a 1は、ペレット5 1 0 5 aと一体化

50

し、ペレット 5 1 0 5 a 2 となる。また、ペレット 5 1 0 5 c は、その側面がペレット 5 1 0 5 b の別の側面と接するように配置する。

【0450】

次に、図 4 4 (C) に示すように、さらにペレット 5 1 0 5 d がペレット 5 1 0 5 a 2 上およびペレット 5 1 0 5 b 上に堆積した後、ペレット 5 1 0 5 a 2 上およびペレット 5 1 0 5 b 上を滑るように移動する。また、ペレット 5 1 0 5 c の別の側面に向けて、さらにペレット 5 1 0 5 e が酸化亜鉛層 5 1 0 2 上を滑るように移動する。

【0451】

そして、図 4 4 (D) に示すように、ペレット 5 1 0 5 d は、その側面がペレット 5 1 0 5 a 2 の側面と接するように配置する。また、ペレット 5 1 0 5 e は、その側面がペレット 5 1 0 5 c の別の側面と接するように配置する。また、ペレット 5 1 0 5 d の別の側面において、酸化亜鉛とともにターゲット 5 1 3 0 から剥離した複数の粒子 5 1 0 3 が基板 5 1 2 0 からの加熱により結晶化し、領域 5 1 0 5 d 1 を形成する。

10

【0452】

以上のように、堆積したペレット同士が接するように配置し、ペレットの側面において成長が起こることで、基板 5 1 2 0 上に C A A C - O S が形成される。したがって、C A A C - O S は、n c - O S よりも一つ一つのペレットが大きくなる。上述の図 4 1 中の (3) と (2) の大きさの違いが、堆積後の成長分に相当する。

【0453】

また、ペレット同士の隙間が極めて小さくなることで、一つの大きなペレットが形成される場合がある。一つの大きなペレットは、単結晶構造を有する。例えば、ペレットの大きさが、上面から見て 1 0 n m 以上 2 0 0 n m 以下、1 5 n m 以上 1 0 0 n m 以下、または 2 0 n m 以上 5 0 n m 以下となる場合がある。このとき、微細なトランジスタに用いる酸化物半導体において、チャンネル形成領域が一つの大きなペレットに収まる場合がある。即ち、単結晶構造を有する領域をチャンネル形成領域として用いることができる。また、ペレットが大きくなることで、単結晶構造を有する領域をトランジスタのチャンネル形成領域、ソース領域およびドレイン領域として用いることができる場合がある。

20

【0454】

このように、トランジスタのチャンネル形成領域などが、単結晶構造を有する領域に形成されることによって、トランジスタの周波数特性を高くすることができる場合がある。

30

【0455】

以上のようなモデルにより、ペレット 5 1 0 0 が基板 5 1 2 0 上に堆積していくと考えられる。被形成面が結晶構造を有さない場合においても、C A A C - O S の成膜が可能であることから、エピタキシャル成長とは異なる成長機構であることがわかる。また、C A A C - O S は、レーザ結晶化が不要であり、大面積のガラス基板などであっても均一な成膜が可能である。例えば、基板 5 1 2 0 の上面 (被形成面) の構造が非晶質構造 (例えば非晶質酸化シリコン) であっても、C A A C - O S を成膜することは可能である。

【0456】

また、C A A C - O S は、被形成面である基板 5 1 2 0 の上面に凹凸がある場合でも、その形状に沿ってペレット 5 1 0 0 が配列することがわかる。例えば、基板 5 1 2 0 の上面が原子レベルで平坦な場合、ペレット 5 1 0 0 は a - b 面と平行な平面である平板面を下に向けて並置する。ペレット 5 1 0 0 の厚さが均一である場合、厚さが均一で平坦、かつ高い結晶性を有する層が形成される。そして、当該層が n 段 (n は自然数。) 積み重なることで、C A A C - O S を得ることができる。

40

【0457】

一方、基板 5 1 2 0 の上面が凹凸を有する場合でも、C A A C - O S は、ペレット 5 1 0 0 が凹凸に沿って並置した層が n 段 (n は自然数。) 積み重なった構造となる。基板 5 1 2 0 が凹凸を有するため、C A A C - O S は、ペレット 5 1 0 0 間に隙間が生じやすい場合がある。ただし、この場合でも、ペレット 5 1 0 0 間で分子間力が働き、凹凸があってもペレット間の隙間はなるべく小さくなるように配列する。したがって、凹凸があっても

50

高い結晶性を有するC A A C - O Sとすることができる。

【0458】

このようなモデルによってC A A C - O Sが成膜されるため、スパッタ粒子が厚みのないペレット状である方が好ましい。なお、スパッタ粒子が厚みのあるサイコロ状である場合、基板5120上に向ける面が一定とならず、厚さや結晶の配向を均一にできない場合がある。

【0459】

以上に示した成膜モデルにより、非晶質構造を有する被形成面上であっても、高い結晶性を有するC A A C - O Sを得ることができる。

【0460】

本実施の形態に示す構成は、他の実施の形態に示す構成と適宜組み合わせ用いることができる。

【0461】

(実施の形態8)

本実施の形態では、本発明の一態様が適用された電子機器について、図24を用いて説明する。

【0462】

本発明の一態様の表示装置を適用することで、信頼性の高いフレキシブルな電子機器を製作することができる。

【0463】

電子機器としては、例えば、テレビジョン装置、コンピュータ用などのモニタ、デジタルカメラ、デジタルビデオカメラ、デジタルフォトフレーム、携帯型電話機、携帯型ゲーム機、携帯型情報端末、音響再生装置、大型ゲーム機などが挙げられる。

【0464】

また、本発明の一態様の表示装置は可撓性を有するため、家屋やビルの内壁もしくは外壁、または、自動車の内装もしくは外装の曲面に沿って組み込むことも可能である。

【0465】

図24(A)は、携帯型電話機の一例を示している。携帯型電話機7100は、筐体7101に組み込まれた表示部7102の他、操作ボタン7103、外部接続ポート7104、スピーカ7105、マイク7106、カメラ7107などを備えている。なお、携帯型電話機7100は、本発明の一態様の発光装置を表示部7102に用いることにより作製される。本発明の一態様により、湾曲した表示部を備え、且つ信頼性の高い携帯型電話機を提供できる。

【0466】

図24(A)に示す携帯型電話機7100は、表示部7102を指などで触れることで、情報を入力することができる。また、電話を掛ける、或いは文字を入力するなどのあらゆる操作は、表示部7102を指などで触れることにより行うことができる。例えば、表示部7102に表示されたアイコン7108に触れることで、アプリケーションを起動することができる。

【0467】

また操作ボタン7103の操作により、電源のON、OFFや、表示部7102に表示される画像の種類を切り替えることができる。例えば、メール作成画面から、メインメニュー画面に切り替えることができる。

【0468】

図24(B)は、腕時計型の携帯型情報端末の一例を示している。携帯型情報端末7200は、筐体7201、表示部7202、バンド7203、バックル7204、操作ボタン7205、入出力端子7206などを備える。

【0469】

携帯型情報端末7200は、移動電話、電子メール、文章閲覧および作成、音楽再生、インターネット通信、コンピュータゲームなどの種々のアプリケーションを実行することが

10

20

30

40

50

できる。

【0470】

表示部7202はその表示面が湾曲して設けられ、湾曲した表示面に沿って表示を行うことができる。また、表示部7202はタッチセンサを備え、指やスタイラスなどで画面に触れることで操作することができる。例えば、表示部7202に表示されたアイコン7207に触れることで、アプリケーションを起動することができる。

【0471】

操作ボタン7205は、時刻設定のほか、電源のオン、オフ動作、無線通信のオン、オフ動作、マナーモードの実行および解除、省電力モードの実行および解除など、様々な機能を持たせることができる。例えば、携帯型情報端末7200に組み込まれたオペレーションシステムにより、操作ボタン7205の機能を自由に設定することもできる。

10

【0472】

また、携帯型情報端末7200は、通信規格された近距離無線通信を実行することが可能である。例えば無線通信可能なヘッドセットと相互通信することによって、ハンズフリーで通話することもできる。

【0473】

また、携帯型情報端末7200は入出力端子7206を備え、他の情報端末とコネクタを介して直接データのやりとりを行うことができる。また入出力端子7206を介して充電を行うこともできる。なお、充電動作は入出力端子7206を介さずに無線給電により行ってもよい。

20

【0474】

携帯型情報端末7200の表示部7202に、本発明の一態様の表示装置を適用することができる。

【0475】

図24(C)には、携帯型の表示装置の一例を示している。表示装置7300は、筐体7301、表示部7302、操作ボタン7303、引き出し部材7304、制御部7305を備える。

【0476】

表示装置7300は、筒状の筐体7301内にロール状に巻かれたフレキシブルな表示部7102を備える。

30

【0477】

また、表示装置7300は制御部7305によって映像信号を受信可能で、受信した映像を表示部7302に表示することができる。また、制御部7305にはバッテリーを備える。また、制御部7305にコネクタを接続する端子部を備え、映像信号や電力を有線により外部から直接供給する構成としてもよい。

【0478】

また、操作ボタン7303によって、電源のON、OFF動作や表示する映像の切り替え等を行うことができる。

【0479】

図24(D)には、表示部7302を引き出し部材7304により引き出した状態の表示装置7300を示す。この状態で表示部7302に映像を表示することができる。また、筐体7301の表面に配置された操作ボタン7303によって、片手で容易に操作することができる。また、図24(C)のように操作ボタン7303を筐体7301の中央でなく片側に寄せて配置することで、片手で容易に操作することができる。

40

【0480】

なお、表示部7302を引き出した際に表示部7302の表示面が平面状となるように固定するため、表示部7302の側部に補強のためのフレームを設けていてもよい。

【0481】

なお、この構成以外に、筐体にスピーカを設け、映像信号と共に受信した音声信号によって音声を出力する構成としてもよい。

50

【0482】

表示部7302には、本発明の一態様の発光装置が組み込まれている。本発明の一態様により、軽量で、且つ信頼性の高い発光装置を提供できる。

【0483】

本実施の形態は、他の実施の形態に記載した構成と適宜組み合わせることで実施することが可能である。

【0484】

(実施の形態9)

ここでは、先の実施の形態に示すトランジスタの変形例について、図37乃至図39を用いて説明する。図37に示すトランジスタは、基板821上の絶縁膜824上に形成された酸化物半導体層828と、酸化物半導体層828に接する絶縁膜837と、絶縁膜837と接し且つ酸化物半導体層828と重畳する導電膜840と、を有する。なお、絶縁膜837は、ゲート絶縁膜としての機能を有する。また、導電膜840は、ゲート電極層としての機能を有する。

10

【0485】

また、酸化物半導体層828に接する絶縁膜846、および絶縁膜846に接する絶縁膜847が、トランジスタに設けられている。また、絶縁膜846および絶縁膜847の開口部において、酸化物半導体層828と接する導電膜856、857が、トランジスタに設けられている。なお、導電膜856、857は、ソース電極層およびドレイン電極層としての機能を有する。また、絶縁膜847および導電膜856、857と接する絶縁膜862が設けられている。

20

【0486】

なお、本実施の形態に示すトランジスタの構成、並びに該構成に接する導電膜および絶縁膜は、先の実施の形態に示すトランジスタの構成、並びに該構成に接する導電膜および絶縁膜を適宜用いることができる。

【0487】

図37(A)に示すトランジスタにおいて、酸化物半導体層828は、導電膜840と重なる領域に形成される領域828aと、領域828aを挟み、且つ不純物元素を含む領域828b、828cとを有する。また、導電膜856、857は、領域828b、828cと接する。領域828aはチャネル領域として機能する。領域828b、828cは、領域828aと比較して、抵抗率が低く、低抵抗領域とすることができる。また、領域828b、828cは、ソース領域およびドレイン領域として機能する。

30

【0488】

または、図37(B)に示すトランジスタのように、酸化物半導体層828において、導電膜856、857と接する領域828d、828eに、不純物元素が添加されていなくともよい。この場合、導電膜856、857と接する領域828d、828eと領域828aとの間に、不純物元素を有する領域828b、828cを有する。なお、領域828d、828eは、導電膜856、857に電圧が印加されると導電性を有するため、ソース領域およびドレイン領域としての機能を有する。

【0489】

なお、図37(B)に示すトランジスタは、導電膜856、857を形成した後、導電膜840および導電膜856、857をマスクとして、不純物元素を酸化物半導体層に添加することで、形成できる。

40

【0490】

導電膜840において、導電膜840の端部がテーパ形状であってもよい。即ち、絶縁膜837および導電膜840が接する面と、導電膜840の側面となす角度1が、90°未満、または10°以上85°以下、または15°以上85°以下、または30°以上85°以下、または45°以上85°以下、または60°以上85°以下であってもよい。角度1を、90°未満、または10°以上85°以下、または15°以上85°以下、または30°以上85°以下、または45°以上85°以下、または60°以上85°以

50

下とすることで、絶縁膜 837 および導電膜 840 の側面における絶縁膜 846 の被覆性を高めることが可能である。

【0491】

次に、領域 828b、828c の変形例について説明する。なお、図 37 (C) 乃至図 37 (F) は、図 37 (A) に示す酸化物半導体層 828 の近傍の拡大図である。ここでは、チャンネル長 L は、一对の不純物元素を含む領域の間隔である。

【0492】

図 37 (C) に示すように、チャンネル長方向の断面形状において、領域 828a および領域 828b、828c の境界が、絶縁膜 837 を介して、導電膜 840 の端部と、一致または略一致している。即ち、上面形状において、領域 828a および領域 828b、828c の境界が、導電膜 840 の端部と、一致または概略一致している。

10

【0493】

または、図 37 (D) に示すように、チャンネル長方向の断面形状において、領域 828a が、導電膜 840 の端部と重ならない領域を有する。該領域はオフセット領域としての機能を有する。チャンネル長方向におけるオフセット領域の長さを L_{off} と示す。なお、オフセット領域が複数ある場合は、一つのオフセット領域の長さを L_{off} という。 L_{off} は、チャンネル長 L に含まれる。また、 L_{off} は、チャンネル長 L の 20% 未満、または 10% 未満、または 5% 未満、または 2% 未満である。

【0494】

または、図 37 (E) に示すように、チャンネル長方向の断面形状において、領域 828b、828c が、絶縁膜 837 を介して、導電膜 840 と重なる領域を有する。該領域はオーバーラップ領域としての機能を有する。チャンネル長方向におけるオーバーラップ領域の長さを L_v と示す。 L_v は、チャンネル長 L の 20% 未満、または 10% 未満、または 5% 未満、または 2% 未満である。

20

【0495】

または、図 37 (F) に示すように、チャンネル長方向の断面形状において、領域 828a と領域 828b の間に領域 828f を有し、領域 828a と領域 828c の間に領域 828g を有する。領域 828f、828g は、領域 828b、828c より不純物元素の濃度が低く、抵抗率が高い。ここでは、領域 828f、828g は、絶縁膜 837 と重なるが、絶縁膜 837 および導電膜 840 と重なってもよい。

30

【0496】

なお、図 37 (C) 乃至図 37 (F) においては、図 37 (A) に示すトランジスタの説明をしたが、図 37 (B) に示すトランジスタにおいても、図 37 (C) 乃至図 37 (F) の構造を適宜適用することができる。

【0497】

図 38 (A) に示すトランジスタは、絶縁膜 837 の端部が、導電膜 840 の端部より外側に位置する。即ち、絶縁膜 837 が、導電膜 840 から迫り出した形状を有する。領域 828a から絶縁膜 846 を遠ざけることが可能であるため、絶縁膜 846 に含まれる窒素、水素等が、チャンネル領域として機能する領域 828a に入り込むのを抑制することができる。

40

【0498】

図 38 (B) に示すトランジスタは、絶縁膜 837 および導電膜 840 がテーパ形状であり、且つそれぞれのテーパ部の角度が異なる。即ち、絶縁膜 837 および導電膜 840 が接する面と、導電膜 840 の側面のなす角度 1 と、酸化物半導体層 828 および絶縁膜 837 が接する面と、絶縁膜 837 の側面のなす角度 2 との角度が異なる。角度 2 は、90° 未満、または 30° 以上 85° 以下、または 45° 以上 70° 以下であってもよい。例えば、角度 2 が角度 1 より小さいと、絶縁膜 846 の被覆性が高まる。また、角度 2 が角度 1 より大きいと、領域 828a から絶縁膜 846 を遠ざけることが可能であるため、絶縁膜 846 に含まれる窒素、水素等が、チャンネル領域として機能する領域 828a に入り込むのを抑制することができる。

50

【0499】

次に、領域828b、828cの変形例について、図38(C)乃至図38(F)を用いて説明する。なお、図38(C)乃至図38(F)は、図38(A)に示す酸化物半導体層828の近傍の拡大図である。

【0500】

図38(C)に示すように、チャンネル長方向の断面形状において、領域828aおよび領域828b、828cの境界が、導電膜840の端部と、絶縁膜837を介して、一致または略一致している。即ち、上面形状において、領域828aおよび領域828b、828cの境界が、導電膜840の端部と、一致若しくは略一致している。

【0501】

または、図38(D)に示すように、チャンネル長方向の断面形状において、領域828aが、導電膜840と重ならない領域を有する。該領域はオフセット領域としての機能を有する。即ち、上面形状において、領域828b、828cの端部が、絶縁膜837の端部と、一致または略一致しており、導電膜840の端部と重ならない。

【0502】

または、図38(E)に示すように、チャンネル長方向の断面形状において、領域828b、828cが、絶縁膜837を介して、導電膜840と重なる領域を有する。該領域をオーバーラップ領域という。即ち、上面形状において、領域828b、828cの端部が、導電膜840と重なる。

【0503】

または、図38(F)に示すように、チャンネル長方向の断面形状において、領域828aと領域828bの間に領域828fを有し、領域828aと領域828cの間に領域828gを有する。領域828f、828gは、領域828b、828cより不純物元素の濃度が低く、抵抗率が高い。ここでは、領域828f、828gは、絶縁膜837と重なるが、絶縁膜837および導電膜840と重なってもよい。

【0504】

なお、図38(C)乃至図38(F)においては、図38(A)に示すトランジスタの説明をしたが、図38(B)に示すトランジスタにおいても、図38(C)乃至図38(F)の構造を適宜適用することが可能である。

【0505】

図39(A)に示すトランジスタは、導電膜840が積層構造であり、絶縁膜837と接する導電膜840a、および導電膜840aに接する導電膜840bを有する。また、導電膜840aの端部は、導電膜840bの端部より外側に位置する。即ち、導電膜840aが、導電膜840bから迫り出した形状を有する。

【0506】

次に、領域828b、828cの変形例について説明する。なお、図39(B)乃至図39(E)は、図39(A)に示す酸化物半導体層828の近傍の拡大図である。

【0507】

図39(B)に示すように、チャンネル長方向の断面形状において、領域828aおよび領域828b、828cの境界が、導電膜840に含まれる導電膜840aの端部と、絶縁膜837を介して、一致または略一致している。即ち、上面形状において、領域828aおよび領域828b、828cの境界が、導電膜840の端部と、一致または略一致している。

【0508】

または、図39(C)に示すように、チャンネル長方向の断面形状において、領域828aが、導電膜840と重ならない領域を有する。該領域はオフセット領域としての機能を有する。また、上面形状において、領域828b、828cの端部が、絶縁膜837の端部と、一致または略一致しており、導電膜840の端部と重ならない構成としてもよい。

【0509】

または、図39(D)に示すように、チャンネル長方向の断面形状において、領域828b

10

20

30

40

50

、 8 2 8 c が、導電膜 8 4 0、ここでは導電膜 8 4 0 a と重なる領域を有する。該領域をオーバーラップ領域という。即ち、上面形状において、領域 8 2 8 b、8 2 8 c の端部が、導電膜 8 4 0 a と重なる。

【 0 5 1 0 】

または、図 3 9 (E) に示すように、チャネル長方向の断面形状において、領域 8 2 8 a と領域 8 2 8 b の間に領域 8 2 8 f を有し、領域 8 2 8 a と領域 8 2 8 c の間に領域 8 2 8 g を有する。不純物元素は、導電膜 8 4 0 a を通過して領域 8 2 8 f、8 2 8 g に添加されるため、領域 8 2 8 f、8 2 8 g は、領域 8 2 8 b、8 2 8 c より不純物元素の濃度が低く、抵抗率が高い。なお、ここでは、領域 8 2 8 f、8 2 8 g は、導電膜 8 4 0 a と重なるが、導電膜 8 4 0 a および導電膜 8 4 0 b と重なってもよい。

10

【 0 5 1 1 】

なお、絶縁膜 8 3 7 の端部が、導電膜 8 4 0 a の端部より外側に位置してもよい。

【 0 5 1 2 】

または、絶縁膜 8 3 7 の側面は湾曲してしてもよい。

【 0 5 1 3 】

または、絶縁膜 8 3 7 がテーパ形状であってもよい。即ち、酸化物半導体層 8 2 8 および絶縁膜 8 3 7 が接する面と、絶縁膜 8 3 7 の側面のなす角度が 9 0 ° 未満、好ましくは 3 0 ° 以上 9 0 ° 未満であってもよい。

【 0 5 1 4 】

図 3 9 に示すように、酸化物半導体層 8 2 8 が、領域 8 2 8 b、8 2 8 c より、不純物元素の濃度が低く、抵抗率が高い領域 8 2 8 f、8 2 8 g を有することで、ドレイン領域の電界緩和が可能である。そのため、ドレイン領域の電界に起因したトランジスタのしきい値電圧の変動などの劣化を低減することが可能である。

20

【 0 5 1 5 】

本実施の形態は、他の実施の形態に記載した構成と適宜組み合わせることで実施することが可能である。

【 符号の説明 】

【 0 5 1 6 】

1 0 1	構造体	
1 0 1 a	回転体	30
1 0 1 b	部材	
1 0 2	起点	
1 0 3	加工部材	
1 0 3 a	部材	
1 0 3 b	部材	
1 0 4	部位	
1 0 5	ステージ	
1 0 7	ガイド	
1 0 8	矢印	
1 0 9	回転軸	40
1 1 1	部材	
1 5 1	構造体	
1 5 2	構造体	
1 5 3	加工部材	
1 5 3 a	部材	
1 5 3 b	部材	
1 5 5	ステージ	
1 5 6	ステージ	
1 5 7	支持体	
1 5 8	搬送ローラ	50

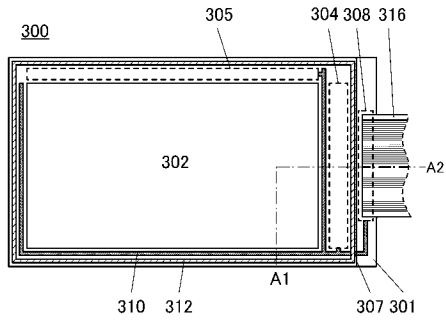
1 5 9	回 転 軸	
1 6 1	部 材	
1 6 2	起 点	
1 9 0	ト ラ ン ジ ス タ	
1 9 4	ト ラ ン ジ ス タ	
3 0 0	表 示 装 置	
3 0 0 a	表 示 装 置	
3 0 0 b	表 示 装 置	
3 0 1	可 撓 性 基 板	
3 0 2	画 素 部	10
3 0 4	回 路 部	
3 0 5	回 路 部	
3 0 7	可 撓 性 基 板	
3 0 8	F P C 端 子 部	
3 1 0	信 号 線	
3 1 1	配 線 部	
3 1 2	シ ー ル 材	
3 1 6	F P C	
3 1 8 a	接 着 層	
3 1 8 b	接 着 層	20
3 2 0 a	有 機 樹 脂 層	
3 2 0 b	有 機 樹 脂 層	
3 2 1 a	絶 縁 膜	
3 2 1 b	絶 縁 膜	
3 3 4	絶 縁 膜	
3 3 6	着 色 層	
3 3 8	遮 光 層	
3 5 0	ト ラ ン ジ ス タ	
3 5 2	ト ラ ン ジ ス タ	
3 6 0	接 続 電 極	30
3 6 4	絶 縁 膜	
3 6 6	絶 縁 膜	
3 6 8	絶 縁 膜	
3 7 0	平 坦 化 絶 縁 膜	
3 7 2	導 電 膜	
3 7 4	導 電 膜	
3 7 5	液 晶 素 子	
3 7 6	液 晶 層	
3 7 8	ス ペ ー サ	
3 8 0	異 方 性 導 電 膜	40
4 1 0	素 子 層	
4 1 1	素 子 層	
4 3 0	絶 縁 膜	
4 3 2	封 止 層	
4 3 4	絶 縁 膜	
4 4 4	導 電 膜	
4 4 6	E L 層	
4 4 8	導 電 膜	
4 6 2	基 板	
4 6 3	基 板	50

4 6 8	紫外光	
4 8 0	発光素子	
5 0 1	画素回路	
5 0 2	画素部	
5 0 4	駆動回路部	
5 0 4 a	ゲートドライバ	
5 0 4 b	ソースドライバ	
5 0 6	保護回路	
5 0 7	端子部	
5 5 0	トランジスタ	10
5 5 2	トランジスタ	
5 5 4	トランジスタ	
5 6 0	容量素子	
5 6 2	容量素子	
5 7 0	液晶素子	
5 7 2	発光素子	
6 0 0	エキシマレーザ装置	
6 1 0 a	レーザ光	
6 1 0 b	レーザ光	
6 1 0 c	レーザ光	20
6 1 0 d	線状ビーム	
6 3 0	光学系	
6 5 0	ミラー	
6 7 0	レンズ	
7 0 0	加工物	
7 1 0	加工領域	
7 2 0	基板	
8 0 1	レジストマスク	
8 0 2	レジストマスク	
8 0 3	レジストマスク	30
8 1 0	不純物	
8 2 1	基板	
8 2 4	絶縁膜	
8 2 8	酸化物半導体層	
8 2 8 a	領域	
8 2 8 b	領域	
8 2 8 c	領域	
8 2 8 d	領域	
8 2 8 e	領域	
8 2 8 f	領域	40
8 2 8 g	領域	
8 3 7	絶縁膜	
8 4 0	導電膜	
8 4 0 a	導電膜	
8 4 0 b	導電膜	
8 4 6	絶縁膜	
8 4 7	絶縁膜	
8 5 6	導電膜	
8 5 7	導電膜	
8 6 2	絶縁膜	50

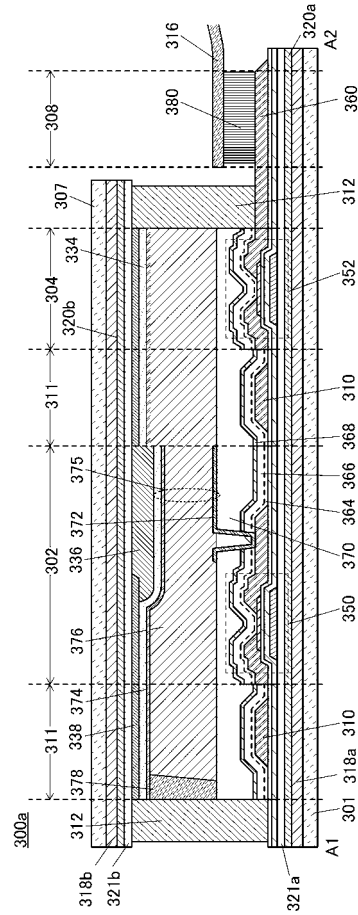
9 0 0	基板	
9 1 0	有機樹脂層	
9 1 5	絶縁膜	
9 2 0	ゲート電極層	
9 2 1	導電膜	
9 3 0	ゲート絶縁膜	
9 3 1	絶縁膜	
9 3 2	絶縁膜	
9 3 3	絶縁膜	
9 3 5	絶縁層	10
9 4 0	酸化物半導体層	
9 4 0 a	酸化物半導体膜	
9 4 0 b	酸化物半導体膜	
9 4 0 c	酸化物半導体膜	
9 4 1 a	酸化物半導体層	
9 4 1 b	酸化物半導体層	
9 4 2 a	酸化物半導体層	
9 4 2 b	酸化物半導体層	
9 4 2 c	酸化物半導体層	
9 4 3 a	酸化物半導体層	20
9 5 0	ソース電極層	
9 5 1	ソース領域	
9 6 0	ドレイン電極層	
9 6 1	ドレイン領域	
9 7 0	絶縁膜	
9 7 5	絶縁膜	
9 8 0	絶縁膜	
9 9 0	絶縁膜	
7 1 0 0	携帯型電話機	
7 1 0 1	筐体	30
7 1 0 2	表示部	
7 1 0 3	操作ボタン	
7 1 0 4	外部接続ポート	
7 1 0 5	スピーカ	
7 1 0 6	マイク	
7 1 0 7	カメラ	
7 1 0 8	アイコン	
7 2 0 0	携帯型情報端末	
7 2 0 1	筐体	
7 2 0 2	表示部	40
7 2 0 3	バンド	
7 2 0 4	バックル	
7 2 0 5	操作ボタン	
7 2 0 6	入出力端子	
7 2 0 7	アイコン	
7 3 0 0	表示装置	
7 3 0 1	筐体	
7 3 0 2	表示部	
7 3 0 3	操作ボタン	
7 3 0 4	部材	50

7 3 0 5	制御部	
5 1 0 0	ペレット	
5 1 0 0 a	ペレット	
5 1 0 0 b	ペレット	
5 1 0 1	イオン	
5 1 0 2	酸化亜鉛層	
5 1 0 3	粒子	
5 1 0 5 a	ペレット	
5 1 0 5 a 1	領域	
5 1 0 5 a 2	ペレット	10
5 1 0 5 b	ペレット	
5 1 0 5 c	ペレット	
5 1 0 5 d	ペレット	
5 1 0 5 d 1	領域	
5 1 0 5 e	ペレット	
5 1 2 0	基板	
5 1 3 0	ターゲット	
5 1 6 1	領域	
8 0 0 0	表示モジュール	
8 0 0 1	上部カバー	20
8 0 0 2	下部カバー	
8 0 0 3	F P C	
8 0 0 4	タッチパネル	
8 0 0 5	F P C	
8 0 0 6	表示パネル	
8 0 0 7	バックライト	
8 0 0 8	光源	
8 0 0 9	フレーム	
8 0 1 0	プリント基板	
8 0 1 1	バッテリー	30

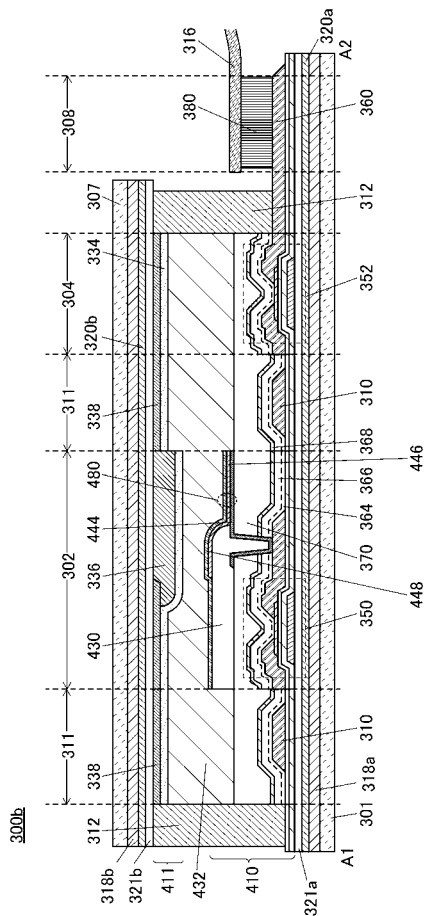
【 図 1 】



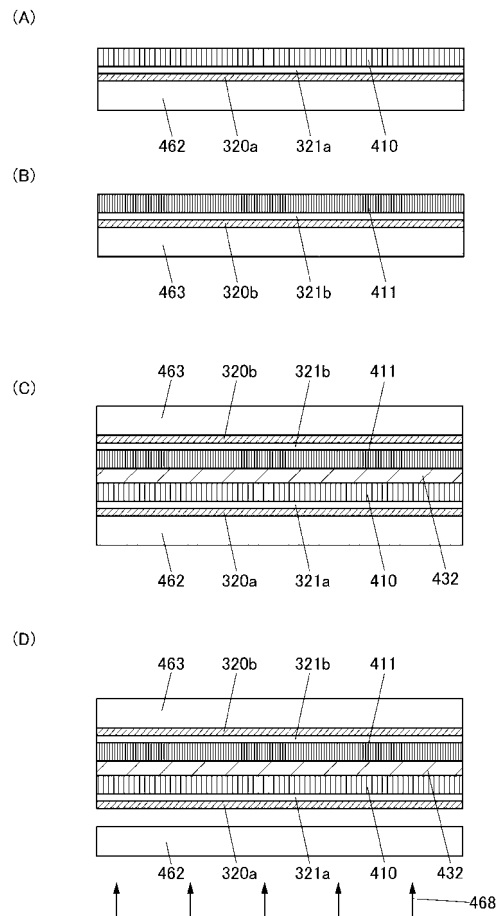
【 図 2 】



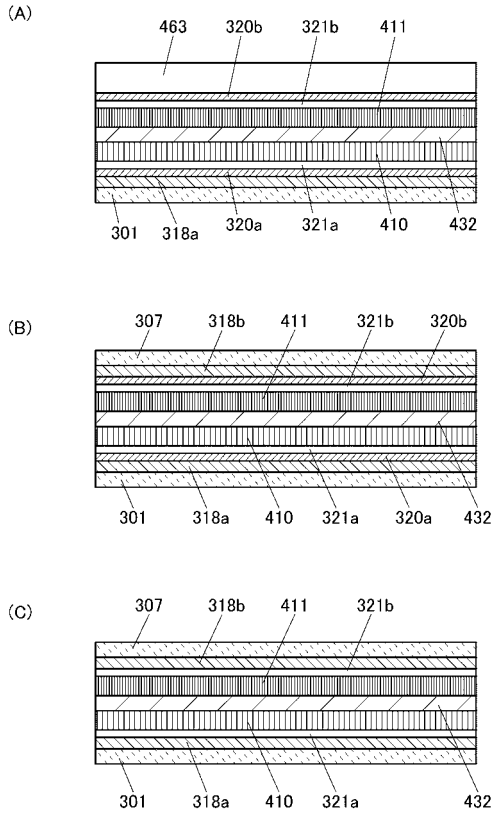
【 図 3 】



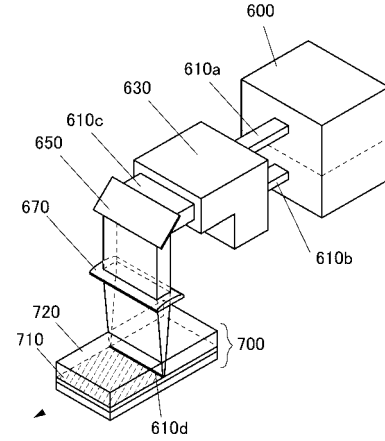
【 図 4 】



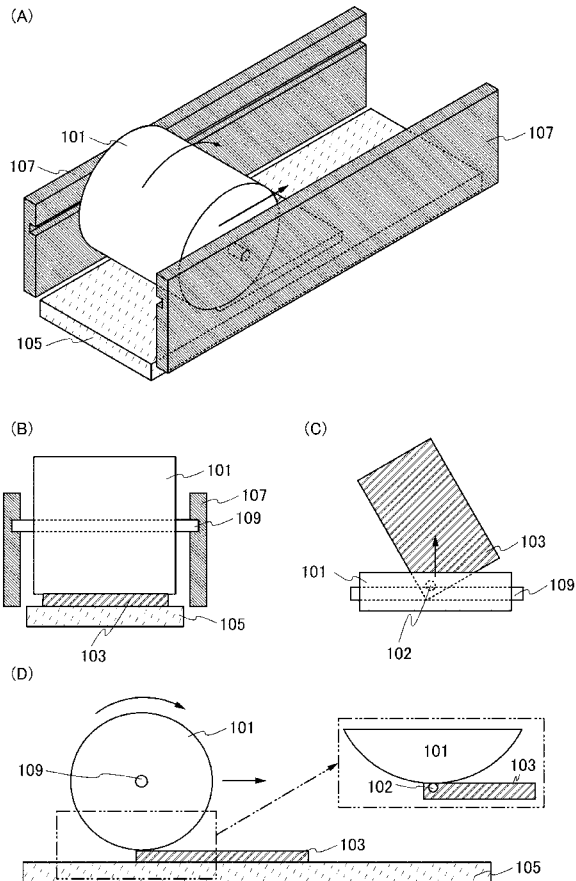
【 図 5 】



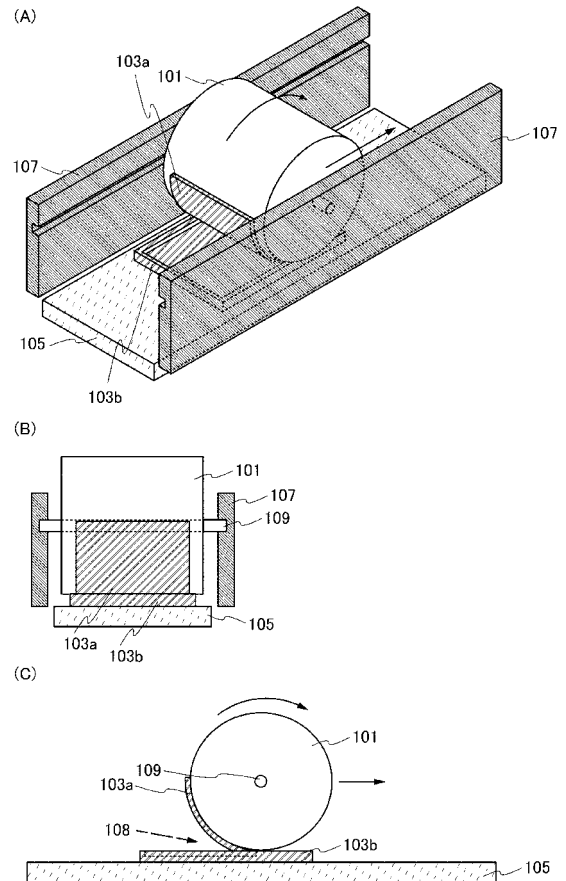
【 図 6 】



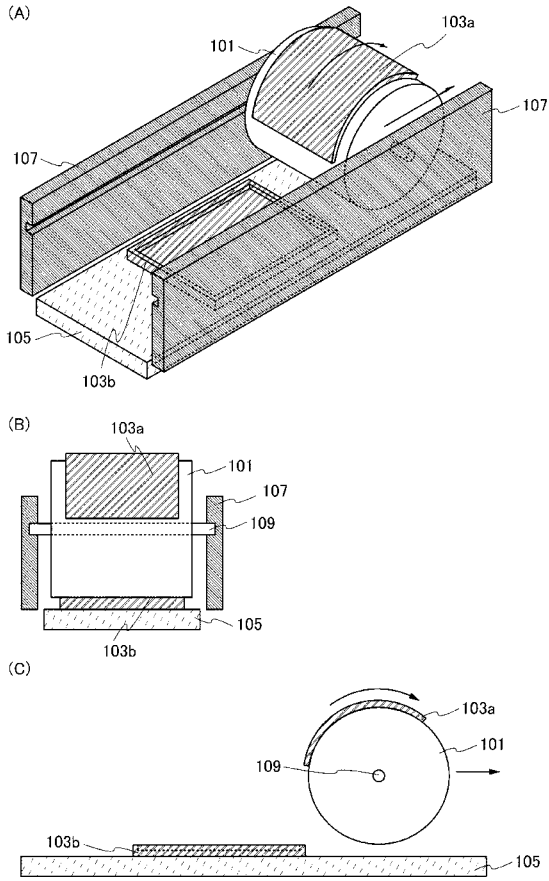
【 図 7 】



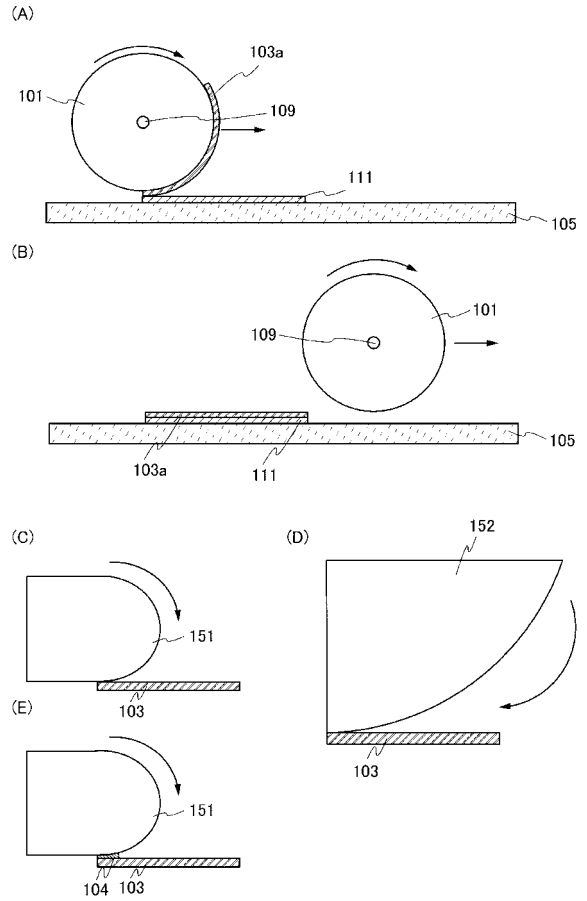
【 図 8 】



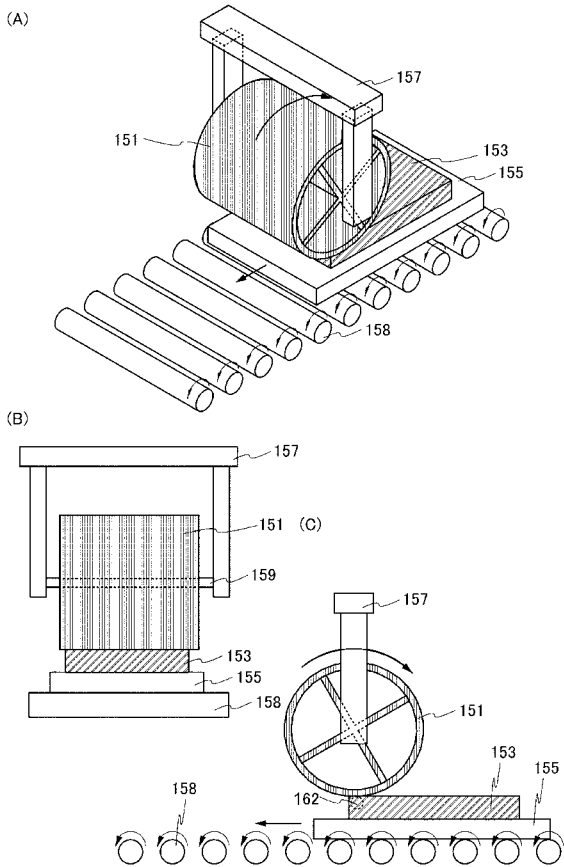
【 図 9 】



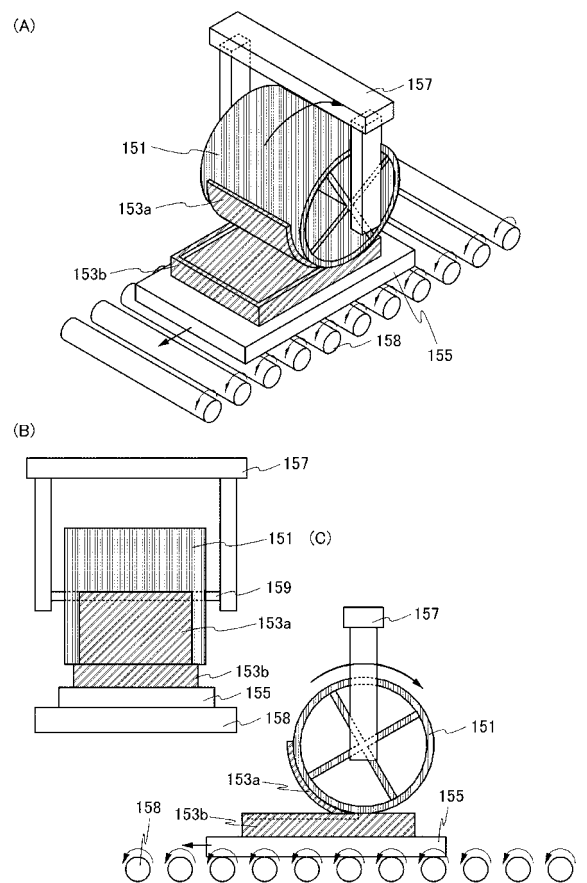
【 図 1 0 】



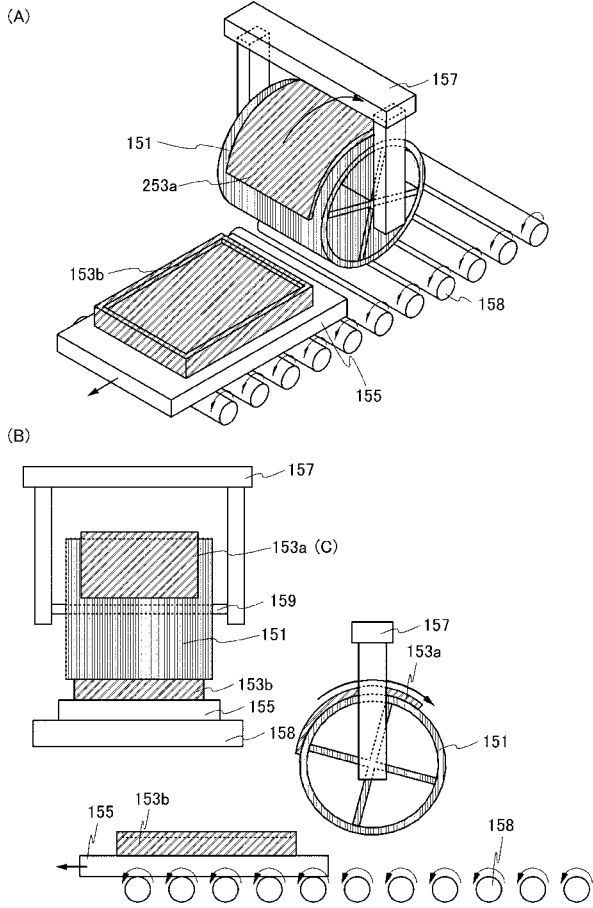
【 図 1 1 】



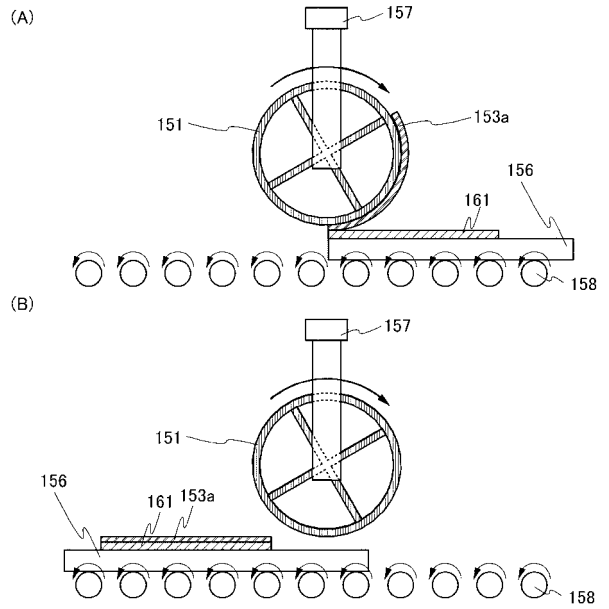
【 図 1 2 】



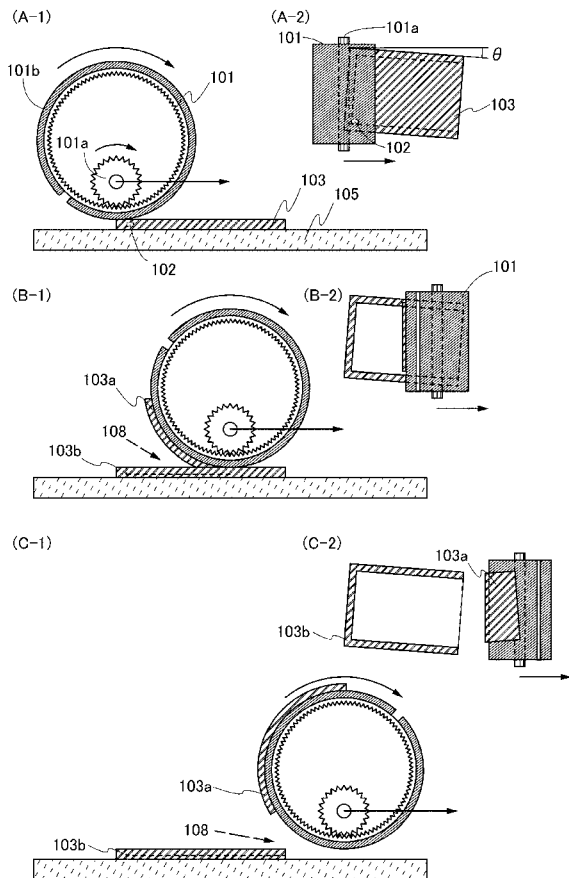
【図 13】



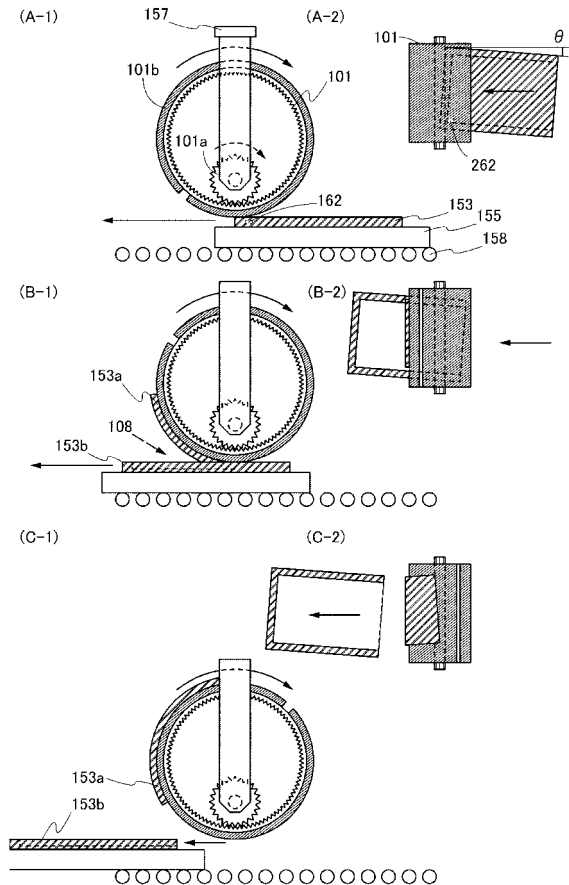
【図 14】



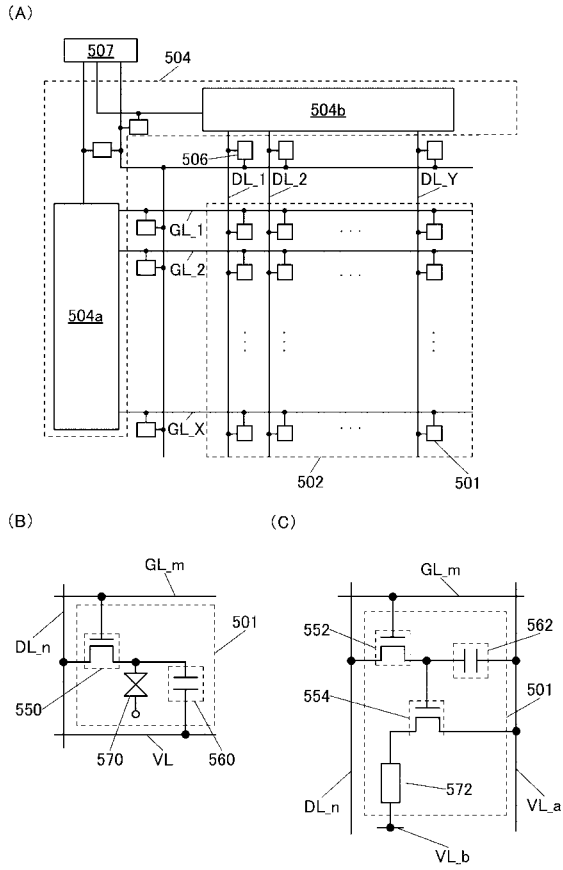
【図 15】



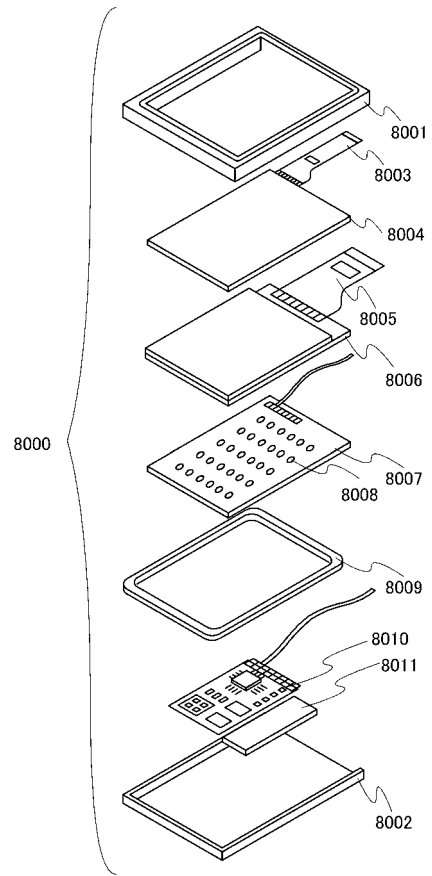
【図 16】



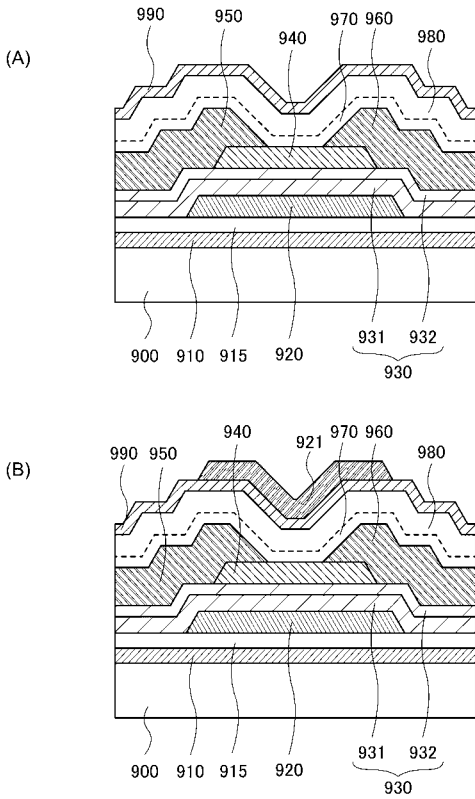
【 図 1 7 】



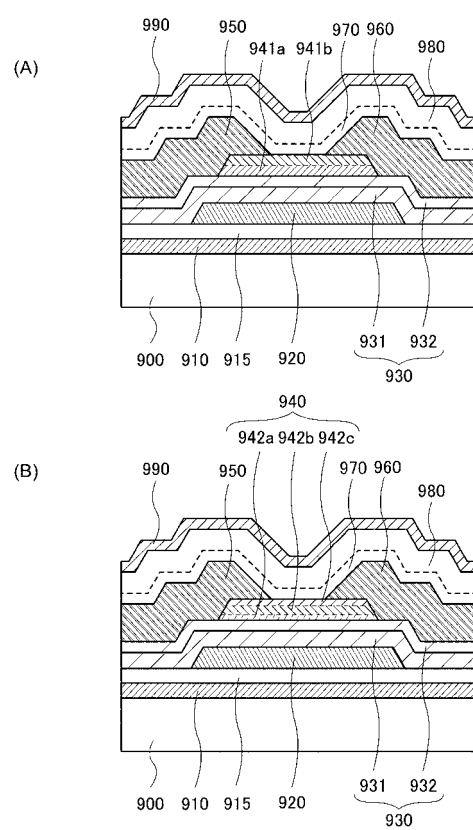
【 図 1 8 】



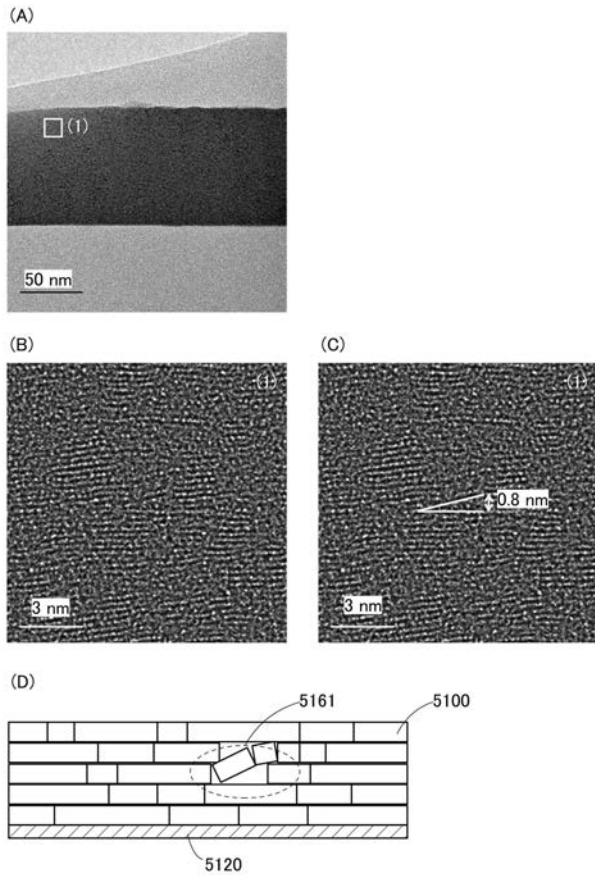
【 図 1 9 】



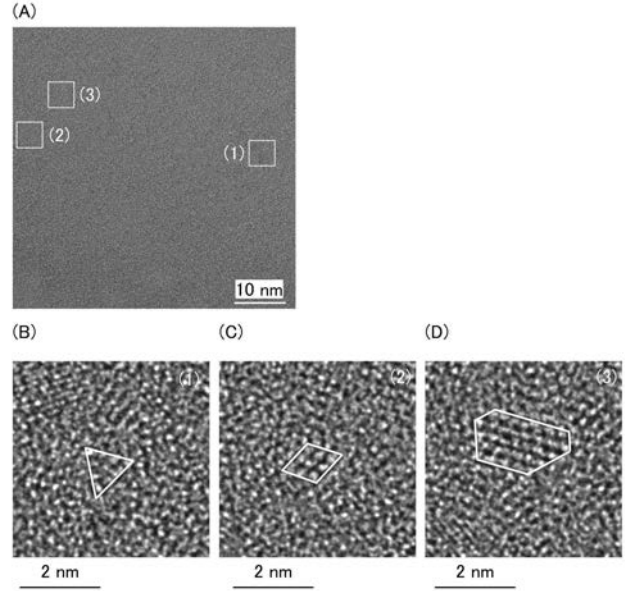
【 図 2 0 】



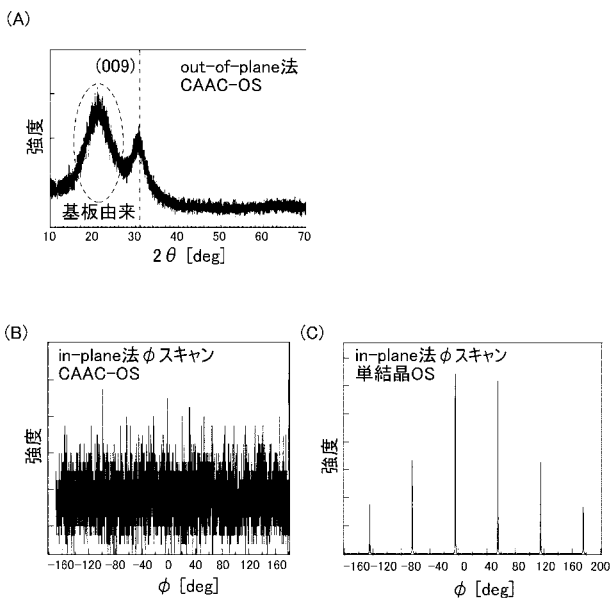
【図 2 1】



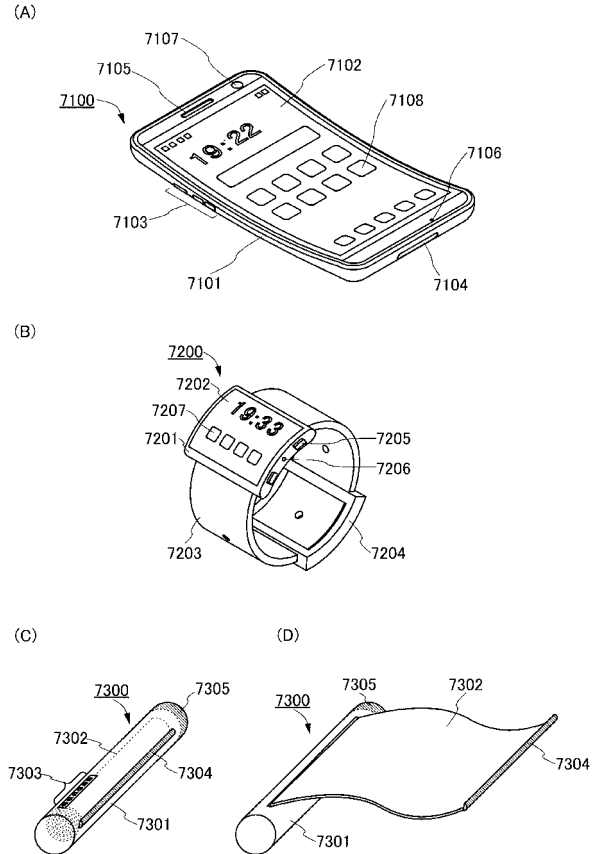
【図 2 2】



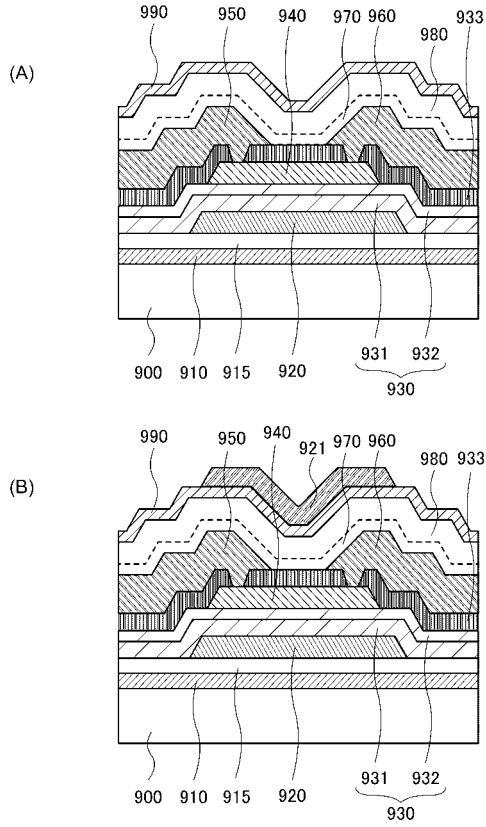
【図 2 3】



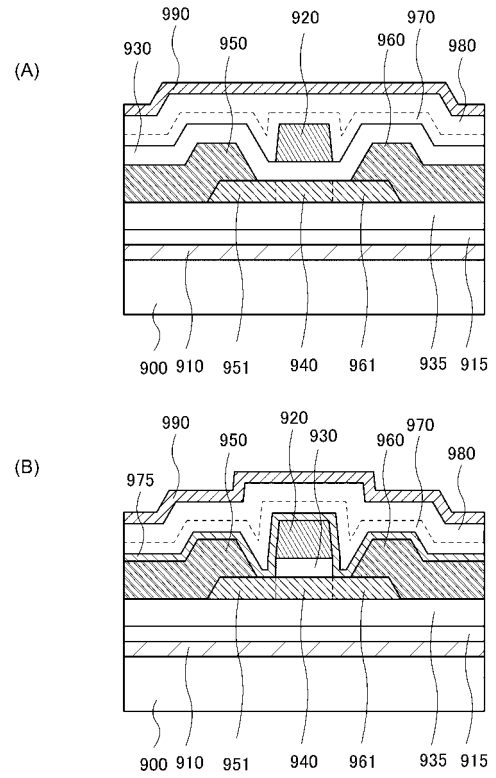
【図 2 4】



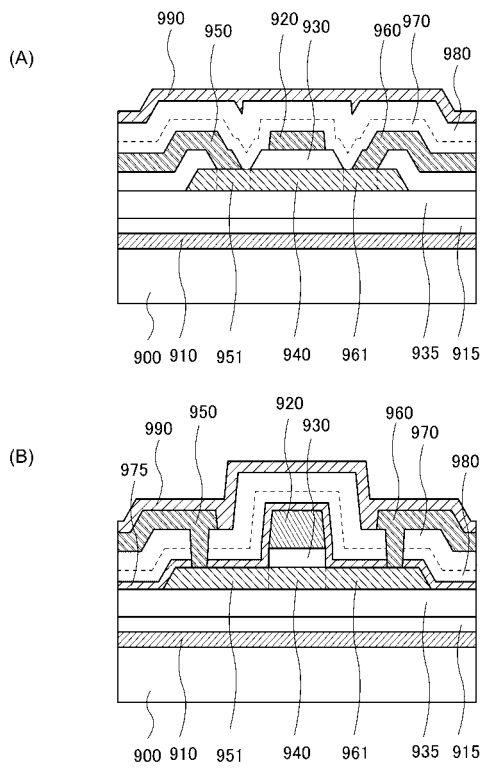
【 図 2 5 】



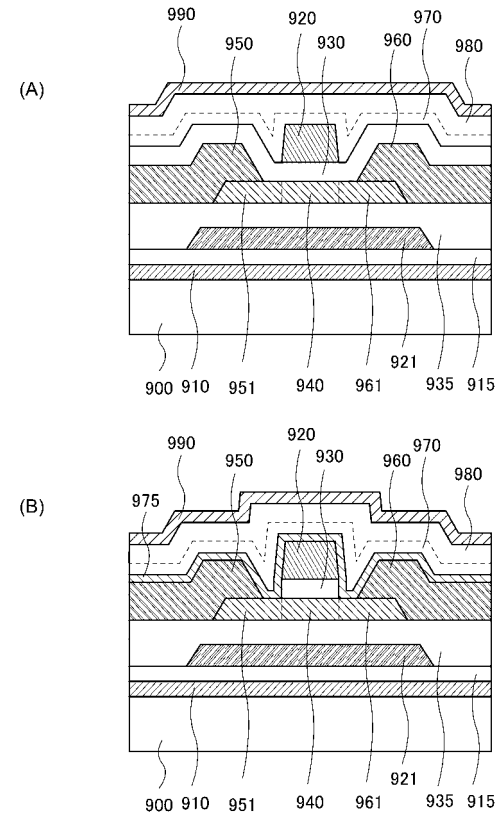
【 図 2 6 】



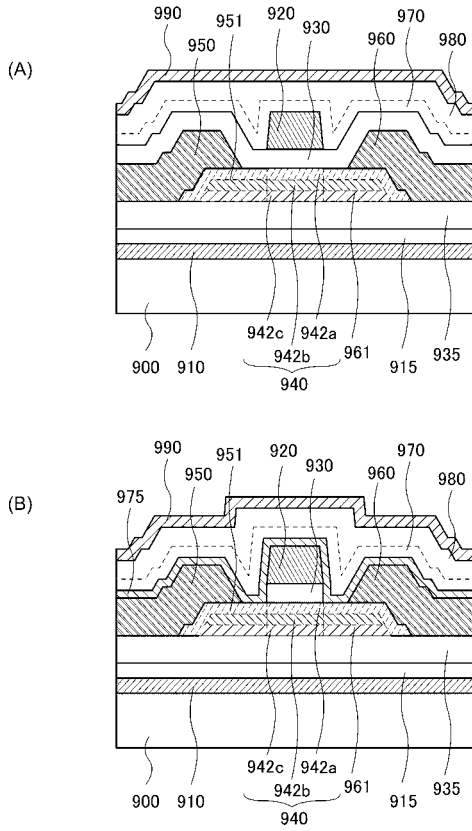
【 図 2 7 】



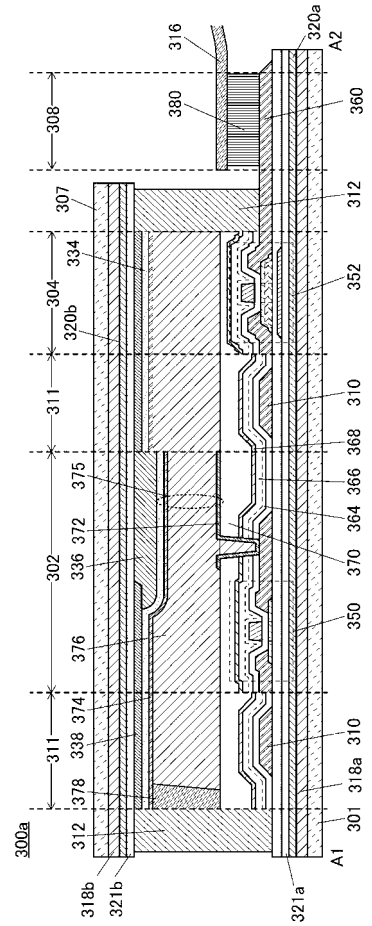
【 図 2 8 】



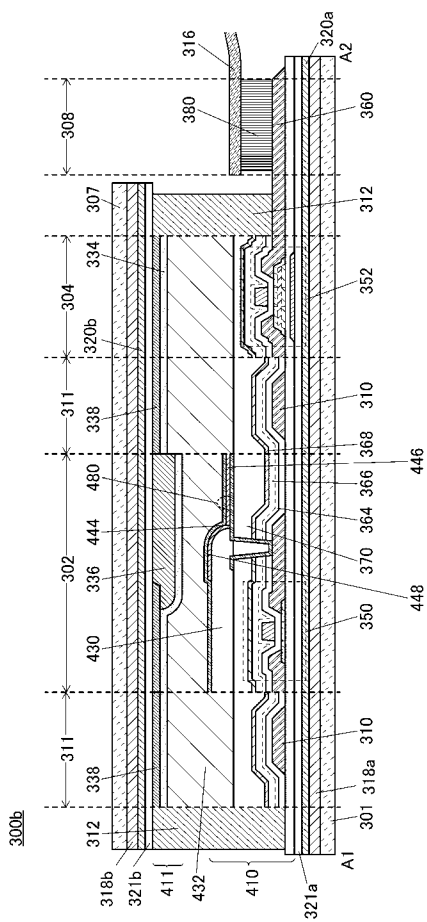
【 図 2 9 】



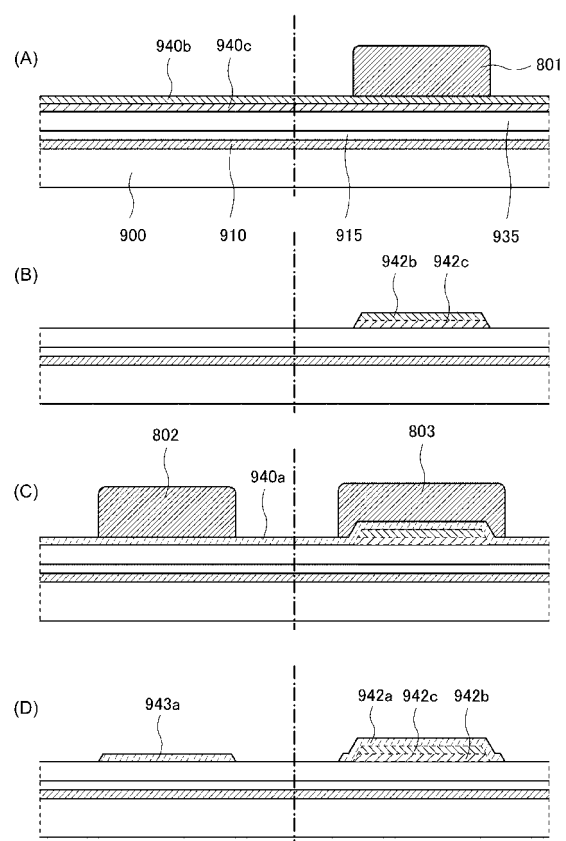
【 図 3 0 】



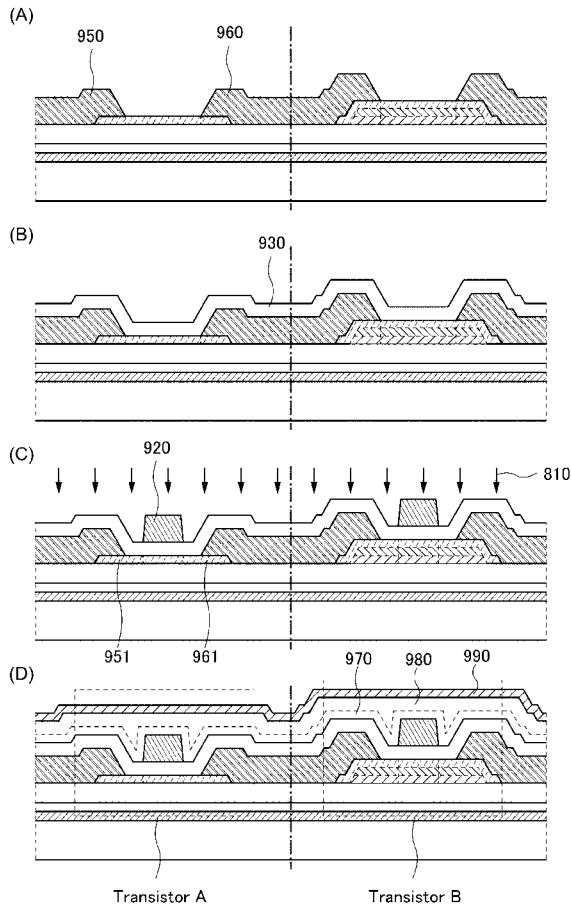
【 図 3 1 】



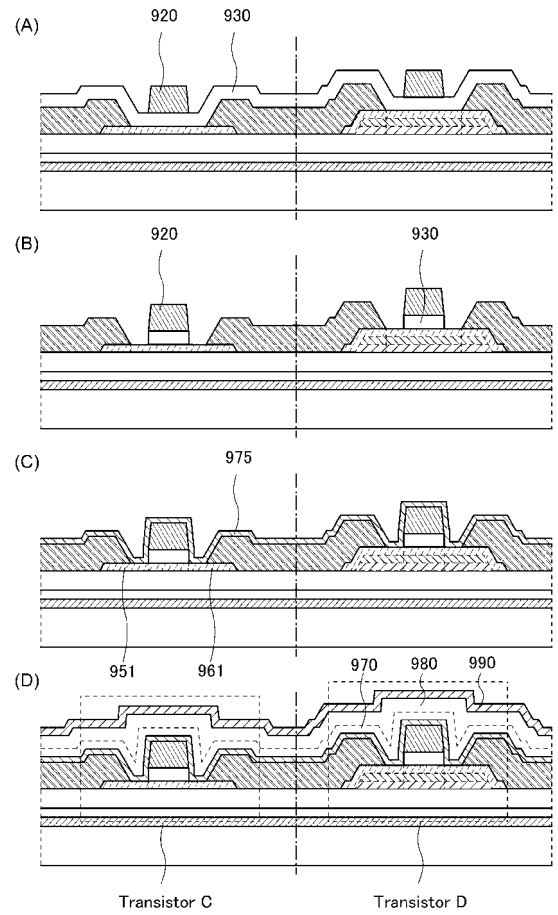
【 図 3 2 】



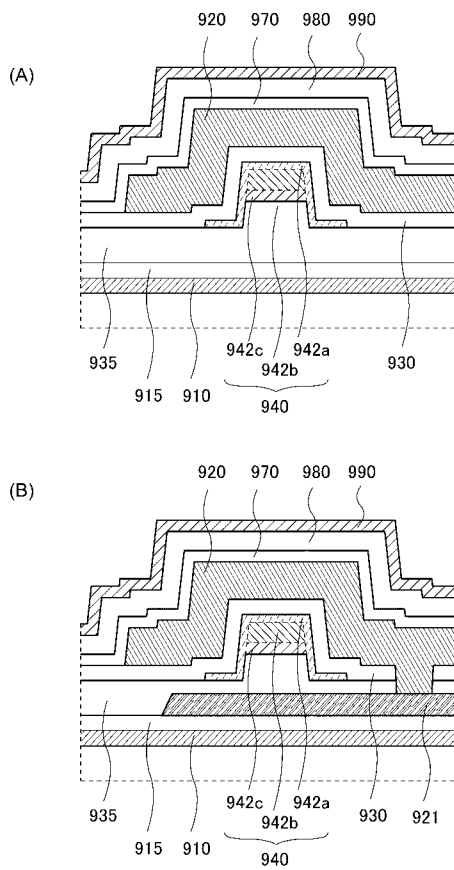
【 図 3 3 】



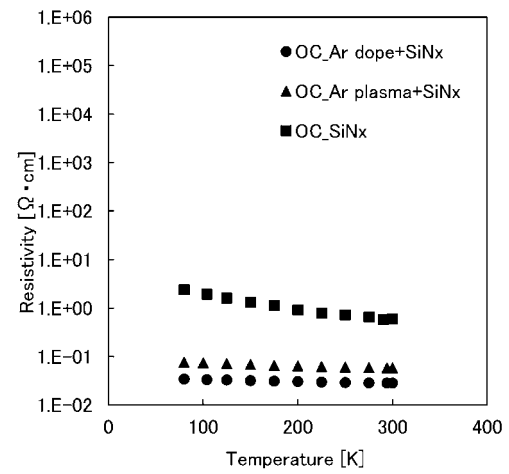
【 図 3 4 】



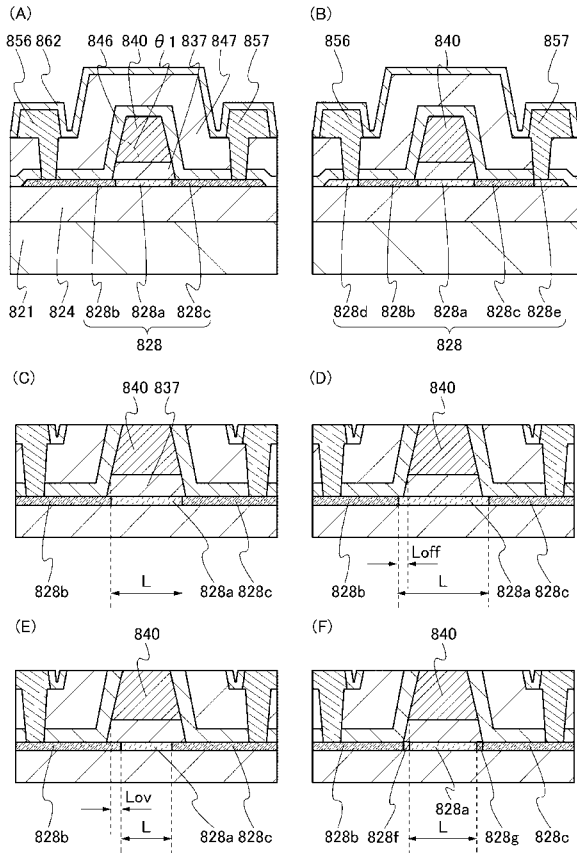
【 図 3 5 】



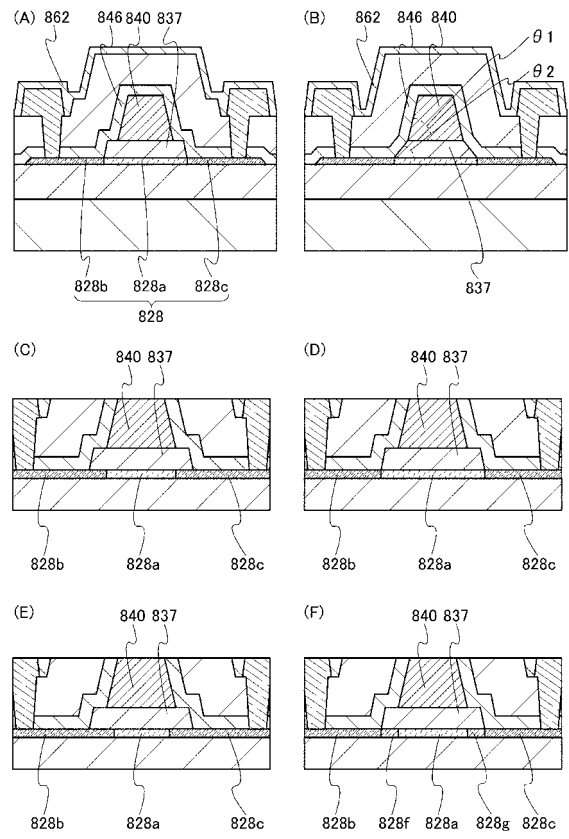
【 図 3 6 】



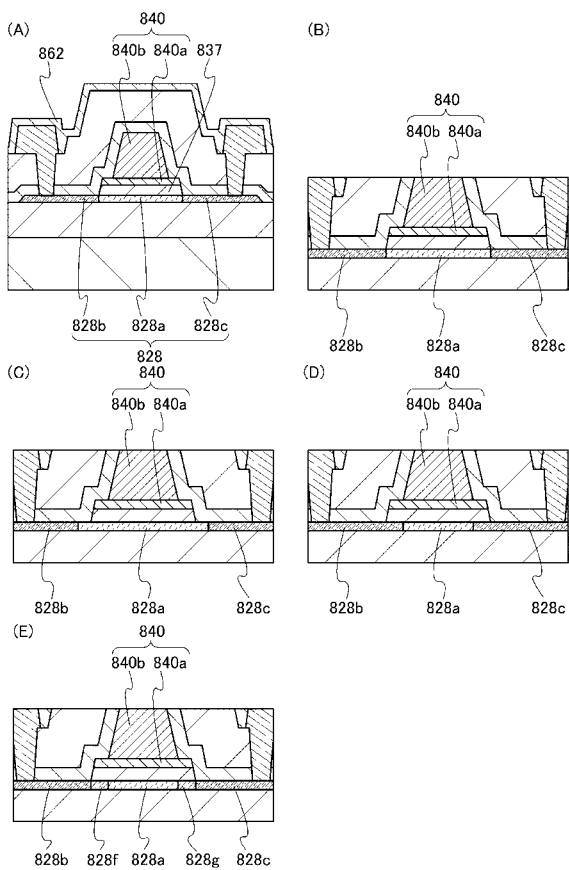
【図 37】



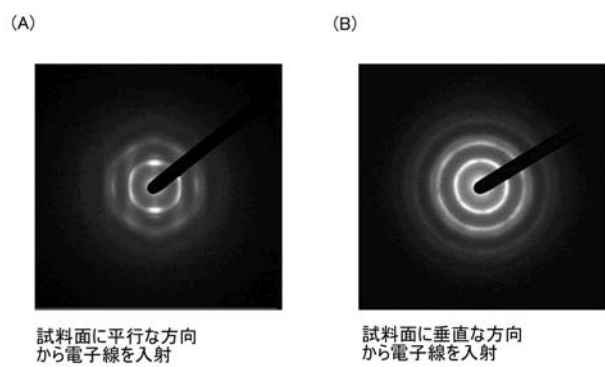
【図 38】



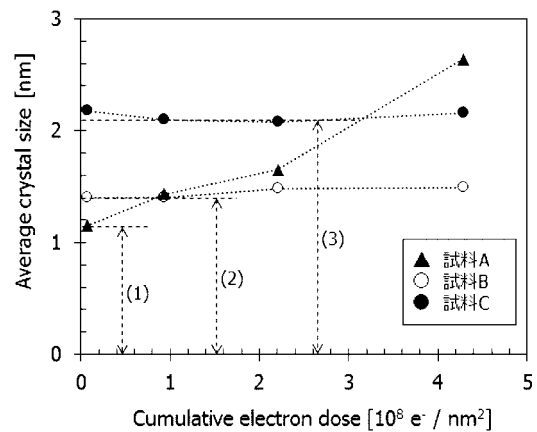
【図 39】



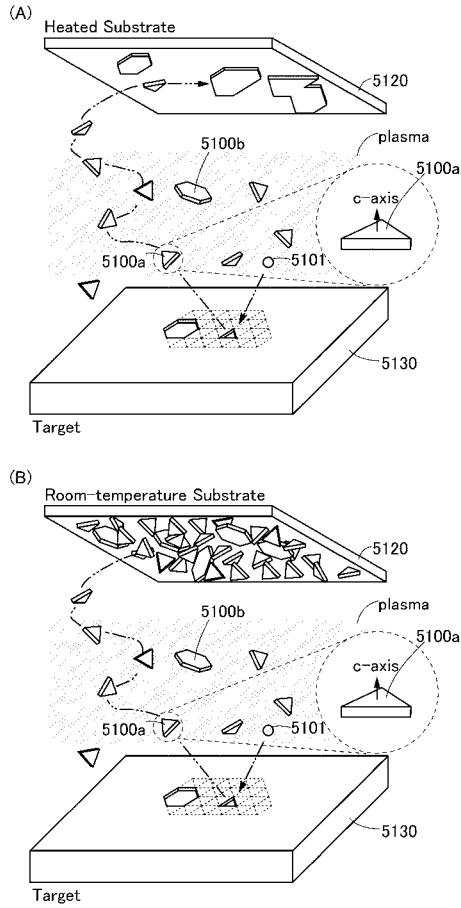
【図 40】



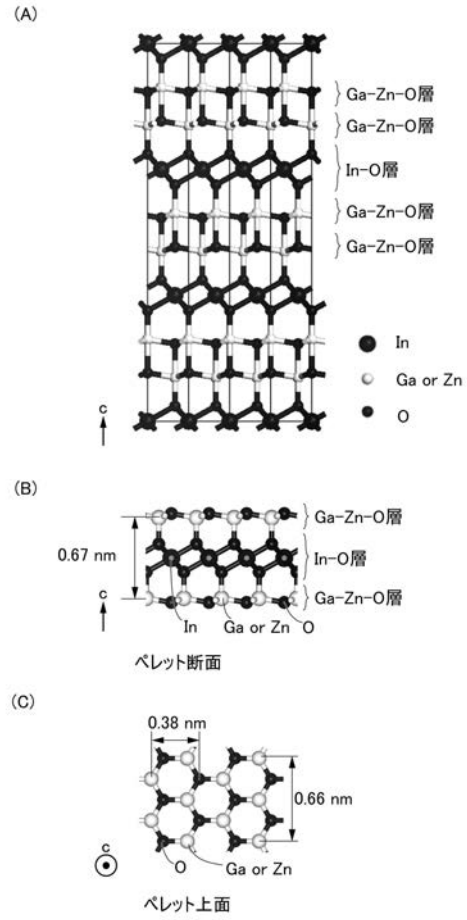
【図 41】



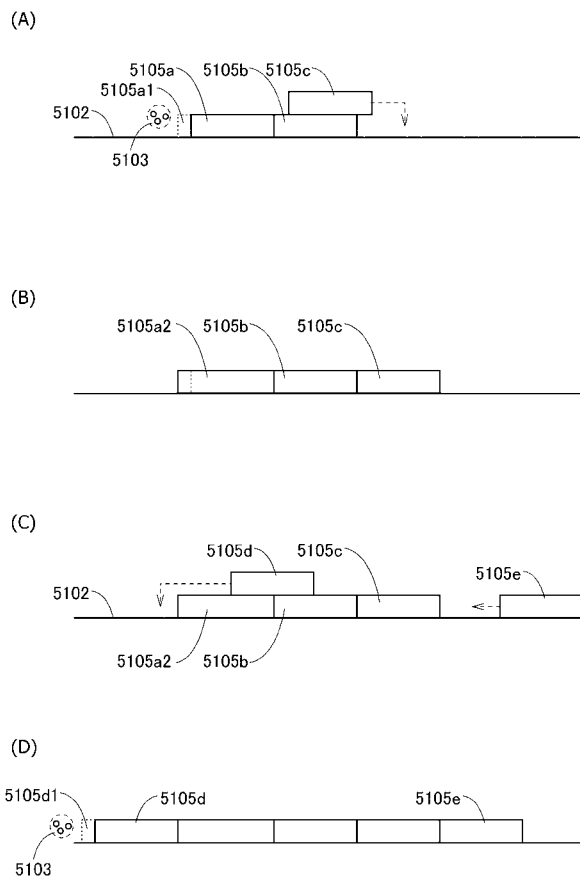
【 図 4 2 】



【 図 4 3 】



【 図 4 4 】



フロントページの続き

(51) Int.Cl.	F I			テーマコード(参考)
H 0 5 B 33/22 (2006.01)	H 0 5 B	33/22		Z
H 0 1 L 21/336 (2006.01)	H 0 1 L	29/78	6 1 2 Z	
H 0 1 L 29/786 (2006.01)	H 0 1 L	29/78	6 2 6 C	

(31)優先権主張番号 特願2014-47348(P2014-47348)

(32)優先日 平成26年3月11日(2014.3.11)

(33)優先権主張国 日本国(JP)

(72)発明者 武島 幸市

神奈川県厚木市長谷 3 9 8 番地 株式会社半導体エネルギー研究所内

Fターム(参考) 3K107 AA01 BB01 CC45 DD90 DD95 EE03 FF15 GG09 GG31 HH05
 5C094 AA36 AA42 BA03 BA27 CA19 DA12 DA15 FA02 FB01 FB02
 FB04 FB15 GB01 HA03 HA06 HA07 HA08
 5F110 BB01 BB02 CC01 CC02 CC07 CC08 CC10 DD01 DD02 DD03
 DD04 DD05 DD12 DD13 DD14 DD15 DD17 DD25 EE01 EE02
 EE03 EE04 EE06 EE07 EE14 EE22 EE23 EE30 EE44 EE45
 FF01 FF02 FF03 FF04 FF09 FF10 FF27 FF28 FF29 FF30
 FF36 GG01 GG02 GG04 GG05 GG07 GG12 GG13 GG14 GG15
 GG16 GG17 GG19 GG24 GG25 GG28 GG29 GG33 GG34 GG35
 GG42 GG43 GG44 HJ01 HJ12 HJ13 HJ16 HJ18 HJ30 HK01
 HK02 HK03 HK04 HK06 HK21 HL01 HL02 HL03 HL04 HL06
 HL07 HL11 HM14 NN03 NN04 NN22 NN23 NN24 NN27 NN28
 NN40 NN73 NN78 PP34 QQ11
 5G435 AA07 AA17 BB05 CC09 HH14 HH20 KK05 KK10 LL04 LL07
 LL08 LL10 LL14