



(12) 发明专利

(10) 授权公告号 CN 102800702 B

(45) 授权公告日 2015. 03. 25

(21) 申请号 201210151465. 8

US 2006/0091465 A1, 2006. 05. 04,

(22) 申请日 2012. 05. 15

US 2004/0094819 A1, 2004. 05. 20,

CN 1449040 A, 2003. 10. 15, 全文.

(30) 优先权数据

13/117, 908 2011. 05. 27 US

审查员 余元

(73) 专利权人 英飞凌科技奥地利有限公司

地址 奥地利菲拉赫

(72) 发明人 弗朗茨·赫尔莱尔 安东·毛德

约阿希姆·魏尔斯

(74) 专利代理机构 北京康信知识产权代理有限

责任公司 11240

代理人 余刚 吴孟秋

(51) Int. Cl.

H01L 29/78(2006. 01)

H01L 29/49(2006. 01)

H01L 27/02(2006. 01)

H01L 27/06(2006. 01)

(56) 对比文件

US 2010/0148718 A1, 2010. 06. 17,

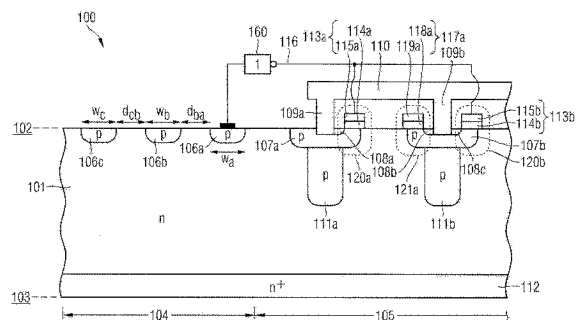
权利要求书3页 说明书8页 附图6页

(54) 发明名称

半导体器件及包括该半导体器件的集成电路

(57) 摘要

本发明涉及半导体器件和包括该半导体器件的集成电路。该半导体器件包括源极金属化物和半导体本体。半导体本体包括第一场效应结构，该第一场效应结构包括电耦接至源极金属化物的第一导电类型的源区。半导体本体还包括第二场效应结构，该第二场效应结构包括电耦接至源极金属化物的第一导电类型的源区。包括在半导体本体中的半导体区的电压抽头通过中间反相器结构电耦接至第一场效应结构的第一栅电极。



1. 一种半导体器件,包括:  
源极金属化物;  
半导体本体,包括:第一场效应结构,包括电耦接至所述源极金属化物的第一导电类型的源区;和 second 场效应结构,包括电耦接至所述源极金属化物的所述第一导电类型的源区;以及  
电压抽头,包括在所述半导体本体内的半导体区,通过中间反相器结构电耦接至所述第一场效应结构的第一栅电极。
2. 根据权利要求 1 所述的半导体器件,其中,所述第一场效应结构的源区和所述第二场效应结构的源区短路。
3. 根据权利要求 1 所述的半导体器件,进一步包括第一多个所述第一场效应结构和第二多个所述第二场效应结构的单元阵列,其中,第二多个所述第二场效应结构中的第二场效应结构的数目大于第一多个所述第一场效应结构中的第一场效应结构的数目。
4. 根据权利要求 3 所述的半导体器件,其中,所述单元阵列的 5%至 60%的单元包括所述第一场效应结构和所述第二场效应结构,所述单元阵列的其余单元包括所述第二场效应结构,但是不包括所述第一场效应结构。
5. 根据权利要求 1 所述的半导体器件,其中,  
所述第一场效应结构具有包括第一栅电极、第一栅极绝缘体和第一体区的第一电容;  
所述第二场效应结构具有包括第二栅电极、第二栅极绝缘体和第二体区的第二电容;  
并且  
每单位面积的所述第一电容大于每单位面积的所述第二电容。
6. 根据权利要求 5 所述的半导体器件,其中,所述第二栅电极和所述第二体区之间的所述第二栅极绝缘体的厚度大于所述第一栅电极和所述第一体区之间的所述第一栅极绝缘体的厚度。
7. 根据权利要求 1 所述的半导体器件,其中,所述半导体器件是具有在 50V 至 1500V 范围内的电压闭锁能力的垂直金属氧化物半导体场效应晶体管。
8. 根据权利要求 1 所述的半导体器件,其中,所述半导体器件是反向导通绝缘栅双极晶体管的一部分。
9. 根据权利要求 1 所述的半导体器件,其中,所述第一场效应结构和所述第二场效应结构共用公共漏极。
10. 根据权利要求 1 所述的半导体器件,其中,所述电压抽头的所述半导体区是边缘终端结构的电浮动半导体区。
11. 根据权利要求 10 所述的半导体器件,其中,所述边缘终端结构是保护环结构。
12. 根据权利要求 10 所述的半导体器件,其中,所述边缘终端结构是结终端延伸结构的一部分。
13. 根据权利要求 1 所述的半导体器件,其中,所述电压抽头的所述半导体区邻接所述半导体本体的表面。
14. 根据权利要求 1 所述的半导体器件,其中,所述第一场效应结构的第一栅电极和所述第二场效应结构的第二栅电极是布置在所述半导体本体的表面上方的平面栅电极。
15. 根据权利要求 1 所述的半导体器件,其中,所述第一场效应结构的第一栅电极和所

述第二场效应结构的第二栅电极布置在延伸到所述半导体本体中的沟槽内。

16. 根据权利要求 1 所述的半导体器件,其中,所述电压抽头电耦接至所述反相器结构的输入端,并且所述第一场效应结构的第一栅电极电耦接至所述反相器结构的输出端。

17. 根据权利要求 1 所述的半导体器件,其中,所述第一场效应结构的所述第一栅电极和所述第二场效应结构的第二栅电极电断开。

18. 根据权利要求 1 所述的半导体器件,其中,所述电压抽头的所述半导体区是耗尽晶体管的源区,所述耗尽晶体管包括:

漏区;

沟道区,布置在所述源区和所述漏区之间,其中,所述源区、所述漏区和所述沟道区是所述第一导电类型;

栅电极,布置为与所述沟道区相邻,并且通过栅极电介质与所述沟道区介质绝缘;以及第二导电类型的第一放电区布置为与所述栅极电介质相邻,并电耦接至基准电势的终端。

19. 一种半导体器件,包括:

源极金属化物;

半导体本体,包括:第一场效应结构,包括电耦接至所述源极金属化物的第一导电类型的源区;以及第二场效应结构,包括电耦接至所述源极金属化物的所述第一导电类型的源区;以及

其中,所述第一场效应结构的第一栅电极电耦接至第一栅极驱动器电路,并且所述第二场效应结构的第二栅电极电耦接至不同于所述第一栅极驱动器电路的第二栅极驱动器电路;以及

其中,所述第一场效应结构和所述第二场效应结构共用公共漏极。

20. 根据权利要求 19 所述的半导体器件,其中,所述第一场效应结构的源区和所述第二场效应结构的源区短路。

21. 根据权利要求 19 所述的半导体器件,进一步包括第一多个所述第一场效应结构和第二多个所述第二场效应结构的单元阵列,其中,第二多个所述第二场效应结构中的第二场效应结构的数目大于第一多个所述第一场效应结构中的第一场效应结构的数目,并且其中,所述单元阵列的 5% 至 60% 的单元包括所述第一场效应结构和所述第二场效应结构,并且所述单元阵列的其余单元包括所述第一场效应结构,但是不包括所述第二场效应结构。

22. 根据权利要求 19 所述的半导体器件,其中,所述第一栅极驱动器电路被配置为用信号驱动所述第一栅电极,所述信号被配置为在所述第一场效应结构的本体二极管在导通模式下时接通所述第一场效应结构并且在所述第一场效应结构的所述本体二极管在非导通模式下时断开所述第一场效应结构。

23. 一种集成电路,包括:

半桥电路,包括:

源极金属化物;

半导体本体,包括:第一场效应结构,包括电耦接至所述源极金属化物的第一导电类型的源区;以及第二场效应结构,包括电耦接至所述源极金属化物的所述第一导电类型的源

区；

电压抽头,包括在所述半导体本体内的半导体区,通过中间反相器结构电耦接至所述第一场效应结构的第一栅电极。

24. 一种集成电路,包括:

半桥电路,包括

源极金属化物;

半导体本体,包括:第一场效应结构,包括电耦接至所述源极金属化物的第一导电类型的源区;以及第二场效应结构,包括电耦接至所述源极金属化物的所述第一导电类型的源区;以及

其中,所述第一场效应结构的第一栅电极电耦接至第一栅极驱动器电路,并且所述的第二场效应结构的第二栅电极电耦接至不同于所述第一栅极驱动器电路的第二栅极驱动器电路;并且

其中,所述第一场效应结构和所述第二场效应结构共用公共漏极。

## 半导体器件及包括该半导体器件的集成电路

### 技术领域

[0001] 本发明涉及一种半导体器件及包括该半导体器件的集成电路。

### 背景技术

[0002] 诸如金属氧化物半导体场效应晶体管(MOSFET)或绝缘栅双极晶体管(IGBT)的场效应控制电源开关结构已被用于各种应用,包括但不限于电源开关和整流器,例如半桥。

[0003] 流经用作开关的场效应控制结构的电流方向在不同的运行周期中有所不同。在场效应控制结构的开/关模式或正向模式中,场效应控制结构的体漏结处的PN本体二极管被反向偏压,并且可以通过施加到场效应控制器件的栅电极的电压来控制器件的电阻。在场效应控制器件的二极管模式中,PN本体二极管被正向偏压。这导致了主要由电流和整个本体二极管的电压降的乘积决定的损耗。例如,当切换电感负载时,PN本体二极管可能被正向偏压。

[0004] 考虑到满足场效应控制电源开关结构的电气特性的要求,需要降低场效应控制电力转换结构中的PN本体二极管的开关损耗。

### 发明内容

[0005] 根据半导体器件的第一实施方式,半导体器件包括源极金属化物(source metallization)和半导体本体。半导体本体包括第一场效应结构,其包括电耦接至源极金属化物的第一导电类型的源区。半导体本体进一步包括第二场效应结构,其包括电耦接至源极金属化物的第一导电类型的源区。包括在半导体本体中的半导体区的电压抽头(voltage tap,电压分接头)通过中间反相器结构(intermediate inverter structure)电耦接至第一场效应结构的第一栅电极。

[0006] 根据半导体器件的第二实施方式,半导体器件包括源极金属化物和半导体本体。半导体本体包括第一场效应结构,其包括电耦接至源极金属化物的第一导电类型的源区。半导体本体进一步包括第二场效应结构,其包括电耦接至源极金属化物的第一导电类型的源区。第一场效应结构的第一栅电极电耦接至第一栅极驱动器电路,并且第二场效应结构的第二栅电极电耦接至不同于第一栅极驱动器电路的第二栅极驱动器电路。第一场效应结构和第二场效应结构共用公共漏极。

[0007] 根据集成电路的第一实施方式,集成电路包括半桥电路。半桥包括第一实施方式的半导体器件。

[0008] 根据集成电路的第二实施方式,集成电路包括半桥电路。半桥包括第二实施方式的半导体器件。

[0009] 在阅读下面的详细描述并参考附图后,本领域技术人员将认识到其他的特征和优点。

### 附图说明

[0010] 包括了附图来提供对本发明的进一步理解,其被并入并构成本说明书的一部分。附图示出了本发明的实施方式,并且与文字描述一起用于解释本发明的原理。很容易了解本发明的其他实施方式和许多本发明的预期优点,因为它们通过参照以下的详细描述而变得更好理解。附图的元件不一定彼此成比例。相同的参考标号指示对应的类似部分。除非互相排斥,示出的各个实施方式的特征可以组合。

[0011] 实施方式在附图中示出并且在下文中详细描述。

[0012] 图 1 是穿过包括第一和第二场效应结构的 MOSFET 的一部分的垂直截面的示意图,其中,第一场电极结构的栅电极电耦接至边缘终端区的保护环。

[0013] 图 2 是边缘终端区中的结终端延伸(JTE)结构的示意图,该结构是对图 1 中示出的 MOSFET 的保护环边缘终端的替代结构。

[0014] 图 3 是穿过图 1 中示出的 MOSFET 的单元区的一部分的垂直截面的示意图,包括第一晶体管单元和第二晶体管单元。

[0015] 图 4 是穿过包括第一和第二场效应结构的 MOSFET 的一部分的垂直截面的示意图,其中,第一场电极结构的栅电极电耦接至耗尽晶体管的源极。

[0016] 图 5 是穿过 MOSFET 的一部分的垂直截面的示意图, MOSFET 包括电耦接至第一栅极驱动器电路的第一场效应结构的第一栅电极和电耦接至不同于第一栅极驱动器电路的第二栅极驱动器电路的第二场效应结构的第二栅电极。

[0017] 图 6 是包括半桥电路的集成电路的一部分的示意图。

## 具体实施方式

[0018] 在以下的详细描述中,参照构成其一部分的附图,在附图中,通过图解示出了可以实施本发明的具体实施方式。在这方面,参照所描述的图的方向来使用诸如“顶部”、“底部”、“正面”、“背面”、“引导”、“追随”、“在…之上”、“在上面”、“在下面”等的方向性术语。由于实施方式的组件可以位于多个不同方位,因此方向术语用于说明目的而并不是进行限制。需要理解,在不背离本发明的范围的情况下,可以使用其他实施方式,并且可以进行结构和逻辑修改。例如,被示出或描述为一个实施方式的一部分的特征,可以用于其他实施方式或与其他实施方式结合来产生新的实施方式。本发明有意包括这种修改和变化。使用不应理解为限制所附权利要求的范围的特定语言来描述实例。附图不是按比例,并且仅用于说明性目的。为了清楚,如果没有另外说明,相同的元件或制造过程在不同附图中用相同参考标号标出。

[0019] 此说明书中使用的术语“横向”和“水平”意在描述与半导体衬底或半导体本体的第一表面平行的方向。例如,这可以是晶片或芯片(die)的表面。

[0020] 此说明书中使用的术语“纵向”意在描述与半导体衬底或半导体本体的第一表面垂直地布置的方向。

[0021] 在此说明书中使用的术语“耦接”和 / 或“电耦接”并不意味着表示元件必须直接耦接在一起,可以在“耦接”或“电耦接”的元件之间设置中介元件。

[0022] 在此说明书中,n- 掺杂可以指第一导电类型,而 p- 掺杂是指第二导电类型。不言而喻,半导体器件可以用相反的掺杂关系来形成,因此第一导电类型可以是 p- 掺杂而第二导电类型可以是 n- 掺杂。一些图通过在掺杂类型旁边标明“-”或“+”来示出相对掺杂浓

度。例如，“n-”表示小于“n”掺杂区的掺杂浓度的掺杂浓度，而“n+”掺杂区具有比“n”掺杂区大的掺杂浓度。然而，除非另有说明，表明相对掺杂浓度并不意味着相同相对掺杂浓度的掺杂区具有相同的绝对掺杂浓度。例如，两个不同的 n+ 区可以具有不同的绝对掺杂浓度。例如，这同样适用于 n+ 和 p+ 区。

[0023] 此说明书中描述的具体实施方式涉及而不限于由场效应控制的功率半导体器件，并且特别是诸如 MOSFET 的单极器件、诸如 IGBT 的双极器件、以及具有诸如超结 MOSFET 的补偿结构的单极器件和双极器件。

[0024] 此说明书中使用的术语“场效应”意在描述第二导电类型的半导体区中的“反向沟道”的电场介导形成和 / 或导电控制和 / 或反向沟道的形状。通常，第二导电类型的半导体区布置在第一导电类型的两个半导体区之间，并且通过电场来形成和 / 或控制通过第一导电类型的两个半导体区之间的沟道区的单极电流路径。为了形成第一导电类型的两个半导体区之间的单极电流路径，通常将沟道区的导电类型改变(即反转)为第一导电类型。

[0025] 在本说明书的上下文中，其中可以通过场效应来形成和 / 或控制反向沟道的第二导电类型的半导体区还被称为体区。

[0026] 在本说明书的上下文中，术语“场效应结构”意在描述这样的结构：其形成在半导体衬底或半导体本体或半导体器件中，并具有通过介电区或介电层至少与体区绝缘的栅电极。用于在栅电极和体区之间形成介电区或介电层的介电材料的实例包括但不限于：氧化硅 ( $\text{SiO}_2$ )、氮化硅 ( $\text{Si}_3\text{N}_4$ )、氮氧化硅 ( $\text{SiO}_x\text{N}_y$ )、氧化锆 ( $\text{ZrO}_2$ )、氧化钽 ( $\text{Ta}_2\text{O}_5$ )、氧化钛 ( $\text{TiO}_2$ ) 以及氧化铪 ( $\text{HfO}_2$ )，或者上述材料中的两种或多种的叠加。

[0027] 在大于栅电极和体区之间的阈值电压  $V_{th}$  时，由于与介电区或介电层邻接的体区的沟道区中的场效应，形成和 / 或控制反向沟道。阈值电压  $V_{th}$  通常是指产生 (onset) 晶体管的源极和漏极之间的单极电流所需的最小栅极电压。

[0028] 在本说明书的上下文中，诸如 MOS 控制的二极管 (MCD)、MOSFET、IGBT 的器件和具有诸如超结 MOSFET 的补偿结构的器件以及具有不同场效应结构的集成器件也称为场效应结构。

[0029] 在本说明书的上下文中，术语“MOS” (金属氧化物半导体) 应当理解为包括更通用的术语“MIS” (金属绝缘体半导体)。例如，术语 MOSFET (金属氧化物半导体场效应晶体管) 应当理解为包括具有不是氧化物的栅极绝缘体的 FET，即，分别以更通用术语含义 IGFET (绝缘栅极场效应晶体管) 和 MISFET 使用术语 MOSFET。

[0030] 在本说明书的上下文中，术语“金属”和“金属化物 (metallization, 金属化层)”应当理解为包括更通用的术语导体。例如，栅电极的材料不一定由金属制成，还可以由例如半导体层或金属半导体化合物的任何导电材料或任何其他合适材料制成。

[0031] 此外，诸如“第一”、“第二”等的术语也用于描述不同的元件、区、部分等，也不是为了限制。在整个描述中，相同的术语指示相同的元件。

[0032] 这里使用的术语“具有”、“含有”、“包括”、“包含”等是开放性术语，表明存在所述的元件或特征，而不是排除另外的元件或特征。除非上下文中另有清楚地表明，冠词“a”、“an”和“the”意在包括多个以及一个。

[0033] 图 1 示意性示出了根据实施方式的常关或增强模式 MOSFET 100 的一部分的垂直截面。MOSFET 100 包括具有第一表面 102 和第二表面 103 的 n- 型半导体本体 101。第一

表面 102 可以是半导体本体 101 的前侧,并且第二表面 103 可以是半导体本体 101 的后侧。图 1 示出了垂直于第一和第二表面 102、103 延伸的垂直剖面中的截面。

[0034] MOSFET 100 包括边缘终端区(edge termination area)104 和单元区(cell area) 105。在图 1 示出的实施方式中,边缘终端区 104 包括多个浮动 p- 型保护环 106a、106b、106c。保护环 106a、106b、106c 用于通过使连续通过保护环 106a、106b、106c 的低电势浮动结的耗尽层扩散,来减少聚集在单元区 105 中的主 pn- 结处的电场量。这些独立的结用于增大耗尽层扩散,从而降低在单元区 105 的主 pn- 结处的高电场。

[0035] 根据一个实施方式,保护环 106a、106b、106c 与单元区 105 中的半导体区同时被制造。作为实例,保护环 106a、106b、106c 可以与 MOSFET100 的单元区 105 中的体区同时被制造。根据另一实施方式,保护环 106a、106b、106c 可以独立于单元区中的半导体区来制造。为了说明的目的,图 1 中示出的保护环 106a、106b、106c 的数量 n 为 3。然而,可以使用不同的保护环数量 n,例如 n=1,2,4,5,6,7,8。保护环 106a、106b、106c 的宽度  $W_a$ 、 $W_b$ 、 $W_c$  可以一致、不同、或部分地不同。类似地,保护环 106b、106c 和 106b、106a 之间的建立  $d_{cb}$  和  $d_{ba}$  也可以一致或不同。

[0036] 单元区 105 包括 p- 型体区 107a、107b 以及 n+ 型源区 108a、108b、108c。p- 型体区 107a、107b 和 n+ 型源区 108a、108b、108c 经由触点 109a、109b 和源极金属化物 110 短路。体区 107a、107b 的底侧分别邻接到 p- 型补偿区(compensation zone)111a、111b。在 p- 型补偿区 111a、111b 之间,布置有构成半导体本体 101 的一部分的 n- 型漂移区(drift zone)。n- 型漂移区邻接到在第二表面 103 的 n+ 型漏区 112。

[0037] 在第一表面 102,包括第一栅极绝缘层 114a、114b 以及第一栅电极 115a、115b 的第一栅极结构 113a、113b 布置在体区 107a、107b 上。边缘终端区 104 中的保护环 106a 通过反相器结构 160 和配线 116 电耦接至第一栅电极 115a、115b。配线 116 以简化的方式示出,并且可以包括触点和金属线。例如,反相器结构 160 可以形成为 CMOS (补偿金属氧化物半导体)反相器、双极反相器、BiCMOS (双极 CMOS)反相器、NMOS (n- 沟道 MOS)反相器、PMOS (p- 沟道 MOS)反相器。反相器结构可以形成在不同于图 1 中示出的部分的半导体本体 101 的部分中。反相器结构 160 是被配置为将保护环 106a 中的电势反转成适于驱动第一栅电极 115a、115b 的电势的器件。根据一个实施方式,例如,当保护环 106a 的电势比源极金属化物 110 的电势更负时,反相器结构 160 可以向第一栅电极 115a、115b 施加正电压,正电压与源极金属化物 110 的电势相关。当保护环 106a 的电势比源极金属化物 110 的电势更正时,反相器结构 160 可以向第一栅电极 115a、115b 施加小于或接近源极金属化物 110 的电压的电压。根据另一实施方式,当保护环 106a 的电势降至与源极金属化物 110 的电势相关的阈值以下时,反相器结构 160 可以向第一栅电极 115a、115b 施加接近源极金属化物 110 的电压的电压或者正电压。当保护环 106a 的电压增至该阈值以上时,可以向第一栅电极 115a、115b 施加与源极金属化物 110 的电压相关的负电压。

[0038] 在图 1 示出的实施方式中,第一栅电极 115a、115b 电耦接至保护环 106a。根据另一实施方式,第一栅电极 115a、115b 电耦接至另一个保护环。

[0039] 在第一表面 102,包括第二栅极绝缘层 118a 和第二栅电极 119a 的第二栅极结构 117a 布置在体区 107b 上。第二栅电极 119a 电耦接至栅极驱动电路(图 1 中未示出)。因此,第一栅电极 115a、115b 从第二栅电极 119a 电断开。换句话说,在第一栅电极 115a、115b



和第二栅电极 119a 之间没有低欧姆电连接。

[0040] 常关的第一场效应结构 120a、120b 包括第一栅极结构 113a、113b、源区 108a、108c 以及体区 107a、107b 的一部分。常关的第二场效应结构 121a 包括第二栅极结构 117a、源区 108b、以及体区 107b 的另一部分。第一场效应结构 120a、120b 和第二场效应结构 121a 共用漂移区和漏区 112。

[0041] 在下文中,第一场效应结构 120a、120b 称为 MOS 栅控二极管(MGD),并可独立于第二场效应结构 121a 被电驱动。在图 1 示出的实施方式中,第一栅电极 115a、115b 经由反相器结构 160 电耦接至边缘终端区 104 中的保护环 106a。保护环 106a 与第二栅电极 119a 电耦接的栅极驱动电路电断开。图 1 的示意图仅涵盖了单元区 105 的一部分。整个单元区包括多个第一场效应结构和多个第二场效应结构。根据一个实施方式,整个单元区中的第一场效应结构的数量小于整个单元区中的第二场效应结构的数量。

[0042] 当 MOSFET 100 接通时,由体区 107a、107b 以及漂移区 / 漏区(drain region)112 形成的本体二极管反向偏压较小电压  $V_1$ , 并且第二场效应结构 121a 可以通过场效应控制 MOSFET 100 的源极和漏极之间的沟道区的导电性。因此,第二场效应结构 121a 也称为可控场效应结构。为了控制沟道区的导电性,向第二栅电极 119a 施加适当电压,以在与第二栅极结构 117a 邻接的第一表面 102 处的体区 107b 内引起(induce)反向沟道。在该模式中,还通过反相器结构 160 接通第一场效应结构 120a、120b,即,保护环 106a 向反相器结构 160 提供低电平信号,该信号被反转成高电平信号提供给第一栅极结构 113a、113b 并且使常关的第一场效应结构 120a、120b 接通,从而保护环 106a 的电势被电耦接至第一栅极结构 113a、113b。因此,在该操作模式中,第二场效应结构 121a 和第一场效应结构 120a、120b 共用负载电流。

[0043] 当 MOSFET 100 的本体二极管接通时,例如,在电感负载切换期间,由体区(body region)107a、107b 以及漂移区 / 漏区 112 形成的本体二极管(body diode)正向偏压较小电压  $V_2$ , 并且第二场效应结构 121a 通过在第二栅电极 119a 适当断开信号而被断开。在该模式中,通过反相器结构 160 接通第一场效应结构 120a、120b,即,保护环 106a 向反相器结构 160 提供低电平信号,该信号被反转成高电平信号提供给第一栅极结构 113a、113b 并且使常关第一场效应结构 120a、120b 接通,从而保护环 106a 的电势被电耦接至第一栅极结构 113a、113b。因此,第一场效应结构 120a、120b 的源极和漏极之间的电流路径平行于在体区 107a、107b 和漂移区 / 漏区 112 之间流动的二极管电流。第一场效应结构 120a、120b 的源极和漏极之间的额外电流路径使得体区电阻的减小。因此,可以减小由电流和整个本体二极管的电压降的乘积决定的开关损耗。

[0044] 在 MOSFET 100 的静态闭锁模式(static blocking mode)下,本体二极管正向偏压较大电压  $V_3$ ,  $|V_3| \gg |V_1|$ , 并且第二场效应结构 121a 通过第二栅极电极 119a 处的适当信号而被断开。在该模式中,通过反相器结构 160 断开第一场效应结构 120a、120b,即,保护环 106a 向反相器结构 160 提供高电平信号,该信号被反转成低电平信号提供给第一栅极结构 113a、113b 并且使常关的第一场效应结构 120a、120b 断开,从而保护环 106a 的电势被电耦接至第一栅极结构 113a、113b。

[0045] 根据另一实施方式,大于或等于源区 108a、108b、108c 的电势的保护环 106a 的每个电压可以在反相器结构 160 的输出端引起适当的低电平信号,该信号被提供到第一栅极

结构 113a、113b,用于断开常关的第一场效应结构 120a、120b。换句话说,第一场效应结构 120a、120b 可以仅处于导通模式(conducting mode)或者在本体二极管处于导通模式时接通,并且当 MOSFET 100 处于导通模式或者当本体二极管处于非导通模式时,第一场效应结构 120a、120b 可以处于闭锁模式或断开。

[0046] 图 2 示意性示出了 MOSFET 100 的边缘终端区 104 中的结终端延伸(JTE)结构,该结构作为图 1 中示出的实施方式的保护环的替代结构。JTE 结构包括邻接到第一表面 102 的第一 p-型区(zone)125。第一 p-型区 125 用于通过增大耗尽层扩散来减少单元区 105 中的主 pn-结处聚集的电场量,从而减少单元区 105 中的主 pn-结处的高电场。横向变掺杂(VLD)可以用于 JTE 结构。

[0047] 配线 116 和反相器结构 160 将包括第二 p-型区 126 的电压抽头电耦接至第一场效应结构 120a、120b 的第一栅电极 115a、115b (图 2 中未示出,参照图 1)。第二 p-型区 126 布置在 JTE 结构的第一 p-型区 125 中,并可以构成第一 p-型区 125 的一部分。

[0048] 根据其他实施方式,可以使用与图 1 和图 2 中所示出的不同的边缘终端结构,例如,场板、JTE 结构、VLD 结构和保护环的全部或选择组合。

[0049] 图 3 示意性示出了穿过图 1 中示出的 MOSFET 100 的单元区 105 的一部分的垂直截面。单元区 105 包括第一晶体管单元 130 和第二晶体管单元 131。而第一晶体管单元 130 包括与图中示出的栅极结构 113a、113b 类似的第一栅极结构 113c 以及与图 1 中示出的栅极结构 117a 类似的第二栅极结构 117b,第二晶体管单元 131 仅包括与图 1 中示出的栅极结构 117a 类似的第二栅极结构 117c、117d。因此,只有第一晶体管单元 130 包括通过配线 116 和反相器结构 160 (图 3 中未示出)电耦接至边缘终端区 104 中的电压抽头的栅电极,即,栅电极 115c。

[0050] 根据一个实施方式,与图 3 中示出的第一晶体管单元 130 类似,单元区 105 中的 5% 至 60% 的单元包括第一场效应结构和第二场效应结构。与图 3 中示出的第二半导体单元 131 类似,单元区 105 的其他单元包括第二场效应结构,但是不包括第一场效应结构。

[0051] 图 4 示意性示出了根据另一实施方式的穿过 MOSFET 200 的一部分的垂直截面。MOSFET 200 包括具有第一表面 202 和第二表面 203 的 n-型半导体本体 201。第一表面 202 可以是半导体本体 201 的前侧,第二表面 203 可以是半导体本体 201 的后侧。图 4 示出了垂直于第一和第二表面 202、203 延伸的垂直剖面中的截面。

[0052] MOSFET 200 包括单元区 205。单元区 205 包括 p-型体区 207a、207b、207c 和 n<sup>+</sup>型源区 208a、208b、208c、208d。p-型体区 207a、207b、207c 和 n<sup>+</sup>型源区 208a、208b、208c、208d 短路。通过包括源极金属化物的互连 236 以简化的方式示出了短路。

[0053] 包括第一栅极绝缘层 214a 和第一栅电极 215a 的第一栅极结构 213a 布置在从第一表面 202 延伸到半导体本体 201 中的沟槽 235a 中。第一栅极绝缘层 214a 是沟槽 235a 中的介电结构 237a 的一部分。第一栅电极 215a 通过配线 216 和反相器结构 260 电耦接至耗尽晶体管 240 的源区 238a,配线和反相器结构以简化的方式示出并可以包括触点、例如晶体管的有源半导体器件和金属线。

[0054] 包括第二栅极绝缘层 218a 和第二栅电极 219a 的第二栅极结构 217a 布置在沟槽 235b 中,与沟槽 235a 类似,沟槽 235b 从第一表面 202 延伸到半导体本体 201 中。第二栅极绝缘层 218a 是沟槽 235b 中的介电结构 237b 的一部分。第二栅电极 219a 电耦接至栅极驱

动电路(图 4 中未示出)。因此,第一栅电极 215a 与第二栅电极 219a 电断开。

[0055] 第一场效应结构 220a 包括第一栅极结构 213a、源区 208a、208b、以及体区 207a、207b 的一部分。第二场效应结构 221 包括第二栅极结构 217a、源区 208c、208d、体区 207b 的另一部分、以及体区 207c 的一部分。第一场效应结构 220a 和第二场效应结构 221a 共用构成半导体本体 201 的一部分的漂移区和  $n^+$  型漏区 212。

[0056] 耗尽晶体管 240 的第三栅极结构 247a、247b 包括第三栅极绝缘层 248a、248b 以及第三栅电极 249a、249b。第三栅极绝缘层 248a、248b 是沟槽 235c、235d 中的介电结构 256a、256b 的一部分。P- 型放电区 251 电耦接至基准电势  $V_{\text{Ref}}$  的端子。在图 4 示出的实施方式中,放电区 251 布置为远离源区 238a, 并布置为邻近第三栅电极 249b, 或者更精确地, 邻近第三栅极绝缘层 248b。在图 4 示出的实施方式中, 放电区 251 布置在第一表面 202 的正下方, 并分别通过第三栅电极 249b 和第三栅极绝缘层 248b 与源区 238a 和沟道区 252 隔开。第三栅极结构 247a、247b 电耦接至基准电势, 例如, 耦接至源区 208a、208b、208c、208d 的源极电势。

[0057] 当 MOSFET 200 接通时, 由体区 207a、207b 和漂移区 / 漏区 212 形成的本体二极管反向偏压较小电压  $V_1$ , 并且第二场效应结构 221a 可以通过场效应控制 MOSFET 200 的源极和漏极之间的沟道区的导电性。因此, 第二场效应结构 221a 也称为可控场效应结构。为了控制沟道区的导电性, 向第二栅电极 219a 施加适当电压, 以在沟槽 235b 的侧壁处, 在体区 207b、207c 中引起反向沟道。在该模式中, 通过反相器结构 260 也接通第一场效应结构 220a, 即, 耗尽晶体管 240 的源区 238a 向反相器结构 260 提供低电平信号, 该信号被反转成高电平信号提供给第一栅极结构 113a 并且使常关的第一场效应结构 220a 接通, 从而耗尽晶体管 240 的源区 238a 的电势电耦接至第一栅极结构 213a。因此, 在该操作模式中, 第二场效应结构 221a 和第一场效应结构 220a 共用负载电流。

[0058] 当 MOSFET 200 的本体二极管接通时, 例如, 在电感负载的切换期间, 由体区 207a、207b、207c 和漂移区 / 漏区 212 形成的本体二极管正向偏压较小电压  $V_2$ , 并且第二场效应结构 221a 通过第二栅电极 219a 处的适当断开信号而被断开。在该模式中, 通过反相器结构 260 接通第一场效应结构 220a, 即, 耗尽晶体管 240 的源区 238a 向反相器结构 260 提供低电平信号, 该信号被反转成高电平信号提供给第一栅极结构 213a 并且使常关的第一场效应结构 220a 接通, 从而耗尽晶体管 240 的源区 238a 的电势电耦接至第一栅极结构 213a。因此, 第一场效应结构 220a 的源极和漏极之间的电流路径平行于在体区 207a、207b、207c 和漂移区 / 漏区 212 之间流动的二极管电流。第一场效应结构 220a 的源极和漏极之间的该额外电流路径使得本体二极管的电阻减小。因此, 可以减小由电流和整个本体二极管的电压降的乘积决定的开关损耗。

[0059] 在 MOSFET 200 的静态闭锁模式中, 本体二极管反向偏压较大电压  $V_3$ ,  $|V_3| \gg |V_1|$ , 并且第二场效应结构 221a 通过第二栅电极 219a 处的适当信号而被断开。在该模式中, 通过反相器结构 260 断开第一场效应结构 220a, 即, 耗尽晶体管 240 的源区 238a 向反相器结构 260 提供高电平信号, 该信号被反转成低电平信号提供给第一栅极结构 213a 并且使常关的第一场效应结构 220a 断开, 从而耗尽晶体管 240 的源区 238a 的电势电耦接至第一栅极结构 213a。

[0060] 根据另一实施方式, 大于或等于源区 208a、208b、208c、208d 的电势的耗尽晶体

管 240 的源区 238a 的每个电压可以在反相器结构 260 的输出端引起适当的低电平信号, 该信号被提供给第一栅极结构 213a, 用于断开常关的第一场效应结构 220a。换句话说, 第一场效应结构 220a 可以仅处于导通模式或者在本体二极管处于导通模式时接通, 并且在 MOSFET 200 处于导通模式或者在本体二极管为非导通模式时, 第一场效应结构 220a 可以为闭锁模式或断开。

[0061] 图 5 示意性示出了根据另一实施方式的穿过 MOSFET 100' 的一部分的垂直截面。MOSFET 100' 与图 1 中示出的 MOSFET 100 类似, 并且与 MOSFET 100 的不同在于, 第一栅极结构 113a、113b 的第一栅电极 115a、115b 电耦接至第一栅极驱动器电路 180, 而不是如图 1 中示出的保护环 106a。第二栅极结构 117a 的第二栅电极 119a 电耦接至不同于第一栅极驱动器电路 180 的第二栅极驱动器电路 181。第一栅极驱动器电路 180 经由第一信号线 182 用第一栅极信号  $S_{MGD}$  来驱动第一栅电极 115a、115b。第二栅极驱动器电路 181 经由第二信号线 183 用第二栅极信号 SG 来驱动第二栅电极 119a。

[0062] 根据一个实施方式, 在第二场效应晶体管 121a 从本体二极管的闭锁模式切换到正向偏压模式前仅仅例如 2ns 至 1000ns, 第一信号  $S_{MGD}$  接通第一场效应结构 120a、120b。在第二场效应晶体管 121a 返回到闭锁模式后仅仅例如 2ns 至 1000ns, 第一信号  $S_{MGD}$  断开第一场效应结构 120a、120b。这允许减小正向偏压模式的损耗。

[0063] 根据另一实施方式, 在第二场效应结构 121a 已经返回到其本体二极管的正向偏压模式后不久例如 2ns 至 1000ns, 通过第一信号  $S_{MGD}$  轻微地延迟后实现第一场效应结构 120a、120b 的接通。这允许在闭锁期间的损耗减小。

[0064] 用于驱动第一和第二场效应结构 120a、120b、121a 的另一实施方式, 可以应用于具有高电压闭锁能力 (voltage blocking capability) (例如, 大于 100V) 的器件。在这些器件中, 漂移区中的高欧姆电阻可能第一场效应结构 120a、120b 中引起高于第二场效应结构 121a 的正向偏压电压。在该情况下, 第一信号  $S_{MGD}$  将第一场效应结构 120a、120b 接通, 以正好在第二场效应结构 121a 从本体二极管的正向偏压模式切换到闭锁模式之前, 减少电子 / 空穴涌入 (flood)。

[0065] 由第一和第二栅极驱动器电路 180、181 驱动第一和第二场效应结构 120a、120b、121a 的定时对于应用是特定的并且可能取决于在正向偏压模式中的损耗与由于在闭锁模式中流动的泄露电流导致的损耗的比率。

[0066] 图 6 示意性示出了包括半桥电路的集成电路 700 的一部分, 半桥电路具有第一 n- 型通道常关 MOSFET 701 和第二 n- 型通道常关 MOSFET 702。第一和第二 MOSFET 701、702 中的至少一个类似于以上实施方式中描述的 MOSFET 之一, 并包括第一和第二场效应结构, 其中, 第一和第二场效应结构的栅电极被电断开。

[0067] 在图 6 的示意图中, 电感负载用虚线表示。在该情况下, 第二 MOSFET 702 类似于上述实施方式中描述的 MOSFET 之一。

[0068] 应当理解, 除非另有特别说明, 这里描述的各个实施方式的特征可以相互组合。

[0069] 尽管本文已经示出并描述了具体实施方式, 但是本领域普通技术人员可以理解的是, 在不背离本发明的范围的情况下, 各种替换和 / 或等同实施方案可以用于替代示出和描述的具体实施方式。本申请旨在覆盖这里描述的具体实施方式的任何调整或变化。因此, 本发明仅由权利要求书及其等同方案限定。

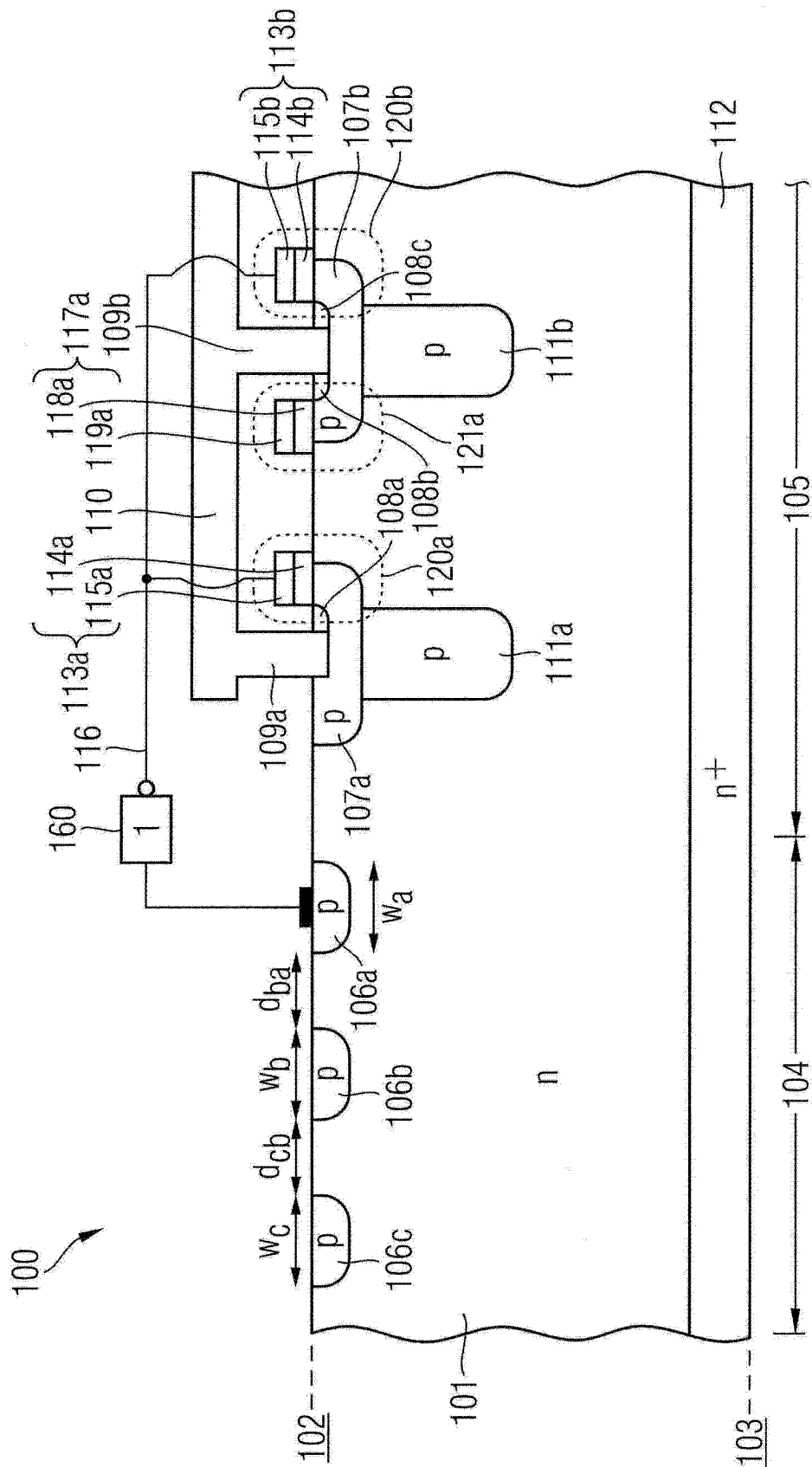


图 1

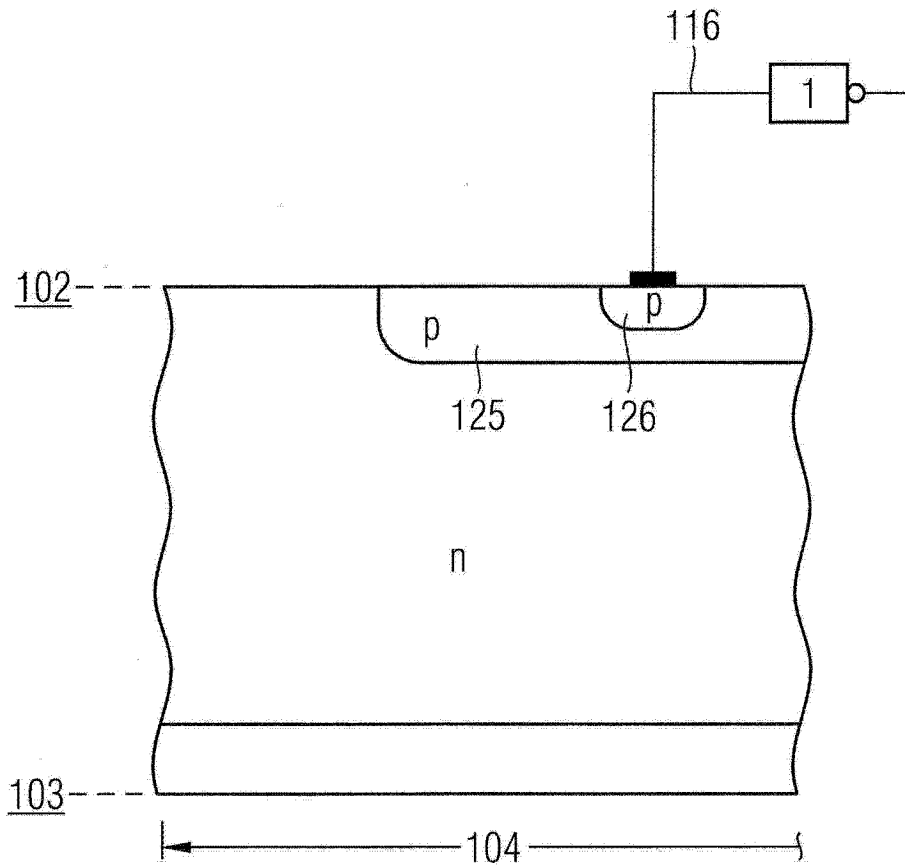


图 2

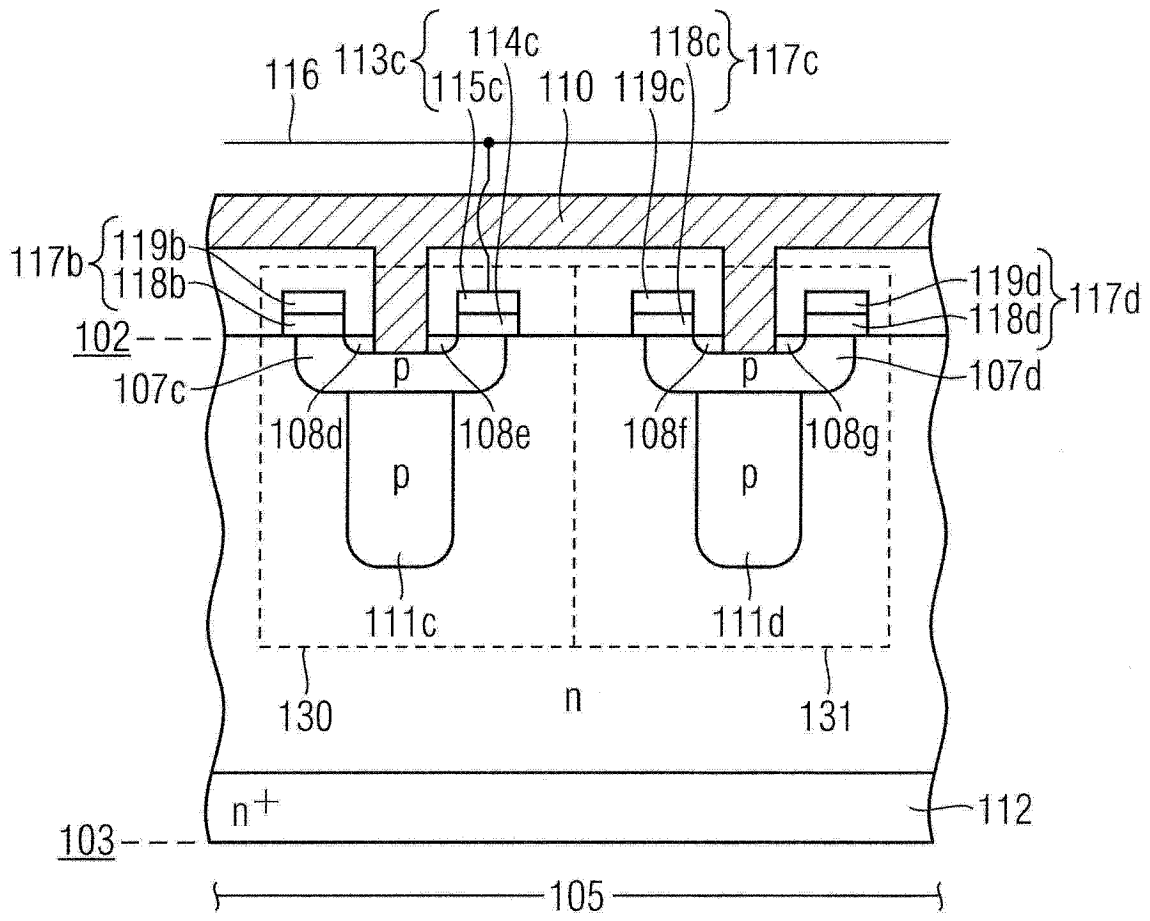


图 3

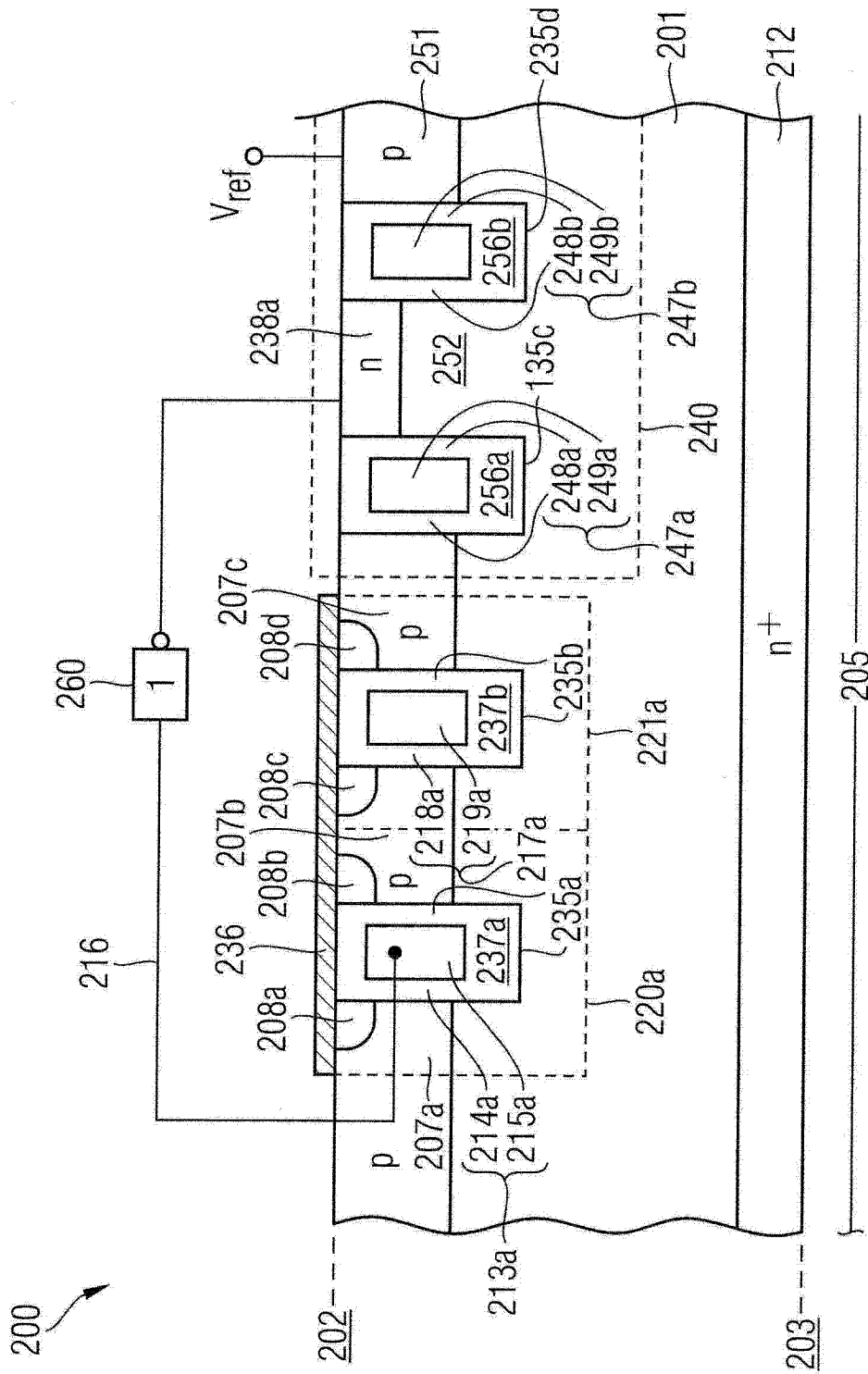


图 4



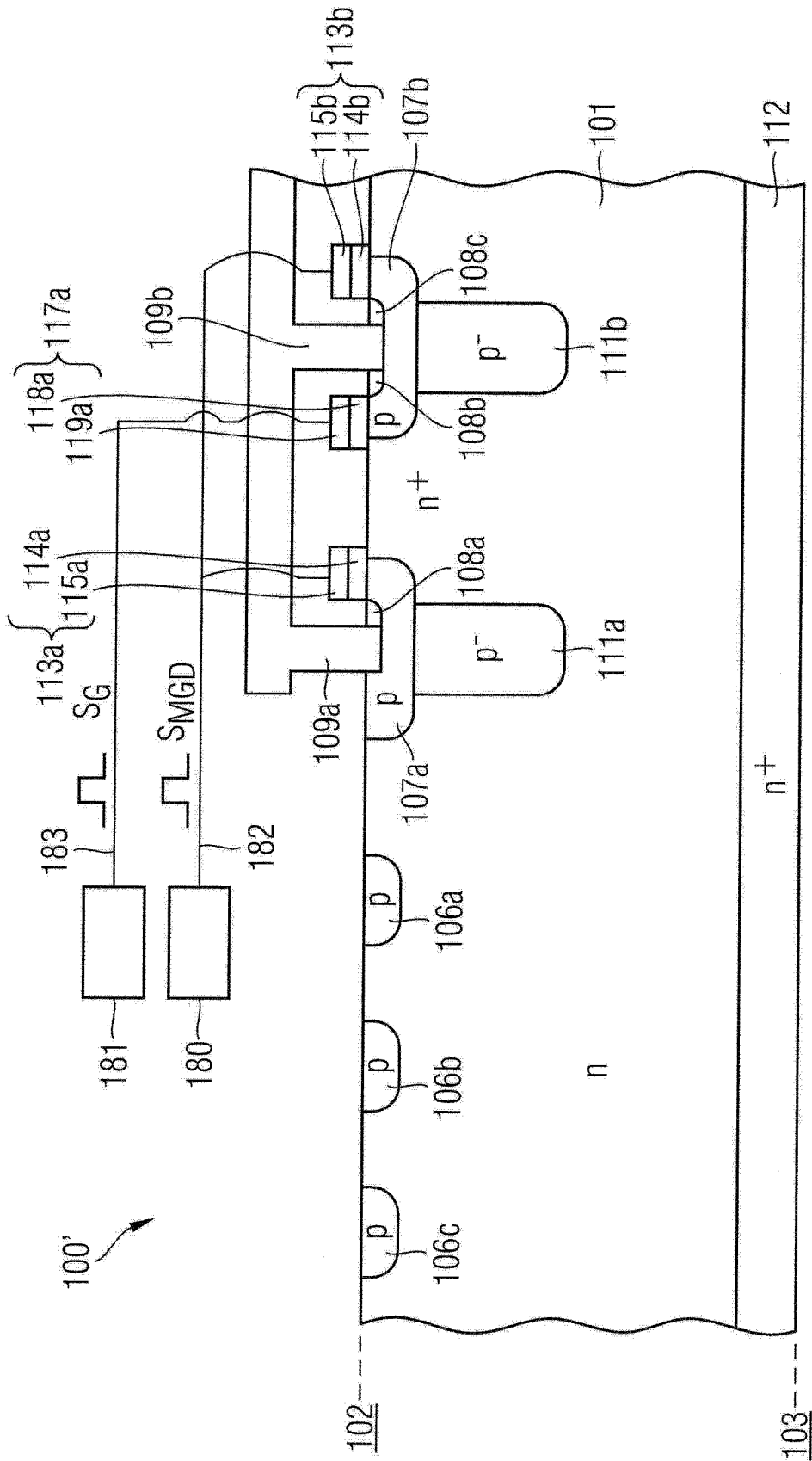


图 5

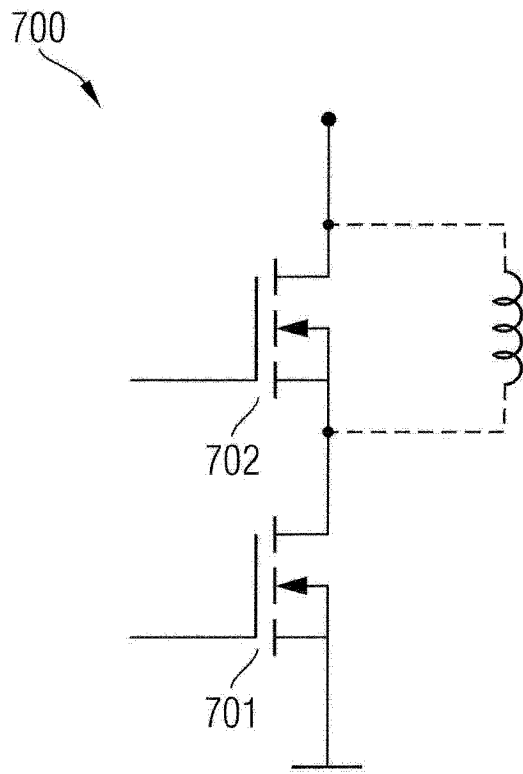


图 6