

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第5117596号
(P5117596)

(45) 発行日 平成25年1月16日(2013.1.16)

(24) 登録日 平成24年10月26日(2012.10.26)

(51) Int.Cl.	F 1	
HO 1 L 33/22 (2010.01)	HO 1 L 33/00	1 7 2
HO 1 L 33/32 (2010.01)	HO 1 L 33/00	1 8 6
GO 2 B 1/11 (2006.01)	GO 2 B 1/10	A
HO 1 L 21/205 (2006.01)	HO 1 L 21/205	
C 2 3 C 16/01 (2006.01)	C 2 3 C 16/01	

請求項の数 6 (全 12 頁) 最終頁に続く

(21) 出願番号 特願2011-109784 (P2011-109784)
 (22) 出願日 平成23年5月16日(2011.5.16)
 (65) 公開番号 特開2012-243815 (P2012-243815A)
 (43) 公開日 平成24年12月10日(2012.12.10)
 審査請求日 平成23年9月19日(2011.9.19)

早期審査対象出願

(73) 特許権者 000003078
 株式会社東芝
 東京都港区芝浦一丁目1番1号
 (74) 代理人 100108062
 弁理士 日向寺 雅彦
 (72) 発明者 杉山 直治
 東京都港区芝浦一丁目1番1号 株式会社
 東芝内
 (72) 発明者 佐藤 泰輔
 東京都港区芝浦一丁目1番1号 株式会社
 東芝内
 (72) 発明者 大野 浩志
 東京都港区芝浦一丁目1番1号 株式会社
 東芝内

最終頁に続く

(54) 【発明の名称】 半導体発光素子、ウェーハ、および窒化物半導体結晶層の製造方法

(57) 【特許請求の範囲】

【請求項1】

光取り出し面を形成し窒化物半導体結晶を含む第1半導体層と、
 前記第1半導体層の上に設けられ活性層を有する発光層と、
 前記発光層の上に設けられた第2半導体層と、
 前記第1半導体層の屈折率よりも低い屈折率を有し、前記光取り出し面を部分的に覆って凹凸形状の凸部となり、窒化物半導体結晶を含む低屈折率層と、

を備え、

前記第1半導体層が前記低屈折率層を基点に前記低屈折率層の上に一体の膜となるようにエピタキシャル成長して前記低屈折率層の格子と前記第1半導体層の格子とが連続したことを特徴とする半導体発光素子。

10

【請求項2】

前記光取り出し面は、凹凸形状を有し、
 前記低屈折率層は、前記光取り出し面の前記凹凸形状の上に設けられたことを特徴とする請求項1記載の半導体発光素子。

【請求項3】

前記低屈折率層は、A1を含み、
 前記第1半導体層のA1の含有量は、前記低屈折率層のA1の含有量よりも少ないことを特徴とする請求項2記載の半導体発光素子。

【請求項4】

20

基板と、
 凹凸形状を有する光取り出し面を形成し窒化物半導体結晶を含む半導体層と、
 前記半導体層の屈折率よりも低い屈折率を有し、前記凹凸形状の上に設けられ前記光取り出し面を部分的に覆って凹凸形状の凸部となり、窒化物半導体結晶を含む低屈折率層と、
 を備え、
 前記半導体層が前記低屈折率層を基点に前記低屈折率層の上に一体の膜となるようにエピタキシャル成長して前記低屈折率層の格子と前記半導体層の格子とが連続したことを特徴とするウェーハ。

【請求項 5】

10

結晶基板の上に、前記結晶基板の主面を部分的に覆うように Al を含む窒化物半導体結晶を含む第 1 結晶層を形成し、

前記第 1 結晶層の上に前記第 1 結晶層よりも Al の含有量が少ない窒化物半導体結晶を含む第 2 結晶層であって、前記第 1 結晶層の格子と連続した格子を有する第 2 結晶層を前記第 1 結晶層に覆われていない前記結晶基板の表面には形成しないまま前記第 1 結晶層を基点に前記第 1 結晶層の上に一体の膜となるようにエピタキシャル成長させた後、

前記結晶基板を剥離し、前記結晶基板の主面に対向する前記第 2 結晶層の主面に前記第 1 結晶層が凸部となる凹凸形状を形成することを特徴とする窒化物半導体結晶層の製造方法。

【請求項 6】

20

前記第 2 結晶層の屈折率は、前記第 1 結晶層の屈折率よりも高いことを特徴とする請求項 5 記載の窒化物半導体結晶層の製造方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明の実施形態は、半導体発光素子、ウェーハ、および窒化物半導体結晶層の製造方法に関する。

【背景技術】

【0002】

化合物半導体は高周波素子で代表される高速電子デバイス、発光・受光素子で代表される光デバイスなどさまざまな分野で利用されており、高性能な素子が実用化されている。

【0003】

しかしながら、光取り出し面を形成する結晶層の屈折率と、大気屈折率との差が大きいと、効率よく光を取り出すことができない。また、光取り出し面の表面に凹凸加工を施しても、凹凸の再現性が悪いと、素子間の特性が不均一となる。半導体発光素子において光取り出し効率の向上が望まれている。

【先行技術文献】

【特許文献】

【0004】

【特許文献 1】特開 2010 - 278237 号公報

40

【発明の概要】

【発明が解決しようとする課題】

【0005】

本発明の実施形態は、再現性よく光取り出し効率を向上させることができる半導体発光素子、ウェーハ、および窒化物半導体結晶層の製造方法を提供する。

【課題を解決するための手段】

【0006】

本発明の実施態様によれば、第 1 半導体層と、発光層と、第 2 半導体層と、低屈折率層と、を備えた半導体発光素子が提供される。前記第 1 半導体層は、光取り出し面を形成し窒化物半導体結晶を含む。前記発光層は、前記第 1 半導体層の上に設けられ活性層を有す

50

る。前記第2半導体層は、前記発光層の上に設けられている。前記低屈折率層は、前記第1半導体層の屈折率よりも低い屈折率を有し、前記光取り出し面を部分的に覆って凹凸形状の凸部となり、窒化物半導体結晶を含む。前記第1半導体層は、前記低屈折率層を基点に前記低屈折率層の上に一体の膜となるようにエピタキシャル成長する。前記低屈折率層の格子と前記第1半導体層の格子とは、連続している。

【図面の簡単な説明】

【0007】

【図1】実施の形態にかかる半導体発光素子を表す断面模式図である。

【図2】他の実施の形態にかかる半導体発光素子を表す断面模式図である。

10

【図3】さらに他の実施の形態にかかる半導体発光素子を表す断面模式図である。

【図4】さらに他の実施の形態にかかる半導体発光素子を表す断面模式図である。

【図5】図2に表した半導体発光素子に透明導電体膜が設けられた状態を表す断面模式図である。

【図6】図4に表した半導体発光素子に透明導電体膜が設けられた状態を表す断面模式図である。

【図7】図7(a)～図7(c)は、実施の形態に係るウェーハおよび窒化物半導体結晶層の製造方法を例示する断面模式図である。

【図8】図8(a)～図8(f)は、実施の形態に係るウェーハおよび窒化物半導体結晶層の他の製造方法を例示する断面模式図である。

20

【図9】図9(a)および図9(b)は、さらに他の実施の形態にかかる半導体発光素子を説明する断面模式図である。

【図10】図10(a)および図10(b)は、さらに他の実施の形態にかかる半導体発光素子を説明する断面模式図である。

【発明を実施するための形態】

【0008】

以下、実施の形態について図面を参照しつつ説明する。なお、各図面中、同様の構成要素には同一の符号を付して詳細な説明は適宜省略する。

図1は、実施の形態にかかる半導体発光素子を表す断面模式図である。

本実施形態にかかる半導体発光素子110は、n形層(第1半導体層)10と、p形層(第2半導体層)20と、MQW(Multiple Quantum Well)活性層(発光層)30と、支持基板40と、突起部(低屈折率層)60と、反射金属80と、を備える。そして、本実施形態にかかる半導体発光素子110では、p形層20、MQW活性層30、n形層10のLED(Light Emitting Diode)積層構造に対して、p形層20側に反射金属80を介してSi基板からなる支持基板40が接合されている。反射金属80は、電極膜を兼用する。

30

【0009】

第1半導体層10は、第1導電形を有する。第2半導体層20は、第2導電形を有する。すなわち、第2半導体層20は、第1半導体層10の導電形とは異なる導電形を有する。本実施形態では、第1導電形がn形であり、第2導電形がp形である。

40

【0010】

n形層10側は、光取り出し面10bとなっている。n形層10には、例えばn形GaN層が用いられる。p形層20には、例えばp形GaN層が用いられる。平坦なn形層10の表面(光取り出し面10b)には、突起状の突起部60が形成されている。突起部60は、例えばAlNを含む。このとき、GaNの屈折率はおよそ2.5であるのに対してAlNの屈折率はおよそ2.1である。また、Al及びGaの混晶系であるAlGaNは両者の中間の屈折率をとるので、GaNより屈折率が低く、突起部の材料として有効である。さらに、高屈折率の第1半導体層10と低屈折率材料との間での不本意な光反射、あるいは散乱を防止するため、両者の界面には中間層が存在しないことが望ましい。また、できれば両者がいずれも結晶材料であり、格子が連続していることがより望ましい。本実

50

施形態では、光取り出し面 10b に対して垂直にみたときに、突起部 60 は、1 辺 300 nm、高さ 500 nm の正六角柱の形状を有する。また、図 1 に表したように、光取り出し面 10b には、複数の突起部 60 が形成され、互いに 1 μm 間隔で配置されている。なお、突起部 60 の形状は、必ずしも正六角柱でなくともよく、三角柱、四角柱、円柱などでもよい。あるいは三角形、四角形、多角形、円などを底面に有する錐状の形状でもよい。

【0011】

図 2 は、他の実施の形態にかかる半導体発光素子を表す断面模式図である。

また、図 3 は、さらに他の実施の形態にかかる半導体発光素子を表す断面模式図である。

。

また、図 4 は、さらに他の実施の形態にかかる半導体発光素子を表す断面模式図である。

。

また、図 5 は、図 2 に表した半導体発光素子に透明導電体膜が設けられた状態を表す断面模式図である。

また、図 6 は、図 4 に表した半導体発光素子に透明導電体膜が設けられた状態を表す断面模式図である。

なお、図 2 ~ 図 6 に表した半導体発光素子では、図 1 に表した支持基板 40 を省略している。

【0012】

図 1 に表した半導体発光素子 110 では、平坦な n 形層 10 上に突起部 60 が突起状に形成されている例を示しているが、図 2 に表した半導体発光素子 120 のように、突起部 60 は、n 形層 10 に一部埋め込まれていてもよい。あるいは、図 3 に表した半導体発光素子 130 のように、n 形層 10 の表面（光取り出し面 10b）に凹凸があり、突起部 60 は、凸部 10c 上に形成されていてもよい。あるいは、図 4 に表したように、n 形層 10 に突起部 60 が完全に埋め込まれて表面（光取り出し面 10b）が平坦になっていてもよい。

【0013】

光取り出し効率の観点では、図 1 あるいは図 3 のように、突起部 60 が突出している形状のほうが有利である。

一方、図 5 および図 6 に表したように、凹凸面（突起部 60 を含む光取り出し面 10b）上に酸化インジウム錫（ITO）に代表される透明導電体膜 75 を積層し n 側電極とする場合には、図 2 に表した半導体発光素子 120 あるいは図 4 に表した半導体発光素子 140 のほうが有利である。一般に積層する ITO 層（透明導電体膜）75 の厚さが 200 nm 程度であり、表面の凹凸が小さいほうが ITO 膜厚に対して同等かそれ以下であるほうが、透明導電体膜 75 の段切れなどの問題が生じにくいためである。

【0014】

図 1 ~ 図 6 に表した半導体発光素子において、突起部 60 は、n 形層 10 の屈折率よりも小さい屈折率を有する材料により形成されている。前述したように、突起部 60 には、例えば AlN が用いられる。また、n 形層 10 には、例えば n 形 GaN 層が用いられる。

【0015】

ここで、参考例について説明する。例えば、窒化物半導体からなる発光素子では、(0001) 面を表面とするサファイア基板上に同じく (0001) 面を表面とする窒化ガリウム結晶層を形成し、さらに InGaIn 薄膜結晶層からなる活性を組み合わせて、発光効率が低い良質な発光ダイオードなどが作成されている。

【0016】

サファイア上に窒化物半導体結晶層を積層する発光ダイオードでは、サファイア基板上に n 形 GaN 層、量子井戸型発光層、p 形 GaN 層を積層した構造を用い、サファイア基板が対象とする青色領域の波長帯に対してほぼ透明であることから、サファイア基板の裏面に反射膜を形成した上で、表面側の p 形 GaN 上部より光を取り出す構造（Face-up 構造）を採用していることが多い。この場合、サファイア基板の裏面側に反射金属膜を貼り

10

20

30

40

50

付け、基板裏面側への光の漏れ出しを抑制し、結晶層表面（p電極側）からより多くの光を取り出す設計となっている。このとき、GaN結晶層とサファイア基板との屈折率差に起因して、小さい角度の散乱により光が反射層に至らず、基板で吸収されてしまうことがある。これを防ぐため、サファイア基板表面に高さ1 μm 程度の凹凸加工を施し、この上にGaN結晶層を積層することによりGaN層からの光を効率よく反射膜に導き、またGaN層に戻すように設計されている。

【0017】

一方、他の参考例として、より高い光出力を目指し、電流注入を増大する動作条件下では発熱に対する対策が重要となる。そのために、窒化物半導体からなるLED構造をサファイア基板上にエピタキシャル成長した後、p形GaN層からなる表面側を熱伝導性の高い支持基板に貼り付け、サファイア基板を剥離した構造（Thin-film構造）を採用している例がある。この場合、サファイア基板を剥離したn形GaN層端面が露出して光取り出し面かつコンタクト面となる場合がある。このとき光取り出し面となるGaN結晶層の表面が平坦な場合、大気屈折率差に起因して、光が全反射し、効率よく光を取り出すことができない。そのため、光取り出し面となるGaN層表面をKOHなどによるエッチングで凹凸形状に加工する方法が採用されている。

10

【0018】

このようにThin-film型素子構造では、光取り出し面の表面をエッチングなどの手法により凹凸加工を施すことにより、光取り出し効率の向上を実現しているが、KOHエッチングに代表されるウェットエッチングでは再現性が不十分で、素子間の特性が不均一になる場合がある。

20

【0019】

これに対して、本実施形態にかかる半導体発光素子では、突起部60は、n形層10の屈折率よりも小さい屈折率を有する材料により形成され、光取り出し面10bを部分的に覆っている。そのため、突起部60による均一素材の凹凸形状により、光取り出し効率を向上させることができる。また、突起部60による均一材料の凹凸加工により、参考例と比較して凹凸加工の段差をより低くすることができる。また、突起部60が光取り出し面10bを全体的に覆っている場合と比較して、縦方向（膜厚方向）の抵抗を小さくすることができる。

30

【0020】

次に、このような半導体発光素子構造を作成するためのプロセスの一例について説明する。

図7(a)～図7(c)は、実施の形態に係るウェーハおよび窒化物半導体結晶層の製造方法を例示する断面模式図である。

図8(a)～図8(f)は、実施の形態に係るウェーハおよび窒化物半導体結晶層の他の製造方法を例示する断面模式図である。

【0021】

薄膜窒化物半導体結晶成長用基板として(111)面を表面とするシリコン基板（結晶基板）50を用意する。なお、薄膜窒化物半導体結晶成長用基板は、シリコン基板に限定されず、サファイア基板であってもよい。本実施形態において、シリコン基板50の厚さは、例えば約525 μm 程度であるが、例えば約250 μm ～800 μm の間で任意に選んで問題ない。

40

【0022】

一般に大気中に置かれているSi（シリコン）基板表面は、自然酸化膜で被覆されている。そのため、この自然酸化膜を除去し、基板表面に水素終端処理を施すために、酸処理洗浄を施した後に、薄膜成長用基板（シリコン基板50）を濃度1%程度の希弗酸溶液により約1分程度の処理を行う。この処理によりシリコン結晶層（シリコン基板50）の表面は水素で終端された表面構造となり、はっ水性の表面となる。

【0023】

続いて、図7(a)に表したように、表面が水素終端されたシリコン基板50を成膜装

50

置に導入し、厚さ500nmのAlN層60aを積層する。AlNの成膜にはECRプラズマスパッタ装置を用いており、Arガスと窒素ガスとの混合雰囲気下でプラズマ放電を行いアルミニウムターゲットをスパッタすることにより、およそ30分で500nmのAlN膜を積層することができる。本実施形態では成膜温度を500としていたが、成膜温度は例えば100～800の間で任意に選択できる。本実施形態ではAlN層60aの成膜にECRプラズマスパッタ装置を用いているが、成膜方法の選択は任意であり、MOCVD（有機金属を用いた気相成長法）装置、分子線エピタキシー法（MBE：Molecular Beam Epitaxy）装置などを用いてもよい。

【0024】

続いて、図7（b）に表したように、シリコン基板50上に500nmのAlN層60aを積層した基板は、成膜装置から取り出され、フォトリソグラフィ工程により表面加工される。具体的にはAlN層60aを一辺300nmの六角柱形状に残し、周囲をエッチングする。六角柱形状のAlN（第1結晶層）は、1μm間隔で配置されている。六角柱形状のAlNが残存している部分以外はシリコン基板50の表面が露出している。つまり、六角柱形状のAlNは、図1に関して前述した突起部60に相当する。

【0025】

続いて、図7（c）に表したように、AlN層60aをエッチング加工した基板を再び酸処理により洗浄した後、該基板をMOCVD（有機金属を用いた気相成長法）装置に導入し、基板温度を1100まで昇温し、TMG（トリメチルガリウム）およびNH₃（アンモニア）を原料として2μmの窒化ガリウム層（第2結晶層）10aを形成する。つまり、窒化ガリウム（GaN）層10aは、例えば図1に関して前述したn形層10に相当する。このように、シリコン基板50の主面を部分的に覆うようにAlを含む窒化物からなる第1結晶層（本実施形態ではAlN）を形成し、第1結晶層の上にAlの含有率が第1の結晶層よりも少ない窒化物からなる第2結晶層（本実施形態ではGaN）を成長することで、本実施形態にかかるウェーハ210が形成される。

【0026】

このとき、該GaN層10aにはシリコン（Si）が不純物として 1×10^{19} （atoms・cm⁻³）の濃度で添加されている。ここで、AlN（突起部60）の凹凸形状を有する基板の上に直接n形GaN層を形成するのではなく、不純物を含まないGaN層を1～3μm程度成長した後、n形GaN層を積層してもよい。ただし、不純物を含まないGaN層を最初に成長した構造では、光取り出し面10bからのコンタクトは困難になるので、後述の通り、コンタクト電極形成のための加工が行われる。

【0027】

ここで、本発明者の検討の結果、本実施形態のように、シリコン基板50の一部がAlN（突起部60）で覆われた基板の上に高温でGaN層10aをエピタキシャル成長する場合において、次のようなことが分かった。AlN上とSi結晶面上とでは、原料分子の吸着・解離の確率が異なる。高温においては、Si結晶面上よりもAlN層上でGaN薄膜結晶の成長が促進される。また、突起状のAlN部の上で成長するGaN層10aは、<111>軸方向（基板面に対して垂直な方向）のみでなく横方向にも成長する。そのため、やがて隣接するAlN突起を基点に成長を開始しているGaN層10aと結合し、一体の膜となって基板表面を被覆する。また、GaN層の結晶成長に先立ち、原料に用いるアンモニアを、TMGに先行して導入するなどして、Si結晶表面に窒化シリコン（SiN）層を形成することにより、AlN上の結晶成長の選択比をより高めることができる。

【0028】

前述のように、成膜時の気相雰囲気温度などを調整することにより、シリコン基板50上にはGaN層10aが形成されず、AlNの突起部60を基点にGaN層10aが形成される。そのため、最終的にGaN層10aが一体の膜として形成された後には、AlNの突起部60同士の間領域は空間として残存する。このとき、突起部60の頂面に対して、GaN結晶層が平坦になるか、あるいは突起部60の頂面よりも下部にGaN膜が食い込むかは、成長条件により調整可能である。

10

20

30

40

50

【0029】

このように、AlNの突起部60の間に空間が存在すると、その空間の部分のGaN層10aにおける転位密度を低減することができる。これにより、その部分のGaN層10aの結晶性をより良くすることができる。また、AlNの突起部60の間に空間が存在するため、GaN層10aの形成後の降温過程における熱膨張係数の差に起因する収縮を吸収あるいは緩和することができる。これにより、シリコン基板50/GaN層10aの2層構造で生ずる反り、およびそれに伴うクラックの発生を抑制することができる。

【0030】

続いて、n形GaNの成長をした後、このn形窒化ガリウム結晶層(n形層10)の上にInGaNとGaNの多層膜からなる発光層30(図1参照)を積層する。また、発光層30を光らせるための電流注入をするために、結晶構造の上部側にはp形(Mg)のドーピングをする。本実施形態では、n形GaN結晶層(n形層10)、発光層30及びp形層20の薄膜結晶成長の手法として有機金属を用いた気相成長法(MOCVD法)を挙げているが、一般に窒化物半導体結晶成長に用いられている薄膜結晶成長法である分子線エピタキシー法(MBE: Molecular Beam Epitaxy)やHVPE法(Hydride Vapor Phase Epitaxy)などいずれの方法を用いてもかまわない。

10

【0031】

また、このようにしてLED構造の薄膜結晶をエピタキシャル成長した後、p形層20表面に反射膜兼コンタクト層としてのAgを含む金属膜(反射金属80、図1参照)、例えば銀ニッケル層を積層する。その後、シリコンあるいは銅などの支持基板40(図1参照)を貼り合わせる。次に、薄膜結晶成長用基板であるシリコン基板50を除去する。p形層20側に支持基板40を貼り付けた後、成長基板(シリコン基板)50を研削することにより成長用のシリコン基板50を除去することが可能である。このとき、シリコン基板50をおおむね研削により除去した後、最終的にSF₆ガスをエッチャントとするドライエッチングでわずかに残ったSiを除去することにより、シリコン基板50上に最初に形成したAlNの突起部60及びGaN層10aを露出させることができる。

20

【0032】

最終的にAlNの突起部60同士の間で露出しているn形GaN層(n形層10)に細線電極70(図1参照)を形成し、さらに反射金属80にp形電極を形成することによりLEDが完成する。このとき、前述のように、AlN突起構造を有するSi基板上にGaN薄膜結晶層を成長する際に、最初に不純物を含まないGaN結晶層を成長した際には、窒化物薄膜成長用のシリコン基板50を除去した表面からはn形コンタクトが取れない。そのため、不純物を含まないGaN層をエッチングしてn形GaN層を露出させた後にn形コンタクトを形成する。

30

【0033】

なお、図7(a)~図7(c)を参照しつつ説明した窒化物半導体結晶層の製造方法では、図7(b)に表したプロセスにおいて、シリコン基板50の表面が部分的に露出するまでAlN層60aをエッチングしたが、これだけに限定されるわけではない。本実施形態にかかる他の製造方法として、シリコン基板50の表面が部分的に露出する前に、AlN層60aのエッチングを止めてもよい。図8(a)~図8(f)に、他の製造方法のプロセスの例を示す。まず、図8(a)に示すとおり、Si基板50上にAlN層60aを形成する。このとき、AlN層60aの厚さは、800nmとしている。但し、AlN層60aの厚さは300nmから2μm程度の間であればいずれでもよい。続いて、図8(b)に表したように、AlN層60aをフォトリソグラフィーの手順に従い凹凸加工する。このとき、凹凸加工を有するAlN層60bの凸部の形状は、前述の通り三角形、四角形、多角形、円などを底面にもつ柱状、あるいは錘状が含まれる。

40

【0034】

そして、前述したように、凹凸形状を有するAlN層60b上にGaN層10aを成長させる(図8(c))。さらに、発光層30、p形層20、および反射金属80を形成し(図示せず)、支持基板40を貼り合わせた後(図示せず)、シリコン基板50を除去す

50

る。このとき、GaN層10aの表面が部分的に露出する前にAlN層60bが表面全面に露出され、Si基板50のエッチングが終了するため、AlN層60bが表面全面を覆っている(図8(d))。その後、シリコン基板50を除去した後に、AlN層60bをわずかにエッチングすれば、GaN部分(突起部60)を一部の表面に露出させることができる(図8(e))。さらに、エッチングを続ければ、AlNとGaNのエッチングの選択比により、表面に凹凸形状を形成することができる(図8(f))。

【0035】

本実施形態にかかる他の製造方法によれば、GaN層10aにおける転位の挙動を比較的容易に制御することができる。なお、本実施形態にかかる他の製造方法では、シリコン基板50の表面が部分的に露出するまでAlN層60aをエッチングした後にAlNを薄く形成し、AlN層60aに凹凸形状を形成してもよい。例えば、Si基板上に、部分的に表面を覆うAlN突起を形成した後、MOCVD装置により、まず20~200nm程度のAlN層を成長し、Si表面をすべてAlN層で被覆する。その後のプロセスは、前述と同様である。

【0036】

次に、他の実施の形態について説明する。

図9(a)および図9(b)は、さらに他の実施の形態にかかる半導体発光素子を説明する断面模式図である。

【0037】

図9(b)に表したように、本実施形態にかかる半導体発光素子150は、p形層(第2半導体層)20、MQW活性層(発光層)30、n形層(第1半導体層)10のLED積層構造が用いられている。n形層10は、厚さ3 μ mのn形窒化ガリウム結晶からなるが、このn形GaN層表面(光取り出し面10b)には、1 μ mの凹凸加工が施されている。この凹凸部10dの凸部上10eが、AlNで形成されている。この構造は、図2に示した構造に類似であるが、GaN層側に深く凹部10fが形成され、またエッチング後のAlNの突起部65は、柱状から錐状に近い形状をしている。このように、凹凸が深いほうが光取り出し効率の観点では有利になる。

【0038】

前述したような凹凸加工は、GaN結晶層(GaN層10a)を成長用基板であるシリコン結晶(シリコン基板50)から剥離し、シリコン基板50上に最初に形成したエッチング前のAlNの突起部60及びGaN層10aを露出させた後に、さらにCl系ガスによるドライエッチングを施すことにより得ることができる。

【0039】

具体的には、図9(a)で示されるように、GaN面(n形層10)上にAlNの突起部60構造が形成された面に対してCl系ガスでドライエッチングを施した際に、GaNとAlNに対してエッチングの選択性がある。そのため、AlNの突起部60は、その頂面端部をエッチングしながらも突起全体が除去されることはない。一方、下地に露出しているGaN層に対しては深くエッチングが進行するため、図9(b)に示すように、より凹凸が強調された形状ができる。

【0040】

図10(a)および図10(b)は、さらに他の実施の形態にかかる半導体発光素子を説明する断面模式図である。

図10(b)に表したように、本実施形態にかかる半導体発光素子160では、エッチング前のAlNの突起部60の大きさ(横方向の幅)及び間隔を不規則に配置している。これにより、ドライエッチング後の凹凸の形状により不規則性をもたらすことが可能である。

【0041】

すなわち、図10(a)および図10(b)に表したように、AlNの突起部60の頂面端部からのエッチングの進行により、幅の小さなAlNの突起部60は高さ方向でも縮小される。これに対して、幅の大きな突起部60では高さ方向にはエッチングの進行が小

10

20

30

40

50

さいため、エッチング後のA1Nの突起部65の高さに差異が生ずるのに加え、A1Nの突起部60の間隔が広い部分ではGaN層(n形層10)のエッチングが深く進行する。一方、間隔が狭い部分ではGaN層のエッチング深くは進行しない。このような作用により、図10(b)に示すように、凹凸の頂点にA1Nの突起部65を有し、かつ、より不規則性の強調された凹凸を有する形状が作成できる。本実施形態では、凹凸の深さのばらつき(高低差)は600nm~1.5μm程度である。このように凹凸に不規則性が高い形状では、光取出し効率がより高くなる。

【0042】

なお、本明細書において「窒化物半導体」とは、 $B_x In_y Al_z Ga_{1-x-y-z} N$ ($0 < x < 1, 0 < y < 1, 0 < z < 1, x + y + z < 1$)なる化学式において組成比x、y及びzをそれぞれの範囲内で変化させた全ての組成の半導体を含むものとする。またさらに、上記化学式において、N(窒素)以外のV族元素もさらに含むもの、導電形などの各種の物性を制御するために添加される各種の元素をさらに含むもの、及び、意図せずに含まれる各種の元素をさらに含むものも、「窒化物半導体」に含まれるものとする。

10

【0043】

なお、本願明細書において、「垂直」及び「平行」は、厳密な垂直及び厳密な平行だけではなく、例えば製造工程におけるばらつきなどを含むものであり、実質的に垂直及び実質的に平行であれば良い。

【0044】

以上、具体例を参照しつつ、本発明の実施の形態について説明した。しかし、本発明は、これらの具体例に限定されるものではない。例えば、半導体発光素子及びウェーハに含まれる基板、低屈折率層、活性層、および半導体層などの各要素の具体的な構成に関しては、当業者が公知の範囲から適宜選択することにより本発明を同様に実施し、同様の効果を得ることができる限り、本発明の範囲に含まれる。

20

また、各具体例のいずれか2つ以上の要素を技術的に可能な範囲で組み合わせたものも、本発明の要旨を包含する限り本発明の範囲に含まれる。

【0045】

その他、本発明の実施の形態として上述した半導体発光素子、ウェーハ及び窒化物半導体結晶層の製造方法を基にして、当業者が適宜設計変更して実施し得る全ての半導体発光素子、ウェーハ及び窒化物半導体結晶層の製造方法も、本発明の要旨を包含する限り、本発明の範囲に属する。

30

【0046】

その他、本発明の思想の範疇において、当業者であれば、各種の変更例及び修正例に想到し得るものであり、それら変更例及び修正例についても本発明の範囲に属するものと解される。

【0047】

本発明のいくつかの実施形態を説明したが、これらの実施形態は、例として提示したものであり、発明の範囲を限定することは意図していない。これら新規な実施形態は、その他の様々な形態で実施されることが可能であり、発明の要旨を逸脱しない範囲で、種々の省略、置き換え、変更を行うことができる。これら実施形態やその変形は、発明の範囲や要旨に含まれるとともに、特許請求の範囲に記載された発明とその均等の範囲に含まれる。

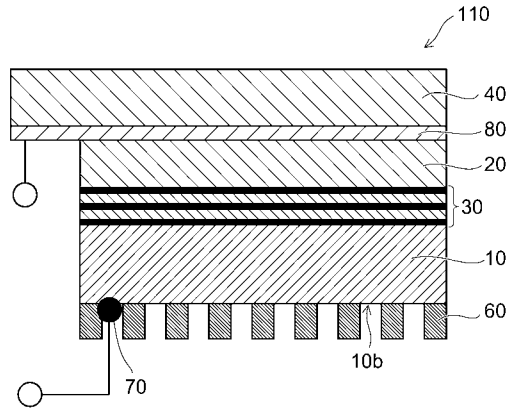
40

【符号の説明】

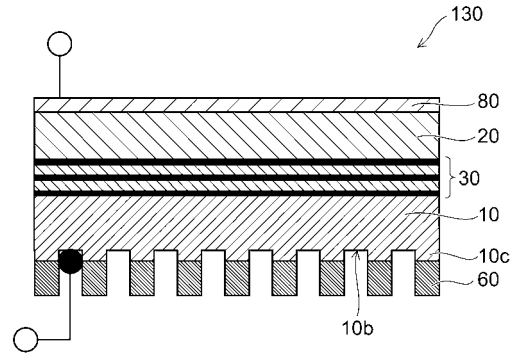
【0048】

10 n形層、 10a GaN層、 10b 光取り出し面、 10c 凸部、 10d 凹凸部、 10e 凸部上、 10f 凹部、 20 p形層、 30 活性層、 40 支持基板、 50 シリコン基板、 60 突起部、 60a、60b A1N層、 65 突起部、 70 細線電極、 75 透明導電体膜、 80 反射金属、 110、120、130、140、150、160 半導体発光素子、 210 ウェーハ

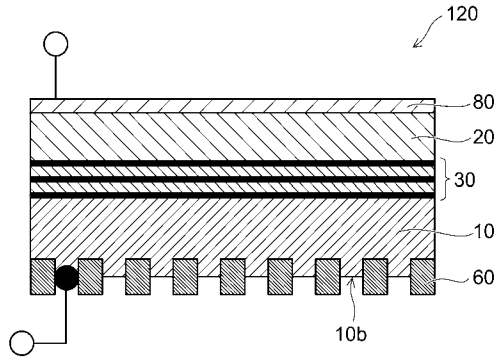
【図1】



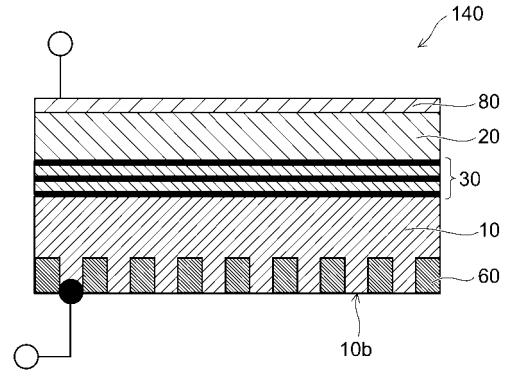
【図3】



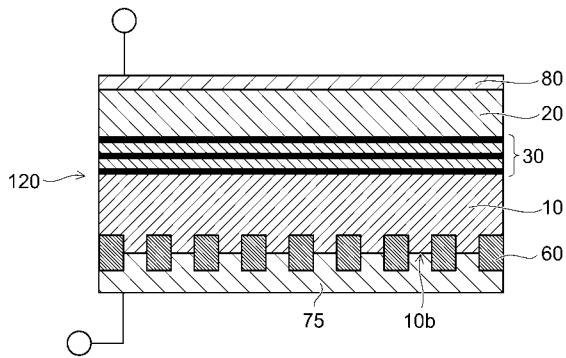
【図2】



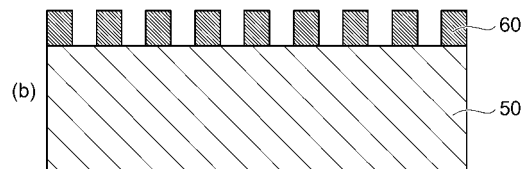
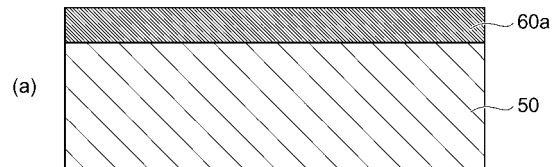
【図4】



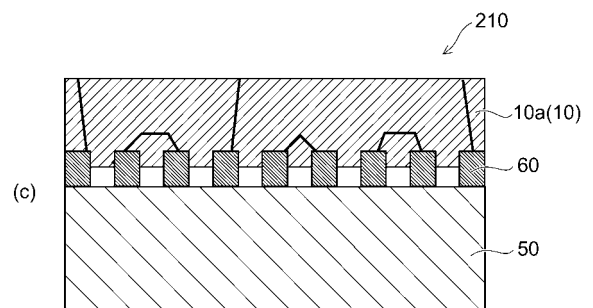
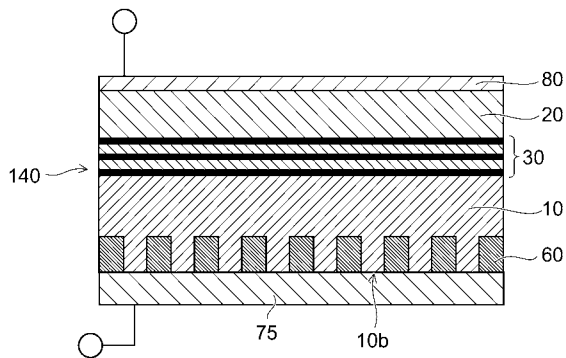
【図5】



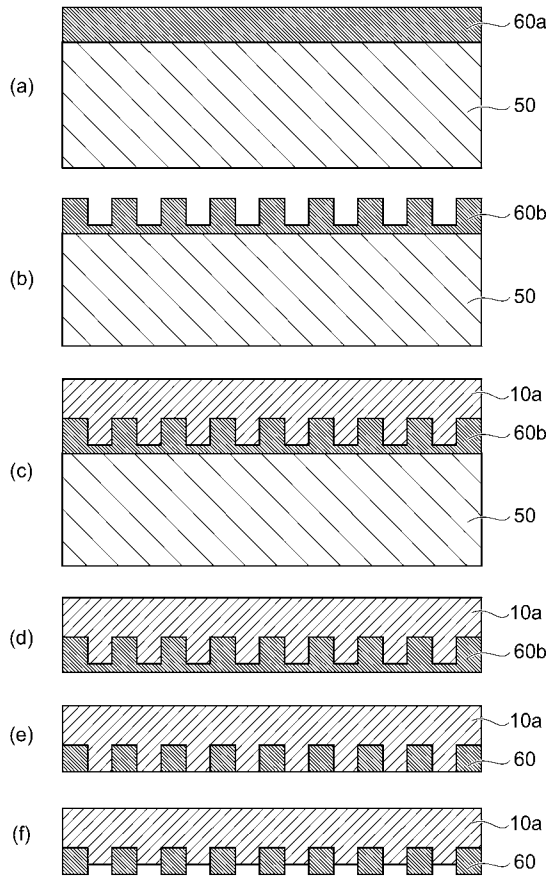
【図7】



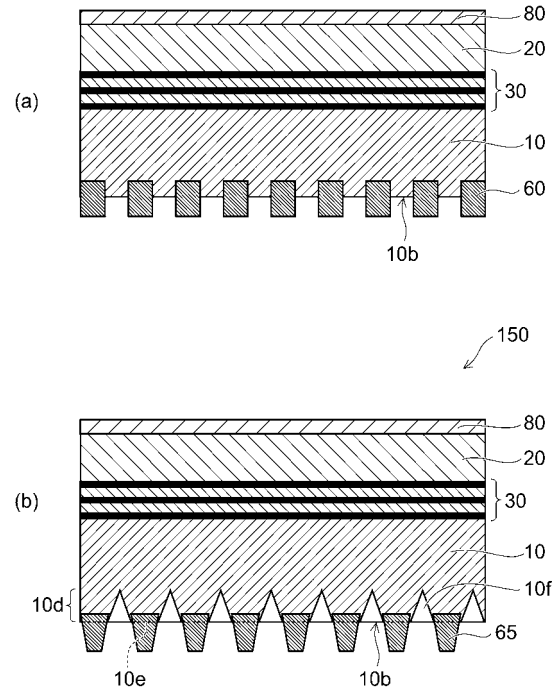
【図6】



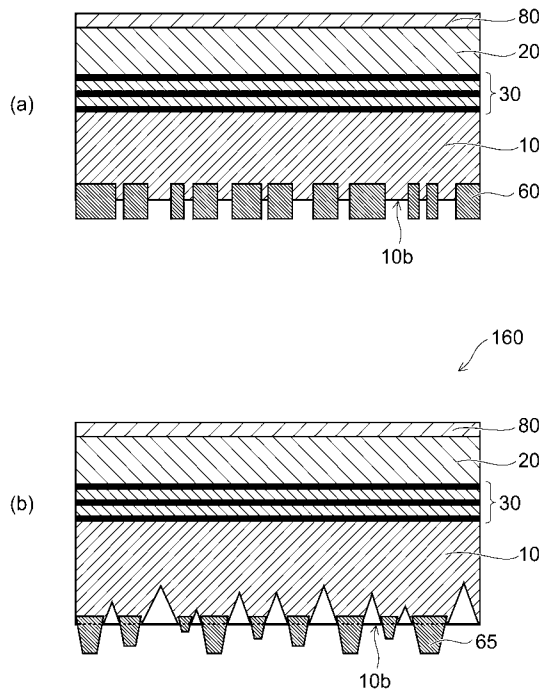
【 図 8 】



【 図 9 】



【 図 10 】



フロントページの続き

(51)Int.Cl. F I
C 2 3 C 16/34 (2006.01) C 2 3 C 16/34
 C 2 3 C 14/14 (2006.01) C 2 3 C 14/14 B

- (72)発明者 三木 聡
 東京都港区芝浦一丁目1番1号 株式会社東芝内
- (72)発明者 塩田 倫也
 東京都港区芝浦一丁目1番1号 株式会社東芝内
- (72)発明者 黄 鐘日
 東京都港区芝浦一丁目1番1号 株式会社東芝内
- (72)発明者 洪 洪
 東京都港区芝浦一丁目1番1号 株式会社東芝内
- (72)発明者 布上 真也
 東京都港区芝浦一丁目1番1号 株式会社東芝内

審査官 高椋 健司

- (56)参考文献 国際公開第2011/024943(WO, A1)
 特開2011-060917(JP, A)
 特開2000-323417(JP, A)
 特開平11-054798(JP, A)
 特開2009-070991(JP, A)
 特開2004-262755(JP, A)
 特開2003-163370(JP, A)

- (58)調査した分野(Int.Cl., DB名)
 H01L 21/205, 21/31, 21/365, 21/469,
 21/86, 33/00
 H01S 5/00-5/50