# (12)公開特許公報(A)

(11)特許出願公開番号

## 特開2010-212495

(P2010-212495A) (43) 公開日 平成22年9月24日 (2010.9.24)

 (51) Int.Cl.
 FI
 テーマコード(参考)

 HO1L 21/338 (2006.01)
 HO1L 29/80
 H
 5F1O2

 HO1L 29/778 (2006.01)
 HO1L 29/80
 H
 5F1O2

 HO1L 29/812 (2006.01)
 H
 5F1O2
 H

## 審査請求 未請求 請求項の数 3 OL (全 7 頁)

(21) 出願番号	特願2009-58062 (P2009-58062)	(71) 出願人	000241463
(22) 出題日	平成21年3月11日 (2009.3.11)		豊田合成株式会社
			愛知県清須市春日長畑1番地
		(74)代理人	100087723
			弁理士 藤谷 修
		(72)発明者	園山 貴広
			愛知県西春日井郡春日町大字落合字長畑1
			番地 豊田合成株式会社内
		(72)発明者	池本 由平
			愛知県西春日井郡春日町大字落合字長畑1
			番地 豊田合成株式会社内
		(72)発明者	小嵜正芳
			愛知県西春日井郡春日町大字落合字長畑1
			番地 豊田合成株式会社内
			最終頁に続く

(54) 【発明の名称】 | | | 族窒化物半導体からなる HFETの製造方法

### (57)【要約】

【課題】ノーマリオン型HFETの閾値電圧の簡易な調 整方法を提供すること。

【解決手段】i - AlGaN層12のゲート電極15を 形成する領域のみを開口させたパターンのマスク17を 形成する。開口されたi - AlGaN層12の領域に、 CF<sub>4</sub> ガスプラズマを照射し、ダメージ層16を形成す る(図2(c))。CF<sub>4</sub> ガスプラズマの照射時間によ ってダメージ層16の厚さを調整することで、実質的な i - AlGaN層12の厚さを調整することができ、こ れにより閾値電圧を調整することができる。 【選択図】図2



### (19) **日本国特許庁(JP)**

(2)

【特許請求の範囲】

【請求項1】

III 族窒化物半導体からなり、障壁層とチャネル層との接合構造を有したノーマリオン型のHFETの製造方法において、

前記障壁層へのフッ素系ガスプラズマの照射によりダメージ層を形成し、フッ素系ガス プラズマの照射時間によって前記ダメージ層の厚さを調整することで、前記HFETの閾 値電圧を調整する、

ことを特徴とするHFETの製造方法。

【請求項2】

前記フッ素系ガスは、CF<sub>4</sub> であることを特徴とする請求項1に記載のHFETの製造 10 方法。

【請求項3】

前記障壁層はA1GaNであり、前記チャネル層はGaNであることを特徴とする請求 項1または請求項2に記載のHFETの製造方法。

【発明の詳細な説明】

【技術分野】

[0001]

本発明は、III 族窒化物半導体からなるノーマリオン型のHFETの製造方法に関する ものであり、特に閾値電圧の調整方法に特徴を有するものである。

【背景技術】

[0002]

G a N などのIII 族窒化物半導体は、近年、LEDなどの発光デバイスのみならず、パ ワーデバイスや高周波デバイスの材料としても注目されている。そのようなG a N 系 H F ETでは、閾値電圧は、障壁層のIII 族元素の組成比や、障壁層の膜厚などに依存してい る。そこで障壁層形成後に閾値電圧を調整する場合、従来は障壁層をドライエッチングし て障壁層の膜厚を調整することによって、閾値電圧を調整することが検討されてきた。 【0003】

また、特許文献1には、閾値電圧を正にシフトさせることでHFETをノーマリオフ化 する技術が示されている。この特許文献1によると、フッ素系ガスプラズマ照射によるチ ャネルへのフッ素の導入によって閾値電圧が正にシフトし、ノーマリオフ化できるとの記 載がある。また、このプラズマ照射によると半導体層にダメージが生じるため、フッ素の 離脱を防止するための保護膜を形成した後に熱処理によるダメージの回復を行う旨の記載 がある。

【先行技術文献】

【特許文献】

[0004]

【特許文献1】特開2009-10211

【発明の概要】

【発明が解決しようとする課題】

[0005]

40

しかしながら、障壁層のドライエッチングによって閾値電圧を調整する方法では、工程 数が多くて複雑であるため、不具合を生じる原因となった。後のゲート電極形成において 、電極材が段切れを起こすなどの不具合を生じる可能性があった。

【 0 0 0 6 】

また、フッ素系ガスプラズマ照射によるチャネルへのフッ素の導入による方法では、ダ メージの回復のための熱処理工程や、フッ素の離脱を防止するための保護膜形成工程が必 要であり、工程数が多く複雑であった。

【 0 0 0 7 】

そこで本発明の目的は、III 族窒化物半導体からなるノーマリオン型のHFETの製造 方法において、容易に閾値電圧を調整することができる方法を提供することにある。 20

30

50

【課題を解決するための手段】

[0008]

第1の発明は、III 族窒化物半導体からなり、障壁層とチャネル層との接合構造を有したノーマリオン型のHFETの製造方法において、障壁層へのフッ素系ガスプラズマの照射によりダメージ層を形成し、フッ素系ガスプラズマの照射時間によってダメージ層の厚さを調整することで、HFETの閾値電圧を調整する、ことを特徴とするHFETの製造方法である。

【 0 0 0 9 】

ここでIII 族窒化物半導体とは、一般式Al<sub>×</sub> Ga<sub>y</sub> In<sub>z</sub> N(x+y+z=1、0 ×、y、z 1)で表される化合物半導体であり、Al、Ga、Inの一部を他の第13 族元素であるBやTlで置換したもの、Nの一部を他の第15族元素であるP、As、S b、Biで置換したものをも含むものとする。通常は、Gaを必須とするGaN、AlG aN、InGaN、AlGaInNを示す。

【 0 0 1 0 】

フッ素系ガスには、CF<sub>4</sub>、CHF<sub>3</sub>、CH<sub>2</sub>F<sub>2</sub>、C<sub>2</sub>F<sub>6</sub>、SiF<sub>4</sub>などを用いる ことができる。照射強度は、障壁層をエッチングしない程度であればよい。 【0011】

障壁層やチャネル層は、単層であってもよいし、複数の層で構成されていてもよい。また、障壁層およびチャネル層は、障壁層のバンドギャップがチャネル層のバンドギャップ よりも大きなIII 族窒化物半導体材料であればよい。たとえばチャネル層にGaN、障壁 層にAIGaNを用いたり、チャネル層にInGaN、障壁層にGaNまたはAIGaN を用いたりすることができる。

[0012]

第2の発明は、第1の発明において、フッ素系ガスは、CF<sub>4</sub>であることを特徴とする HFETの製造方法である。

[0013]

第3の発明は、第1の発明または第2の発明において、障壁層はA1GaNであり、チャネル層はGaNであることを特徴とするHFETの製造方法である。

【発明の効果】

【 0 0 1 4 】

本発明では、フッ素系ガスプラズマの照射時間によって障壁層に生じるダメージ層の厚 さを調整することで、実質的な障壁層の膜厚を調整し、これによってIII 族窒化物半導体 からなるノーマリオン型のHFETの閾値電圧を調整している。そのため、障壁層をドラ イエッチングする方法や、フッ素系ガスプラズマによるチャネルへのフッ素の導入による 方法に比べて簡易に閾値電圧を調整することができる。また、プラズマ照射時間は細かく 制御することができるため、障壁層に生じるダメージ層の厚さも細かく調整することがで き、その結果、閾値電圧も細かに調整することができる。

【図面の簡単な説明】

[0015]

- 【図1】実施例1のHFET1の構成を示した図。
- 【図2】HFET1の製造工程を示した図。
- 【図3】C-V特性を示したグラフ。

【発明を実施するための形態】

[0016]

以下、本発明の具体的な実施例について図を参照に説明するが、本発明は実施例に限定 されるものではない。

【実施例1】

【0017】

図1は、実施例1のHFET1の構成を示した図である。HFET1は、SI-SiCからなる基板10と、サファイア基板10上にバッファ層(図示しない)を介して積層さ

10

20

30

50

10

20

30

40

れた i - G a N 層 1 1 (本発明のチャネル層に相当)、 i - A 1 G a N 層 1 2 (本発明の 障壁層に相当)と、 i - A 1 G a N 層 1 2 上の所定の領域に離間して形成されたソース電 極 1 3、ドレイン電極 1 4 と、 i - A 1 G a N 層 1 2 上のソース電極 1 3 とドレイン電極 1 4 とに挟まれた領域に形成されたゲート電極 1 5 と、によって構成されている。 i - G a N 層 1 1 の厚さは 1 µ m、 i - A 1 G a N 層 1 2 の厚さは 4 5 n mでA 1 組成比は 2 0 %である。

#### 【0018】

ゲート電極15下部のi-AlGaN層12の領域には、そのi-AlGaN層12表 面から所定の深さまでダメージ層16が形成されている。このダメージ層16は、CF<sub>4</sub> ガスプラズマの照射によりi-AlGaN層12の結晶性を悪化させて形成したものであ る。

#### 【0019】

なお、基板10にはSI-SiC以外にも、サファイア、Si、GaNなどを用いることができる。また、ソース電極13、ドレイン電極14の材料としてはi-A1GaN層 12に対してオーミック接合する材料であればよく、たとえばTi/A1などを用いるこ とができる。また、ゲート電極15の材料としてはi-A1GaN層12に対してショッ トキー接合する材料であればよく、たとえばNi、Wなどを用いることができる。 【0020】

このHFET1は、閾値電圧が負のノーマリオン型であり、 i - G a N 層 1 1 と i - A l G a N 層 1 2 との界面の i - G a N 層 1 1 側をチャネルとして動作する。 【 0 0 2 1 】

実施例1のHFET1は、以下の製造方法により作製した。まず、基板10上に、バッファ層を介してMOCVD法によってi-GaN層11、i-A1GaN層12を積層する(図2(a))。キャリアガスには水素と窒素、窒素源にはアンモニア、Ga源にはTMG(トリメチルアルミニウム)、を用いた

## [0022]

次に、フォトリソグラフィ、蒸着、リフトオフによってi - AlGaN層12上の所定 の領域に、ソース電極13、ドレイン電極14を形成する。そしてその後、i - AlGa N層12、ソース電極13、ドレイン電極14を覆い、i - A1GaN層12のゲート電 極15を形成する領域のみを開口させたパターンのマスク17を形成する(図2(b)) 。マスク17にはたとえばレジストなどを用いることができる。

【 0 0 2 3 】

次に、 R I E 装置を用いて C F 4 ガスプラズマを発生させ、開口された i - A 1 G a N 層 1 2 の領域に、 C F 4 ガスプラズマを照射する。出力は i - A 1 G a N 層 1 2 がエッチ ングされない程度とする。これにより i - A 1 G a N 層 1 2 のプラズマが照射された領域 は結晶性が悪化し、 i - A 1 G a N 層 1 2 表面から所定の深さのダメージ層 1 6 が形成さ れる (図 2 ( c ) )。ダメージ層 1 6 が形成されたことにより、 i - A 1 G a N 層 1 2 の ゲート電極 1 5 を形成する領域において結晶性が良好な領域の厚さが減少する。つまり、 i - A 1 G a N 層 1 2 のゲート電極 1 5 を形成する領域において、 i - A 1 G a N 層 1 2 の実質的な厚さが減少する。このとき、プラズマ照射後に、そのプラズマ照射された領域 を熱処理していない。その結果、プラズマ照射を行わない場合に比べて閾値電圧が正にシ フトする。このダメージ層 1 6 の厚さは、 C F 4 ガスプラズマの照射時間によって細かに 制御することができる。したがって、 C F 4 ガスプラズマの照射時間によって、プラズマ 照射後に熱処理をすることなくH F E T 1 の閾値電圧を細かに調整することができる。

次に、マスク17を除去し、フォトリソグラフィ、蒸着、リフトオフによってダメージ 層16上にゲート電極15を形成することで、図1に示すHFET1が作製される。 【0025】

図 3 は、 C F 4 ガスプラズマ照射時間を変えて C - V 特性を測定した結果を示すグラフ 50

(4)

である。プラズマ照射時間は、225秒、450秒、675秒、900秒、としてそれぞれの照射時間におけるC-V特性を測定した。また、プラズマ照射を行わない場合のC-V特性も測定した。図3のように、プラズマ照射時間を増やすほど閾値電圧が正に大きく シフトすることがわかり、プラズマ照射時間を調整することでHFET1の閾値電圧を調 整できることがわかる。

[0026]

なお、実施例1ではプラズマ照射するガスとしてCF<sub>4</sub>を用いたが、CHF<sub>3</sub>、CH<sub>2</sub> F<sub>2</sub>、C<sub>2</sub>F<sub>6</sub>、SiF<sub>4</sub> などのフッ素系ガスを用いることもできる。

【0027】

また、本発明のHFETは実施例1に示した構成に限るものではなく、障壁層とチャネ <sup>10</sup> ル層の接合構造を有したノーマリオン型のHFETであればよい。たとえば、実施例1の HFETはショットキーゲート型であるが、絶縁ゲート型であってもよい。また、障壁層 やチャネル層を複数の層で構成してもよい。

また、実施例ではチャネル層にGaN、 障壁層にA1GaNを用いているが、 障壁層のバ ンドギャップがチャネル層のバンドギャップよりも大きい材料であればよい。たとえば、 チャネル層にInGaNを用い、 障壁層にGaNやA1GaNを用いてもよい。

【産業上の利用可能性】

【0028】

本発明のHFETは、増幅器などに利用することができる。

【符号の説明】

- 【0029】
- 10:基板
- 11:i-GaN層
- 12:i-AlGaN層
- 13:ソース電極
- 14:ドレイン電極
- 15:ゲート電極
- 16:ダメージ層

20









フロントページの続き

 (72)発明者 三輪 浩士 愛知県西春日井郡春日町大字落合字長畑1番地 豊田合成株式会社内
 Fターム(参考) 5F102 FA00 GB01 GC01 GD01 GD10 GJ02 GJ03 GJ04 GJ10 GL04 GL07 GM04 GM07 GQ01 GT01 HC01 HC11 HC15 HC19 HC21