

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第6429731号
(P6429731)

(45) 発行日 平成30年11月28日(2018.11.28)

(24) 登録日 平成30年11月9日(2018.11.9)

(51) Int.Cl. F I
H02M 9/00 (2006.01) H02M 9/00 C

請求項の数 6 (全 11 頁)

(21) 出願番号	特願2015-115494 (P2015-115494)	(73) 特許権者	000006013 三菱電機株式会社 東京都千代田区丸の内二丁目7番3号
(22) 出願日	平成27年6月8日(2015.6.8)	(74) 代理人	110001195 特許業務法人深見特許事務所
(65) 公開番号	特開2016-52243 (P2016-52243A)	(72) 発明者	芝田 拓樹 東京都千代田区丸の内二丁目7番3号 三 菱電機株式会社内
(43) 公開日	平成28年4月11日(2016.4.11)	(72) 発明者	日野 悦弘 東京都千代田区丸の内二丁目7番3号 三 菱電機株式会社内
審査請求日	平成29年7月21日(2017.7.21)	(72) 発明者	上野 大佑 東京都千代田区丸の内二丁目7番3号 三 菱電機株式会社内
(31) 優先権主張番号	特願2014-173643 (P2014-173643)		
(32) 優先日	平成26年8月28日(2014.8.28)		
(33) 優先権主張国	日本国(JP)		

最終頁に続く

(54) 【発明の名称】 インパルス電圧裁断波試験装置

(57) 【特許請求の範囲】

【請求項1】

供試機器にインパルス電圧裁断波を印加するインパルス電圧裁断波試験装置であって、始動信号に応答してインパルス電圧を出力するインパルス電圧発生装置と、前記始動信号を予め定められた時間だけ遅延させた第1の裁断信号を出力する第1の信号発生器と、

前記インパルス電圧に応答して第2の裁断信号を出力する第2の信号発生器と、

前記インパルス電圧が出力されている場合において前記第1および第2の裁断信号のうちのいずれかの裁断信号が出力されたときに前記インパルス電圧を裁断する裁断装置とを備える、インパルス電圧裁断波試験装置。

【請求項2】

前記供試機器を接続するための第1および第2の出力端子を備え、

前記第2の出力端子は接地電圧を受け、

前記インパルス電圧発生装置は、

予め定められた電圧に充電されるコンデンサと、

前記始動信号に応答して導通し、前記コンデンサの正極から前記第1の出力端子に電流を流す第1の放電スイッチと、

前記コンデンサの正極から前記第1の出力端子に流れる電流の一部を前記接地電圧のラインに流出させて前記インパルス電圧の波形を調整する抵抗器とを含み、

前記裁断装置は、前記第1および第2の出力端子間に前記インパルス電圧が印加されて

いる場合に、前記第 1 および第 2 の信号発生器から前記第 1 および第 2 の裁断信号のうちのいずれかの裁断信号が出力されたことに応じて導通する第 2 の放電スイッチを含む、請求項 1 に記載のインパルス電圧裁断波試験装置。

【請求項 3】

前記抵抗器は分圧器を有し、前記分圧器は前記抵抗器の端子間電圧を分圧して出力し、前記第 2 の信号発生器は、前記分圧器の出力電圧が予め定められたしきい値電圧を超えたことに応じて前記第 2 の裁断信号を出力する、請求項 2 に記載のインパルス電圧裁断波試験装置。

【請求項 4】

さらに、前記第 1 および第 2 の出力端子間の電圧を分圧して出力する分圧器を備え、前記第 2 の信号発生器は、前記分圧器の出力電圧が予め定められたしきい値電圧を超えたことに応じて前記第 2 の裁断信号を出力する、請求項 2 に記載のインパルス電圧裁断波試験装置。

10

【請求項 5】

前記第 1 の放電スイッチは放電時に発光する放電ギャップを有し、さらに、前記放電ギャップが発光しているか否かを検出する光検出器を備え、前記第 2 の信号発生器は、前記光検出器によって前記放電ギャップが発光していることが検出されたことに応じて前記第 2 の裁断信号を出力する、請求項 2 に記載のインパルス電圧裁断波試験装置。

【請求項 6】

前記裁断装置は、前記第 1 および第 2 の出力端子間に直列接続されたインピーダンス素子および前記第 2 の放電スイッチを含み、前記インピーダンス素子は、前記インパルス電圧に重畳した高周波振動電圧に対して大きなインピーダンスを有し、前記インパルス電圧の低周波成分に対して小さなインピーダンスを有し、前記高周波振動電圧が前記第 2 の放電スイッチの電極間に印加されることを抑制する、請求項 2 から請求項 5 のいずれか 1 項に記載のインパルス電圧裁断波試験装置。

20

【発明の詳細な説明】

【技術分野】

【0001】

この発明はインパルス電圧裁断波試験装置に関し、特に、供試機器にインパルス電圧裁断波を印加するインパルス電圧裁断波試験装置に関する。

30

【背景技術】

【0002】

雷撃に対する供試機器の絶縁耐力を検証する雷インパルス耐電圧試験には、インパルス電圧をそのまま供試機器に印加する全波電圧試験と、インパルス電圧を裁断して供試機器に印加する裁断波電圧試験とがある（図 2（a）（b）参照）。

【0003】

従来のインパルス電圧裁断波試験装置では、始動信号発生器から始動信号が出力されると、始動高圧パルス発生器からインパルス電圧発生装置に始動高圧パルスが出力され、一定時間の経過後に遅延高圧パルス発生器から裁断装置に遅延高圧パルスが出力される。インパルス電圧発生装置では、始動高圧パルスにตอบสนองして放電スイッチが導通し、インパルス電圧が生成される。裁断装置は、遅延高圧パルスにตอบสนองしてインパルス電圧を裁断する（たとえば特許文献 1 参照）。

40

【先行技術文献】

【特許文献】

【0004】

【特許文献 1】特開昭 57 - 135690 号公報

【発明の概要】

【発明が解決しようとする課題】

50

【 0 0 0 5 】

しかし、従来のインパルス電圧裁断波試験装置では、インパルス電圧発生装置に含まれる放電スイッチの電極間のギャップの放電開始時間がばらつき、インパルス電圧の出力開始時間がばらつくという問題がある。インパルス電圧の出力開始時間が裁断装置による裁断のタイミングよりも遅延すると、インパルス電圧が裁断されずに供試機器に印加されてしまう。裁断波の試験電圧は全波の試験電圧の110%程度に設定されていることが多いので、裁断に失敗した場合には供試機器に過剰なストレスを印加されて供試機器が損傷する恐れがある。

【 0 0 0 6 】

それゆえに、この発明の主たる目的は、インパルス電圧の出力開始時間がばらつく場合でもインパルス電圧裁断波を発生することが可能なインパルス電圧裁断波試験装置を提供することである。

10

【課題を解決するための手段】

【 0 0 0 7 】

この発明に係るインパルス電圧裁断波試験装置は、供試機器にインパルス電圧裁断波を印加するインパルス電圧裁断波試験装置であって、始動信号にตอบสนองしてインパルス電圧を出力するインパルス電圧発生装置と、始動信号を予め定められた時間だけ遅延させた第1の裁断信号を出力する第1の信号発生器と、インパルス電圧にตอบสนองして第2の裁断信号を出力する第2の信号発生器と、インパルス電圧が出力されている場合において第1および第2の裁断信号のうちのいずれかの裁断信号が出力されたときにインパルス電圧を裁断する裁断装置とを備えたものである。

20

【発明の効果】

【 0 0 0 8 】

この発明に係るインパルス電圧裁断波試験装置では、始動信号を予め定められた時間だけ遅延させた第1の裁断信号を出力する第1の信号発生器と、インパルス電圧にตอบสนองして第2の裁断信号を出力する第2の信号発生器とが設けられ、裁断装置は、インパルス電圧が出力されている場合において第1および第2の裁断信号のうちのいずれかの裁断信号が出力されたときにインパルス電圧を裁断する。したがって、第1の裁断信号にตอบสนองしてインパルス電圧を裁断できなかった場合でも、第2の裁断信号にตอบสนองしてインパルス電圧を裁断することができる。よって、インパルス電圧の出力開始時間がばらつく場合でもインパルス電圧裁断波を発生することができる。

30

【図面の簡単な説明】

【 0 0 0 9 】

【図1】この発明の実施の形態1によるインパルス電圧裁断波試験装置の構成を示す回路ブロック図である。

【図2】インパルス電圧全波の波形とインパルス電圧裁断波の波形とを示す図である。

【図3】図1に示したインパルス電圧裁断波試験装置の動作を示すタイムチャートである。

【図4】図1に示したインパルス電圧裁断波試験装置の他の動作を示すタイムチャートである。

40

【図5】この発明の実施の形態2によるインパルス電圧裁断波試験装置の構成を示す回路ブロック図である。

【図6】この発明の実施の形態3によるインパルス電圧裁断波試験装置の構成を示す回路ブロック図である。

【図7】この発明の実施の形態4によるインパルス電圧裁断波試験装置の構成を示す回路ブロック図である。

【図8】この発明の実施の形態5によるインパルス電圧裁断波試験装置の構成を示す回路ブロック図である。

【発明を実施するための形態】

【 0 0 1 0 】

50

[実施の形態 1]

図 1 は、この発明の実施の形態 1 によるインパルス電圧裁断波試験装置の構成を示す回路ブロック図である。図 1 において、このインパルス電圧裁断波試験装置は、始動信号発生器 1、高圧パルス発生器 2、5、裁断信号発生器 3、4、インパルス電圧発生装置 10、裁断装置 15、出力端子 T 1、T 2、および分圧器 18 を備える。出力端子 T 1、T 2 間には、供試機器 17 が接続される。供試機器 17 は、たとえば変圧器である。

【0011】

始動信号発生器 1 は、始動信号 S 1 を高圧パルス発生器 2 と裁断信号発生器 3 に出力する。高圧パルス発生器 2 は、始動信号 S 1 に応答して第 1 の高圧パルス P 1 をインパルス電圧発生装置 10 に出力する。裁断信号発生器 3 は、始動信号 S 1 を予め定められた時間 T d だけ遅延させた第 1 の裁断信号 S 2 を出力する。裁断信号発生器 4 は、インパルス電圧発生装置 10 からインパルス電圧 V I P が出力されたことに応じて第 2 の裁断信号 S 3 を出力する。高圧パルス発生器 5 は、第 1 の裁断信号 S 2 に応答して第 2 の高圧パルス P 2 を出力するとともに、第 2 の裁断信号 S 3 に応答して第 3 の高圧パルス P 3 を出力する。

10

【0012】

インパルス電圧発生装置 10 は、充電用コンデンサ 11、放電スイッチ 12、放電用抵抗器 13、および制動用抵抗器 14 を含む。充電用コンデンサ 11 の正極は放電スイッチ 12 の一方電極に接続され、その負極は接地電圧 G N D を受ける。放電用抵抗器 13 は、放電スイッチ 12 の他方電極と接地電圧 G N D のラインとの間に接続される。制動用抵抗器 14 は、放電スイッチ 12 の他方電極と出力端子 T 1 との間に接続される。出力端子 T 2 は、接地電圧 G N D を受ける。

20

【0013】

充電用コンデンサ 11 は、試験毎に予め定められた電圧に充電される。放電スイッチ 12 は、予め定められた間隔を開けて配置された 2 つの電極を含む。2 つの電極間は、放電ギャップを構成する。放電ギャップが一旦放電すると、ある値以上の電流が流れている限り放電が維持されて放電スイッチ 12 が導通状態に維持される。電流がある値よりも小さくなると放電ギャップの放電が消滅して放電スイッチ 12 は非導通状態になる。

【0014】

充電用コンデンサ 11 が予め定められた電圧に充電された場合において、高圧パルス発生器 2 から第 1 の高圧パルス P 1 が出力されると、放電ギャップが放電して放電スイッチ 12 が導通する。放電スイッチ 12 が導通すると、充電用コンデンサ 11 から放電スイッチ 12 および抵抗器 13、14 を介して供試機器 17 に電流が流れる。出力端子 T 1、T 2 間の電圧がインパルス電圧 V I P となる。

30

【0015】

放電用抵抗器 13 は、充電用コンデンサ 11 の正極から接地電圧 G N D のラインに流し出す電流を調整するために設けられている。放電用抵抗器 13 は、分圧器を含む。分圧器は、充電用コンデンサ 11 から放電スイッチ 12 を介して与えられた電圧（放電用抵抗器 13 の端子間電圧）を分圧して出力端子 13 a に出力する。出力端子 13 a の電圧は、裁断信号発生器 4 に与えられる。裁断信号発生器 4 は、出力端子 13 a の電圧が予め定められたしきい値電圧を超えたことに応じて第 2 の裁断信号 S 3 を出力する。制動用抵抗器 14 は、充電用コンデンサ 11 の正極から出力端子 T 1 に流れる電流を調整するために設けられている。

40

【0016】

裁断装置 15 は、放電スイッチ 16 を含む。放電スイッチ 16 は、予め定められた間隔を開けて配置された 2 つの電極を含む。2 つの電極間は、放電ギャップを構成する。2 つの電極は、それぞれ出力端子 T 1、T 2 に接続される。出力端子 T 1、T 2 間のインパルス電圧 V I P が高電圧である場合において、高圧パルス発生器 5 から高圧パルス P 2 または P 3 が出力されると、放電ギャップが放電して放電スイッチ 16 が導通する。放電スイッチ 16 が導通すると、インパルス電圧 V I P が高電圧から 0 V に急激に下降する。

50

電し、放電スイッチ 12 が導通してインパルス電圧 V_{IP} が裁断され、インパルス電圧 V_{IP} が波高値に近い正電圧から 0 V に急激に低下する。これにより、インパルス電圧裁断波が供試機器 17 に印加される。

【 0025 】

また、インパルス電圧 V_{IP} に従って放電用抵抗器 13 の出力端子 13a の電圧が予め定められたしきい値電圧を超えると、裁断信号発生器 4 から正パルスである第 2 の裁断信号 S_3 が出力される。第 2 の裁断信号 S_3 が出力されると、回路応答時間 T_{r3} の経過後に高圧パルス発生器 5 から第 3 の高圧パルス P_3 が出力される。図 3 の例では、第 3 の高圧パルス P_3 が出力されたときには既に裁断が完了して出力端子 T_1 , T_2 間の電圧 V_{IP} が 0 V になっているので、第 3 の高圧パルス P_3 に応答して裁断装置 15 の放電スイッチ 16 の放電ギャップが放電することはない。

10

【 0026 】

このように、インパルス電圧発生装置 10 の放電スイッチ 12 の放電ギャップが第 1 の高圧パルス P_1 に応答して比較的短時間で放電した場合には、第 2 の高圧パルス P_2 に応答して裁断装置 15 の放電スイッチ 16 が導通してインパルス電圧 V_{IP} が裁断され、供試機器 17 にインパルス電圧裁断波が正常に印加される。

【 0027 】

図 4 は、第 1 の高圧パルス P_1 に応答して放電スイッチ 12 の放電ギャップが遅延して放電した場合を示すタイムチャートである。充電用コンデンサ 11 は、予め定められた電圧に充電されているものとする。まず、始動信号発生器 1 から正パルスである始動信号 S_1 が出力されると、回路応答時間 T_{r1} の経過後に高圧パルス発生器 2 から第 1 の高圧パルス P_1 が出力される。

20

【 0028 】

この例では、放電スイッチ 12 の放電ギャップの放電が遅延した結果、インパルス電圧 V_{IP} がまだ 0 V である期間に、裁断信号発生器 3 から第 1 の裁断信号 S_2 が出力され、高圧パルス発生器 5 から第 2 の高圧パルス P_2 が出力されてしまう。第 2 の高圧パルス P_2 が出力されてもインパルス電圧 V_{IP} が 0 V であるので、裁断装置 15 の放電スイッチ 16 の放電ギャップが放電せず、放電スイッチ 16 は導通しない。

【 0029 】

図 4 の例では、高圧パルス発生器 2 から第 1 の高圧パルス P_1 が出力されてから比較的長い時間 T_D の経過後にインパルス電圧発生装置 10 の放電スイッチ 12 の放電ギャップが放電し、放電スイッチ 12 が導通する。放電スイッチ 12 が導通すると、インパルス電圧 V_{IP} が 0 V から波高値に向かって急激に上昇する。

30

【 0030 】

インパルス電圧 V_{IP} の上昇に伴って放電用抵抗器 13 の出力端子 13a の電圧が上昇し、予め定められたしきい値電圧を超えると、裁断信号発生器 4 から正パルスである第 2 の裁断信号 S_3 が出力される。第 2 の裁断信号 S_3 が出力されると、回路応答時間 T_{r3} の経過後に第 3 の高圧パルス P_3 が出力される。このときインパルス電圧 V_{IP} は高電圧になっているので、第 3 の高圧パルス P_3 に応答して裁断装置 15 の放電スイッチ 16 の放電ギャップが放電し、放電スイッチ 16 が導通する。これにより、インパルス電圧 V_{IP} が高電圧から 0 V に急激に低下し、供試機器 17 にインパルス電圧裁断波が印加される。

40

【 0031 】

この実施の形態 1 では、始動信号 S_1 を遅延させて第 1 の裁断信号 S_2 を生成するとともに、インパルス電圧 V_{IP} に応答して第 2 の裁断信号 S_3 を生成し、第 1 および第 2 の裁断信号 S_2 , S_3 のうちのいずれかの裁断信号に応答してインパルス電圧 V_{IP} を裁断する。したがって、第 1 の裁断信号 S_2 によるインパルス電圧 V_{IP} の裁断に失敗した場合でも、第 2 の裁断信号 S_3 に応答してインパルス電圧 V_{IP} を裁断することができる。よって、インパルス電圧 V_{IP} の出力開始時間がばらつく場合でもインパルス電圧裁断波を発生することができ、供試機器 17 に波高値の高いインパルス電圧全波が印加されて供

50

試機器 17 が損傷されるのを防止することができる。

【0032】

[実施の形態 2]

図 5 は、この発明の実施の形態 2 によるインパルス電圧裁断波試験装置の構成を示す回路ブロック図であって、図 1 と対比される図である。図 5 を参照して、このインパルス電圧裁断波試験装置が図 1 のインパルス電圧裁断波試験装置と異なる点は、裁断信号発生器 4 が裁断信号発生器 21 で置換されている点である。

【0033】

裁断信号発生器 21 は、分圧器 18 の出力端子 18a の電圧が予め定められたしきい値電圧を超えたことに応じて、正パルスである第 2 の裁断信号 S3 を高圧パルス発生器 5 に出力する。他の構成および動作は、実施の形態 1 と同じであるので、その説明は繰り返さない。この実施の形態 2 でも、実施の形態 1 と同じ効果が得られる。

10

【0034】

[実施の形態 3]

図 6 は、この発明の実施の形態 3 によるインパルス電圧裁断波試験装置の構成を示す回路ブロック図であって、図 1 と対比される図である。図 6 を参照して、このインパルス電圧裁断波試験装置が図 1 のインパルス電圧裁断波試験装置と異なる点は、電流検出器 22 が追加され、裁断信号発生器 4 が裁断信号発生器 23 で置換されている点である。

【0035】

供試機器 17 と電流検出器 22 は、出力端子 T1, T2 間に直列接続される。電流検出器 22 は、インパルス電圧 VIP が供試機器 17 に印加されたときに流れる電流を検出し、その検出値を示す信号を裁断信号発生器 23 に出力する。裁断信号発生器 23 は、電流検出器 22 によって検出された電流値が予め定められたしきい値電流を超えたことに応じて正パルスである第 2 の裁断信号 S3 を高圧パルス発生器 5 に出力する。

20

【0036】

他の構成および動作は、実施の形態 1 と同じであるので、その説明は繰り返さない。この実施の形態 3 でも、実施の形態 1 と同じ効果が得られる。

【0037】

[実施の形態 4]

図 7 は、この発明の実施の形態 4 によるインパルス電圧裁断波試験装置の構成を示す回路ブロック図であって、図 1 と対比される図である。図 7 を参照して、このインパルス電圧裁断波試験装置が図 1 のインパルス電圧裁断波試験装置と異なる点は、光検出器 24 が追加され、裁断信号発生器 4 が裁断信号発生器 25 で置換されている点である。

30

【0038】

インパルス電圧発生装置 10 の放電スイッチ 12 の放電ギャップは、放電時に発光する。光検出器 24 は、放電スイッチ 12 の放電ギャップの近傍に配置され、その放電ギャップが発光しているかを検出し、その検出結果を示す信号を裁断信号発生器 25 に出力する。裁断信号発生器 25 は、放電ギャップが発光していることを示す信号が光検出器 24 から出力されたことに応じて正パルスである第 2 の裁断信号 S3 を高圧パルス発生器 5 に出力する。

40

【0039】

他の構成および動作は、実施の形態 1 と同じであるので、その説明は繰り返さない。この実施の形態 4 でも、実施の形態 1 と同じ効果が得られる。また、この実施の形態 4 では、第 2 の裁断信号 S3 がインパルス電圧 VIP によるノイズの影響を受け難いので、実施の形態 1 よりも裁断の信頼性が高くなる。

【0040】

[実施の形態 5]

実施の形態 1 ~ 4 では、供試機器 17 のインピーダンスによってはインパルス電圧裁断波試験装置において高周波振動が発生し、インパルス電圧 VIP に高周波振動電圧が重畳され、裁断装置 15 に含まれる放電スイッチ 16 の電極間の電圧が高周波で振動するとい

50

う問題が想定される。放電スイッチ16のギャップ長(電極間距離)は、裁断を行なうときのインパルス電圧VIPに応じて適切な値に設定されている。放電スイッチ16の電極間の電圧が振動すると、放電スイッチ16のギャップ長と裁断時のインパルス電圧VIPとの関係が最適にならず、裁断の信頼性が低下してしまう。この実施の形態5では、この問題の解決が図られる。

【0041】

図8は、この発明の実施の形態5によるインパルス電圧裁断波試験装置の構成を示す回路ブロック図であって、図1と対比される図である。図8を参照して、このインパルス電圧裁断波試験装置が図1のインパルス電圧裁断波試験装置と異なる点は、裁断装置15が裁断装置30で置換されている点である。裁断装置30は、出力端子T1, T2間に直列接続されたインピーダンス素子31および放電スイッチ16を含む。

10

【0042】

インピーダンス素子31は、高周波振動電圧に対しては大きなインピーダンスを有し、低い周波数の電圧に対しては小さなインピーダンスを有する素子である。インパルス電圧VIPに重畳した高周波振動電圧はインピーダンス素子31を通過することはできず、インパルス電圧VIPの低周波成分のみがインピーダンス素子31を通過して放電スイッチ16に印加される。インピーダンス素子31は、たとえば、インダクタ、抵抗素子などを含む。

【0043】

したがって、この実施の形態5では、インパルス電圧VIPに高周波振動電圧が重畳した場合でも、高周波振動電圧はインピーダンス素子16によって遮断されるので、高周波振動電圧が放電スイッチ16の電極間に印加されるのを抑制することができ、裁断の信頼性を高めることができる。

20

【0044】

なお、この実施の形態5では、図1のインパルス電圧裁断波試験装置の裁断装置15を裁断装置30で置換した場合について説明したが、これに限るものではなく、図5、図6、図7のインパルス電圧裁断波試験装置の裁断装置15を裁断装置30で置換してもよいことは言うまでもない。

【0045】

今回開示された実施の形態はすべての点で例示であって制限的なものではないと考えられるべきである。本発明の範囲は上記した説明ではなくて特許請求の範囲によって示され、特許請求の範囲と均等の意味および範囲内でのすべての変更が含まれることが意図される。

30

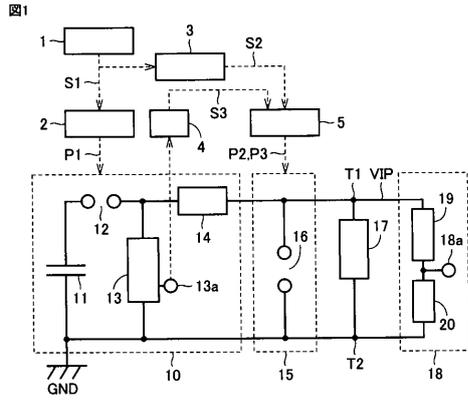
【符号の説明】

【0046】

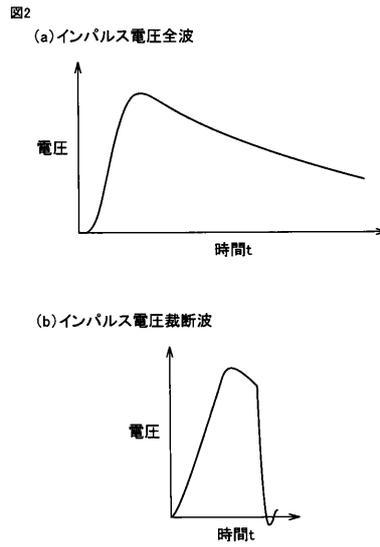
1 始動信号発生器、2, 5 高圧パルス発生器、3, 4, 21, 23, 25 裁断信号発生器、10 インパルス電圧発生装置、11 充電用コンデンサ、12, 16 放電スイッチ、13 放電用抵抗器、14 制動用抵抗器、15, 30 裁断装置、T1, T2 出力端子、17 供試機器、18 分圧器、19, 20 回路素子、22 電流検出器、24 光検出器、31 インピーダンス素子。

40

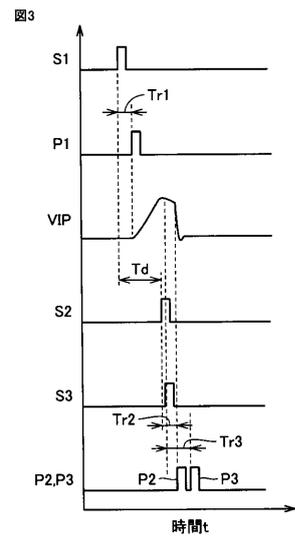
【図1】



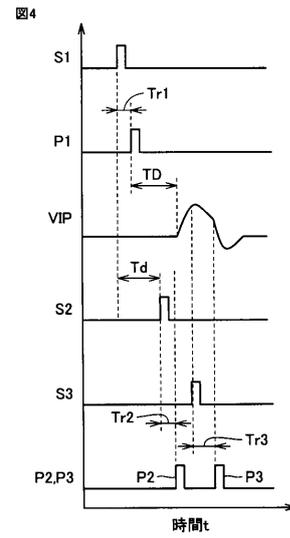
【図2】



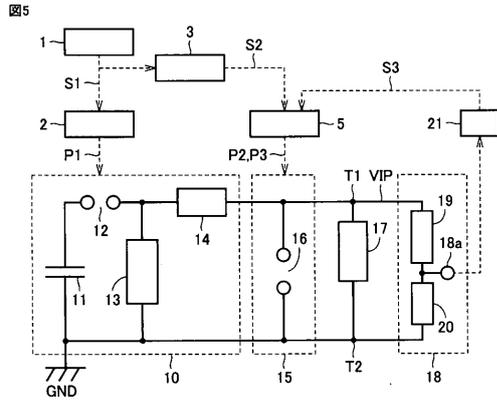
【図3】



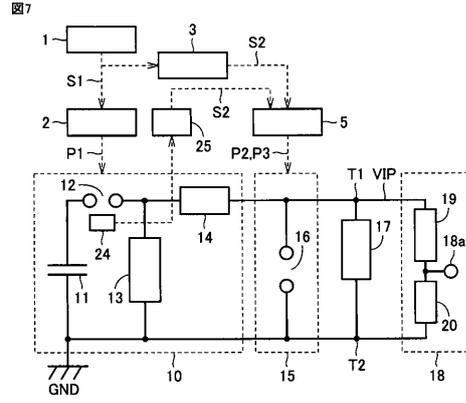
【図4】



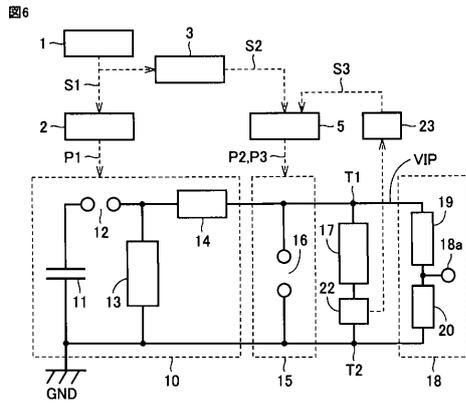
【 図 5 】



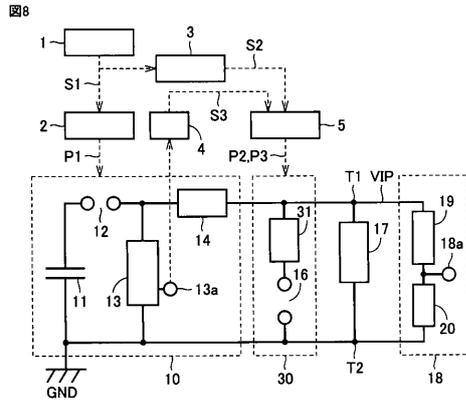
【 図 7 】



【 図 6 】



【 図 8 】



フロントページの続き

(72)発明者 洞 崎 浩
東京都千代田区丸の内二丁目7番3号 三菱電機株式会社内

審査官 小林 秀和

(56)参考文献 特開2000-152666(JP,A)
特開2002-340958(JP,A)
特開平10-332758(JP,A)

(58)調査した分野(Int.Cl., DB名)
H02M 9/00
G01R 31/12