

1. 一种用于开关模式电源 (200) 中的过功率补偿电路 (220), 所述开关模式电源 (200) 使用功率晶体管 (208) 来开关从输入线通过电感提供的电流并具有用于感测流经所述功率晶体管 (208) 的电流的电流感测电路 (280), 所述过功率补偿电路 (220) 包括:

峰值检测器 (230), 其具有用于接收从所述输入线得到的输入电压的输入、以及输出;

采样保持电路 (240), 其具有耦合到所述峰值检测器的所述输出的输入、以及输出, 其中所述采样保持电路 (240) 包括:

存储器 (410), 其具有耦合到所述峰值检测器的所述输出的输入、以及输出; 和

数模转换器 (412), 其具有第一输入、耦合到所述存储器 (410) 的所述输出的第二输入、以及形成所述采样保持电路 (240) 的所述输出的输出;

电流偏移发生器 (250), 其具有耦合到所述采样保持电路 (240) 的所述输出的输入、以及用于提供偏移电流的输出; 以及

偏移电阻器 (260), 其具有耦合到所述电流偏移发生器 (250) 的所述输出的第一端子、以及被配置为耦合到所述功率晶体管 (208) 的电流传导电极的第二端子。

2. 如权利要求 1 所述的过功率补偿电路 (220), 其中所述偏移电流以所述输入电压的逐个周期为基础被提供。

3. 如权利要求 1 所述的过功率补偿电路 (220), 其中所述峰值检测器 (230) 包括:

计数器 (402), 其具有输入和输出;

数模转换器 (404), 其具有第一输入、耦合到所述计数器 (402) 的所述输出的第二输入、以及输出;

比较器 (406), 其具有耦合到所述数模转换器 (404) 的所述输出的第一输入、用于接收从所述输入线得到的所述输入电压的第二输入、以及输出;

延迟电路 (308), 其具有输入以及耦合到所述计数器 (404) 的复位端子的输出; 以及

与非门 (408), 其具有耦合到振荡器的输出的第一输入、耦合到所述比较器 (406) 的所述输出的第二输入、以及耦合到所述计数器 (402) 的所述输出的输出。

4. 如权利要求 1 所述的过功率补偿电路 (220), 还包括:

复位电路 (270), 其具有用于接收所述输入电压的第一输入、以及用于向所述峰值检测器 (230) 和所述采样保持电路 (240) 提供复位电压的输出。

5. 一种用于开关模式电源 (200) 中的过功率补偿电路 (220), 所述开关模式电源 (200) 使用功率晶体管 (208) 来开关从输入线通过电感提供的电流并具有用于感测流经所述功率晶体管 (208) 的电流的电流感测电路 (280), 所述过功率补偿电路 (220) 包括:

峰值检测器 (230), 其具有用于接收从所述输入线得到的输入电压的输入、以及输出;

采样保持电路 (240), 其具有耦合到所述峰值检测器 (230) 的所述输出的输入、以及输出;

电流偏移发生器 (250), 其具有耦合到所述采样保持电路 (240) 的所述输出的输入、以及用于提供偏移电流的输出;

偏移电阻器 (260), 其具有耦合到所述电流偏移发生器 (250) 的所述输出的第一端子、以及被配置为耦合到所述功率晶体管 (208) 的电流传导电极的第二端子;

复位电路 (270), 其具有用于接收所述输入电压的第一输入、以及用于向所述峰值检测器 (230) 和所述采样保持电路 (240) 提供复位电压的输出; 以及

监视计时器电路 (336), 其具有耦合到所述复位电路 (270) 的所述输出的输入、以及耦合到所述复位电路 (270) 的第二输入的输入, 所述监视计时器电路 (336) 被配置为根据所述复位电压处于单一状态达预定时间量而使所述峰值检测器 (230) 和所述采样保持电路 (240) 复位。

6. 如权利要求 5 所述的过功率补偿电路 (220), 其中如果所述输入电压大于预定的阈值达所述预定时间量, 所述复位电压处于所述单一状态达所述预定时间量。

7. 如权利要求 5 所述的过功率补偿电路 (220), 其中所述峰值检测器 (230) 包括: 计数器 (402), 其具有输入和输出;

数模转换器 (404), 其具有第一输入、耦合到所述计数器 (402) 的所述输出的第二输入、以及输出;

比较器 (406), 其具有耦合到所述数模转换器 (404) 的所述输出的第一输入、用于接收从所述输入线得到的所述输入电压的第二输入、以及输出;

延迟电路 (308), 其具有输入以及耦合到所述计数器 (402) 的复位端子的输出; 以及

与非门 (408), 其具有耦合到振荡器的输出的第一输入、耦合到所述比较器 (406) 的所述输出的第二输入、以及耦合到所述计数器 (402) 的所述输出的输出。

8. 如权利要求 7 所述的过功率补偿电路 (220), 其中所述采样保持电路 (240) 包括: 存储器 (410), 其具有耦合到所述峰值检测器 (230) 的所述输出的输入、以及输出; 和数模转换器 (412), 其具有第一输入、耦合到所述存储器 (410) 的所述输出的第二输入、以及耦合到所述偏移电阻器 (260) 的所述第一端子的输出。

9. 如权利要求 5 所述的过功率补偿电路 (220), 其中所述采样保持电路 (240) 包括: 存储器 (410), 其具有耦合到所述峰值检测器 (230) 的所述输出的输入、以及输出; 和数模转换器 (412), 其具有第一输入、耦合到所述存储器 (410) 的所述输出的第二输入、以及耦合到所述偏移电阻器 (260) 的所述第一端子的输出。

10. 如权利要求 5 所述的过功率补偿电路 (220), 其中所述偏移电流以所述输入电压的逐个周期为基础被提供。

在开关模式电源中的过功率补偿

[0001] 本分案申请是基于申请号为 200910206804.6, 申请日为 2009 年 10 月 21 日, 发明名称为“在开关模式电源中的过功率补偿”的中国专利申请的分案申请。

技术领域

[0002] 本公开通常涉及开关模式电源, 尤其是涉及开关模式电源中的过功率补偿。

背景技术

[0003] 电源一般包括用于从交流电 (AC) 输入电压产生直流电 (DC) 输出电压的整流器电路和变压器。一般, 第一整流器电路连接在变压器的初级绕组两端, 且功率金属氧化物半导体 (MOS) 晶体管与变压器的初级绕组串联连接, 用于驱动通过初级绕组的电流。第一整流器电路接收交流输入电压并向变压器的初级绕组提供整流电压。第二整流器电路优选地连接在变压器的次级绕组两端并提供直流输出电压。直流输出电压可用于向诸如计算机、电视机、打印机、电池充电器等的设备提供工作功率。

[0004] 通常, 反馈电路耦合到电源以调节直流输出电压。反馈电路包括连接到初级绕组的功率晶体管和用于操作功率晶体管的脉冲宽度调制器。脉冲宽度调制器向功率晶体管的栅极发送脉冲宽度调制 (PWM) 信号, 以接通或关闭功率晶体管。当功率晶体管接通或关闭时, 储存在初级绕组中的能量被调制以控制直流输出电压。直流输出电压用于改变 PWM 信号的占空比。因此, 直流输出电压向脉冲宽度调制器提供反馈, 用于将直流输出电压调节到期望的直流电压电平。

[0005] 此外, 反馈电路可操作电流感测电路来感测通过变压器的初级绕组的电流。电流感测电路操作来防止变压器的初级绕组的饱和。如果电流感测电路确定了感测电流大于阈值电流电平, 则电流感测电路改变 PWM 信号的占空比, 以减少通过变压器的初级绕组的电流的量。然而, 在电流感测电路内部和在关闭功率晶体管时存在内在的传播延迟。因此, 到电流实际停止流经功率晶体管的时候, 其已经增加到期望阈值之上。此外, 电流的斜率与输入电压成比例。因此, 对于相同的传播延迟, 在高输入电压时, 电流高出期望阈值的过冲比在低输入电压时高。作为结果, 在高输入电压时的最大功率高于在低输入电压时的最大功率。

附图说明

[0006] 通过参考附图, 可更好地理解本公开, 且其很多特征和优点对本领域技术人员变得明显, 其中:

[0007] 图 1 以部分结构图、部分逻辑图和部分示意形式示出现有技术中已知的开关模式电源;

[0008] 图 2 以部分结构图和部分示意形式示出根据本发明的开关模式电源;

[0009] 图 3 以部分结构图、部分逻辑图和部分示意形式示出用在图 2 的开关模式电源中的过功率补偿电路的一个实施方式;

[0010] 图 4 以部分结构图、部分逻辑图和部分示意形式示出用在图 2 的开关模式电源中的过功率补偿电路的另一实施方式;以及

[0011] 图 5 示出与理解图 4 的过功率补偿电路的操作有关的信号的时序图。

[0012] 在不同附图中相同的参考符号的使用指示类似或相同的部件。

具体实施方式

[0013] 图 1 以部分结构图、部分逻辑图和部分示意形式示出现有技术中已知的开关模式电源 100。开关模式电源 100 通常包括桥式整流器 102、电容器 103、变压器 104、功率金属氧化物半导体 (MOS) 晶体管 106、感测电阻器 108、二极管 110、电容器 112、负载 114 和集成电路开关模式电源控制器 120。桥式整流器 102 具有用于接收标为“ V_{AC} ”的线电压的输入端子、用于提供整流电压的第一输出端子和连接到地电源电压端子的第二输出端子。电容器 103 具有连接到整流器 102 的第一输出端子的第一端子以及连接到地的第二端子。变压器 104 具有初级绕组和次级绕组。初级绕组具有连接到整流器 102 的第一输出端子的第一端子、以及第二端子。MOS 晶体管 106 具有连接到变压器 104 的初级绕组的第二端子的漏极、栅极和源极。电阻器 108 具有连接到 MOS 晶体管 106 的源极的第一端子以及连接到地的第二端子。

[0014] 变压器 104 的次级绕组具有第一端子和第二端子。二极管 110 具有连接到变压器 104 的次级绕组的第一端子的阳极、以及阴极。电容器 112 具有连接到二极管 110 的阴极的第一端子和连接到变压器 104 的次级绕组的第二端子的第二端子。负载 114 具有连接到二极管 110 的第二端子的第一端子和连接到变压器 104 的次级绕组的第二端子的第二端子。

[0015] 集成电路 120 包括振荡器 122、误差放大器 124、脉冲宽度调制器 (PWM) 比较器 126、或门 128、双稳态多谐振荡器 130 和电流感测比较器 132。振荡器 122 具有用于提供斜变信号输出端子。误差放大器 124 具有用于接收标为“ V_{REF1} ”的参考电压的反相输入端子、用于接收标为“ V_{FB} ”的信号的的非反相输入端子、以及输出端子。PWM 比较器 126 具有连接到振荡器 122 的输出端子的反相输入端子、连接到误差放大器 124 的输出端子的非反相输入端子、以及输出端子。或门 128 具有连接到 PWM 比较器 126 的输出端子的第一输入端子、第二输入端子以及输出端子。双稳态多谐振荡器 130 具有用于接收标为“CLK”的时钟信号的置位输入端子、连接到或门 128 的输出端子的复位输入端子、以及连接到晶体管 106 的栅极的输出端子。电流感测比较器 132 具有连接到电阻器 108 的第一端子的非反相输入端子、用于接收标为“ V_{REF2} ”的参考电压的反相输入端子、以及连接到或门 128 的第二输入端子的输出端子。

[0016] 在操作中,开关模式电源 100 采用整流的线电压并将其转换成提供到负载 114 的调节的直流 (DC) 输出电压。集成电路 120 调节晶体管 106 的栅极上的控制信号的占空比,以控制流经变压器 104 的初级绕组的电流,因而控制在变压器 104 的次级绕组的第一端子处提供的电压。二极管 110 确保电流总是从次级绕组流出且决不从电容器 112 进入次级绕组,电容器 112 储存电荷,以便根据负载的变化使输出电压平滑。

[0017] 集成电路 120 通过接收反馈电压 V_{FB} 维持调节。 V_{FB} 被作为输出电压的一部分接收,并通过使用分压器(在图 1 中未示出)来产生。误差放大器 124 放大 V_{FB} 和参考电压 V_{REF1} 之间的差以形成误差电压,且 PWM 比较器 126 比较该误差电压与振荡器 122 所提供的斜变

信号。信号 CLK 在逐个周期基础上 (on a cycle-by-cycle basis) 使双稳态多谐振荡器 130 置位, 但 PWM 比较器 126 通过或门 128 根据误差电压使双稳态多谐振荡器 130 复位。电流感测比较器 132 根据电阻器 108 上的电压与阈值电压 V_{REF2} 之间的比较来确定通过初级绕组的电流是否超过阈值电流, 且如果超过了, 则电流感测比较器 132 使双稳态多谐振荡器 130 复位, 因而使 MOS 晶体管 106 变成不传导的。

[0018] 然而, 电流感测比较器 132 使用固定的参考电压来测量通过电流感测电阻器 108 的电流, 因而测量电流感测停止电平。在很多情况下, 该电流感测技术足以在适当的时间使 MOS 晶体管 106 变成不传导的, 以限制输出功率并避免使变压器 104 饱和。然而, 如果线电压 V_{AC} 增加, 则通过晶体管 106 的电流的斜率按比例增加。因此, 到电流实际停止流经功率晶体管 106 的时候, 电流已经增加到期望阈值之上。因此, 对于集成电路 120 中相同的传播延迟, 在高输入电压时, 电流高出期望阈值的过冲比在低输入电压时高。作为结果, 在高输入电压时的最大功率高于在低输入电压时的最大功率。

[0019] 图 2 以部分结构图和部分示意形式示出根据本发明的开关模式电源 200。开关模式电源 200 包括变压器 206、功率 MOS 晶体管 208、感测电阻器 210 和集成电路 212。变压器 206 具有初级绕组和次级绕组。初级绕组具有连接到 AC 线的第一端子、以及第二端子。次级绕组具有第一端子和第二端子。MOS 晶体管 208 具有连接到变压器 206 的初级绕组的第二端子的漏极、栅极和源极。电阻器 210 具有连接到晶体管 208 的源极的第一端子和连接到地的第二端子。

[0020] 集成电路 212 包括电阻器 202 和 204、具有峰值检测器 230、采样保持电路 240、电流偏移发生器 250、复位电路 270 和电流感测比较器 280 的过功率校正电路 220。集成电路 212 的高压 (HV) 引脚接收标为“HV”的整流 (全波整流或半波整流) 输入电压。电阻器 202 具有连接到 HV 的第一端子和连接到标为“SD”的节点的第二端子。电阻器 204 具有连接到电阻器 202 的第二端子的第一端子以及连接到地电源电压端子的第二端子。峰值检测器 230 具有连接到节点 SD 的第一输入端子、第二输入端子和输出端子, 该节点 SD 由电阻器 202 和 204 之间产生的分压器确定。采样保持电路 240 具有连接到峰值检测器 230 的输出端子的第一输入端子、第二输入端子和输出端子。电流偏移发生器 250 具有连接到采样保持电路 240 的输出端子的输入端子、以及用于提供偏移电流的输出端子。片外偏移电阻器 260 具有用于接收偏移电流的第一端子以及连接到电阻器 210 的第一端子的第二端子。复位电路 270 具有连接到由电阻器 202 和 204 产生的分压器的节点 SD 的输入端子、连接到峰值检测器 230 的第二输入端子的第一输出端子、以及连接到采样保持电路 240 的第二输入端子的第二输出端子。电流感测比较器 280 具有用于接收偏移电流的输入端子。

[0021] 开关模式电源 200 也包括未在图 2 中示出的、相应于图 1 中的元件的其它元件, 包括在变压器 206 的初级侧上的桥式整流器、以及连接到变压器 206 的次级绕组的二极管、电容器和负载。此外, 集成电路 212 包括相应于图 1 的集成电路 120 的那些元件的元件。因为这些元件是常规的并如参考图 1 所述的那样操作, 因此, 将不进一步描述它们。

[0022] 在操作中, 电阻器 210 通过根据电阻器 210 的电阻将电流转换成电压来感测流经晶体管 208 的电流。来自过功率补偿电路 220 的电流在电阻器 260 和 210 中产生电压偏移。然而, 电阻器 210 的电阻优选地比电阻器 260 的电阻低得多, 因而可被忽略。因此, 电流感测比较器接收电阻器 260 中的电压偏移和从经过电阻器 210 的感测电流产生的电压的组合

电压。

[0023] 峰值检测器 230 识别节点 SD 处的电压的峰值并将该峰值提供给采样保持电路 240。采样保持电路 240 在复位电路 270 的逐个周期基础上将峰值电压传送到电流偏移发生器 250。在每次周期时,复位电路 270 使峰值检测器 230 中的峰值电压清零,并使采样保持电路 240 向电流偏移发生器 250 提供峰值电压。根据来自采样保持电路 240 的峰值电压,电流偏移发生器 250 向电阻器 260 提供偏移电流,因而向电流感测放大器 280 提供偏移电压。复位电路 270 也比较节点 SD 处的电压与电压参考(在图 2 中未示出)。当节点 SD 处的电压下降到参考电压之下时,复位电路 270 使采样保持电路 240 对峰值检测器 230 的输出采样。接着,在一延迟后,复位电路 270 使峰值检测器 230 复位,同时采样保持电路 240 继续保持来自峰值检测器的上一个值。

[0024] 图 3 以部分结构图、部分逻辑图和部分示意形式示出用在图 2 的开关模式电源中的过功率补偿电路 300 的一个实施方式。过功率补偿电路 300 通常包括电阻器 202 和 204、峰值检测器 230、采样保持电路 240、电流偏移发生器 250、复位电路 270 和监视计时器(watch-dog timer)336。开关模式电源通常还包括变压器 206、功率 MOS 晶体管 208 和电阻器 210 和 260。变压器 206 具有初级绕组和次级绕组。初级绕组具有连接到 AC 线的第一端子、以及第二端子。次级绕组具有第一端子和第二端子。MOS 晶体管 208 具有连接到变压器 206 的初级绕组的第二端子的漏极、栅极和源极。电阻器 210 具有连接到晶体管 208 的源极的第一端子和连接到地的第二端子。

[0025] 过功率补偿电路 300 的相应于过功率补偿电路 220 的块的部分由具有相应的参考数字的虚线框示出。

[0026] 集成电路 212 的高压(HV)引脚接收标为“HV”的整流(全波整流或半波整流)输入电压。电阻器 202 具有连接到 HV 的第一端子和连接到标为“SD”的节点的第二端子。电阻器 204 具有连接到电阻器 202 的第二端子的第一端子以及连接到地电源电压端子的第二端子。峰值检测器 230 通常包括放大器 302、二极管 304、倒相器 306、延迟电路 308、开关 310 和 312 以及电容器 314。放大器 302 具有连接到由电阻器 202 和 204 之间产生的分压器的节点 SD 的非反相输入端子、反相输入端子和输出端子。二极管 304 具有连接到放大器 302 的输出端子的阳极和用于向放大器 302 的反相输入端子提供反馈的阴极。倒相器 306 具有输入端子和输出端子。延迟电路 308 具有输入端子和连接到倒相器 306 的输入端子的输出端子。开关 310 具有连接到二极管 304 的阴极的第一端子、连接到倒相器 306 的输出端子的控制端子、以及第二端子。开关 312 具有连接到开关 310 的第二端子的第一端子、连接到延迟电路 308 的输出端子的控制端子、以及连接到地的第二端子。电容器 314 具有连接到开关 312 的第一端子的第一端子以及连接到地的第二端子。

[0027] 采样保持电路 240 通常包括采样保持子电路 316 和电容器 318。采样保持子电路 316 具有连接到电容器 314 的第一端子的第一端子、连接到延迟电路 308 的第一端子的第二端子、第三端子和输出端子。电容器 318 具有连接到采样保持子电路 316 的第三端子的第一端子和连接到地的第二端子。

[0028] 电流偏移发生器 250 通常包括放大器 320、MOS 晶体管 322、电阻器 324 和电流镜 326。放大器 320 具有连接到采样保持子电路 316 的输出端子的非反相输入端子、反相输入端子和输出端子。MOS 晶体管 322 具有漏极、连接到放大器 320 的输出端子的栅极和连接到

放大器 320 的反相端子的源极。电阻器 324 具有连接到 MOS 晶体管 322 的源极的第一端子和连接到地的第二端子。电流镜 326 包括 P 沟道 MOS 晶体管 328 和 330。MOS 晶体管 328 具有连接到电源电压端子的源极、栅极、以及连接到其栅极和 MOS 晶体管 322 的漏极的漏极。MOS 晶体管 330 具有连接到电源电压端子的源极、连接到 MOS 晶体管 328 的栅极的栅极、以及用于提供偏移电流的漏极。偏移电阻器 260 具有连接到 MOS 晶体管 330 的漏极的第一端子和连接到电阻器 210 的第一端子的第二端子。

[0029] 复位电路 270 通常包括比较器 332 和或门 334。比较器 332 具有连接到由电阻器 202 和 204 产生的分压器中的 SD 节点的反相输入端子、用于接收标为“ V_{HVstop} ”的参考电压的非反相输入端子、以及输出端子。或门 334 具有连接到比较器 332 的输出端子的第一输入端子、第二输入端子、以及用于接收标为“RESET”的信号的第三输入端子。监视计时器 336 具有连接到或门 334 的输出的第一输入端子、用于接收信号 CLOCK 的第二输入端子、以及连接到或门 334 的第二输入端子的输出端子。在另一实施方式中,过功率补偿电路 300 可省略监视计时器 336,因而或门 334 只需要具有第一和第二输入端子。

[0030] 在操作中,过功率补偿电路 300 是图 2 的过功率补偿电路 220 的模拟实现。电阻器 210 通过根据电阻器 210 的电阻将电流转换成电压来感测流经晶体管 208 的电流。来自过功率补偿电路 220 的电流在电阻器 260 和 210 中产生电压偏移。然而,电阻器 210 的电阻优选地比电阻器 260 的电阻低得多,因而可被忽略。过功率补偿电路 300 通过注入流经偏移电阻器 260 的偏移电流来向电流感测比较器 280 的输入端子提供偏移电压。偏移电压也提供到电流感测比较器 280,以补偿由于电流感测比较器 280 中的内在延迟和关闭功率晶体管 208 时的内在延迟而产生的、提供到开关模式电源 200 的过量的功率。偏移电压也被加到电阻器 210 两端的电压降。偏移电压被加到感测电流,以确保电流感测比较器 280 在低阈值时关闭,以补偿由于传播延迟产生的电流的过冲。

[0031] V_{HVSTOP} 设置 RECTIFIED LINE (整流线) 电压,在该电压之上,过功率补偿电路 300 是有效的。当节点 SD 处的电压升高到 V_{HVSTOP} 之上时,比较器 332 的输出为低,因而或门 334 的输出为低,且开关 310 关闭而开关 312 打开。因此,电容器 314 开始根据节点 SD 处的电压的增加以及放大器 302 的输出而充电。当节点 SD 处的电压达到其峰值并开始降低时,储存在电容器 314 中的电压相应于上一周期内的峰值 RECTIFIED LINE 电压。

[0032] 当节点 SD 处的电压落到 V_{HVSTOP} 之下时,比较器 332 的输出变高,因而使或门 334 的输出变高。或门 334 的输出上的高电压使采样保持子电路 316 将电容器 314 上的电压传送到电容器 318。经过延迟电路 308 的延迟,开关 310 打开而开关 312 关闭,因而使电压从电容器 314 放电。开关 310 保持打开而开关 312 保持关闭,直到节点 SD 处的电压再次超过 V_{HVSTOP} 。采样保持子电路 316 也将储存在电容器 318 中的峰值电压传送到电流偏移发生器 250 的放大器 320。

[0033] 因此,在复位电路 270 的输出为高的逐个周期基础上,采样保持子电路 316 向放大器 320 提供储存在电容器 318 中的电压。晶体管 322 逐渐由放大器 320 的输出电压启动,且经过该晶体管的电流产生在电阻器 324 两端的电压。放大器 320 的输出电压逐渐增加,直到经过晶体管 322 的电流导致电阻器 324 两端的电压降实质上等于储存在电容器 314 中的、并提供到放大器 320 的非反相输入端子的峰值电压。

[0034] 电流镜 326 使通过电阻器 324 传导的电流镜像到电阻器 260 的第一端子中。输出

电流根据晶体管 328 和 330 的相对尺寸与输入电流成比例。

[0035] 每当比较器 332 切换时, 监视计时器 336 重新初始化。然而, 如果节点 SD 处的电压从不下降到 V_{HVSTOP} 之下, 则比较器 332 不使过功率补偿电路 220 复位。因此, 标为 CLOCK 的时钟信号使监视计时器 336 将复位信号输出到或门 334。因此, 如果比较器 332 不切换, 则监视计时器 336 继续计数并最终将复位信号发送到或门 334, 使采样保持电路 240 对峰值检测器 230 的峰值信号采样, 然后初始化峰值检测器以用于下一周期。此外, RESET 信号的高电压使或门 334 的输出变高, 并使峰值检测器 230 初始化以用于下一周期。

[0036] 图 4 以部分结构图、部分逻辑图和部分示意形式示出用在图 2 的开关模式电源中的过功率补偿电路 400 的另一实施方式。过功率补偿电路 400 通常包括电阻器 202 和 204、峰值检测器 230、储存保持电路 240、偏移电阻器 260 和复位电路 270。开关模式电源 200 通常还包括变压器 206、功率 MOS 晶体管 208 和电阻器 210。电阻器 202 具有用于从交流电 (AC) 线接收输入电压的第一端子、以及第二端子。电阻器 204 具有连接到电阻器 202 的第二端子的第一端子和连接到地电源电压端子的第二端子。变压器 206 具有初级绕组和次级绕组。初级绕组具有连接到 AC 线的第一端子、以及第二端子。次级绕组具有第一端子和第二端子。MOS 晶体管 208 具有连接到变压器 206 的初级绕组的第二端子的漏极、栅极和源极。电阻器 210 具有连接到晶体管 208 的源极第一端子和连接到地的第二端子。

[0037] 集成电路 212 的高压 (HV) 引脚接收标为“HV”的整流 (全波整流或半波整流) 输入电压。电阻器 202 具有连接到 HV 的第一端子和连接到标为“SD”的节点的第二端子。电阻器 204 具有连接到电阻器 202 的第二端子的第一端子以及连接到地电源电压端子的第二端子。峰值检测器 230 通常包括延迟电路 308、计数器 402、数模转换器 (DAC) 404、比较器 406 和与非 (NAND) 门 408。延迟电路 308 具有用于接收复位信号的输入端子、以及输出端子。计数器 402 具有输入端子、连接到延迟电路 308 的输出端子的复位端子、以及输出端子。DAC404 具有用于接收标为“ I_{REF1} ”的电流信号的第一端子、连接到计数器 402 的输出端子的第二输入端子、以及输出端子。比较器 406 具有连接到 DAC404 的输出端子的非反相输入端子、连接到节点 SD 的反相输入端子、以及输出端子, 该 SD 节点由电阻器 202 和 204 之间产生的分压器确定。与非门 408 具有用于从图 1 的振荡器 122 接收时钟信号 CLK 的第一输入端子、连接到比较器 406 的输出端子的第二输入端子、以及连接到计数器 402 的输入端子的输出端子。

[0038] 采样保持电路 240 通常包括存储器 410 和 DAC412。存储器 410 具有连接到计数器 402 的输出端子的输入端子、用于接收复位信号的写端子、以及输出端子。DAC412 具有用于接收标为“ I_{REF2} ”的参考电流的第一端子、连接到存储器 410 的输出端子的第二输入端子、以及用于提供偏移电流的输出端子。复位电路 270 通常包括比较器 416 和或门 418。比较器 416 具有连接到节点 SD 的反相输入端子、用于接收电压参考 V_{HVSTOP} 的非反相输入端子、以及输出端子。或门 418 具有连接到比较器 416 的输出端子的第一输入端子、用于接收信号 RESET 的第二输入端子、以及连接到延迟电路 308 的第一端子和存储器 410 的写端子的输出端子。偏移电阻器 260 具有用于从 DAC412 接收偏移电流的第一端子和连接到 MOS 晶体管 208 的源极的第二端子。

[0039] 在操作中, 过功率补偿电路 400 是图 2 的过功率补偿电路 220 的数字实现。 V_{HVSTOP} 设置 RECTIFIED LINE 电压, 过功率补偿电路 400 在该电压以上有效。当节点 SD 处的电压升

高到 V_{HVSTOP} 之上时,比较器 416 的输出为低,使或门 418 的输出为低,并使计数器 402 开始计数并跟随节点 SD 处的电压。当节点 SD 处的电压达到其峰值并开始降低时,计数器 402 停止计数且其输出相应于上一周期的峰值 RECTIFIED LINE 电压。

[0040] 当节点 SD 处的电压落到 V_{HVSTOP} 之下时,比较器 416 的输出变高,使或门 418 的输出变高。或门 418 的输出上的高电压使计数器 402 的输出被写到存储器 410 中,且在延迟电路 308 的延迟之后,使计数器 402 复位。计数器 402 保持复位,直到节点 SD 处的电压再次超过 V_{HVSTOP} 。此外,RESET 信号的高电压使或门 418 的输出变高并使计数器 402 复位。

[0041] 存储器 410 将其输出提供到 DAC412 的输入。DAC412 根据存储器 410 所储存的数字值提供与 I_{REF} 成比例的输出电流。

[0042] 现在一起考虑图 3 和 4,过功率补偿电路 300 是相对复杂的,需要 3 个局部反馈回路,这 3 个局部反馈回路需要频率补偿。而且,它也需要两个相对大的电容器 314 和 318。最后,偏移电流由电阻器 324 的值确定。电阻器 324 在通常的集成电路制造过程中有大温度系数。

[0043] 相反,过功率补偿电路 400 对抵抗噪声非常强。它不包括局部反馈回路且没有大电容器。而且,对于适当数量的比特,例如 4 位或 5 位,它提供适当的精确性,同时比过功率补偿电路 300 占用更小的集成电路区域。此外,偏移电流的温度系数只依赖于 I_{REF1} 和 I_{REF2} 的温度系数。

[0044] 图 5 示出与理解图 4 的过功率补偿电路的操作有关的信号的时序图。波形 502 表示提供到集成电路 212(图 2 所示)的整流输入电压。整流交流输入电压可为半波整流信号,使得只有交流输入电压的正部分被提供到过功率补偿电路 220,如波形 502 所示。波形 504 表示峰值检测器 230 的 DAC404 的输出(图 4 所示)。波形 506 表示复位电路 270 的 HV STOP 比较器 332 的输出。波形 508 表示采样保持电路 240 中的 DAC412 输出的偏移电流。

[0045] 如波形 504 所示,DAC404 的输出电压持续增加,直到输入电压的峰值电压被确定,且 DAC 维持该峰值电压,直到计数器 402 接收到复位信号,如波形 506 所示。存储器 410 也在写输入端子上接收该复位信号,并将峰值电压传送到 DAC412。在时钟信号 RESET 的每一周期时,如波形 508 所示,根据从存储器 410 接收的数字代码设置 DAC412 所输出的偏移电流。

[0046] 上面公开的主题被认为是例证性的而不是限制性的,且所附权利要求旨在包括所有这样的更改、增强和落在权利要求的真实范围内的其它实施方式。开关模式电源可使用各种开关技术,例如脉冲宽度调制、可变频率调制等来实现。因此,在法律所允许的最大程度上,本发明的范围由下列权利要求及其等效形式的最广泛的容许解释来确定,且不应被前述详细描述限制或限定。

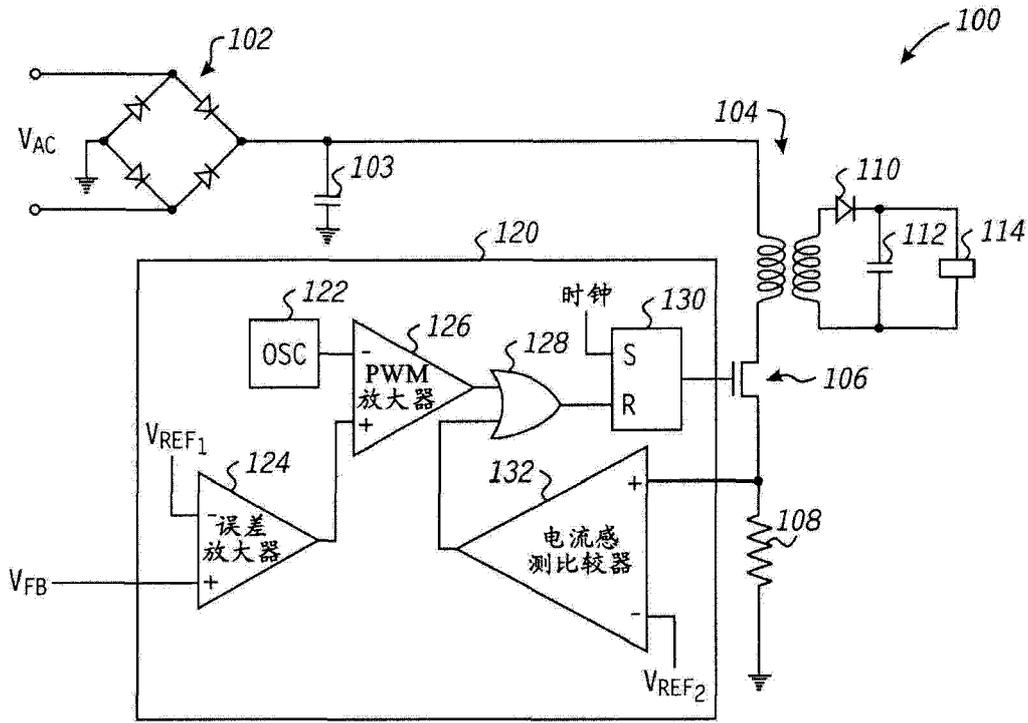


图 1(现有技术)

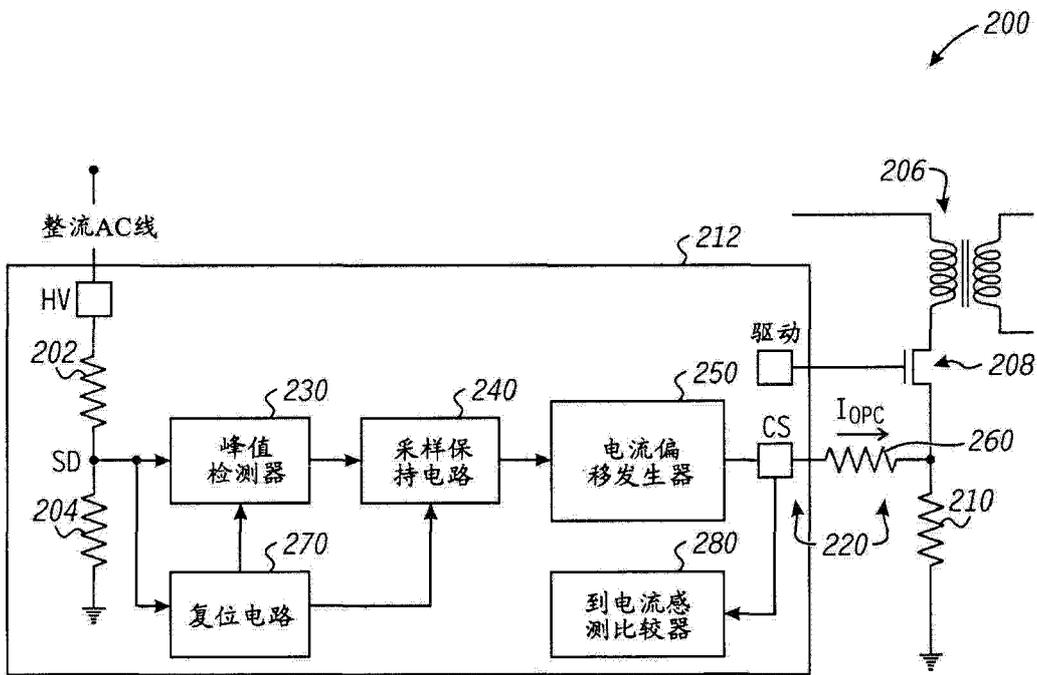


图 2

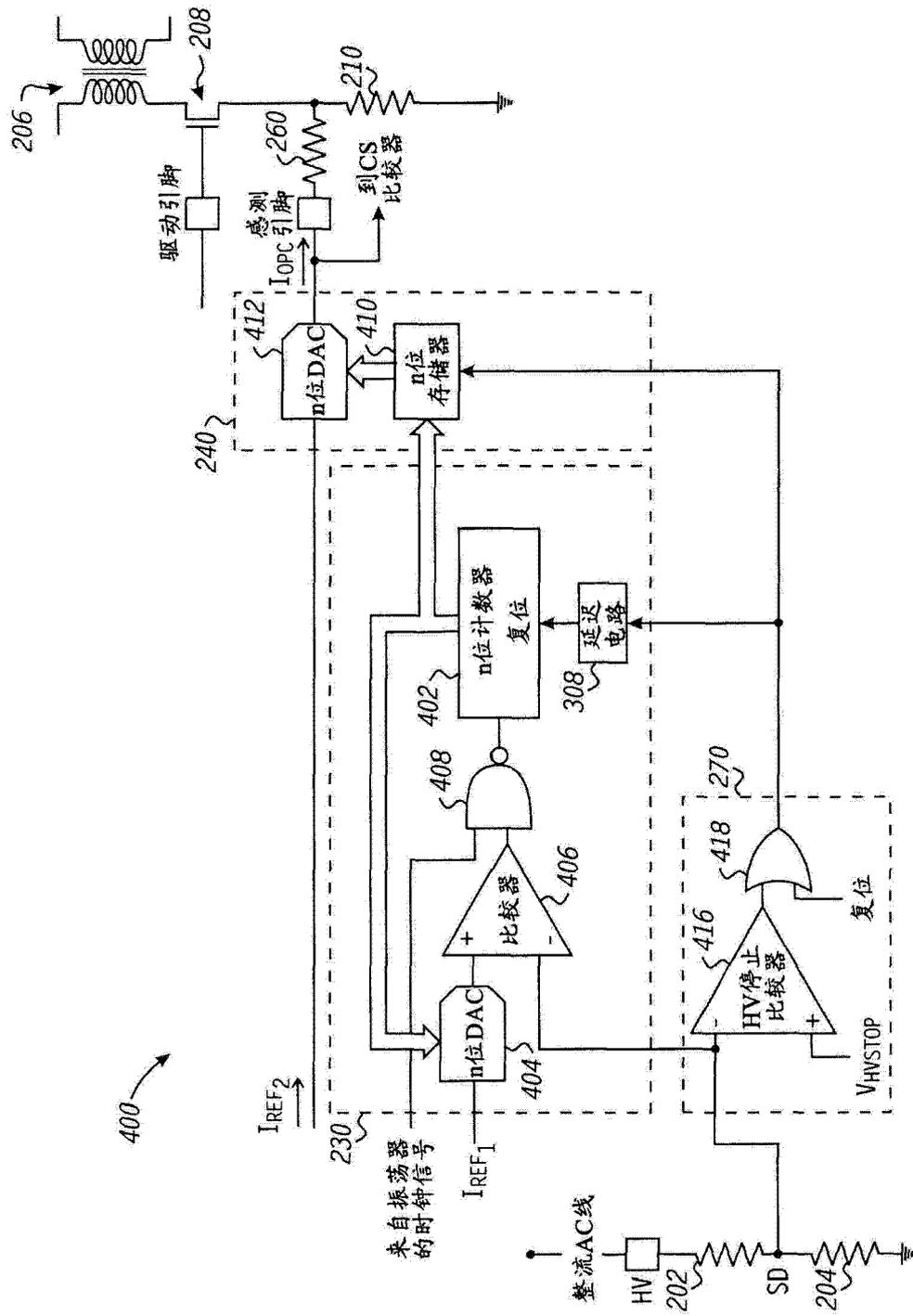


图 4

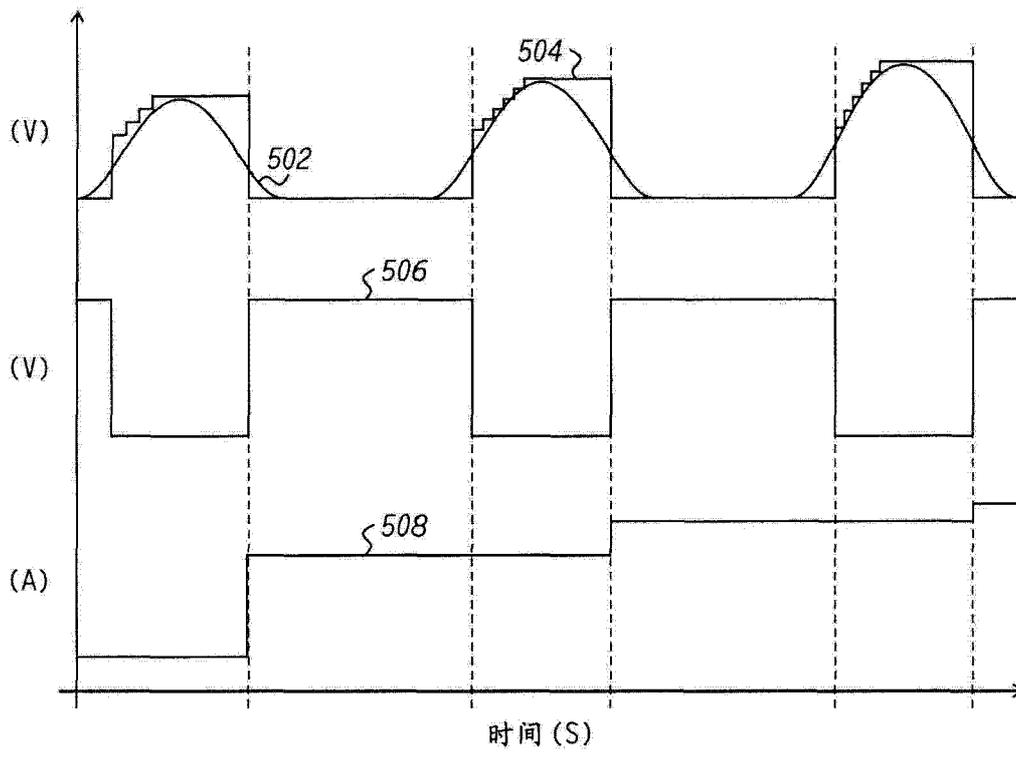


图 5