

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第3991342号

(P3991342)

(45) 発行日 平成19年10月17日(2007.10.17)

(24) 登録日 平成19年8月3日(2007.8.3)

(51) Int. Cl.		F I	
HO4N 13/02	(2006.01)	HO4N 13/02	
HO4N 7/18	(2006.01)	HO4N 7/18	K
		HO4N 7/18	U

請求項の数 4 (全 15 頁)

<p>(21) 出願番号 特願平9-207954</p> <p>(22) 出願日 平成9年8月1日(1997.8.1)</p> <p>(65) 公開番号 特開平11-55692</p> <p>(43) 公開日 平成11年2月26日(1999.2.26)</p> <p>審査請求日 平成15年10月29日(2003.10.29)</p>	<p>(73) 特許権者 000002185 ソニー株式会社 東京都港区港南1丁目7番1号</p> <p>(74) 代理人 100082131 弁理士 稲本 義雄</p> <p>(72) 発明者 林 和慶 東京都品川区北品川6丁目7番35号 ソニー株式会社内</p> <p>審査官 酒井 伸芳</p> <p>(56) 参考文献 特開平07-120255 (JP, A) 特開平02-047776 (JP, A)</p>
---	---

最終頁に続く

(54) 【発明の名称】 画像処理装置、画像処理方法、および、伝送媒体

(57) 【特許請求の範囲】

【請求項1】

3個以上の所定の位置の撮像装置によって撮像された画像に基づいて、対象点までの距離を画像処理により算出する画像処理装置において、

前記3個以上の撮像装置の中の1つから供給される画像を基準画像として入力する第1の入力手段と、

その他の撮像装置から供給される画像を参照画像として入力する第2の入力手段と、

前記基準画像の、前記参照画像の領域内のデータまたは前記参照画像の領域外のデータに所定のビットを付加して、前記基準画像を記憶する記憶手段と、

前記記憶手段により記憶された前記データに付加されている前記ビットを参照して、前記基準画像の各画素について、前記基準画像の画素が、前記第2の入力手段により入力されたそれぞれの参照画像の領域外であるか否かを判定する判定手段と、

前記判定手段により、前記基準画像の画素が、前記第2の入力手段により入力された全ての前記参照画像の領域内であると判定された場合、その基準画像の画素の画素値と、全ての前記参照画像の、前記基準画素の画素に対応する画素の画素値のそれぞれとの差分値に対応する値を出力し、

前記判定手段により、前記基準画像の画素が、少なくとも1個の前記参照画像の領域内であるが他の前記参照画像の領域外であると判定された場合、その基準画像の画素の画素値と、前記基準画像の画素がその領域内であると判定された前記参照画像の前記基準画像の画素に対応する画素の画素値との差分値のみに対応する値を出力し、

10

20

前記判定手段により、前記基準画像の画素が、全ての前記参照画像の領域外であると判定された場合には、所定の値を出力する制御手段と、

前記制御手段により出力された出力値に基づいて前記基準画像と前記参照画像とのマッチング処理を実行するマッチング手段と

を含むことを特徴とする画像処理装置。

【請求項 2】

前記マッチング処理は、前記基準画像と前記参照画像の画素値の差分の絶対値を演算し、その最小値を求める処理である

ことを特徴とする請求項 1 に記載の画像処理装置。

【請求項 3】

3 個以上の所定の位置の撮像装置によって撮像された画像に基づいて、対象点までの距離を画像処理により算出する画像処理方法において、

前記 3 個以上の撮像装置の中の 1 つから供給される画像を基準画像として入力する第 1 の入力ステップと、

その他の撮像装置から供給される画像を参照画像として入力する第 2 の入力ステップと、

前記基準画像の、前記参照画像の領域内のデータまたは前記参照画像の領域外のデータに所定のビットを付加して、前記基準画像を記憶する記憶ステップと、

前記記憶ステップの処理で記憶された前記データに付加されている前記ビットを参照して、前記基準画像の各画素について、前記基準画像の画素が、前記第 2 の入力ステップの処理で入力されたそれぞれの参照画像の領域外であるか否かを判定する判定ステップと、

前記判定ステップの処理で、前記基準画像の画素が、前記第 2 の入力ステップの処理で入力された全ての前記参照画像の領域内であると判定された場合、その基準画像の画素の画素値と、全ての前記参照画像の、前記基準画素の画素に対応する画素の画素値のそれぞれとの差分値に対応する値を出力し、

前記判定ステップの処理で、前記基準画像の画素が、少なくとも 1 個の前記参照画像の領域内であるが他の前記参照画像の領域外であると判定された場合、その基準画像の画素の画素値と、前記基準画像の画素がその領域内であると判定された前記参照画像の前記基準画像の画素に対応する画素の画素値との差分値のみに対応する値を出力し、

前記判定ステップの処理で、前記基準画像の画素が、全ての前記参照画像の領域外であると判定された場合には、所定の値を出力する制御ステップと、

前記制御ステップの処理で出力された出力値に基づいて前記基準画像と前記参照画像とのマッチング処理を実行するマッチングステップと

を含むことを特徴とする画像処理方法。

【請求項 4】

3 個以上の所定の位置の撮像装置によって撮像された画像に基づいて、対象点までの距離を画像処理により算出する処理をコンピュータに実行させるプログラムにおいて、

前記 3 個以上の撮像装置の中の 1 つから供給される画像を基準画像として入力する第 1 の入力ステップと、

その他の撮像装置から供給される画像を参照画像として入力する第 2 の入力ステップと

前記基準画像の、前記参照画像の領域内のデータまたは前記参照画像の領域外のデータに所定のビットを付加して、前記基準画像を記憶する記憶ステップと、

前記記憶ステップの処理で記憶された前記データに付加されている前記ビットを参照して、前記基準画像の各画素について、前記基準画像の画素が、前記第 2 の入力ステップの処理で入力されたそれぞれの参照画像の領域外であるか否かを判定する判定ステップと、

前記判定ステップの処理で、前記基準画像の画素が、前記第 2 の入力ステップの処理で入力された全ての前記参照画像の領域内であると判定された場合、その基準画像の画素の画素値と、全ての前記参照画像の、前記基準画素の画素に対応する画素の画素値のそれぞれとの差分値に対応する値を出力し、

10

20

30

40

50

前記判定ステップの処理で、前記基準画像の画素が、少なくとも1個の前記参照画像の領域内であるが他の前記参照画像の領域外であると判定された場合、その基準画像の画素の画素値と、前記基準画像の画素がその領域内であると判定された前記参照画像の前記基準画像の画素に対応する画素の画素値との差分値のみに対応する値を出力し、

前記判定ステップの処理で、前記基準画像の画素が、全ての前記参照画像の領域外であると判定された場合には、所定の値を出力する制御ステップと、

前記制御ステップの処理で出力された出力値に基づいて前記基準画像と前記参照画像とのマッチング処理を実行するマッチングステップと

を含む処理をコンピュータに実行させるプログラムが記録されている記録媒体。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、画像処理装置、画像処理方法、および、伝送媒体に関し、特に、ステレオ法により対象点までの距離を算定する画像処理装置、画像処理方法、および、伝送媒体に関する。

【0002】

【従来の技術】

ステレオ法は、複数の視点から撮像した画像を用いて、対象点までの距離を三角測量の原理を用いて測定する技法である。

【0003】

図6は、従来における、ステレオ法を用いて対象点までの処理を測定する画像処理装置の構成例を示す図である。

【0004】

この図において、メモリ1-1乃至メモリ1-5は、図示せぬカメラ1乃至カメラ5によって撮像された1フレーム分の画像を格納し、所定の順序で画素データを読み出して出力するようになされている。なお、カメラ1乃至5のうちの、例えば、カメラ1は基準カメラとされ、この基準カメラの画像と他のカメラ（参照カメラ）の画像を比較することにより、マッチング処理を行い、マッチング処理の結果に応じて視差を算定するようになされている。

【0005】

SAD (Sum of Absolute Difference) 回路2は、メモリ1-1から出力された基準画像と、その他のメモリ1-2乃至1-5から出力された各画像との間で画素値の差分の絶対値を算出する。例えば、SAD回路2は、メモリ1-1とメモリ1-2、メモリ1-1とメモリ1-3、メモリ1-1とメモリ1-4、および、メモリ1-1とメモリ1-5の間で画素値の差分の絶対値を算出して出力する。

【0006】

SSAD (Sum of SAD) 回路3は、SAD回路2から出力される各カメラ間の画素差分の絶対値をもとにして、各カメラ間のブロックマッチング処理を行った結果を出力するようになされている。

【0007】

最小値検出部4は、SSAD回路3から出力される結果の中から、最小値を検出して出力する。

【0008】

2次近似部5は、最小値検出部4から出力される最小値とその前後の値を2次関数により近似（補間）し、更に高い精度で最小値を算出するようになされている。

【0009】

メモリ6は、2次近似部5から出力される最小値を記憶するようになされている。

【0010】

次に、以上の従来例の動作について説明する。

【0011】

10

20

30

40

50

いま、カメラ 1 (図示せず) が中央に配置され、その他のカメラ 2 乃至 5 (図示せず) がそれを囲むように配置されているとする。そのとき、カメラ 1 から出力された画像は、基準画像としてメモリ 1 - 1 に格納される。また、その他のカメラ 2 乃至 5 から出力された画像は、メモリ 1 - 2 乃至 1 - 5 にそれぞれ格納される。

【 0 0 1 2 】

S A D 回路 2 は、メモリ 1 - 1 から出力された基準画像と、他のメモリ 1 - 2 乃至 1 - 5 から出力された参照画像とでペアを形成し、各ペアの間で画素の差分の絶対値を算出して出力する。

【 0 0 1 3 】

S S A D 回路 3 は、S A D 回路 2 から出力された各ペア毎の画素の差分の絶対値から所定の画素ブロック (例えば、5 × 5 ブロックなど) のマッチング処理を行う。即ち、S S A D 回路 3 は、画素ブロック単位で差分を計算し、得られた結果を最小値検出部 4 に供給する。

10

【 0 0 1 4 】

最小値検出部 4 は、S S A D 回路 3 から出力される差分値の中から、最小値を検出して、2 次近似部 5 に供給する。

【 0 0 1 5 】

2 次近似部 5 は、最小値検出部 4 から出力された最小値と、その前後 2 点のデータを 2 次曲線により近似 (補間) して、更に精度の高い最小値データを生成し、出力する。

【 0 0 1 6 】

メモリ 6 は、2 次近似部 5 から出力されたデータを記憶する。

20

【 0 0 1 7 】

【 発明が解決しようとする課題 】

ところで、ステレオ法においては、対象点までの距離精度を向上させることが課題とされている。そこで、例えば、複数のカメラを用いて複数の基線長 (カメラ間の距離) によるステレオ処理が提案されている (参考文献「 “ 複数の基線長を利用したステレオマッチング ” , 電子情報通信学会論文誌, D - II, V o l . J 7 5 - D - II N o . 8 p p . 1 3 1 7 - 1 3 2 7 1 9 9 2 年 8 月)) 。

【 0 0 1 8 】

この方法によれば、複数のカメラの組み合わせを用いることで、マッチングにおける誤りを減少させることができるとともに、距離精度を向上させることができる。

30

【 0 0 1 9 】

しかしながら、この方法では、複数のカメラの組み合わせを 1 通り (即ち、全てのカメラを使用する 1 通り) として処理している。従って、隠れ (オクリージョン) の問題に対処することが困難であるため、結果として距離精度が低下する場合があるという課題があった。

【 0 0 2 0 】

そこで、カメラの組み合わせを複数通り用意して、それらの組み合わせの中から最良のものを選択する方法が提案されている。

【 0 0 2 1 】

しかしながら、このような方法では、距離精度は向上するものの、複数の組み合わせの中から最良のものを選択する際に、それぞれのカメラ間で探索する領域が異なる場合の取り扱いが煩雑であるという課題があった。

40

【 0 0 2 2 】

また、ハードウェアにより、このような処理を行う場合には、各カメラ毎に処理量が異なるため、最良の組み合わせを選択しようとする、全ての組み合わせの処理が終了するのを待たなければならないため、処理に時間がかかるという課題もあった。

【 0 0 2 3 】

本発明は、以上のような状況に鑑みてなされたものであり、複数のカメラを用いてステレオ法により探索を行う場合に、距離の精度を向上させるとともに、処理を簡便化すること

50

を可能とすることを目的とする。

【 0 0 2 4 】

【課題を解決するための手段】

請求項 1 に記載の画像処理装置は、3 個以上の撮像装置の中の 1 つから供給される画像を基準画像として入力する第 1 の入力手段と、その他の撮像装置から供給される画像を参照画像として入力する第 2 の入力手段と、基準画像の、参照画像の領域内のデータまたは参照画像の領域外のデータに所定のビットを付加して、基準画像を記憶する記憶手段と、記憶手段により記憶されたデータに付加されているビットを参照して、基準画像の各画素について、基準画像の画素が、第 2 の入力手段により入力されたそれぞれの参照画像の領域外であるか否かを判定する判定手段と、判定手段により、基準画像の画素が、第 2 の入力手段により入力された全ての参照画像の領域内であると判定された場合、その基準画像の画素の画素値と、全ての参照画像の、基準画素の画素に対応する画素の画素値のそれぞれとの差分値に対応する値を出力し、判定手段により、基準画像の画素が、少なくとも 1 個の参照画像の領域内であるが他の参照画像の領域外であると判定された場合、その基準画像の画素の画素値と、基準画像の画素がその領域内であると判定された参照画像の基準画像の画素に対応する画素の画素値との差分値のみに対応する値を出力し、判定手段により、基準画像の画素が、全ての参照画像の領域外であると判定された場合には、所定の値を出力する制御手段と、制御手段により出力された出力値に基づいて基準画像と参照画像とのマッチング処理を実行するマッチング手段とを含むことを特徴とする。

10

【 0 0 2 5 】

請求項 3 に記載の画像処理方法は、3 個以上の撮像装置の中の 1 つから供給される画像を基準画像として入力する第 1 の入力ステップと、その他の撮像装置から供給される画像を参照画像として入力する第 2 の入力ステップと、基準画像の、参照画像の領域内のデータまたは参照画像の領域外のデータに所定のビットを付加して、基準画像を記憶する記憶ステップと、記憶ステップの処理で記憶されたデータに付加されているビットを参照して、基準画像の各画素について、基準画像の画素が、第 2 の入力ステップの処理で入力されたそれぞれの参照画像の領域外であるか否かを判定する判定ステップと、判定ステップの処理で、基準画像の画素が、第 2 の入力ステップの処理で入力された全ての参照画像の領域内であると判定された場合、その基準画像の画素の画素値と、全ての参照画像の、基準画素の画素に対応する画素の画素値のそれぞれとの差分値に対応する値を出力し、判定ステップの処理で、基準画像の画素が、少なくとも 1 個の参照画像の領域内であるが他の参照画像の領域外であると判定された場合、その基準画像の画素の画素値と、基準画像の画素がその領域内であると判定された参照画像の基準画像の画素に対応する画素の画素値との差分値のみに対応する値を出力し、判定ステップの処理で、基準画像の画素が、全ての参照画像の領域外であると判定された場合には、所定の値を出力する制御ステップと、制御ステップの処理で出力された出力値に基づいて基準画像と参照画像とのマッチング処理を実行するマッチングステップとを含むことを特徴とする。

20

30

【 0 0 2 6 】

請求項 4 に記載の記録媒体のプログラムは、3 個以上の撮像装置の中の 1 つから供給される画像を基準画像として入力する第 1 の入力ステップと、その他の撮像装置から供給される画像を参照画像として入力する第 2 の入力ステップと、基準画像の、参照画像の領域内のデータまたは参照画像の領域外のデータに所定のビットを付加して、基準画像を記憶する記憶ステップと、記憶ステップの処理で記憶されたデータに付加されているビットを参照して、基準画像の各画素について、基準画像の画素が、第 2 の入力ステップの処理で入力されたそれぞれの参照画像の領域外であるか否かを判定する判定ステップと、判定ステップの処理で、基準画像の画素が、第 2 の入力ステップの処理で入力された全ての参照画像の領域内であると判定された場合、その基準画像の画素の画素値と、全ての参照画像の、基準画素の画素に対応する画素の画素値のそれぞれとの差分値に対応する値を出力し、
判定ステップの処理で、基準画像の画素が、少なくとも 1 個の参照画像の領域内である

40

50

が他の参照画像の領域外であると判定された場合、その基準画像の画素の画素値と、基準画像の画素がその領域内であると判定された参照画像の基準画像の画素に対応する画素の画素値との差分値のみに対応する値を出力し、判定ステップの処理で、基準画像の画素が、全ての参照画像の領域外であると判定された場合には、所定の値を出力する制御ステップと、制御ステップの処理で出力された出力値に基づいて基準画像と参照画像とのマッチング処理を実行するマッチングステップとを含む処理をコンピュータに実行させる。

【0027】

請求項1に記載の画像処理装置、請求項3に記載の画像処理方法、および請求項4に記載の記録媒体のプログラムにおいては、3個以上の撮像装置の中の1つから供給される画像が基準画像として入力され、その他の撮像装置から供給される画像が参照画像として入力され、基準画像の、参照画像の領域内のデータまたは参照画像の領域外のデータに所定のビットが付加されて、基準画像が記憶され、記憶されたデータに付加されているビットが参照されて、基準画像の各画素について、基準画像の画素が、入力されたそれぞれの参照画像の領域外であるか否かが判定され、基準画像の画素が、入力された全ての参照画像の領域内であると判定された場合、その基準画像の画素の画素値と、全ての参照画像の、基準画素の画素に対応する画素の画素値のそれぞれとの差分値に対応する値が出力され、

基準画像の画素が、少なくとも1個の参照画像の領域内であるが他の参照画像の領域外であると判定された場合、その基準画像の画素の画素値と、基準画像の画素がその領域内であると判定された参照画像の基準画像の画素に対応する画素の画素値との差分値のみに対応する値が出力され、基準画像の画素が、全ての参照画像の領域外であると判定された場合には、所定の値が出力され、出力された出力値に基づいて基準画像と参照画像とのマッチング処理が実行される。

【0028】

【発明の実施の形態】

図1は、本発明の実施の形態の構成例を示すブロック図である。

【0029】

この図において、画像入力部100-1(第1の入力手段)、および、画像入力部100-2乃至100-5(第2の入力手段)は、図示せぬカメラ1乃至5から出力された画像をそれぞれ格納する。そして、レンズの収差をキャンセルするように所定の順序で読み出されるとともに、ルックアップテーブルに応じて画素の値が階調変換されて出力されるようになされている。なお、この画像入力部100-1乃至100-5の詳細な構成例については図2を参照して後述する。

【0030】

ここで、カメラ1から出力される画像は基準画像とされており、また、その他のカメラ2乃至5から出力される画像は参照画像とされている。

【0031】

SAD回路200-1乃至200-4(探索手段)は、基準画像と2つの参照画像との間で画素の差分の絶対値を計算するようになされている。例えば、SAD回路200-1は、基準画像(メモリ100-1から出力される画像)と、カメラ2およびカメラ3から出力された画像(メモリ100-2およびメモリ100-3から出力される画像)を入力し、これらの中で画素の差分の絶対値を演算するようになされている。なお、SAD回路200-1乃至200-4の詳細については図3を参照して後述する。

【0032】

SSAD回路300-1乃至300-4は、例えば、5×5個の画素から構成される画素ブロック単位で差分値を算出して出力するようになされている。なお、このSSAD回路300-1乃至300-4の詳細は、図4を参照して後述する。

【0033】

2次近似部400-1乃至400-4は、SSAD回路300-1乃至300-4からそれぞれ出力される3つの差分値の入力を受け、それら3点を通る2次曲線を求めるとともに、その2次曲線の最小値を求めて出力するようになされている。なお、この2次曲線近

10

20

30

40

50

似部 400 - 1 乃至 400 - 4 の詳細については、図 5 を参照して後述する。

【0034】

最小値選択部 500 は、2 次近似部 400 - 1 乃至 400 - 4 からそれぞれ出力されるデータの中から最小値を選択して出力するようになされている。

【0035】

最小値選択部 600 は、最小値選択部 500 から出力された新たな最小値と、結果メモリ 700 に格納されているそれまでの最小値とを比較し、小さい方を選択して出力するようになされている。

【0036】

結果メモリ 700 は、最小値選択部 600 から出力された最小値を一時的に格納するとともに、格納されているそれまでの最小値を最小値選択部 600 に供給するようになされている。

10

【0037】

なお、この最小値選択部 600 と結果メモリ 700 が協働することにより、最小値選択部 500 から出力される一連のデータの中から最小値を有するデータが選択されて、結果メモリ 700 に格納されることになる。

【0038】

次に、図 2 を参照して図 1 に示す画像入力部 100 の詳細な構成例について説明する。

【0039】

この図において、メモリ 101 は、カメラから出力された画像データをカウンタ 102 から出力されるアドレスデータに対応するアドレスに格納するようになされている。また、格納されたデータを読み出す場合には、メモリ 103 (検出手段、記憶手段) から出力されるアドレスデータに対応するアドレスからデータを読み出して出力するようになされている。セクタ 106 は、画像データをメモリ 101 に入力する場合には、カウンタ 102 側へ接続され、また、画像データをメモリ 101 から出力する場合には、メモリ 103 側へ接続されるようになされている。

20

【0040】

カウンタ 102 は、メモリ 101 に対して画像データを読み込む場合に、アドレスデータを出力するようになされており、例えば、小さい順にアドレスデータを出力するようになされている。

30

【0041】

カウンタ 104 は、アドレスデータを所定の順序で出力するようになされている。メモリ 103 は、カウンタ 104 から出力されたアドレスデータを、レンズの収差をキャンセルするように変換して出力するようになされている。なお、メモリ 103 に格納されているアドレス変換用のデータは、キャリブレーションを行う際に対応点を手がかりとして生成される。

【0042】

また、メモリ 103 に格納されているデータには有効ビットが付加されており、各カメラ毎に予め求められている探索範囲が画像の領域を越える場合には、この有効ビットは“0”とされているので、メモリ 103 から出力される有効ビット信号は“0”の状態となる。なお、探索範囲が画像の領域内である場合には、メモリ 103 から出力される有効ビット信号は“1”の状態とされる。

40

【0043】

ルックアップテーブル 105 は、階調変換を行うためのデータが格納されており、入力されたデータに対応するアドレスからデータが読み出されて出力されるようになされている。なお、このルックアップテーブル 105 に格納されているデータは、カメラ 1 乃至カメラ 5 により同一のパターンを撮像した場合に、全てのカメラの出力が同一になるようなデータが格納されている。従って、このルックアップテーブル 105 により各カメラの特性のばらつきが補正される。

【0044】

50

続いて、図3を参照して、図1に示すSAD回路200の詳細な構成例について説明する。なお、SAD回路200-1乃至200-4は全て同様の構成とされているので、以下では、SAD回路200-1を例に挙げて説明する。

【0045】

この図において、減算回路201-1は、カメラ1から出力された基準画像の画素値から、カメラ2から出力された参照画像の画素値を減算して出力するようになされている。減算回路201-2は、カメラ1から出力された基準画像の画素値から、カメラ3から出力された参照画像の画素値を減算して出力するようになされている。

【0046】

絶対値回路202-1は、減算回路201-1から出力されるデータの絶対値を演算し、得られた結果を出力するようになされている。また、絶対値回路202-2は、減算回路201-2から出力されるデータの絶対値を演算し、得られた結果を出力するようになされている。

10

【0047】

セレクタ203-1(制御手段)は、カメラ2の有効ビットが“1”の状態である場合には、絶対値回路202-1の出力を選択して出力するようになされている。一方、カメラ2の有効ビットが“0”の状態である場合には、絶対値回路202-2の出力を選択して出力するようになされている。

【0048】

セレクタ203-2(制御手段)は、カメラ3の有効ビットが“1”の状態である場合には、絶対値回路202-2の出力を選択して出力するようになされている。一方、カメラ3の有効ビットが“0”の状態である場合には、絶対値回路202-1の出力を選択して出力するようになされている。

20

【0049】

加算回路204は、セレクタ203-1の出力と、セレクタ203-2の出力を加算して出力するようになされている。

【0050】

セレクタ206(制御手段)は、カメラ2またはカメラ3の少なくとも一方の有効ビットが“1”の状態である場合には、加算回路204の出力を選択して出力する。また、双方の有効ビットが“0”の場合には、最大値回路205から出力されるデータ(例えば、511)を選択して出力するようになされている。

30

【0051】

最後に、図4を参照して、図1に示すSSAD回路300の詳細な構成例について説明する。

【0052】

この図において、ディレイライン301は、入力された画素値の差分の絶対値をブロックマッチングのブロックの大きさ×1ラインの画素数分だけ遅延して出力するようになされている。

【0053】

減算回路302は、ディレイライン301を経由していないデータから、ディレイライン301から出力されたデータを減算し、得られた結果を出力するようになされている。

40

【0054】

加算回路303は、減算回路302から出力されたデータと、メモリ304から出力されたデータを加算して出力するようになされている。メモリ304は、加算回路303から出力されたデータを1ライン分遅延した後、出力するようになされている。

【0055】

ディレイライン305は、加算回路303の出力を1ラインを構成する画素数分だけ遅延して出力するようになされている。減算回路306は、加算回路303の出力からディレイライン305の出力を減算して出力するようになされている。

【0056】

50

加算回路307は、減算回路306の出力とメモリ308の出力とを加算して出力するようになされている。メモリ308は、加算回路307の出力をブロックマッチングのブロックの大きさ分だけ遅延して出力するようになされている。

【0057】

次に、以上の実施の形態の動作について説明する。

【0058】

図1に示す実施の形態に、カメラ1乃至カメラ5から出力される画像が入力されると、画像入力部100-1乃至100-5は、画像を一旦格納した後、所定の順序で読み出すとともに、階調変換を施して出力する。

【0059】

即ち、図2に示すメモリ101に対して画像データが供給されると、カウンタ102から出力されるアドレスデータに対応するアドレスに、データが逐次格納されていくことになる。なお、このような動作は、画像入力部100-1乃至100-5の全てにおいて実行され、カメラ1乃至5から出力された画像がメモリ101の所定のアドレスに逐次格納されることになる。また、このとき、セクタ106は、カウンタ102側を選択している。

【0060】

画像データの格納が終了すると、セクタ106がメモリ103側に接続される。そして、カウンタ104からアドレスデータの出力が開始される。メモリ103は、カウンタ104から出力されたアドレスデータに対応するアドレスから所定のデータを読み出してメモリ101に供給する。メモリ103に格納されているデータは、各画素毎、かつ、各探索ディスパリティ毎に画像データを読み出すように設定されているので、その結果、探索するエピソードラインが非直線の場合でも対応でき、レンズの収差等を吸収することが可能となる。

【0061】

また、メモリ103に格納されているデータには、前述のように有効ビットが付加されているので、各カメラ毎に求められている探索範囲が画像の領域を越えた場合には、有効ビットが“0”の状態とされる。また、探索範囲が画像の領域を越えていない場合には、同ビットは“1”の状態とされる。

【0062】

メモリ101から出力された画像データは、ルックアップテーブル105に供給される。ルックアップテーブル105は、メモリ101から出力された画像データに対応するアドレスに格納されているデータを読み出して出力する。このルックアップテーブル105に格納されているデータは、各カメラの特性の相違に起因する階調の差を補正するように設定されているので、その結果、各カメラ間の明暗の相違などを吸収することができる。

【0063】

このようにして、レンズの収差と各カメラの特性に対する補正処理が施された画像データは、画像入力部100-1乃至100-5から出力され、SAD回路200-1乃至200-4に供給される。

【0064】

SAD回路200-1乃至200-4は、画像入力部100-1乃至100-5から出力された基準画像データと2つの参照画像データとの間で画素値の差分の絶対値を算出して出力する。なお、SAD回路200-1乃至200-4において行われる演算は、有効ビットの値に応じて適宜変更される。

【0065】

即ち、画像入力部100-1から出力された補正処理が施された画像データは、減算回路201-1と減算回路201-2にそれぞれ供給される。また、画像入力部100-2と画像入力部100-3から出力された画像データは、それぞれ、減算回路201-1と減算回路201-2に供給される。

【0066】

10

20

30

40

50

減算回路201-1は、基準画像の画素値から、参照画像であるカメラ2の画像の画素値を減算して出力する。また、減算回路201-2は、基準画像の画素値から、参照画像であるカメラ3の画像の画素値を減算して出力する。

【0067】

絶対値回路202-1は、減算回路201-1の計算結果の絶対値を演算して出力する。また、絶対値回路202-2は、減算回路201-2の計算結果の絶対値を演算して出力する。その結果、絶対値回路202-1からは、参照画像である画像入力部100-2からの画像と、基準画像である画像入力部100-1からの画素の差分の絶対値が出力される。また、絶対値回路202-2からは、参照画像である画像入力部100-3の画像と、基準画像である画像入力部100-1からの画像の画素の差分の絶対値が出力されること
10

【0068】

セレクタ203-1は、カメラ2の探索範囲が画像の領域内にある場合には、有効ビットが“1”の状態とされるので、絶対値回路203-1の出力を選択して加算回路204に出力する。また、カメラ2の探索範囲が画像の領域を越えた場合には、有効ビットが“0”の状態とされるので、その場合には、セレクタ203-1は、絶対値回路202-2の出力を選択して加算回路204に出力する。

【0069】

同様に、セレクタ203-2は、カメラ3の探索範囲が画像の領域内にある場合には、有効ビットが“1”の状態とされるので、絶対値回路203-2の出力を選択して、加算回路204に出力する。また、カメラ3の探索範囲が画像の領域を越えた場合には、有効ビットが“0”の状態とされるので、その場合には、セレクタ203-2は、絶対値回路202-1の出力を選択して加算回路204に出力する。
20

【0070】

加算回路204は、セレクタ203-1と203-2の出力を加算して出力する。また、セレクタ206は、カメラ2とカメラ3の有効ビットの状態に応じて、加算回路204、または、最大値回路205の出力を選択して出力する。その結果、セレクタ206の出力は、カメラ2とカメラ3の有効ビットの状態に応じて以下のような出力を生ずること
30

【0071】

(1) 双方の有効ビットが“1”(有効)の状態であれば、絶対値回路202-1と絶対値回路202-2がそのまま加算されて出力される。

(2) どちらか一方の有効ビットが“0”(無効)である場合には、有効である方の絶対値回路の出力が2倍されて出力される。

(3) 双方の有効ビットが“0”である場合には、最大値回路205の出力(例えば、画素データが8ビットの場合には値511)が選択されて出力される。

【0072】

SAD回路200-1乃至200-4の出力は、SSAD回路300-1乃至300-4にそれぞれ供給される。

【0073】

SSAD回路200-1乃至200-4は、例えば、5×5個の画素からなる画素ブロック単位でブロックマッチング処理を行い、得られた結果を出力する。
40

【0074】

即ち、SAD回路200-1乃至200-4から出力された画素の差分の絶対値($|a_{ij} - b_{ij}|$)は、減算回路302に供給されるとともに、ディレイライン301に供給され、ブロックマッチングの大きさ×1ラインの画素数分だけ遅延された後、減算回路302に供給される。

【0075】

減算回路302は、SAD回路の出力データから、ディレイライン301により遅延されたデータを減算して、加算回路303に出力する。
50

【0076】

加算回路303は、メモリ304により遅延された1ライン分前のデータと減算回路302の出力とを加算して出力する。その結果、加算回路303からは、2次元ブロックマッチングの1次元処理が施されたデータ ($|a_{ij} - b_{ij}|$) が出力されることになる。

【0077】

ディレイライン305、減算回路306、加算回路307、および、メモリ308は、前段の回路と同様の処理を実行し、その結果、加算回路307からは、2次元のブロックマッチング処理が施されたデータ ($|a_{ij} - b_{ij}|$) が出力されることになる。

【0078】

SSAD回路300-1乃至300-4から出力されたデータは、2次近似処理部400-1乃至400-4にそれぞれ供給される。 10

【0079】

2次近似部400-1乃至400-4は、SSAD回路300-1乃至300-4から出力されたあるデータ S_2 と、それに前後するデータ S_1 、 S_3 を2次曲線で補間して、更に正確な最小値データを得る。

【0080】

図5は、2次近似部400の動作を説明する図である。

【0081】

この図に示すように、SSAD回路300の出力 d_1 乃至 d_3 が入力されると、2次近似回路400は、 d_1 乃至 d_3 を結ぶ曲線を以下の2次式により生成する。 20

【0082】

$$S_1 = a \cdot d_1^2 + b \cdot d_1 + c \quad \dots (1)$$

$$S_2 = a \cdot d_2^2 + b \cdot d_2 + c \quad \dots (2)$$

$$S_3 = a \cdot d_3^2 + b \cdot d_3 + c \quad \dots (3)$$

【0083】

ここで、 $d_1 = -1$ 、 $d_2 = 0$ 、 $d_3 = 1$ とすると、以上の式(1)乃至(3)は、次のようになる。

【0084】

$$S_1 = a - b + c \quad \dots (4)$$

$$S_2 = c \quad \dots (5)$$

$$S_3 = a + b + c \quad \dots (6)$$

【0085】

これを解くと、最小値 d は、以下の式により表すことができる。

【0086】

$$d = (S_1 - S_3) / \{2 \times (S_1 - 2 \cdot S_2 + S_3)\} \quad \dots (7)$$

【0087】

ここで、 d の範囲は、以下のように表すことができる。

【0088】

$$-0.5 \leq d \leq 0.5 \quad \dots (8)$$

【0089】

従って、各項を2倍すると、以下の式を得る。 40

【0090】

$$-1 \leq 2 \cdot d \leq 1 \quad \dots (9)$$

【0091】

式(9)に式(7)を代入すると、以下の式を得る。

【0092】

$$-1 \leq (S_1 - S_3) / (S_1 - 2 \cdot S_2 + S_3) \leq 1 \quad \dots (10)$$

【0093】

通常、式(7)に示すような除算を含む演算を行う場合、ハードウェアの計算コストは大きくなる。しかしながら、ここでは、求める精度が小数点以下3乃至4ビットと少なく、 50

また、得られる結果の範囲が式(10)に示すように明確になっている。即ち、2次曲線近似で求める正確な最小値を示す位置は、求まった最小値の位置から ± 0.5 の範囲にある。従って、除算の代わりに減算を用いて計算を行うことができることから、計算を大幅に簡略化するとともに、ハードウェア資源を削減することができる。

【0094】

なお、以上の構成では、SSAD回路300から出力される全てのデータに対して2次近似が施されることになるが、最終的には、最小値選択部500により最小値のみが選択されるので問題は生じない。

【0095】

このようにして2次近似されたデータは、最小値選択部500に供給される。最小値選択部500は、2次近似部400-1乃至400-4から出力されたデータから最小値を選択し、最小値選択部600に対して出力する。

10

【0096】

最小値選択部600は、結果メモリ700に格納されているそれまでの最小値と、最小値選択部500から新たに出力された値とを比較し、より小さい方を選択して出力する。結果メモリ700は、最小値選択部600から出力された値を保持する。その結果、結果メモリ700には、全てのカメラペア(各SAD回路に入力されている画像に対応するカメラの組み合わせ)から得られたデータのうち、最小のデータが選択されて格納されることになる。

【0097】

このような最小のデータは、マッチング度が最も高いデータであるので、そのデータを用いることにより、最も精度の高い視差を求めることが可能となる。

20

【0098】

以上のような実施の形態によれば、2台の参照画像用のカメラのペアを構成し、ペアを構成するカメラの双方において、探索する領域が画像内である場合には、双方の画像を用いてマッチング処理を行い、また、ペアを構成するカメラの何れか一方において、探索する領域が画像外である場合には、画像内である方の画像を用いてマッチング処理を行い、更に、ペアを構成するカメラの双方において、探索する領域が画像外である場合には、出力されるデータが無効となるように、最大値を生成して出力するようにした。従って、探索する領域が画像外となった場合においても正確な結果を算出することができる。

30

【0099】

なお、以上の実施の形態においては、5台のカメラを用いて測定を行うようにしたが、本発明はこのような場合にのみ限定されるものではないことは勿論である。

【0100】

また、明細書中において、伝送媒体は、FD, CD-ROMなどの情報記録媒体の他、インターネット、デジタル衛星などのネットワーク伝送媒体も含まれる。

【0101】

【発明の効果】

本発明によれば、探索する領域が画像外である場合においても対称点までの距離を算出することができる。

40

【図面の簡単な説明】

【図1】本発明の実施の形態の構成例を示すブロック図である。

【図2】図1に示す画像入力部100の詳細な構成例を示すブロック図である。

【図3】図1に示すSAD回路200の詳細な構成例を示すブロック図である。

【図4】図1に示すSSAD回路300の詳細な構成例を示すブロック図である。

【図5】図1に示す2次近似部400の処理を説明する図である。

【図6】従来の画像処理装置の構成例を示すブロック図である。

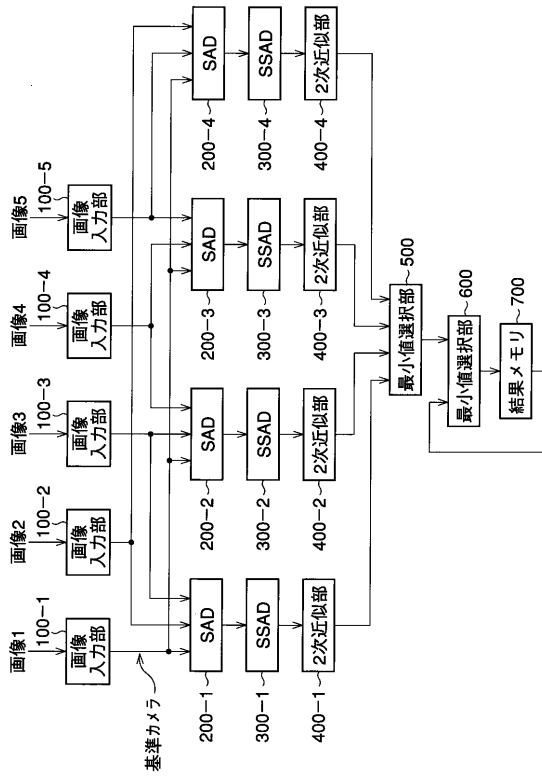
【符号の説明】

100-1 画像入力部(第1の入力手段), 100-2乃至100-5 画像入力部(第2の入力手段), 103 メモリ(検出手段、記憶手段), 200-1乃至20

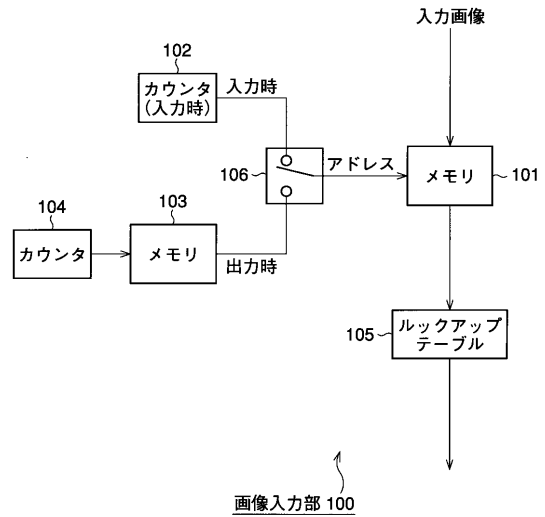
50

0 - 4 SAD回路 (探索手段) , 203 - 1 , 203 - 2 セレクタ (制御手段) ,
206 セレクタ (制御手段)

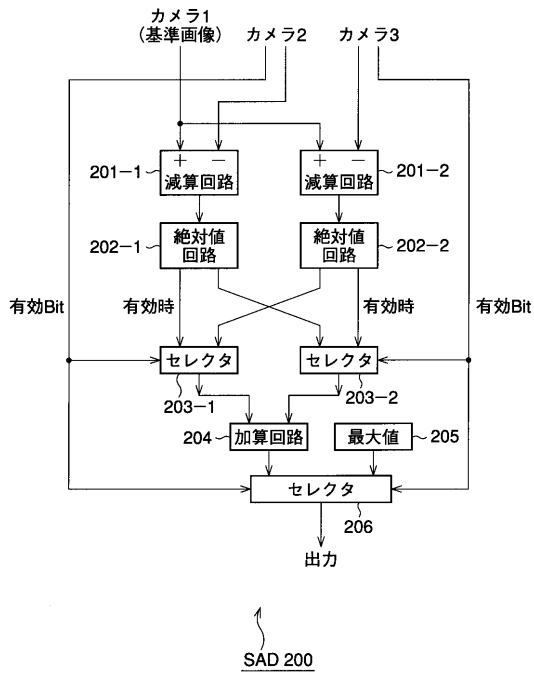
【 図 1 】



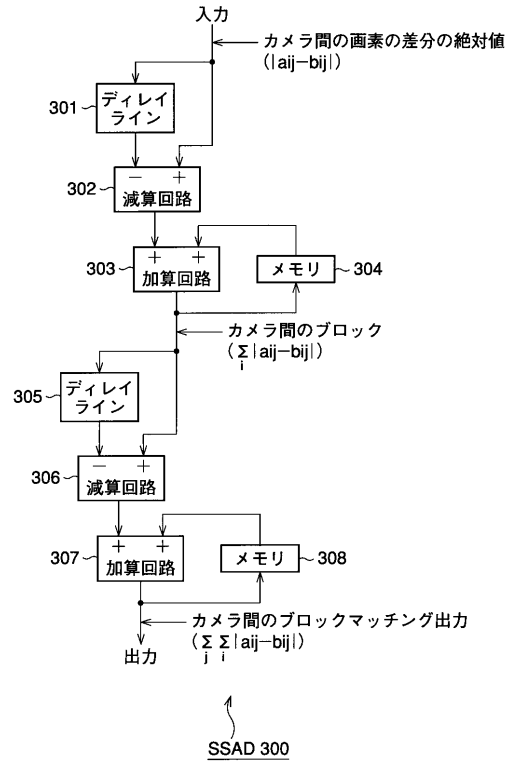
【 図 2 】



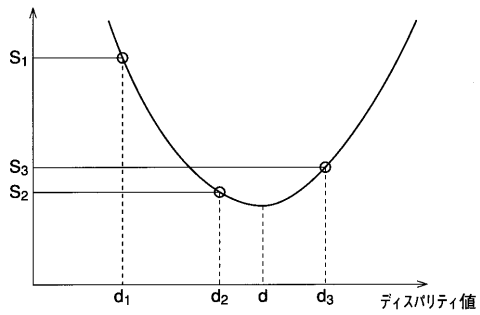
【 図 3 】



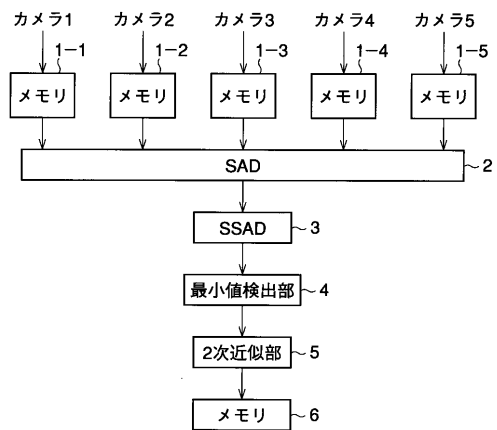
【 図 4 】



【 図 5 】



【 図 6 】



フロントページの続き

(58)調査した分野(Int.Cl. , DB名)

H04N 13/02

H04N 7/18