

(19) 日本国特許庁(JP)

再公表特許(A1)

(11) 国際公開番号

W02007/132879

発行日 平成21年9月24日 (2009. 9. 24)

(43) 国際公開日 平成19年11月22日 (2007. 11. 22)

(51) Int. Cl.	F I	テーマコード (参考)
HO 1 L 21/768 (2006. 01)	HO 1 L 21/90 J	5 F 0 0 4
HO 1 L 23/522 (2006. 01)	HO 1 L 21/88 R	5 F 0 3 3
HO 1 L 21/3205 (2006. 01)	HO 1 L 21/90 S	
HO 1 L 23/52 (2006. 01)	HO 1 L 21/302 1 O 6	
HO 1 L 21/3065 (2006. 01)		

審査請求 有 予備審査請求 未請求 (全 39 頁)

出願番号 特願2008-515581 (P2008-515581)	(71) 出願人 000004237 日本電気株式会社 東京都港区芝五丁目7番1号
(21) 国際出願番号 PCT/JP2007/060012	
(22) 国際出願日 平成19年5月16日 (2007. 5. 16)	
(31) 優先権主張番号 特願2006-137457 (P2006-137457)	(74) 代理人 100123788 弁理士 官崎 昭夫
(32) 優先日 平成18年5月17日 (2006. 5. 17)	(74) 代理人 100106138 弁理士 石橋 政幸
(33) 優先権主張国 日本国 (JP)	(74) 代理人 100127454 弁理士 緒方 雅昭
	(72) 発明者 多田 宗弘 東京都港区芝五丁目7番1号 日本電気株式会社社内
	(72) 発明者 大竹 浩人 東京都港区芝五丁目7番1号 日本電気株式会社社内

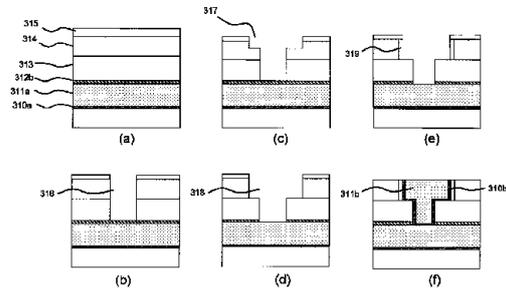
最終頁に続く

(54) 【発明の名称】 半導体装置、半導体装置の製造方法及び半導体製造装置

(57) 【要約】

実効的な低配線間容量を維持しつつ、高密着性かつ高い配線間絶縁信頼性を有する多層配線技術を提供する。

第一の絶縁膜は、シリコン、酸素及び炭素を含むシロキサン構造を含む少なくとも1層以上の絶縁膜であり、第一の絶縁膜内部のシロキサン構造は炭素原子数がシリコン原子数よりも多く、第一の絶縁膜と金属との界面及び第一の絶縁膜と第二の絶縁膜との界面のうち少なくとも何れか一方に、第一の絶縁膜内部よりも単位体積当たりの炭素原子数が少なく、且つ酸素原子数が多い改質層が形成されていることを特徴とする半導体装置。



【特許請求の範囲】

【請求項 1】

半導体基板上の絶縁膜に配線溝及びビアホールが形成され、前記配線溝及びビアホールにそれぞれ金属を充填させてなる配線及び接続プラグを有し、前記絶縁膜の少なくとも一部が第一の絶縁膜及び第二の絶縁膜から構成された、多層配線を有し、

前記第一の絶縁膜は、シリコン、酸素及び炭素を含むシロキサン構造を含む少なくとも 1 層以上の絶縁膜であり、

前記第一の絶縁膜内部のシロキサン構造は炭素原子数がシリコン原子数よりも多く、

前記第一の絶縁膜と前記金属との界面、及び前記第一の絶縁膜と第二の絶縁膜との界面のうち少なくとも何れか一方に、第一の絶縁膜内部よりも単位体積当たりの炭素原子数が少なく、且つ酸素原子数が多い改質層が形成されていることを特徴とする半導体装置。

10

【請求項 2】

前記シロキサン構造を含む第一の絶縁膜内部の単位体積当たりの炭素原子数が酸素原子数よりも多いことを特徴とする請求項 1 に記載の半導体装置。

【請求項 3】

前記シロキサン構造は、少なくとも炭素数が 3 個以上の炭化水素基と不飽和炭化水素基の双方を含むことを特徴とする請求項 1 又は 2 に記載の半導体装置。

【請求項 4】

前記シロキサン構造は、酸素原子とシリコン原子とを含む環状シロキサン構造を含むことを特徴とする請求項 1 乃至 3 の何れか一項に記載の半導体装置。

20

【請求項 5】

前記環状シロキサン構造は、酸素原子とシリコン原子とからなる Si - O ユニットを 3 つ有する 3 員環構造からなることを特徴とする請求項 4 に記載の半導体装置。

【請求項 6】

前記改質層は、単位体積当たりの炭素原子数よりも酸素原子数が多いことを特徴とする請求項 1 乃至 5 の何れか一項に記載の半導体装置。

【請求項 7】

前記改質層は、単位体積当たりの炭素原子数よりも酸素原子数と窒素原子数の和数が多いことを特徴とする請求項 1 乃至 5 の何れか一項に記載の半導体装置。

【請求項 8】

前記改質層の厚さが 20 nm 以下であることを特徴とする請求項 1 乃至 7 の何れか一項に記載の半導体装置。

30

【請求項 9】

前記改質層の密度が 2.0 g/cm^3 以上であることを特徴とする請求項 1 乃至 8 の何れか一項に記載の半導体装置。

【請求項 10】

前記第一の絶縁膜内部の密度が 1.2 g/cm^3 以下であることを特徴とする請求項 1 乃至 9 の何れか一項に記載の半導体装置。

【請求項 11】

前記第一の絶縁膜が、半導体基板側から順に積層された、ビアプラグ部位のビア層間絶縁膜と、配線部位の配線層間絶縁膜と、配線部位のハードマスク膜とから構成され、

40

前記ハードマスク膜と、前記配線層間絶縁膜と、前記ビア層間絶縁膜との何れもが、シリコン、酸素及び炭素を含むシロキサン構造を含む絶縁膜であり、

前記ハードマスク膜、前記配線層間絶縁膜及び前記ビア層間絶縁膜の何れにも、前記金属との界面に前記改質層が形成され、

前記改質層の組成が、それぞれ対応する前記第一の絶縁膜の内部よりも、単位体積当たりの炭素原子数が少なく、且つ酸素原子数が多く、

前記改質層内の単位体積当たりの炭素原子数が、配線層間絶縁膜と金属の間の改質層 > ビア層間絶縁膜と金属の間の改質層 > ハードマスク膜と金属の間の改質層の順に少ないことを特徴とする請求項 1 乃至 10 の何れか一項に記載の半導体装置。

50

【請求項 1 2】

半導体基板上の絶縁膜に配線溝及びビアホールが形成され、前記配線溝及びビアホールにそれぞれ金属を充填させてなる配線及び接続プラグを有し、前記絶縁膜の少なくとも一部が第一の絶縁膜から構成された、多層配線を有し、

前記第一の絶縁膜は、シリコン、酸素及び炭素を含むシロキサン構造を含む少なくとも1層以上の絶縁膜であり、

前記第一の絶縁膜内部のシロキサン構造は炭素原子数がシリコン原子数よりも多く、

前記第一の絶縁膜と前記金属との界面に、第一の絶縁膜内部よりも単位体積当たりの炭素原子数が少なく、且つ酸素原子数が多い改質層を有する半導体装置の製造方法であって、

10

前記シロキサン構造を含む第一の絶縁膜を形成する絶縁膜形成工程と、

前記第一の絶縁膜上にハードマスク膜を形成する工程と、

前記ハードマスク膜上にフォトレジストを塗布した後、溝パターンニングをする工程と、

前記フォトレジストをマスクに用いてドライエッチングによって、前記ハードマスク膜内に溝を形成することによりマスクパターンを形成する工程と、

酸素アッシングによって前記フォトレジストを除去するフォトレジスト除去工程と、

前記マスクパターンをマスクに用いてドライエッチングにより、前記第一の絶縁膜内に配線溝及びビアホールを形成する溝形成工程と、

前記第一の絶縁膜内の配線溝及びビアホール側面の改質処理を行うことにより前記改質層を形成する改質工程と、

20

前記配線溝及びビアホール内に金属を充填することにより、それぞれ配線及び接続プラグを形成する工程と、

を有することを特徴とする半導体装置の製造方法。

【請求項 1 3】

半導体基板上の絶縁膜に配線溝及びビアホールが形成され、前記配線溝及びビアホールにそれぞれ金属を充填させてなる配線及び接続プラグを有し、前記絶縁膜の少なくとも一部が第一の絶縁膜及び第二の絶縁膜から構成された、多層配線を有し、

前記第一の絶縁膜は、シリコン、酸素及び炭素を含むシロキサン構造を含む少なくとも1層以上の絶縁膜であり、

前記第一の絶縁膜内部のシロキサン構造は炭素原子数がシリコン原子数よりも多く、

前記第一の絶縁膜と前記金属との界面及び前記第一の絶縁膜と第二の絶縁膜との界面に、第一の絶縁膜内部よりも単位体積当たりの炭素原子数が少なく、且つ酸素原子数が多い改質層を有する半導体装置の製造方法であって、

30

シリコン、酸素及び炭素を含む環状シロキサン構造を含む第二の絶縁膜を形成する工程と、

前記第二の絶縁膜の表面に改質処理を行い、前記改質層を形成する工程と、

前記改質層上に、前記第一の絶縁膜を形成する絶縁膜形成工程と、

前記第一の絶縁膜上にハードマスク膜を形成する工程と、

前記ハードマスク膜上にフォトレジストを塗布した後、溝パターンニングをする工程と、

前記フォトレジストをマスクに用いてドライエッチングによって、前記ハードマスク膜内に溝を形成することによりマスクパターンを形成する工程と、

40

酸素アッシングによって前記フォトレジストを除去するフォトレジスト除去工程と、

前記マスクパターンをマスクに用いてドライエッチングにより、前記第一及び第二の絶縁膜内に配線溝及びビアホールを形成する溝形成工程と、

前記第一及び第二の絶縁膜内の配線溝及びビアホール側面の改質処理を行うことにより前記改質層を形成する改質工程と、

前記配線溝及びビアホール内に金属を充填することにより、それぞれ配線及び接続プラグを形成する工程と、

を有することを特徴とする半導体装置の製造方法。

【請求項 1 4】

50

前記改質処理が酸化処理であることを特徴とする請求項 1 2 又は 1 3 に記載の半導体装置の製造方法。

【請求項 1 5】

前記酸化処理が、酸素プラズマによる処理であることを特徴とする請求項 1 4 に記載の半導体装置の製造方法。

【請求項 1 6】

前記酸素プラズマは、酸素と Ar の混合ガスがプラズマ状態となったものであることを特徴とする請求項 1 5 に記載の半導体装置の製造方法。

【請求項 1 7】

前記酸素プラズマは、酸素を含有するガスに対して基板バイアスを印加することによりプラズマ状態としたものであることを特徴とする請求項 1 5 又は 1 6 に記載の半導体装置の製造方法。

10

【請求項 1 8】

前記酸化処理を、UV オゾン処理で行うことを特徴とする請求項 1 4 に記載の半導体装置の製造方法。

【請求項 1 9】

前記酸化処理を、酸素アニールにより行うことを特徴とする請求項 1 4 に記載の半導体装置の製造方法。

【請求項 2 0】

前記改質処理を、窒素プラズマにより行うことを特徴とする請求項 1 2 又は 1 3 に記載の半導体装置の製造方法。

20

【請求項 2 1】

前記溝形成工程において、

前記ドライエッチングのエッチングガスが、少なくとも Ar、N₂、O₂ 及び CF₄ を含有する混合ガスであることを特徴とする請求項 1 2 乃至 2 0 の何れか一項に記載の半導体装置の製造方法。

【請求項 2 2】

請求項 1 2 乃至 2 1 の何れか一項に記載の半導体装置の製造方法に用いる半導体製造装置であって、

前記溝形成工程、前記フォトリソ除去工程、及び前記改質工程を制御するプログラムが記憶されたマイクロコンピュータを備えた制御手段を有することを特徴とする半導体製造装置。

30

【請求項 2 3】

前記制御手段には更に、前記絶縁膜形成工程においてプラズマ処理シーケンスにより第一の絶縁膜を成膜するプログラムが記憶されていることを特徴とする請求項 2 2 に記載の半導体製造装置。

【請求項 2 4】

前記プラズマ処理シーケンスは、酸素プラズマ処理のシーケンスであることを特徴とする請求項 2 3 に記載の半導体製造装置。

【請求項 2 5】

前記プラズマ処理シーケンスは、窒素プラズマ処理のシーケンスであることを特徴とする請求項 2 3 に記載の半導体製造装置。

40

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、多層配線を有する半導体装置と半導体装置の製造方法、半導体製造装置に関し、特に、Cu を主成分とするダマシン配線構造で構成される半導体装置等に関する。

【背景技術】

【0002】

シリコン半導体集積回路 (LSI) において、従来、導電材料には、アルミニウム (Al)

50

1) または Al 合金が広く用いられてきた。そして、LSI の製造方法の微細化の進行に伴い、配線における配線抵抗の低減と高信頼化のために、導電材料に銅 (Cu) が使用されるようになってきた。この Cu はシリコン酸化膜中に容易に拡散するため、Cu 配線の側面及び底面には、Cu の拡散を防止する導電性バリアメタル膜が用いられ、Cu 配線の上面には、絶縁性バリア膜が用いられている。

【0003】

ところで、近年の LSI の微細化の進展に伴って、配線寸法の微細化が更に進み、配線間容量の増大が問題となってきた。これは半導体素子に多層配線を用いることで高速かつ低電力で接続するために、微細化だけでなく、層間絶縁膜の低誘電率化が有効であり、これら双方を両立することが求められていたためである。

10

【0004】

このように配線間の実効的な容量を低減するためには、層間絶縁膜 (この場合、シリコン酸化膜 ($k = 4.2$)) の低誘電率化が必要とされていた。この低誘電率絶縁膜としては、例えば、HSQ (ヒドロゲンシルセスキオキサン; Hydrogen Silsesquioxane) 膜、CDO (カーボンドープトオキサイド; Carbon doped oxide) あるいは有機膜などを挙げることができる。そして、これらの低誘電率絶縁膜は、回転塗布法や気相法などにより形成される。

【0005】

特開 2003 - 309173 号公報には、有機シロキサン膜に対して、 NF_3 プラズマ処理を行うことで改質層を形成し、密着性を向上する技術が記載されている。特開 2006 - 24641 号公報には、有機シロキサン膜に対して還元性処理によって改質層を形成し、有機シロキサン膜を保護する技術が記載されている。

20

【0006】

特表 2002 - 526916 号公報には、環状有機シロキサン原料を用いて多孔質絶縁膜を形成する技術が記載されている。特願 2003 - 400683 号公報には、3員環状有機シロキサン原料を用いて多孔質絶縁膜を形成する技術が記載されている。

【発明の開示】

【0007】

前述の文献に記載のように、従来技術では、有機シロキサン膜を用いることで、比誘電率 2.5 以下の多孔質絶縁膜を形成しているが、これと同時に、実際の低配線間容量、高密着性、高配線信頼性を両立できる多層配線が望まれていた。

30

【0008】

ここで、有機シロキサン膜の集積化技術としては、有機シロキサン膜に改質層を形成し、プロセス耐性を向上する手法が用いられている。しかしながら、改質層は炭素が脱離して形成されるため比誘電率が高く、配線間の容量が上昇してしまうという問題を有していた。したがって、改質層を利用する場合には、改質層の比誘電率を低く、かつ薄く形成することが望まれていた。

【0009】

特開 2003 - 309173 号公報に記載の技術では、有機シロキサン膜表面をプラズマ処理することで改質層を形成し、特に NF_3 プラズマで処理を行う技術が記載されている。この技術では、表面を NF_3 プラズマ処理することで密着性を向上できるが、逆に膜内部に取り込まれたフッ素によって耐熱性が劣化するという問題を有していた。すなわち、形成される改質層は安定である必要があった。

40

【0010】

特開 2006 - 24641 号公報に記載の技術では、有機シロキサン膜をプラズマ処理することで改質層を形成している。しかし、特開 2006 - 24641 号公報に記載の技術により比誘電率が 2.5 以下の有機シロキサン膜を形成すると改質層が厚く形成されてしまい、結果的に比誘電率が上昇して配線間の容量が増加するという問題を有していた。

50

【 0 0 1 1 】

一方、このように比誘電率 2.5 以下を実現することのできる低誘電率絶縁膜は、特表 2002-526916 号公報及び特願 2003-400683 号公報に記載のように、環状型の有機シロキサン原料を用いることにより形成することができる。しかしながら、この低誘電率絶縁膜を、低配線間容量を達成するべく配線層間絶縁膜に適用した場合、配線間リーク電流が増加してしまうという問題を有していた。すなわち、配線間の容量は低減することができるものの、配線間のリーク電流によるチップ全体の消費電力を上昇させてしまうとともに、配線間の絶縁信頼性を劣化させるため、実用上、大きな課題となっていた。

【 0 0 1 2 】

本発明は、上記課題を解決するためになされたものあり、実効的な低配線間容量を維持しつつ、高密着性かつ高い配線間絶縁信頼性を有する多層配線技術を提供するものである。

【 0 0 1 3 】

以上のように、配線間の容量を低く維持し、かつ密着性と絶縁特性に優れる改質層を形成するためには、できるだけ改質層を薄く形成する必要がある。このためには改質処理プロセスのアプローチのみではなく、改質されるシロキサン膜の構造・組成・材料からのアプローチが必要であり、双方を勘案したプロセスフロー設計を行う必要があった。

【 0 0 1 4 】

そこで、本願の発明者がシロキサン原料を用いた半導体装置に関して検討を行った結果、好適な効果を有する改質層を有する半導体装置を見出した。

すなわち、本発明は、第一の絶縁膜と金属との界面、及び第一の絶縁膜と第二の絶縁膜との界面のうち少なくとも何れか一方に、改質層を形成する。そして、改質層は、第一の絶縁膜内部よりも単位体積当たりの炭素原子数が少なく、且つ酸素原子数を多くする点に特徴を有する。

【 0 0 1 5 】

このような改質層を形成することで、薄く絶縁性に優れた改質層とすることができ、低配線間容量を維持したまま配線間のリーク電流を低減することができるようになる。このような配線間のリーク電流の低減は、本発明による改質層が見出されるまでは、予想しえなかった効果である。

【 0 0 1 6 】

また、シロキサン構造を含む第一の絶縁膜内部の単位体積当たりの炭素原子数が酸素原子数よりも多いことが好ましい。このような改質層を形成することで、シロキサン構造を含む第一の絶縁膜と第二の絶縁膜、及び第一の絶縁膜と金属配線との密着性を向上できるようになる。

【 0 0 1 7 】

この理由は、好適なシロキサン構造を含む絶縁膜に好適な改質処理を行うことで、炭素を置換した酸素が高密度なシロキサンユニットを連続的に結合させて高密度かつナノレベルの薄い改質層が形成されるためである。また、これに加えて、この改質層が密着性と絶縁特性に優れる層であるためである。このような改質層を、側壁保護層、密着層、エッチストップ層、として利用することで、加工制御性、密着性、絶縁信頼性などを向上できるようになる。

【 0 0 1 8 】

ここで、本発明の効果を確認するため、異なる構造・組成を有する SiOCH 膜に対して、酸素プラズマ照射を行った実験の結果について示す。

まず、3員環状有機シロキサン原料(下記化学式(1))を用いてプラズマ気相成長法により3員環状型 SiOCH 膜、4員環状有機シロキサン原料(下記化学式(2))を用いて環状型 SiOCH 膜、及び直鎖型有機シロキサン原料(下記化学式(3))を用いてランダム型 SiOCH 膜を形成した。そして、O₂プラズマ照射による比誘電率の変化を測定した。それぞれの膜の比誘電率は、式(1)は $k = 2.4$ 、式(2)は $k = 2.6$ 、式

10

20

30

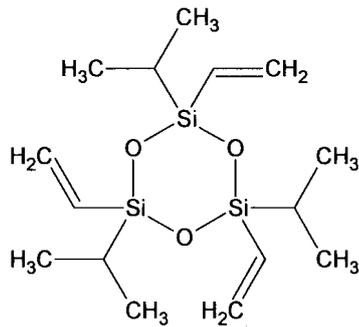
40

50

(3) は $k = 2 \sim 7$ 、であった。

【0019】

【化1】

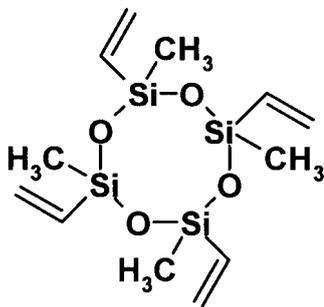


... (1)

10

【0020】

【化2】

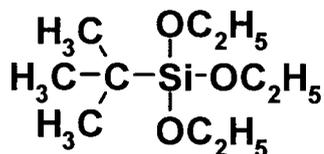


... (2)

20

【0021】

【化3】



... (3)

30

40

図1にラマンスペクトルの一例として、3員環状型SiOCH膜のラマンスペクトルを示す。580 cm⁻¹付近に3員環状シロキサンのスペクトルが検出されており、原料シロキサン構造を反映した、環状Si-O骨格を有した絶縁膜が形成できていることがわかる。このようにラマン分析を用いることでシロキサン構造の分析を行うことができる。

【0022】

表1にRBS/HFS分析によって測定した、各絶縁膜形成時の組成を示す。膜内のシリコン原子に対する炭素原子の比(C/Si)は、式(3)(ランダム型SiOCH膜) < 式(2)(4員環状型SiOCH膜) < 式(1)(3員環状型SiOCH膜)の順に大

50

きくなることがわかる。

【0023】

【表1】

	Si	O	C
3員環状型 SiOCH	1	1	3
4員環状型 SiOCH	1	1	2.2
ランダム型 SiOCH	1	1	0.7

10

図2は、上記3つの膜についての酸化処理時間による絶縁膜の比誘電率の変化をプロットしたものである。ここで、 O_2 プラズマ照射は、平行平板型の *in-situ* アッシング装置を用い、基板間距離 (GAP) = 30 mm、圧力 10 mTorr、上部電極周波数 60 MHz、上部電極 power 600 W、下部電極周波数 13.56 MHz、下部電極 power 100 W とし、酸素ガスのみで処理を行っている。

20

【0024】

図2から、酸化処理時間による比誘電率の上昇は、式(3) (ランダム型 SiOCH 膜)、式(2) (4員環状型 SiOCH 膜)、式(1) (3員環状型 SiOCH 膜) の順に小さくなることからわかる。また、XPS (X線光電子分光分析; X-ray Photoelectron Spectroscopy) の深さ方向分析により、表面に形成された改質層の厚さを見積もったところ、40 nm (ランダム型 SiOCH 膜) > 20 nm (4員環状型 SiOCH 膜) > 10 nm (3員環状型 SiOCH 膜) の順で小さくなることからわかった。また、XRR (X-Ray Reflection: X線反射率測定) により、3員環状型 SiOCH 膜の表面に形成された改質層の密度を測定したところ、 2.0 g/cm^3 以上となることがわかった。

30

【0025】

また、上記式(2) (4員環状型 SiOCH 膜)、式(1) (3員環状型 SiOCH 膜) の結果に示されるように、炭素原子数がシリコン原子数よりも多いシロキサン構造を有する絶縁膜に改質処理を行った結果が良好な結果となっていることが分かる。すなわち、このような好適なシロキサン構造を含む絶縁膜に対して、好適な改質処理によって炭素を酸素又は窒素で置換し、高密度な改質層を薄く形成して膜内部への改質が進まないようにすることが、本発明の特徴である。

40

【0026】

このシロキサン構造において、シリコン原子数よりも、炭素原子数の多い膜組成が好ましい理由は、軽元素である炭素が増えることで絶縁膜自体の比誘電率が低くなるためである。また、これに加えて、改質処理による急激な炭素の引き抜きを抑制できるため、炭素の置換反応に伴って緻密化反応が進み、ナノレベル厚の高密度な改質層が形成できるためである。

【0027】

特に、シロキサン構造は、少なくとも炭素数3個以上を有する炭化水素基と不飽和炭化水素基の双方を含むことが好ましい。このようにシロキサン構造が不飽和炭化水素基と炭

50

素原子数が3以上の炭化水素基の双方を含むことで、不飽和炭化水素基の強い結合エネルギーにより脱炭素速度を低下させ、かつ炭素数の多い炭化水素基によって膜内の炭化水素成分を多く保つことができるようになる。

【0028】

また、ランダム型シロキサン構造に比べて環状シロキサン構造において、膜の比誘電率が低いにも関わらず、高密度な改質層が形成できるのは、員数の少ない環状構造ほどO-Si-Oの結合角度が小さいため、高密度なSiO構造が形成され易いためである。

【0029】

例えば、石英(6員環; 2.65 g/cm^3)に対して、コーサイト(4員環; 2.92 g/cm^3)が高密度であることが例として挙げられる。したがって、あらかじめ骨格として、高密度なO-Si-O構造を形成し易い、環状シロキサンが絶縁膜の内部に含まれていることが好ましく、炭素を置換した酸素が環状ユニットを連続的に結合させ、容易に高密度かつ薄い改質層が形成できる。

10

【0030】

また、金属配線及び接続プラグの周囲を囲むように改質層を形成するためには、金属配線及び接続プラグと接する配線層間絶縁膜、ハードマスク膜、ビア層間絶縁膜のいずれもが少なくともシリコン、酸素、炭素を含むシロキサン構造を含む第一の絶縁膜とすることが好ましい。また、いずれの絶縁膜も炭素数3以上の側鎖とビニル基の双方を含むシロキサン構造を含むことが好ましい。

20

【0031】

改質処理であるプラズマ励起中に原料分圧を変化させることで、上記配線層間絶縁膜、ハードマスク膜、ビア層間絶縁膜を作り分けることができる。例えば、低分圧条件とすることによりビア層間絶縁膜を形成し、高分圧条件とすることにより配線層間絶縁膜を形成し、低圧条件とすることにより比較的、密着性と膜強度に優れるハードマスク膜とビア層間絶縁膜を形成することができる。

【0032】

また、炭素数3以上の側鎖とビニル基の双方を含むシロキサン原料を2種類以上用い、これらの原料の比率を変化させて成膜することで、上記配線層間絶縁膜、ハードマスク膜、ビア層間絶縁膜を作り分けることができる。この場合、原料比率の変化により、ビア層間絶縁膜はC/Si比が1.4程度で比誘電率2.7、配線層間絶縁膜はC/Si比が2.9程度で比誘電率2.4、ハードマスク膜はC/Si比が1.2程度で比誘電率3.0としたSiOCH膜を形成することができる。そして、これら何れの絶縁膜にも本発明による改質層を形成することで、改質層は配線の上面を除いて配線を囲むように形成され、より密着性の改善ができるようになる。

30

【0033】

この配線構造の場合、ハードマスク膜はCMPに曝されるため、比誘電率の比較的、高い膜で強度を確保し、ビア層間絶縁膜は、それよりも若干、炭素原子数を少なくすることで比誘電率を低減する。配線層間絶縁膜は、比誘電率を最も低減するため、炭素原子数を多く含有する。従って、ハードマスク膜、配線層間絶縁膜、ビア層間絶縁膜の何れもが、少なくともシリコン、酸素、炭素を含むシロキサン構造を含む絶縁膜である場合に、絶縁膜内の単位体積当たりの炭素原子数を、配線層間絶縁膜>ビア層間絶縁膜>ハードマスク膜とすることで更に密着性を向上させることができる。また、改質層内の単位体積当たりの炭素原子数が、配線層間絶縁膜と金属の間の改質層>ビア層間絶縁膜と金属の間の改質層>ハードマスク膜と金属の間の改質層の順に少なくなっていることにより、これらの層間の密着性を向上させることができる。

40

また、第一の絶縁膜内部のシロキサン構造は炭素原子数がシリコン原子数よりも多くなっているため、典型的には第一の絶縁膜内部の密度は 1.2 g/cm^3 以下となる。

【0034】

そこで、本発明は以下の構成を有する。

1. 半導体基板上の絶縁膜に配線溝及びビアホールが形成され、前記配線溝及びビアホー

50

ルにそれぞれ金属を充填させてなる配線及び接続プラグを有し、前記絶縁膜の少なくとも一部が第一の絶縁膜及び第二の絶縁膜から構成された、多層配線を有し、

前記第一の絶縁膜は、シリコン、酸素及び炭素を含むシロキサン構造を含む少なくとも1層以上の絶縁膜であり、

前記第一の絶縁膜内部のシロキサン構造は炭素原子数がシリコン原子数よりも多く、

前記第一の絶縁膜と前記金属との界面、及び前記第一の絶縁膜と第二の絶縁膜との界面のうち少なくとも何れか一方に、第一の絶縁膜内部よりも単位体積当たりの炭素原子数が少なく、且つ酸素原子数が多い改質層が形成されていることを特徴とする半導体装置。

【0035】

2. 前記シロキサン構造を含む第一の絶縁膜内部の単位体積当たりの炭素原子数が酸素原子数よりも多いことを特徴とする上記1に記載の半導体装置。 10

3. 前記シロキサン構造は、少なくとも炭素数が3個以上の炭化水素基と不飽和炭化水素基の双方を含むことを特徴とする上記1又は2に記載の半導体装置。

【0036】

4. 前記シロキサン構造は、酸素原子とシリコン原子とを含む環状シロキサン構造を含むことを特徴とする上記1乃至3の何れか一項に記載の半導体装置。

5. 前記環状シロキサン構造は、酸素原子とシリコン原子とからなるSi-Oユニットを3つ有する3員環構造からなることを特徴とする上記4に記載の半導体装置。

【0037】

6. 前記改質層は、単位体積当たりの炭素原子数よりも酸素原子数が多いことを特徴とする上記1乃至5の何れか一項に記載の半導体装置。 20

7. 前記改質層は、単位体積当たりの炭素原子数よりも酸素原子数と窒素原子数の和数が多いことを特徴とする上記1乃至5の何れか一項に記載の半導体装置。

【0038】

8. 前記改質層の厚さが20nm以下であることを特徴とする上記1乃至7の何れか一項に記載の半導体装置。

9. 前記改質層の密度が 2.0 g/cm^3 以上であることを特徴とする上記1乃至8の何れか一項に記載の半導体装置。

【0039】

10. 前記第一の絶縁膜内部の密度が 1.2 g/cm^3 以下であることを特徴とする上記1乃至9の何れか一項に記載の半導体装置。 30

11. 前記第一の絶縁膜が、半導体基板側から順に積層された、ビアプラグ部位のビア層間絶縁膜と、配線部位の配線層間絶縁膜と、配線部位のハードマスク膜とから構成され、前記ハードマスク膜と、前記配線層間絶縁膜と、前記ビア層間絶縁膜との何れもが、シリコン、酸素及び炭素を含むシロキサン構造を含む絶縁膜であり、

前記ハードマスク膜、前記配線層間絶縁膜及び前記ビア層間絶縁膜の何れにも、前記金属との界面に前記改質層が形成され、

前記改質層の組成が、それぞれ対応する前記第一の絶縁膜の内部よりも、単位体積当たりの炭素原子数が少なく、且つ酸素原子数が多く、

前記改質層内の単位体積当たりの炭素原子数が、配線層間絶縁膜と金属の間の改質層 > ビア層間絶縁膜と金属の間の改質層 > ハードマスク膜と金属の間の改質層の順に少ないことを特徴とする上記1乃至10の何れか一項に記載の半導体装置。 40

【0040】

12. 半導体基板上の絶縁膜に配線溝及びビアホールが形成され、前記配線溝及びビアホールにそれぞれ金属を充填させてなる配線及び接続プラグを有し、前記絶縁膜の少なくとも一部が第一の絶縁膜から構成された、多層配線を有し、

前記第一の絶縁膜は、シリコン、酸素及び炭素を含むシロキサン構造を含む少なくとも1層以上の絶縁膜であり、

前記第一の絶縁膜内部のシロキサン構造は炭素原子数がシリコン原子数よりも多く、

前記第一の絶縁膜と前記金属との界面に、第一の絶縁膜内部よりも単位体積当たりの炭 50

素原子数が少なく、且つ酸素原子数が多い改質層を有する半導体装置の製造方法であって、

前記シロキサン構造を含む第一の絶縁膜を形成する絶縁膜形成工程と、
 前記第一の絶縁膜上にハードマスク膜を形成する工程と、
 前記ハードマスク膜上にフォトレジストを塗布した後、溝パターニングをする工程と、
 前記フォトレジストをマスクに用いてドライエッチングによって、前記ハードマスク膜内に溝を形成することによりマスクパターンを形成する工程と、
 酸素アッシングによって前記フォトレジストを除去するフォトレジスト除去工程と、
 前記マスクパターンをマスクに用いてドライエッチングにより、前記第一の絶縁膜内に配線溝及びビアホールを形成する溝形成工程と、
 前記第一の絶縁膜内の配線溝及びビアホール側面の改質処理を行うことにより前記改質層を形成する改質工程と、
 前記配線溝及びビアホール内に金属を充填することにより、それぞれ配線及び接続プラグを形成する工程と、
 を有することを特徴とする半導体装置の製造方法。

10

【0041】

13. 半導体基板上の絶縁膜に配線溝及びビアホールが形成され、前記配線溝及びビアホールにそれぞれ金属を充填させてなる配線及び接続プラグを有し、前記絶縁膜の少なくとも一部が第一の絶縁膜及び第二の絶縁膜から構成された、多層配線を有し、
 前記第一の絶縁膜は、シリコン、酸素及び炭素を含むシロキサン構造を含む少なくとも1層以上の絶縁膜であり、
 前記第一の絶縁膜内部のシロキサン構造は炭素原子数がシリコン原子数よりも多く、
 前記第一の絶縁膜と前記金属との界面及び前記第一の絶縁膜と第二の絶縁膜との界面に、第一の絶縁膜内部よりも単位体積当たりの炭素原子数が少なく、且つ酸素原子数が多い改質層を有する半導体装置の製造方法であって、
 シリコン、酸素及び炭素を含む環状シロキサン構造を含む第二の絶縁膜を形成する工程と、

20

前記第二の絶縁膜の表面に改質処理を行い、前記改質層を形成する工程と、
 前記改質層上に、前記第一の絶縁膜を形成する絶縁膜形成工程と、
 前記第一の絶縁膜上にハードマスク膜を形成する工程と、
 前記ハードマスク膜上にフォトレジストを塗布した後、溝パターニングをする工程と、
 前記フォトレジストをマスクに用いてドライエッチングによって、前記ハードマスク膜内に溝を形成することによりマスクパターンを形成する工程と、
 酸素アッシングによって前記フォトレジストを除去するフォトレジスト除去工程と、
 前記マスクパターンをマスクに用いてドライエッチングにより、前記第一及び第二の絶縁膜内に配線溝及びビアホールを形成する溝形成工程と、
 前記第一及び第二の絶縁膜内の配線溝及びビアホール側面の改質処理を行うことにより前記改質層を形成する改質工程と、
 前記配線溝及びビアホール内に金属を充填することにより、それぞれ配線及び接続プラグを形成する工程と、
 を有することを特徴とする半導体装置の製造方法。

30

40

【0042】

14. 前記改質処理が酸化処理であることを特徴とする上記12又は13に記載の半導体装置の製造方法。

15. 前記酸化処理が、酸素プラズマによる処理であることを特徴とする上記14に記載の半導体装置の製造方法。

【0043】

16. 前記酸素プラズマは、酸素とArの混合ガスがプラズマ状態となったものであることを特徴とする上記15に記載の半導体装置の製造方法。

17. 前記酸素プラズマは、酸素を含有するガスに対して基板バイアスを印加することに

50

よりプラズマ状態としたものであることを特徴とする上記 15 又は 16 に記載の半導体装置の製造方法。

【0044】

18．前記酸化処理を、UVオゾン処理で行うことを特徴とする上記 14 に記載の半導体装置の製造方法。

19．前記酸化処理を、酸素アニールにより行うことを特徴とする上記 14 に記載の半導体装置の製造方法。

【0045】

20．前記改質処理を、窒素プラズマにより行うことを特徴とする上記 12 又は 13 に記載の半導体装置の製造方法。

21．前記溝形成工程において、

前記ドライエッチングのエッチングガスが、少なくとも Ar、N₂、O₂ 及び CF₄ を含有する混合ガスであることを特徴とする上記 12 乃至 20 の何れか一項に記載の半導体装置の製造方法。

【0046】

22．上記 12 乃至 21 の何れか一項に記載の半導体装置の製造方法に用いる半導体製造装置であって、

前記溝形成工程、前記フォトリソ除去工程、及び前記改質工程を制御するプログラムが記憶されたマイクロコンピュータを備えた制御手段を有することを特徴とする半導体製造装置。

23．前記制御手段には更に、前記絶縁膜形成工程においてプラズマ処理シーケンスにより第一の絶縁膜を成膜するプログラムが記憶されていることを特徴とする上記 22 に記載の半導体製造装置。

【0047】

24．前記プラズマ処理シーケンスは、酸素プラズマ処理のシーケンスであることを特徴とする上記 23 に記載の半導体製造装置。

25．前記プラズマ処理シーケンスは、窒素プラズマ処理のシーケンスであることを特徴とする上記 23 に記載の半導体製造装置。

【0048】

本発明の半導体装置の製造方法及び半導体製造装置、並びに半導体装置を用いることにより、層間絶縁膜の低誘電率化と高絶縁信頼化を同時に達成できる。また、高密着性を有することで、ひいては配線の性能を向上させ、高速、低消費電力な LSI を高信頼性で形成することが可能となる。

なお、上記「13」においては、「第二の絶縁膜の表面に改質処理を行い、前記改質層を形成する工程」と改質工程における、改質処理が酸化処理であることが好ましい。

また、上記「13」においては、「第二の絶縁膜の表面に改質処理を行い、前記改質層を形成する工程」と改質工程における、改質処理を窒素プラズマにより行うことが好ましい。

【図面の簡単な説明】

【0049】

【図1】3員環状型 SiOCH 膜のラマンスペクトルを示す図である。

【図2】酸化処理時間による、絶縁膜の比誘電率の変化を示す図である。

【図3】本発明の実施の形態 1 による、半導体装置の製造例を表す図である。

【図4】改質層有と改質層無の半導体装置の配線間リーク電流の比較結果を示す図である。

【図5】改質層有と改質層無の半導体装置の配線抵抗 - 配線容量のプロット (R - C プロット) を示す図である。

【図6】TEM - EELS により、実施の形態 1 と改質層無の半導体装置の組成分析を行った結果を示す図である。

【図7】実施の形態 1 のデュアルダマシソ配線の構造の各変形例を示す図である。

10

20

30

40

50

【図 8】実施の形態 1 のデュアルダマシン配線の構造の各変形例を示す図である。

【図 9】実施の形態 1 のデュアルダマシン配線の構造の各変形例を示す図である。

【図 10】本発明の実施の形態 2 による、半導体装置の製造例を表す図である。

【図 11】実施の形態 2 のデュアルダマシン配線の構造の各変形例を示す図である。

【図 12】実施の形態 2 のデュアルダマシン配線の構造の各変形例を示す図である。

【図 13】TEM - EELS により、比較例 1 の多層配線の配線間の組成分析を行った結果を示す図である。

【図 14】本発明の実施例 1 による、半導体装置の製造例を表す図である。

【図 15】本発明の実施例 2 の半導体装置の一例を示す図である。

【符号の説明】

【0050】

113 シリコン酸化膜

200 MOSFET

201 半導体基板

202 a、202 b シリコン酸化膜

210 a、210 b 金属配線

211 絶縁性バリア膜

215 バリアメタル膜

218 a、218 b、218 c、218 d、218 e、218 f、218 g SiCN 膜

219 a、219 b、219 c、219 d、219 e 環状型 SiOCH 膜

220 a、220 b、220 c、220 d、220 e、220 f CuAl

221 a、221 b、221 c、221 d、221 e、221 f Ta/TaN

222 TiN

223 タングステン

224 シリコン酸窒化膜

225 a、225 b Ti/TiN

226 AlCu

310 a、310 b バリアメタル膜

311 a、311 b 金属配線

312 a、312 b 絶縁性バリア膜

313、313 a、313 b ビア層間絶縁膜

314 配線層間絶縁膜

315、315 a、315 b ハードマスク膜

316 ビアホール

317 ハードマスク溝

318 デュアルダマシン溝

319、319 a、319 b、319 c、319 d、319 e 改質層

320 a、320 b エッチストップ膜

321 有機膜

322 低温酸化膜

323 ARC

324 フォトレジスト

【発明を実施するための最良の形態】

【0051】

本発明を詳細に説明する前に、本願における用語の意味を説明する。

「低誘電率絶縁膜」とは、例えば、配線材を絶縁分離する膜（層間絶縁膜）であり、半導体素子を接続する多層配線間の容量を低減するため、シリコン酸化膜（比誘電率 4.2）よりも比誘電率の低い材料を指す。特に、多孔質絶縁膜としては、例えば、シリコン酸化膜を多孔化して、比誘電率を小さくした材料や、HSQ（ヒドロゲンシルセスキオキサン（Hydrogen Silsesquioxane））膜、あるいは SiOCH、S

10

20

30

40

50

iOC (例えば、Black Diamond (Trade Mark)、CORAL (Trade Mark)、Aurora (Trade Mark))などを多孔化して、比誘電率を小さくした材料などがある。これらの膜のさらなる低誘電率化を進めるため、環状シロキサン原料を用いた成膜技術などが検討されつつあるところである。

【0052】

「シロキサン構造」とは、Si-O結合を含む化合物のうち、少なくとも、シリコン原子、酸素原子、炭素原子から構成され、これらの原子によって膜の骨格が形成された構造を意味する。また、シロキサン構造によっては、この他に水素原子を有しても良い。シロキサン構造において、この炭素原子数が多すぎるとシロキサン構造としての骨格を形成することができなくなるため、本発明においては、炭素原子数はシリコン原子数の5倍以下であることが好ましい。

10

【0053】

「環状シロキサン」とは、Si-Oを1ユニットとして数えた場合に、複数のユニットからなる環状構造を表す。例えば、3員環とは、(SiO)₃からなる六角形分子構造を意味する。また、4員環とは、(SiO)₄からなる八角形分子構造を意味する。

【0054】

「環状有機シロキサン」とは、前記環状シロキサン構造の側鎖に、炭化水素基を有する分子構造を意味する。炭化水素基の例としては、例えば、メチル基、エチル基、プロピル基、イソプロピル基、ビニル基、などがある。

このような環状シロキサン原料は、多孔質な絶縁膜を形成するのに有効であるが、本発明においては、絶縁膜は必ずしも多孔質膜に限定されるわけではない。尚、絶縁膜の組成は、単位体積あたりに含まれる原子数の比とする。

20

【0055】

「プラズマ気相成長法」とは、例えば、気体状の原料を減圧下の反応室に連続的に供給し、プラズマエネルギーによって、分子を励起状態にし、気相反応、あるいは基板表面反応などによって基板上に連続膜を形成する手法である。原料分子にあらかじめ、ビニル基のような反応性の高い側鎖を導入することでモノマーの反応性を向上させる場合を、プラズマ重合法と呼ぶ場合もある。

【0056】

「ダマシン配線」とは、あらかじめ形成された層間絶縁膜の溝に、金属配線を埋め込み、溝内以外の余剰な金属を、例えばCMPなどにより除去することで形成される埋め込み配線をさす。Cuによりダマシン配線を形成する場合には、Cu配線の側面及び外周をバリアメタルで覆い、Cu配線の上面を絶縁性バリア膜で覆う配線構造が一般に用いられる。

30

【0057】

「金属配線」とは、Cuを主成分とする。金属配線の信頼性を向上させるため、Cu以外の金属元素がCuからなる部材に含まれていても良く、Cu以外の金属元素がCuの上面や側面などに形成されていても良い。

【0058】

「CMP (Chemical Mechanical Polishing) 法」とは、多層配線形成プロセス中に生じるウェハ表面の凹凸を、研磨液をウェハ表面に流しながら回転させた研磨パッドに接触させて研磨することにより平坦化する方法である。ダマシン法による配線形成においては、特に、配線溝あるいはビアホールに対し金属を埋設した後に、余剰の金属部分を除去し、平坦な配線表面を得るために用いる。

40

【0059】

「バリアメタル」とは、配線を構成する金属元素が層間絶縁膜や下層へ拡散することを防止するために、配線の側面及び底面を被覆する、バリア性を有する導電性膜を示す。例えば、配線がCuを主成分とする金属元素からなる場合には、タンタル(Ta)、窒化タンタル(TaN)、窒化チタン(TiN)、タイタン(WTi)、炭窒化タンゲステン(WCN)のような高融点金属やその窒化物等、またはそれらの積層膜が使用される。

50

【0060】

「絶縁性バリア膜」とはCu配線の上面に形成され、Cuの酸化や絶縁膜中へのCuの拡散を防ぐ機能、及び加工時にエッチングストップ層としての役割を有する膜を示す。例えば、SiC膜、SiCN膜、SiN膜などが用いられている。

【0061】

「半導体基板」とは、半導体装置が構成された基板であり、特に単結晶シリコン基板上に作られたものだけでなく、SOI (Silicon on Insulator) 基板やTFT (Thin film transistor) 液晶製造用基板などの基板も含む。

【0062】

「ハードマスク」とは、層間絶縁膜の低誘電率化による強度低下により、直接、CMPを行うのが困難な場合に、層間絶縁膜上に積層し、低誘電率化された層間絶縁膜を保護する役割の絶縁膜をさす。

【0063】

「パッシベーション膜」とは、半導体素子の最上層に形成され、外部の水分などから半導体素子を保護する役割を有する膜のことを表す。本発明ではプラズマCVD法で形成したシリコン酸窒素化膜 (SiON) や、ポリイミド膜などが用いられる。

【0064】

「レジストポイズニング」とは、低誘電率絶縁膜内部、あるいはこれらの絶縁膜の界面に吸蔵されたアミン系の成分によって、レジストの化学増幅基が失活し、パターンング不良を引き起こす現象である。

【0065】

「PVD (Physical Vapor Deposition) 法」としては、通常のスパッタリング法を用いることができる。また、埋め込み特性の向上、膜質の向上や、膜厚のウェハ面内均一性を図るため、例えば、ロングスロースパッタリング法やコロメートスパッタリング法、イオナイズドスパッタリング法、など指向性の高いスパッタリング法を用いることができる。更に、合金をスパッタする場合には、あらかじめ金属ターゲット内に主成分以外の金属を固溶限以下で含有させることで、成膜された金属膜を合金膜とすることができる。本発明では、主にダマシンCu配線を形成する際のCuシード層や、バリアメタル層を形成する際に、この方法を使用することができる。

【0066】

「TDDB (Time Dependent Dielectric Breakdown) 寿命」とは、絶縁破壊に至るまでの時間を加速試験によって予測する手法である。例えば、配線間のTDDB寿命を測定する場合には、楕形のTEG (Test Element Group) を用い、所定の温度 (例えば、125) の測定条件で配線間に1~4MV/cm程度の比較的、高い電界を印可する。そして、配線間に流れるリーク電流をモニタし、電界印可開始時間から絶縁破壊までの時間を計測することで、TDDB寿命の優劣を比較することができる。

【0067】

「m-ELT試験」とは、modified Edge Liftoff Testの略で、試料にエポキシ層を塗布し、120程度で硬化処理を行った後、試料を冷却する。この際、冷却により生じたエポキシ層の残留の応力によって試料の各層の端面に引き剥がし力が加わり、剥離箇所が生じる。この剥離箇所を画像処理で検出して、その時の温度を記録する。ここで、このm-ELT試験では、剥離時に放出されるエネルギーがエポキシ層に保存された弾性エネルギーにほぼ等しいと仮定する。そして、剥離時の温度からエポキシ層の残留応力値がわかるため、テスト薄膜に加えられる応力強度 (剥離強度) を計算する手法である。このm-ELT試験により得られた剥離時の応力値が大きいほど密着性に優れたものと判断できる。

【0068】

上述のように、「シロキサン構造」はラマン分析によって分析することができる。

10

20

30

40

50

「改質層の厚さ」は、XPS (X線光電子分光分析; X-ray Photoelectron Spectroscopy) の深さ方向分析により、測定することができる。

「改質層の密度」は、XRR (X-Ray Reflection: X線反射率測定) により、測定することができる。

【0069】

また、図6に後述するように、改質層と第一の絶縁膜内部とは、TEM-EELSによる分析によって判別することができる。更に、このTEM-EELSによる分析によって、第一の絶縁膜内部と改質層内の単位体積当たりの組成(原子数比)を分析することができる。

【0070】

なお、本発明の半導体装置では、少なくとも第一の絶縁膜と金属との界面、及び第一の絶縁膜と第二の絶縁膜との界面のうち少なくとも何れか一方に、改質層が形成されていれば良い。また、第一の絶縁膜と第二の絶縁膜とは連続的に形成されていても良く、明確な界面を介して形成されていても良い。更に、第二の絶縁膜はシリコン、酸素及び炭素を含むシロキサン構造を含んでいても良く、第二の絶縁膜と金属との界面に改質層が形成されていても良い。

また、本発明の半導体装置では、ハードマスク、ビア層間絶縁膜、配線層間絶縁膜は、場合によって、第一の絶縁膜となったり、ならなかったりする。

以下、実施の形態及び実施例により、本発明をより詳細に説明する。

【0071】

(実施の形態1)

本実施の形態1においては、環状有機シロキサン原料を反応室に供給し、層間絶縁膜として好適な低誘電率絶縁膜を形成する。そして、この環状シロキサン構造を含む絶縁膜の、金属配線との界面となる部分に対して、プラズマ気相成長法により好適な改質層を形成することで、配線間容量の低減と、絶縁信頼性確保を両立させることができる。

本実施の形態において形成した、半導体素子が形成された半導体基板上の多層配線構造について、以下に詳しく説明する。

【0072】

本実施の形態1の半導体装置では、図3(a)に示すように、半導体素子が形成された半導体基板(図示略)上にバリアメタル310a、金属配線311a、絶縁性バリア膜312b、が積層されており、その上部にビア層間絶縁膜313、配線層間絶縁膜314、ハードマスク膜315が形成されている。ここで、本実施の形態では、第一の絶縁膜は配線層間絶縁膜314、第二の絶縁膜はビア層間絶縁膜313となる。

【0073】

また、金属配線はCuを主成分とし、金属配線の信頼性を向上させるためにCu以外の金属元素が含まれていても良く、Cu以外の金属元素がCuの上面や側面などに形成されていても良い。この金属配線は、Cuターゲットを用いたスパッタ法や、CVD法、又は、これらの方法で形成したCu膜を電極として用いた電解めっき法などにより形成することができる。

【0074】

また、主成分以外の金属元素としては、アルミニウム、錫、チタン、タングステン、銀、ジルコニウム、インジウム、及びマグネシウムからなる群から選択された少なくとも一種の金属を添加することも有効である。また、Cu以外の金属、例えば、タングステン(W)や、CoWPなどの化合物を密着層として、Cu配線と絶縁性バリア膜の間に挿入することも有効である。ここで、絶縁性バリア膜は、SiN、SiCN、SiC膜などからなり、その膜厚は200~500で、プラズマCVD法により形成される。

【0075】

ここで、バリアメタルは、スパッタ法、CVD法又はALCVD(Atomic Layer Chemical Vapor Deposition)法などを用いて形成することができる。例えば、バリアメタルには、タンタル(Ta)、窒化タンタル(TaN

10

20

30

40

50

)、窒化チタン (TiN)、タリタン (WTi)、窒化タリタン (WTiN)、炭窒化タリタン (WCN) のような高融点金属やその窒化物等、又は、これらの積層膜を使用できる。特に、バリアメタルには、Ta/TaN (= 上層/下層) の積層膜を用いることが好ましい。

【0076】

ここで、ピア層間絶縁膜 313 は、少なくともシリコン、酸素、炭素及び水素を含有する絶縁膜であって、その膜厚は 1000 ~ 3000 程度、比誘電率 3.0 以下であることが好ましい。このピア層間絶縁膜 313 は、少なくともシリコン、酸素、炭素、及び水素を含有する、環状シロキサン構造を含む絶縁膜であっても良い。

【0077】

このピア層間絶縁膜 313 としては、例えば、HSQ (ヒドロゲンシルセスキオキサン; Hydrogen Silsesquioxane) 膜 (例えば、Type 12 (Trade Mark))、MSQ (メチルシルセスキオキサン; Methyl Silsesquioxane) 膜 (例えば、JSR-LKD (Trade Mark)、ALCAP (Trade Mark)、NCS (Trade Mark)、IPS (Trade Mark)、HOSP (Trade Mark))、有機ポリマー膜 (SiLK (Trade Mark)、Flare (Trade Mark))、若しくは SiOCH、SiOC (例えば、Black Diamond (Trade Mark)、CORAL (Trade Mark)、AuroraULK (Trade Mark)、Orion (Trade Mark)) など、又は、これらに有機物を含んだ絶縁膜を挙げることができる。また、これらの絶縁膜を複数、積層した膜、又は、これらの絶縁膜の組成や密度を膜厚方向に変化させた膜、などを、その典型例として挙げることができる。

【0078】

ここで、配線層間絶縁膜 314 は、少なくともシリコン、酸素、炭素、及び水素を含有する環状有機シロキサン原料を用いた、低誘電率絶縁膜である。この配線層間絶縁膜 314 の膜厚は 500 ~ 2000 程度が良い。また、プラズマ励起中に原料分圧を変化させることで、配線層間絶縁膜 314 中に密着性に優れた層を挿入しても良い。更に、炭素成分の少ない Cu-CMP 時に露出しても良い SiOCH 層などを上部に挿入しても良い。

【0079】

配線層間絶縁膜 314 中に環状有機シロキサンを含有させる場合、3員環、又は 4員環からなるシロキサン構造の原料を用いる。この場合、He、Ar、Ne、Xe、Rn などからなる不活性キャリアガスを用いて、これらの原料を反応室に供給し、高周波電力を加えることで成膜を行うことができる。本実施の形態 1 では、式 (1) の 3員環状有機シロキサンを用いて、配線層間絶縁膜 314 を形成した。

【0080】

ここで、ハードマスク膜には、SiO₂、SiON、SiC、SiCN などを用いることができ、その膜厚は 500 ~ 2000 程度とすることが好ましい。これらのハードマスク膜を成膜する原料としては、SiH₄、TEOS、トリメチルシラン、又はこれらに酸化ガスを添加したものを挙げることができる。

【0081】

続いて、図 3 (b) に示すように、フォトレジストを用いたパターンングとドライエッチングによって、ピア層間絶縁膜 313、配線層間絶縁膜 314 及びハードマスク 315 内にピアホール 316 を形成する。

【0082】

続いて、図 3 (c) に示すように、フォトレジストを用いたパターンングとドライエッチングによって、ハードマスク 315 内に配線溝 317 を転写形成する。このとき、フォトレジストの灰化プロセスには O₂ プラズマアッシングを用いることにより、効率的かつ、完全にフォトレジストを除去することができる。また、この時点では配線層間絶縁膜 314 はエッチングされていないため、のちに形成される配線溝の側壁は、O₂ プラズマに暴露されていない。

10

20

30

40

50

【0083】

続いて、図3(d)に示すように、ドライエッチングによって、ハードマスク膜315をマスクに用いて、配線層間絶縁膜314内に配線溝318を形成する。このときの配線層間絶縁膜のドライエッチング方法に関して、以下に詳しく説明する。

【0084】

例えば、テトラフルオロカーボン(CF₄)とアルゴン(Ar)、窒素(N₂)、酸素(O₂)を任意の割合で混合したものをエッチングガスとして用い、平行平板型のドライエッチング装置を用いてエッチングを行うことができる。具体的には、平行平板型の8インチ用エッチング装置を用い、ガス流量比Ar/N₂/CF₄/O₂=300/100/25/6sccmとし、基板間距離(GAP)=35mm、圧力50mTorr、上部電極周波数60MHz、上部電極power1000W、下部電極周波数13.56MHz、下部電極power100Wとして、エッチングを行うことができる。

なお、このとき、ハードマスク315をマスクにエッチングを行うことによって、フォトレジストをマスクに用いて加工する場合と比べて溝のライン・エッジ・ラフネスを改善できるという利点がある。

【0085】

続いて、図3(e)に示すように、エッチング後の側壁の酸化処理を行うことで改質層319を形成する。なお、この時点では既に溝パターンニング用のフォトレジストは完全に除去されているため、改質に好ましい条件で改質処理を行うことができる。

【0086】

このとき、好ましい改質処理条件としては、O₂プラズマによる酸化処理を行うのが良い。処理時間はプラズマ条件にもよるが、5~15秒程度にすることが好ましく、過剰な酸化処理は、溝側壁の酸化を促進するため好ましくない。

【0087】

また、O₂プラズマ照射には、平行平板型のin-situアッシング装置を用いる。具体的な条件としては、基板間距離(GAP)=30mm、圧力10mTorr、上部電極周波数60MHz、上部電極power600W、下部電極周波数13.56MHz、下部電極power100Wにて酸素ガスのみで5秒間、処理を行うことができる。

【0088】

このとき、O₂プラズマ照射を行うガス系として、O₂/Arなどの混合ガスを用いても良い。この場合のプラズマ照射の処理条件としては、平行平板型のin-situアッシング装置を用い、ガス流量比O₂/Ar=200/300sccm、基板間距離(GAP)=40mm、圧力20mTorr、上部電極周波数60MHz、上部電極power500W、下部電極周波数13.56MHz、下部電極power100Wにて酸素ガスのみで5秒間とした条件を挙げることができる。

ここで、別の酸化処理方法としては、オゾンを用いたUV処理や、酸素ガスを用いたアニール処理などを用いても良い。

【0089】

なお、本実施の形態では、典型的な例として配線層間絶縁膜314の側壁のみに改質層が形成される図を例示したが、それ以外の部分に改質層が形成されていても良い。例えば、溝底のビア層間絶縁膜や、ビアホール側壁などにも改質層が形成されていても良い。

【0090】

本実施の形態1では、配線層間絶縁膜314としてシロキサン構造を含む絶縁膜を用いているため、溝側壁に形成された改質層は密度が高く、20nm以下と、薄く形成される。これに対して、配線層間絶縁膜314に、これ以外のシロキサン構造を含まない絶縁膜を用いた場合には、30~50nmと厚い改質層が形成される。この結果からも、第一の絶縁膜を低誘電率で絶縁性の高いものとするためには、配線層絶縁膜314に本発明の第一の絶縁膜を適用するのが好ましいことが分かる。

【0091】

また、このように第一の絶縁膜と金属配線との接続界面に改質層が形成されることで、

10

20

30

40

50

金属配線と、配線層間絶縁膜との密着性を向上させることができる。この理由は、改質層が無い構造と比べて、改質層に対するバリアメタルの密着性が向上するためである。また、改質層の組成において、単位体積当たりの酸素原子数が炭素原子数よりも多いために、バリアメタルとの密着が向上したためである。なお、改質層は上記のように形成されるため、フッ素を含んでいない。

【0092】

なお、この酸化処理は、ビア層間絶縁膜下のCuが露出した状態で行う。この際、ビア層間絶縁膜下のCuの酸化が懸念される場合は、ビア層間絶縁膜の底の絶縁性バリア膜を開口しない状態で酸化処理を行い、その後、エッチバックによる開口を行うことも可能である。

10

【0093】

続いて、図3(f)に示すように、デュアルダマシン溝内に、バリアメタル310b及び金属配線311bを埋め込み、CMP法によって余剰の配線を除去してデュアルダマシン配線を形成する。

【0094】

このようにして作製した、改質層を有する多層配線(図4(b);改質層有)と、改質層を有さない多層配線(図4(a);改質層無)の配線間リーク電流を、比較した結果を図4に示す。具体的には、ライン/スペース = 100nm ~ 100nm、対向長5cmの、TEGにおける室温での配線間リーク電流を比較した。図4の結果から、「改質層無」と比較して「改質層有」では約3桁、配線間のリーク電流が低減できていることが分かる。

20

【0095】

このときの配線性能を比較するため、図5に配線抵抗 - 配線容量プロット(R - Cプロット)を示す。図5では、「改質層有」と「改質層無」のR - Cプロットがほぼ同一となっており、改質層の有無に関わらず、配線性能は同等であることが分かる。すなわち、シリコン原子数よりも炭素原子数の多い環状型SiOCH膜を原料に用いることにより、必然的にリーク電流の低減でき、本発明の改質層の形成によって、配線性能を維持したまま絶縁信頼性を確保できることが分かる。

【0096】

TEM - EELS (Transmission Electron Microscopy - Electron Energy Loss Spectroscopy) により、このようにして作製した多層配線の配線間の組成分析を行った結果を図6に示す。

30

【0097】

なお、このTEM - EELSでは、LiやBからCuなどの3d元素まで、多くの元素を検出できる。試料から放出されるEELSスペクトルをTEM断面に対して元素マッピングすることで、第一の絶縁膜と配線金属の界面、又は第一の絶縁膜と第二の絶縁膜の界面に形成された改質層の組成を確認することができる。本実施の形態では、このTEM - EELS測定装置として、電界型放出電子顕微鏡(日本電子製 JEM 2100F) EELS: GATAN GIF "Triditem" を用いた。また、この測定条件としては、加速電圧200kV、試料吸収電流10 - 9A、ビームスポットサイズ1nm とし、STEM (走査TEM) モードでのスペクトルイメージング法を用いて分析を実施した。

40

【0098】

図6は、ライン/スペース = 100nm ~ 100nmのTEGの断面図である。図6(a) (改質層有) では、50nm及び-50nmの位置においてOの強度(a.u.)が増加したピークが認められるのに対して、図6(b) (改質層無) では、50nm及び-50nmの位置にこのようなピークが認められない。この結果から、改質層を形成した場合には、側壁に約15nmの改質層が形成されていることが分かる。

【0099】

また、シリコン基板上に配線層間絶縁膜を形成し、擬似的に酸化処理を行い、表面に形成された改質層の評価を、XRR (X-Ray Reflection: X線反射率測定

50

)を用いて行ったところ、改質層の密度が 2.0 g/cm^3 以上であることを確認した。

【0100】

なお、このときの配線層間絶縁膜の内部は、少なくともシリコン、酸素及び炭素を含有する環状シロキサン構造を含む絶縁膜であり、TEM-EDSの結果から、単位体積当たりの絶縁膜中の炭素原子量が酸素原子量の2倍以上であることが分かった。一方、TEM-EDSの結果から、本実施の形態1の改質層では、炭素原子量と酸素原子量の割合が逆転していることが分かった。

【0101】

したがって、本発明の半導体装置の製造方法、及び半導体装置を用いることにより、層間絶縁膜の低誘電率化と優れた絶縁信頼化を同時に達成できることが分かる。これと同時に、高密着性を有することで、ひいては配線の性能を向上させ、高速・低消費電力なLSIを高信頼性で形成することが可能となることが分かる。

10

【0102】

このようにして、形成されたデュアルダマシン配線の構造の一例を図7~9に示す。図7(a)に示すように、下層金属配線は、Ta/TaNバリアメタル310aと、CuAl配線311aからなる。CuAl配線311aは、Cuを主成分とし、内部に1.2atm%以下のAlを含む。下層金属配線の上面は絶縁性バリア膜312aで覆われており、ここでは、プラズマCVD法によって形成した、比誘電率4.9のSiCN膜を用いている。

20

【0103】

ビア層間絶縁膜313a、313bには、プラズマCVD法で形成した、Aurora-ULK(Trade Mark)、もしくはBlack Diamond(Trade Mark)を用いている。また、配線層間絶縁膜314には、本実施の形態1において形成方法を示した、比誘電率2.37の環状型SiOCH膜を用いている。

【0104】

上層配線材は、下層配線材と同様に、Ta/TaNバリアメタル310bとCuAl配線311bからなる。このTa/TaNバリアメタルはPVD法によって形成されている。また、CuAl配線311bはCuを主成分とし、内部に1.2atm%以下のAlを含む。

【0105】

上層配線の上面は絶縁性バリア膜312bで覆われており、ここでは、絶縁性バリア膜312bには、プラズマCVD法によって形成した比誘電率4.9のSiCN膜を用いた。改質層319は溝側壁に形成されており、その周囲を金属配線で囲むように形成されている。

30

【0106】

図7(b)に示すのは、図7(a)の構造に、更にCu-CMP時において配線層間絶縁膜の表面を保護するためのハードマスク膜315を挿入した構造である。ハードマスク膜としては、シリコン酸化膜、シリコン炭化膜、シリコン炭素窒素膜などがあり、配線層間絶縁膜214よりも比誘電率が高く、機械強度に優れたものが好ましい。このため、ハードマスク膜315としては、比誘電率3.0程度のSiOCH膜などを用いて良い。なお、これ以外の構造については、図7(a)と同一なので省略する。

40

【0107】

図7(c)に示すのは、図7(b)の構造に更に、エッチストップ膜320a、320bを挿入した構造である。エッチストップ膜はデュアルダマシン形状の配線溝、及びビアホールの加工性を向上するために設けた膜であり、このようなエッチストップ膜を用いることにより配線溝深さのばらつきを低減することができるようになる。

【0108】

ここで、エッチストップ膜は、加工したい材料に応じて、適宜、材料を変更するのが良い。例えば、エッチストップ膜としては、SiO₂膜、SiN膜、SiC膜、SiCN膜、SiOC膜、SiOCH膜、又はこれらの膜中に有機物を含んだ膜、有機物を主成分と

50

する膜、有機物を主成分とする膜にSiOを含む膜の少なくとも一つを用いることができる。

【0109】

図8(a)に示すのは、図7(a)の構造の、層間絶縁膜314に更に、環状有機シロキサン原料の分圧依存性を利用して形成した密着層321a、321bを挿入した構造である。この密着層は、低分圧条件で形成した炭化水素成分の少ない層からなる、シリコン、酸素、炭素、及び水素を含有する絶縁膜であって、その膜厚は500~3000程度、比誘電率3.0以下であることが好ましい。また、配線層間絶縁膜314は、少なくともシリコン、酸素、炭素、水素を含むシロキサン構造を含む低誘電率絶縁膜となっている。

10

【0110】

図8(b)に示すのは、図8(a)の構造に、更にCu-CMP時において配線層間絶縁膜の表面を保護するためのハードマスク膜315を挿入した構造である。ハードマスク膜としては、シリコン酸化膜、シリコン炭化膜、シリコン炭素窒素膜などがあり、配線層間絶縁膜314よりも比誘電率が高く、機械強度に優れたものが好ましい。このため、ハードマスク膜315としては、比誘電率3.0程度のSiOCH膜などを用いて良い。なお、これ以外の構造については、図8(a)と同一なので省略する。

【0111】

図8(c)に示すのは、図8(b)の構造に、エッチストップ膜320a、320bを挿入した構造である。エッチストップ膜はデュアルダマシン形状の配線溝、及びビアホール

20

【0112】

の加工性を向上するために設けた膜である。ここで、エッチストップ膜は、加工したい材料に応じて、適宜、材料を変更するのが良く、例えば、SiO₂膜、SiN膜、SiC膜、SiCN膜の少なくとも一つを用いることができる。

30

【0113】

また、ビア層間絶縁膜、配線層間絶縁膜は炭素数3以上の側鎖とビニル基の双方を含むシロキサン原料を2種類以上用い、それぞれの原料の比率を変化させて成膜する。これにより、ビア層間絶縁膜313a、bをC/Si比が1.4程度で比誘電率2.7の膜、配線層間絶縁膜をC/Si比が2.9程度で比誘電率2.4の膜とすることができる。この場合、改質層は、上面を除いて配線の周囲をくまなく囲むように形成される。

【0114】

この配線構造の場合、配線層間絶縁膜は、比誘電率を最も低減するため、炭素原子数を多く含有している。従って、配線層間絶縁膜、ビア層間絶縁膜の何れもが、少なくともシリコン、酸素、炭素を含むシロキサン構造を含む絶縁膜であり、絶縁層内の炭素原子数は、配線層間絶縁膜314、ビア層間絶縁膜313の順に小さくなっていることが特徴である。

40

【0115】

図9(b)に示すのは、図9(a)の構造に、更にCu-CMP時において配線層間絶縁膜の表面を保護するためのハードマスク膜315を挿入した構造である。ハードマスク膜としては、シリコン酸化膜、シリコン炭化膜、シリコン炭素窒素膜などがあり、配線層間絶縁膜314よりも比誘電率が高く、機械強度に優れたものが好ましい。このため、ハードマスク膜315としては、比誘電率3.0程度のSiOCH膜などを用いて良い。

【0116】

また、ビア層間絶縁膜、配線層間絶縁膜、ハードマスク膜は炭素数3以上の側鎖とビニ

50

ル基の双方を含むシロキサン原料を2種類以上用い、それぞれの原料の比率を変化させて成膜する。これにより、ビア層間絶縁膜313をC/Si比が1.4程度で比誘電率2.7の膜、配線層間絶縁膜はC/Si比が2.9程度で比誘電率2.4の膜とすることができる。また、ハードマスク膜315としてC/Si比が1.2で比誘電率3.0としたSiOCH膜を形成することができる。この場合、改質層は、上面を除いて配線の周囲をくまなく囲むように形成される。

【0117】

この配線構造の場合、配線層間絶縁膜、ビア層間絶縁膜、ハードマスク膜の何れもが、少なくともシリコン、酸素、炭素を含むシロキサン構造を含む絶縁膜であり、絶縁層内の炭素原子数は、配線層間絶縁膜314、ビア層間絶縁膜313、ハードマスク膜315の順に小さくなっていることが特徴である。なお、これ以外の構造については、図9(a)と同一なので省略する。

10

【0118】

図9(c)に示すのは、図9(b)の構造に、エッチストップ膜320a、320bを挿入した構造である。エッチストップ膜はデュアルダマシ形状の配線溝、及びビアホール加工性を向上するために設けた膜である。ここで、エッチストップ膜は、加工したい材料に応じて、適宜、材料を変更するのが良い。例えば、エッチストップ膜としては、SiO₂膜、SiN膜、SiC膜、SiCN膜の少なくとも一つを用いることができる。なお、本実施の形態では、デュアルダマシ構造に関して詳しく説明したが、本発明はシングルダマシ配線にも同様に適用できることは自明である。

20

【0119】

(実施の形態2)

本実施の形態においては、少なくとも環状有機シロキサン原料を反応室に供給し、プラズマ気相成長法によって、環状シロキサン構造を含む絶縁膜を形成する。そして、この絶縁膜に対して好適な改質層を形成することで、絶縁膜と金属配線との密着性を改善することができる。

本実施の形態2において形成した、半導体素子が形成された半導体基板上の多層配線構造について詳しく説明する。

【0120】

図10(a)に示すように、半導体素子が形成された半導体基板(図示略)上にバリアメタル310a、金属配線311a、絶縁性バリア膜312を積層し、その上部にビア層間絶縁膜313を形成する。

30

ここで、バリアメタル膜、金属配線、絶縁性バリア膜は、実施の形態1の記載と同様なので、その説明は省略する。また、ビア層間絶縁膜313は、少なくともシリコン、酸素、炭素、水素を含む環状有機シロキサン構造を含む絶縁膜である。

【0121】

続いて、図10(b)に示すように、ビア層間絶縁膜313に対して、表面の酸化処理を行うことで改質層319aを形成する。このとき、好ましい酸化処理条件として、O₂プラズマアッシングを行うのが良い。アッシング時間はプラズマ条件にもよるが、5~15秒程度にすることが好ましく、過剰な酸化処理は、酸化を促進するため好ましくない。

40

【0122】

具体的には、O₂プラズマ照射は、平行平板型のプラズマCVD装置を用い、基板間距離(GAP)=10mm、圧力2.7Torr、上部電極周波数13.56MHz、上部電極power200Wにて酸素ガスのみで5秒間、行う。このとき、O₂プラズマアッシングを行うガス系は、O₂のみでも良く、He、Ar、Ne、Xe、Rnなどの希ガスとO₂の混合ガスを用いても良い。また、これ以外の酸化処理条件は、実施の形態1に記載と同様の方法を用いても良い。

【0123】

続いて、図10(c)に示すように、ビア層間絶縁膜313上に配線層間絶縁膜314、ハードマスク膜315を形成する。ここで、配線層間絶縁膜314としては、少なくとも

50

もシリコン、酸素、炭素、水素を含む環状有機シロキサン構造を含む絶縁膜を用い、その膜厚は500～2000程度が良い。また、プラズマ励起中に原料分圧を変化させることで、配線層間絶縁膜314中に密着性に優れた層などを挿入しても良い。更に、CMP時に露出しても良い、炭素成分の少ないSiOCH層などを上部に挿入しても良い。

【0124】

この環状有機シロキサンとしては、3員環又は4員環からなる構造のものを用い、He、Ar、Ne、Xe、Rnなどからなる不活性キャリアガスを用いて、反応室に供給し、高周波電力を引加することで成膜を行うことができる。本実施の形態2では、式(1)の3員環状有機シロキサンを用いて配線層間絶縁膜314を形成した。

10

【0125】

ここで、ハードマスク膜には、SiO₂、SiON、SiC、SiCN、などを用いることができ、その膜厚は500～2000程度とすることが好ましい。本実施の形態2では、第一の絶縁膜は配線層間絶縁膜314、第二の絶縁膜はビア層間絶縁膜313となる。また、上記のような改質層319aを形成することで、ビア層間絶縁膜313と配線層間絶縁膜314の密着性を改善することができるようになる。

【0126】

続いて、図10(d)に示すように、フォトレジストを用いたパターンニングとドライエッチングによって、配線層間絶縁膜314及びビア層間絶縁膜313内にデュアルダマシン溝318を形成する。このときのエッチング条件は、実施の形態1に記載と同等のものであるため省略するが、改質層319aが形成されているために、改質層がエッチングストップ層としての役割を果たし、配線溝深さのウェハ面内でのバラツキを低減できるようになる。

20

【0127】

続いて、図10(e)に示すように、エッチング後の側壁の酸化処理を行うことで改質層319bを形成する。なお、現時点ではすでに溝パターンニング用のフォトレジストは完全に除去されているため、改質に好ましい条件で酸化処理を行うことができる。

【0128】

続いて、図10(f)に示すように、デュアルダマシン溝内に、バリアメタル310b及び金属配線311bを埋め込み、CMP法によって余剰の配線を除去し、デュアルダマシン配線が形成される。

30

【0129】

このとき、配線層間絶縁膜314の内部は、少なくともシリコン、酸素、炭素を含む環状シロキサン構造を含む絶縁膜となっている。また、TEM-EDS分析の結果から、配線層間絶縁膜314とビア層間絶縁膜313の界面には改質層319a、配線層間絶縁膜314と金属配線311bとの界面には改質層319bを確認することができた。また、改質層319a、319b内の単位体積当たりの酸素原子量が炭素原子量の2倍以上であることが分かった。本実施の形態2では、改質層319a、319bの厚さが20nm以下であった。

【0130】

また、このとき、改質層無の構造に比べて、改質層に対するバリアメタルの密着性が向上することが確認できた。これは、改質層の組成において、酸素原子量が炭素原子量よりも多いために、バリアメタルとの密着性が向上したためと考えられる。

40

【0131】

以上より、本発明の半導体装置の製造方法、及び半導体装置を用いることにより、層間絶縁膜の低誘電率化と高絶縁信頼化を同時に達成できた。また、高密着性を有することで配線の性能を向上させ、高速、低消費電力なLSIを高信頼性で形成することが可能となった。

【0132】

このようにして、形成されるデュアルダマシン配線の構造の一例を図11～12に示す

50

。

図 1 1 (a) に示すように、下層金属配線は、T a / T a N バリアメタル 3 1 0 a と C u A l 配線 3 1 1 a からなる。C u A l 配線 3 1 1 a は、C u を主成分とし、内部に 1 . 2 a t m % 以下の A l を含む。下層金属配線の上面は絶縁性バリア膜 3 1 2 a で覆われており、ここでは、プラズマ C V D 法によって形成した、比誘電率 4 . 9 の S i C N 膜を用いている。

【 0 1 3 3 】

ビア層間絶縁膜 3 1 3 a 、 3 1 3 b は、少なくともシリコン、酸素、炭素、水素を含む環状有機シロキサン構造を含む絶縁膜であって、3員環又は4員環からなるシロキサン構造を含む膜である。ここでは、式 (1) のシロキサン構造を原料として使用して形成した、比誘電率 2 . 3 7 の環状型 S i O C H 膜を用いている。

10

【 0 1 3 4 】

上層配線材は、下層配線材と同様に、T a / T a N バリアメタル 3 1 0 b と C u A l 配線 3 1 1 b からなり、T a / T a N バリアメタルは P V D 法によって形成されている。この C u A l 配線 3 1 1 b は、C u を主成分とし、内部に 1 . 2 a t m % 以下の A l を含む。

【 0 1 3 5 】

上層配線の上面は絶縁性バリア膜 3 1 2 b で覆われており、ここでは、プラズマ C V D 法によって形成した、比誘電率 4 . 9 の S i C N 膜を用いている。また、改質層 3 1 9 a は溝側壁と溝底面に、改質層 3 1 9 b はビア層間絶縁膜と配線層間絶縁膜との界面に形成されている。

20

【 0 1 3 6 】

図 1 1 (b) に示すのは、図 1 1 (a) の構造に、更に C u - C M P 時において配線層間絶縁膜の表面を保護するためのハードマスク膜 3 1 5 を挿入した構造である。ハードマスク膜としては、シリコン酸化膜、シリコン炭化膜、シリコン炭素窒素膜などがあり、配線層間絶縁膜 2 1 4 よりも比誘電率が高く、機械強度に優れたものが好ましい。このため、ハードマスク膜 3 1 5 としては、比誘電率 3 . 0 程度の S i O C H 膜などを用いて良い。なお、これ以外の構造については、図 1 1 (a) と同一なので省略する。

【 0 1 3 7 】

図 1 2 (a) に示すのは、図 1 1 (a) の構造の、層間絶縁膜 3 1 4 に更に、環状有機シロキサン原料の分圧依存性を利用して形成した密着層 3 2 1 a 、 3 2 1 b を挿入した構造である。密着層は、低分圧条件で形成した炭化水素成分の少ない層からなる、シリコン、酸素、炭素、及び水素を含む絶縁膜であって、その膜厚は 1 0 0 0 ~ 3 0 0 0 程度、比誘電率 3 . 0 以下であることが好ましい。

30

【 0 1 3 8 】

図 1 2 (b) に示すのは、図 1 2 (a) の構造に、更に C u - C M P 時において配線層間絶縁膜の表面を保護するためのハードマスク膜 3 1 5 を挿入した構造である。ハードマスク膜としては、シリコン酸化膜、シリコン炭化膜、シリコン炭素窒素膜などがあり、配線層間絶縁膜 3 1 4 よりも比誘電率が高く、機械強度に優れたものが好ましい。このため、ハードマスク膜 3 1 5 としては、比誘電率 3 . 0 程度の S i O C H 膜などを用いて良い。なお、これ以外の構造については、図 1 2 (a) と同一なので省略する。

40

【 0 1 3 9 】

以上の配線構造を用いることで、密着性を改善しつつ配線間の容量の低減と絶縁特性の向上を両立することができるようになる。

尚、本実施の形態 2 では、デュアルダマシン構造に関して詳しく説明したが、本発明は、シングルダマシン配線に関しても同様に適用できることは自明である。

【 実施例 】

【 0 1 4 0 】

(実施例 1)

半導体素子が形成された半導体基板上に多層配線を形成し、酸素プラズマを用いた改質

50

処理を行った実施例を、以下に詳しく説明する。

図14(a)に示すように、半導体素子が形成された半導体基板(図示略)上に、バリアメタル310a、金属配線311a、絶縁性バリア膜312bを積層した。また、絶縁性バリア膜312bの上部に、ビア層間絶縁膜313、配線層間絶縁膜314、ハードマスク膜315a、315bを形成した。なお、本実施例では、第一の絶縁膜は配線層間絶縁膜314、第二の絶縁膜はビア層間絶縁膜313となる。

【0141】

ここで、バリアメタル膜310aは、スパッタ法によりTa/TaN(=上層/下層)の積層膜として形成し、この厚さはそれぞれ10/5nmとした。金属配線311aは、CuAl(Al:1.2atm%)ターゲットを用いたスパッタでシード層を形成し、電解めっき法にてCuを埋め込むことで形成した。

10

【0142】

また、絶縁性バリア膜312bは、プラズマCVD法で形成した比誘電率4.9のSiCN膜であり、その厚さは300とした。なお、絶縁性バリア膜312bの成膜前には、銅表面の還元処理としてプラズマNH₃照射、又はSiH₄ガス照射を行った。

【0143】

ここで、ビア層間絶縁膜313は、少なくともシリコン、酸素、炭素を含む絶縁膜であって、その膜厚は1200とした。また、その材料としては、比誘電率2.8の高強度化したAuroraULK(Trade Mark)を用いた。このとき、単位体積当たりのビア層間絶縁膜の組成は、Si:O:C=1:0.8:0.7であった。

20

【0144】

なお、ビア層間絶縁膜313には、これ以外にも例えば、NCS(Trade Mark)、IPS(Trade Mark)、HOSP(Trade Mark)、Black Diamond(Trade Mark)、CORAL(Trade Mark)などを用いても良い。さらに、ビア層間絶縁膜の形成時には、高強度化のために、成膜条件を変更したり、UVキュア、EBキュアなどのプロセスを用いても良い。

【0145】

また、配線層間絶縁膜314は、式(1)のシロキサン構造を有する原料を用いて、HeキャリアガスによるプラズマCVD法により形成した絶縁膜であり、その膜厚は1100とした。このとき、単位体積当たりの配線層間絶縁膜314の組成は、Si:O:C=1:1:3であった。また、原料分圧をプラズマ励起中に変化させることで、下層に4nmの密着性を挿入した。この時、密着層形成時の原料分圧は10Paとしたのに対して、配線層間絶縁膜314の形成時は50Paとした。

30

【0146】

ハードマスク膜315aは、少なくともシリコン、酸素、炭素を含む絶縁膜であって、その膜厚を300とした。本実施例では、具体的にハードマスク膜315aとして、比誘電率3.0のBlack Diamond(Trade Mark)を用いた。なお、ハードマスク膜315aはこれに限定されるわけではなく、これ以外にも例えば、NCS(Trade Mark)、IPS(Trade Mark)、HOSP(Trade Mark)、Black Diamond(Trade Mark)、CORAL(Trade Mark)、AuroraULK(Trade Mark)などを用いても良い。さらに、ハードマスク膜の形成時には、高強度化のために成膜条件を変更したり、UVキュア、EBキュアなどのプロセスを用いても良い。

40

【0147】

また、ハードマスク膜315bは、プラズマCVD法で形成したSiO₂膜とし、その膜厚は800とした。各ハードマスク膜315a、315bは、下層膜との密着性を向上させるために、プラズマHe照射を行った。このときのプラズマHe照射条件は、平行平板型の8インチ用プラズマCVD装置によりHe=600sccmとし、基板間距離(GAP)=10mm、圧力3.0Torr、上部電極周波数13.56MHz、下部電極power250Wにて、50sec、行った。尚、特に記載しないが、絶縁膜間の密着

50

性を向上させるため、適宜、必要に応じて不活性ガスでのプラズマ処理を行っても良い。

【0148】

続いて、フォトレジストを用いたパターンニングとドライエッチングによって、ビア層間絶縁膜313、配線層間絶縁膜314、ハードマスク膜315a、315b内に、ビアホールを形成した。続いて、ビアホールに対して、有機洗浄プロセスにより洗浄を行った後、300にて1分の熱処理を行った。この理由は、絶縁膜内に取り込まれた有機・アミン成分を熱処理によって除去し、埋め込まれた有機膜の変質や、レジストポイズニングを軽減するためである。

【0149】

続いて、図14(b)に示すように、ビアホール内に有機膜5000を埋め込み、一度、エッチバックによって平坦化したのち、再度、有機膜321を2500、塗布し、300にて1分の硬化処理を行った。その上に低温酸化膜322を形成した。この時、低温酸化膜322はプラズマCVD法により形成し、その際の基板の温度は200以下とした。続いて、反射防止膜(ARC)323、フォトレジスト324を形成した。このような構造とすることによって、ArF用のフォトレジストを用いた場合にも、レジストポイズニングを回避できるようになる。

10

【0150】

続いて、図14(c)に示すように、フォトレジストを用いたパターンニングとドライエッチングによって、ハードマスク膜315内に配線溝317を転写形成した。このとき、フォトレジスト324等はO₂プラズマアッシングによる灰化プロセスによって、完全に除去した。なお、この時点では配線層間絶縁膜314はエッチングされていないため、後に形成される配線溝の側壁はO₂プラズマに暴露されていない。

20

【0151】

続いて、図14(d)に示すように、ハードマスク膜315をマスクに用いてドライエッチングによって、配線層間絶縁膜314内に配線溝318を形成した。このときの配線層間絶縁膜のドライエッチング方法は、平行平板型の8インチ用エッチング装置を用い、ガス流量比Ar/N₂/CF₄/O₂=300/100/25/6sccmにて、基板間距離(GAP)=35mm、圧力50mTorr、上部電極周波数60MHz、上部電極power1000W、下部電極周波数13.56MHz、下部電極power100Wとした。

30

【0152】

続いて、図14(e)に示すように、エッチング後の側壁の酸化処理を行うことで改質層319を形成した。このときの酸化処理条件は、O₂プラズマ照射によって行った。この際の条件としては、平行平板型のin-situアッシング装置を用い、基板間距離(GAP)=30mm、圧力10mTorr、上部電極周波数60MHz、上部電極power600W、下部電極周波数13.56MHz、下部電極power100Wとし、酸素ガスのみで5秒間、処理を行った。

【0153】

このとき、配線層間絶縁膜314には環状シロキサンを含む絶縁膜を用いているため、溝側壁の改質層は密度が高く、TEM-EELSにより、約10nmの改質層が形成されていることを確認した。また、改質層は、配線層間絶縁膜314に比べて、単位体積当たりの炭素原子数が少なく、且つ酸素原子数が多いことを確認した。一方、配線溝底部の、ビア層間絶縁膜313の側壁には、約40nmの改質層が形成されていることを確認した。

40

【0154】

続いて、図14(f)に示すように、デュアルダマシン溝内に、バリアメタル310b及び金属配線311bを埋め込み、CMP法によって余剰の配線を除去し、デュアルダマシン配線を形成した。

【0155】

(実施例2)

50

半導体素子が形成された半導体基板上に多層配線を形成し、絶縁膜に対して酸素プラズマを用いた改質処理を行った実施例を、以下に詳しく説明する。

図15に示すように、この半導体装置では、半導体素子が形成された半導体基板(図示略)上にバリアメタル221a、金属配線220a、絶縁性バリア膜218aが形成され、その上部に、配線層間絶縁膜219aが形成されている。なお、本実施例では、第一の絶縁膜と第二の絶縁膜が一体となって配線層間絶縁膜219a~eとなっている。

【0156】

また、配線層間絶縁膜219aはシリコン、酸素及び炭素を含むシロキサン構造を含み、このシロキサン構造の炭素原子数は、シリコン原子数よりも多くなっている。更に、金属配線と接する配線層間絶縁膜219aとの界面には、配線層間絶縁膜の内部よりも、単位体積当たりの炭素原子数が少なく、酸素原子数が多い改質層319aが形成されており、その厚さは10~20nm程度に制御されている。

10

【0157】

ここで、金属配線材はCuを主成分とし、金属配線材の信頼性を向上させるため、Cu以外の金属元素がCuからなる部材に含まれていても良く、Cu以外の金属元素がCuの上面や側面などに形成されていても良い。本実施例では、PVD法により成膜した厚さ400のCu層をシード層として、電解めっき法によりCuを形成した。このPVD法によって形成されCu層には、内部に1.2atm%以下のAlを含んでいる。

【0158】

ここで、絶縁性バリア膜はSiCN膜からなり、その膜厚は300で、プラズマCVD法により形成した。また、配線層間絶縁膜219aは、式(1)の環状有機シロキサン原料を用いてプラズマ気相成長法により形成した環状型SiOCH膜であり、その比誘電率は2.4で、その厚さはピア層間部分も含めて2500であった。このような層間絶縁膜から構成されるデュアルダマシン溝内に、金属配線220a及びバリアメタル221aが埋め込まれている。

20

【0159】

ここで、バリアメタル膜221aには、PVD法で形成したTa(15nm)/TaN(5nm)(=上層/下層)の積層膜を用いた。また、金属配線部材としては、1.2atm%のAlを含むCuターゲットを用いてPVD法により形成し、めっき法によりCuを形成した。

30

【0160】

また、各配線層の高さは、M1(各構成部材の符号がa)~M5(各構成部材の符号がe)を170nm、M6(各構成部材の符号がf)を300nmとした。

なお、図15に示す半導体装置において、バリアメタル221b~eはバリアメタル221aと同様の構成であり、金属配線220b~eは金属配線220aと同様の構成である。また、絶縁性バリア膜218b~eは絶縁性バリア膜218aと同様の構成であり、配線層間絶縁膜219b~eは配線層間絶縁膜219aと同様の構成であり、改質層319b~eは改質層319aと同様の構成である。このため、上記バリアメタル221b~e、金属配線220b~e、絶縁性バリア膜218b~e、配線層間絶縁膜219b~e、改質層319b~eに関する説明は省略する。

40

【0161】

ここで、Cu-CMP時に、配線層間絶縁膜の表面を保護するために、ハードマスク膜などを挿入した構造としても良い。このハードマスク膜としては、シリコン酸化膜、シリコン炭化膜、シリコン炭素窒素膜などを用いることができ、配線層間絶縁膜213よりも比誘電率が高く、機械強度に優れたものを用いることが好ましい。このため、ハードマスク膜には、比誘電率3.0程度のSiOCH膜などを用いて良い。

【0162】

また、上層の配線にはAlを用いており、PVD法によってTi/TiN225a、Al-Cu226、Ti/TiN225bを形成した。各金属膜の厚さは、Ti/TiN225が0.3μm程度、Al-Cu226が1.5μm、Ti/TiN225bが0.3

50

μm とした。このとき、溝状ビアホール内には金属を連続的に埋め込んだ。また、その上層はパッシベーション膜によって覆った。

【0163】

以上の配線構造を用い、改質層を導入することによって、配線間の容量と絶縁信頼性の両立することができるようになった。

また、配線間隔70nmの楕形のTEGを用いて配線間のTDDB試験を行い、125にて2.5MV/cm電界を印可したところ、絶縁寿命は120時間以上となり、十分なTDDB耐性を有することを確認した。

【0164】

また、このようなデバイスを形成後、ウェハをダイシングし、チップを切り出したのち、セラミックパッケージ上にマウントし、樹脂封止を行った。このチップサイズは25mm×25mmとし、-65～150の温度サイクル試験を1000サイクルまで行った。この結果、本実施例の半導体装置では、改質層によって密着性が向上し、50チップ中、一つも剥がれが観察されなかった。これに対して、改質層を形成しなかった半導体装置では、密着性に劣るためチップの角から若干の剥がれが生じるサンプルは、2チップが発生することを確認した。

なお、本実施例では、デュアルダマシン構造に関して詳しく説明したが、本発明はシングルダマシン配線にも同様に適用できることは自明である。

【0165】

(実施例3)

半導体素子が形成された半導体基板上に多層配線を形成し、絶縁膜に対して窒素プラズマを用いた改質処理を行った実施例を、以下に詳しく説明する。なお、半導体装置の製造方法については、改質処理条件を除き、実施例1と同一なので省略する。なお、本実施例3では、第一の絶縁膜は配線層間絶縁膜314、第二の絶縁膜はビア層間絶縁膜313となる。

【0166】

この時の改質処理は、 N_2 プラズマ照射によって行った。また、その条件としては、平行平板型のin-situアッシング装置を用い、基板間距離(GAP)=30mm、圧力10mTorr、上部電極周波数60MHz、上部電極power600W、下部電極周波数13.56MHz、下部電極power100Wとし、窒素ガスのみで5秒間、処理を行った。

【0167】

このとき、配線層間絶縁膜314には環状シロキサンを含む絶縁膜を用いているため、溝側壁の改質層は密度が高く、TEM-EELSにより、約10nmの改質層が形成されていることを確認した。また、改質層の組成は、SiOCN膜であり、配線層間絶縁膜314よりも単位体積当たりの炭素原子数が少なく、且つ酸素原子数が多かったことから、 N_2 プラズマによる改質処理によって炭素量が減少し、窒素置換されたものと判断できる。更に、配線間リーク電流を測定したところ、実施例1に記載の酸素プラズマ処理と同等に十分低いリーク電流を有することを確認した。

【0168】

(比較例1)

比較例1として、酸素による酸化プラズマを用いたプラズマ気相成長法により、式(3)の直鎖型SiOCHの原料を用いて、半導体装置を形成した場合の側壁の状態について述べる。なお、この半導体装置では、配線層間絶縁膜及びビア層間絶縁膜内部のシロキサン構造は炭素原子数がシリコン原子数とほぼ同等程度となる。

【0169】

この直鎖型SiOCH膜上に形成した銅多層配線の配線間の組成分析をTEM-EELSにより行った結果を図13に示す。図13は、ライン/スペース=-100nm~100nmにおけるTEGの断面を示すものである。

【0170】

10

20

30

40

50

図13の結果より、側壁に約40nmの改質層が形成されており、本発明の改質層に比べて2倍以上、厚くなっていることが分かる。この理由は、膜内にビニル基、及び炭素数3以上の炭化水素基を含んでいないため、炭素の脱離が急速に進んだためである。また、膜構造がランダムなSi-O構造となっているために、緻密かつナノオーダー厚の改質層が形成できなかったためである。更に、好適な酸化条件を選択したとしても高密度な改質層が形成されず、膜内部まで酸化が進んでしまったためである。

【0171】

上記のように、配線の配線間容量を測定したところ、40nm厚の改質層の形成によって、ライン/スペース = -100nm ~ 100nmにおける対向配線間容量が5%上昇することを確認した。

【0172】

(参考例1)

参考例1として、環状型SiOCH膜のエッチングガスとして、 $N_2 / O_2 / C_4F_8$ の混合ガスを用いて改質層を形成した場合の結果について述べる。

具体的には、平行平板型の8インチ用エッチング装置を用い、ガス流量比 $N_2 / O_2 / C_4F_8 = 150 / 30 / 8$ sccmにて、基板間距離(GAP) = 45mm、圧力25mTorr、上部電極周波数60MHz、上部電極power 1000W、下部電極周波数13.56MHz、下部電極power 150Wにて、配線溝の形成を行った。

【0173】

このようにして形成した配線溝に対して改質層の形成を O_2 プラズマ処理によって行い、配線間リーク電流を測定した。この結果、ライン/スペース = -100nm ~ 100nmの範囲における対向配線間リーク電流が面内で10%程度の割合で、リーク電流の高い異常チップが発生した。この理由は、エッチング時のデポ物によって、溝側壁の改質処理を十分に行うことができていないためである。すなわち、この場合、本発明の改質層が形成されなかったためである。従って、エッチング条件を変更した場合には、適宜、好適な改質条件は変化するため、改質条件を変更することで対応できる。

【0174】

(参考例2)

参考例2として、実施例1において、溝レジストをマスクに配線溝を開口し、溝レジストの灰化処理と、溝側壁の改質処理を O_2 プラズマによって同時に行うことで配線層を形成した例を示す。

【0175】

このときのレジスト灰化処理条件は、 O_2 プラズマ照射によって行った。具体的には、平行平板型のin-situアッシング装置を用い、基板間距離(GAP) = 30mm、圧力10mTorr、上部電極周波数60MHz、上部電極power 600W、下部電極周波数13.56MHz、下部電極power 100Wにて酸素ガスのみで40秒間、処理を行った。

すなわち、本参考例では、レジストの灰化を同時に行うために、溝側壁は実施例1と比較して、8倍の処理時間で過剰に酸素プラズマ照射されている。

【0176】

実施の形態1で作製した配線と、本参考例によって形成した配線を比較したところ、ライン/スペース = -100nm ~ 100nmにおける対向配線間容量が3%程度、本参考例において高いことが確認できた。以上の結果から、レジスト灰化プロセスと、酸化処理とを別に行う本発明の優位性が確認できる。

【0177】

なお、本発明は、改質層の形成によって、低配線間容量と高絶縁信頼性を両立し、かつ密着性の向上が必要な多層配線の配線構造とその製造方法に関するものであれば、あらゆるものに適用することが可能であり、その利用の可能性において何ら限定するものではない。

【0178】

10

20

30

40

50

上記では、幾つかの好適な実施の形態及び実施例に関連付けして本発明を説明したが、これら実施の形態及び実施例は単に実例を挙げて発明を説明するためのものであって、限定することを意味するものではないことが理解できる。

【0179】

例えば、本発明者によってなされた発明の背景となった利用分野であるCMOS回路を有する半導体製造装置の技術に関して詳しく説明したが、本発明はこれに限定されるものではない。例えば、DRAM(Dynamic Random Access Memory)、SRAM(Static Random Access Memory)、フラッシュメモリ、FRAM(Ferro Electric Random Access Memory)、MRAM(Magnetic Random Access Memory)、抵抗変化型メモリ等のようなメモリ回路を有する半導体装置、マイクロプロセッサなどの論理回路を有する半導体装置、又は、それらを同時に掲載した混載型の半導体装置にも適用することができる。また、本発明は少なくとも一部に埋め込み型合金配線構造を有する半導体装置、電子回路装置、光回路装置、量子回路装置、マイクロマシンなどにも適用することができる。

10

【0180】

また、完成した製品からも本発明による改質層を確認することができる。具体的には、TEM-EELS測定により、金属配線周囲の配線層間絶縁膜を分析することで、配線層間膜の改質層の組成を確認することができる。また、同様にTEM-EELS測定により、ビア層間絶縁膜と配線層間絶縁膜との界面を分析することで確認することができる。

20

【0181】

本発明の半導体製造装置は、例えば、第一及び第二絶縁膜、ハードマスク膜等の膜の形成が可能な膜形成手段、絶縁膜の改質処理が可能な真空チャンバー、エッチング処理が可能なエッチング手段、フォトリソグラフィ処理が可能なフォトリソグラフィ手段、各工程の制御が可能な制御手段などを有する。

【0182】

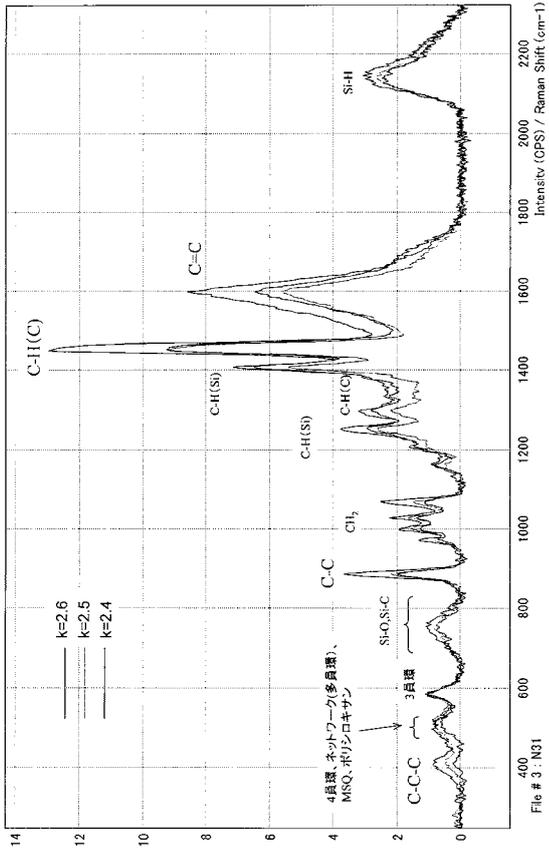
ここで、この制御手段は、溝形成工程、フォトレジスト除去工程、及び改質工程を制御するプログラムが記憶されたマイクロコンピュータを備えることが好ましい。また、制御手段は、更に、絶縁膜形成工程において、プラズマ処理シーケンスにより第一の絶縁膜を成膜するプログラムが記憶されていることが好ましい。このプラズマ処理シーケンスは、酸素プラズマ処理のシーケンス又は窒素プラズマ処理のシーケンスであることが好ましい。

30

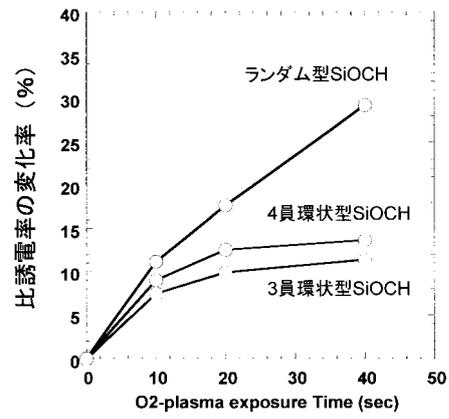
【0183】

本明細書を読んだ後であれば、当業者にとって等価な構成要素や技術による数多くの変更及び置換が容易であることが明白であるが、このような変更及び置換は、添付の請求項の真の範囲及び精神に該当するものであることは明白である。

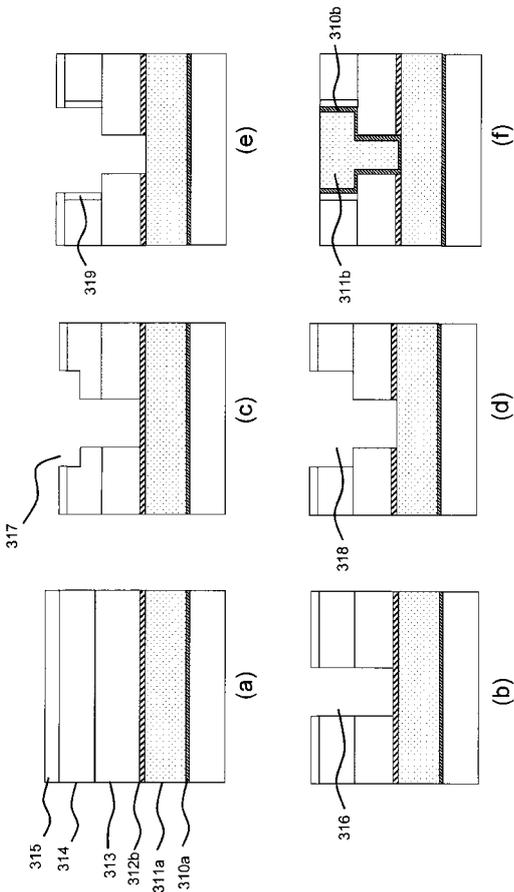
【 図 1 】



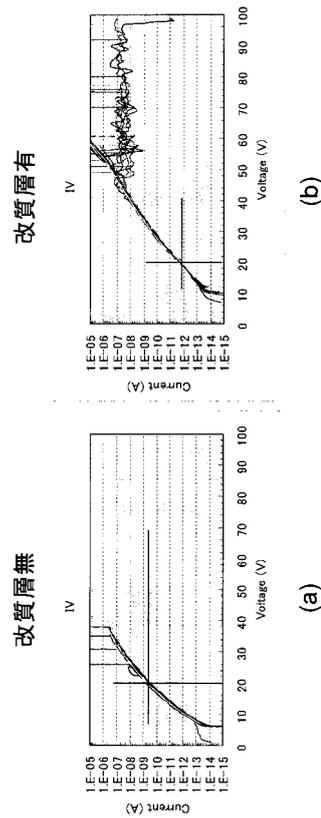
【 図 2 】



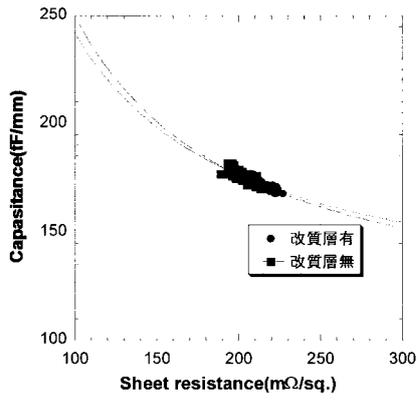
【 図 3 】



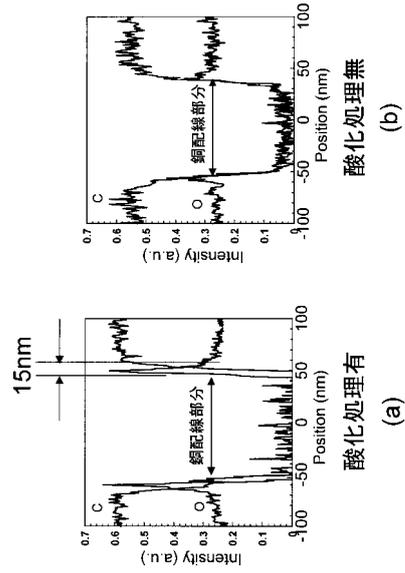
【 図 4 】



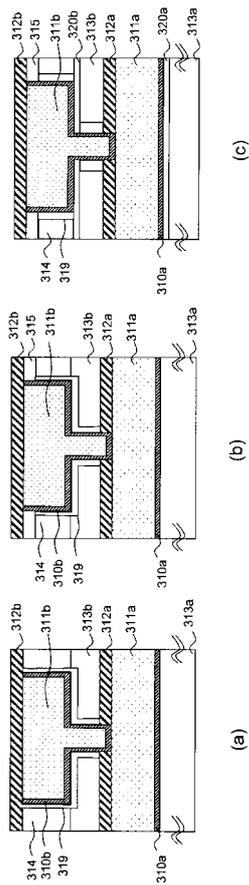
【 図 5 】



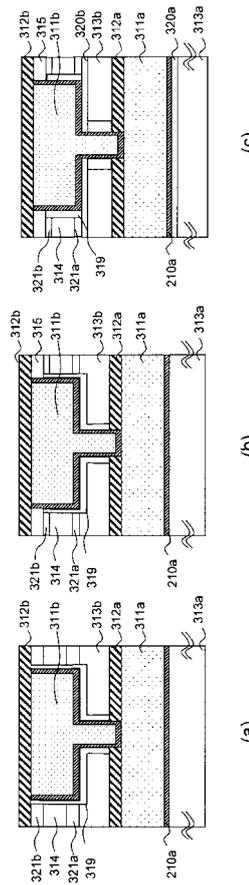
【 図 6 】



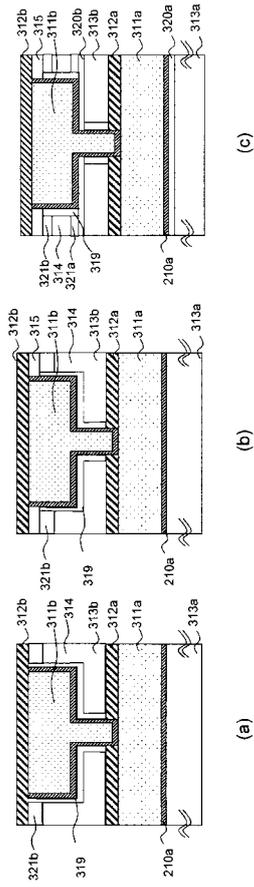
【 図 7 】



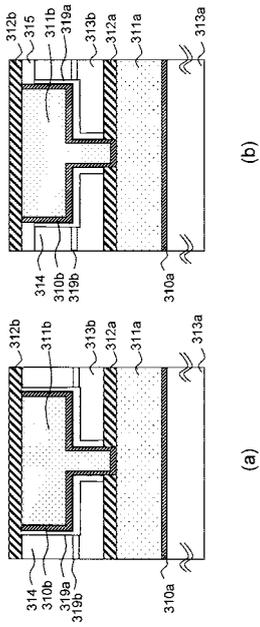
【 図 8 】



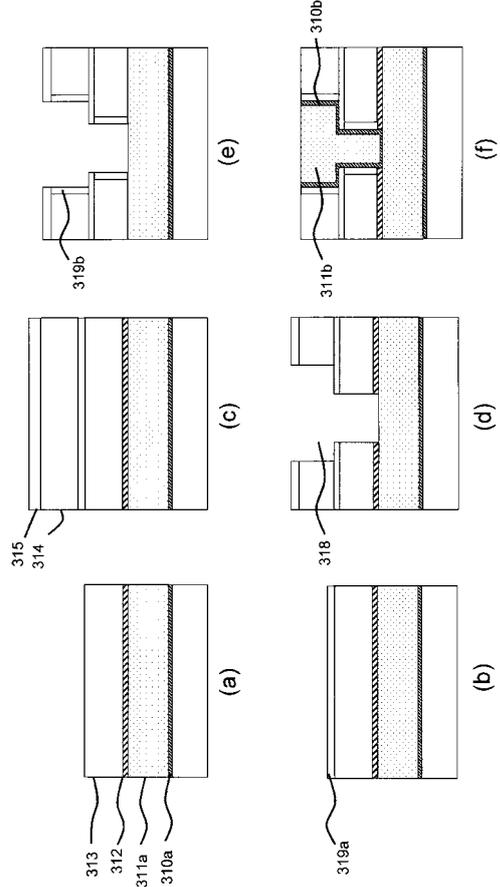
【 図 9 】



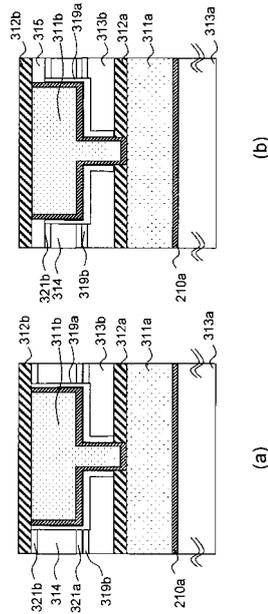
【 図 1 1 】



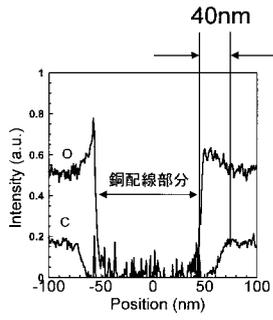
【 図 1 0 】



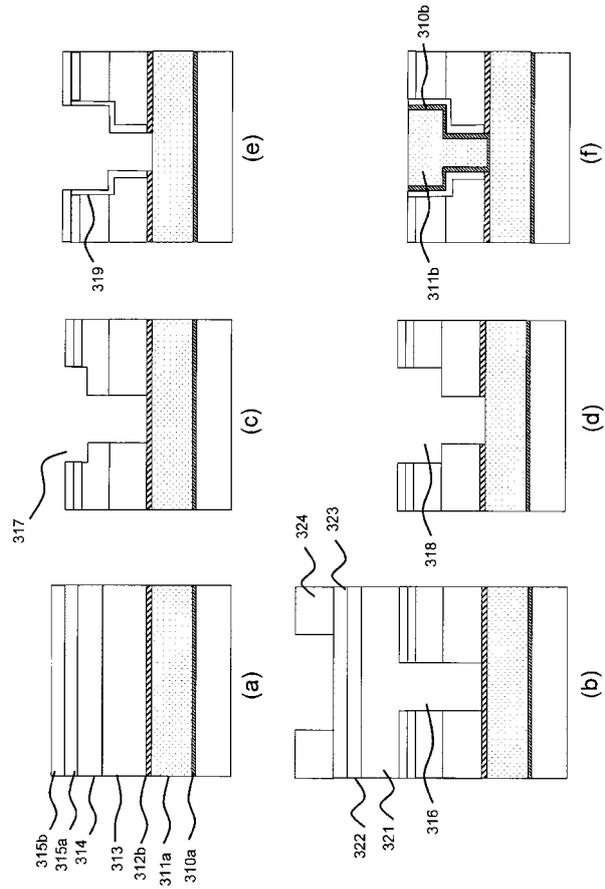
【 図 1 2 】



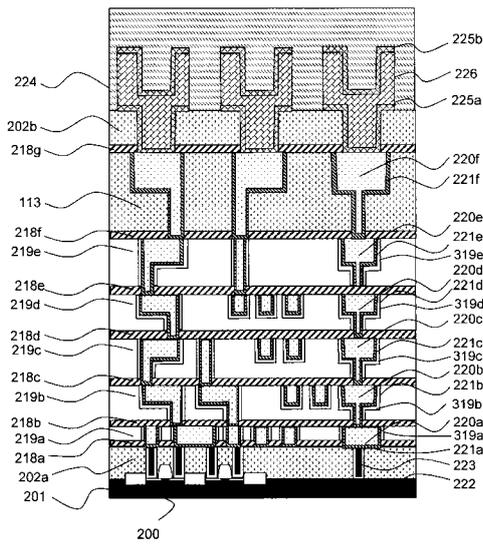
【 図 1 3 】



【 図 1 4 】



【 図 1 5 】



【 国際調査報告 】

INTERNATIONAL SEARCH REPORT		International application No. PCT/JP2007/060012
A. CLASSIFICATION OF SUBJECT MATTER H01L21/768(2006.01)i, H01L21/312(2006.01)i, H01L23/522(2006.01)i According to International Patent Classification (IPC) or to both national classification and IPC		
B. FIELDS SEARCHED Minimum documentation searched (classification system followed by classification symbols) H01L21/768, H01L21/312, H01L23/522 Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched Jitsuyo Shinan Koho 1922-1996 Jitsuyo Shinan Toroku Koho 1996-2007 Kokai Jitsuyo Shinan Koho 1971-2007 Toroku Jitsuyo Shinan Koho 1994-2007 Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)		
C. DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2001-203200 A (Hitachi, Ltd.), 27 July, 2001 (27.07.01), Full text; all drawings & US 2001/0009295 A1 & US 2002/0105085 A1	1-25
A	JP 2005-166716 A (Tokyo Electron Ltd.), 23 June, 2005 (23.06.05), Full text; all drawings & WO 2005/053008 A1	1-25
A	JP 2005-197606 A (Toshiba Corp.), 21 July, 2005 (21.07.05), Full text; all drawings & US 2005/0151266 A1	1-25
<input checked="" type="checkbox"/> Further documents are listed in the continuation of Box C. <input type="checkbox"/> See patent family annex.		
* Special categories of cited documents: "A" document defining the general state of the art which is not considered to be of particular relevance "E" earlier application or patent but published on or after the international filing date "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) "O" document referring to an oral disclosure, use, exhibition or other means "P" document published prior to the international filing date but later than the priority date claimed "T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art "&" document member of the same patent family		
Date of the actual completion of the international search 12 July, 2007 (12.07.07)		Date of mailing of the international search report 24 July, 2007 (24.07.07)
Name and mailing address of the ISA/ Japanese Patent Office		Authorized officer
Facsimile No.		Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2007/060012

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2005-217371 A (Matsushita Electric Industrial Co., Ltd.), 11 August, 2005 (11.08.05), Full text; all drawings (Family: none)	1-25
A	JP 2006-059982 A (Fujitsu Ltd.), 02 March, 2006 (02.03.06), Full text; all drawings (Family: none)	1-25

国際調査報告		国際出願番号 PCT/JP2007/060012									
A. 発明の属する分野の分類 (国際特許分類 (IPC)) Int.Cl. H01L21/768(2006.01)i, H01L21/312(2006.01)i, H01L23/522(2006.01)i											
B. 調査を行った分野 調査を行った最小限資料 (国際特許分類 (IPC)) Int.Cl. H01L21/768, H01L21/312, H01L23/522											
最小限資料以外の資料で調査を行った分野に含まれるもの <table border="0"> <tr> <td>日本国実用新案公報</td> <td>1922-1996年</td> </tr> <tr> <td>日本国公開実用新案公報</td> <td>1971-2007年</td> </tr> <tr> <td>日本国実用新案登録公報</td> <td>1996-2007年</td> </tr> <tr> <td>日本国登録実用新案公報</td> <td>1994-2007年</td> </tr> </table>				日本国実用新案公報	1922-1996年	日本国公開実用新案公報	1971-2007年	日本国実用新案登録公報	1996-2007年	日本国登録実用新案公報	1994-2007年
日本国実用新案公報	1922-1996年										
日本国公開実用新案公報	1971-2007年										
日本国実用新案登録公報	1996-2007年										
日本国登録実用新案公報	1994-2007年										
国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)											
C. 関連すると認められる文献											
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号									
A	J P 2001-203200 A (株式会社日立製作所) 2001.07.27, 全文, 全図 & US 2001/0009295 A1 & US 2002/0105085 A1	1-25									
A	J P 2005-166716 A (東京エレクトロン株式会社) 2005.06.23, 全文, 全図 & WO 2005/053008 A1	1-25									
<input checked="" type="checkbox"/> C欄の続きにも文献が列挙されている。 <input type="checkbox"/> パテントファミリーに関する別紙を参照。											
* 引用文献のカテゴリー		の日の後に公表された文献									
「A」特に関連のある文献ではなく、一般的技術水準を示すもの		「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの									
「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの		「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの									
「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)		「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの									
「O」口頭による開示、使用、展示等に言及する文献		「&」同一パテントファミリー文献									
「P」国際出願日前で、かつ優先権の主張の基礎となる出願											
国際調査を完了した日 12.07.2007		国際調査報告の発送日 24.07.2007									
国際調査機関の名称及びあて先 日本国特許庁 (ISA/J P) 郵便番号100-8915 東京都千代田区霞が関三丁目4番3号		特許庁審査官 (権限のある職員) 小野田 誠	4 L 8427								
		電話番号 03-3581-1101 内線	3498								

国際調査報告		国際出願番号 PCT/JP2007/060012
C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
A	JP 2005-197606 A (株式会社東芝) 2005.07.21, 全文, 全図 & US 2005/0151266 A1	1-25
A	JP 2005-217371 A (松下電器産業株式会社) 2005.08.11, 全文, 全図 (ファミリーなし)	1-25
A	JP 2006-059982 A (富士通株式会社) 2006.03.02, 全文, 全図 (ファミリーなし)	1-25

フロントページの続き

(81)指定国 AP(BW, GH, GM, KE, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), EA(AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), EP(AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE, IS, IT, LT, LU, LV, MC, MT, NL, PL, PT, RO, SE, SI, SK, TR), OA(BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG), AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BH, BR, BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, JP, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PG, PH, PL, PT, RO, RS, RU, SC, SD, SE, SG, SK, SL, SM, SV, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW

(特許庁注：以下のものは登録商標)

1 . F R A M

(72)発明者 伊藤 文則
東京都港区芝五丁目7番1号 日本電気株式会社内

(72)発明者 山本 博規
東京都港区芝五丁目7番1号 日本電気株式会社内

(72)発明者 林 喜宏
東京都港区芝五丁目7番1号 日本電気株式会社内

Fターム(参考) 5F004 DA01 DA23 DA25 DA26 DB24 EB03 FA08
5F033 HH09 HH11 HH12 HH18 HH21 HH23 HH32 HH33 JJ11 JJ12
JJ18 JJ21 JJ23 JJ32 JJ33 KK11 KK12 KK18 KK21 KK23
KK32 KK33 LL02 MM01 MM02 MM08 MM12 MM13 NN06 NN07
PP14 PP15 PP27 QQ00 QQ09 QQ11 QQ28 QQ37 QQ48 QQ54
QQ74 QQ89 QQ90 QQ92 QQ96 RR01 RR02 RR04 RR05 RR21
SS03 SS15 VV13 VV16 WW00 WW02 WW10 XX12 XX25

(注)この公表は、国際事務局(WIPO)により国際公開された公報を基に作成したものである。なおこの公表に係る日本語特許出願(日本語実用新案登録出願)の国際公開の効果は、特許法第184条の10第1項(実用新案法第48条の13第2項)により生ずるものであり、本掲載とは関係ありません。