(19) **日本国特許庁(JP)**

(12) 特許公報(B2)

(11)特許番号

特許第6080710号 (P6080710)

最終頁に続く

(45) 発行日 平成29年2月15日(2017.2.15)

(24) 登録日 平成29年1月27日(2017.1.27)

(51) Int.Cl.		FI					
GO9G 3/32	(2016.01)	GO9G	3/32	A			
GO9G 3/20	(2006.01)	GO9G	3/20	611A			
HO1L 33/00	(2010.01)	GO9G	3/20	621K			
		G09G	3/20	612U			
		G09G	3/20	641E			
				請求項の数 4	(全 11 頁)	最終頁に続く	
(21) 出願番号 特願2013-141237 (P2013-141237)			(73) 特許権者	当 000006013			
(22) 出願日	平成25年7月5日(2013.7.5)			三菱電機株式会社			
(65) 公開番号	特開2015-14700 (P2015-14700A)			東京都千代田区丸の内二丁目7番3号			
(43) 公開日	平成27年1月22日	成27年1月22日 (2015.1.22)		100073759	00073759		
審査請求日	平成28年1月12日	(2016. 1. 12)		弁理士 大岩	増雄		
			(74) 代理人	100088199			
				弁理士 竹中	岑生		
			(74) 代理人	100094916			
				弁理士 村上	啓吾		
			(74) 代理人	100127672			
				弁理士 吉澤	憲治		
		(72) 発明者	大塚 尚司				
				東京都千代田区丸の内二丁目7番3号 三			
			菱電機株式会社内				

(54) 【発明の名称】表示器

(57)【特許請求の範囲】

【請求項1】

電源電圧を個別に変更できる電源部、この電源部からの電源供給を任意のタイミングでオンオフできる電源切り替え回路、この電源切り替え回路を介して前記電源部から電源供給を受ける複数の発光素子、この発光素子を点灯駆動するため、各発光素子にそれぞれ接続された複数の駆動回路、前記複数の駆動回路のうち1つの駆動回路と前記複数の発光素子との間に接続され、前記1つの駆動回路側から前記複数の発光素子側に流れる電流を阻止する逆流防止回路、前記電源部と前記電源切り替え回路と前記駆動回路を制御する制御部を備え、前記電源部は、高輝度時に前記逆流防止回路が接続された駆動回路により駆動する発光素子に供給する電源電圧を、その他の駆動回路により駆動する発光素子に供給する電源電圧よりも高くし、低輝度時に前記逆流防止回路が接続された駆動回路により駆動する発光素子に供給する電源電圧よりも低くすると共に、前記駆動回路により駆動する発光素子に供給する電源電圧よりも低くすると共に、前記駆動回路は、高輝度時は前記複数の発光素子に対して同時に点灯駆動し、低輝度時は各発光素子を時分割で点灯駆動するようにした表示器

【請求項2】

前記逆流防止回路は、前記発光素子に接続された端子側が正極で、前記駆動回路に接続された端子側が負極のダイオードで構成された請求項1に記載の表示器。

【請求項3】

前記逆流防止回路は、開閉可能な接続回路で構成された請求項1に記載の表示器。

【請求項4】

前記駆動回路と前記逆流防止回路を1つのICに内蔵した駆動部とした請求項3に記載の表示器。

【発明の詳細な説明】

【技術分野】

[0001]

この発明は大型の映像表示装置などに使用される表示器に関するもので、特に動的にスキャン数を変更可能な表示器に関するものである。

【背景技術】

[00002]

従来の表示器として、複数の発光素子に対して所定間隔で各別にパルス通電を行う複数の駆動制御線と、複数の発光素子にオンまたはオフ状態に遷移するパルス電圧を供給するパルス電圧供給線とを備え、パルス電圧供給線がオン状態に遷移した期間に、複数の駆動制御線を所定時間ずつ遅れて駆動することにより、複数の発光素子のすべてを異なるタイミングで動作させ、これによりピーク電流が集中するのを排除して、電流増加に伴うノイズを抑制するようにしたものがある(特許文献 1 参照)。

[0003]

また、同様の表示器として、複数の発光素子(LED)を並列にしたLED発光部と、各LEDに対して所定間隔で順に同一パルス幅でパルス通電するLED駆動制御部とを備え、LED駆動制御部は並列接続したLED毎に、パルス通電の1周期を所定周期ずつずらして順に駆動することにより、大電流の通電に伴うノイズの発生を低減するようにしたものがある(特許文献2参照)。

【先行技術文献】

【特許文献】

[0004]

【特許文献1】特開2011-221262号公報

【特許文献 2 】特開 2 0 0 8 - 9 1 3 1 1 号公報

【発明の概要】

【発明が解決しようとする課題】

[0005]

特許文献 1、 2 では、発光素子を時分割で駆動する場合に、遅延時間を設けて発光素子の動作させるタイミングを異なるものとすることで、ピーク電流が生じるタイミングが分散されて、電源電圧が急激に低下する不具合や電流増加によって発生するノイズを抑制することを述べている。

しかしながら、全ての発光素子の作動タイミングをずらすことによって、パルス幅駆動 に伴う発光素子当たりでの発光時間が減ってしまい、発光輝度が低くなることに対する解 決策は示されていない。

[0006]

この発明は上記のような課題を解決するためになされたものであり、高輝度設定時と低輝度設定時とで発光素子の点灯数を変更することで、高輝度の実現と低輝度時の低ノイズ性、低消費電力を図るようにした表示器を提供することを目的とするものである。

【課題を解決するための手段】

[0007]

この発明に係る表示器は、電源電圧を個別に変更できる電源部、この電源部からの電源供給を任意のタイミングでオンオフできる電源切り替え回路、この電源切り替え回路を介して電源部から電源供給を受ける複数の発光素子、この発光素子を点灯駆動するため、各発光素子にそれぞれ接続された複数の駆動回路、複数の駆動回路のうち1つの駆動回路と複数の発光素子との間に接続され、1つの駆動回路側から複数の発光素子側に流れる電流を阻止する逆流防止回路、電源部と電源切り替え回路と駆動回路を制御する制御部を備え、電源部は、高輝度時に逆流防止回路が接続された駆動回路により駆動する発光素子に供

10

20

30

40

給する電源電圧を、その他の駆動回路により駆動する発光素子に供給する電源電圧よりも高くし、低輝度時に逆流防止回路が接続された駆動回路により駆動する発光素子に供給する電源電圧を、その他の駆動回路により駆動する発光素子に供給する電源電圧よりも低くすると共に、駆動回路は、高輝度時は複数の発光素子に対して同時に点灯駆動し、低輝度時は各発光素子を時分割で点灯駆動するようにしたものである。

【発明の効果】

[00008]

この発明によれば、低輝度設定時には同時スイッチングによるノイズや大きなドロップ電圧による無駄な電力消費を抑制でき、しかも発光輝度を高くすることができる。また、電源電圧も動的に変えることにより、発光に寄与しない無効電力となるドロップ電圧分を加算しなくてもよい電源電圧にすることができるため、低消費電力に繋がる。

10

【図面の簡単な説明】

[0009]

- 【図1】この発明の表示器が適用される映像表示装置の一例の概要を示す構成図である。
- 【図2】この発明の表示器に使用される点灯ユニットを示す図である。
- 【図3】この発明の表示器に使用される点灯ユニットのスキャン例を示す図である。
- 【図4】この発明の実施の形態1における表示器の構成を示す図である。
- 【図5】この発明の実施の形態1に係る表示器の発光素子の駆動制御時の状態図である。
- 【図 6 】この発明の実施の形態 1 における表示器に使用される電源部の電源電圧の関係を示す図である

20

- 【図7】この発明の実施の形態1に係る表示器の輝度とスキャンデューティの関係を示す 制御模式図である。
- 【図8】この発明の実施の形態2における表示器の構成を示す図である。
- 【図9】この発明の実施の形態3における表示器の構成を示す図である。

【発明を実施するための形態】

[0010]

実施の形態1.

以下、この発明の実施の形態1における表示器を図1~図7に基づいて説明する。

図1はこの発明の表示器が適用される映像表示装置の一例の概要を示す構成図、図2は映像表示装置の点灯ユニットを示す図、図3は点灯ユニットのスキャン例を示す図である

30

まず、図1~図3に基づいて、この発明の表示器が適用される映像表示装置の概略について説明する。

[0011]

図1において、大型の映像表示装置は複数の点灯ユニット1A~1F(総称する場合は添字A~Fを省略)を縦横に組み合わせて1つの表示装置が構成される。各点灯ユニット1A~1Fは電源供給部2A~2C(総称する場合は添字A~Fを省略)から電源が供給されると共に、映像信号受信及び点灯制御部3A~3Cからの信号によって点灯制御及び電源制御が行われる。映像信号受信及び点灯制御部3A~3Cには映像信号源4から映像信号が供給されるようになっている。

40

[0012]

各点灯ユニット1は、図2に示すようにマトリックス状に配置された複数のLEDなどの発光素子11と、電源部と駆動回路(図2では省略)で構成されている。これらの構成は図4で詳しく説明する。点灯ユニット1は1ライン当たり16個から32個の発光素子11で構成され、図2では1ライン当たり16個の発光素子11で構成されたものを示している。

[0013]

点灯ユニット1の発光素子11は、時分割ライン切り換えスキャン(ダイナミック)点灯で駆動制御されるようになっており、図3は4ラインを1組とした1/4デューティスキャン(Duty Scan)の制御模式図の例を示している。

10

20

30

40

50

図3において、黒丸は駆動される発光素子(点灯)、白丸は非駆動の発光素子(非点灯)で、左からスキャン[0]の駆動状態、スキャン[1]の駆動状態、スキャン[2]の駆動状態、スキャン[3]の駆動状態を示している。

[0014]

スキャン[0]の駆動状態では、上から1番目、5番目、9番目、13番目のラインの発光素子11が点灯駆動され、スキャン[1]の駆動状態では、上から2番目、6番目、10番目、14番目のラインの発光素子11が点灯駆動され、スキャン[2]の駆動状態では、上から3番目、7番目、11番目、15番目のラインの発光素子11が点灯駆動され、スキャン[3]の駆動状態では、上から4番目、8番目、12番目、16番目のラインの発光素子11が点灯駆動される。

スキャン [0] スキャン [1] スキャン [2] スキャン [3] スキャン [0] ・・と、点灯制御するラインを高速(概ね1~10ms程度以下)で切替えて表示すると、人間の視覚認識としては全発光素子が同時に点灯制御されているように認識される。

[0015]

上記のように1ラインずつ時分割で発光素子11を点灯させるのは低輝度時であって、高輝度時は4ライン全ての発光素子11を同時に点灯させる。このように4ライン全てを同時点灯させる状態と、1ラインずつ時分割で点灯させる状態を変更可能にすることを「動的にスキャン数を変更可能な表示器」と言う。

動的にスキャン数を変更する理由は、低輝度状態での4ライン同時点灯(点灯時間を短く制御)での無駄やスイッチングノイズを抑制させるためである。

また、輝度に応じてスキャンデューティを変更することも行われる。輝度とスキャンデューティの関係は図 7 で説明する。

[0016]

図4はこの発明の実施の形態1における表示器(点灯ユニット)の構成を示す図であり、発光素子11A~11D(LED-A~LED-Dと記す場合がある)と、図1の電源供給部2からケーブルを介して供給される電圧を電源電圧(V-A、V-B、V-C、V-D)として個別に変更できる電源部12と、電源部12からの電源供給を任意のタイミングでオンオフできる複数の電源切り替え回路13A~13D(FET-A~FET-Dと記す場合がある)と、発光素子11A~11Dを点灯駆動するために各発光素子にそれぞれ接続された複数の駆動回路14A~14D(Dr-A~Dr-Dと記す場合がある)と、複数の駆動回路のうち1つの駆動回路14Aと複数の発光素子11B~11Dの負極側との間に接続されたダイオード15B~15Dで構成された逆流防止回路と、電源部12と電源切り替え回路13A~13Dと駆動回路14A~14Dを制御する制御部16で構成されている。

[0017]

電源切り替え回路 1 3 A ~ 1 3 D は単なるスイッチで図示しているが、実際は電界効果型トランジスタ(F E T)などのスイッチング素子で構成されている。逆流防止回路のダイオード 1 5 B ~ 1 5 D は、発光素子 1 1 B ~ 1 1 D に接続された端子側が正極で、駆動回路 1 4 A に接続された端子側が負極となっている。また、発光素子 1 1 A ~ 1 1 D は、図 3 に一点鎖線の楕円で示す 4 個(4 ラインの 1 列)分の発光素子に相当するものを示している。

[0018]

図 5 は図 4 に示す表示器の発光素子の駆動制御時の状態図を示し、図 5 (A)は高輝度時の動作、図 5 (B)は低輝度時の動作を示している。

図 5 (A) の高輝度設定時においては、電源切り替え回路 1 3 A ~ 1 3 D (F E T - A ~ F E T - D) が一括してオンとなるため、(a) に示すように駆動回路 1 4 A ~ 1 4 D (D r - A ~ D r - D) が同時に駆動されると、発光素子 1 1 A ~ 1 1 D (L E D - A ~ L E D - D) も同時に点灯される(黒塗個所が O N (点灯動作)を示す)。

[0019]

このとき電源供給部2から電源部12に流れる電流量は(c)に示すように大きくなる

方向に変化する。したがって電源供給部2と電源部12間のケーブルでのドロップ電圧が大きくなり、電源部12の入力電圧が(b)に示すように大きく低下する。このため、高輝度時は電源供給部2の供給電圧を少し高めにすることで、ドロップ電圧の大きさに対応する必要がある。これにより、駆動回路14A~14D(Dr-A~Dr-D)の出力端電圧は(d)に示すように適切な出力端子電圧に保たれることになる。

[0020]

即ち、駆動回路14A(Dr-A)が動作した場合は発光素子LED-Aのみが点灯し、駆動回路14B(Dr-B)が動作した場合は発光素子LED-Bのみが点灯するような構成にする。電源電圧の大きさについては図6で詳しく説明する。

[0021]

一方、図 5 (B)の低輝度設定時においては、電源切り替え回路 1 3 A ~ 1 3 D (F E T - A ~ F E T - D)は個別に順次オン制御され、また駆動回路 1 4 A (D r - A)のみがオンとなるため、(a)に示すように 1 つの駆動回路 1 4 A (D r - A)が、電源切り替え回路 F E T - A ~ F E T - D がオン時に、それに接続された発光素子 1 1 A ~ 1 1 D (L E D - A ~ L E D - D)のみを順次点灯(時分割で点灯駆動)していく。

[0022]

このとき電源供給部2から電源部12に流れる電流量は(c)に示すように高輝度時(一括駆動時)に比べて1/4相当と小さく、したがって電源供給部2と電源部12間のケーブルでのドロップ電圧は電流が減少したため1/4相当と小さくなる。このため、電源部12の入力電圧は(b)に示すように低下が少なくなって大きくなり、電源供給部2の供給電圧が高輝度時と同じであれば、駆動回路14A(Dr-A)の出力端子電圧は(d)に示すように、ドロップ電圧の減った分だけ上がった出力端子電圧となり、適切な出力端子電圧に対して過剰電圧となる。この過剰電圧×駆動電流=電力は発光には直接寄与しない無効電力となり、駆動回路14Aで消費しなければならない。

[0023]

そこで、低輝度設定時においては、電源供給部2の供給電圧を電源供給部2と電源部12間のケーブルでのドロップ分だけ下げることにより無効電力をなくすことができ、そして電源電圧 V-B、V-C、V-Dは逆流防止回路であるダイオード15B~15Dの電圧ドロップ分だけ電源電圧 V-Aより高くした電圧にすることで、駆動回路14A(Dr-A)の出力端子の駆動時電圧を高輝度時と同等の電圧にすることができ、過剰(無駄)電圧を抑制できる。

[0024]

なお、駆動回路 1 4 A が各発光素子 1 1 を時分割駆動する場合は、電源電圧の電圧を逆流防止回路であるダイオード 1 5 B ~ 1 5 D の電圧ドロップ分だけ上げる必要があるが、その値は低輝度設定時における発光素子 1 1 の時分割駆動によるケーブルでのドロップ分だけ電源電圧を下げる値と相殺される方向となる。したがって、電源電圧はダイオード 1 5 B ~ 1 5 D の電圧ドロップ分を加算しなくてよく、低消費電力に繋がる。電源電圧の大きさについては図 6 で詳しく説明する。

[0025]

図 5 において、LED-Aは1番目のラインに相当する発光素子11A、LED-Bは2番目のラインに相当する発光素子11B、LED-Cは3番目のラインに相当する発光素

10

20

30

40

子11 C、LED-Dは4番目のラインに相当する発光素子11 Dであるから、垂直同期信号の1周期において、高輝度時は4つの発光素子11が同時に点灯し、低輝度時は各発光素子11を時分割で点灯駆動していることになる。

[0026]

図 6 は電源部 1 2 の出力である電源電圧の関係を示す図で、図 6 (a)は高輝度モード時の場合、図 6 (b)は低輝度モード時の場合を示す。

図 6 (a)の高輝度時の場合は、電源電圧 V - A はその基準電圧(0 V)に対して V - A の電圧差を有し、電源電圧 V - B、 V - C、 V - D はその基準電圧(XV)に対して V - B、 V - C、 V - D の電圧差を有しているが、電源電圧 V - B、 V - C、 V - D は基準電圧(0 V)よりも大きく電源電圧 V - A より小さい値に設定される。

[0027]

一方、図 6 (b)の低輝度時の場合は、電源電圧 V - B 、 V - C 、 V - D の基準電圧は電源電圧 V - A の基準電圧(0 V)と同じにし、電源電圧 V - A は基準電圧(0 V)に対して V - A の電圧差を有し、電源電圧 V - B 、 V - C 、 V - D は基準電圧(0 V)に対して V - B 、 V - C 、 V - D の電圧差を有しているが、電源電圧 V - B 、 V - C 、 V - D は電源電圧 V - A より大きい値に設定され、その値はダイオードの電圧ドロップ分だけ電源電圧 V - A より高くした電圧にする。

[0028]

以上のように発光素子11の駆動回路14の作動タイミングを、高輝度設定時と低輝度 設定時で動的に変えることで、低輝度設定時にはスイッイングによるノイズや無駄な電力 消費を抑制できると共に、高輝度を出せることになる。

また、大きなドロップ電圧の抑制は、駆動回路14の作動タイミングを変えるのと同時に発光素子11の駆動電圧も調整することで実現できる。

[0029]

発光素子11の駆動回路14の電源電圧を駆動回路群ごとに動的に変えることにより、電流の逆流防止回路であるダイオード15B~15Dを常に逆バイアスとして、駆動回路14Aが作動したときに、駆動回路14Bが制御するべき発光素子11Bにも制御が波及しないようにする。こうすることにより、発光に寄与しない無効電力となるドロップ電圧分を加算しない電圧とできるため、低消費電力につながる。

なお、高輝度設定時は、ドロップ電圧やノイズの抑制ができない構成となるが、常用する輝度領域は大部分が中間域であるため、実際の運用においては効果がでる。

[0030]

次に図 7 において、輝度とスキャンデューティの関係について説明する。説明の単純化のため、図 7 では 1 / 4 デューティモードの駆動制御で、輝度レベル 8 、階調レベル 4 (0、1、2、3)とした動作としている。

図7(a)は高輝度時、図7(b)は低輝度時、図7(c)は参考のため従来方式の低輝度時の状態の制御模式図を示している。図7において黒塗り箇所は発光素子11が点灯している状態で、そこにある数字1、2、3は単なる長さの単位を示しているに過ぎない

[0031]

まず、図7(a)の高輝度時(輝度レベル8/8)においては、上から順に、階調レベル0ではスキャン[0]のように発光素子11は点灯されない。階調レベル2ではスキャン[1]のように発光素子11が2/3周期で点灯される。階調レベル3ではスキャン[2]のように発光素子11が3/3周期で点灯される。階調レベル1ではスキャン[3]のように発光素子11が1/3周期で点灯される。

[0032]

次に、図 7 (b) の低輝度時(輝度レベル 2 / 8) においては、上から順に、階調レベル 0 ではスキャン [0] のように発光素子 1 1 は点灯されない。階調レベル 1 ではスキャン [1] のようにスキャン [0] から 1 / 4 周期後に、発光素子 1 1 が 1 / 4 * 1 / 3 の周期で点灯される。階調レベル 3 ではスキャン [2] のようにスキャン [1] から 1 / 4

10

20

30

40

周期後に、発光素子11が1/4*3/3周期で点灯される。階調レベル2ではスキャン[3]のようにスキャン[2]から1/4周期後に、発光素子11が1/4*2/3周期で点灯される。

[0033]

次に、図7(c)の従来方式の低輝度時(輝度レベル2/8)においては、繰り返し周期の1/4周期の同じ時間帯において、上から順に、階調レベル0ではスキャン[0]のように発光素子11が点灯されない。階調レベル1ではスキャン[1]のように発光素子11が1/4*1/3の周期で点灯される。階調レベル3ではスキャン[2]のように発光素子11が1/4*3/3周期で点灯される。階調レベル2ではスキャン[3]のように発光素子11が1/4*2/3周期で点灯される。

[0034]

このように低輝度時においては、本願発明は各発光素子11が時分割で点灯駆動されるのに対し、従来方式では各発光素子11が同時に点灯駆動されるようになっている。

したがって本願発明においては、低輝度設定時には同時スイッチングによるノイズや大きなドロップ電圧による無駄な電力消費を抑制でき、しかも高輝度が必要な場合には発光輝度を高くすることができる。従来方式では、同時スイッチングによるノイズや大きなドロップ電圧を許容して高輝度を達成するか、同時スイッチングによるノイズや大きなドロップ電圧を抑制できる代わりに高輝度での表示ができない構成とするか、を選択する必要があった。

[0035]

実施の形態 2 .

次に、この発明の実施の形態2における表示器(点灯ユニット)を図8に基づいて説明する。

図8は実施の形態2における表示器の構成を示す図であり、実施の形態1の図4に示す逆流防止回路として設けられていたダイオード15B~15Dの代わりに、能動的に経路を切り離すことができる開閉可能な接続回路17B~17D(Sw-B、Sw-C、Sw-D)の逆流防止回路としたものである。接続回路17B~17Dとしては半導体スイッチング素子が使用され、制御部16からの信号でスイッチをオンオフできるようになっている。

その他の構成は実施の形態1と同じにつき、同一または相当部分には同じ符号を付して 説明を省略する。

[0036]

図 8 においても、高輝度設定時は、電源切り替え回路 1 3 A ~ 1 3 D (F E T - A 、 F E T - B 、 F E T - C 、 F E T - D) が一括してオンとなるため、接続回路 1 7 B ~ 1 7 D が接続(オン)状態にある場合には、駆動回路 1 4 A (D r - A) が発光素子 1 1 B (L E D - B) を引き込む状態となる。

そこで接続回路 1 7 B ~ 1 7 D (S w - B 、 S w - C 、 S w - D) の全部を切り離し(オフ) 状態とすることで、駆動回路 1 4 A (Dr - A) が作動した場合に発光素子 1 1 B ~ 1 1 D (L E D - B 、 L E D - C 、 L E D - D) が駆動されない状態とする。

[0037]

低輝度設定時は、電源切り替え回路 1 3 A ~ 1 3 D (FET-A、FET-B、FET-C、FET-D)は個別にオン制御されるため、駆動回路 1 4 A (Dr-A)が発光素子 1 1 B ~ 1 1 D (LED-B、LED-C、LED-D)を順次駆動するため、接続回路 1 7 B ~ 1 7 D は接続 (オン)状態とする。

[0038]

実施の形態2の発明においても、実施の形態1と同様に、発光素子11の駆動回路14 の作動タイミングを、高輝度設定時と低輝度設定時で動的に変えることで、低輝度設定時 にはノイズや無駄な電力消費を抑制できると共に、高輝度を出せることになる。

また、大きなドロップ電圧の抑制は、駆動回路14の作動タイミングを変えるのと同時に発光素子11の駆動電圧も調整することで実現できる。

10

20

30

40

また、電源電圧も動的に変えることにより、発光に寄与しない無効電力となるドロップ 電圧分を加算しなくてもよい電源電圧とすることができるため、低消費電力に繋がる。

[0039]

この実施の形態 2 の発明では、一つの駆動回路 1 4 A (Dr-A)と発光素子 1 1 B ~ 1 1 D (LED-B~LED-D)の間に、逆流防止回路としての接続回路 1 7 B ~ 1 7 D を挿入する必要があるが、ダイオードを使った逆流防止回路 1 5 B ~ 1 5 D に比べて、ダイオードの順方向ドロップ電圧に起因する無効電力を削減できる効果がある。

[0040]

実施の形態3.

次に、この発明の実施の形態3における表示器(点灯ユニット)を図9に基づいて説明する。

図 9 は実施の形態 3 における表示器の構成を示す図であり、実施の形態 2 の図 8 に示す逆流防止回路としての接続回路 1 7 B ~ 1 7 D (Sw-B、Sw-C、Sw-D)を、複数の駆動回路 1 4 A ~ 1 4 D (Dr-A、Dr-B、Dr-C、Dr-D)と共に、1つの I C に内蔵した駆動部 1 8 としたものである。

その他の構成は実施の形態 1 と同じにつき、同一または相当部分には同じ符号を付して 説明を省略する。

[0041]

図9においても、図8と同様に、高輝度設定時は、電源切り替え回路13A~13D(FET-A、FET-B、FET-C、FET-D)が一括してオンとなるため、接続回路17B~17D(Sw-B、Sw-C、Sw-D)の全部を切り離し(オフ)状態とすることで、駆動回路14A(Dr-A)が作動した場合に発光素子11B~11D(LED-B、LED-C、LED-D)が駆動されない状態とする。

低輝度設定時は、電源切り替え回路 1 3 A ~ 1 3 D (FET-A、FET-B、FET-C、FET-D)は個別にオン制御されるため、駆動回路 1 4 A (Dr-A)が発光素子 1 1 B ~ 1 1 D (LED-B、LED-C、LED-D)を駆動するため、接続回路 1 7 B ~ 1 7 D は接続(オン)状態とする。

[0042]

実施の形態3の発明は、発光素子11の駆動回路14を切り替える接続回路17B~17Dを複数の駆動回路14と共にIC内部に設けて1つの駆動部18とし、駆動回路14の作動タイミングを、高輝度設定時と低輝度設定時で動的に変えることで、低輝度設定時にはノイズや無駄な電力消費を抑制できると共に、高輝度を出せる。

また、駆動部18のIC内部に発光素子11の駆動電流の切り替える接続回路17を設けることで、基板上への部品搭載を抑制することができると共に、駆動回路14の最適化が図りやすくなるため、より消費電力を抑制することが可能となる。

[0043]

なおこの発明は、その発明の範囲内において、各実施の形態を自由に組み合わせたり、 各実施の形態を適宜、変形、省略することが可能である。

【符号の説明】

[0044]

13A~13D(FET-A~FET-D):電源切り替え回路、

14A~14D(Dr-A~Dr-D):駆動回路、

15B~15D:ダイオード(逆流防止回路)、 16:制御部、

1 7 B ~ 1 7 D (S w - B 、 S w - C 、 S w - D) :接続回路(逆流防止回路)、

18:駆動部。

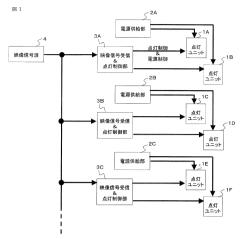
__

20

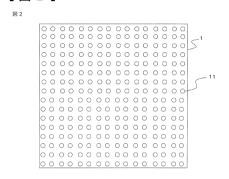
10

30

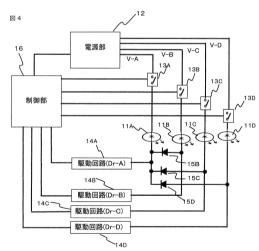
【図1】



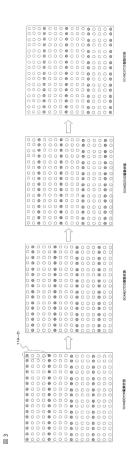
【図2】



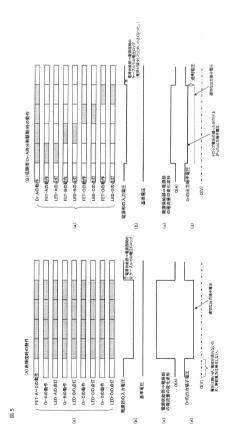
【図4】



【図3】

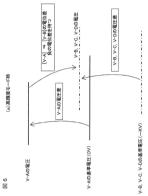


【図5】



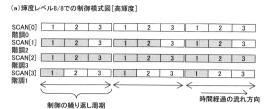
【図6】



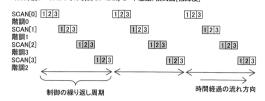


【図7】

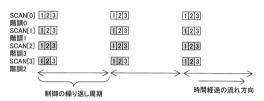
図 7



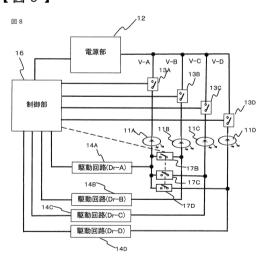
(b)輝度レベル2/8での制御(1/4Dutyモード駆動)模式図[低輝度]



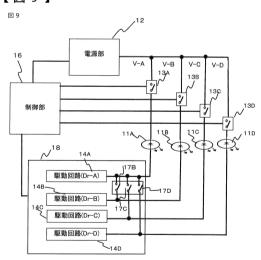
(c)従来方式の輝度レベル2/8での制御模式図[低輝度]



【図8】



【図9】



フロントページの続き

(51) Int.CI. F I

G 0 9 G 3/20 6 1 2 G G 0 9 G 3/20 6 1 2 A H 0 1 L 33/00 J

審査官 西島 篤宏

(56)参考文献 特開2004-133138(JP,A)

特開2006-179942(JP,A) 特開2012-204188(JP,A) 特開2005-326675(JP,A)

(58)調査した分野(Int.CI., DB名)

G 0 9 G 3 / 3 2 G 0 9 G 3 / 2 0 H 0 1 L 3 3 / 0 0