



(19)  
Bundesrepublik Deutschland  
Deutsches Patent- und Markenamt

(10) **DE 10 2005 003 890 A1** 2005.11.03

(12)

## Offenlegungsschrift

(21) Aktenzeichen: **10 2005 003 890.5**

(22) Anmeldetag: **27.01.2005**

(43) Offenlegungstag: **03.11.2005**

(51) Int Cl.7: **H03K 17/082**

(30) Unionspriorität:  
**2004-44153 20.02.2004 JP**

(74) Vertreter:  
**Glawe, Delfs, Moll, Patentanwälte, 80538 München**

(71) Anmelder:  
**NEC Electronics Corp., Kawasaki, Kanagawa, JP**

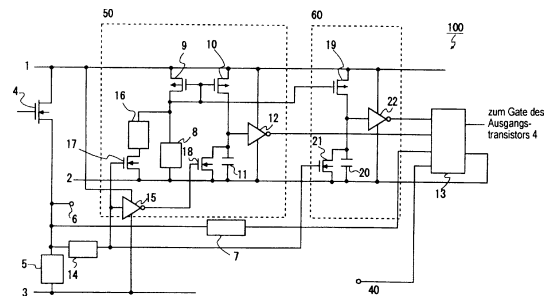
(72) Erfinder:  
**Souma, Osamu, Kawasaki, Kanagawa, JP**

Prüfungsantrag gemäß § 44 PatG ist gestellt.

**Die folgenden Angaben sind den vom Anmelder eingereichten Unterlagen entnommen**

(54) Bezeichnung: **Überstrom-Schutzschaltung und -Halbleitervorrichtung**

(57) Zusammenfassung: Überstrom-Schutzschaltung mit einer ersten Ausgangsspannungsdetektorschaltung, die eine Ausgangsspannung mit einem ersten Referenzwert in einer ersten Zeit, nachdem die Ausgangsschaltung das Ausgeben der Ausgangsspannung begonnen hat, vergleicht, einer zweiten Ausgangsspannungsdetektorschaltung, die die Ausgangsspannung mit einem zweiten Referenzwert in einer zweiten Zeit vergleicht, und einer Ausgangssteuerschaltung, die den Ausgang von der Ausgangsschaltung in Übereinstimmung mit dem Ausgang von der ersten oder zweiten Ausgangsspannungsdetektorschaltung stoppt.



**Beschreibung**

## HINTERGRUND DER ERFINDUNG

## Erfindungsgebiet

**[0001]** Die vorliegende Erfindung betrifft Überstrom-Schutzschaltungen und -Halbleitervorrichtungen und insbesondere eine Überstrom-Schutzschaltung und eine -Halbleitervorrichtung, die eine Ausgangsvorrichtung gegenüber einem Überstrom schützt.

## Stand der Technik

**[0002]** Automobile, elektrische Hausgeräte usw. verwenden eine Halbleitervorrichtung, die als Leistungsschalter bezeichnet wird, zum Steuern von Spannungen und Strömen.

**[0003]** Ein Automobil hat ein Stellglied, das ein elektrisches Signal in eine mechanische Bewegung für die Brennstoffsteuerung oder Übertragungssteuerung umwandelt. Ein Ausgangstransistor des Leistungsschalters steuert das Ein/Aus des Stroms, der in das Stellglied fließt. Das Schalten des Ausgangstransistors von dem "Aus"-Zustand in den "Ein"-Zustand wird "Einschalten" bezeichnet und das Schalten desselben von seinem "Ein"-Zustand oder "eingeschalteten" Zustand in den "Aus"-Zustand wird als "Abschalten" bezeichnet. Ein Metalloxidhalbleiter-Feldeffekttransistor, im Nachfolgenden als MOS bezeichnet, wird beispielsweise für den Ausgangstransistor verwendet.

**[0004]** In einem Automobil kann ein Kabelbaum der von einem Ausgangsanschluss zu einer Last mit einem Stellglied führt, sich zu einer Berührung mit dem Chassis oder dergleichen lösen, was als Lastkurzschluss bezeichnet wird. Wenn der in einem Automobil montierte Lastschalter den Einschaltvorgang im Lastkurzschlusszustand startet, fließt ein großer Strom in den Ausgangstransistor, während zwischen dem Drain und der Source des Transistors eine Batteriespannung angelegt wird, was zu einem Zusammenbruch des Ausgangstransistors infolge von Wärme führt. Wenn er ferner infolge einer anomalen Last in einem Überstromzustand ist, fließt ein großer Strom in den Ausgangstransistor, während eine gewisse Spannung zwischen Drain und Source angelegt ist, was ebenfalls zu einem Zusammenbruch des Ausgangstransistors infolge von Wärme führt. Um den Zusammenbruch des Ausgangstransistors infolge von Überstrom zu verhindern, ist es erforderlich, in den vorstehenden Fällen die Schaltung oder den Ausgangstransistor sofort abzuschalten. Für diesen Zweck wird eine Überstrom-Schutzschaltung verwendet.

**[0005]** Ein Beispiel der Überstrom-Schutzschaltung

kombiniert eine Zeitgeberschaltung und eine Überwachungsschaltung, die eine Spannung zwischen Drain und Source eines Ausgangstransistors überwacht, die in dem japanischen Patent Nr. 2882597 offenbart ist und in den **Fig. 3** und **4** dargestellt ist. Diese Überstrom-Schutzschaltung schaltet die Schaltung ab, wenn die Drain-Source-Spannung des Ausgangstransistors nach einer gegebenen Zeitspanne nicht niedriger wird.

**[0006]** Insbesondere ist es in dem Lastkurzschlusszustand, der den Ausgangstransistor mit einer Belastung (Last) beaufschlagt, notwendig, die Schaltung so bald als möglich abzuschalten, um die Belastung des Ausgangstransistors zu verringern. Wenn jedoch der Zeitgeber zu kurz gesetzt ist, bewirkt dies eine falsche anomale Detektion für das falsche Abschalten der Schaltung bei normalem Lastzustand. Um den Ausgangstransistor sicherer zu schützen, ist eine Zeitsteuerschaltung notwendig, die für den Fall eines Kurzschlusses die Schaltung sofort ohne Falschdetektion abschalten kann.

**[0007]** **Fig. 7** ist ein Schaltbild eines herkömmlichen Leistungsschalters. Der Leistungsschalter **700** hat einen Ausgangstransistor **704**, eine Ausgangsspannungsdetektorschaltung **707**, eine Zeitsteuerschaltung **750** und eine Steuerschaltung **713**. Die Zeitsteuerschaltung **750** hat eine Konstantstromvorrichtung **708**, einen MOS vom Pch-Anreicherungstyp (im Nachfolgenden als Pch-MOS bezeichnet) **709**, einen Pch-MOS **710**, einen Kondensator **711** und einen Inverter **712**.

**[0008]** Der Ausgangstransistor **704** ist ein Schalter zum Steuern des Stroms und der Spannung, die an eine Last **705** ausgegeben werden, und ist beispielsweise ein Nch-MOS. Der Drain des Ausgangstransistors **704** ist mit einer ersten Energieversorgung **701** verbunden, sein Gate ist mit der Ausgangsseite der Steuerschaltung **713** verbunden und seine Source ist mit einer Seite der Last **705** über einen Ausgangsanschluss **706** verbunden. Die andere Seite der Last **705** ist mit einer dritten Energieversorgung **703** verbunden.

**[0009]** Der Pch-MOS **709** und der Pch-MOS **710** bilden eine Stromspiegelschaltung. Die Sourcen des Pch-MOS **709** und **710** sind mit der ersten Energieversorgung **701** verbunden und die Gates sind miteinander verbunden und ferner mit dem Drain des Pch-MOS **709** verbunden. Der Drain des Pch-MOS **709** ist über eine Konstantstromvorrichtung **708** mit einer zweiten Energieversorgung **702** verbunden. Der Drain des Pch-MOS **710** ist über den Kondensator **711** mit der zweiten Energieversorgung **702** verbunden und über den Inverter **712** auch mit der Steuerschaltung **713** verbunden.

**[0010]** Der Inverter **712** empfängt Spannungen von

der ersten Energieversorgung **701** und der zweiten Energieversorgung **702**. Der Inverter **712** ist mit seiner Eingangsseite mit dem Drain des Pch-MOS **710** verbunden und die Ausgangsseite ist mit der Eingangsseite der Steuerschaltung **713** verbunden. Die Ausgangsspannungsdetektorschaltung **707** ist mit ihrer Eingangsseite mit dem Ausgangsanschluss **706** verbunden und die Ausgangsseite ist an die Eingangsseite der Steuerschaltung **713** angeschlossen.

**[0011]** Die Steuerschaltung **713** empfängt an der Eingangsseite die Ausgangssignale des Inverters **712** und der Ausgangsspannungsdetektorschaltung **707** und ein Eingangssignal **740** von einem Mikrocomputer oder dergleichen. In Übereinstimmung mit diesen Signalen gibt die Steuerschaltung **713** an der Ausgangsseite ein Gatesignal des Ausgangstransistors **704** und eine Spannung der zweiten Energieversorgung **702** aus.

**[0012]** In dem Leistungsschalter **700** ist die Spannung der zweiten Energieversorgung **702** die gleiche wie die Spannung der ersten Energieversorgung **701** vor dem Eingeben des Eingangssignals **740** vom Mikrocomputer oder dergleichen. Beim Eingeben des Eingangssignals **740** wird zwischen der zweiten Energieversorgung **702** und der ersten Energieversorgung **701** eine Spannungsdifferenz erzeugt, um die Zeitsteuerschaltung **750** zu aktivieren. Gleichzeitig gibt die Steuerschaltung **713** ein Gatesignal aus, um den Ausgangstransistor **704** einzuschalten, wodurch der Einschaltzustand des Ausgangstransistors **704** gestartet wird.

**[0013]** Wenn die Zeitsteuerschaltung **750** arbeitet, wird der Strom der Konstantstromvorrichtung **708**, der in dem Stromspiegel, bestehend aus den Pch-MOS **709** und **710**, reduziert ist, in den Kondensator **711** geladen. Wenn der Kondensator **711** auf eine gewisse Spannung geladen worden ist, um den Schwellwert des Inverters **712** zu erreichen, wird der Ausgang des Inverters **712** invertiert. Dieser Zeitpunkt ist ein Zeitsteuerzeitpunkt  $t_1$ .

**[0014]** Die Ausgangsspannungsdetektorschaltung **707** überwacht die Drain-Source-Spannung des Ausgangstransistors **704**. Wenn beispielsweise die Ausgangsspannungsdetektorschaltung **707** ein Inverter ist, wird der Ausgang der Ausgangsspannungsdetektorschaltung **707** invertiert, wenn die Spannung des Ausgangsanschlusses **706**, im Nachfolgenden als Ausgangsspannung bezeichnet, den Schwellwert  $V_1$  des Inverters erreicht. Die Steuerschaltung **713** empfängt die Ausgänge des Inverters **712** und der Ausgangsspannungsdetektorschaltung **707**. Wenn die Ausgangsspannung zum Zeitsteuerzeitpunkt  $t_1$  nicht  $V_1$  erreicht, wird eine Anomalie detektiert und die Schaltung abgeschaltet.

**[0015]** Die Fig. 8A, 8B und 8C zeigen Beispiele der

Ausgangssignalformen des Leistungsschalters **700**. In den grafischen Darstellungen der Fig. 8A bis 8C zeigt eine durchgezogene Linie (i) das Einschalten des Ausgangstransistors, wenn die Last **705** in dem Normalzustand ist, eine gestrichelte Linie (j) zeigt das Einschalten, wenn der Ausgangsanschluss **706** zur dritten Energieversorgung **703** kurzgeschlossen ist, was als Lastkurzschlusszustand bezeichnet wird. Eine Doppelstrich-Punkt-Linie (k) zeigt den Einschaltzustand, wenn ein Überstrom auftritt. Die Spannung, welche von der Ausgangsspannungsdetektorschaltung **707** detektiert wird, beträgt  $V_1$  und der Zeitsteuerwert der Zeitsteuerschaltung **750** ist  $t_1$ . Der Kreuzungspunkt von  $t_1$  und  $V_1$ , der  $P_1(t_1, V_1)$  ist, ist eine Überstrom-Detektionsreferenz, genannt Detektionsreferenzpunkt.

**[0016]** Fig. 8A zeigt die Ausgangssignalformen für den Fall, bei dem  $V_1$  hoch gesetzt und  $t_1$  lang gesetzt ist. In dem in der Linie (i) gezeigten Normalzustand erreicht die Ausgangsspannung  $V$  zum Zeitpunkt  $t_1$   $V_1$ . Somit wird die Schaltung als normal bestimmt und nicht abgeschaltet. In den in der Linie (k) gezeigten Überstromzustand erreicht die Ausgangsspannung  $V$   $V_1$  nicht bei  $t_1$ . Somit wird die Anomalie korrekt detektiert und die Schaltung der Sicherheit halber abgeschaltet. In dem in der Linie (j) gezeigten Lastkurzschlusszustand fließt jedoch unmittelbar nach dem Einschalten ein großer Strom und der große Strom kann nicht bis  $t_1$  detektiert werden. Somit kann eine übermäßige Hitze den Ausgangstransistor **704** zerstören.

**[0017]** Wenn in dem in der Linie (i) gezeigten Normalzustand die Ausgangsspannung  $V$  nach  $t_1$  unter  $V_1$  fällt, wird die Schaltung sofort abgeschaltet.

**[0018]** Fig. 8B zeigt die Ausgangssignalformen für den Fall, bei dem  $t_1$  kürzer als in der Fig. 8A gesetzt ist. In dem Lastkurzschlusszustand und in dem Überstromzustand, der in den Linien (j) und (k) gezeigt ist, erreicht die Ausgangsspannung  $V$  nicht  $V_1$  zum Zeitpunkt  $t_1$ ; somit wird Anomalie korrekt detektiert, um die Schaltung abzuschalten. In diesem Fall erreicht jedoch die Ausgangsspannung  $V$  im Normalzustand, der in der Linie (i) gezeigt ist, ebenfalls nicht  $V_1$  bei  $t_1$ ; somit wird Anomalie falsch detektiert, um die Schaltung abzuschalten.

**[0019]** Fig. 8C zeigt die Ausgangssignalformen für den Fall, bei dem  $V_1$  kleiner und  $t_1$  kürzer als in Fig. 8A gesetzt ist. In dem in der Linie (i) gezeigten Normalzustand erreicht die Ausgangsspannung  $V$   $V_1$  bei  $t_1$ ; somit ist die Schaltung als normal bestimmt und wird nicht abgeschaltet. In dem in der Linie (j) gezeigten Lastkurzschlusszustand erreicht die Ausgangsspannung  $V$  zum Zeitpunkt  $t_1$  nicht  $V_1$ ; somit wird Anomalie korrekt detektiert und die Schaltung wird abgeschaltet. In dem in der Linie (k) gezeigten Überstromzustand erreicht jedoch die Ausgangs-

spannung  $V_{V1}$  zum Zeitpunkt  $t_1$ ; somit kann Anomalie nicht detektiert werden und die Schaltung kann nicht abgeschaltet werden. Eine übermäßige Hitze kann dadurch den Ausgangstransistor **704** zerstören.

**[0020]** Wie vorstehend beschrieben, bewirkt die Verwendung einer einzigen detektierten Ausgangsspannung und eines einzigen Zeitsteuerwertes eine falsche Detektion und eine unvollständige Detektion, woraus eine geringe Detektionsgenauigkeit resultiert.

**[0021]** Eine Schutzschaltung, die zwei Zeitsteuerungen enthält, ist in der ungeprüften japanischen Patentanmeldungs-Veröffentlichung Nr. 2002-33647 offenbart und in der **Fig. 3** dargestellt. Diese Schaltung detektiert den Überstrom durch Überwachen eines Stroms mit einem Sensor-MOS. Die Schaltung hat Probleme, dass es notwendig ist, einen Sensor-MOS zu platzieren und es schwierig ist, den Detektionsschwellwert und den Zeitsteuerwert zu ändern.

#### Aufgabenstellung

**[0022]** Die vorliegende Erfindung hat erkannt, dass Überstrom-Schutzschaltungen, die eine einzige Detektionsspannung und einen einzigen Zeitsteuerwert setzen, einer falschen Detektion und unvollständigen Detektion unterliegen, eine niedrige Detektionsgenauigkeit haben. Beispielsweise kann, wie vorstehend beschrieben, die Schaltung nicht den Lastkurzschlusszustand delektieren, wenn ein Zeitsteuerwert zu lang ist. Die Schaltung bestimmt fälschlicherweise den Normalzustand als einen anormalen Zustand, wenn der Zeitsteuerwert kurz ist. Ferner kann die Schaltung nicht den Überstromzustand detektieren, wenn ein Zeitsteuerwert kurz und eine Detektionsspannung niedrig ist.

#### ZUSAMMENFASSUNG DER ERFINDUNG

**[0023]** Gemäß einem Aspekt der vorliegenden Erfindung ist eine Überstrom-Schutzschaltung geschaffen, um eine Ausgangsschaltung, die eine Ausgangsspannung an eine Last ausgibt, gegenüber einem Überstrom zu schützen, mit einer ersten Bestimmungsschaltung, die die Ausgangsspannung mit einem ersten Referenzwert zu einem ersten Zeitpunkt, nachdem die Ausgangsschaltung das Ausgeben der Ausgangsspannung begonnen hat, vergleicht, und ein Vergleichsergebnis bestimmt; einer zweiten Bestimmungsschaltung, die die Ausgangsspannung mit einem zweiten Referenzwert zu einem zweiten Zeitpunkt nach dem ersten Zeitpunkt vergleicht, um ein Vergleichsergebnis zu bestimmen; und eine Ausgangssteuerschaltung, die bewirkt, dass die Ausgangsschaltung das Ausgeben der Ausgangsspannung an die Last gemäß eines Bestimmungsergebnisses der ersten Bestimmungsschaltung oder eines Bestimmungsergebnisses der zweiten Bestimmungsschaltung stoppt.

Die Schaltung steuert dadurch die Ausgangsschaltung basierend darauf, ob die Ausgangsspannung der erste Referenzwert ist oder nicht, zu dem ersten Zeitpunkt, und ob sie der zweite Referenzwert ist oder nicht, zu dem zweiten Zeitpunkt: Dies ermöglicht die Verhinderung einer falschen Detektion oder unvollständigen Detektion und eine Verbesserung der Überstrom-Detektionsgenauigkeit.

**[0024]** Gemäß einem anderen Aspekt der vorliegenden Erfindung ist eine Überstrom-Schutzschaltung zum Schützen eines eine Last treibenden Ausgangstransistors vor einem Überstrom geschaffen, die aufweist einen ersten Spannungsdetektor, der detektiert, dass die Ausgangsspannung an eine Last eine erste Spannung ist; einen zweiten Spannungsdetektor, der detektiert, dass die Ausgangsspannung eine zweite Spannung ist; einen ersten Zeitdetektor, der detektiert, dass seit dem Einschalten des Ausgangstransistors eine erste Zeitspanne abgelaufen ist; einen zweiten Zeitdetektor, der detektiert, dass seit dem Detektieren der ersten Spannung eine zweite Zeitspanne abgelaufen ist; und eine Steuerung, die den Ausgangstransistor abschaltet, wenn die erste Spannung nicht detektiert ist, bevor das Ablaufen der ersten Zeitspanne detektiert worden ist und den Ausgangstransistor abschaltet, wenn die zweite Spannung nicht detektiert ist, nachdem das Ablaufen der zweiten Zeitspanne detektiert worden ist. Die Schaltung steuert dadurch den Ausgangstransistor basierend darauf, ob die Ausgangsspannung die erste Spannung ist oder nicht, wenn die erste Zeitspanne abgelaufen ist, und ob sie die zweite Spannung ist oder nicht, wenn die zweite Zeitspanne abgelaufen ist. Dies erlaubt das Verhindern einer falschen Detektion oder unvollständigen Detektion, wodurch die Genauigkeit der Überstrom-Detektion verbessert wird.

**[0025]** Gemäß einem weiteren Aspekt der vorliegenden Erfindung ist eine Halbleitervorrichtung geschaffen, die aufweist, einen Ausgangstransistor, der eine Last treibt; eine Spannungsdetektorschaltung, die detektiert, dass die Ausgangsspannung an die Last eine erste Spannung ist; eine zweite Spannungsdetektorschaltung, die detektiert, dass die Ausgangsspannung eine zweite Spannung höher als die erste Spannung ist; eine erste Zeitsteuerschaltung, die detektiert, dass seit dem Einschalten des Ausgangstransistors eine erste Zeitspanne abgelaufen ist; eine zweite Zeitsteuerschaltung, die detektiert, dass seit dem Detektieren der ersten Spannung durch die erste Spannungsdetektorschaltung eine zweite Zeitspanne abgelaufen ist; und eine Steuerungsschaltung, die den Ausgangstransistor abschaltet, wenn die erste Spannungsdetektorschaltung die erste Spannung nicht vor dem Detektieren der ersten Zeitsteuerschaltung, dass die erste Zeitspanne abgelaufen ist, detektiert, und den Ausgangstransistor abschaltet, wenn die zweite Spannungsdetektorschaltung

tung die zweite Spannung nicht detektiert, nachdem die zweite Zeitsteuerschaltung detektiert, dass die zweite Zeitspanne abgelaufen ist. Die Schaltung steuert dadurch den Ausgangstransistor basierend darauf, ob die Ausgangsspannung der erste Wert ist oder nicht, wenn die erste Zeitspanne abgelaufen ist, und ob sie die zweite Spannung ist oder nicht, wenn die zweite Zeitspanne abgelaufen ist. Dies erlaubt eine Verhinderung der falschen Detektion oder unvollständigen Detektion und eine Verbesserung der Genauigkeit der Überstrom-Detektion.

**[0026]** Gemäß einem weiteren Aspekt der vorliegenden Erfindung ist ein Verfahren zum Steuern einer Treiberschaltung, die eine Last treibt, geschaffen, welches aufweist Detektieren, dass die Ausgangsspannung zur Last eine erste Spannung ist; Detektieren, dass die Ausgangsspannung eine zweite Spannung höher als die erste Spannung ist; Detektieren, dass eine erste Zeitspanne seit dem Start des Ausgangs von der Treiberschaltung abgelaufen ist; Detektieren, dass eine zweite Zeitspanne seit dem Detektieren der ersten Spannung abgelaufen ist; Stoppen des Ausgangs von der Treiberschaltung, wenn die erste Spannung nicht vor dem Detektieren, dass die erste Zeitspanne abgelaufen ist, detektiert worden ist; und Stoppen des Ausgangs von der Treiberschaltung, wenn die zweite Spannung nicht nach dem Detektieren, dass die zweite Zeitspanne abgelaufen ist, detektiert wird. Die Schaltung steuert dadurch die Treiberschaltung basierend darauf, ob die Ausgangsspannung der erste Wert ist oder nicht, wenn die erste Zeitspanne abgelaufen ist, und ob sie die zweite Spannung ist oder nicht, wenn die zweite Zeitspanne abgelaufen ist. Dies ermöglicht, dass eine falsche Detektion oder unvollständige Detektion verhindert wird, und die Verbesserung der Genauigkeit der Überstrom-Detektion.

**[0027]** Die vorliegende Erfindung schafft eine Überstrom-Schutzschaltung mit hoher Detektionsgenauigkeit.

#### Ausführungsbeispiel

#### KURZE BESCHREIBUNG DER ZEICHNUNGEN

**[0028]** Die vorstehenden und weitere Aufgaben, Vorteile und Merkmale der vorliegenden Erfindung gehen aus der folgenden Beschreibung anhand der begleitenden Figuren im Einzelnen hervor, in welchen zeigt:

**[0029]** [Fig. 1](#) ein Schaltbild eines Leistungsschalters gemäß der Erfindung;

**[0030]** [Fig. 2](#) ein Schaltbild eines Leistungsschalters gemäß der Erfindung;

**[0031]** [Fig. 3](#) ein Schaltbild eines Inverters, der für

den Leistungsschalter der Erfindung verwendet wird;

**[0032]** [Fig. 4A](#), [Fig. 4B](#) und [Fig. 4C](#) Ausgangssignalfomren eines Leistungsschalters der Erfindung;

**[0033]** [Fig. 5](#) ein Schaltbild eines Leistungsschalters der Erfindung;

**[0034]** [Fig. 6](#) ein Schaltbild eines Leistungsschalters der Erfindung;

**[0035]** [Fig. 7](#) ein Schaltbild eines herkömmlichen Leistungsschalters; und

**[0036]** [Fig. 8A](#), [Fig. 8B](#) und [Fig. 8C](#) Ausgangssignalfomren eines herkömmlichen Leistungsschalters.

#### BESCHREIBUNG DER BEVORZUGTEN AUSFÜHRUNGSFORMEN

**[0037]** Die Erfindung wird nun unter Bezugnahme auf die veranschaulichenden Ausführungsformen beschrieben. Für den Fachmann ist klar zu erkennen, dass viele alternative Ausführungsformen unter Verwendung der Lehre der vorliegenden Erfindung ausgeführt werden können und dass die Erfindung nicht auf die zu Erläuterungszwecken dargestellten Ausführungsformen begrenzt ist.

#### Erste Ausführungsform

**[0038]** Zunächst bezugnehmend auf das erste Schaltbild der [Fig. 1](#), wird im Folgenden die Konfiguration eines Leistungsschalters gemäß einer ersten Ausführungsform der Erfindung erläutert. Der Leistungsschalter **100** ist eine Schaltung zum Steuern des Stroms und der Spannung, die in eine Last **5** fließen, und ist beispielsweise eine Halbleitervorrichtung auf einem Chip. Der Leistungsschalter **100** wird gemäß einem Eingangssignal **40**, das an einen Mikrocomputer (nicht dargestellt) oder dergleichen ausgegeben worden ist, ein- oder ausgeschaltet.

**[0039]** Der Leistungsschalter **100** hat einen Ausgangstransistor **4**, Ausgangsspannungsdetektorschaltungen **7** und **14**, Zeitsteuerschaltungen **50** und **60** und eine Steuerschaltung **13**. Eine Überstrom-Schutzschaltung, die den Ausgangstransistor **4** gegenüber Überstrom schützt, ist in diesem Fall eine Schaltung, die die Ausgangsspannungsdetektorschaltungen **7** und **14**, die Zeitsteuerschaltungen **50** und **60** und die Steuerschaltung **13** aufweist.

**[0040]** Die Zeitsteuerschaltung **50** ist eine Zeitsteuerung, die eine Zeit  $t_2$  (erster Zeitpunkt), nachdem der Ausgangstransistor **4** das Ausgeben einer Spannung begonnen hat, detektiert. Die Zeitsteuerschaltung **50** detektiert den Zeitpunkt  $t_2$ , zu welchem die erste Zeitspanne vergangen ist, seitdem der Ausgangstransistor **4** das Ausgeben einer Spannung be-

gonnen hat. Die Zeitsteuerschaltung **50** hat einen Inverter **15**, eine Konstantstromquelle **16**, einen Nch-Anreicherungs-MOS (im Nachfolgenden als Nch-MOS bezeichnet) **17**, einen Pch-MOS **9**, einen Pch-MOS **10**, einen Kondensator **11**, einen Inverter **12**, einen Nch-MOS **18** und eine Konstantstromvorrichtung **8**. Die Zeitsteuerschaltung **60** ist eine Zeitsteuerung, die eine Zeit  $t_1$  (zweiten Zeitpunkt), nachdem der Ausgangstransistor **4** das Ausgeben einer Spannung begonnen hat, detektiert. Die Zeitsteuerschaltung **60** detektiert den Zeitpunkt  $t_1$ , zu welchem eine zweite Zeitspanne abgelaufen ist, seit die Ausgangsspannungsdetektorschaltung **14** eine gegebene Spannung detektiert. Die Zeitsteuerschaltung **60** hat einen Pch-MOS **19**, einen Kondensator **20** und einen Nch-MOS **21** und einen Inverter **22**. Die Zeitsteuerschaltungen **50** und **60** müssen nicht notwendigerweise diese Konfigurationen haben und sie können aus einer Konstantstromquelle einer Verzögerungsschaltung usw. bestehen.

**[0041]** Der Leistungsschalter **100** wird mit den Spannungen von der ersten Energieversorgung **1** und einer dritten Energieversorgung **3** gespeist. Beispielsweise ist die Spannung einer ersten Energieversorgung **1** eine Batteriespannung und die Spannung der dritten Energieversorgung **3** eine Masse-spannung. Weil der Ausgangstransistor **4** näher an die Batterie als die Last **5** geschaltet ist, ist der Ausgangstransistor **4** ein Hoch-Seite-Schalter.

**[0042]** Der Ausgangstransistor **4** ist ein Schalter, der den Ausgang an die Last **5** steuert und ist beispielsweise ein MOS. Der Ausgangstransistor **4** kann entweder ein Nch-MOS oder ein Pch-MOS sein. Das unten stehende Beispiel verwendet einen Nch-MOS. Die Verwendung eines Nch-MOS bildet einen Source-Folger, bei dem eine Source-Spannung einer Gate-Spannung folgt.

**[0043]** Im Allgemeinen gibt es zwei unterschiedliche strukturelle Typen des MOS: eine Horizontalvorrichtung, bei der ein Strom parallel zu einer Substratfläche fließt, eine Vertikalvorrichtung, bei der ein Strom rechtwinklig zu einer Substratoberfläche fließt. Die Vertikalvorrichtung hat eine höhere Stromtragekapazität pro Flächeneinheit als die Horizontalvorrichtung, weil eine der Hauptelektroden an der Unterseite der Halbleitervorrichtung liegt. Somit wird die Vertikalvorrichtung hauptsächlich als Hochleistungsvorrichtung verwendet. Dieses Beispiel verwendet für den Ausgangstransistor **4** einen Vertikal-MOS und für den anderen MOS einen Horizontal-MOS.

**[0044]** Der Ausgangstransistor **4** ist mit seinem Drain an die erste Energieversorgung **1** angeschlossen, sein Gate ist an die Ausgangsseite der Steuerschaltung **13** angeschlossen und seine Source ist über einen Ausgangsanschluss **6** an eine Seite der Last **5** angeschlossen. Die andere Seite der Last **5** ist

an eine dritte Energieversorgung **3** angeschlossen.

**[0045]** Der Pch-MOS **9**, der Pch-MOS **10** und der Pch-MOS **19** bilden einen Stromspiegel, haben ihre Sourcen mit der ersten Energieversorgung **1** verbunden, die Gates sind miteinander verbunden und weiterhin mit dem Drain des Pch-MOS **9** verbunden. Jeder Pch-MOS erhält dadurch einen Strom proportional zum Stromspiegelverhältnis.

**[0046]** Der Drain des Pch-MOS **9** ist über die Konstantstromvorrichtung **8** an die zweite Energieversorgung **2** angeschlossen und über die Konstantstromvorrichtung **16**, welche eine Taktgeberzeit verkürzt, auch an den Nch-MOS **7** angeschlossen. Der Nch-MOS **17** ist ein Taktgeschwindigkeitsschalter oder ein eine Detektionsspanne schaltender Teil, der die Taktgeschwindigkeit oder die Detektionsspanne der Taktgeber **50** und **60** gemäß dem Ausgang von der Ausgangsspannungsdetektionsschaltung **14** schaltet. Der Nch-MOS **17** ist mit seinem Drain an die Konstantstromvorrichtung **16** angeschlossen, seine Source ist an die zweite Energieversorgung **2** angeschlossen und sein Gate ist an die Ausgangsseite der Ausgangsspannungsdetektorschaltung **14** angeschlossen.

**[0047]** Der Drain des Pch-MOS **10** ist über den Kondensator **11** an die zweite Energieversorgung **2**, über den Inverter **12** an die Steuerschaltung **13** und an den Nch-MOS **18** angeschlossen. Der Nch-MOS **18** ist ein Taktgeberschalter oder ein den Detektionsbetrieb schaltender Teil, der den Betrieb des Taktgebers **50** gemäß dem Ausgang von der Ausgangsspannungsdetektorschaltung **14** schaltet. Der Nch-MOS **18** ist mit seinem Drain an den Drain des Pch-MOS **10** angeschlossen, seine Source ist an die zweite Energieversorgung **2** angeschlossen und sein Gate ist über den Inverter **15** an die Ausgangsspannungsdetektorschaltung **14** angeschlossen.

**[0048]** Der Inverter **15** empfängt die Spannungen der ersten Energieversorgung **1** und der dritten Energieversorgung **3**. Der Inverter **15** ist mit seiner Eingangsseite an die Ausgangsseite der Ausgangsspannungsdetektorschaltung **14** angeschlossen und die Ausgangsseite ist an das Gate des Pch-MOS **18** angeschlossen. Der Inverter **12** empfängt die Spannungen der ersten Energieversorgung **1** und der zweiten Energieversorgung **2**. Der Inverter **12** ist mit seiner Eingangsseite an den Drain des Pch-MOS **10** angeschlossen und die Ausgangsseite ist an die Eingangsseite der Steuerschaltung **13** angeschlossen.

**[0049]** Der Drain des Pch-MOS **19** ist über den Kondensator **20** an die zweite Energieversorgung **2**, über den Inverter **22** an die Steuerschaltung **13** und an den Nch-MOS **21** angeschlossen. Der Nch-MOS **21** ist ein Taktgeberschalter oder ein den Detektionsbetrieb schaltender Teil, der den Betrieb des Taktgebers

gemäß dem Ausgang von der Ausgangsspannungsdetektorschaltung **14** schaltet. Der Nch-MOS **21** ist mit seinem Drain an den Drain des Pch-MOS **19** angeschlossen, seine Source ist an die zweite Energieversorgung **2** angeschlossen und sein Gate ist an die Ausgangsseite der Ausgangsspannungsdetektorschaltung **14** angeschlossen. Der Inverter **22** empfängt die Spannungen der ersten Energieversorgung **1** und der zweiten Energieversorgung **2**. Der Inverter **22** ist mit seiner Eingangsseite an den Drain des Pch-MOS **19** angeschlossen und die Ausgangsseite ist an die Eingangsseite der Steuerschaltung **13** angeschlossen.

**[0050]** Die Ausgangsspannungsdetektorschaltung **7** detektiert die Ausgangsspannung von dem Ausgangstransistor **4**. Die Ausgangsspannungsdetektorschaltung **7** ist eine erste Bestimmungsschaltung, die bestimmt, ob die Ausgangsspannung  $V_2$  oder einen ersten Referenzwert erreicht, was später im Einzelnen erörtert wird. Sie bestimmt, ob die Ausgangsspannung  $V_2$  zu einem Zeitpunkt  $t_2$  oder in einer ersten Zeitsteuerung erreicht, was ebenfalls später im Einzelnen erörtert wird. Die Ausgangsspannungsdetektorschaltung **7** ist mit ihrer Eingangsseite an den Ausgangsanschluss **6** angeschlossen und die Ausgangsseite ist an die Eingangsseite der Steuerschaltung **13** angeschlossen. Die Ausgangsspannungsdetektorschaltung **14** detektiert auch die Ausgangsspannung vom Ausgangstransistor **4**. Die Ausgangsspannungsdetektorschaltung **14** ist eine zweite Bestimmungsschaltung, die bestimmt, ob die Ausgangsspannung  $V_1$  oder einen zweiten Referenzwert erreicht, was später im Einzelnen erörtert wird. Sie bestimmt, ob die Ausgangsspannung  $V_1$  zu einem Zeitpunkt  $t_1$  oder in einer zweiten Zeitsteuerung erreicht, was ebenfalls später im Einzelnen erörtert wird. Die Ausgangsspannungsdetektorschaltung **14** ist mit ihrer Eingangsseite an den Ausgangsanschluss **6** angeschlossen und die Ausgangsseite ist an den Nch-MOS **17**, den Inverter **15** und den Nch-MOS **21** angeschlossen, wie dies vorstehend beschrieben ist.

**[0051]** Die Steuerschaltung **13** steuert den Ausgang des Ausgangstransistors **4** gemäß einem Eingangssignal **40**. Die Steuerschaltung **13** steuert den Ausgang des Ausgangstransistors **4** gemäß den Ausgangssignalen von den Taktgeberschaltungen **50** und **60**, die die Signale sind, welche auf dem Detektionsergebnis der Ausgangsspannungsdetektorschaltung **14** basieren, und dem Ausgangssignal von der Ausgangsspannungsdetektorschaltung **7**. Die Steuerschaltung **13** empfängt an der Eingangsseite die Ausgangssignale von den Invertern **12** und **22** und der Ausgangsspannungsdetektorschaltung **7** und das Eingangssignal **40** von einem Mikrocomputer oder dergleichen. Gemäß diesen Signalen gibt die Steuerschaltung **13** an der Ausgangsseite das Gate-Signal des Ausgangstransistors **4** und die

Spannung der zweiten Energieversorgung **2** aus.

**[0052]** Als Nächstes wird, bezugnehmend auf das Schaltbild der [Fig. 2](#), ein spezifisches Konfigurationsbeispiel des Leistungsschalters gemäß dieser Ausführungsform, erläutert.

**[0053]** Der Leistungsschalter **100** ist eine ähnliche Schaltung wie der in der [Fig. 1](#) gezeigte Leistungsschalter. Das Beispiel der [Fig. 2](#) verwendet einen Inverter **25** für die Ausgangsspannungsdetektorschaltung **14**, einen Inverter **26** für die Ausgangsspannungsdetektorschaltung **7**, einen Nch-Depressions-MOS **23** mit kurzgeschlossenem Gate und Source als die Konstantstromvorrichtung **16** und einen Nch-MOS **24** mit kurzgeschlossenem Gate und Drain als Konstantstromvorrichtung **8**. Die verwendeten Elemente sind nicht auf dieses Beispiel begrenzt und es können eine andere Spannungsdetektorschaltung und Konstantstromschaltung verwendet werden.

**[0054]** Die Inverter **25** und **26** empfangen die Spannungen der ersten Energieversorgung **1** und der dritten Energieversorgung **3**. Der Nch-Depressions-MOS **23** ist mit seinem Drain an den Drain des Pch-MOS **9** angeschlossen und die Source und das Gate sind an den Drain des Nch-MOS **17** angeschlossen. Der Nch-MOS **24** ist mit dem Drain und dem Gate an den Drain des Pch-MOS **9** angeschlossen und die Source ist an die zweite Energieversorgung **2** angeschlossen. Die anderen Elemente sind die gleichen wie die in der [Fig. 1](#) gezeigten und eine überflüssige Erläuterung derselben wird weggelassen.

**[0055]** Diese Ausführungsform platziert zwei Ausgangsspannungsdetektorschaltungen und zwei Taktgeberschaltungen, wodurch zwei Detektionsreferenzpunkte für das Detektieren einer Anomalie gesetzt sind. Beispielsweise kann der Schwellwert des Inverters **25** als Ausgangsspannungsdetektorschaltung **14** niedrig oder nahe der dritten Energieversorgungsspannung gesetzt sein, der Schwellwert des Inverters **26** als Ausgangsspannungsdetektorschaltung **7** kann hoch oder nahe der ersten Energieversorgungsspannung gesetzt sein, der Taktgeberwert der Taktgeberschaltung **50** kann kurz gesetzt sein und der Taktgeberwert der Taktgeberschaltung **60** kann lang gesetzt sein.

**[0056]** Die Schaltbilder der [Fig. 3A](#), [Fig. 3B](#) und [Fig. 3C](#) zeigen Konfigurationsbeispiele des Inverters, der in dem Leistungsschalter dieser Ausführungsform verwendet wird. Der Inverter kann in der [Fig. 2](#) für die Inverter **12**, **15**, **22**, **25** und **26** verwendet werden.

**[0057]** [Fig. 3A](#) ist ein komplementärer Metalloxid-Halbleiter-(CMOS)-Inverter. Dieser Inverter hat einen Pch-MOS **41** und einen Nch-MOS **42**. Bei-



spielsweise empfängt die Source des Pch-MOS **41** eine Versorgungsspannung mit hohem Pegel und die Source des Nch-MOS **42** empfängt eine Versorgungsspannung mit niedrigem Pegel. Die Gates des Pch-MOS **41** und des Nch-MOS **42** sind miteinander verbunden und der Knoten zwischen den Gates dient als ein Eingang. Ferner sind die Drains des Pch-MOS **41** und des Nch-MOS **42** miteinander verbunden und der Knoten zwischen den Drains dient als ein Ausgang. Wenn der Eingang ein niedriger Pegel ist, ist der Pch-MOS **41** ein- und der Nch-MOS **42** ausgeschaltet und der Ausgang ist ein hoher Pegel. Wenn andererseits der Eingang ein hoher Pegel ist, ist der Pch-MOS **41** aus- und der Nch-MOS **42** eingeschaltet und der Ausgang ist ein niedriger Pegel.

**[0058]** [Fig. 3B](#) ist ein Konstantstromlastinverter, bei dem ein Pch-MOS einen Eingang empfängt. Dieser Inverter hat den Pch-MOS **41** und einen Nch-Depressions-MOS **43**, der als eine Konstantstromlast dient. Beispielsweise empfängt die Source des Pch-MOS **41** eine Versorgungsspannung mit hohem Pegel und das Gate dient als Eingang. Die Source des Nch-Depressions-MOS **43** empfängt eine Versorgungsspannung mit niedrigem Pegel und das Gate und die Source sind kurzgeschlossen. Die Drains des Pch-MOS **41** und des Nch-Depressions-MOS **43** sind miteinander verbunden und der Knoten zwischen den Drains dient als ein Ausgang. Wenn der Eingang ein niedriger Pegel ist, ist der Pch-MOS **41** eingeschaltet und der Ausgang ist ein hoher Pegel. Wenn andererseits der Eingang ein hoher Pegel ist, ist der Pch-MOS **41** ausgeschaltet und der Ausgang ist ein niedriger Pegel.

**[0059]** [Fig. 3C](#) ist ein Konstantstromlastinverter, bei dem ein Nch-MOS einen Eingang empfängt. Dieser Inverter hat einen Nch-Depressions-MOS **44**, der als eine Konstantstromlast dient und den Nch-MOS **42**. Beispielsweise empfängt der Drain des Nch-Depressions-MOS **44** eine Versorgungsspannung mit hohem Pegel und das Gate und die Source sind kurzgeschlossen. Die Source des Nch-MOS **42** empfängt eine Versorgungsspannung mit niedrigem Pegel und das Gate dient als ein Eingang. Die Source des Nch-Depressions-MOS **44** und der Drain des Nch-MOS **42** sind miteinander verbunden und der Knoten zwischen beiden dient als ein Ausgang. Wenn der Eingang ein niedriger Pegel ist, ist der Nch-MOS **42** ausgeschaltet und der Ausgang ist ein hoher Pegel. Wenn andererseits der Eingang ein hoher Pegel ist, ist der Nch-MOS **42** eingeschaltet und der Ausgang ist ein niedriger Pegel.

**[0060]** Die vorstehenden Konfigurationen sind Beispiele und der Inverter kann andere Konfigurationen haben. Beispielsweise können die Nch-Depressions-MOS **43** und **44** durch Pch-Depressions-MOS mit kurzgeschlossenem Gate und Source, einen Widerstand usw. ersetzt sein.

**[0061]** Bezugnehmend auf die [Fig. 4A](#), [Fig. 4B](#) und [Fig. 4C](#) wird im Folgenden die Funktionsweise des Leistungsschalters dieser Ausführungsform erläutert. In den grafischen Darstellungen der [Fig. 4A](#) bis [Fig. 4C](#) ist der Schwellwert, der vom Inverter **26** oder der Ausgangsspannungsdetektorschaltung **7** detektiert wird,  $V1$  und der Schwellwert, der vom Inverter **25** oder der Ausgangsspannungsdetektorschaltung **14** detektiert wird, ist  $V2$ . Der Zeitpunkt, zu welchem der Ausgang des Inverters **22** nach dem Eingang des Eingangssignals **40** invertiert ist, ist  $t1$  und der Zeitpunkt, zu welchem der Ausgang des Inverters **12** nach dem Eingang des Eingangssignals **40** invertiert ist, ist  $t2$ . Die Kreuzungspunkte von  $t$  und  $V$  sind die Detektionsreferenzpunkte:  $P1 (t1, V1)$  und  $P2 (t2, V2)$ . Im Folgenden werden die Funktionsweisen unter drei unterschiedlichen Zuständen beschrieben.

**[0062]** [Fig. 4A](#) ist eine Ausgangssignalform in der Einschaltperiode unter Normallastzustand. Die Ausgangsspannungsschwellwerte  $V1$  und  $V2$  und die Zeitschaltwerte  $t1$  und  $t2$  an den Referenzpunkten  $P1$  und  $P2$  sind auf solche Werte gesetzt, dass im Normallastzustand eine Anomalie nicht fälschlich detektiert wird. Wie in der durchgezogenen Linie (i) gezeigt, ist in dem Normallastzustand die Ausgangsspannung bei  $t2$   $V2$  oder höher und bei  $t1$   $V1$  oder höher. Somit wird der Normalbetrieb beibehalten, ohne dass die Schaltung abgeschaltet wird.

**[0063]** [Fig. 4B](#) ist die Ausgangssignalform in der Einschaltperiode im Lastkurzschlusszustand. Wie in der durchgezogenen Linie (i) gezeigt, steigt in dem Lastkurzschlusszustand die Ausgangsspannung nicht mit der Zeit und verfehlt das Erreichen von  $V2$  zum Zeitpunkt  $t2$ . Somit ist eine Anomalie detektiert und die Schaltung wird abgeschaltet. Wenn, wie in der gestrichelten Linie (j) gezeigt, die Schaltung unmittelbar nach dem Eingang des Eingangssignals **40** im Normallastzustand ist, aber zwischen den Zeitpunkten  $t2$  und  $t1$  in den Lastkurzschlusszustand gelangt, wird die Schaltung nach  $t2$  abgeschaltet, wenn die Ausgangsspannung unter  $V2$  fällt.

**[0064]** [Fig. 4C](#) ist die Ausgangssignalform in der Einschaltperiode im Überstromzustand. Wenn, wie in der durchgezogenen Linie (i) dargestellt, die Ausgangsspannung zum Zeitpunkt  $t2$   $V2$  erreicht, aber  $V1$  zum Zeitpunkt  $t1$  verfehlt, wird dies als der Überstromzustand infolge anomaler Last detektiert und die Schaltung abgeschaltet. Wenn, wie in der gestrichelten Linie (j) gezeigt, die Ausgangsspannung  $V1$  vor  $t1$  erreicht, dann aber infolge des Auftretens einer Anomalie in der Last unter  $V1$  fällt, wird dies als der Überstromzustand detektiert und die Schaltung wird zum Zeitpunkt  $t1$  abgeschaltet. Wenn, wie in der strichpunktierten Linie (k) gezeigt, in der Last eine Anomalie auftritt und die Ausgangsspannung nach  $t1$  unter  $V1$  fällt, wird die Schaltung sofort abgeschaltet.



**[0065]** Die Funktionsweise des Leistungsschalters **100** wird im Folgenden im Einzelnen erläutert. Bevor das Eingangssignal **40** an der Steuerschaltung **13** von einem Mikrocomputer oder dergleichen eingegeben wird, ist die Spannung der zweiten Energieversorgung **2** gleich der Spannung der ersten Energieversorgung **1**, die beispielsweise auf dem hohen Pegel ("H") ist. Somit fließt in die Zeitschaltungen **50** und **60** Strom und die Zeitschaltfunktion arbeitet nicht.

**[0066]** Wenn das Eingangssignal **40** an der Steuerschaltung **13** eingegeben wird, gibt die Steuerschaltung **13** einen niedrigen Pegel ("L") an die zweite Energieversorgung **2** aus: Dies erzeugt eine Spannungsdifferenz zwischen der zweiten Energieversorgung **2** und der ersten Energieversorgung **1** und es beginnt ein Strom, in die Zeitschaltungen **50** und **60** zu fließen, der die Zeitschaltfunktion aktiviert.

**[0067]** Gleichzeitig gibt die Steuerschaltung **13** ein Gate-Signal aus, um den Ausgangstransistor **4** einzuschalten, wodurch das Einschalten des Ausgangstransistors **4** beginnt. Die Ausgangsspannung, unmittelbar nach dem Eingeben des Eingangssignals **40** oder unmittelbar nach dem Beginn des Einschaltens, ist nahe der Spannung der dritten Energieversorgung **3**, die beispielsweise eine Massespannung ist, wie dies in der [Fig. 4A](#) gezeigt ist. Weil die Ausgangsspannung niedriger als  $V_1$  und  $V_2$  ist, werden die Ausgänge der Inverter **25** und **26** nicht invertiert, sondern bleiben "H".

**[0068]** Zu diesem Zeitpunkt ist der Nch-MOS **17** eingeschaltet, mit "H" als Eingang an seinem Gate. Der Nch-MOS **18** ist ausgeschaltet, mit "L" als Eingang an seinem Gate. Der Nch-MOS **21** ist eingeschaltet, mit "H" als Eingang an seinem Gate.

**[0069]** Weil der Nch-MOS **17** eingeschaltet ist, geht die Summe der Ströme, welche durch den Nch-Depressions-MOS **23** und den Nch-MOS **24** fließen, durch den Stromspiegel des Pch-MOS **9**, des Pch-MOS **10** und des Pch-MOS **19** und wird in den Kondensator **11** oder den Kondensator **20** geladen. Weil der Nch-MOS **18** ausgeschaltet ist, werden alle Drain-Ströme des Pch-MOS **10** in den Kondensator **11** geladen. Weil ferner der Nch-MOS **21** eingeschaltet ist, werden alle Drain-Ströme des Pch-MOS **19** in den Nch-MOS **21** fließen und nicht in den Kondensator **20** geladen. Somit arbeitet in diesem Zustand nur die Zeitschaltung **50** und die Zeitschaltung **60** arbeitet nicht.

**[0070]** Um die Kapazität des Kondensators **11** und des Kondensators **20** zu verringern, ist das Stromspiegelverhältnis auf ein solches Transistorgrößenverhältnis gesetzt, dass die Summe der Ströme durch den Nch-Depressions-MOS **23** und den Nch-MOS **24** signifikant verringert wird.

**[0071]** Für den Fall eines normalen Lastzustandes erreicht die Ausgangsspannung den Schwellwert  $V_2$  des Inverters **25**, bevor sie den Schwellwert des Inverters **12** erreicht oder bevor sie  $t_2$  erreicht, wie dies in der [Fig. 4A](#) gezeigt ist. Wenn die Ausgangsspannung den Schwellwert des Inverters **25** erreicht, wird der Ausgang des Inverters **25** "L" und der Ausgang des Inverters **26** wird "H".

**[0072]** Zu diesem Zeitpunkt ist der Nch-MOS **17** abgeschaltet, wobei "L" an seinem Gate eingegeben ist. Der Nch-MOS **18** ist eingeschaltet, wobei "H" an seinem Gate eingegeben ist. Der Nch-MOS **21** ist abgeschaltet, wobei "L" an seinem Gate eingegeben ist.

**[0073]** Weil der Nch-MOS **17** abgeschaltet ist, ist der Strom, welcher durch den Stromspiegel des Pch-MOS **10** und des Pch-MOS **19** geht, nur der Strom des Nch-MOS **24**, der niedriger als die vorstehende Summe der Ströme ist, und zwar um die Größe des Stroms des Nch-Depressions-MOS **23**. Weil der Strom, mit dem der Kondensator **11** und der Kondensator **20** geladen werden, sinkt, sinkt dementsprechend die Zeitschaltgeschwindigkeit. Ferner schaltet der zu ladende Kondensator vom Kondensator **11** auf den Kondensator **20**, weil der Nch-MOS **18** eingeschaltet ist und der Nch-MOS **21** ausgeschaltet ist. Somit arbeitet in diesem Zustand nur die Zeitschaltung **60** und die Zeitschaltung **50** arbeitet nicht.

**[0074]** Wenn dann die Ausgangsspannung steigt, um den Schwellwert  $V_1$  des Inverters **26** zu erreichen, wird der Ausgang des Inverters **26** auf "L" invertiert. Danach wird der Kondensator **20** auf eine gegebene Spannung geladen, um den Schwellwert des Inverters **22** oder  $t_1$  zu erreichen, der Ausgang des Inverters **22** wird auf "L" invertiert. Weil der Ausgang des Inverters **26** "L" ist, wenn der Ausgang des Inverters **22** "L" ist, bestimmt die Steuerschaltung **13**, dass das Einschalten normal beendet ist und schaltet somit nicht den Ausgangstransistor **4** ab.

**[0075]** Im Fall des Lastkurzschlusszustandes wird, wie in der [Fig. 4B](#) in der durchgezogenen Linie (i) gezeigt, der Kondensator **11** auf eine gegebene Spannung geladen, um den Schwellwert des Inverters **12** zu erreichen oder  $t_2$  zu erreichen, bevor die Ausgangsspannung den Schwellwert  $V_2$  des Inverters **25** oder den Schwellwert  $V_1$  des Inverters **26** erreicht. Bei Erreichen des Schwellwertes des Inverters **12** wird der Ausgang des Inverters **12** auf "L" invertiert. Weil der Ausgang des Inverters **26** "H" ist, wenn der Ausgang des Inverters **12** "L" ist, bestimmt die Steuerschaltung **13** das Vorhandensein des anormalen Zustandes und gibt ein Gatesignal aus, um den Ausgangstransistor **4** ungeachtet des Eingangssignals **40** abzuschalten.

**[0076]** Im Fall der Linie (i) befindet sich der Zeitpunkt zum Abschalten des Ausgangstransistors **4**

nach dem Ablauf der Zeitspanne  $t_2$  seit dem Einschaltzustand. Im Fall der Linie (j) befindet sich andererseits der Zeitpunkt zum Abschalten des Ausgangstransistors **4** in der Zeit, nachdem die Zeitspanne  $t_2$  seit dem Abfallen der Ausgangsspannung unter  $V_2$  abgelaufen ist, weil die Zeitschaltung **50** wiederum arbeitet, wenn die Ausgangsspannung unter  $V_2$  fällt. Wenn die Ausgangsspannung wiederum  $V_2$  erreicht, bevor die Zeitspanne  $t_2$  seit dem Abfallen der Ausgangsspannung unter  $V_2$  abgelaufen ist, beginnt im Fall der Linie (j) die Zeitschaltung **60** von diesem Punkt an zu arbeiten.

**[0077]** Die Steuerschaltung **13** kann sich ferner auf den Ausgang des Inverters **25** beziehen und diesen als anomalen Zustand bestimmen, wenn der Ausgang des Inverters **25** "H" ist, wenn der Ausgang des Inverters **12** "L" ist.

**[0078]** In dem in der [Fig. 4C](#) durch die durchgezogene Linie (i) gezeigten Überstromzustand erreicht die Ausgangsspannung den Schwellwert  $V_2$  des Inverters **25**, bevor der Schwellwert des Inverters **12** oder  $t_2$  erreicht ist, aber der Schwellwert des Inverters **22** oder  $t_1$  wird erreicht, bevor die Ausgangsspannung den Schwellwert  $V_1$  des Inverters **26** erreicht. Wenn der Schwellwert des Inverters **22** erreicht ist, wird der Ausgang des Inverters **22** auf "L" invertiert. Weil der Ausgang des Inverters **26** "H" ist, wenn der Ausgang des Inverters **22** "L" ist, bestimmt die Steuerschaltung **13**, dass der anomale Zustand vorhanden ist und gibt ein Gate-Signal aus, um den Ausgangstransistor **4** ungeachtet des Eingangssignals **40** abzuschalten.

**[0079]** Weil die Zeitschaltung **60** ihren Betrieb beginnt, wenn die Ausgangsspannung  $V_2$  erreicht, liegt die Zeit zum Abschalten des Ausgangstransistors **4** nach der Zeitspanne  $t_2$ , die vergangen ist, seit die Ausgangsspannung  $V_2$  erreicht hat. Für den Fall der Linie (j) ist die Funktionsweise ebenfalls die gleiche wie im Fall der Linie (1) zum Zeitpunkt  $t_1$  und schaltet den Ausgangstransistor **4** ab. Im Fall der Linie (k) wird ebenfalls, weil der Ausgang des Inverters **22** "L" ist und der Ausgang des Inverters **26** "H" ist, wenn die Ausgangsspannung nach  $t_1$  unter  $V_1$  fällt, der Ausgangstransistor **4** abgeschaltet.

**[0080]** Obwohl bei dem vorstehenden Beispiel die  $t_1$  die Zeit ist, die abgelaufen ist, seit die Ausgangsspannung  $V_2$  erreicht hat, ist sie nicht darauf begrenzt. Beispielsweise kann  $t_1$  die Zeit sein, die seit dem Einschalten abgelaufen ist. In diesem Fall ist es notwendig, die Zeitschaltung **60** zu aktivieren, ohne den Nch-MOS **21** im Einschaltbetrieb einzuschalten.

**[0081]** Wie vorstehend beschrieben, setzt die vorliegende Ausführungsform zwei Detektionsreferenzpunkte, die die Kreuzungspunkte von der Ausgangsspannung und den Zeitschaltwerten sind, um eine

Anomalie zu detektieren, obwohl herkömmliche Schaltungen nur einen Detektionsreferenzpunkt haben. Somit ist es möglich, die Schaltung unmittelbar bei Auftreten des Lastkurzschlusses, der den Ausgangstransistor mit einer Belastung beaufschlagt, abzuschalten, wodurch die Belastung des Ausgangstransistors verringert wird. Eine größere Anzahl an Detektionsreferenzpunkten erlaubt einen zuverlässigeren Schutz.

**[0082]** Im Einzelnen setzt diese Ausführungsform zwei Detektionsreferenzpunkte der Kombinationen "niedriger Ausgangsspannungsdetektionswert in kurzer Zeitschaltzeit" und "hoher Ausgangsspannungsdetektionswert in einer langen Zeitschaltzeit". Dies erlaubt, dass sowohl ein sofortiges Abschalten bei Auftreten von Lastkurzschluss als auch ein Abschalten bei Auftreten eines Überstroms erzielt werden kann, wenn die Ausgangsspannung einen Detektionswert überschreitet, ohne dass eine falsche Detektion verursacht wird.

**[0083]** Die Zeit bis zum Ausschalten des Ausgangstransistors, nachdem die Steuerschaltung die Anomalie detektiert hat, kann gemäß der Lastbedingungen variiert werden. Die Ausgangsspannung an dem Detektionsreferenzpunkt kann einfach durch Ändern der Schwellwert der Inverter **25** und **26** als den Ausgangsspannungsdetektorschaltungen geändert werden. Der Zeitschaltwert kann ebenfalls einfach geändert werden, indem entweder die Stromwerte des Nch-Depressions-MOS **23** und des Nch-MOS **24** als Konstantstromvorrichtungen, das Stromspiegelverhältnis der Pch-MOS **9**, **10** und **19** oder die Kapazität des Kondensators **11** und **20** geändert wird.

#### Zweite Ausführungsform

**[0084]** Nunmehr, bezugnehmend auf das Schaltbild der [Fig. 5](#), wird im Folgenden die Konfiguration eines Leistungsschalters gemäß der zweiten Ausführungsform der Erfindung erläutert. Der Leistungsschalter **100** hat ferner zusätzlich zu den Elementen des Leistungsschalters **100**, wie in den [Fig. 1](#) und [Fig. 2](#) gezeigt, eine Zeitschaltung **70** und einen Inverter **31**, die als eine Ausgangsspannungsdetektorschaltung dienen. Der Zeitschalter **70** hat einen Pch-MOS **27**, einen Kondensator **28**, einen Nch-MOS **29** und einen Inverter **30**. In der [Fig. 5](#) bezeichnen die gleichen Bezugssymbole wie in den [Fig. 1](#) und [Fig. 2](#) die gleichen Elemente.

**[0085]** Die Zeitschaltung **70** hat eine ähnliche Konfiguration und Funktionsweise wie die Zeitschaltung **60** mit Ausnahme eines Zeitschaltwertes. Der Inverter **31** hat die ähnliche Konfiguration und Funktionsweise wie der Inverter **26** mit Ausnahme des Schwellwertes.

**[0086]** Diese Ausführungsform setzt einen weiteren

Detektionsreferenzpunkt P3 ( $t_3$ , V3) zusätzlich zu P1 und P2 für den Fall, dass der Ausgang des Inverters **30** invertiert ist oder  $t_3$  erreicht ist, bevor der Ausgang des Inverters **31** für die Ausgangsspannungsdetektion invertiert ist oder V3 erreicht ist. Der Schwellwert V3 des Inverters **31** ist auf einen gegebenen Wert zwischen den in den [Fig. 4A](#) bis [Fig. 4C](#) gezeigten Werten V2 und V1 gesetzt. Demgemäß liegt der Zeitpunkt  $t_3$ , zu welchem der Inverter **30** invertiert wird, zwischen den in den [Fig. 4A](#) bis [Fig. 4C](#) gezeigten Zeitpunkten  $t_2$  und  $t_1$ . Die Funktionsweise des Leistungsschalters **100** ist die gleiche, wie in den [Fig. 2](#) und [Fig. 4A](#) bis [Fig. 4C](#) gezeigt.

**[0087]** Der Detektionsreferenzpunkt P3 ( $t_3$ , V3) ist auf einen solchen Wert gesetzt, dass im normalen Lastzustand Anomalie nicht fälschlich detektiert wird. Das Setzen der drei Detektionsreferenzpunkte zum Detektieren einer anormalen Last verringert ferner die Belastung des Ausgangstransistors bei Auftreten einer Anomalie in der Last.

#### Dritte Ausführungsform

**[0088]** Bezugnehmend auf das Schaltbild der [Fig. 6](#), wird nun die Konfiguration eines Leistungsschalters gemäß einer dritten Ausführungsform der Erfindung erläutert. Der Leistungsschalter **100** hat die gleiche Konfiguration wie der Leistungsschalter **100** der [Fig. 5](#), mit Ausnahme, dass die Konfiguration der Zeitschaltung **70** sich unterscheidet. Die Zeitschaltung **70** dieser Ausführungsform eliminiert den Pch-MOS **27**, den Nch-MOS **29** und den Kondensator **28** der [Fig. 5](#) und hat nur den Inverter **30**. In der [Fig. 6](#) bezeichnen die gleichen Bezugssymbole wie in der [Fig. 5](#) die gleichen Elemente.

**[0089]** Bei dieser Ausführungsform ist der Eingang des Inverters **30** gemeinsam mit dem Eingang des Inverters **22**. Eine Zeitdifferenz zwischen  $t_1$  und  $t_3$  wird durch eine Differenz im Schwellwert des Inverters **22** und des Inverters **30** erzeugt. Weil der Zeitschaltwert in  $t_3$  kürzer ist, ist der Schwellwert des Inverters **30** nahe an die Spannung der zweiten Energieversorgung **2** gesetzt. Dies ermöglicht eine Verringerung der Anzahl der Elemente ohne Änderung der Funktionen.

#### Andere Ausführungsformen

**[0090]** In dem vorstehenden Leistungsschalter **100** kann zwischen der Ausgangsseite der Steuerschaltung **13** und dem Gate des Ausgangstransistors **4** eine gegebene Schaltung platziert sein. Beispielsweise können eine Ladungspumpe und ein Gate-Widerstand platziert sein, so dass die Ladungspumpe gemäß dem Ausgang der Steuerschaltung **13** eine verstärkte Spannung ausgibt, um den Ausgangstransistor **4** einzuschalten. Ferner kann ein Nch-Depressions-MOS als Gate-Widerstand zwischen der La-

dungspumpe und dem Gate des Ausgangstransistors **4** verwendet werden. Die Korrelierung des Gate-Widerstandes zum Stromwert des Nch-Depressions-MOS **23** als einer Konstantstromvorrichtung erlaubt ein Schaltungsdesign ohne Variation.

**[0091]** Obwohl die vorstehenden Beispiele einen MOS für den Ausgangstransistor verwenden, ist er nicht auf einen solchen begrenzt und es kann eine andere Schaltvorrichtung verwendet werden. Beispielsweise kann stattdessen ein isolierter Gate-Bipolartransistor (IGBT) oder ein Gate-Ab-schalt-(GTO)-Thyristor usw. verwendet werden.

**[0092]** Es ist klar zu ersehen, dass die vorliegende Erfindung nicht auf die vorstehende Ausführungsform begrenzt ist, sondern ohne Abweichen vom Umfang und Geist der Erfindung modifiziert und geändert werden kann.

#### Patentansprüche

1. Überstrom-Schutzschaltung zum Schützen einer Ausgangsschaltung, die eine Ausgangsspannung an eine Last ausgibt, vor einem Überstrom, mit: einer ersten Bestimmungsschaltung, die die Ausgangsspannung mit einem ersten Referenzwert in einer ersten Zeit, nachdem die Ausgangsschaltung das Ausgeben der Ausgangsspannung begonnen hat, vergleicht und ein Vergleichsergebnis bestimmt; einer zweiten Bestimmungsschaltung, die die Ausgangsspannung mit einem zweiten Referenzwert in einer zweiten Zeit nach der ersten Zeit vergleicht und ein Vergleichsergebnis bestimmt; und einer Ausgangssteuerschaltung, die bewirkt, dass die Ausgangsschaltung das Ausgeben der Ausgangsspannung an die Last in Übereinstimmung mit dem Bestimmungsergebnis der ersten Bestimmungsschaltung oder dem Bestimmungsergebnis der zweiten Bestimmungsschaltung stoppt.

2. Überstrom-Schutzschaltung nach Anspruch 1, weiterhin mit: einer ersten Zeitschaltung, die die erste Zeit ausgibt, wenn eine erste Zeitspanne abgelaufen ist, seitdem die Ausgangsschaltung mit dem Ausgeben der Ausgangsspannung begonnen hat; und einer zweiten Zeitschaltung, die die zweite Zeit ausgibt, wenn eine zweite Zeitspanne abgelaufen ist, seitdem die erste Bestimmungsschaltung bestimmt hat, dass die Ausgangsspannung außerhalb eines Bereiches des ersten Referenzwertes ist.

3. Überstrom-Schutzschaltung nach Anspruch 2, wobei die erste Zeitschaltung ferner die erste Zeit ausgibt, wenn die erste Zeitspanne abgelaufen ist, seitdem die erste Bestimmungsschaltung bestimmt hat, dass die Ausgangsspannung innerhalb eines Bereiches des ersten Referenzwertes liegt.

4. Überstrom-Schutzschaltung nach Anspruch 1, wobei die Ausgangssteuerschaltung bewirkt, dass die Ausgangsschaltung das Ausgeben der Ausgangsspannung an die Last stoppt, wenn die erste Bestimmungsschaltung bestimmt, dass die Ausgangsspannung innerhalb eines Bereiches des ersten Referenzwertes ist oder wenn die zweite Bestimmungsschaltung bestimmt hat, dass die Ausgangsspannung innerhalb eines Bereiches des zweiten Referenzwertes ist.

5. Überstrom-Schutzschaltung nach Anspruch 4, weiterhin mit:

einer ersten Zeitschaltung, die die erste Zeit ausgibt, wenn eine erste Zeitspanne abgelaufen ist, seit die Ausgangsschaltung das Ausgeben der Ausgangsspannung begonnen hat; und  
einer zweiten Zeitschaltung, die die zweite Zeit ausgibt, wenn eine zweite Zeitspanne abgelaufen ist, seit die erste Bestimmungsschaltung bestimmt hat, dass die Ausgangsspannung außerhalb eines Bereiches des ersten Referenzwertes ist.

6. Überstrom-Schutzschaltung nach Anspruch 5, wobei die erste Zeitschaltung ferner die erste Zeit ausgibt, wenn die erste Zeitspanne abgelaufen ist, seit die erste Bestimmungsschaltung bestimmt hat, dass die Ausgangsspannung innerhalb eines Bereiches des ersten Referenzwertes liegt.

7. Überstrom-Schutzschaltung zum Schützen eines Ausgangstransistors, der eine Last treibt, vor einem Überstrom, mit:

einem ersten Spannungsdetektor, der detektiert, dass eine Ausgangsspannung an die Last eine erste Spannung ist;

einem zweiten Spannungsdetektor, der detektiert, dass die Ausgangsspannung eine zweite Spannung ist;

einem ersten Zeitdetektor, der detektiert, dass eine erste Zeitspanne seit dem Einschalten des Ausgangstransistors abgelaufen ist;

einem zweiten Zeitdetektor, der detektiert, dass eine zweite Zeitspanne seit dem Detektieren der ersten Spannung abgelaufen ist; und

einer Steuerung, die den Ausgangstransistor abschaltet, wenn die erste Spannung nicht vor dem Detektieren des Ablaufs der ersten Zeitspanne detektiert ist, und Ausschalten des Ausgangstransistors, wenn die zweite Spanne nicht nach dem Detektieren des Ablaufs der zweiten Zeitspanne detektiert ist.

8. Überstrom-Schutzschaltung nach Anspruch 7, wobei die zweite Spannung höher als die erste Spannung ist.

9. Überstrom-Schutzschaltung nach Anspruch 7, wobei die zweite Zeitspanne länger als die erste Zeitspanne ist.

10. Überstrom-Schutzschaltung nach Anspruch 7, weiterhin mit einem Detektionsbetriebsschalter, der den Betrieb zwischen dem ersten Zeitdetektor und dem zweiten Zeitdetektor gemäß dem Detektieren der ersten Spannung durch den ersten Spannungsdetektor schaltet.

11. Überstrom-Schutzschaltung nach Anspruch 7, weiterhin mit einem Detektionsdauerschalter, der eine Detektionszeitspanne zwischen dem ersten Zeitdetektor und dem zweiten Zeitdetektor gemäß dem Detektieren der ersten Spannung durch den ersten Spannungsdetektor schaltet.

12. Überstrom-Schutzschaltung nach Anspruch 7, wobei  
der erste Spannungsdetektor einen ersten Inverter und der zweite Spannungsdetektor einen zweiten Inverter hat, und  
die erste Spannung ein Schwellwert des ersten Inverters und die zweite Spannung ein Schwellwert des zweiten Inverters ist.

13. Überstrom-Schutzschaltung nach Anspruch 7, wobei  
der erste Zeitdetektor einen ersten Kondensator aufweist, der nach dem Einschalten des Ausgangstransistors geladen wird, und ein dritter Inverter basierend auf der Spannung des ersten Kondensators detektiert, dass die erste Zeitspanne abgelaufen ist, und  
der zweite Zeitdetektor einen zweiten Kondensator aufweist, der nach dem Detektieren der ersten Spannung geladen wird, und ein vierter Inverter basierend auf einer Spannung vom zweiten Kondensator detektiert, dass die zweite Zeitspanne abgelaufen ist.

14. Überstrom-Schutzschaltung nach Anspruch 13, weiterhin mit:

einem ersten Schalter, der das Laden des ersten Kondensators gemäß dem Detektieren der ersten Spannung durch den ersten Spannungsdetektor beginnt;

einem zweiten Schalter, der das Laden des zweiten Kondensators gemäß dem Detektieren der ersten Spannung durch den ersten Spannungsdetektor beginnt.

15. Überstrom-Schutzschaltung nach Anspruch 13, weiterhin mit einem dritten Schalter, der einen Strom, welcher in den ersten Kondensator fließt, und einen Strom, der in den zweiten Kondensator fließt, in Übereinstimmung mit dem Detektieren der ersten Spannung durch den ersten Spannungsdetektor schaltet.

16. Überstrom-Schutzschaltung nach Anspruch 12, wobei  
der erste Zeitdetektor einen ersten Kondensator aufweist, der nach dem Einschalten des Ausgangstransistors geladen wird, und ein dritter Inverter basie-

rend auf der Spannung des ersten Kondensators detektiert, dass die erste Zeitspanne abgelaufen ist, und der zweite Zeitdetektor einen zweiten Kondensator aufweist, der nach dem Detektieren der ersten Spannung geladen wird, und ein vierter Inverter basierend auf einer Spannung vom zweiten Kondensator detektiert, dass die zweite Zeitspanne abgelaufen ist.

17. Überstrom-Schutzschaltung nach Anspruch 16, weiterhin mit:

einem ersten Schalter, der das Laden des ersten Kondensators gemäß dem Detektieren der ersten Spannung durch den ersten Spannungsdetektor beginnt; und

einem zweiten Schalter, der das Laden des zweiten Kondensators gemäß dem Detektieren der ersten Spannung durch den ersten Spannungsdetektor beginnt.

18. Überstrom-Schutzschaltung nach Anspruch 16, weiterhin mit einem dritten Schalter, der einen Strom, der in den ersten Kondensator fließt, und einen Strom, der in den zweiten Kondensator fließt, in Übereinstimmung mit dem Detektieren der ersten Spannung durch den ersten Spannungsdetektor schaltet.

19. Halbleitervorrichtung, mit:

einem Ausgangstransistor, der eine Last treibt;  
einer ersten Spannungsdetektorschaltung, die detektiert, dass eine Ausgangsspannung an die Last eine erste Spannung ist;

einer zweiten Spannungsdetektorschaltung, die detektiert, dass die Ausgangsspannung eine zweite Spannung höher als die erste Spannung ist;

einer ersten Zeitschaltung, die detektiert, dass eine erste Zeitspanne seit dem Einschalten des Ausgangstransistors abgelaufen ist;

einer zweiten Zeitschaltung, die detektiert, dass eine zweite Zeitspanne seit dem Detektieren der ersten Spannung durch die erste Spannungsdetektorschaltung abgelaufen ist; und

einer Steuerschaltung, die den Ausgangstransistor abschaltet, wenn die erste Spannungsdetektorschaltung die erste Spannung nicht vor dem Detektieren des Ablaufs der ersten Zeitspanne durch die erste Zeitschaltung detektiert, und den Ausgangstransistor abschaltet, wenn die zweite Detektorschaltung nicht die zweite Spannung, nachdem die zweite Zeitschaltung detektiert hat, dass die zweite Zeitspanne abgelaufen ist, detektiert.

20. Verfahren zum Steuern einer Treiberschaltung, die eine Last treibt, mit:

Detektieren, dass eine Ausgangsspannung an die Last eine erste Spannung ist;

Detektieren, dass die Ausgangsspannung eine zweite Spannung höher als die erste Spannung ist;

Detektieren, dass eine erste Zeitspanne seit dem Beginn des Ausgangs der Treiberschaltung abgelaufen

ist;

Detektieren, dass eine zweite Zeitspanne seit dem Detektieren der ersten Spannung abgelaufen ist;

Stoppen des Ausgangs von der Treiberschaltung, wenn die erste Spannung nicht vor dem Detektieren, dass die erste Zeitspanne abgelaufen ist, detektiert wird; und

Stoppen des Ausgangs von der Treiberschaltung, wenn die zweite Spannung nicht detektiert wird, nachdem detektiert worden ist, dass die zweite Zeitspanne abgelaufen ist.

Es folgen 8 Blatt Zeichnungen





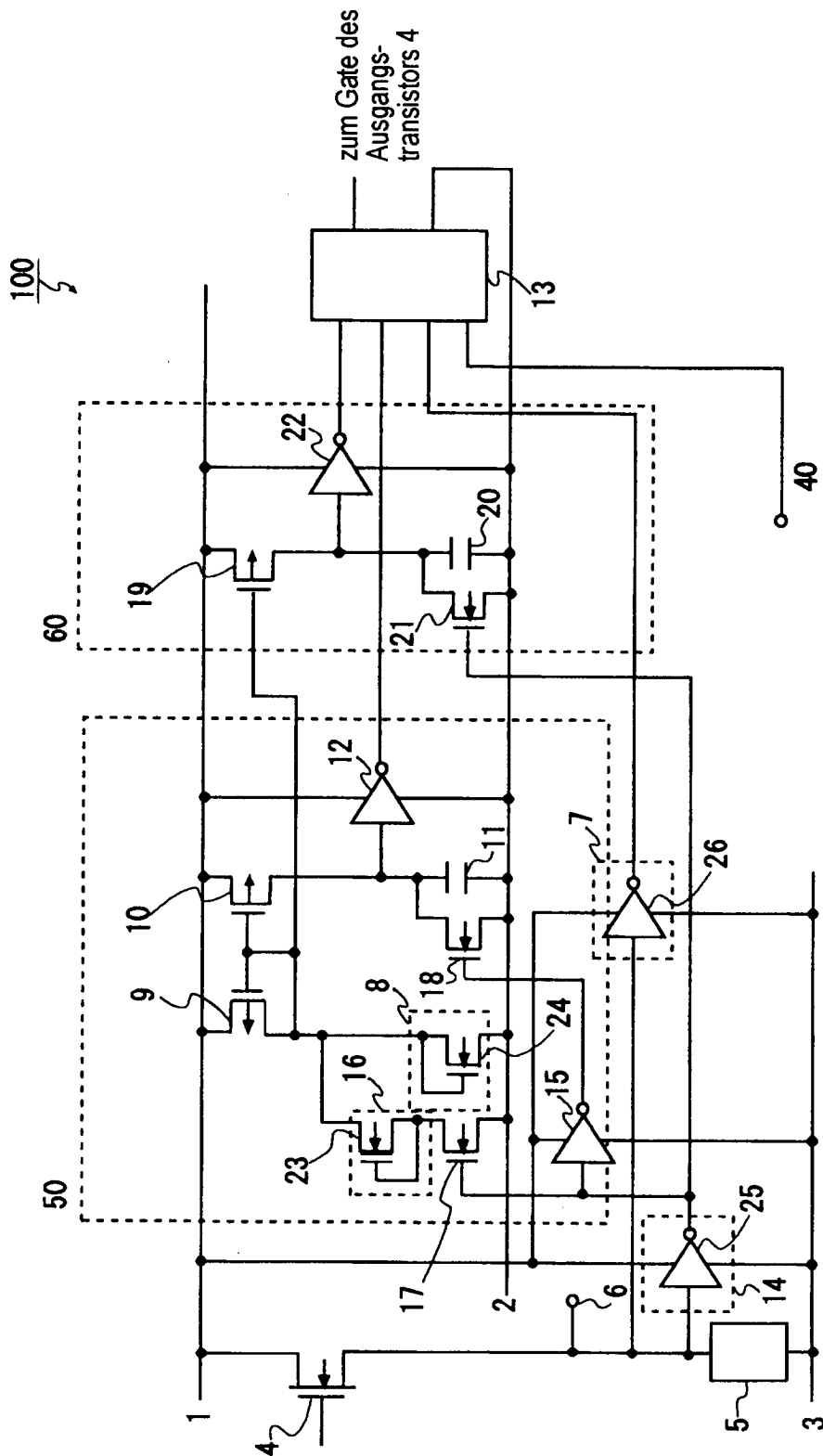


Fig. 2

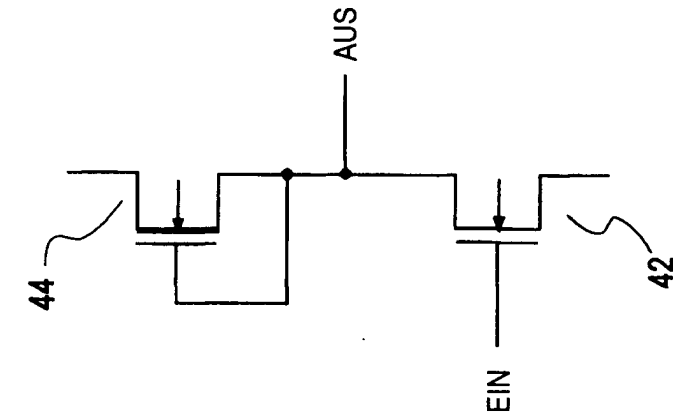


Fig. 3A

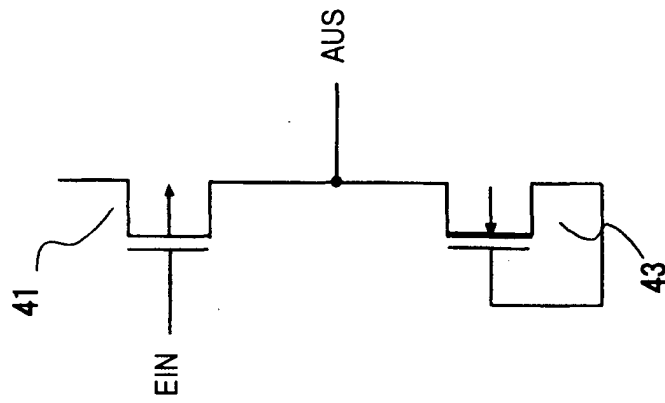


Fig. 3B

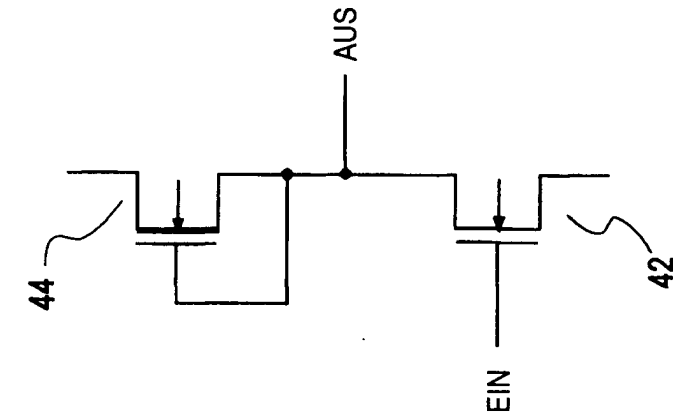


Fig. 3C

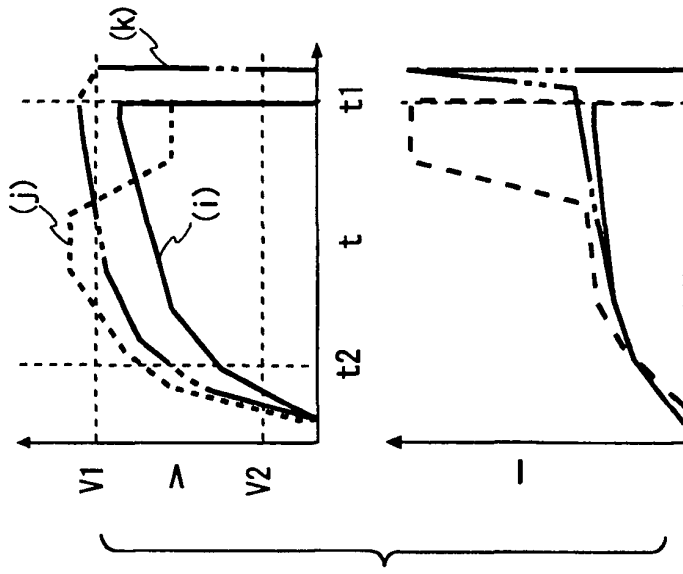


Fig. 4A

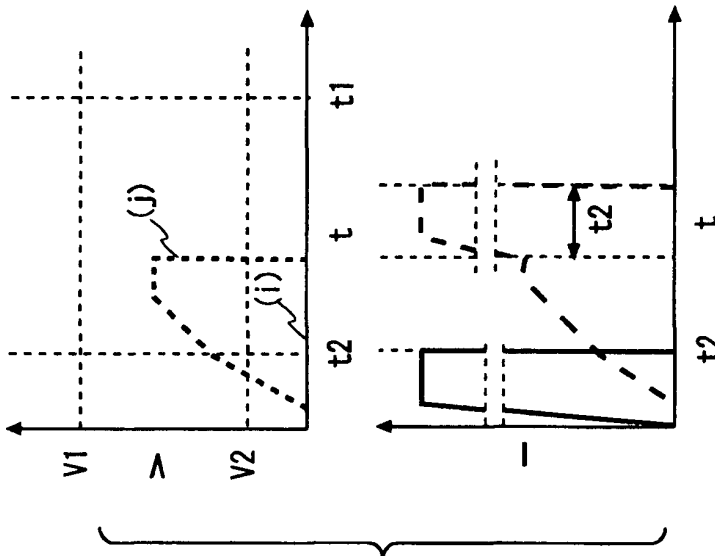


Fig. 4B

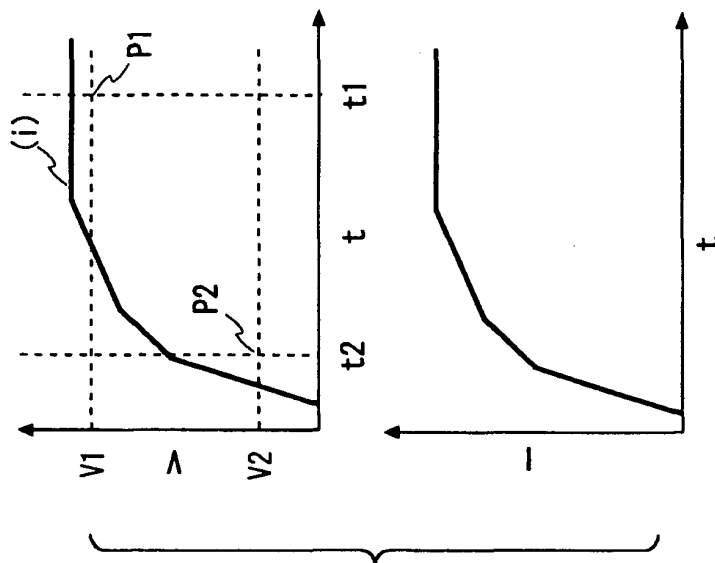


Fig. 4C

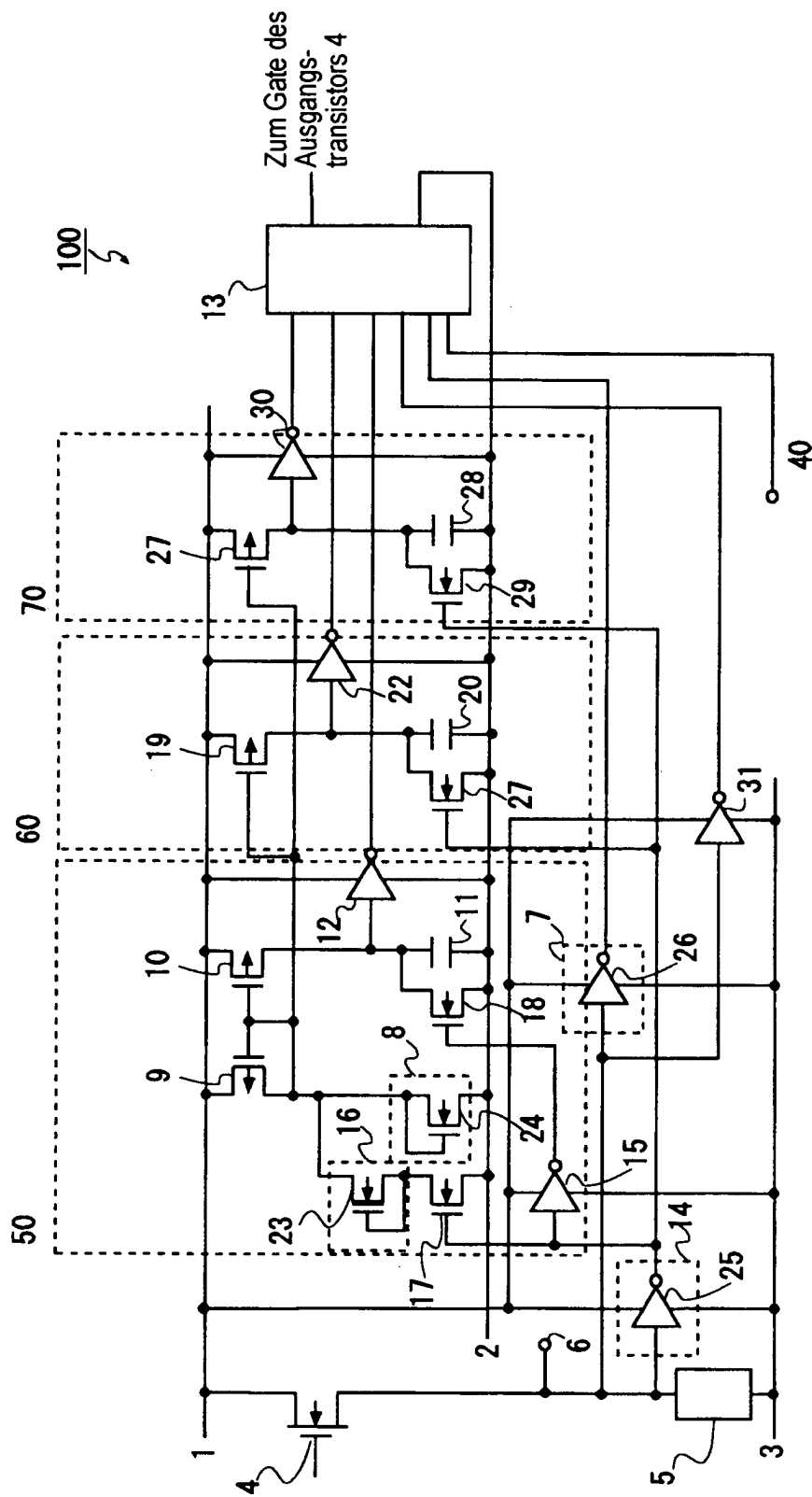


Fig. 5

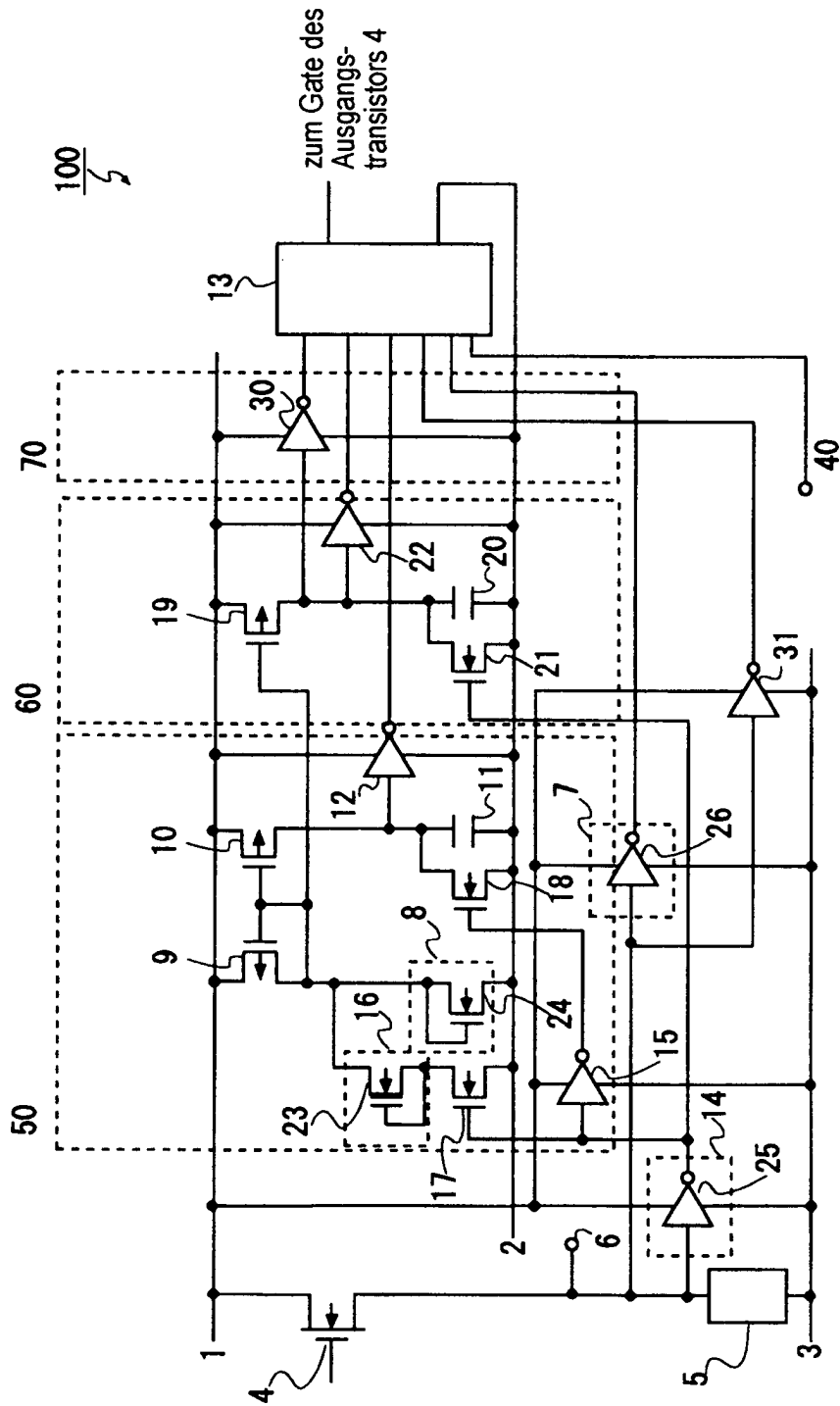


Fig. 6

Stand der Technik

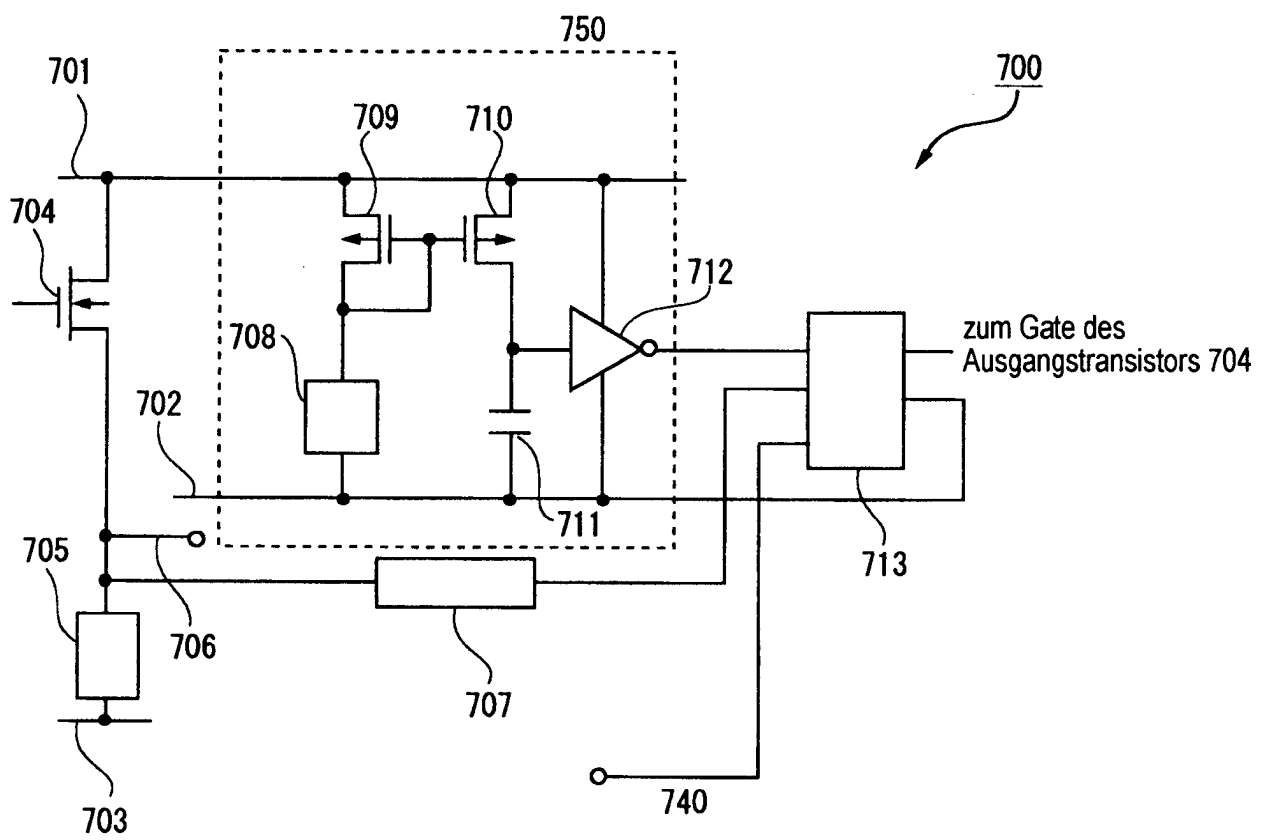


Fig. 7



