



(12) 发明专利

(10) 授权公告号 CN 109164655 B

(45) 授权公告日 2021.03.23

(21) 申请号 201811141052.5

G02F 1/1343 (2006.01)

(22) 申请日 2018.09.28

G02F 1/133 (2006.01)

H01L 27/12 (2006.01)

(65) 同一申请的已公布的文献号

申请公布号 CN 109164655 A

(56) 对比文件

(43) 申请公布日 2019.01.08

CN 106338864 A, 2017.01.18

CN 106200173 A, 2016.12.07

(73) 专利权人 合肥鑫晟光电科技有限公司

CN 106338864 A, 2017.01.18

CN 106200173 A, 2016.12.07

地址 230012 安徽省合肥市新站区工业园内

KR 20080079017 A, 2008.08.29

专利权人 京东方科技集团股份有限公司

US 2002021396 A1, 2002.02.21

(72) 发明人 张东徽 马小叶 刘国冬 谷晓芳

CN 105527762 A, 2016.04.27

CN 106338864 A, 2017.01.18

杜瑞芳 倪欢 韩振宇

CN 103943787 A, 2014.07.23

CN 106773272 A, 2017.05.31

(74) 专利代理机构 北京市柳沈律师事务所

11105

审查员 陈宝鑫

代理人 彭久云

(51) Int. Cl.

G02F 1/1362 (2006.01)

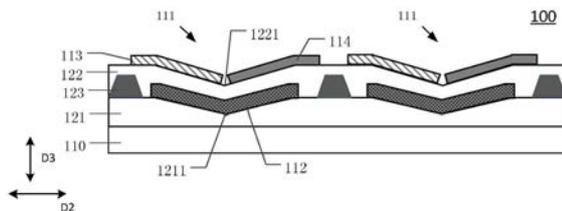
权利要求书2页 说明书13页 附图10页

(54) 发明名称

阵列基板、显示装置及其制备与驱动方法、基板制备方法

(57) 摘要

一种阵列基板及其制备方法、显示装置及其驱动方法以及显示基板的制备方法。该阵列基板包括显示子像素。显示子像素包括像素电极、第一公共电极和第二公共电极；第一公共电极和第二公共电极彼此电绝缘且在阵列基板上并列设置；像素电极配置为在操作中与第一公共电极和第二公共电极分别作用以分别进行显示操作。



1. 一种显示装置,包括阵列基板和驱动电路,
其中,所述阵列基板包括显示子像素、栅线和数据线;
所述数据线在第一方向上延伸,所述栅线在与所述第一方向交叉的第二方向上延伸;
所述显示子像素包括像素电极、第一公共电极和第二公共电极;
所述第一公共电极和所述第二公共电极彼此电绝缘且在所述阵列基板上沿所述第二方向并列设置;
所述像素电极配置为在操作中与所述第一公共电极和所述第二公共电极分别作用以分别进行显示操作;
所述第一公共电极和所述第二公共电极被配置为连接到所述驱动电路的不同的公共电压端;
所述显示子像素的对应于所述第一公共电极的区域被配置为在工作中提供第一图像的图像像素,所述显示子像素的对应于所述第二公共电极的区域被配置为在工作中提供第二图像的图像像素;以及
所述驱动电路被配置为:在2D显示模式,向所述第一公共电极和所述第二公共电极施加相同的公共电压;以及在3D显示模式,向所述第一公共电极和所述第二公共电极施加不同的公共电压。
2. 根据权利要求1所述的显示装置,其中,所述第一公共电极和所述第二公共电极配置为连接到不同的公共电压端以接收第一公共电压和第二公共电压。
3. 根据权利要求1所述的显示装置,其中,所述第一公共电极和所述第二公共电极同层设置。
4. 根据权利要求1-3任一所述的显示装置,其中,所述阵列基板包括多个所述显示子像素,且多个所述显示子像素阵列排布;
相邻的至少两个所述显示子像素的第一公共电极彼此电连接;以及
相邻的至少两个所述显示子像素的第二公共电极彼此电连接。
5. 根据权利要求4所述的显示装置,其中,在第一方向上相邻的至少两个所述显示子像素的第一公共电极属于同一块状电极;以及
在所述第一方向上相邻的至少两个所述显示子像素的第二公共电极属于同一块状电极。
6. 根据权利要求5所述的显示装置,其中,所述阵列基板还包括第一公共电压线和第二公共电压线;
在第二方向上相邻的至少两个所述显示子像素的第一公共电极与所述第一公共电压线电连接;以及
在所述第二方向上相邻的至少两个所述显示子像素的第二公共电极与所述第二公共电压线电连接,
所述第一方向和所述第二方向彼此交叉。
7. 根据权利要求1-3任一所述的显示装置,其中,所述阵列基板还包括衬底基板;
所述像素电极、第一公共电极和第二公共电极在所述衬底基板上,且所述像素电极在所述衬底基板上的正投影与第一公共电极和第二公共电极在所述衬底基板上的正投影分别重叠;以及

所述第一公共电极和所述第二公共电极都从彼此相对的一侧至彼此相邻的一侧朝向所述衬底基板倾斜,由此所述第一公共电极和所述第二公共电极整体上相对于所述衬底基板呈第一凹入形状。

8. 根据权利要求7所述的显示装置,其中,所述像素电极设置在所述第一公共电极与所述衬底基板之间;

所述像素电极相对于所述衬底基板整体上呈大致第二凹入形状,且所述第一凹入形状与所述第二凹入形状相同。

9. 根据权利要求1所述的显示装置,还包括显示基板,其中,所述显示基板和所述阵列基板彼此平行对置;以及

所述显示基板包括第一基板,所述第一基板包括对应于所述显示子像素的凹入部分以及设置在所述凹入部分中的透镜。

10. 根据权利要求9所述的显示装置,其中,所述第一基板还包括彩膜层,所述彩膜层包括所述凹入部分。

11. 一种如权利要求1-10任一项所述的显示装置的制备方法,包括:提供衬底基板,并在所述衬底基板上形成所述显示子像素,

其中,形成所述显示子像素包括:

在所述衬底基板上形成所述第一公共电极和所述第二公共电极,其中,所述第一公共电极和所述第二公共电极彼此电绝缘,且在所述衬底基板上并列设置;以及

形成所述像素电极,其中,所述像素电极形成为允许在操作中与所述第一公共电极和所述第二公共电极分别作用以分别进行显示操作。

12. 根据权利要求11所述的显示装置的制备方法,其中,形成所述像素电极、所述第一公共电极和所述第二公共电极在所述衬底基板上,以使得所述像素电极在所述衬底基板上的正投影与所述第一公共电极和所述第二公共电极在所述衬底基板上的正投影分别重叠;

所述第一公共电极和所述第二公共电极都从彼此相对的一侧至彼此相邻的一侧朝向所述衬底基板倾斜,由此所述第一公共电极和所述第二公共电极整体上相对于所述衬底基板呈第一凹入形状;以及

将所述像素电极形成为相对于所述衬底基板整体上呈大致第二凹入形状,且所述第一凹入形状与所述第二凹入形状相同。

13. 一种如权利要求1-10任一所述的显示装置的驱动方法,包括:

向所述显示子像素的像素电极施加像素电压;

在2D显示模式,向所述第一公共电极和所述第二公共电极施加相同的公共电压;以及

在3D显示模式,向所述第一公共电极和所述第二公共电极施加不同的公共电压。

阵列基板、显示装置及其制备与驱动方法、基板制备方法

技术领域

[0001] 本公开的实施例涉及一种阵列基板及其制备方法、显示装置及其驱动方法以及显示基板的制备方法。

背景技术

[0002] 近年来,3D显示已经成为显示领域的一大发展趋势。一种3D显示装置的原理是:使人的左右眼分别接收具有视差的不同图像(例如,具有视差的第一图像和第二图像),然后大脑可以基于左眼观察到的第一图像(左眼图像)和右眼观察到的第二图像(右眼图像)产生立体视觉(例如距离感、深度感和立体感)。

发明内容

[0003] 本公开的至少一个实施例提供了一种阵列基板,其包括显示子像素。显示子像素包括像素电极、第一公共电极和第二公共电极;第一公共电极和第二公共电极彼此电绝缘且在阵列基板上并列设置;像素电极配置为在操作中与第一公共电极和第二公共电极分别作用以分别进行显示操作。

[0004] 本公开的至少一个实施例还提供了一种显示装置,其包括本公开任一实施例提供的阵列基板。

[0005] 本公开的至少一个实施例提供了一种阵列基板的制备方法,其包括:提供衬底基板,并在衬底基板上形成显示子像素。形成显示子像素包括:在衬底基板上形成第一公共电极和第二公共电极,第一公共电极和第二公共电极彼此电绝缘,且在所述衬底基板上并列设置;以及形成像素电极,像素电极形成为允许在操作中与第一公共电极和第二公共电极分别作用以分别进行显示操作。

[0006] 本公开的至少一个实施例提供了一种显示基板的制备方法,其包括:提供第一基板,第一基板的表面上形成有凹入部分;以及在凹入部分上形成透镜材料层,并对透镜材料层构图形成位于凹入部分中的透镜。

[0007] 本公开的至少一个实施例提供了一种显示装置的驱动方法,包括:向显示子像素的像素电极施加像素电压;在2D显示模式,向第一公共电极和第二公共电极施加相同的公共电压;以及在3D显示模式,向第一公共电极和第二公共电极施加不同的公共电压。

附图说明

[0008] 为了更清楚地说明本公开实施例的技术方案,下面将对实施例的附图作简单地介绍,显而易见地,下面描述中的附图仅仅涉及本公开的一些实施例,而非对本公开的限制。

[0009] 图1是本公开的实施例提供的一种阵列基板的平面示意图;

[0010] 图2是本公开的实施例提供的一种阵列基板的结构示意图;

[0011] 图3A是本公开的实施例提供的另一种阵列基板的一种平面示意图;

[0012] 图3B是图3A示出的阵列基板的D区域的放大图;

- [0013] 图4是本公开的实施例提供的一种阵列基板的截面示意图；
- [0014] 图5A是本公开的实施例提供的一种显示基板的截面示意图；
- [0015] 图5B是本公开的实施例提供的一种微透镜的截面示意图；
- [0016] 图6是本公开的实施例提供的一种显示装置的截面示意图；
- [0017] 图7是本公开的实施例提供的一种显示装置的平面示意图以及显示原理示意图；
- [0018] 图8A-图8E是图4示出的阵列基板的在不同制作阶段的截面示意图；
- [0019] 图9A-图9E是图5A示出的显示基板的在不同制作阶段的截面示意图；
- [0020] 图10A-图10F是本公开的实施例提供的一种显示基板在不同制作阶段的截面示意图；
- [0021] 图11是本公开的实施例提供的一种显示装置的驱动方法的示意性流程图；以及
- [0022] 图12是一种显示装置的截面示意图。

具体实施方式

[0023] 为使本公开实施例的目的、技术方案和优点更加清楚，下面将结合本公开实施例的附图，对本公开实施例的技术方案进行清楚、完整地描述。显然，所描述的实施例是本公开的一部分实施例，而不是全部的实施例。基于所描述的本公开的实施例，本领域普通技术人员在无需创造性劳动的前提下所获得的所有其他实施例，都属于本公开保护的范围。

[0024] 除非另作定义，此处使用的技术术语或者科学术语应当为本公开所属领域内具有一般技能的人士所理解的通常意义。本公开中使用的“第一”、“第二”以及类似的词语并不表示任何顺序、数量或者重要性，而只是用来区分不同的组成部分。同样，“包括”或者“包含”等类似的词语意指出现该词前面的元件或者物件涵盖出现在该词后面列举的元件或者物件及其等同，而不排除其他元件或者物件。“连接”或者“相连”等类似的词语并非限定于物理的或者机械的连接，而是可以包括电性的连接，不管是直接的还是间接的。“上”、“下”、“左”、“右”等仅用于表示相对位置关系，当被描述对象的绝对位置改变后，则该相对位置关系也可能相应地改变。

[0025] 图12是一种显示装置500(具有3D显示功能)。如图12所示，该显示装置500包括显示面板510和视差光栅520。视差光栅520包括在水平方向上交替排布的遮光区521和透光区522。显示面板510包括在水平方向上交替排布的左眼像素511和右眼像素512，以分别出射对应于左眼图像的光线和对应于右眼图像的光线。如图12所示，在视差光栅520的遮挡下，左眼像素511和右眼像素512出射的光线可以分别入射至用户的左眼和右眼中。在左眼观察到的左眼图像和右眼观察到的右眼图像具有视差的情况下，用户的大脑可以基于左眼观察到的左眼图像和右眼观察到的右眼图像产生立体视觉(也即，看到具有3D视觉效果图像)。本公开的发明人在研究中注意到，在上述显示装置500中，由于左眼像素511和右眼像素512需要显示对应于所显示图像(例如，3D图像)的相同的图像像素，由此图12示出的显示装置(在例如3D显示模式下)显示的图像(例如，3D图像)的水平分辨率为显示面板510的水平分辨率的一半。

[0026] 本公开的实施例提供了一种阵列基板及其制备方法、显示装置及其驱动方法以及显示基板的制备方法。阵列基板包括显示子像素。显示子像素包括像素电极、第一公共电极和第二公共电极；第一公共电极和第二公共电极彼此电绝缘且在阵列基板上并列设置；像

素电极配置为在操作中与第一公共电极和第二公共电极分别作用以分别进行显示操作。

[0027] 在一些示例中,通过使得显示子像素包括彼此电绝缘第一公共电极和第二公共电极,可以在不降低分辨率的情况下实现显示功能(2D显示功能和/或3D显示功能)。

[0028] 下面通过几个示例对根据本公开实施例提供的阵列基板进行非限制性的说明,如下面所描述的,在不相互抵触的情况下这些具体示例中不同特征可以相互组合,从而得到新的示例,这些新的示例也都属于本公开保护的范围。

[0029] 图1是本公开的实施例提供的一种阵列基板100的一种平面示意图,图2是本公开的实施例提供的一种阵列基板的结构示意图,图4是本公开的实施例提供的一种阵列基板的截面示意图,图4示出的截面示意图是沿图2所示的A-A'线剖切得到。

[0030] 如图1所示,该阵列基板100包括衬底基板110(参见图4,图1未示出)、多条第一公共电压线115、多条第二公共电压线116、多条栅线124、多条数据线123以及多个显示子像素111。多个显示子像素111对应于由多条栅线124和多条数据线123彼此交叉限定的区域,且呈阵列排布。显示子像素111包括像素电极112;在图中,虽然像素电极112的左右两侧分别用不同形式(网格与空白)表示,但是这仅仅是为了清楚起见,像素电极112的左右两侧彼此连接,例如整体轮廓形成为块状。

[0031] 如图1所示,数据线123在第一方向D1上延伸,栅线124在第二方向D2上延伸,第一方向D1与第二方向D2交叉(例如,垂直)。

[0032] 例如,第一方向D1相邻的三个显示子像素111构成一个显示像素119。第一公共电压线115和第二公共电压线116在第二方向D2平行延伸,第一公共电压线115和第二公共电压线116在衬底基板110上的正投影间隔且沿第一方向D1交替设置。

[0033] 需要说明的是,栅线124、第一公共电压线115和第二公共电压线116在第二方向D2上延伸仅限定了栅线124、第一公共电压线115和第二公共电压线116长度的延伸方向,而并不表示栅线124、第一公共电压线115和第二公共电压线116本身为平行于第二方向D2的直线形状。也即是,根据实际应用需求,栅线124、第一公共电压线115和第二公共电压线116可以为平行于第二方向D2的直线形状,也可以为不完全平行于第二方向D2的折线形状。相应地,虽然图中示出数据线123为第一方向D1上延伸的直线,但是本公开的实施例不限于此,例如数据线123也可以为第一方向D1上延伸的折线。

[0034] 相比于图1示出的阵列基板100,图2示出的阵列基板100的显示子像素111还包括第一公共电极113和第二公共电极114,第一公共电极113与第一公共电压线115相连接,第二公共电极114与第二公共电压线116相连接。如图2所示,第一公共电极113和第二公共电极114彼此电绝缘且在阵列基板100上并列设置,即在阵列基板100所在平面上并列设置,由此分别占据了显示子像素11的不同部分。例如,第一公共电极113在衬底基板110上的正投影和第二公共电极114在衬底基板110上的正投影间隔且沿第二方向D2交替设置。

[0035] 如图4所示,第一公共电极113和第二公共电极114同层设置,由此可以简化制作工艺。在一些示例中,根据实际应用需求,第一公共电极113和第二公共电极114还可以设置在不同层。如图4所示,阵列基板100的显示子像素11中,像素电极112在垂直于衬底基板110的方向与第一公共电极113和第二公共电极114均重叠,由此当像素电极112在显示操作中被施加像素电压时,与第一公共电极113和第二公共电极114分别作用,从而在显示子像素11中不同部分分别进行显示操作。

[0036] 需要说明的是,第一公共电极113和第二公共电极114同层设置是指第一公共电极113和第二公共电极114使用同一材料在同一构图工艺形成。例如,可以使用同一构图工艺对同一导电层进行构图形成第一公共电极113和第二公共电极114,例如采用同一掩模版进行光刻工艺以形成第一公共电极113和第二公共电极114。例如,第一公共电极113和第二公共电极114可以位于同一平面中。又例如,第一公共电极113和第二公共电极114可以位于不同的平面中但属于同一结构层。

[0037] 如图2所示,第一公共电极113和第二公共电极114配置为连接到驱动电路的不同的公共电压端以接收第一公共电压和第二公共电压。例如,如图2所示,第一公共电极113可以经由第一公共电压线115连接至驱动电路的第一公共电压端171,第二公共电极114可以经由第二公共电压线116连接至驱动电路的第二公共电压端172,以分别接收第一公共电压端171输出的第一公共电压和第二公共电压端172输出的第二公共电压。又例如,在一些示例中,第一公共电极113还可以在阵列基板的一侧(例如上侧或下侧)直接连接至第一公共电压端171,类似地,第二公共电极114还可以在阵列基板的一侧(例如上侧或下侧)直接连接至第二公共电压端172。该驱动电路例如与控制器(未示出)连接,根据从所述控制器接收的控制信号,在不同的公共电压端输出所需的公共电压。该控制器根据显示模式(2D/3D显示模式)输出相应的控制信号。

[0038] 例如,第一公共电压和第二公共电压可以彼此不同,由此每个显示子像素111可以配置为提供至少两种不同的灰度。例如,如图2和下面将详述的关于显示装置的图7所示,在显示操作中,显示子像素111的对应于第一公共电极113的区域(例如,图1中显示子像素111左侧的使用网格填充的区域)可以用于提供第一图像155(例如,左眼图像)的图像像素,显示子像素111的对应于第二公共电极114的区域(例如,图1中显示子像素111右侧的使用白色填充的区域)可以用于提供第二图像156(例如,右眼图像)的图像像素。例如,如图2和图7所示,在第一图像155和第二图像156分别入射至用户的左眼和右眼的情况下,用户可以产生立体视觉(也即,看到具有3D视觉效果图像157),由此包括本公开的实施例提供的阵列基板100的显示装置可以在不降低分辨率的情况下实现3D(三维)显示功能。

[0039] 例如,第一公共电压和第二公共电压还可以彼此相同,由此每个显示子像素111可以配置为提供相同的灰度。此种情况下,在本公开的实施例提供的阵列基板100可用于实现2D(二维)显示功能。相比于图12示出的显示装置10,包括本公开的实施例提供的阵列基板100的显示装置可以在不降低分辨率的情况下实现2D显示功能。为了清楚起见,在不降低分辨率的情况下实现2D显示功能的原理将在显示装置10的实施例进行阐述,在此不再赘述。

[0040] 例如,如图2所示,相邻的至少两个显示子像素111的第一公共电极113彼此电连接,相邻的至少两个显示子像素111的第二公共电极114彼此电连接,由此可以减少阵列基板100需要设置的公共电压线的数目,进而可以提升阵列基板100的开口率以及降低驱动电路(例如,集成电路)的成本。

[0041] 例如,如图2所示,在第一方向D1上相邻的至少两个显示子像素111的第一公共电极113属于同一块状电极;以及,在第一方向D1上相邻的至少两个显示子像素111的第二公共电极114属于同一块状电极。由于无需设置额外的连接线,便可将在第一方向D1上相邻的至少两个显示子像素111的第一公共电极113彼此电连接,以及将在第一方向D1上相邻的至少两个显示子像素111的第二公共电极114彼此电连接,因此,可以在不增加工艺复杂度的情

况下降低公共电压线的数量。

[0042] 例如,在衬底基板110之上,第一公共电极113和第二公共电极114形成在同一层,第一公共电压线115和第二公共电压线116形成在同一层,公共电极所在的层与公共电压线之间设置了一个或多个中间绝缘层。例如,如图1和图2所示,在第二方向D2上相邻的至少两个显示子像素111的第一公共电极113经由形成在中间绝缘层中的第一过孔117与第一公共电压线115(相同的第一公共电压线115)电连接,在第二方向D2上相邻的至少两个显示子像素111的第二公共电极114经由形成在中间绝缘层中的第二过孔118与第二公共电压线116(相同的第二公共电压线116)电连接。由于无需设置额外的连接线,便可将在第二方向D2上相邻的至少两个显示子像素111的第一公共电极113彼此电连接以及将在第二方向D2上相邻的至少两个显示子像素111的第二公共电极114彼此电连接,因此,在不增加工艺复杂度的情况下降低公共电压线的数目。

[0043] 图3A是本公开的实施例提供的另一种阵列基板100的一种平面示意图,图3B是图3A示出的阵列基板100的D区域的放大图。

[0044] 如图3A和图3B所示,在第一方向D1上相邻的M个(六个)显示子像素111的第一公共电极113属于同一块状电极,在第一方向D1上相邻的M个(六个)显示子像素111的第二公共电极114属于同一块状电极,在第二方向D2上相邻的N个(十二个)显示子像素111的第一公共电极113均与同一根第一公共电压线115相连,以及在第二方向D2上相邻的N个(十二个)显示子像素111的第二公共电极114均与同一根第二公共电压线116相连。

[0045] 需要说明的是,M设置为六、N设置为十二仅为示例,根据实际应用需求,M和N可以设置为其它数值。例如,为了进一步降低公共电压线的数目,可以将M和N中的至少一个设置为更大的数值。为了提升显示子像素111的灰度的控制精度,可以将M和N中的至少一个设置为更小的数值。

[0046] 需要说明的是,图2中示出的第一公共电极113和第二公共电极114的平面示意图仅为示例,根据实际应用需求,第一公共电极113和第二公共电极114的形状还可以为矩形,在此不再赘述。

[0047] 例如,如图4所示的剖面图中,第一公共电极113和第二公共电极114在投影平面(这里即纸面)上的正投影(即剖面图中的剖面形状)整体上呈大致第一凹入形状(例如,第一V字形),像素电极112在投影平面上的正投影呈大致第二凹入形状,第一凹入形状和第二凹入形状(例如,第二V字形)在垂直于衬底基板110的方向上彼此对应,由此可以降低包括该阵列基板100的显示装置10的光学畸变。例如,第一凹入形状与第二凹入形状相同,需要说明的是,第一凹入形状与第二凹入形状相同可以是基本相同或相似,由此可以使得第一凹入形状与第二凹入形状具有彼此“平行”的相应部分,从而二者之间具有基本均匀的间距,由此可以进一步地降低光学畸变。例如,像素电极112在衬底基板上的正投影与第一公共电极113和第二公共电极114在衬底基板上的正投影分别重叠,第一凹入形状在衬底基板上的正投影与第二凹入形状在衬底基板上的正投影完全重叠。例如,第一凹入形状与第二凹入形状可以使用相同的掩膜版制作。为清楚起见,降低光学畸变的原理将在显示装置10部分进行阐述,在此不再赘述。

[0048] 如图2所示,剖面线A-A'所标识的投影平面垂直于第一公共电极113的延伸方向(例如,第一方向D1)。第一公共电极113在第一公共电极113的延伸方向上的尺寸大于第一

公共电极113在垂直于第一公共电极113的延伸方向上的尺寸。

[0049] 如图4所示,该阵列基板100还包括第一绝缘层121和第二绝缘层122,且第一绝缘层121、像素电极112、第二绝缘层122和公共电极(也即,第一公共电极113和第二公共电极114)顺次设置在衬底基板110上。如图4所示的示例中,像素电极112和数据线123同层设置。需要说明的是,图4示出的第一绝缘层121、像素电极112、第二绝缘层122和公共电极的位置关系仅为示例,本公开的实施例不限于此。例如,根据实际应用需求,公共电极还可以设置在像素电极112和衬底基板110之间,也即相对于衬底基板110,像素电极112在上而公共电极在下。

[0050] 例如,公共电压线(第一公共电压线115和第二公共电压线116)可以与栅线124同层设置;此种情况下,公共电压线可以与栅线124在同一次构图工艺中形成。又例如,公共电压线还可以与栅线124异层设置,且公共电压线与栅线124之间设置有绝缘层;此种情况下,公共电压线和栅线124可以在不同的构图工序(对不同的导电层进行构图)中分别形成。例如,通过对透明导电层构图形成公共电压线,通过对金属层构图形成栅线124,此种情况下,无需使用黑矩阵221遮挡公共电压线,由此可以提升阵列基板100的开口率。例如,公共电压线和栅线124可以位于公共电极的靠近的衬底基板110的一侧;又例如,公共电压线和栅线124还可以位于公共电极的远离的衬底基板110的一侧。

[0051] 如图4所示,第一绝缘层121的表面包括对应于显示子像素111的凹入部分。例如,如图4所示,第一绝缘层的凹入部分1211在衬底基板110上的正投影完全位于显示子像素111在衬底基板110上的正投影中。如图4所示,第一绝缘层121在第一公共电极113和第二公共电极114的彼此相对的一侧的厚度大于在第一公共电极113和第二公共电极114的彼此相邻的一侧的厚度,例如,第一绝缘层121的对应于显示子像素111中心的厚度小于第一绝缘层121的对应于显示子像素111边缘的厚度。

[0052] 如图4所示,像素电极112设置在第一绝缘层的凹入部分1211中。由于像素电极112形成在第一绝缘层的凹入部分1211的表面上,因此,像素电极112在剖面图中的剖面形状呈大致凹入形状(例如,第二凹入形状)。

[0053] 如图4所示,第二绝缘层122的表面包括对应于显示子像素111和第一绝缘层的凹入部分1211的凹入部分1221,第二绝缘层122的凹入部分1221在衬底基板110上的正投影与第一绝缘层121的凹入部分1211在衬底基板110上的正投影至少部分重叠(例如,完全重叠)。

[0054] 如图4所示,第一公共电极113和第二公共电极114的至少部分形成在第二绝缘层的凹入部分1221中,并由此使得第一公共电极113和第二公共电极114在剖面图中的剖面形状整体上呈大致凹入形状(例如,第一凹入形状),并且使得第一公共电极113和第二公共电极114从彼此相对的一侧至彼此相邻的一侧向靠近衬底基板110的方向倾斜。

[0055] 如图4所示,衬底基板110整体上呈平板状,但本公开的实施例不限于此。例如,在一些示例中,衬底基板110的靠近公共电极的一侧表面也可以包括凹入部分,此时,无需单独对第一绝缘层121进行构图即可形成第一绝缘层的凹入部分1211。

[0056] 在一些示例中,通过使得显示子像素111包括彼此电绝缘第一公共电极113和第二公共电极114,包括本公开的实施例提供的阵列基板100的显示装置可以在不降低分辨率的情况下实现显示功能(3D显示功能和/或2D显示功能)。需要说明的是,本公开的实施例提供

的阵列基板100可用于形成液晶显示面板或者自发光显示面板(例如,有机发光显示面板)。在阵列基板100实现为自发光显示面板(例如,有机发光显示面板)时,显示子像素111还可以包括发光层,发光层的对应于第一公共电极的区域与发光层的对应于第二公共电极的区域可以彼此电绝缘(例如,间隔设置)或者彼此电连接。

[0057] 在本公开的实施例中,第一公共电极和第二公共电极可以为板状电极或狭缝电极,例如可以为梳状电极;像素电极可以为板状电极或狭缝电极,例如可以为梳状电极。

[0058] 虽然图4所示的实施例中,像素电极和公共电极(第一公共电极和第二公共电极)位于不同层中,但是在本公开的另一一些实施例中,像素电极和公共电极不限于上述位置关系,只要像素电极在操作中与第一公共电极和第二公共电极分别作用以分别进行显示操作即可。例如,像素电极和公共电极也可以位于同一层中而得到面内开关型(IPS)阵列基板,例如像素电极和公共电极均形成梳状电极,且像素电极的梳齿部分和公共电极的梳齿部分彼此交错,在该实施例中,像素电极在衬底基板上的正投影与第一公共电极和第二公共电极在衬底基板上的正投影并列;并且在该实施例中,像素电极和公共电极构成电极部分整体上形成为凹入形状,例如像素电极和第一公共电极彼此交错并排的部分位于凹入形状的一侧,像素电极和第二公共电极彼此交错并排的部分位于凹入形状的另一侧,该两侧彼此相对。

[0059] 本公开的至少一个实施例还提供了一种显示基板,该显示基板可以与前述实施例提供的阵列基板配合使用。该显示基板包括第一基板,第一基板包括对应于阵列基板上设置的显示子像素的凹入部分以及设置在凹入部分中的透镜(例如,微透镜)。

[0060] 下面结合图5A和图5B对本公开的实施例提供的显示基板200做示例性说明。如图5A的剖面图所示,该显示基板200包括第一基板和透镜层。该第一基板包括顺次设置的衬底基板210和彩膜层220,因此该显示基板为彩膜基板。

[0061] 彩膜层220包括多个彩色滤光单元222以及设置在相邻的彩色滤光单元222之间的黑矩阵221,黑矩阵221在投影平面(即,平行于第二方向D2以及第三方向D3的剖面)上的正投影呈例如倒梯形。第三方向D3与第二方向D2交叉(例如,垂直),且第三方向D3与第一方向D1交叉(例如,垂直)。

[0062] 如图6所示,彩色滤光单元222与阵列基板100的显示子像素111对应设置。例如,在显示基板200和阵列基板100结合后,彩色滤光单元222在衬底基板110上的正投影位于显示子像素111之中。

[0063] 彩色滤光单元222的远离衬底基板210的表面包括凹入部分。例如,在第一方向D1上相邻的彩色滤光单元222的颜色彼此不同;又例如,在第二方向D2上相邻的彩色滤光单元222的颜色相同。

[0064] 如图5A所示,透镜层包括阵列排布的多个微透镜230,多个微透镜230设置在对应的彩色滤光单元222的凹入部分2411中,微透镜230与彩色滤光单元222贴合。例如,微透镜230与彩色滤光单元222接触的表面与对应于该微透镜230的彩色滤光单元222的凹入部分2411的表面平行,由此使得微透镜230与彩色滤光单元222之间例如不存在空隙。通过使得彩色滤光单元222的表面包括凹入部分,不仅可以省去微透镜230的固定工艺,还可以使得微透镜230能够稳定的设置在显示基板200中,由此可以简化工艺流程以及提升包括该显示基板200的显示装的鲁棒性。例如,多个微透镜230与多个彩色滤光单元222一一对应。

[0065] 如图5B所示,微透镜230在剖面图中的剖面形状呈菱形,菱形的角度(锐角)为 θ ,微透镜230在第三方向D3的厚度为h。需要说明的是,微透镜230的剖面形状不限于菱形,根据实际应用需求,微透镜230在剖面图中的剖面形状的形状还可以为椭圆,半椭圆以及其它适用的形状。在微透镜230的形状改变时,可以对应地调整显示基板200的凹入部分的形状,以使得显示基板200的凹入部分的形状与微透镜230的形状相匹配,进而可以使得微透镜能够稳定的设置在显示基板200中,由此可以降低微透镜移动导致的光学畸变以及显示图像的劣化。例如,在显示基板200与阵列基板100配合使用时,可以在阵列基板100的显示子像素中设置与显示基板200的凹入部分相匹配的凹入部分,由此可以进一步地降低光学畸变,提高显示图像的质量。

[0066] 例如,在微透镜230的剖面形状为椭圆和半椭圆时,显示基板200的凹入部分的剖面形状呈半椭圆形;在与显示基板200配合使用的阵列基板100也包括凹入部分的情况下,阵列基板100的凹入部分也可以根据微透镜230的形状进行调整,以使得阵列基板100的凹入部分的形状与微透镜230的形状相匹配,在此不再赘述。

[0067] 需要说明的是,微透镜230不限于设置在彩色滤光单元222的凹入部分中。例如,根据实际应用需求,衬底基板210可以包括凹入部分,微透镜230设置在衬底基板210的凹入部分中,彩色滤光单元222设置在微透镜230的远离衬底基板210的一侧,此时无需在微透镜230的远离衬底基板210的一侧为微透镜230设置单独的平坦层,由此可以简化制作工艺,降低显示基板200的厚度。又例如,根据实际应用需求,显示基板200还可以包括介质层,且介质层包括对应于阵列基板100的显示子像素111的凹入部分,微透镜230设置在介质层的凹入部分中,由此可以提升显示基板200的设计自由度。例如,在显示基板200包括彩膜层220以及该介质层的情况下,介质层可以设置在彩膜层220的远离衬底基板210的一侧。又例如,在介质层实现为彩膜层220的情况下,包括介质层的显示基板200的结构如图5A所示。

[0068] 本公开的至少一个实施例还提供了一种显示装置。例如,该显示装置还可以包括本公开任一实施例提供的阵列基板。例如,根据实际应用需求,该显示装置还包括本公开任一实施例提供的显示基板。下面结合图6和图7做示例性说明。

[0069] 图6是本公开的实施例提供的显示装置10的截面示意图。如图6所示,该显示装置10包括彼此对置的阵列基板和显示基板,该阵列基板可以为图4所示实施例的阵列基板100,该显示基板可以为图5A所示的显示基板200。如图6和图4所示,阵列基板100包括设置在衬底基板110上的显示子像素111,显示子像素111包括顺次设置在衬底基板110上的第一绝缘层121、像素电极112、第二绝缘层122和公共电极(也即,第一公共电极113和第二公共电极114),且第一公共电极113和第二公共电极114彼此电绝缘。如图6和图5A所示,显示基板200包括顺次设置在衬底基板210上的彩膜层220和透镜层。彩色滤光单元222与阵列基板100的显示子像素111对应设置,彩色滤光单元222的远离衬底基板210的表面包括凹入部分,微透镜230设置在彩色滤光单元222的凹入部分中。

[0070] 在一个示例中,显示装置10为液晶显示装置,则显示装置10还包括设置在阵列基板100和显示基板200之间的液晶层(图中未示出)以及设置在阵列基板100的远离显示基板200的一侧的背光源(图中未示出)。

[0071] 图7示出了本公开的实施例提供的显示装置10的平面示意图以及显示原理示意图,该显示装置10例如与图6所示的显示装置对应。如图7所示,显示装置10包括对应于第二

公共电极114的第一显示区域161以及对应于第一公共电极113的第二显示区域162。例如，微透镜230配置为将第一显示区域输出的光线151和第二显示区域输出的光线152分离，以在显示装置10的工作距离范围内形成在空间上分离的第一图像155和第二图像156。例如，第一显示区域输出的光线151用于形成第一图像155（例如，左眼图像）的图像像素，第二显示区域输出的光线152用于形成第二图像156（右眼图像）的图像像素。

[0072] 例如，在第一公共电极113接收的第一公共电压和第二公共电极114接收的第二公共电压不同的情况下，第一显示区域161输出的光线152的强度和第二显示区域162输出的光线153的强度不同，由此第一图像155和第二图像156之间存在视差；此种情况下，在用户的左眼和右眼分别接收到第一图像155和第二图像156的情况下，用户可以产生立体视觉（也即，看到具有3D视觉效果图像157），由此本公开的实施例提供的显示装置10可以在不降低分辨率的情况下实现3D显示功能。

[0073] 例如，在第一公共电极113接收的第一公共电压和第二公共电极114接收的第二公共电压相同的情况下，第一显示区域161输出的光线152的强度和第二显示区域162输出的光线152的强度相同，由此第一图像155和第二图像156实质上相同；此种情况下，在用户的左眼和右眼分别接收到第一图像155和第二图像156的情况下，用户可以观察到2D图像。并且，图7示出的显示装置10的分辨率等于 $M1 \times N1$ ，此处， $M1$ 为第二方向 $D2$ 上显示像素的个数， $N1$ 为第一方向 $D1$ 上显示像素的个数，也即，图7示出的显示装置10可以在不降低分辨率的情况下实现2D显示功能。

[0074] 需要说明的是，本领域的普通技术人员应该理解，该显示装置的其它必不可少的组成部分（例如控制装置、图像数据编码/解码装置、行扫描驱动器、列扫描驱动器、时钟电路等）可以采用适用部件，在此不做赘述，也不应作为对本公开实施例的限制。例如，该显示装置可以为：手机、平板电脑、电视机、显示器、笔记本电脑、数码相机、导航仪等任何具有显示功能的产品或部件。

[0075] 本公开的至少一个实施例还提供了一种阵列基板的制备方法，其包括：提供衬底基板，并在衬底基板上形成显示子像素，其中，形成显示子像素包括：在衬底基板上形成第一公共电极和第二公共电极，其中，第一公共电极和第二公共电极彼此电绝缘，且在阵列基板上并列设置；以及形成像素电极。该像素电极形成为使得在操作中与第一公共电极和第二公共电极分别作用以分别进行显示操作。

[0076] 下面以图4示出的阵列基板100为例，并结合图8A-图8E，对本公开实施例提供的阵列基板100的制备方法进行示例性说明。同样，图8A-图8E对应于图2所示的剖面线A-A'所在位置的剖面图。如下面所描述的，在不相互抵触的情况下这些具体示例中不同特征可以相互组合，从而得到新的示例，这些新的示例也都属于本公开保护的范围。

[0077] 该阵列基板100的制备方法包括以下的步骤S101-步骤S105。

[0078] 步骤S101：提供衬底基板110（参见图8A）。

[0079] 例如，衬底基板110可以是玻璃基板、石英基板、塑料基板（例如聚对苯二甲酸乙二醇酯（PET）基板）或者由其它适合的材料制成的基板。

[0080] 步骤S102：形成第一绝缘层121（参见图8B）。

[0081] 例如，形成第一绝缘层121包括在衬底基板110上形成第一绝缘层121，并对第一绝缘层121进行构图，以在第一绝缘层121的远离衬底基板110的表面形成第一绝缘层的凹入

部分1211。

[0082] 例如,第一绝缘层121可以由诸如氧化硅(SiO_x)、氧氮化硅(SiN_xO_y)、氮化硅(SiN_x)的无机材料、有机材料或者其它适合的材料形成。

[0083] 例如,在形成第一绝缘层121之前在衬底基板110上形成用于薄膜晶体管的栅极,以及形成栅线、公共电压线等,栅极与栅线连接或一体形成,然后形成第一绝缘层121作为栅绝缘层。

[0084] 例如,在形成了第一绝缘层121之后,在第一绝缘层121上还形成有源层,该有源层的材料可以为非晶硅、多晶硅、氧化物半导体(例如氧化铟镓锌(IGZO))等。

[0085] 步骤S103:形成像素电极112和数据线123(参见图8C)。

[0086] 例如,形成像素电极112和数据线123可以包括以下的步骤S1031和步骤S1032。

[0087] 步骤S1031:在第一绝缘层121上形成第一导电层,并对第一导电层构图以形成像素电极112。

[0088] 步骤S1032:在第一绝缘层121上形成第二导电层,并对第二导电层构图以形成数据线123。

[0089] 例如,第一导电层可以采用透明导电材料形成,透明导电材料例如为氧化铟锡(ITO)或氧化铟锌(IZO)。第二导电层例如可以采用金属材料(例如,铜、铝或者铝合金)形成。例如,步骤S1031可以在步骤S1032之前或之后形成,本公开的实施例对此不做具体限定。

[0090] 在形成数据线的同时,还形成用于薄膜晶体管的源极和漏极,例如源极与该数据线123连接或一体形成,而像素电极112与漏极连接。

[0091] 步骤S104:形成第二绝缘层122(参见图8D)。

[0092] 例如,在上述形成的源极、漏极、数据线和像素电极等结构上形成第二绝缘层。该第二绝缘层包括凹入部分1221,且第二绝缘层的凹入部分1221在垂直于衬底基板110的方向上对应于第一绝缘层的凹入部分1211。

[0093] 例如,第二绝缘层122可以是诸如氧化硅(SiO_x)、氧氮化硅(SiN_xO_y)、氮化硅(SiN_x)的无机材料、有机材料或者其它适合的材料。

[0094] 之后,可以在第二绝缘层122形成暴露公共电压线的过孔,以使得之后形成的公共电极可以电连接到公共电压线。

[0095] 该第二绝缘层122例如作为钝化层,以覆盖和保护薄膜晶体管。

[0096] 步骤S105:形成第一公共电极113和第二公共电极114(参见图8E)。

[0097] 例如,形成第一公共电极113和第二公共电极114包括在第二绝缘层122上形成第三导电层,并对第三导电层构图以形成第一公共电极113和第二公共电极114。例如,第三导电层可以采用透明导电材料形成,透明导电材料例如为氧化铟锡(ITO)或氧化铟锌(IZO)。

[0098] 如图8E所示,第一公共电极113和第二公共电极114并列布置且彼此电绝缘;第一公共电极113和第二公共电极114整体上在剖面图中的剖面形状呈大致第一凹入形状;像素电极112相对于衬底基板110在剖面图中的剖面形状呈大致第二凹入形状。

[0099] 需要说明的是,在阵列基板100的结构改变的情况下,可以对步骤S101-步骤S105做适应性调整,在此不再赘述。

[0100] 本公开的至少一个实施例还提供了一种显示基板的制备方法,其包括:提供第一

基板,第一基板的表面上形成有凹入部分;以及在凹入部分上形成透镜材料层,并对透镜材料层构图形成位于凹入部分中的微透镜。

[0101] 例如,第一基板包括衬底基板;以及显示基板的制备方法包括:在衬底基板表面上形成第一介质层,在第一介质层中形成凹入部分。

[0102] 在一些示例中,第一介质层可以为彩膜层,在另一些示例中,第一介质层可以为衬底基板210。

[0103] 下面以图5A示出的显示基板200为例,并结合图9A-图9E,对本公开实施例提供一种的显示基板200的制备方法进行示例性说明。图9A-图9E为对应于例如图2所示的剖面线A-A'所在位置的剖面图。该显示基板200的制备方法包括以下的步骤S111-步骤S115。

[0104] 步骤S111:提供衬底基板210。

[0105] 例如,衬底基板210可以是玻璃基板、石英基板、塑料基板(例如聚对苯二甲酸乙二醇酯(PET)基板)或者由其它适合的材料制成的基板。

[0106] 步骤S112:形成彩膜层220。

[0107] 例如,彩膜层220包括多个彩色滤光单元222以及设置在相邻的彩色滤光单元222之间的黑矩阵221,黑矩阵221在剖面图中的剖面形状呈例如倒梯形。彩色滤光单元222与阵列基板100的显示子像素111对应设置。

[0108] 步骤S113:对彩膜层220进行构图,以在彩膜层220的远离衬底基板210的一侧形成凹入部分(例如,第一介质层的凹入部分2411)。

[0109] 例如,对彩膜层220进行构图包括以下的步骤S1131-步骤S1133。

[0110] 步骤S1131:在彩膜层220的远离衬底基板210的一侧形成光刻胶。

[0111] 步骤S1132:使用掩膜版(例如,连续灰度梯度掩模板)对光刻胶进行曝光,并形成光刻胶图案。

[0112] 步骤S1133:使用第一光刻胶图案作为掩膜对彩膜层进行光刻,并在彩膜层220的远离衬底基板210的一侧形成凹入部分。

[0113] 步骤S114:在彩膜层220的远离衬底基板210的一侧形成透镜材料层242。

[0114] 例如,透镜材料层242可以由诸如氧化硅(SiO_x)、氧氮化硅(SiN_xO_y)、氮化硅(SiN_x)的无机材料、有机材料或者其它适合的材料制成。有机材料例如为树脂材料等。

[0115] 步骤S115:对透镜材料层242构图,以形成位于凹入部分中的微透镜230。

[0116] 例如,可以使用类似与步骤S1131-步骤S1133的构图工艺对透镜材料层242进行构图,以形成位于凹入部分中的微透镜230,在此不再赘述。

[0117] 下面结合图10A-图10F,对本公开实施例提供的一种显示基板200的制备方法进行示例性说明,例如对应于图5A所示的显示基板。该另一种显示基板200的制备方法包括以下的步骤S121-步骤S126。

[0118] 步骤S121:提供第一介质层241。

[0119] 例如,第一介质层241可以是衬底基板、彩膜层或者其它适用的介质层。

[0120] 步骤S122:在第一介质层241的表面上形成光刻胶262。

[0121] 步骤S123:使用掩膜版261(例如,连续灰度梯度掩模板)对光刻胶262进行曝光,并在显影后形成第一光刻胶图案263。

[0122] 例如,由于连续灰度梯度掩模板不同区域的透射率不同,因此入射到光刻胶262不

同区域的光线的强度不同(也即,光刻胶262不同区域的曝光量不同),由此使得显影后形成的第一光刻胶图案263具有不同的厚度。

[0123] 例如,可以通过调节第一光刻胶图案263的厚度梯度来调节微透镜230在剖面图中的剖面形状的角度(锐角) θ ,并通过曝光量来调节微透镜230在第三方向D3上的厚度h。微透镜230在剖面图中的剖面形状的角度(锐角) θ 和微透镜230在第三方向D3上的厚度h可以根据微透镜230材料的折射率、第一介质层241的折射率和液晶层的折射率中的至少一个进行设置,本公开的实施例对此不做具体限定。

[0124] 步骤S124:使用第一光刻胶图案263作为掩膜对第一介质层241进行光刻,并在第一介质层241的表面形成凹入部分2411。

[0125] 步骤S125:在第一介质层241的形成了凹入部分2411的一侧表面上形成透镜材料层242。

[0126] 例如,透镜材料层242可以由诸如氧化硅(SiO_x)、氧氮化硅(SiN_xO_y)、氮化硅(SiN_x)的无机材料、有机材料或者其它适合的材料制成。

[0127] 步骤S126:在透镜材料层242的远离第一介质层241的一侧形成光刻胶262。

[0128] 步骤S127:使用掩膜版261(例如,连续灰度梯度掩模板)对透镜材料层242上的光刻胶262进行曝光,并在显影后形成第二光刻胶图案264。

[0129] 例如,在对透镜材料层242上的光刻胶262进行曝光显影后,对应于待形成的微透镜230区域的光刻胶262至少部分被保留,其它区域的光刻胶262被去除。

[0130] 步骤S128:使用第二光刻胶图案264作为掩膜对透镜材料层242进行光刻,以形成位于凹入部分中的微透镜230。

[0131] 如图10F所示,微透镜230的与第一介质层241接触的表面与对应的第一介质层241的表面平行,以减小光学畸变。

[0132] 本公开的至少一个实施例提供了本公开实施例的显示装置的驱动方法,其包括:向显示子像素的像素电极施加像素电压;在2D显示模式,向第一公共电极和第二公共电极施加相同的公共电压;以及在3D显示模式,向第一公共电极和第二公共电极施加不同的公共电压。

[0133] 例如,下面结合图11对本公开的至少一个实施例提供了一种显示装置10的驱动方法做示例性说明。

[0134] 如图11所示,该显示装置10的驱动方法包括以下的步骤S10-步骤S30。

[0135] 步骤S10:向显示子像素111的像素电极112施加像素电压。

[0136] 步骤S20:在2D显示模式,向第一公共电极113和第二公共电极114施加相同的公共电压。

[0137] 步骤S30:在3D显示模式,向第一公共电极113和第二公共电极114施加不同的公共电压。

[0138] 例如,图11示出的显示装置10的驱动方法可以应用于图6和图7示出的显示装置10,为清楚起见,在此仅阐述显示装置10的驱动方法,而显示装置10的具体结构可以参见图6和图7示出的实施例,在此不再赘述。

[0139] 例如,如图7所示,显示装置10包括对应于第一公共电极113的第一显示区域以及对应于第二公共电极114的第二显示区域。例如,微透镜230配置为将第一显示区域输出的

光线151和第二显示区域输出的光线152分离,以在显示装置10的工作距离范围内形成在空间上分离的第一图像155和第二图像156。例如,第一显示区域输出的光线151用于形成第一图像155(例如,左眼图像)的图像像素,第二显示区域输出的光线152用于形成第二图像156(右眼图像)的图像像素。

[0140] 例如,在第一公共电极113接收的第一公共电压和第二公共电极114接收的第二公共电压不同的情况下,第一显示区域161输出的光线152的强度和第二显示区域162输出的光线153的强度不同,由此第一图像155和第二图像156之间存在视差;此种情况下,在用户的左眼和右眼分别接收到第一图像155和第二图像156的情况下,用户可以产生立体视觉(也即,看到具有3D视觉效果)的图像157),由此本公开的实施例提供的显示装置10可以在不降低分辨率的情况下实现3D显示功能。

[0141] 例如,在第一公共电极113接收的第一公共电压和第二公共电极114接收的第二公共电压相同的情况下,第一显示区域161输出的光线152的强度和第二显示区域162输出的光线152的强度相同,由此第一图像155和第二图像156实质上相同;此种情况下,在用户的左眼和右眼分别接收到第一图像155和第二图像156的情况下,用户可以观察到2D图像。并且,图7示出的显示装置10的分辨率等于 $M1 \times N1$,此处, $M1$ 为第二方向 $D2$ 上显示像素的个数, $N1$ 为第一方向 $D1$ 上显示像素的个数,也即,图7示出的显示装置10可以在不降低分辨率的情况下实现2D显示功能。

[0142] 本公开的实施例提供了一种阵列基板及其制备方法、显示装置及其驱动方法以及显示基板的制备方法,可以在不降低分辨率的情况下实现显示功能(3D显示功能和/或2D显示功能)。

[0143] 虽然上文中已经用一般性说明及具体实施方式,对本公开作了详尽的描述,但在本公开实施例基础上,可以对之作一些修改或改进,这对本领域技术人员而言是显而易见的。因此,在不偏离本公开精神的基础上所做的这些修改或改进,均属于本公开要求保护的

范围。
[0144] 以上所述仅是本公开的示范性实施方式,而非用于限制本公开的保护范围,本公开的保护范围由所附的权利要求确定。

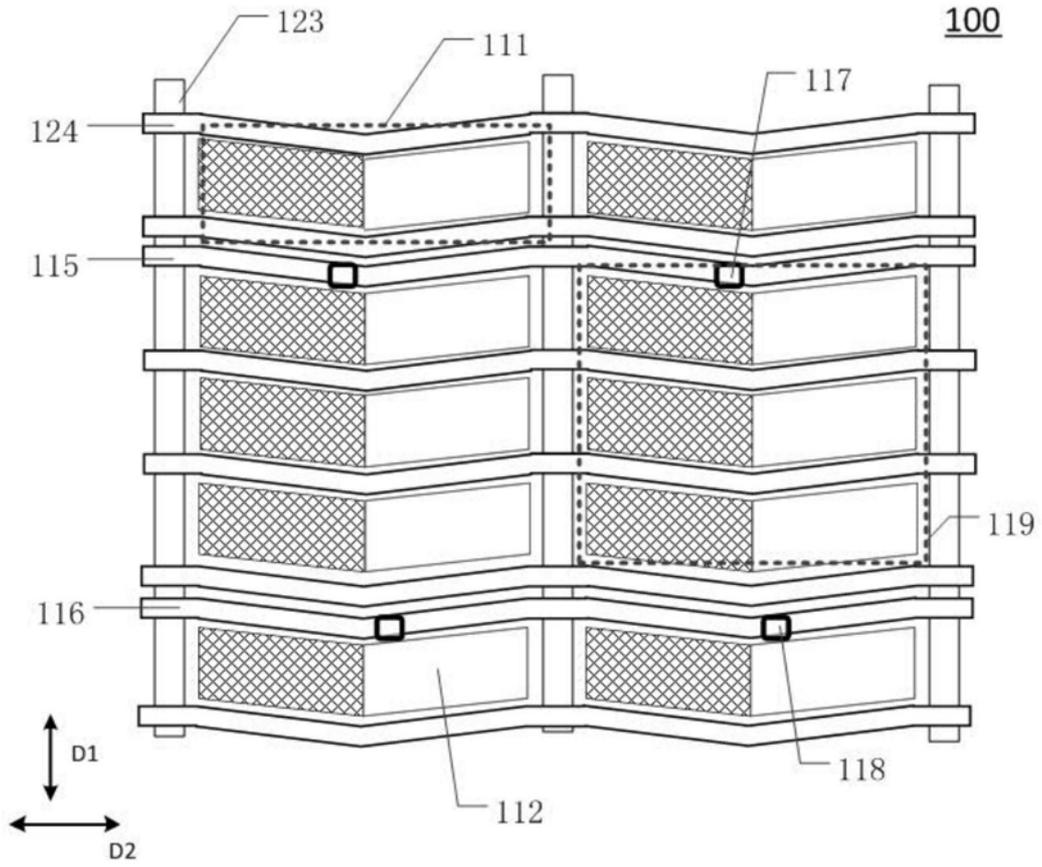


图1

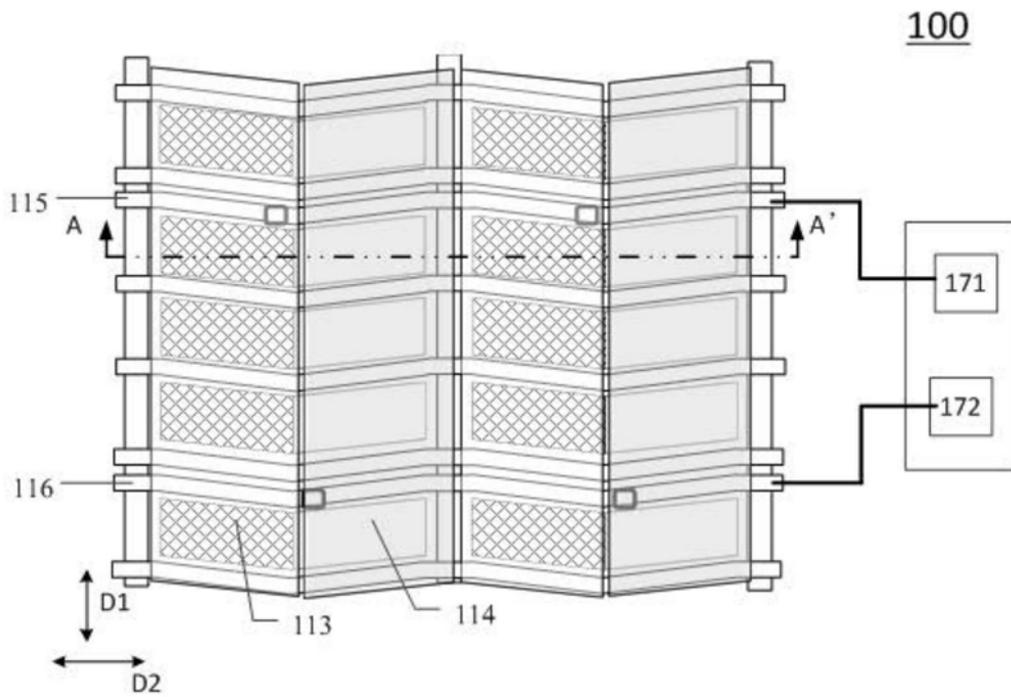


图2

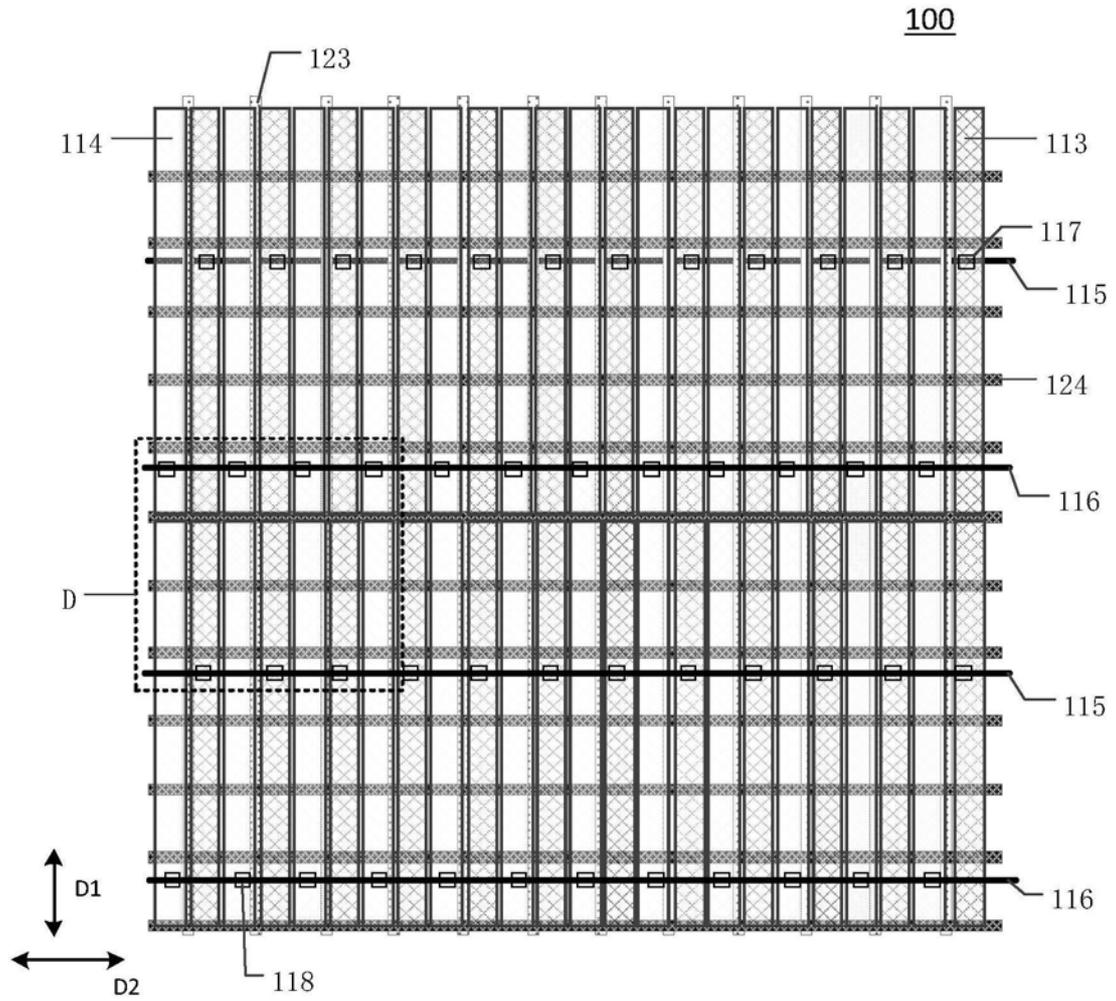


图3A

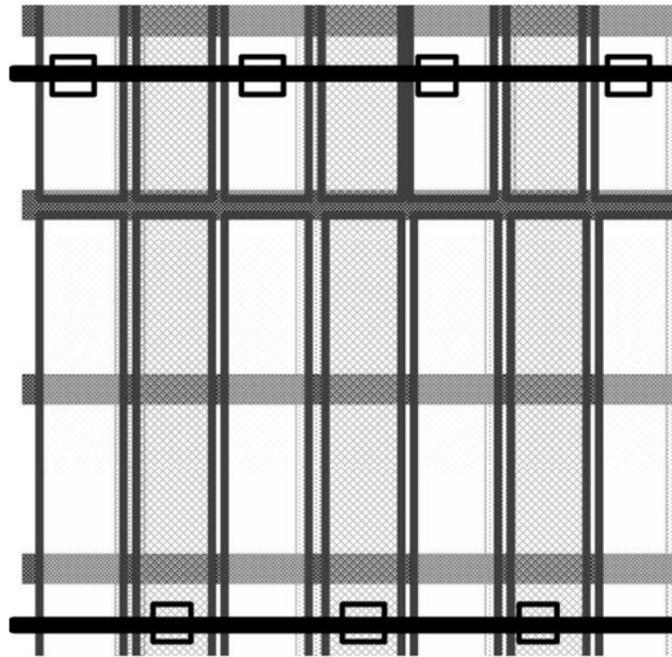


图3B

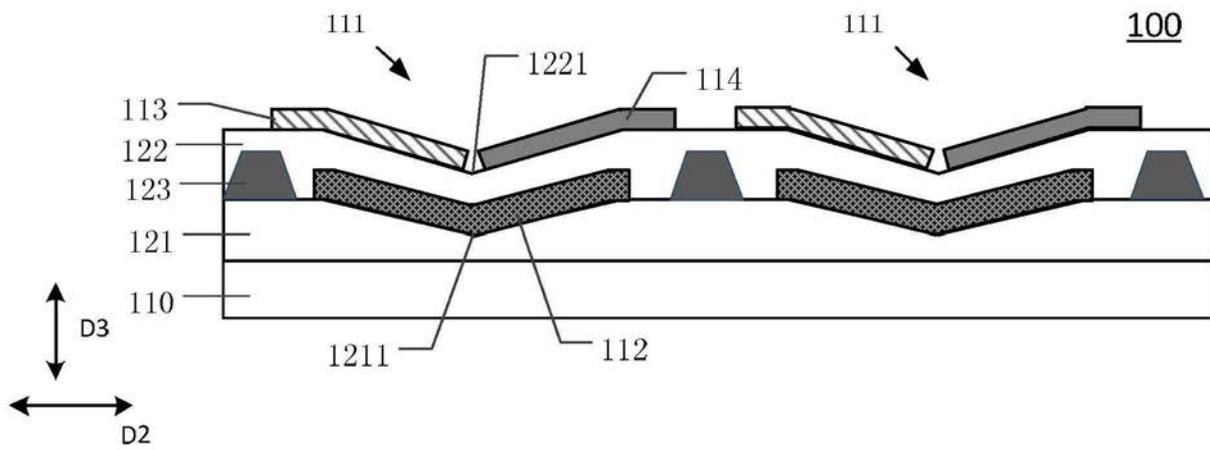


图4

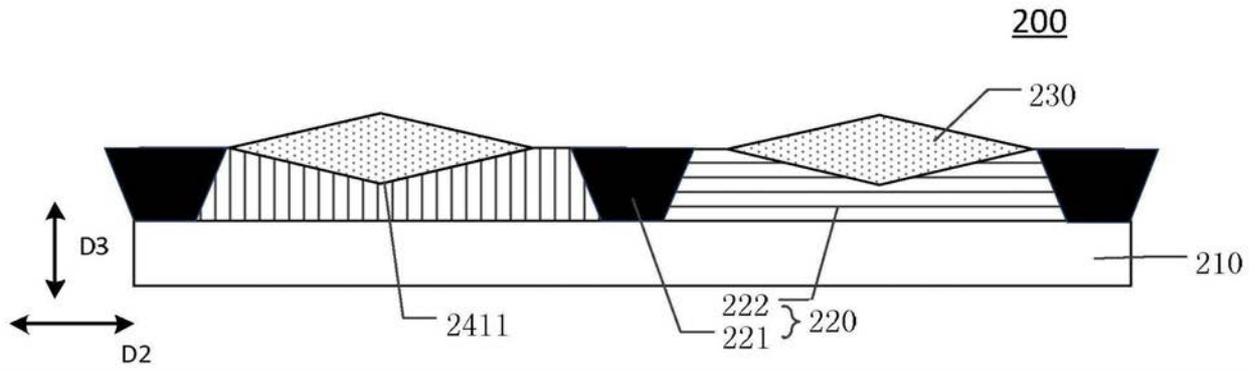


图5A

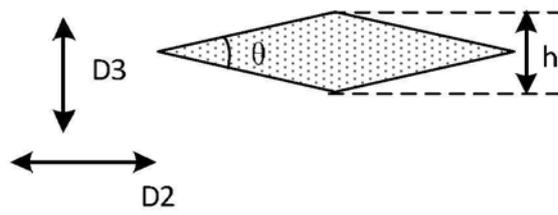


图5B

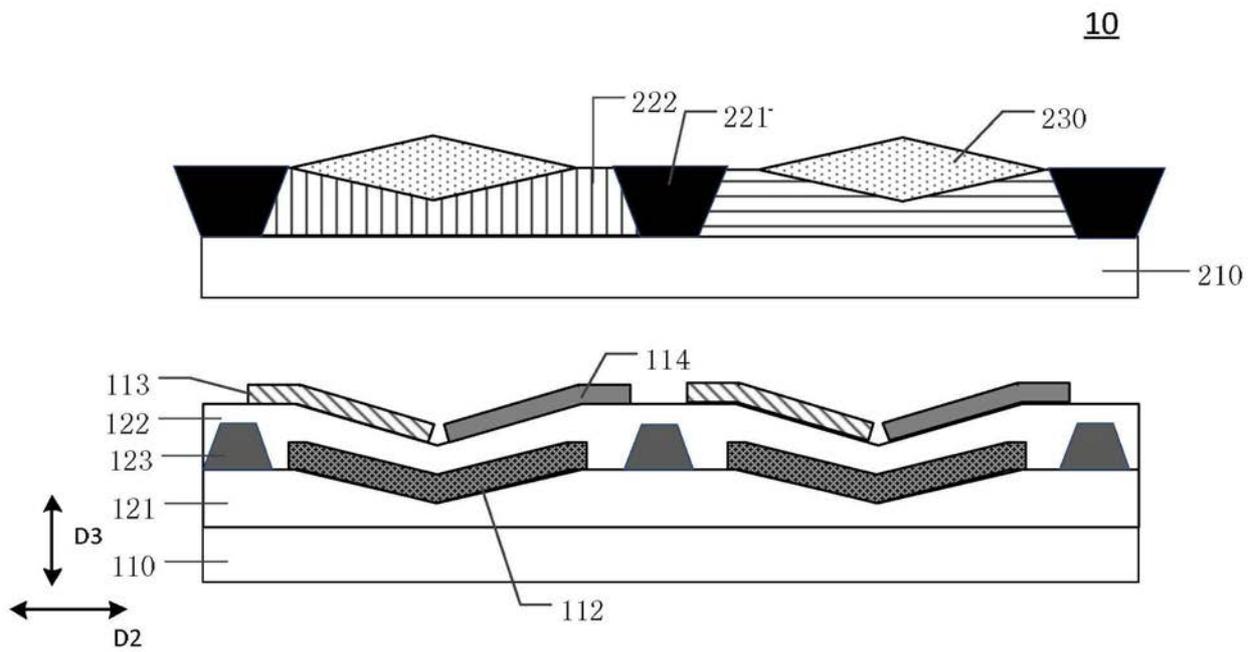


图6

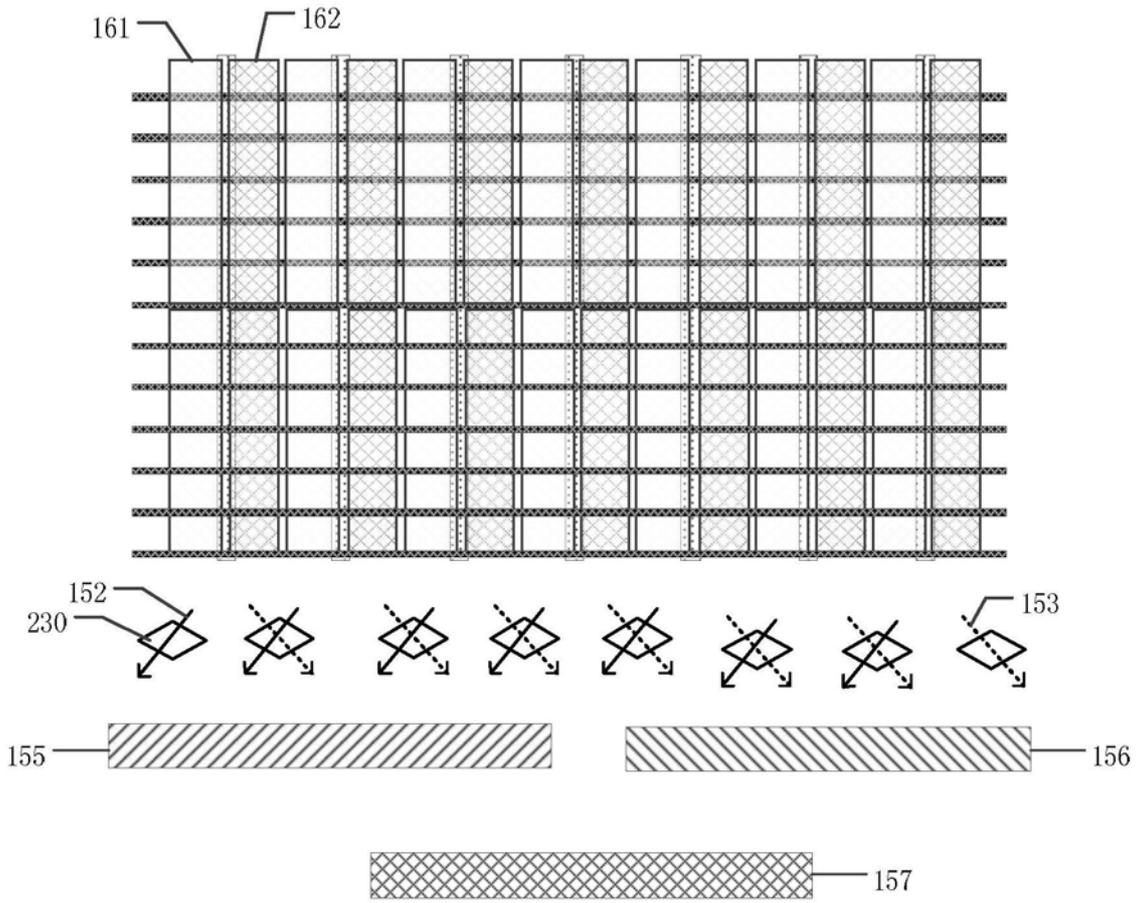


图7

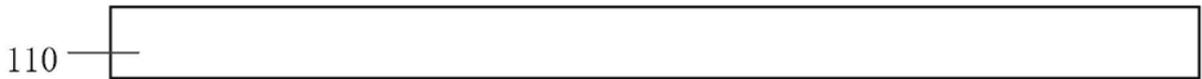


图8A

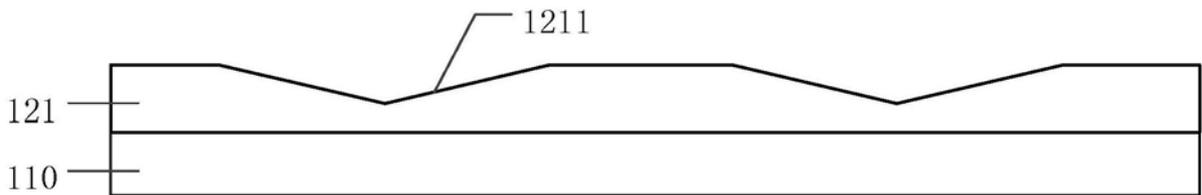


图8B

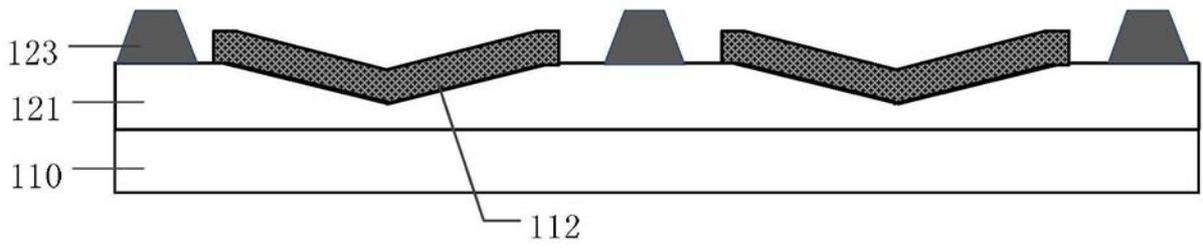


图8C

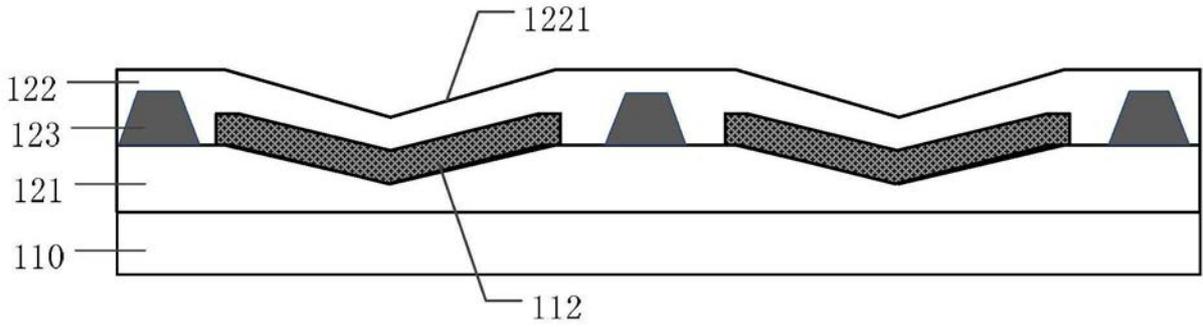


图8D

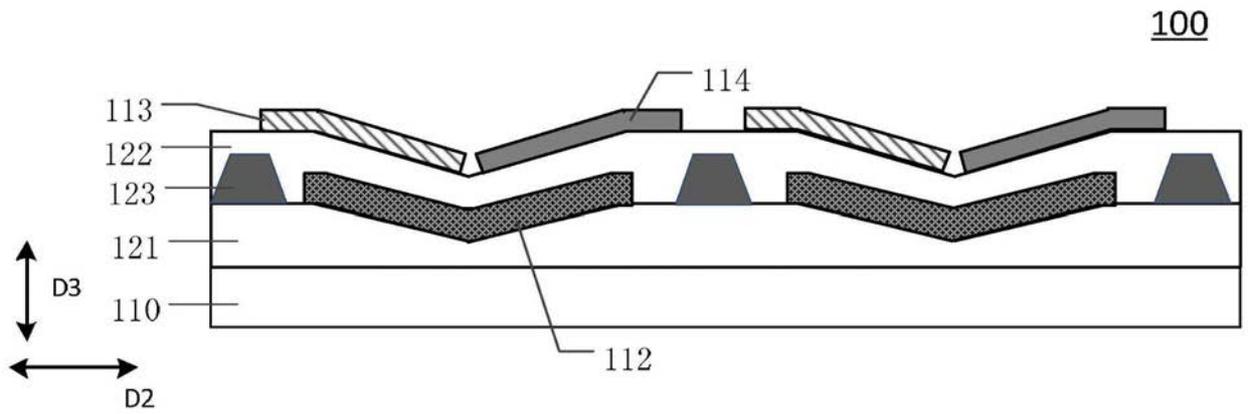


图8E

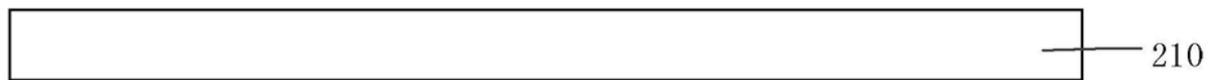


图9A



图9B

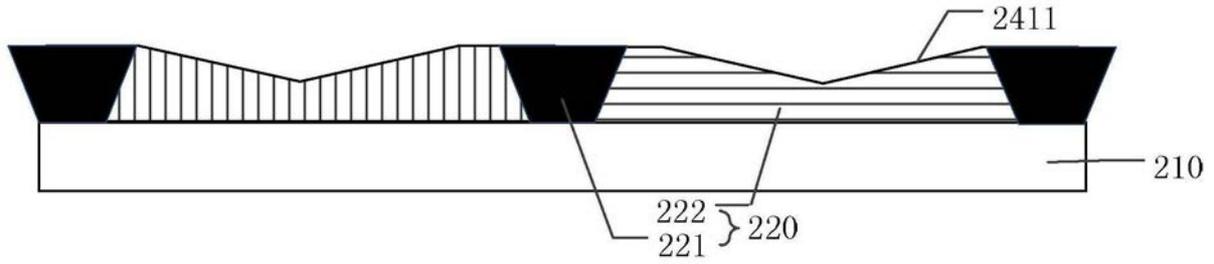


图9C

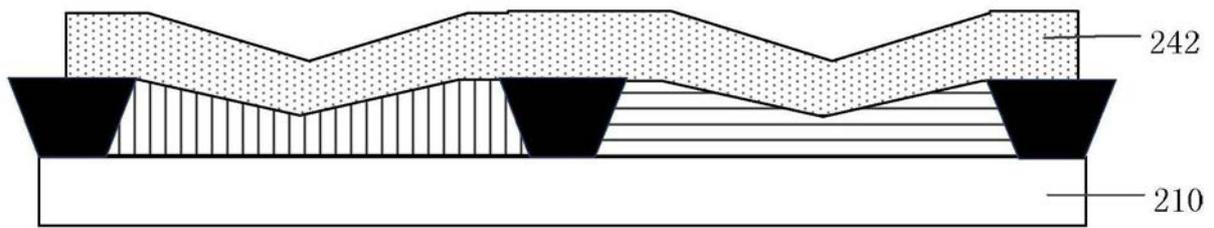


图9D

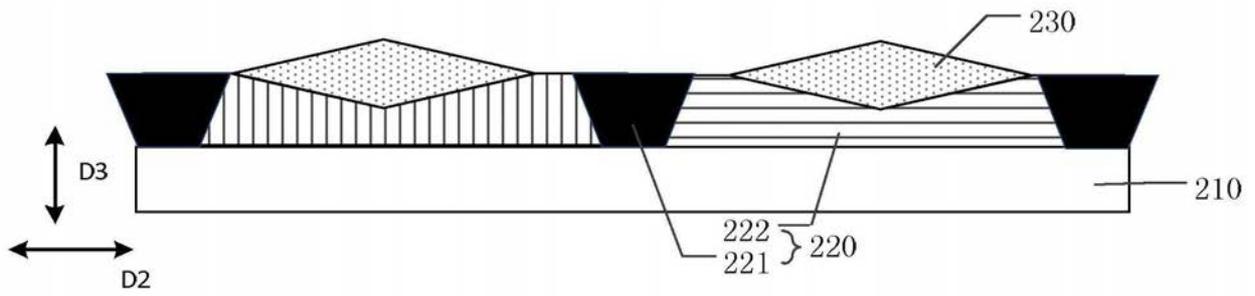


图9E

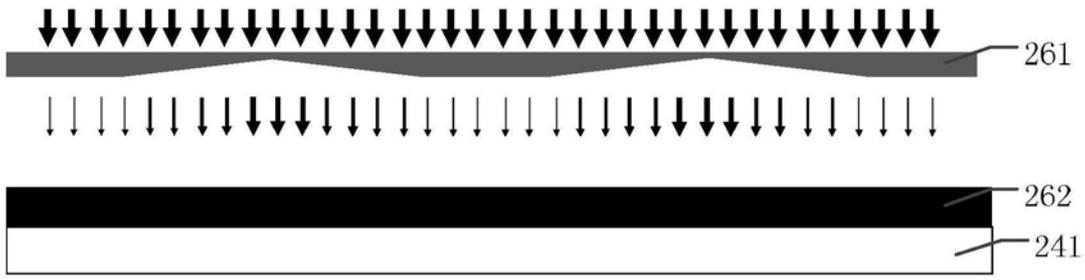


图10A

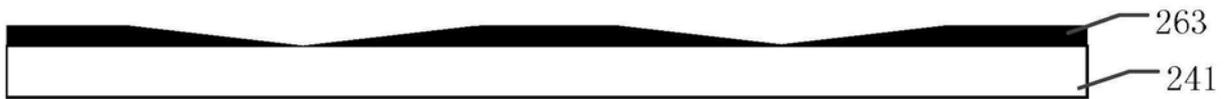


图10B

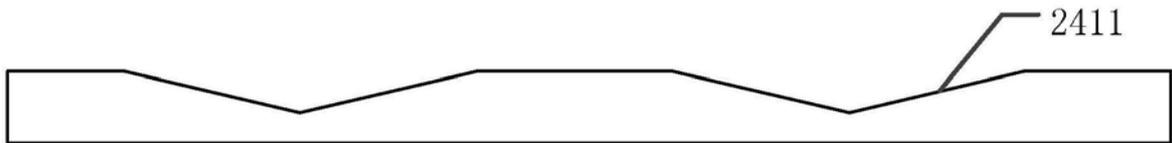


图10C

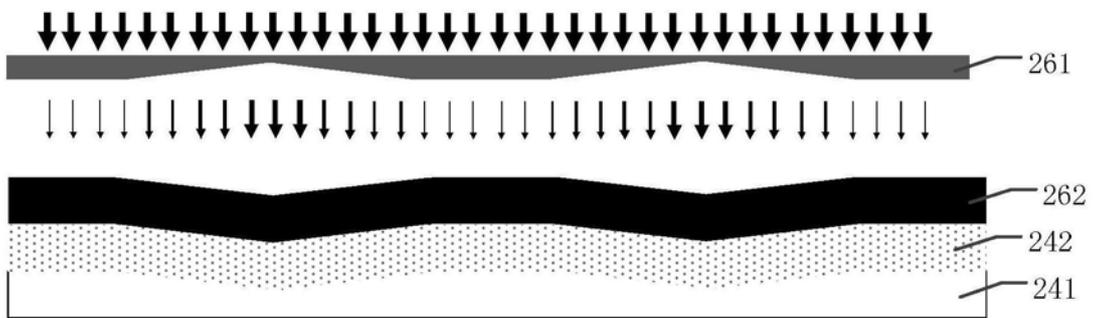


图10D

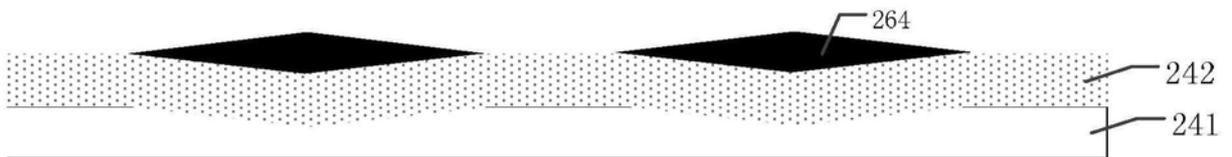


图10E

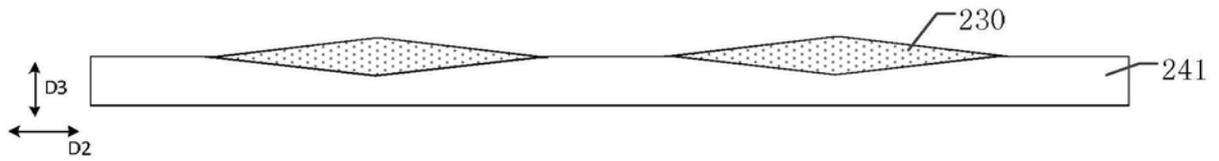


图10F

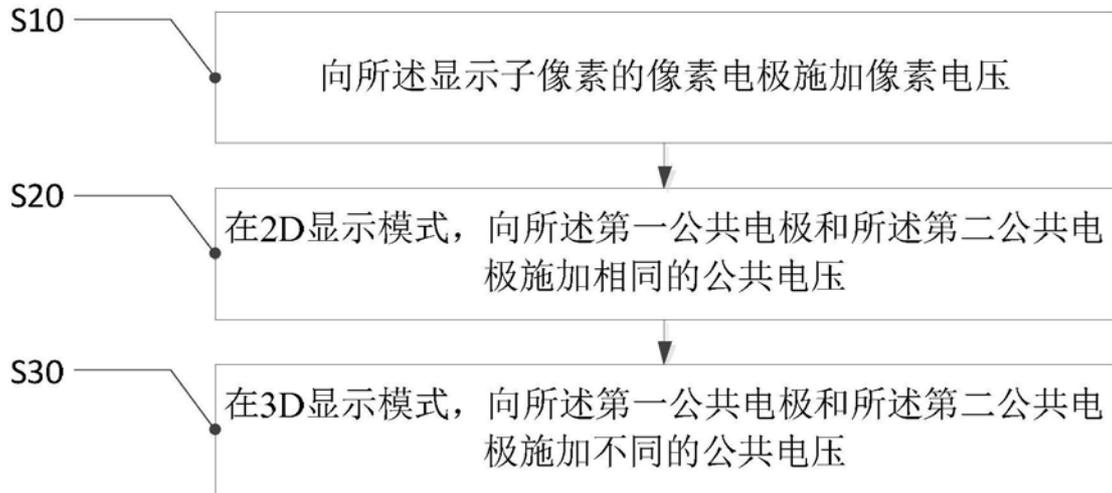


图11

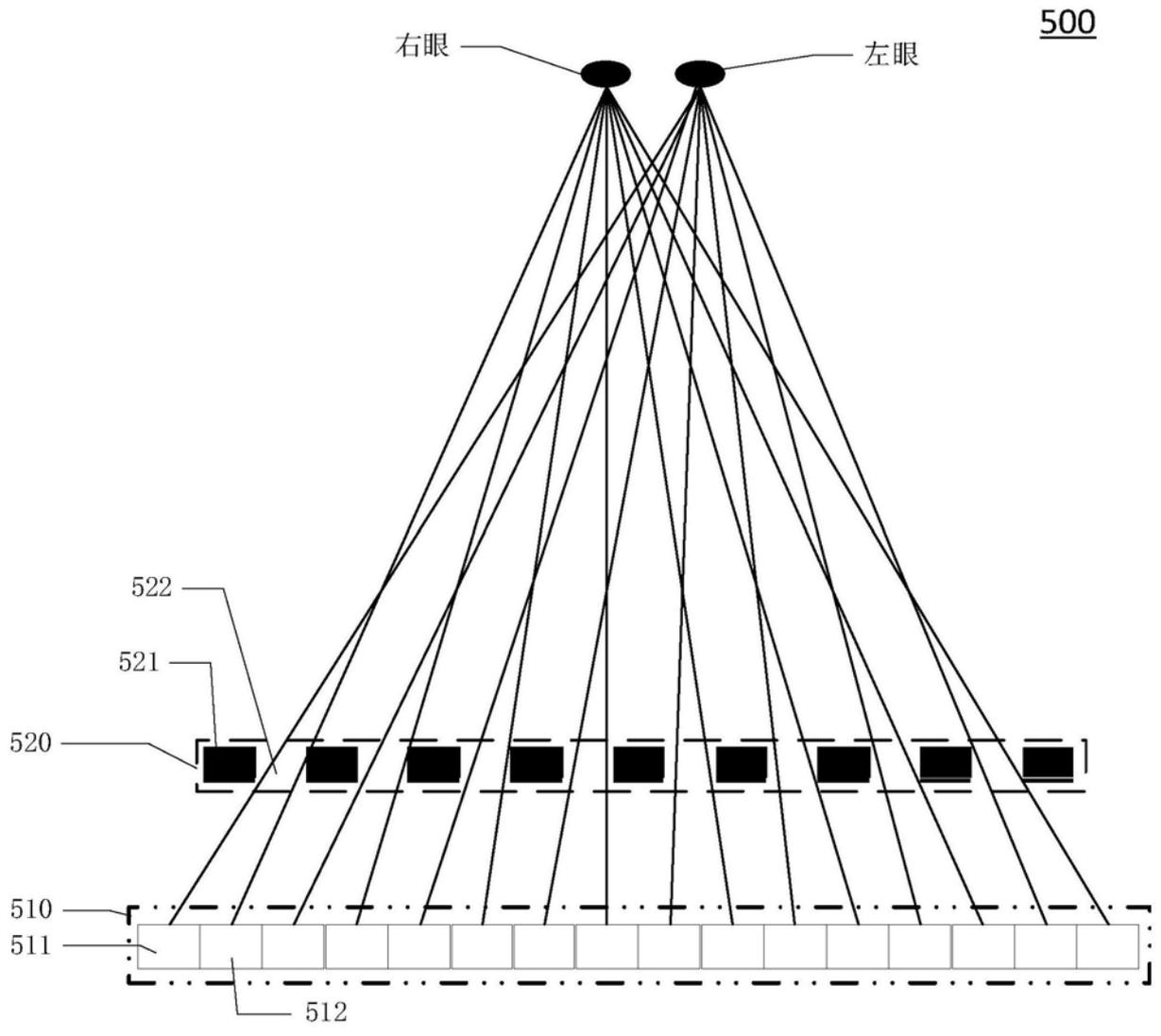


图12