



(12)发明专利申请

(10)申请公布号 CN 106783618 A

(43)申请公布日 2017.05.31

(21)申请号 201611076495.1

B82Y 30/00(2011.01)

(22)申请日 2016.11.30

B82Y 40/00(2011.01)

(71)申请人 东莞市广信知识产权服务有限公司

地址 523000 广东省东莞市松山湖高新技术产业开发区新竹路4号新竹苑13栋6楼607室

申请人 东莞华南设计创新院

(72)发明人 刘丽蓉 王勇 丁超

(74)专利代理机构 广东莞信律师事务所 44332

代理人 曾秋梅

(51)Int.Cl.

H01L 21/336(2006.01)

H01L 29/06(2006.01)

H01L 29/10(2006.01)

H01L 29/16(2006.01)

权利要求书1页 说明书2页

(54)发明名称

一种硅纳米线的制作方法

(57)摘要

本发明公布了一种硅纳米线的制作方法,其主要步骤为:一硅半导体材料衬底;一硅锗半导体牺牲层;一硅沟道层;一硅锗欧姆接触层;在该外延晶圆片上生长SiO<sub>2</sub>保护层;利用电子束光刻的方法制作50纳米宽度的纳米线结构;采用干法刻蚀的方法刻蚀深度直到硅衬底的鳍状结构;采用选择性腐蚀溶液腐蚀掉鳍状部分中硅锗牺牲层和硅锗欧姆接触层;采用数字腐蚀的方法细化硅纳米线。

1. 一种硅纳米线的制作方法,其主要步骤为:

- (1) 准备一硅半导体材料衬底作为基片;
- (2) 在硅基片上生长20纳米厚的 $\text{Si}_{0.8}\text{Ge}_{0.2}$ 半导体牺牲层;
- (3) 在 $\text{Si}_{0.8}\text{Ge}_{0.2}$ 半导体牺牲层上生长20纳米厚的硅沟道层;
- (4) 在硅沟道层上生长30纳米厚的硅锗欧姆接触层;
- (5) 在该外延生长完成后的基片上采用PECVD的方法生长 $\text{SiO}_2$ 保护层20纳米;
- (6) 利用电子束光刻的方法制作中间位20纳米宽度的纳米线哑铃状图案;
- (7) 采用干法刻蚀的方法刻蚀深度直到硅衬底的鳍状结构;
- (8) 采用湿法腐蚀的方法腐蚀掉鳍状部分中硅锗牺牲层和硅锗欧姆接触层;
- (9) 去除电子束光刻胶;
- (10) 采用数字腐蚀的方法细化硅纳米线。

2. 根据权利要求1所述的一种硅纳米线的制作方法,其特征在于外延材料是采用超高真空化学汽相沉积的方法沉积的。

3. 根据权利要求1所述的一种硅纳米线的制作方法,其特征在于干法刻蚀采用的设备为ICP刻蚀系统,采用的气体为 $\text{CF}_4$ 。

4. 根据权利要求1所述的一种硅纳米线的制作方法,其特征在于湿法腐蚀液为25%的TMAH溶液与水为1:10的水溶液。

## 一种硅纳米线的制作方法

### 技术领域

[0001] 本发明属于微电子制造领域,具体涉及一种应用于10纳米技术节点以后的硅纳米线器件结构的制作方法。

### 背景技术

[0002] 基于硅的CMOS器件在沟道尺寸进一步缩小时面临着物理和技术挑战,同时硅材料的迁移率不足以满足更快、更低功耗的器件性能的要求。新结构被认为是突破硅基CMOS技术限制和物理限制,实现更高性能CMOS器件的关键。单根纳米线MOS结构和多根纳米线MOS器件被广泛认为是具有超高栅控能力的器件结构。为此研制采用硅沟道的纳米线MOS器件,以满足在10纳米技术节点以后的CMOS技术的要求。

### 发明内容

[0003] 为了解决硅纳米线MOS器件的研制工艺难题,本发明提供一种硅纳米线的制作方法,

[0004] 主要采用硅锗材料作为腐蚀牺牲层,采用硅材料作为沟道层,通过电子束光刻的方法得到纳米线结构,然后采用选择性腐蚀的方法腐蚀掉硅锗牺牲层。本发明操作简单,与常规的硅工艺兼容。本发明提出的制作方法满足了10纳米技术节点以后的硅纳米线器件的制作。

[0005] 本发明提供的一种硅纳米线的制作方法,其具体步骤如下:

[0006] (1) 准备一硅半导体材料衬底作为基片;

[0007] (2) 在硅基片上生长20纳米厚的 $\text{Si}_{0.8}\text{Ge}_{0.2}$ 半导体牺牲层;

[0008] (3) 在 $\text{Si}_{0.8}\text{Ge}_{0.2}$ 半导体牺牲层上生长20纳米厚的硅沟道层;

[0009] (4) 在硅沟道层上生长30纳米厚的硅锗欧姆接触层;

[0010] (5) 在该外延生长完成后的基片上采用PECVD的方法生长 $\text{SiO}_2$ 保护层20纳米;

[0011] (6) 利用电子束光刻的方法制作中间位20纳米宽度的纳米线哑铃状图案;

[0012] (7) 采用干法刻蚀的方法刻蚀深度直到硅衬底的鳍状结构;

[0013] (8) 采用湿法腐蚀的方法腐蚀掉鳍状部分中硅锗牺牲层和硅锗欧姆接触层;

[0014] (9) 去除电子束光刻胶;

[0015] (10) 采用数字腐蚀的方法细化硅纳米线。

[0016] 有益效果

[0017] 本发明提出的这一硅纳米线制作方法,通过简单的腐蚀牺牲层设置,在选择腐蚀过程中达到硅纳米线的细化制作,工艺简单,成本低。本发明可以明显改善硅纳米线器件结构在10纳米技术节点以后在CMOS技术中应用的技术难题。

[0018] 具体实施方法

[0019] 通过具体实施例对本发明进行详尽阐述:

[0020] 本实施例提出的一种硅纳米线的制作方法,其具体步骤如下:

- [0021] (1) 准备一硅半导体材料衬底作为基片；
- [0022] (2) 在硅基片上采用超高真空化学汽相沉积的方法生长20纳米厚的 $\text{Si}_{0.8}\text{Ge}_{0.2}$ 半导体牺牲层；
- [0023] (3) 然后在 $\text{Si}_{0.8}\text{Ge}_{0.2}$ 半导体牺牲层上生长20纳米厚的硅沟道层；
- [0024] (4) 然后在硅沟道层上生长30纳米厚的硅锗欧姆接触层；
- [0025] (5) 在该外延生长完成后的基片上采用PECVD的方法生长 $\text{SiO}_2$ 保护层20纳米；
- [0026] (6) 利用采用ZEP光刻胶为掩膜,利用电子束光刻的方法制作中间位20纳米宽度的纳米线哑铃状图案；
- [0027] (7) 采用ICP刻蚀的方法刻蚀深度直到硅衬底的鳍状结构；
- [0028] (8) 采用湿法腐蚀的方法腐蚀掉鳍状部分中硅锗牺牲层和硅锗欧姆接触层；
- [0029] (9) 采用ZEP光刻胶的去胶液腐蚀去除电子束光刻胶；
- [0030] (10) 最后采用氧化+稀氢氟酸清洗的方法细化硅纳米线。