



(19)中華民國智慧財產局

(12)發明說明書公告本

(11)證書號數：TW I638466 B

(45)公告日：中華民國 107 (2018) 年 10 月 11 日

(21)申請案號：106104019 (22)申請日：中華民國 106 (2017) 年 02 月 08 日

(51)Int. Cl. : H01L31/167 (2006.01) H01L27/144 (2006.01)
G02B6/42 (2006.01)

(30)優先權：2016/02/09 德國 102016001387.7

(71)申請人：德商艾澤太空太陽能公司(德國) AZUR SPACE SOLAR POWER GMBH (DE)
德國(72)發明人：瓦奇特 克萊門 WACHTER, CLEMENS (DE)；福爾曼 丹尼爾 FUHRMANN,
DANIEL (DE)；古特 沃夫岡 GUTER, WOLFGANG (DE)；派普 克里斯多夫
PEPER, CHRISTOPH (DE)

(74)代理人：陳長文

(56)參考文獻：

EP	1134813A2	JP	8-148280A
JP	2007-521646A	US	4766471A
US	4996577A	US	2006/0048811A1
US	2015/0162478A1		

審查人員：陳伯宜

申請專利範圍項數：18 項 圖式數：9 共 23 頁

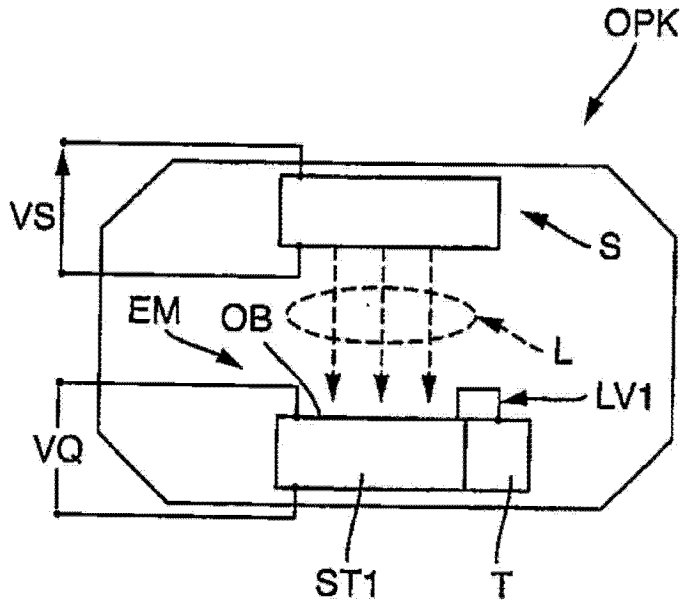
(54)名稱

接收器模組

(57)摘要

一種接收器模組(EM)，具有 N 個彼此串聯的構建為半導體二極體之分壓源，使得該等 N 個分壓源產生一源電壓，以及，該等分壓源中之每一者皆具有一包含 p-n 接面的半導體二極體(D1, D2, D3, D4, D5)，以及，該半導體二極體(D1, D2, D3, D4, D5)具有 p 型摻雜吸收層，其中該 p 型吸收層被具有較該 p 型吸收層的帶隙更大之帶隙的 p 型摻雜鈍化層鈍化，以及該半導體二極體(D1, D2, D3, D4, D5)具有 n 型摻雜吸收層，其中該 n 型吸收層被具有較該 n 型吸收層的帶隙更大之帶隙的 n 型摻雜鈍化層鈍化，以及，各分壓源之分源電壓彼此間的偏差小於 20%，以及，在每兩個接連的分壓源之間構建有一穿隧二極體(T1, T2; T3, T4)，其中該等分壓源及該等穿隧二極體(T1, T2, T3, T4)共同單塊積體，並且共同形成具有頂面及底面之第一疊堆(ST1)，以及，該等分壓源之數目 N 大於等於二，以及，在該第一疊堆(ST1)上，光(L)在該頂面上入射至該第一疊堆(ST1)之表面(OB)，以及，該第一疊堆(ST1)在該表面(OB)上具有第一電接點，在該底面上具有第二電接點，以及，該第一疊堆(ST1)之總厚度小於 12 μm ，以及，該疊堆佈置在半導體基板上，以及，該半導體基板與該疊堆及電晶體單塊連接，其中該電晶體之控制輸入端與該二電接點中之一者連接。

指定代表圖：



【圖1】

符號簡單說明：

EM . . . 接收器模
組，接收單元

L . . . 光，光子流

LV1 . . . 第一管
線，管線

OB . . . 表面

OPK . . . 光電耦合
器

S . . . 發射器模組，
發射單元

ST1 . . . 第一疊
堆，疊堆

T . . . 電晶體

VQ . . . 電壓源

VS . . . 供電電壓

【發明說明書】

【中文發明名稱】

接收器模組

【技術領域】

本發明係有關於一種接收器模組。

【先前技術】

就光電耦合器而言，接收器模組係廣為人知。簡單的光電耦合器具有發射模組及接收器模組，其中該二模組電隔離，但卻光學耦合。由US 4 996 577已知此類實施方式。由US 2006 /0048811 A1、US 8 350 208 B1及WO 2013/067969 A1亦已知光學構件。由US 2011 / 0 005 570 A1及DE 40 05 835 A1已知包括多接面太陽電池之接收器模組。

此外還由以下文獻已知可擴展之電壓源或由III-V族材料構成的太陽電池：US 4 127 862、US 6 239 354 B1、DE 10 2010 001 420 A1、Nader M. Kalkhoran等人所著「Cobalt disilicide intercell ohmic contacts for multijunction photovoltaic energy converters」，Appl. Phys. Lett. 64, 1980 (1994)以及A. Bett等人所著「III-V Solar cells under monochromatic illumination」，Photovoltaic Specialists Conference, 2008, PVSC '08. 33rd IEEE, 第1-5頁, ISBN:978-1-4244-1640-0。

【發明內容】

在此背景下，本發明之目的在於提出一種進一步改良先前技術之裝置。

本發明用以達成該目的之解決方案為一種具有請求項1之特徵的接收器模組。本發明之有益技術方案為附屬項之主題。

在本發明之主題中，提供一種接收器模組，具有N個彼此串聯的構建為半導體二極體之分壓源，使得該等N個分壓源產生一源電壓。

該等分壓源中之每一者皆具有一包含p-n接面的半導體二極體，其中該半導體二極體具有p型摻雜吸收層。該p型吸收層被具有較該p型吸收層的帶隙更大之帶隙的p型摻雜鈍化層鈍化。

該半導體二極體具有n型摻雜吸收層，其中該n型吸收層被具有較該n型吸收層的帶隙更大之帶隙的n型摻雜鈍化層鈍化。

各分壓源之分源電壓彼此間的偏差小於20%。在每兩個接連的分壓源之間構建有一穿隧二極體，其中該等分壓源及該等穿隧二極體共同單塊積體並且共同形成具有頂面及底面之第一疊堆。

該等分壓源之數目N大於等於二，在該第一疊堆之頂面上，光入射至該等半導體二極體中之一者的表面。該第一疊堆在該表面上具有第一電接點，在該底面上具有第二電接點。

該第一疊堆之總厚度小於12 μm ，並且該疊堆佈置在半導體基板上，其中該半導體基板與該疊堆及電晶體單塊連接。

該電晶體之控制輸入端與該二電接點中之一者連接。

當然，在用調製光進行照明時，接收器模組產生調製的直流電壓。需要說明的是，構建在疊堆之頂面上的二極體之整個頂面較佳被光照射。當然，光之相當於光波長的光子能量至少大於或等於半導體二極體之吸收層的帶隙能量。

此外，當然，光係指具有特定波長之光，特別是LED之光，在此情況下，發射光譜通常為高斯型且例如在採用常用之850 nm-LED的情況下具有20-30 nm的半值寬度。該接收器模組較佳僅在約850 nm之紅外範圍

內係可吸收。

需要說明的是，深入的研究出人意料地表明，與先前技術的不同之處在於，有利地藉由本發明之單塊的疊堆凸肩實現高於2 V的源電壓。

當然，分壓源之數目N較佳小於十，並且第一疊堆之源電壓的水平主要根據分源電壓相加而確定。

需要說明的是，該接收器模組不具有多量子井結構。當然，該電晶體亦不具有多量子井結構。

本發明之裝置的優點在於，透過串聯數個分壓源亦能夠實現電壓值高於四或四以上伏特的電壓源，並且藉由單塊積體的結構能夠製造用於對與疊堆之至少一接點連接的電晶體進行供電之簡單、成本較低且可靠的電壓源。

另一優點在於，與過往之具有矽二極體的橫向佈置方案相比，藉由堆疊式佈置方案節省較大的面積。特定言之，僅接收器模組的第一疊堆之更小的接收面積需要被發射二極體或光源照亮，以便產生用於供給電晶體之能量。

在一改良方案中，該電晶體佈置在該第一疊堆之表面上或者以側向鄰近該第一疊堆的方式佈置。該電晶體較佳構建為橫向或豎向構件。在另一改良方案中，該電晶體佈置在該第一疊堆與該基板之間。

在一實施方式中，該電晶體與該第一疊堆間隔一定距離。該電晶體較佳構建為積體電路的一部分。

在一改良方案中，該疊堆頂面上之被照亮表面的大小基本上相當於該頂面上之第一疊堆的面積大小。在一改良方案中，若該第一疊堆被特定波長之光照射，則在300 K下，該第一疊堆之源電壓高於2.3伏特，且其中

沿自該第一疊堆之頂面至該疊堆之底面的光入射方向，半導體二極體之p型及n型吸收層的總厚度自該最上方的二極體至該最下方的二極體增大。

在一實施方式中，該接收器模組之分壓源的分源電壓彼此間的偏差小於10%。

較佳地，該接收器模組之半導體二極體皆具有該相同的半導體材料。該等相同的半導體材料之概念包括具有相同元素之半導體化合物。當然，在此情況下，相同的半導體化合物亦可包含不同的化學計量表及各種摻雜劑。

在一改良方案中，該第一疊堆之基面小於2 mm²或者小於1 mm²。在另一改良方案中，在該第一疊堆之頂面上，第一接點作為環繞的金屬接點構建在該邊緣附近或者作為單個接觸面構建在該邊緣上。較佳地，該第二接點穿過該基板而構建。

在一改良方案中，該接收器模組具有第二疊堆。該第一疊堆及該第二疊堆並排佈置在該基板上。該二疊堆彼此串聯，使得該第一疊堆之源電壓與該第二疊堆之源電壓相加。

在一實施方式中，在該等半導體二極體之至少一者中，在該p型吸收層與該n型吸收層之間構建有本質層。半導體二極體及電晶體之半導體材料以及/或者接收器模組之基板較佳由III-V族材料構成。該接收器模組之基板極佳地包括鍺或砷化鎵或者由鍺或砷化鎵構成。

在另一改良方案中，該接收器模組之疊堆的半導體層同時包括含砷化物之層及含磷化物之層。

在一實施方式中，電壓源在該接收器之疊堆的底面附近具有環繞的凸肩形邊緣。此種邊緣亦能稱為階梯。

該等半導體二極體間之穿隧二極體較佳具有數個半導體層，該等半導體層具有較該等半導體二極體之p/n型吸收層的帶隙更高之帶隙。具有更高帶隙之該等半導體層分別由具有改變的化學計量比及/或有別於該半導體二極體之p/n型吸收層的元素組成之材料構成。

【圖式簡單說明】

下面結合圖式詳細闡述本發明。在此，同類型部件使用相同名稱。所示實施方式經高度示意性處理，意即，距離以及橫向及豎向延伸未按比例示出，且相互間亦不存在可推導出來的幾何關係，另有說明者除外。其中：

圖1為與發射器模組積體在一殼體中作為光電耦合器之接收器模組；

圖2為接收單元EM之第一實施方式的示意圖；

圖3為接收單元EM之第二實施方式的示意圖；

圖4為接收單元EM之第三實施方式的示意圖；

圖5為接收單元EM之第四實施方式的示意圖；

圖6為有殼體之光電耦合器中的具有可擴展之電壓源的接收單元EM之第一疊堆的詳細結構；

圖7為具有包含數個疊堆的可擴展之電壓源的光電耦合器之第二實施方式；

圖8為具有總共五個吸收區厚度不同之二極體的疊堆ST1之實施方式；

圖9為具有環繞的凸肩形階梯之疊堆。

【實施方式】

圖1示出與發射器模組S積體在一殼體中作為光電耦合器OPK之接收

器模組EM。發射器模組S具有兩個用於施加供電電壓VS之電接頭。

接收器模組EM具有包含表面OB之第一疊堆ST1及電晶體T。發射單元S之光L沿近乎豎直的方向入射至第一疊堆ST1之表面OB。

第一疊堆ST1具有數個串聯之二極體-未繪示-且實施為可擴展之電壓源VQ。第一疊堆ST1藉由第一管線LV1與電晶體T連接。當然，「可擴展性」之概念與整個第一疊堆ST1之源電壓的水平有關。當然，光電耦合器OPK在此係有殼體的，意即，上述構件積體在同一殼體中。

圖2為接收單元EM之第一實施方式的細節圖。下面僅對與圖1不同之處進行說明。

在較佳由鍺構成之基板SUB上佈置有第一疊堆ST1。電晶體T直接佈置在第一疊堆ST1之表面OB上。在此，構建為雙極豎向構件的電晶體T具有發射極E、基極B及集電極C。當然，電晶體T之發射極E、基極B及集電極C亦分別對應一相應摻雜的半導體層。在此，基極B佈置在發射極E上方且佈置在集電極C下方。在集電極C與基極B之間構建有階梯，意即，基極層受到蝕刻而曝露出來，以便進行接觸。

發射極E以材料接合的方式佈置在第一疊堆ST1之表面OB上。將電晶體T之頂面上的集電極C及第一疊堆ST1之表面OB，即電壓源VQ之第一接點，向外導引。電晶體T之被施加正電位的基極B藉由第二管線LV2與基板層SUB，即與電壓源VQ之第二接點連接。為進行接觸，基板層SUB具有凸肩STU。

基板層SUB、第一疊堆ST1及電晶體T形成堆疊式單塊佈置方案。

圖3為接收單元EM之第二實施方式的示意圖。下面僅對與圖2不同之處進行說明。

直接佈置在第一疊堆ST1之表面OB上的電晶體T構建為具有源極S、閘極G及漏極D之橫向MOS構件。電晶體T的頂面之被施加負電位的源極S藉由第一管線LV1與第一疊堆ST1之表面OB，即與電壓源VQ之第一接點連接。電晶體T之被施加正電位的閘極G藉由第二管線LV2與基板層SUB，即與電壓源VQ之第二接點連接。

圖4為接收單元EM之第三實施方式的示意圖。下面僅對與圖3不同之處進行說明。

電晶體T的頂面之被施加負電位的閘極G藉由第一管線LV1與第一疊堆ST1之表面OB，即與電壓源VQ之第一接點連接。電晶體T之被施加正電位的源極S藉由第二管線LV2與基板層SUB，即與電壓源VQ之第二接點連接。

圖5為接收單元EM之第四實施方式的示意圖。下面僅對與圖3及圖4不同之處進行說明。

在基板層SUB上，除第一電晶體T外，還構建有另一橫向MOS基板電晶體TSUB。

MOS電晶體構建在第一疊堆ST1旁邊或下方。電晶體T之閘極G藉由管線LV1與第一疊堆ST1之表面以及與基板電晶體TSUB之閘極G連接。電晶體T之源極S藉由管線LV2與基板電晶體TSUB之漏極D連接。基板電晶體TSUB之源極S藉由管線LV3與另一電晶體TW之漏極D連接。

圖6示出有殼體之光電耦合器OPK中的具有可擴展之電壓源VQ的接收單元EM之第一疊堆的詳細結構。下面僅對與前述圖式不同之處進行說明。

電壓源VQ具有第一疊堆ST1，該第一疊堆具有頂面及底面，還具有

數目N為三個的二極體。第一疊堆ST1具有由第一二極體D1及第一穿隧二極體T1及第二二極體D2及第二穿隧二極體T2及第三二極體D3構成之串聯連接。在第一疊堆ST1之頂面上構建有第一電壓接頭VSUP1，在第一疊堆ST1之底面上構建有第二電壓接頭VSUP2。在此，源電壓基本上由各二極體D1至D3之分壓組成。為此，第一疊堆ST1藉由致偏鏡SP而曝露於發射單元S之發射二極體SD的光子流L之下。若發射二極體SD射出調製光子流，則同樣在第一疊堆ST1中對第一疊堆ST1之源電壓VQ1進行調製。

包括二極體D1至D3及穿隧二極體T1及T2之第一疊堆ST1實施為單塊塊體。電晶體T與該二電壓接頭VSUP1及VSUP2連接。當然，發射單元S及接收單元EM各具有兩個彼此電隔離之接頭。

圖7示出圖6所示具有第一疊堆ST1與第二疊堆ST2之有利的接連排列之光電耦合器的另一實施方式。下面僅對與圖6不同之處進行說明。與第一疊堆ST1相同，第二疊堆ST2亦具有由三個具有構建在其間之穿隧二極體的二極體構成之串聯連接。兩個疊堆ST1及ST2彼此串聯，使得若該二疊堆ST1及ST2曝露於發射二極體SD的光子流L之下，則第一疊堆ST1之源電壓VQ1與第二疊堆ST2之源電壓VQ2相加。在此，為清楚起見，電晶體T係未繪示。第一電壓接頭VSUP1、第二電壓接頭VSUP2及第三電壓接頭VSUP3能夠有利地與未繪示之電晶體電路連接並在此補充性地被向外導引。

在未繪示之實施方式中，兩個疊堆ST1及ST2具有不同數目之串聯二極體。在另一未繪示之實施方式中，至少第一疊堆ST1及/或第二疊堆ST2具有多於三個的串聯二極體。如此便能擴展電壓源VQ之電壓水平。數目N較佳處於四至八之範圍內。

圖8示出若干半導體層有利地接連排列而形成第一疊堆ST1之實施方式。下面僅對與圖6不同之處進行說明。第一疊堆ST1總共包括五個串聯之構建為二極體D1至D5的分壓源。光L入射至第一二極體D1之表面OB。表面OB幾乎或完全被照亮。在兩個接連的二極體D1-D5之間分別構建有一穿隧二極體T1-T4。吸收區之厚度隨著各二極體D1至D5與表面OB間之距離的增大而增大，使得最下方的二極體D5具有最厚之吸收區。總體而言，第一疊堆ST1之總厚度小於等於12 μm。在最下方的二極體D5下方構建有基板SUB。

圖9示出若干半導體層有利地接連排列而形成第一疊堆ST1之具有環繞的凸肩形階梯之實施方式。下面僅對與前述圖式不同之處進行說明。在第一疊堆ST1之表面OB上，在邊緣R上構建有第一金屬連接接點K1。第一連接接點K1與第一電壓接頭VSUP1連接-未繪示。基板SUB具有頂面OS，其中基板SUB之頂面OS以材料接合的方式與最下方的，即第五二極體D5連接。當然，在此情況下，在將第五二極體佈置在該基板上並將該二極體以材料接合的方式與該基板之頂面OS連接之前，在該基板上以磊晶方式產生薄的成核層及緩衝層。基板SUB之頂面OS的表面積大於第一疊堆ST1之底面的面積。藉此形成環繞階梯STU。在基板SUB之底面上構建有第二整面金屬接點K2。第二連接接點K2與第二電壓接頭VSUP2連接-未繪示。

【符號說明】

B	基極
C	集電極
D	漏極

D1-D5	二極體
E	發射極
EM	接收器模組，接收單元
G	閘極
K1	第一金屬連接接點，接觸面
K2	第二整面金屬接點，第二連接接點
L	光，光子流
LV1	第一管線，管線
LV2	第二管線，管線
LV3	管線
N	數目
OB	表面
OPK	光電耦合器
OS	頂面
R	邊緣
S	發射器模組，發射單元
S	源極
SD	發射二極體
SP	致偏鏡
ST1	第一疊堆，疊堆
ST2	第二疊堆，疊堆
STU	凸肩，階梯
SUB	基板，基板層

T	電晶體
T1-T4	穿隧二極體
TSUB	橫向MOS基板電晶體，基板電晶體
TW	電晶體
VQ	電壓源
VQ1	源電壓
VQ2	源電壓
VS	供電電壓
VSUP1	第一電壓接頭
VSUP2	第二電壓接頭
VSUP3	第三電壓接頭



公告本

申請日: 106/02/08

I638466

【發明摘要】

IPC分類: H01L 31/167 (2006.01)
H01L 27/144 (2006.01)
G02B 6/42 (2006.01)

【中文發明名稱】

接收器模組

【中文】

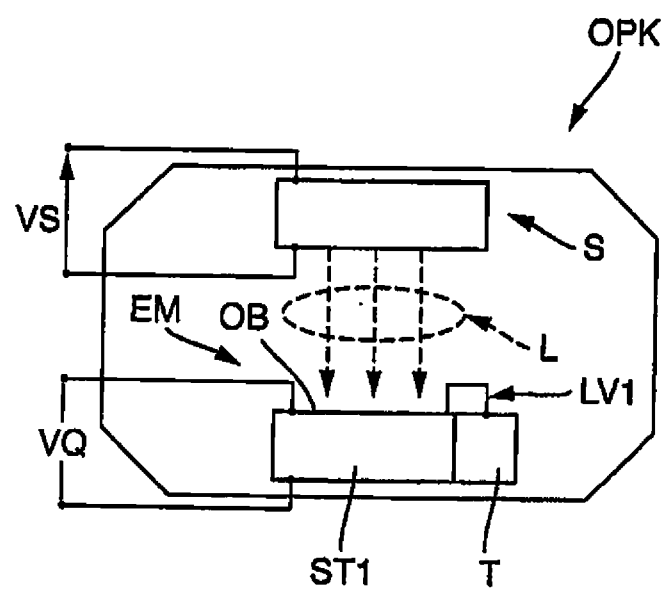
一種接收器模組(EM)，具有N個彼此串聯的構建為半導體二極體之分壓源，使得該等N個分壓源產生一源電壓，以及，該等分壓源中之每一者皆具有一包含p-n接面的半導體二極體(D1, D2, D3, D4, D5)，以及，該半導體二極體(D1, D2, D3, D4, D5)具有p型摻雜吸收層，其中該p型吸收層被具有較該p型吸收層的帶隙更大之帶隙的p型摻雜鈍化層鈍化，以及該半導體二極體(D1, D2, D3, D4, D5)具有n型摻雜吸收層，其中該n型吸收層被具有較該n型吸收層的帶隙更大之帶隙的n型摻雜鈍化層鈍化，以及，各分壓源之分源電壓彼此間的偏差小於20%，以及，在每兩個接連的分壓源之間構建有一穿隧二極體(T1, T2; T3, T4)，其中該等分壓源及該等穿隧二極體(T1, T2, T3, T4)共同單塊積體，並且共同形成具有頂面及底面之第一疊堆(ST1)，以及，該等分壓源之數目N大於等於二，以及，在該第一疊堆(ST1)上，光(L)在該頂面上入射至該第一疊堆(ST1)之表面(OB)，以及，該第一疊堆(ST1)在該表面(OB)上具有第一電接點，在該底面上具有第二電接點，以及，該第一疊堆(ST1)之總厚度小於12 μm ，以及，該疊堆佈置在半導體基板上，以及，該半導體基板與該疊堆及電晶體單塊連接，其中該電晶體之控制輸入端與該二電接點中之一者連接。

【指定代表圖】

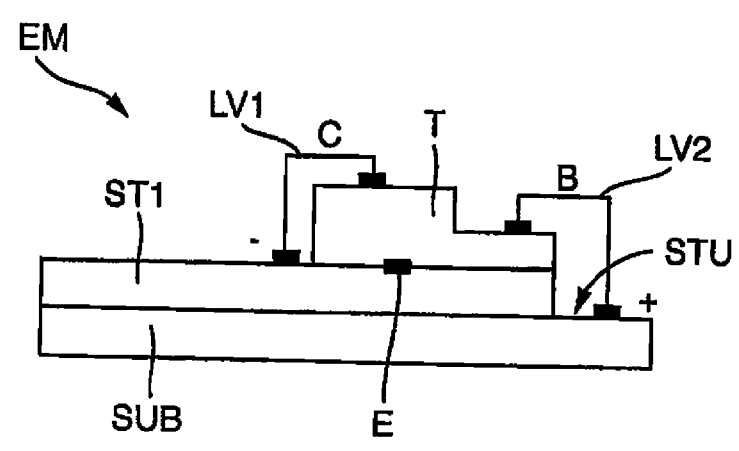
圖1

【代表圖之符號簡單說明】

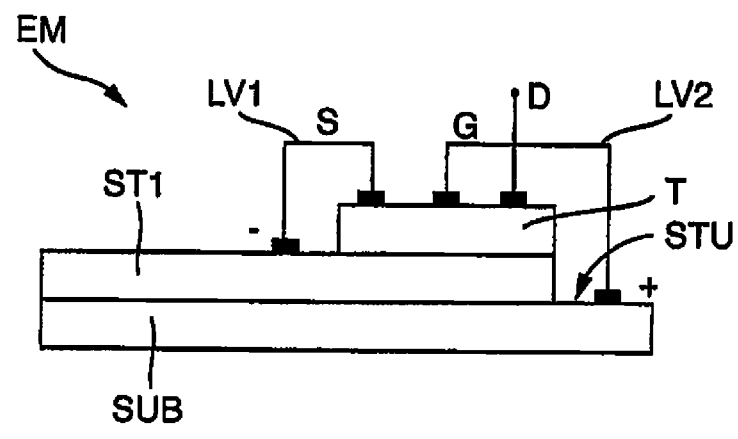
【發明圖式】



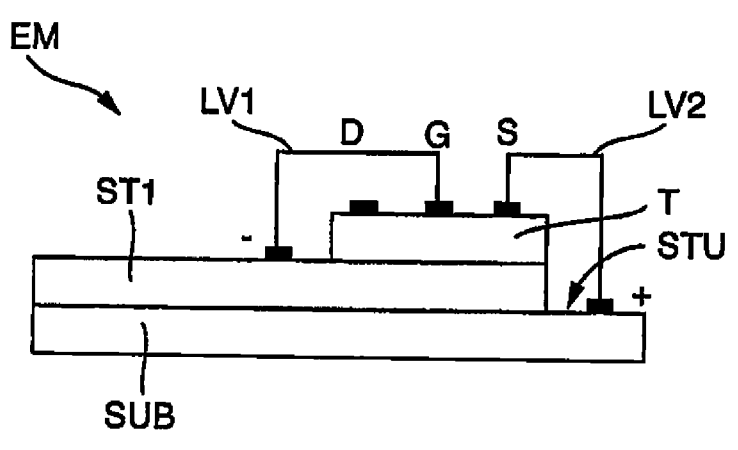
【圖1】



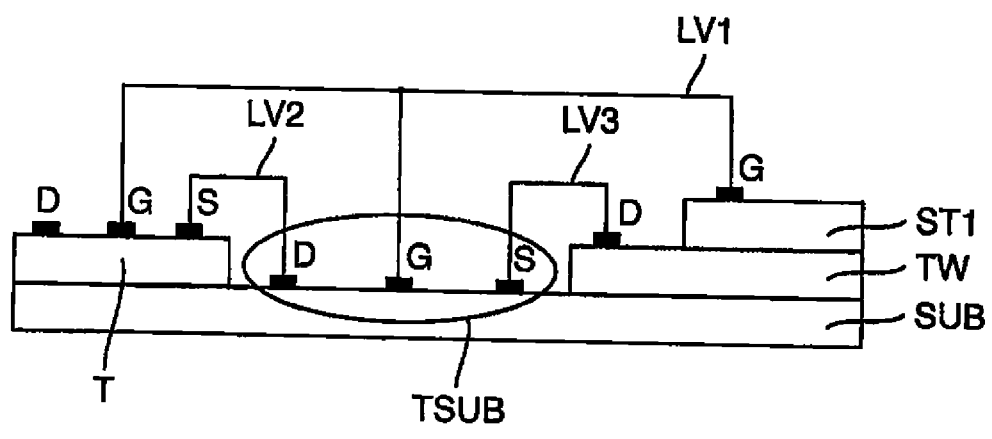
【圖2】



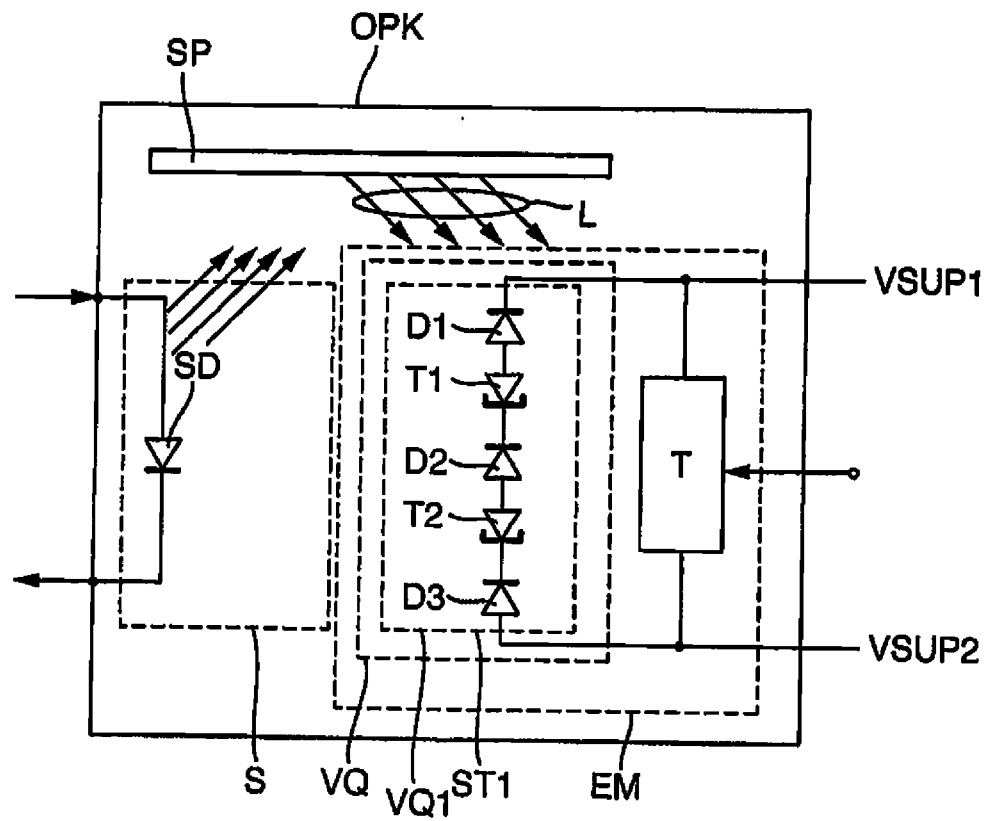
【圖3】



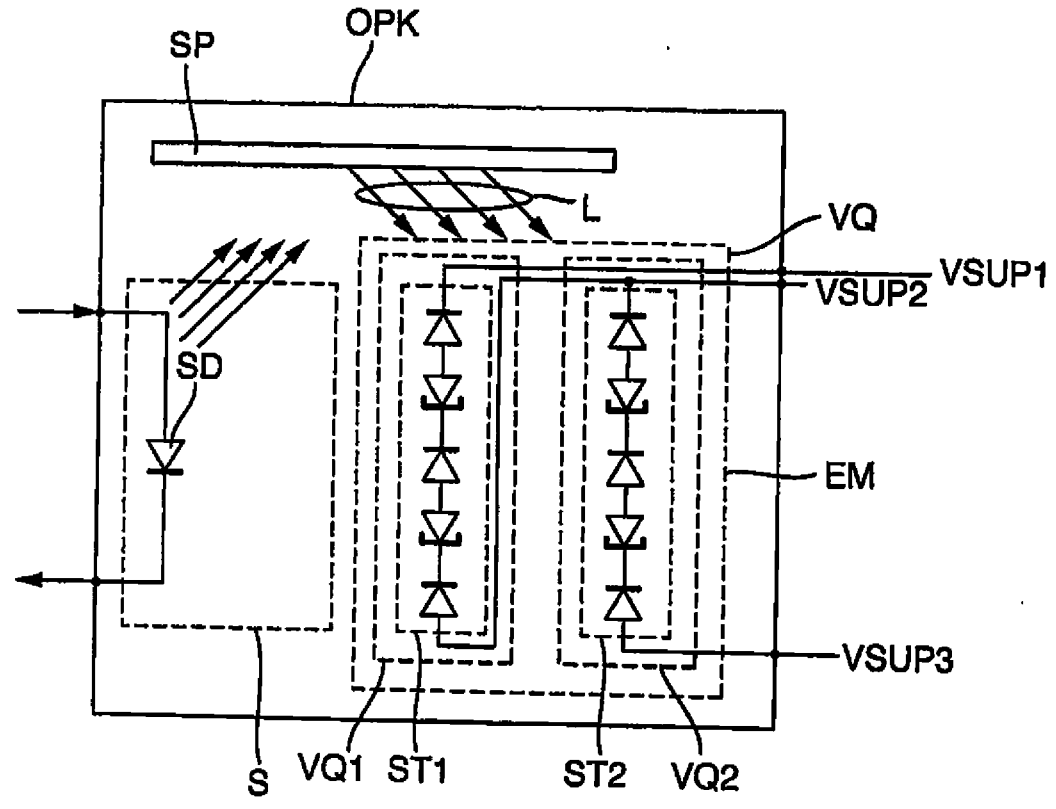
【圖4】



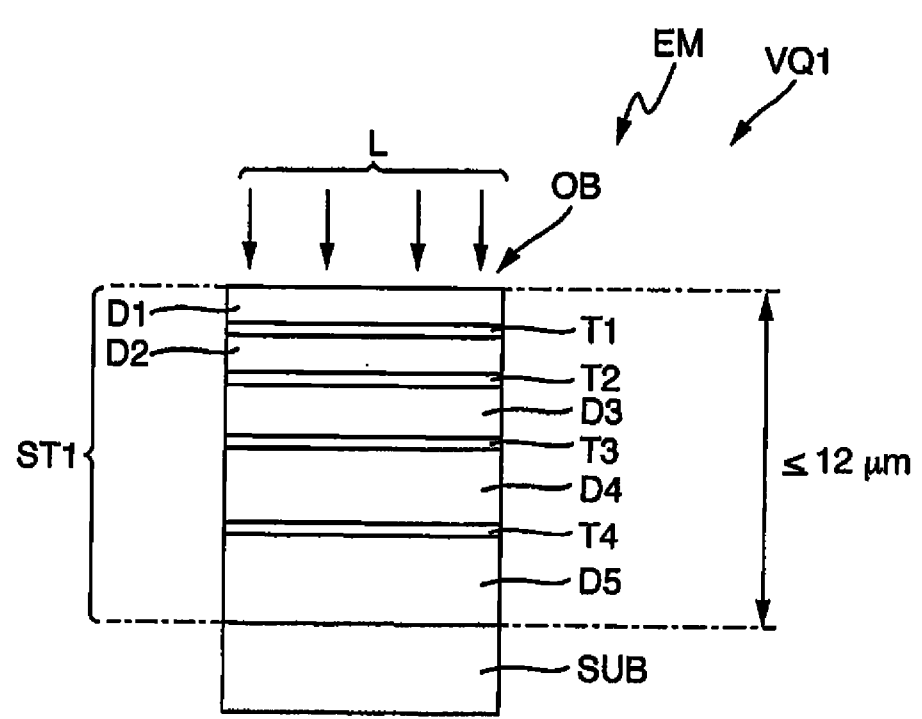
【圖5】



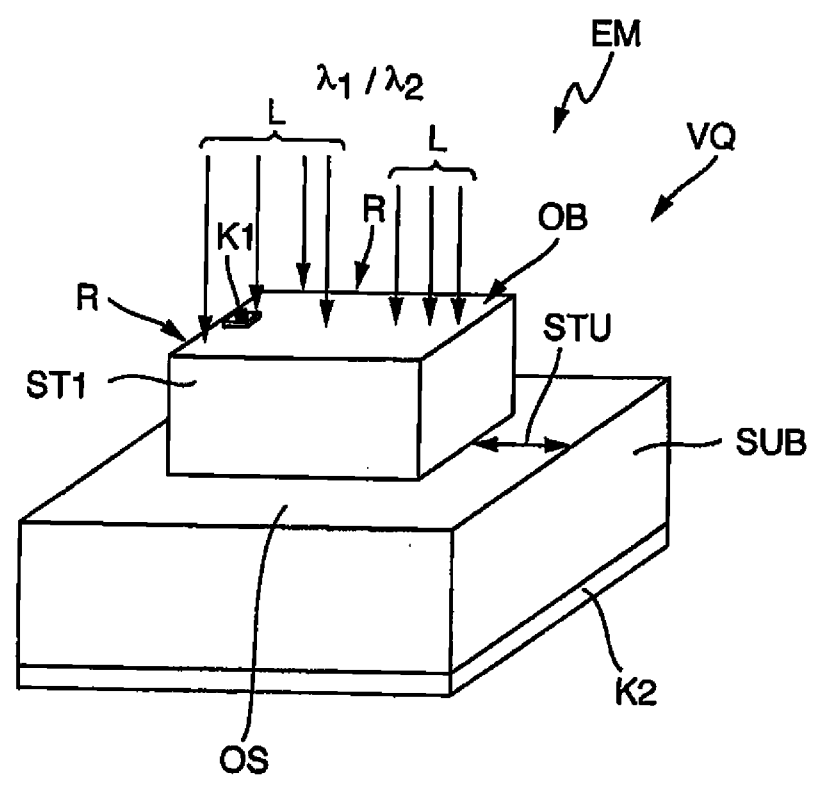
【圖6】



【圖7】



【圖8】



【圖9】

**公告本**

申請日: 106/02/08

【發明摘要】IPC分類: H01L 31/167 (2006.01)
H01L 27/144 (2006.01)
G02B 6/42 (2006.01)**【中文發明名稱】**

接收器模組

【中文】

一種接收器模組(EM)，具有N個彼此串聯的構建為半導體二極體之分壓源，使得該等N個分壓源產生一源電壓，以及，該等分壓源中之每一者皆具有一包含p-n接面的半導體二極體(D1, D2, D3, D4, D5)，以及，該半導體二極體(D1, D2, D3, D4, D5)具有p型摻雜吸收層，其中該p型吸收層被具有較該p型吸收層的帶隙更大之帶隙的p型摻雜鈍化層鈍化，以及該半導體二極體(D1, D2, D3, D4, D5)具有n型摻雜吸收層，其中該n型吸收層被具有較該n型吸收層的帶隙更大之帶隙的n型摻雜鈍化層鈍化，以及，各分壓源之分源電壓彼此間的偏差小於20%，以及，在每兩個接連的分壓源之間構建有一穿隧二極體(T1, T2; T3, T4)，其中該等分壓源及該等穿隧二極體(T1, T2, T3, T4)共同單塊積體，並且共同形成具有頂面及底面之第一疊堆(ST1)，以及，該等分壓源之數目N大於等於二，以及，在該第一疊堆(ST1)上，光(L)在該頂面上入射至該第一疊堆(ST1)之表面(OB)，以及，該第一疊堆(ST1)在該表面(OB)上具有第一電接點，在該底面上具有第二電接點，以及，該第一疊堆(ST1)之總厚度小於12 μm ，以及，該疊堆佈置在半導體基板上，以及，該半導體基板與該疊堆及電晶體單塊連接，其中該電晶體之控制輸入端與該二電接點中之一者連接。

【指定代表圖】

圖1

【代表圖之符號簡單說明】

EM	接收器模組，接收單元
L	光，光子流
LV1	第一管線，管線
OB	表面
OPK	光電耦合器
S	發射器模組，發射單元
ST1	第一疊堆，疊堆
T	電晶體
VQ	電壓源
VS	供電電壓

【發明申請專利範圍】

【第1項】

一種接收器模組(EM)，具有

N個彼此串聯的構建為半導體二極體之分壓源，使得該等N個分壓源產生一源電壓，以及

其中該等分壓源中之每一者皆具有一包含p-n接面的半導體二極體(D1, D2, D3, D4, D5)，以及

該半導體二極體(D1, D2, D3, D4, D5)具有p型摻雜吸收層，其中該p型吸收層被具有較該p型吸收層的帶隙更大之帶隙的p型摻雜鈍化層鈍化，以及

該半導體二極體(D1, D2, D3, D4, D5)具有n型摻雜吸收層，其中該n型吸收層被具有較該n型吸收層的帶隙更大之帶隙的n型摻雜鈍化層鈍化，以及

在每兩個接連的分壓源之間構建有一穿隧二極體(T1, T2; T3, T4)，其中

該等分壓源及該等穿隧二極體(T1, T2, T3, T4)共同單塊積體，並且共同形成具有頂面及底面之第一疊堆(ST1)，以及，該等分壓源之數目N大於等於二，以及

在該第一疊堆(ST1)上，光(L)在該頂面上入射至該第一疊堆(ST1)之表面(OB)，以及，該第一疊堆(ST1)在該表面(OB)上具有第一電接點，在該底面上具有第二電接點，以及

該第一疊堆(ST1)之總厚度小於12 μm ，以及

該疊堆佈置在半導體基板上，以及，該等半導體二極體之半導體材料由III-V族材料構成，

其特徵在於，

該接收器模組(EM)之基板包括鍺或砷化鎵，以及

在該接收器模組(EM)之第一疊堆(ST1)的底面附近構建有環繞的凸肩形邊緣，以及

該等半導體二極體(D1, D2, D3, D4, D5)間之穿隧二極體(T1, T2, T3, T4)具有數個半導體層，該等半導體層具有較該等半導體二極體(D1, D2, D3, D4, D5)之p/n型吸收層的帶隙更高之帶隙，以及

各分壓源之分源電壓彼此間的偏差小於20%，以及

該半導體基板與該疊堆及電晶體單塊連接，其中該電晶體之控制輸入端與該二電接點中之一者連接，以及

該接收器模組(EM)不具有量子井結構。

【第2項】

如請求項1之接收器模組(EM)，其特徵在於，該電晶體佈置在該第一疊堆(ST1)之表面上或者以側向鄰近該第一疊堆的方式佈置。

【第3項】

如請求項1或請求項2之接收器模組(EM)，其特徵在於，該電晶體佈置在該第一疊堆與該基板之間。

【第4項】

如請求項1或請求項2之接收器模組(EM)，其特徵在於，該電晶體與該第一疊堆(ST1)間隔一定距離。

【第5項】

如請求項1或請求項2之接收器模組(EM)，其特徵在於，該電晶體構建為積體電路的一部分。

【第6項】

如請求項1或請求項2之接收器模組(EM)，其特徵在於，該疊堆頂面上之被照亮表面(OB)的大小基本上相當於該頂面上之第一疊堆(ST1)的面積大小。

【第7項】

如請求項1或請求項2之接收器模組(EM)，其特徵在於，若該第一疊堆(ST1)被特定波長之光(L)照射，則在300 K下，該第一疊堆(ST1)之源電壓(VQ1)高於2.3伏特，且其中沿自該第一疊堆(ST1)之頂面至該疊堆之底面的光入射方向，半導體二極體之p型及n型吸收層的總厚度自該最上方的二極體(D1)至該最下方的二極體(D3-D5)增大。

【第8項】

如請求項1或請求項2之接收器模組(EM)，其特徵在於，該接收器模組(EM)之分壓源的分源電壓彼此間的偏差小於10%。

【第9項】

如請求項1或請求項2之接收器模組(EM)，其特徵在於，該接收器模組(EM)之半導體二極體(D1, D2, D3, D4, D5)皆具有該相同的半導體材料。

【第10項】

如請求項1或請求項2之接收器模組(EM)，其特徵在於，該第一疊堆(ST1)之基面小於2 mm²或者小於1 mm²。

【第11項】

如請求項1或請求項2之接收器模組(EM)，其特徵在於，在該第一疊堆(ST1)之頂面上，第一接點作為環繞的金屬接點構建在該邊緣附近或者作為單個接觸面(K1)構建在該邊緣(R)上。

【第12項】

如請求項1或請求項2之接收器模組(EM)，其特徵在於，該第二接點穿過該基板而構建。

【第13項】

如請求項1或請求項2之接收器模組(EM)，其特徵在於，在該接收器模組(EM)中構建有第二疊堆(ST2)，以及，該第一疊堆(ST1)及該第二疊堆(ST2)並排佈置在該基板上，以及，該二疊堆(ST1, ST2)彼此串聯，使得該第一疊堆(ST1)之源電壓(VQ1)與該第二疊堆(ST2)之源電壓(VQ2)相加。

【第14項】

如請求項1或請求項2之接收器模組(EM)，其特徵在於，在該接收器模組(EM)的半導體二極體(D1, D2, D3, D4, D5)之一者中，在該p型吸收層與該n型吸收層之間構建有本質層。

【第15項】

如請求項1或請求項2之接收器模組(EM)，其特徵在於，該接收器模組(EM)之疊堆(ST1)的半導體層同時包括含砷化物之層及含磷化物之層。

【第16項】

如請求項1或請求項2之接收器模組(EM)，其特徵在於，在該穿隧二極體(T1, T2, T3, T4)中，具有更高帶隙之該等半導體層分別由具有改變的化學計量比及/或有別於該半導體二極體(D1, D2, D3, D4, D5)之p/n型吸收層的元素組成之材料構成。

【第17項】

如請求項1或請求項2之接收器模組(EM)，其特徵在於，該電晶體構建為橫向或豎向構件。

【第18項】

如請求項1或請求項2之接收器模組(EM)，其特徵在於，該接收器模組(EM)及該電晶體不具有多量子井結構。