



(19)대한민국특허청(KR)
(12) 공개특허공보(A)

(51) 。 Int. Cl. (11) 공개번호 10-2007-0072204
G02F 1/136 (2006.01) (43) 공개일자 2007년07월04일

(21) 출원번호 10-2005-0136203
(22) 출원일자 2005년12월31일
심사청구일자 없음

(71) 출원인 엘지.필립스 엘시디 주식회사
서울 영등포구 여의도동 20번지
(72) 발명자 이정일
서울 금천구 독산4동 186-2 중앙맨션 205호
(74) 대리인 박장원

전체 청구항 수 : 총 18 항

(54) 액정표시소자 및 제조방법

(57) 요약

본 발명은 마스크공정수를 줄일 수 있는 액정표시장치 및 그 제조방법에 관한 것으로서, 본 발명은 기판상에 게이트패턴과 공통전극을 형성하는 단계; 상기 게이트패턴을 포함한 기판상에 박막트랜지스터를 형성하는 단계; 상기 기판전체에 보호막을 형성하는 단계; 상기 보호막에 드레인콘택홀과 개구부를 형성하는 단계; 및, 상기 보호막의 드레인콘택홀과 개구부내에 화소전극을 형성하고, 상기 보호막상부에 공통전극을 형성하는 단계를 포함하여 구성된다.

대표도

도 2e

특허청구의 범위

청구항 1.

기판상에 게이트패턴과 공통전극을 형성하는 단계;

상기 게이트패턴을 포함한 기판상에 박막트랜지스터를 형성하는 단계;

상기 기판전체에 보호막을 형성하는 단계;

상기 보호막에 드레인콘택홀과 개구부를 형성하는 단계; 및

상기 보호막의 드레인콘택홀과 개구부내에 화소전극을 형성하고, 상기 보호막상부에 공통전극을 형성하는 단계를 포함하여 구성되는 것을 특징으로하는 액정표시소자 제조방법.

청구항 2.

제1항에 있어서, 상기 박막트랜지스터를 형성하는 단계는 게이트절연막과 액티브층 및 소스/드레인전극을 형성하는 단계로 구성된 것을 특징으로하는 액정표시소자 제조방법.

청구항 3.

제 2 항에 있어서, 상기 액티브층과 소스/드레인전극을 형성하는 단계는,

게이트절연막상에 액티브층과 도전층을 순차적으로 적층하는 단계와,

상기 도전층상에 감광막을 형성한후 회절노광마스크를 이용한 회절노광공정에 의해 감광막을 노광 및 현상을 거쳐 감광막패턴을 형성하는 단계와,

상기 감광막패턴을 마스크로 액티브층과 도전층을 선택적으로 제거하여 액티브층패턴과 소스/드레인전극을 한정하는 단계를 포함하여 이루어지는 것을 특징으로 하는 액정표시소자 제조방법.

청구항 4.

제 3 항에 있어서, 상기 회절노광공정은,

상기 도전층상에 감광막을 도포한후 그 위에 회절노광마스크를 위치시키는 단계와,

상기 회절노광마스크를 이용한 노광 및 현상공정을 진행하여 감광막패턴을 형성하는 단계로 이루어지는 것을 특징으로 하는 액정표시소자 제조방법.

청구항 5.

제 4 항에 있어서, 상기 감광막패턴을 에칭처리하여 상기 채널부위상에 위치하는 도전층부분이 드러나도록하는 것을 특징으로하는 액정표시소자 제조방법.

청구항 6.

제 5 항에 있어서, 상기 남아 있는 감광막패턴을 마스크로 상기 채널부위상에 위치하는 도전층부분을 제거하여 소스/드레인전극을 형성하는 단계를 더 포함하는 것을 특징으로하는 액정표시소자 제조방법.

청구항 7.

제 1 항에 있어서, 상기 개구부는 화소전극부에 위치하는 것을 특징으로하는 액정표시소자 제조방법.

청구항 8.

제 1항에 있어서, 상기 보호막의 드레인콘택홀과 개구부내에 화소전극을 형성하고, 상기 보호막상부에 공통전극을 형성하는 단계는,

상기 보호막의 드레인콘택홀과 개구부를 포함한 보호막상에 투명도전층을 형성하는 단계와, 상기 투명도전층상에 감광막을 도포하는 단계와, 상기 감광막을 상기 투명도전층이 드러날때까지 식각하는 단계와 상기 보호막상에 투명도전층을 형성하는 단계와, 잔존하는 감광막과 이 감광막상에 형성된 투명도전층부분을 제거하여 화소전극과 공통전극을 형성하는 단계를 포함하여 구성되는 것을 특징으로하는 액정표시소자 제조방법.

청구항 9.

제 8 항에 있어서, 상기 감광막을 선택적으로 제거하여 상기 도전층을 드러나도록 하는 단계는 에싱공정을 통해 이루어지는 것을 특징으로하는 액정표시소자 제조방법.

청구항 10.

제1기판상에 게이트패턴과 공통전극을 형성하는 단계;

상기 게이트패턴을 포함한 제1기판상에 게이트절연막과 액티브층 및 소스/드레인전극을 형성하는 단계;

상기 제1기판전체에 보호막을 형성하는 단계;

상기 보호막에 드레인콘택홀과 개구부를 형성하는 단계; 및

상기 보호막의 드레인콘택홀과 개구부내에 화소전극을 형성하고, 상기 보호막상부에 공통전극을 형성하는 단계

제2기판상에 블랙매트릭스, 컬러필터층을 형성하는 단계;

상기 제2기판과 제1기판을 합착시키는 단계; 및

상기 제1기판과 제2기판사이에 액정층을 형성하는 단계;를 포함하여 구성되는 것을 특징으로하는 액정표시소자 제조방법.

청구항 11.

제10항에 있어서, 상기 박막트랜지스터를 형성하는 단계는 게이트절연막과 액티브층 및 소스/드레인전극을 형성하는 단계로 구성된 것을 특징으로하는 액정표시소자 제조방법.

청구항 12.

제 11 항에 있어서, 상기 액티브층과 소스/드레인전극을 형성하는 단계는,

게이트절연막상에 액티브층과 도전층을 순차적으로 적층하는 단계와,

상기 도전층상에 감광막을 형성한후 회절노광마스크를 이용한 회절노광공정에 의해 감광막을 노광 및 현상을 거쳐 감광막패턴을 형성하는 단계와,

상기 감광막패턴을 마스크로 액티브층과 도전층을 선택적으로 제거하여 액티브층패턴과 소스/드레인전극을 한정하는 단계를 포함하여 이루어지는 것을 특징으로 하는 액정표시소자 제조방법.

청구항 13.

제 12 항에 있어서, 상기 회절노광공정은,

상기 도전층상에 감광막을 도포한후 그 위에 회절노광마스크를 위치시키는 단계와,

상기 회절노광마스크를 이용한 노광 및 현상공정을 진행하여 감광막패턴을 형성하는 단계로 이루어지는 것을 특징으로 하는 액정표시소자 제조방법.

청구항 14.

제 13 항에 있어서, 상기 감광막패턴을 에칭처리하여 상기 채널부위상에 위치하는 도전층부분이 드러나도록하는 것을 특징으로하는 액정표시소자 제조방법.

청구항 15.

제 13 항에 있어서, 상기 남아 있는 감광막패턴을 마스크로 상기 채널부위상에 위치하는 도전층부분을 제거하여 소스/드레인전극을 형성하는 단계를 더 포함하는 것을 특징으로하는 액정표시소자 제조방법.

청구항 16.

제 10 항에 있어서, 상기 개구부는 화소전극부에 위치하는 것을 특징으로하는 액정표시소자 제조방법.

청구항 17.

제 10항에 있어서, 상기 보호막의 드레인콘택홀과 개구부내에 화소전극을 형성하고, 상기 보호막상부에 공통전극을 형성하는 단계는,

상기 보호막의 드레인콘택홀과 개구부를 포함한 보호막상에 투명도전층을 형성하는 단계와, 상기 투명도전층상에 감광막을 도포하는 단계와, 상기 감광막을 상기 투명도전층이 드러날때까지 식각하는 단계와 상기 보호막상에 투명도전층을 형성하는 단계와, 잔존하는 감광막과 이 감광막상에 형성된 투명도전층부분을 제거하여 화소전극과 공통전극을 형성하는 단계를 포함하여 구성되는 것을 특징으로하는 액정표시소자 제조방법.

청구항 18.

제 10 항에 있어서, 상기 감광막을 선택적으로 제거하여 상기 도전층을 드러나도록 하는 단계는 에칭공정을 통해 이루어지는 것을 특징으로하는 액정표시소자 제조방법.

명세서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 액정표시소자 제조방법에 관한 것으로서, 보다 상세하게는 액정표시소자 제조시에 마스크공정을 줄일 수 있는 액정표시소자 제조방법에 관한 것이다.

액정표시장치(Liquid Crystal Display Device: 이하 LCD라 칭한다.)는 경량, 박형, 및 저소비전력등의 특성을 갖기 때문에 음극선관(CRT: Cathode Ray Tube)을 대신하여 각종 정보기기의 단말기 또는 비디오기기 등에 사용되고 있다. 특히, 박막트랜지스터가 구비된 TFT-LCD는 응답특성이 우수하고, 고화소수에 적합하기 때문에 고화질 및 대형 표시장치를 실현할 수 있다.

이와 같은 평판표시장치(Flat Panel Display)에서는 각각의 화소에 박막 트랜지스터와 같은 능동소자가 구비되어 표시소자를 구동하는데, 이러한 방식의 표시소자의 구동방식을 흔히 액티브 매트릭스(Active Matrix) 구동방식이라 한다.

이러한 액티브 매트릭스방식에서는 상기한 능동소자가 매트릭스형식으로 배열된 각각의 화소에 배치되어 해당 화소를 구동하게 된다.

이러한 일반적인 액티브 매트릭스방식의 액정표시소자에 대해 개략적으로 설명하면 다음과 같다.

도면에 도시하지 않았지만, 일반적인 액정표시소자는 종횡으로 $N \times M$ 개의 화소가 배열되는 박막트랜지스터 액정표시소자의 각 화소는 외부의 구동회로로부터 주사신호가 인가되는 게이트라인(미도시)과 화상신호가 인가되는 데이터라인(미도시)의 교차영역에 형성된 박막트랜지스터(미도시)를 포함하여 구성된다.

여기서, 상기 박막트랜지스터(미도시)는 게이트라인(미도시)에서 분기된 게이트전극(미도시)과 신호선에서 분기된 소스전극(미도시) 및 화소전극(미도시)과 연결된 드레인전극(미도시) 그리고, 상기 소스전극(미도시)과 드레인전극(미도시) 사이에 형성된 반도체층(미도시)으로 구성되어 있다.

또한, 상기 박막트랜지스터(미도시)는 게이트라인(미도시)을 통해 게이트전극(미도시)에 전압이 가해지면, 데이터라인(미도시)을 통해 소스전극(미도시)에 인가되는 데이터전압을 반도체채널층(미도시)을 통하여 드레인전극(미도시)으로 인가하는 역할을 한다.

그리고, 상기 드레인전극에 데이터전압이 인가되면, 데이터전극과 연결된 화소전극에 데이터전압이 인가되므로써 상기 화소의 화소전극과 공통전극(미도시) 사이에 전압차가 발생한다. 그러면, 이러한 전압차로 인해 상기 화소전극과 공통전극(미도시) 사이에 존재하고 있는 액정(미도시)의 분자배열이 변화되는데, 이 액정의 분자배열이 변화되므로써 화소의 광투과량이 변하게 된다.

이렇게 데이터전압이 인가된 화소와 인가되지 않은 화소사이에 시각적인 차이가 발생하게 된다.

따라서, 상기 액정표시소자는 이러한 시각적인 차이가 있는 화소들이 모임으로써 표시장치의 역할을 한다.

한편, TFT-LCD는 트위스트 네마틱(TN: Twisted Nematic) 구동 모드를 채택하여 왔기 때문에 시야각이 협소하다는 단점이 있었지만, 최근 인플레인구동(In Plane Switching: 이하, IPS라 칭한다.) 액정표시장치가 제안되어 상기 협소한 시야각 문제를 어느정도 해결하였다.

그러나, 상기 IPS-LCD는 광시야각을 실현했음에도 불구하고 낮은 개구율 및 투과율을 개선하기 위하여 프린지필드구동(Fringe Field Switching: 이하, FFS라 칭한다.) 액정표시장치가 제안되었다.

이러한 FFS모드의 일반적인 액정표시소자 제조방법에 대해 도 1a 내지 도 1e를 참조하여 설명하면 다음과 같다.

도 1a 내지 도 1e는 종래기술에 따른 액정표시소자의 제조방법을 나타내는 공정단면도이다.

도 1a를 참조하면, 기판(11)상에 투명물질인 ITO를 증착한후 포토리소그래피 공정기술을 이용한 제1마스킹공정에 의해 노광 및 현상을 거쳐 이를 선택적으로 식각하여 공통전극(13)을 형성한다.

그다음, 도 1b를 참조하면, 기판(11)상에 금속물질을 적층한 후 포토리소그래피 공정기술을 이용한 제2마스킹공정에 의해 노광 및 현상을 거쳐 상기 금속물질층을 식각하여 게이트전극(15a)을 형성한다. 이때, 상기 금속물질층 식각시에 스토리지 노드전극(15b), 게이트패드부(15c) 및 데이터패드부(15d)도 함께 형성된다.

이어서, 도 1c를 참조하면, 기관전체에 걸쳐 게이트절연층(17)과 액티브층(19) 및 금속도전층을 차례로 적층한후 회절노광마스크를 이용한 제3마스크공정에 의해 노광 및 현상을 거쳐 상기 금속도전층과 액티브층을 순차적으로 식각하여 액티브층패턴(19)과 소스전극(21a) 및 드레인전극(21b)을 동시에 형성한다.

그다음, 도 1d를 참조하면, 상기 기관(11) 전체에 걸쳐서 보호층(23)을 형성한 후 제4마스크공정에 의해 상기 보호층(23)을 선택적으로 식각하여 상기 드레인전극(21b)을 노출시키는 콘택홀(25a)을 형성한다. 이때, 상기 보호층(23) 식각시에 상기 콘택홀(25a) 형성과 함께 상기 게이트패드부(15c)와 데이터패드부(15d)를 노출시키는 개구부(25b)(25c)도 함께 형성된다.

이어서, 도 1e를 참조하면, 상기 콘택홀(25a)을 포함한 기관전체에 투명도전물질인 ITO를 증착한후 제5마스크공정에 의한 노광 및 현상을 거쳐 상기 투명도전층을 선택적으로 식각하여 상기 드레인전극(21b)과 전기적으로 접속하는 화소전극(27a)을 형성한다. 이때, 상기 투명도전층 식각시에 화소전극(27a)과 함께 상기 개구부(25b)(25c)를 통해 게이트패드부(15c) 및 데이터패드부(15d)에 연결되는 게이트패드(27b)와 데이터패드(27c)도 함께 형성한다.

그러나, 상기한 바와같이, 종래기술에 따른 액정표시소자 제조방법에 의하면 다음과 같은 문제점이 있다.

종래기술에 따른 액정표시소자 제조방법에 의하면, 공통전극을 형성하기 위한 제1마스크공정, 게이트전극을 형성하기 위한 제2마스크공정, 액티브층과 소스/드레인전극을 형성하기 위한 제3마스크공정, 드레인전극을 연결하기 위해 콘택홀을 형성하기 위한 제4마스크공정, 화소전극을 형성하기 위한 제5마스크공정 등 적어도 5마스크공정이 요구된다.

따라서, 위에서와 같이 소자 제조시에 적어도 5회에 걸친 마스크 공정이 요구되기 때문에 제조공정이 복잡해지고 그로 인해 제조비용이 증가하게 되는 문제점이 있었다.

발명이 이루고자 하는 기술적 과제

이에 본 발명은 상기 종래기술의 제반 문제점을 해결하기 위하여 안출한 것으로서, 소자 제조시에 마스크공정수를 줄여 제조공정을 단순화시키고 제조비용을 절감시킬 수 있는 액정표시소자 제조방법을 제공함에 그 목적이 있다.

상기 목적을 달성하기 위한 본 발명에 따른 액정표시소자 제조방법은, 기관상에 게이트패턴과 공통전극을 형성하는 단계; 상기 게이트패턴을 포함한 기관상에 박막트랜지스터를 형성하는 단계; 상기 기관전체에 보호막을 형성하는 단계; 상기 보호막에 드레인콘택홀과 개구부를 형성하는 단계; 및, 상기 보호막의 드레인콘택홀과 개구부내에 화소전극을 형성하고, 상기 보호막상부에 공통전극을 형성하는 단계를 포함하여 구성되는 것을 특징으로한다.

또한, 상기 목적을 달성하기 위한 본 발명에 따른 액정표시소자 제조방법은 제1기관상에 게이트패턴과 공통전극을 형성하는 단계; 상기 게이트패턴을 포함한 제1기관상에 게이트절연막과 액티브층 및 소스/드레인전극을 형성하는 단계; 상기 제1기관전체에 보호막을 형성하는 단계; 상기 보호막에 드레인콘택홀과 개구부를 형성하는 단계; 및 상기 보호막의 드레인 콘택홀과 개구부내에 화소전극을 형성하고, 상기 보호막상부에 공통전극을 형성하는 단계; 제2기관상에 블랙매트릭스, 컬러필터층을 형성하는 단계; 상기 제2기관과 제1기관을 합착시키는 단계; 및 상기 제1기관과 제2기관사이에 액정층을 형성하는 단계;를 포함하여 구성되는 것을 특징으로한다.

발명의 구성

이하, 본 발명에 따른 액정표시소자 제조방법에 대해 첨부된 도면을 참조하여 상세히 설명한다.

도 2a 내지 2e는 본 발명에 따른 액정표시소자의 제조방법을 나타낸 공정단면도로서, 소자 레이아웃도, II A-II A선 및 II B-II B선에 따른 공정단면도를 도시한 도면이다.

도 2a에 도시된 바와 같이, TFT영역과 화소영역을 포함하는 기관(101)상에 게이트 형성용 금속물질을 증착한후 상기 게이트용 금속물질층상에 제1감광막(미도시)을 도포한다.

그다음, 제1마스크공정으로서 제1마스크(미도시)를 상기 제1감광막(미도시)위에 위치시킨 상태에서 자외선(Ultraviolet light)과 같은 광을 조사하고 이어 현상공정을 진행하여, 상기 게이트배선지역과 공통전극지역을 블로킹하는 제1감광막패턴(미도시)을 형성한다.

이어서, 상기 제1감광막패턴(미도시)을 마스크로 상기 금속도전층(미도시)을 선택적으로 식각하여 게이트전극(103a)과 공통전극(103b)을 형성한다. 이때, 상기 게이트전극(103a) 형성시에 게이트배선(103)과 게이트패드(103b)도 함께 형성된다.

그다음, 도 2b에 도시된 바와같이, 상기 게이트전극(103a)과 공통전극(103b)을 포함한 기판전체에 니트라이드(nitride)와 같은 절연물질을 증착하여 게이트절연막(105)을 형성한후 그 위에 액티브층(107)과 금속도전층(109)을 차례로 적층한다.

이어서, 상기 기판(101) 전체에 제2감광막(미도시)을 도포한후 제2마스크공정으로 상기 제2감광막위에 회절노광용 제2마스크를 위치시킨 상태에서 자외선(Ultraviolet light)과 같은 광을 조사하고 이어 현상공정을 진행하여, 제2감광막패턴(미도시)을 형성한다.

이어서, 상기 제2감광막패턴(미도시)을 마스크로 상기 금속도전층(109)과 액티브층(107)을 패터닝한다.

그다음, 에싱공정을 진행하여 상기 액티브층(107)의 채널부위상에 위치하는 감광막패턴부분을 제거하여 금속도전층(109)부분이 드러나도록 한후 상기 제2감광막패턴(미도시)을 마스크로 상기 금속도전층(109)부분을 선택적으로 식각하여 소스전극(109a)과 드레인전극(109b)을 형성한다.

이어서, 도 2c에 도시된 바와같이, 상기 제2감광막패턴(미도시)을 제거한후 기판(101) 전체에 보호층(111)을 증착한후 그 위에 제3감광막(미도시)을 도포한다.

그다음, 제3마스크공정으로 상기 제3감광막위에 제2마스크를 위치시킨 상태에서 자외선(Ultraviolet light)과 같은 광을 조사하고 이어 현상공정을 진행하여, 제3감광막패턴(미도시)을 형성한다.

이어서, 상기 제3감광막패턴(미도시)을 마스크로 상기 보호층(111)을 선택적으로 제거하여 상기 드레인전극(109b)을 노출시키는 콘택홀(111a)을 형성한다. 이때, 상기 보호층(111) 식각시에 다수개의 화소전극이 형성되는 개구부도 함께 형성된다.

그다음, 상기 제3감광막패턴(미도시)을 제거한후 상기 콘택홀(111a)개구부 (미도시)를 포함한 기판전체에 ITO와 같은 투명물질로 이루어진 투명도전층(113)을 증착한후 그 위에 제4감광막(115)을 도포한다.

이어서, 도 2d에 도시된 바와같이, 상기 제4감광막(115)을 에싱처리하여 상기 투명도전층(113)상부가 드러나도록 한다. 이때, 에싱처리시에 상기 제4감광막(115)은 상기 콘택홀(111a) 및 개구부내에만 잔류하게 된다.

그다음, 도 2e에 도시된 바와같이, 상기 드러난 투명도전층(113)부분을 제거하여 상기 드레인전극(109b)와 전기적으로 접촉하는 화소전극(113a)과 상기 개구부(미도시)내에 존재하는 화소전극(113a)을 형성한다.

이어서, 상기 잔류하는 제4감광막패턴(115a)과 보호막(111)을 포함한 기판전체에 ITO와 같은 투명재질의 투명도전층(미도시)을 증착한후 리프트오프(lift-off)공법으로 상기 제4감광막패턴(115a)을 제거하여 상기 보호층(111)상에 공통전극(117)을 형성한다. 이때, 상기 공통전극(117)은 상기 화소전극(113a)과 오버랩되지 않는다.

한편, 도면에는 도시하지 않았지만, 상부기판(미도시)에는 블랙매트릭스와 컬러필터층 및 오버코트층 이외에 기타 다른 층들을 선택적으로 형성한다.

그다음, 상기 상부기판을 하부기판과 합착시킨후 이들 상부기판과 하부기판사이에 액정층(미도시)을 형성하므로써 액정표시소자를 완성하게 된다.

발명의 효과

상기에서 설명한 바와같이, 본 발명에 따른 액정표시소자 제조방법에 의하면 다음과 같은 효과가 있다.

본 발명에 따른 액정표시소자 제조방법에 의하면, 게이트전극과 공통전극을 형성하기 위한 제1마스크공정과, 액티브층과 소스/드레인전극을 형성하기 위한 제2마스크공정 및, 콘택홀을 형성하기 위한 제3마스크공정을 통해 3마스크의 FFS (Fringe Field Switching mode)의 액정표시소자를 제조할 수 있다. 특히, 보호막패턴 형성시에 화소전극부까지 형성후 콘택홀매립(contact hole filling) 효과와 리프트오프(lift off)를 사용하면 화소전극 및 공통전극을 형성할 수 있다.

따라서, 기존에는 적어도 5번에 걸친 마스크공정에 의해 소자 제조가 가능하였지만 본 발명에서의 3번에 걸친 마스크공정을 통해 소자 제조가 가능하므로써 마스크수 감소 효과를 얻을 수 있으며, 그로 인해 제조공정시간을 단축시킬 수 있고 제조원가를 절감할 수 있다.

그러므로, 본 발명에서 적용한 액정표시소자 제조방법은 TN 모드, IPS 모드 및 FFS 모드의 액정표시소자 제조에 모두 적용가능하다.

도면의 간단한 설명

도 1a 내지 도 1e는 종래기술에 따른 액정표시소자의 제조방법을 나타내는 공정단면도.

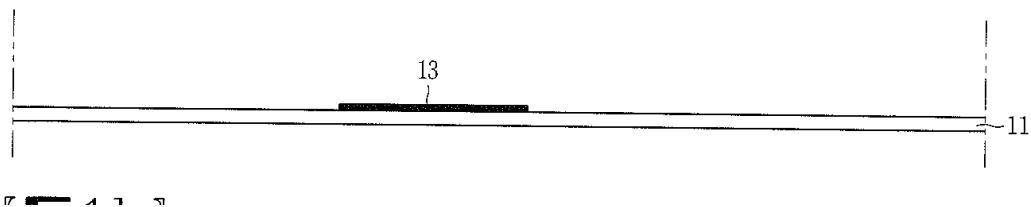
도 2a 내지 도 2e는 본 발명에 따른 액정표시소자의 제조방법을 나타낸 공정단면도로서, IIIA-III A선 및 IIIB-III B선에 따른 공정단면도를 도시한 도면.

*****도면의 주요부분에 대한 부호의 설명*****

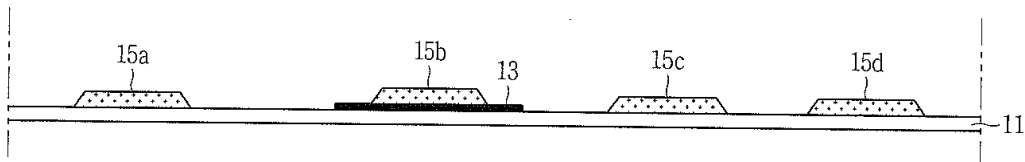
- 101 : 제1기판 103 : 게이트배선
- 103a : 게이트전극 103b : 공통전극
- 105 : 게이트절연막 107 : 액티브층
- 109a : 소스전극 109b : 드레인전극
- 111 : 보호층 113 : 투명도전층
- 113a : 화소전극 115 : 감광막 117 : 공통전극

도면

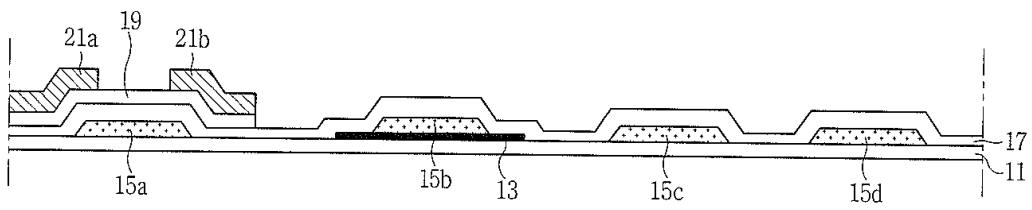
도면 1a



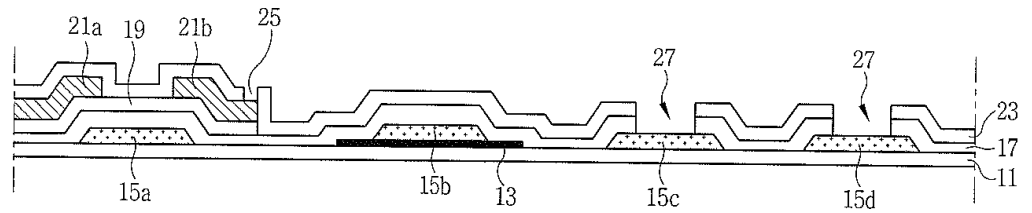
도면 1b



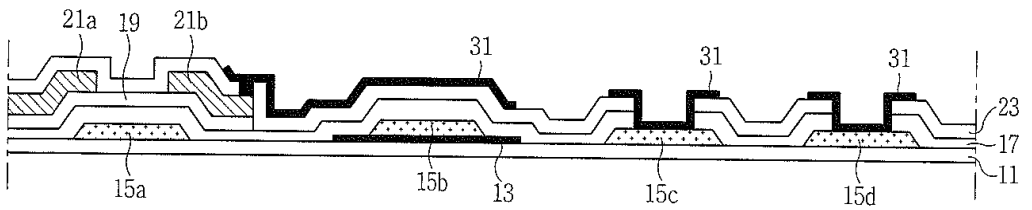
도면1c



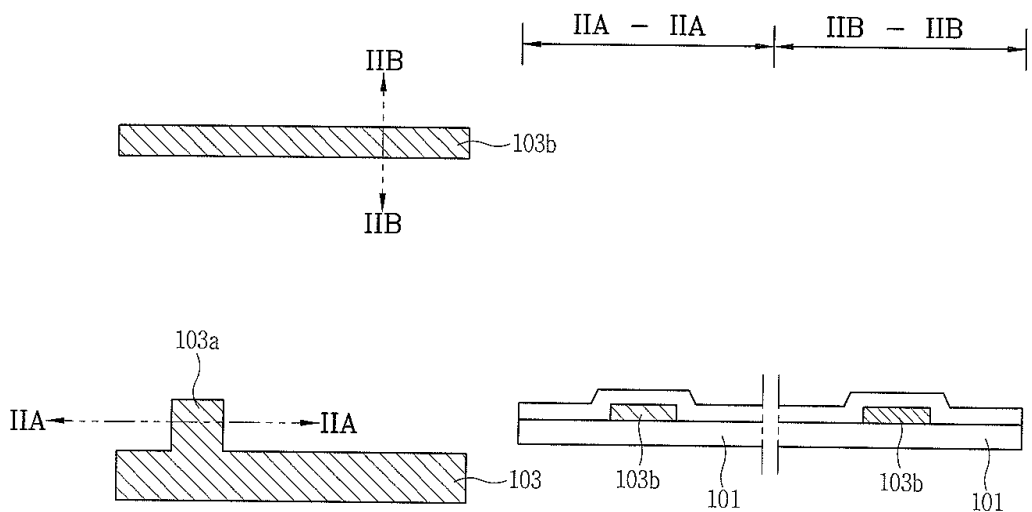
도면1d



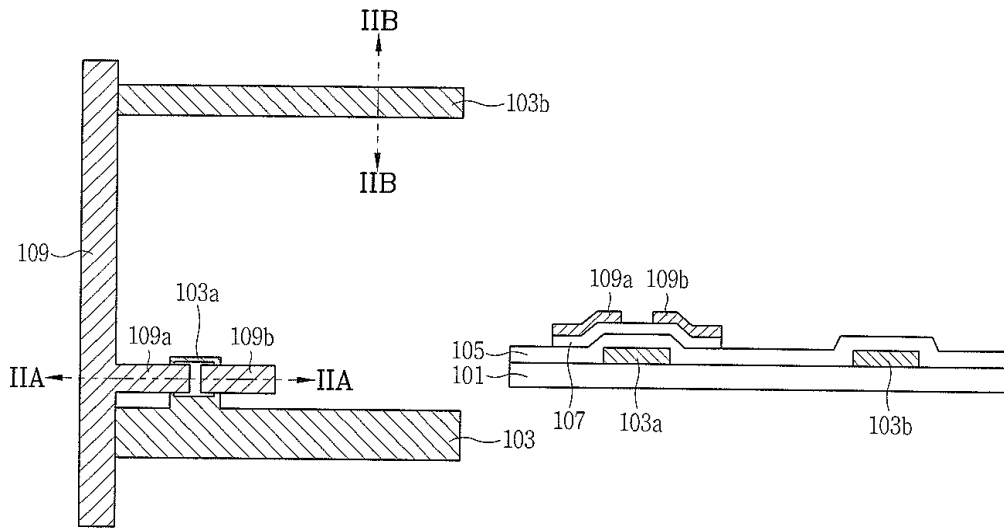
도면1e



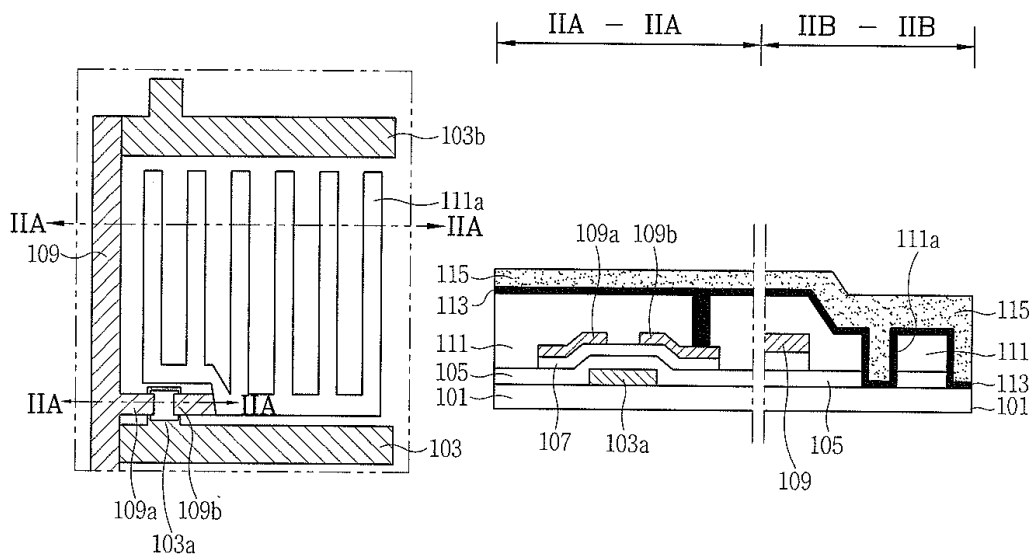
도면2a



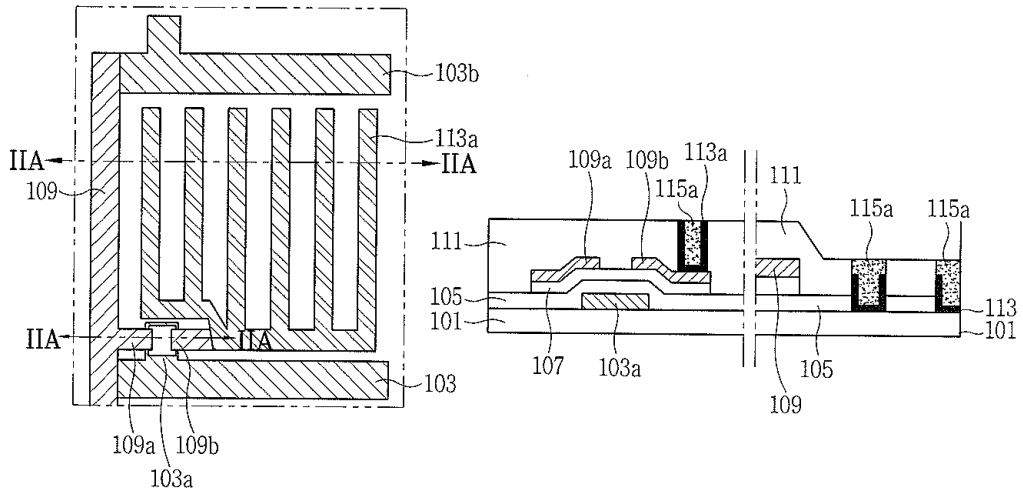
도면2b



도면2c



도면2d



도면2e

