



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2022-0113956
(43) 공개일자 2022년08월17일

- (51) 국제특허분류(Int. Cl.)
G01N 27/414 (2006.01) G01N 33/543 (2006.01)
H01L 29/786 (2006.01)
- (52) CPC특허분류
G01N 27/4145 (2013.01)
G01N 33/5438 (2013.01)
- (21) 출원번호 10-2022-7020431
- (22) 출원일자(국제) 2022년12월18일
심사청구일자 없음
- (85) 번역문제출일자 2022년06월15일
- (86) 국제출원번호 PCT/JP2020/047485
- (87) 국제공개번호 WO 2021/125335
국제공개일자 2021년06월24일
- (30) 우선권주장
JP-P-2019-230511 2019년12월20일 일본(JP)
JP-P-2020-209541 2020년12월17일 일본(JP)

- (71) 출원인
미쓰비시 마테리알 가부시키키가이샤
일본 도쿄도 지요다쿠 마루노우치 3초메 2방 3고
고쿠리츠다이가쿠호진 호쿠리쿠 센단 가가쿠 기쥬
츠 다이가쿠인 다이가쿠
일본 이시카와켄 노미시 아사히다이 1-1
- (72) 발명자
나카자와 히로미
일본 이바라키켄 나카시 무코야마 1002반치 14 미
쓰비시 마테리알 가부시키키가이샤 쥬오켄큐쇼 나이
소야마 노부유키
일본 이바라키켄 나카시 무코야마 1002반치 14 미
쓰비시 마테리알 가부시키키가이샤 쥬오켄큐쇼 나이
(뒷면에 계속)
- (74) 대리인
특허법인코리아나

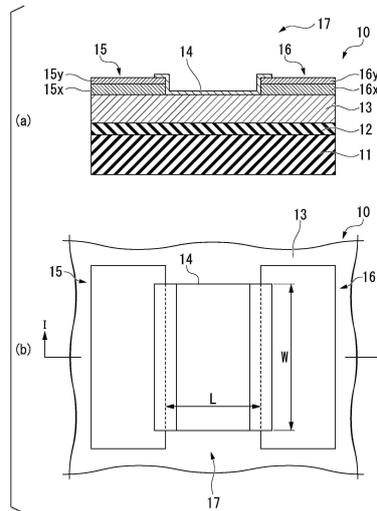
전체 청구항 수 : 총 9 항

(54) 발명의 명칭 트랜지스터 센서 및 생체 물질 검출 방법

(57) 요약

이 트랜지스터 센서는, 기판과, 상기 기판의 일방의 면 상에 형성된 채널층과, 상기 기판과 상기 채널층 사이 또는 상기 채널층의 상기 기판 측과 반대 측의 면 상에 형성된 고체 전해질층을 갖고, 상기 채널층은 무기 반도체를 포함하고, 상기 고체 전해질층은 무기 고체 전해질을 포함하고, 상기 채널층 및 상기 고체 전해질층 중 어느 일방 또는 그 쌍방의 적어도 일부가 외부에 노출되어 있는 노출부를 구비한다.

대표도 - 도1



(52) CPC특허분류

H01L 29/786 (2021.01)

(72) 발명자

시라타 게이지

일본 이바라키켄 나카시 무코야마 1002반치 14 미쓰비시 마테리알 가부시키키가이샤 줌오겐큐쇼 나이

도이 도시히로

일본 이바라키켄 나카시 무코야마 1002반치 14 미쓰비시 마테리알 가부시키키가이샤 줌오겐큐쇼 나이

관 투에 트롱

일본 이시카와켄 노미시 아사히다이 1-1 고클리츠 다이가쿠호진 호쿠리쿠 쉐단 가가쿠 기쥬츠 다이가쿠인 다이가쿠 나이

다카무라 유즈루

일본 이시카와켄 노미시 아사히다이 1-1 고클리츠 다이가쿠호진 호쿠리쿠 쉐단 가가쿠 기쥬츠 다이가쿠인 다이가쿠 나이

시모다 다츠야

일본 나가노켄 스와군 후지미마치 오치아이 10017-16

히로세 다이스케

일본 이시카와켄 노미시 아사히다이 1-1 고클리츠 다이가쿠호진 호쿠리쿠 쉐단 가가쿠 기쥬츠 다이가쿠인 다이가쿠 나이

명세서

청구범위

청구항 1

상기 기판과, 상기 기판의 일방의 면 상에 형성된 채널층과, 상기 기판과 상기 채널층 사이 또는 상기 채널층의 상기 기판 측과 반대 측의 면 상에 형성된 고체 전해질층을 갖고,

상기 채널층은 무기 반도체를 포함하고,

상기 고체 전해질층은 무기 고체 전해질을 포함하고,

상기 채널층 및 상기 고체 전해질층 중 어느 일방 또는 그 쌍방의 적어도 일부가 외부에 노출되어 있는 노출부를 구비하는, 트랜지스터 센서.

청구항 2

제 1 항에 있어서,

상기 고체 전해질층은, 희토류 원소와 지르코늄 (Zr) 을 포함하는 금속 산화물, 및 희토류 원소와 탄탈 (Ta) 을 포함하는 금속 산화물 중 어느 것으로 형성되어 있고, 상기 채널층은, 적어도 인듐 (In) 을 포함하는 금속 산화물로 형성되어 있고, 상기 고체 전해질층 중의 탄소 (C) 의 함유율이, 0.5 atom% 이상 15 atom% 이하이고, 또한, 상기 고체 전해질층 중의 수소 (H) 의 함유율이 2 atom% 이상 20 atom% 이하인, 트랜지스터 센서.

청구항 3

제 1 항 또는 제 2 항에 있어서,

상기 고체 전해질층은, 이온 전도율이 1×10^{-8} S/cm 이상인 것을 특징으로 하는, 트랜지스터 센서.

청구항 4

제 1 항 내지 제 3 항 중 어느 한 항에 있어서,

상기 노출부의 표면은, 생체 물질을 직접적 또는 간접적으로 포착하는 포착장을 갖는, 트랜지스터 센서.

청구항 5

제 4 항에 있어서,

상기 포착장은, 상기 생체 물질을 포착하기 위한 프로브 분자가 고정되어 있는, 트랜지스터 센서.

청구항 6

제 1 항 내지 제 5 항 중 어느 한 항에 있어서,

추가로, 상기 노출부의 상부에, 생체 물질을 포함하는 액체를 유지 가능한 유지부를 구비하는, 트랜지스터 센서.

청구항 7

제 1 항 내지 제 6 항 중 어느 한 항에 있어서,

추가로, 상기 고체 전해질층의 적어도 일부에 접촉하고 있는 도전성 재료층을 구비하고, 상기 도전성 재료층은 상기 고체 전해질층 이외와는 전기적으로 절연되어 있는, 트랜지스터 센서.

청구항 8

제 1 항 내지 제 7 항 중 어느 한 항에 있어서,

추가로, 상기 채널층에 접속되어 있는 소스 전극 및 드레인 전극과,

상기 노출부에 접하도록 생체 물질을 포함하는 액체를 배치했을 때, 상기 생체 물질을 포함하는 액체 중에 삽입되는 참조 전극과,

상기 소스 전극과의 사이의 전압과, 상기 소스 전극-상기 드레인 전극간의 전류에 기초하여, 상기 생체 물질을 검출하는 검출부를 갖는, 트랜지스터 센서.

청구항 9

제 8 항에 기재된 트랜지스터 센서를 사용한 생체 물질 검출 방법으로서,

상기 노출부에, 생체 물질을 포함하는 액체를 공급하는 공정과,

상기 생체 물질을 포함하는 액체 중에 상기 참조 전극을 삽입하는 공정과,

상기 참조 전극과 상기 트랜지스터 센서의 상기 소스 전극 사이에 전압을 인가함과 함께, 상기 트랜지스터 센서의 상기 소스 전극-상기 드레인 전극간의 전류를 측정하고, 상기 참조 전극-상기 소스 전극간의 전압과, 상기 소스 전극-상기 드레인 전극간의 전류에 기초하여 상기 생체 물질을 검출하는 공정을 포함하는, 생체 물질 검출 방법.

발명의 설명

기술 분야

[0001] 본 발명은 트랜지스터 센서 및 생체 물질 검출 방법에 관한 것이다.

[0002] 본원은 2019년 12월 20일에 일본에 출원된 일본 특허출원 2019-230511호 및 2020년 12월 17일에 일본에 출원된 일본 특허출원 2020-209541호에 기초하여 우선권을 주장하고, 그 내용을 여기에 원용한다.

배경 기술

[0003] 박막 트랜지스터 (TFT : thin film transistor) 센서 등의 트랜지스터 센서를 사용한 DNA 센서는 널리 알려져 있고, 지금까지 여러 가지 트랜지스터 센서를 사용한 DNA 센서가 보고되고 있다. 예를 들어, 호모올리고머 DNA 사슬을 3-아미노프로필에톡시실란을 사용하여 고정시키고, 일정한 드레인 전류하에 있어서의 게이트 전위의 변위에 의해, 상기 올리고머 사슬과의 하이브리다이제이션을 직접적으로 검출하는 방법이 보고되고 있다 (비특허문헌 1).

[0004] 또, mRNA/DNA 의 종래의 측정 방법으로서, PCR 법 (polymerase chain reaction) 이나 차세대 시퀀싱 (next generation sequencing) 을 사용하는 방법이 있다. PCR 법은, DNA 배열 상의 특정한 영역 (목적 영역) 을, 내열성 DNA 폴리메라아제를 사용하여 증폭시키는 방법이고, DNA1 분자로부터 검출 가능하기 때문에, DNA 의 특정 배열을 고감도로 검출하는 것이 가능하게 되어 있다. 또, 차세대 시퀀싱은, DNA 를 단편화하여 라이브러리를 조제하고, 라이브러리의 DNA 단편을 병렬로 시퀀싱하는 방법이고, DNA 의 모든 배열을 1 분자로부터 망라적으로 해독하는 것이 가능하게 되어 있다.

선행기술문헌

비특허문헌

[0005] (비특허문헌 0001) J. Phys. Chem. B, 1997, 101, 2980 - 2985

발명의 내용

해결하려는 과제

[0006] 그러나, 비특허문헌 1 의 기술에서는, 검출 한계가 1 $\mu\text{g/mL}$ 정도로 그다지 높지 않고, 또, 실샘플에서는 공존하는 물질에 의해 검출값이 변화하므로, 검출 한계나 선택성이 불충분하다. 또, 종래의 트랜지스터 센서를 사용한 DNA 센서는, 수분이나 염의 영향을 받기 쉽고, 수분이나 염의 존재하에서의 검출이 불안정해진다.

[0007] 검출 한계를 높이기 위해서는, 고감도이거나 혹은 저노이즈인 것이 필요하다. 트랜지스터 센서의 감도는, (이동도) × (게이트 용량) 과 S 팩터로 결정되지만, 종래의 트랜지스터 센서의 감도는 그다지 높지 않다. 따라서, 검출 한계를 높이기 위해서는, 저농도에서의 검출의 안정성이 중요해지지만, 종래의 트랜지스터 센서는, 수용액 중, 특히 단백질 등이 공존해 있는 실생체 샘플 용액 중에서의 안정성이 낮다.

[0008] 한편, 상기 PCR 법에서는, 고감도이고, DNA1 분자로부터 검출 가능하지만, 증폭 처리가 필요하기 때문에, 검출 시간, 수고, 비용이 든다. 또, 상기 차세대 시퀀싱에서는, 검출 시간, 비용이 보다 한층 든다. 최근, 의료 분야에 있어서의 임상 검사의 요구가 해마다 높아지고 있으며, 특히, 감염증, 신규 암마커, 개개의 유전자, 엑소좀, 백혈구 중의 mRNA, cell-freeRNA/DNA 등의 해석에 있어서, 신속하고 또한 고감도인 검출, 측정이 요구되고 있다.

[0009] 본 발명의 목적은, 고감도이고 검출 한계값이 낮고, 검출의 고안정성을 실현하고, 나아가서는 저비용으로 신속하고 또한 간편하게 생체 물질의 검출을 실시할 수 있는, 트랜지스터 센서 및 생체 물질 검출 방법을 제공하는 것에 있다.

과제의 해결 수단

[0010] 본 발명자들은 예의 연구를 거듭한 결과, 기관과, 그 기관의 일방의 면 상에 형성된 채널층과, 상기 기관과 상기 채널층 사이 또는 상기 채널층의 상기 기관 측과 반대 측의 면 상에 형성된 게이트 절연층 (고체 전해질층) 을 갖고, 상기 채널층 및 상기 고체 전해질층 중 어느 일방 또는 그 쌍방의 적어도 일부가 외부에 노출되어 있는 노출부를 구비하는 트랜지스터 센서에 있어서, 상기 채널층이 무기 반도체를 포함하고, 상기 고체 전해질층이 무기 고체 전해질을 포함함으로써, 생체 물질을 고감도로 검출할 수 있고, 검출 한계값이 낮아, 검출의 안정성이 향상되고, 나아가서는 생체 물질의 검출을 저비용으로 신속하고 또한 간편하게 실시하는 것이 가능해지는 것을 알아내었다. 또, 특정한 복수의 금속 원소를 포함하는 복합 금속 산화물을 트랜지스터 센서의 게이트 절연층 (고체 전해질층) 으로서 사용함과 함께, 특정한 1 또는 복수의 금속 원소를 포함하는 금속 산화물 (무기 반도체) 을 채널층으로서 사용하고, 또한 상기 게이트 절연층 (고체 전해질층) 중에 포함되는 탄소 및 수소의 함유량을 소정의 범위 내로 함으로써, 종래의 트랜지스터 센서보다 고감도이고 검출 한계값이 대폭 낮아짐과 함께, 수분 등의 존재하에서의 안정성이 높아지고, 나아가서는 종래보다 검출 시간, 수고, 비용을 저감시킬 수 있는 것을 알아내어, 본 발명을 완성시켰다.

[0011] 즉, 본 발명은 상기 과제를 해결하기 위해, 이하의 수단을 제공한다.

[0012] [1] 기관과, 상기 기관의 일방의 면 상에 형성된 채널층과, 상기 기관과 상기 채널층 사이 또는 상기 채널층의 상기 기관 측과 반대 측의 면 상에 형성된 고체 전해질층을 갖고, 상기 채널층은 무기 반도체를 포함하고,

[0013] 상기 고체 전해질층은 무기 고체 전해질을 포함하고,

[0014] 상기 채널층 및 상기 고체 전해질층 중 어느 일방 또는 그 쌍방의 적어도 일부가 외부에 노출되어 있는 노출부를 구비하는, 트랜지스터 센서.

[0015] [2] 상기 고체 전해질층은, 희토류 원소와 지르코늄 (Zr) 을 포함하는 금속 산화물, 및 희토류 원소와 탄탈 (Ta) 을 포함하는 금속 산화물 중 어느 것으로 형성되어 있고, 상기 채널층은, 적어도 인듐 (In) 을 포함하는 금속 산화물로 형성되어 있고, 상기 고체 전해질층 중의 탄소 (C) 의 함유율이, 0.5 atom% 이상 15 atom% 이하이고, 또한, 상기 고체 전해질층 중의 수소 (H) 의 함유율이 2 atom% 이상 20 atom% 이하인, 상기 [1] 에 기재된 트랜지스터 센서.

[0016] [3] 상기 고체 전해질층은, 이온 전도율이 1×10^{-8} S/cm 이상인 것을 특징으로 하는, 상기 [1] 또는 [2] 에 기재된 트랜지스터 센서.

[0017] [4] 상기 노출부의 표면은, 생체 물질을 직접적 또는 간접적으로 포착하는 포착장을 갖는, 상기 [1] ~ [3] 중 어느 하나에 기재된 트랜지스터 센서.

[0018] [5] 상기 포착장은, 상기 생체 물질을 포착하기 위한 프로브 분자가 고정되어 있는, 상기 [4] 에 기재된 트랜지스터 센서.

[0019] [6] 추가로, 상기 노출부의 상부에, 생체 물질을 포함하는 액체를 유지 가능한 유지부를 구비하는, 상기 [1] ~ [5] 중 어느 하나에 기재된 트랜지스터 센서.

- [0020] [7] 추가로, 상기 고체 전해질층의 적어도 일부에 접촉하고 있는 도전성 재료층을 구비하고, 상기 도전성 재료층은 상기 고체 전해질층 이외와는 전기적으로 절연되어 있는, 상기 [1] ~ [6] 중 어느 하나에 기재된 트랜지스터 센서.
- [0021] [8] 추가로, 상기 채널층에 접속되어 있는 소스 전극 및 드레인 전극과,
- [0022] 상기 노출부에 접하도록 생체 물질을 포함하는 액체를 배치했을 때, 상기 생체 물질을 포함하는 액체 중 삽입되는 참조 전극과,
- [0023] 상기 소스 전극과의 사이의 전압과, 상기 소스 전극-상기 드레인 전극간의 전류에 기초하여, 상기 생체 물질을 검출하는 검출부를 갖는, 상기 [1] ~ [7] 중 어느 하나에 기재된 트랜지스터 센서.
- [0024] [9] 상기 [8] 에 기재된 트랜지스터 센서를 사용한 생체 물질 검출 방법으로서,
- [0025] 상기 노출부에, 생체 물질을 포함하는 액체를 공급하는 공정과,
- [0026] 상기 생체 물질을 포함하는 액체 중에 상기 참조 전극을 삽입하는 공정과,
- [0027] 상기 참조 전극과 상기 트랜지스터 센서의 상기 소스 전극 사이에 전압을 인가함과 함께, 상기 트랜지스터 센서의 상기 소스 전극-상기 드레인 전극간의 전류를 측정하고, 상기 참조 전극-상기 소스 전극간의 전압과, 상기 소스 전극-상기 드레인 전극간의 전류에 기초하여 상기 생체 물질을 검출하는 공정을 포함하는, 생체 물질 검출 방법.

발명의 효과

- [0028] 본 발명에 의하면, 고감도이고 검출 한계값이 낮고, 또, 검출의 고안정성을 실현하고, 나아가서는 저비용으로 신속하고 또한 간편하게 생체 물질을 검출을 실시할 수 있다.

도면의 간단한 설명

- [0029] 도 1(a) 는, 본 발명의 제 1 실시형태에 관련된 트랜지스터 센서의 구성의 일례를 나타내는 단면도 (도 1(b) 의 선 I-I 을 따른 단면도) 이고, 도 1(b) 는, 평면도이다.
- 도 2(a) ~ 도 2(d) 는, 도 1(a) 의 트랜지스터 센서의 제조 방법의 공정의 일례를 나타내는 단면도이다.
- 도 3 은, 도 1(a) 의 트랜지스터 센서를 사용한 DNA 의 검출 방법을 나타내는 모식도이다.
- 도 4 는, 본 발명에 1 의 트랜지스터 센서의 V_{TG} - I_{DS} 특성을 나타내는 그래프이다.
- 도 5 는, 종래의 트랜지스터 센서의 V_{TG} - I_{DS} 특성을 나타내는 그래프이다.
- 도 6 은, 게이트 절연층 (고체 전해질층) 과 백 게이트 전극 (도전성 재료층) 의 작용을 설명하는 트랜지스터 센서의 단면도이다.
- 도 7(a) ~ 도 7(d) 는, 도 1 의 트랜지스터 센서를 사용하여 표적 DNA 의 검출을 반복하여 실시하는 검출 방법의 일례를 나타내는 모식도이다.
- 도 8(a) 및 도 8(b) 는, 도 1 의 트랜지스터 센서에 있어서의 채널층의 폭을 바꾸었을 때의 톱 게이트 전압 V_{TG} 와 드레인 전류 I_{DS} 의 관계를 나타내는 그래프이다.
- 도 9(a) ~ 도 9(d) 는, 채널층 상에 프로브 DNA 를 고정시키지 않고 표적 DNA 의 검출을 실시하는 비교 실험의 일례를 나타내는 모식도이다.
- 도 10 은, 도 9 의 비교 실험을 사용하여, 표적 DNA 의 농도를 변화시켰을 때의 톱 게이트 전압 V_{TG} 와 드레인 전류 I_{DS} 의 관계를 나타내는 그래프이다.
- 도 11(a) 는, 본 발명의 제 1 실시형태에 관련된 트랜지스터 센서의 구성의 다른 일례를 나타내는 단면도 (도 11(b) 의 선 II-II 를 따른 단면도) 이고, 도 11(b) 는, 평면도이다.
- 도 12 는, 본 발명의 제 1 실시형태에 관련된 트랜지스터 센서의 구성의 또 다른 일례를 나타내는 단면도이다.

- 도 13 은, 본 발명의 제 1 실시형태에 관련된 트랜지스터 센서의 구성의 또 다른 일례를 나타내는 단면도이다.
- 도 14 는, 본 발명의 제 1 실시형태에 관련된 트랜지스터 센서의 구성의 또 다른 일례를 나타내는 단면도이다.
- 도 15 는, 본 발명의 제 1 실시형태에 관련된 트랜지스터 센서의 구성의 또 다른 일례를 나타내는 단면도이다.
- 도 16 은, 본 발명의 제 1 실시형태에 관련된 트랜지스터 센서의 구성의 또 다른 일례를 나타내는 단면도이다.
- 도 17 은, 본 발명의 제 1 실시형태에 관련된 트랜지스터 센서의 구성의 또 다른 일례를 나타내는 단면도이다.
- 도 18(a) ~ 도 18(f) 는, 실시예에 있어서의 트랜지스터 센서 상에, 측정 대상인 생체 물질을 포착하기 위한 프로브 DNA 를 담지시키는 공정을 나타내는 모식도이다.
- 도 19(a) 는, 실시예에 있어서의 트랜지스터 센서의 인산 베타 중에서의 안정도 평가를 나타내는 그래프이고, 도 19(b) 는, 혈청 중에서의 안정도 평가를 나타내는 그래프이다.
- 도 20 은, 실시예에서 제작한 트랜지스터 센서로 측정된 V_{TG} - I_{DS} 특성을 나타내는 그래프이다.
- 도 21 은, 도 20 의 그래프에 있어서의 시료의 표적 DNA 농도를 가로축으로 하고, 도 20 의 그래프로부터 관측한 I_{DS} 가 $1 \mu A$ 에 도달했을 때의 V_{TG} 의 값을 세로축으로 하여 플롯한 그래프이다.
- 도 22 는, 본 발명에 12 에서 제작한 트랜지스터 센서의 평면도이다.
- 도 23 은, 본 발명에 15 에서 측정된 고체 전해질의 임피던스를 콜 · 콜 플롯한 그래프이다.

발명을 실시하기 위한 구체적인 내용

- [0030] 이하, 본 발명의 실시형태에 대해, 도면을 참조하면서 상세하게 설명한다. 이하의 설명에서 사용하는 도면은, 본 실시형태의 특징을 알기 쉽게 하기 위해서 편의상 특징이 되는 부분을 확대하여 나타내고 있는 경우가 있고, 각 구성 요소의 치수 비율 등은 실제와는 상이한 경우가 있다.
- [0031] [트랜지스터 센서의 구성]
- [0032] 도 1(a) 는, 본 발명의 제 1 실시형태에 관련된 트랜지스터 센서의 구성의 일례를 나타내는 단면도 (도 1(b) 의 선 I-I 을 따른 단면도) 이고, 도 1(b) 는, 평면도이다.
- [0033] 도 1(a) 및 도 1(b) 에 나타내는 바와 같이, 트랜지스터 센서 (10) 는, 기판 (11), 백 게이트 전극 (도전성 재료층) (12), 게이트 절연층 (고체 전해질층) (13), 채널층 (14), 소스 전극 (15) 및 드레인 전극 (16) 을 이 순서로 구비한다. 본 실시형태의 트랜지스터 센서 (10) 에서는, 기판 (11) 혹은 백 게이트 전극 (도전성 재료층) (12) 과 채널층 (14) 사이, 특히 백 게이트 전극 (도전성 재료층) (12) 과 채널층 (14) 사이에, 고체 전해질의 게이트 절연층 (고체 전해질층) (13) 이 형성되어 있다. 게이트 절연층 (고체 전해질층) (13), 채널층 (14) 은, 외부에 노출된 노출부 (17) 를 형성하고 있다. 백 게이트 전극 (도전성 재료층) (12) 은 없어도 된다.
- [0034] 기판 (11) 은, 예를 들어, 고내열 유리, SiO_2/Si 기판 (즉, 실리콘 기판 상에 산화실리콘막을 형성한 기판. 이하, 간단히 「기판」 이라고도 한다), 알루미늄 (Al_2O_3) 기판, STO ($SrTiO$) 기판, Si 기판의 표면에 SiO_2 층 및 Ti 층을 개재하여 STO ($SrTiO$) 층을 형성한 절연성 기판 등, 반도체 기판 (예를 들어, Si 기판, SiC 기판, Ge 기판 등) 등, 여러 가지 절연성 기판으로 구성될 수 있다. 기판 (11) 의 두께는, 특별히 한정되지 않지만, 예를 들어 $10 \mu m$ 이상 $1 mm$ 이하이다.
- [0035] 백 게이트 전극 (12) 은 도전성 재료를 포함하는 도전성 재료층이다. 백 게이트 전극 (도전성 재료층) (12) 은, 도전성 재료만으로 형성되어 있어도 된다. 백 게이트 전극 (도전성 재료층) (12) 은, 예를 들어, 백금 (Pt), 금 (Au), 은 (Ag), 구리 (Cu), 알루미늄 (Al), 몰리브덴 (Mo), 팔라듐 (Pd), 루테튬 (Ru), 이리듐 (Ir), 텅스텐 (W), 티탄 (Ti) 등의 금속, 그 금속을 포함하는 합금 등의 금속 재료, 및 인듐주석 산화물 (ITO), 산화 루테튬 (RuO_2) 등의 금속 산화물 중 어느 것으로 형성될 수 있다. 백 게이트 전극 (도전성 재료층) (12) 은, 예를 들어, 상기 금속, 그 합금 등의 금속 재료 및 금속 산화물 중 어느 것으로 형성되는 단층, 또는, 그것들을 적층시킨 복층으로 구성될 수 있다. 백 게이트 전극 (도전성 재료층) (12) 의 두께는, 특별히 한정되지 않지만, 예를 들어 $50 nm$ 이상 $200 nm$ 이하이다. 백 게이트 전극 (도전성 재료층) (12) 은, 게이트 절연

층 (고체 전해질층) (13) 이외와는 전기적으로 절연되어 있어도 된다.

- [0036] 게이트 절연층 (13) 은, 고체 전해질을 포함하는 고체 전해질층이다. 게이트 절연층 (고체 전해질층) (13) 은, 고체 전해질만으로 형성되어 있어도 된다. 게이트 절연층 (고체 전해질층) (13) 은, 예를 들어, 희토류 원소와 지르코늄 (Zr) 을 포함하는 금속 산화물, 및 희토류 원소와 탄탈 (Ta) 을 포함하는 금속 산화물 중 어느 것으로 형성될 수 있다. 또, 게이트 절연층 (고체 전해질층) (13) 중의 탄소 (C) 의 함유율은, 0.5 atom% 이상 15 atom% 이하이고, 또한, 게이트 절연층 (고체 전해질층) (13) 중의 수소 (H) 의 함유율이 2 atom% 이상 20 atom% 이하이어도 된다. 게이트 절연층 (고체 전해질층) (13) 이 상기 금속 산화물로 구성되고, 또한 게이트 절연층 (고체 전해질층) (13) 중의 탄소 (C) 및 수소 (H) 의 함유율이 모두 상기 범위 내이면, 채널층 (14) 을 구성하는 후술하는 금속 산화물과의 조합에 의해, 트랜지스터 센서 (10) 가 고감도가 되어 검출 한계가 대폭 낮아지고, 또, 수분 등의 존재하에서의 검출의 안정성이 높아진다.
- [0037] 게이트 절연층 (고체 전해질층) (13) 은, 이온 전도율이 1×10^{-8} S/cm 이상인 것이 바람직하다. 게이트 절연층 (고체 전해질층) (13) 의 이온 전도율은 1×10^{-2} S/cm 이하이어도 된다. 구체적으로는, 게이트 절연층 (고체 전해질층) (13) 은, 예를 들어, 이하의 (A1) ~ (A5) 중 어느 것으로 형성될 수 있다.
- [0038] (A1) 란탄 (La) 과 지르코늄 (Zr) 을 포함하는 금속 산화물
- [0039] (A2) 란탄 (La) 과 탄탈 (Ta) 을 포함하는 금속 산화물
- [0040] (A3) 세륨 (Ce), 프라세오디뮴 (Pr), 네오디뮴 (Nd), 사마륨 (Sm), 유로퓸 (Eu), 가돌리늄 (Gd), 테르븀 (Tb), 디스프로슘 (Dy), 홀름 (Ho), 에르븀 (Er), 툴륨 (Tm), 이테르븀 (Yb), 루테튬 (Lu) 및 이트륨 (Y) 으로 이루어지는 군에서 선택되는 어느 금속 원소와, 지르코늄 (Zr) 또는 탄탈 (Ta) 을 포함하는 금속 산화물
- [0041] (A4) 하프늄 (Hf), 지르코늄 (Zr) 및 알루미늄 (Al) 으로 이루어지는 군에서 선택되는 적어도 1 종류의 금속 원소를 포함하는 금속 산화물
- [0042] (A5) 란탄 (La), 하프늄 (Hf), 지르코늄 (Zr) 을 함유하는 산화물
- [0043] 예를 들어, 게이트 절연층 (고체 전해질층) (13) 이, 란탄 (La) 과 지르코늄 (Zr) 을 포함하는 금속 산화물로 형성되는 경우 (A1), 게이트 절연층 (고체 전해질층) (13) 에 있어서의 란탄 (La) 과 지르코늄 (Zr) 의 원자수비는, 특별히 한정되지 않지만, 예를 들어, 란탄 (La) 을 1 로 했을 때에 지르코늄 (Zr) 이 0.43 이상 2.33 이하인 것이 바람직하고, 1 이상 2.33 이하인 것이 더욱 바람직하다. 게이트 절연층 (고체 전해질층) (13) 에 있어서의 란탄 (La) 과 지르코늄 (Zr) 의 원자수비가 상기 범위 내임으로써, 높은 센싱 성능 (대표적으로는, 높은 전계 효과 이동도, 높은 게이트 커패시터 용량) 을 얻을 수 있다. 또, 게이트 절연층 (고체 전해질층) (13) 이, 란탄 (La) 과 탄탈 (Ta) 을 포함하는 금속 산화물로 형성되는 경우 (A2), 게이트 절연층 (고체 전해질층) (13) 에 있어서의 란탄 (La) 과 탄탈 (Ta) 의 원자수비에 대해서도, 특별히 한정되지 않는다. 또한, 게이트 절연층 (고체 전해질층) (13) 이 상기 (A3) ~ (A5) 중 어느 금속 산화물로 형성되는 경우에도, 각 금속 원소의 원자수비는, 특별히 한정되지 않는다.
- [0044] 상기 각종 원자 조성비는, 러더퍼드 후방 산란 분광법 (RBS 법) 등을 사용하여, 원소 분석을 실시함으로써 구한다. 특히, 탄소 (C) 와 수소 (H) 의 함유율에 대해서는, National Electrostatics Corporation 제조 Pelletron 3SDH 를 사용하여, 러더퍼드 후방 산란 분광법 (Rutherford Backscattering Spectrometry : RBS 분석법), 수소 전방 산란 분석법 (Hydrogen Forward scattering Spectrometry : HFS 분석법), 및 핵 반응 해석법 (Nuclear Reaction Analysis : NRA 분석법) 을 사용하여 원소 분석을 실시함으로써 구한다.
- [0045] 게이트 절연층 (고체 전해질층) (13) 은, 예를 들어, 상기 금속 산화물 중 어느 것으로 형성되는 단층으로 구성될 수 있다. 게이트 절연층 (고체 전해질층) (13) 이 란탄 (La) 과 지르코늄 (Zr) 으로 이루어지는 금속 산화물의 층으로 구성되는 경우, LZO 층이라고도 불린다. 또, 게이트 절연층 (고체 전해질층) (13) 이 란탄 (La) 과 탄탈 (Ta) 로 이루어지는 금속 산화물의 층으로 구성되는 경우, LTO 층이라고도 불린다.
- [0046] 게이트 절연층 (고체 전해질층) (13) 의 두께는, 특별히 한정되지 않지만, 예를 들어 50 nm 이상 300 nm 이하이다. 게이트 절연층 (고체 전해질층) (13) 의 두께가 300 nm 를 초과하면, 채널층 (14) 의 계면 특성에 영향을 미칠 가능성이 있기 때문에 바람직하지 않다. 한편, 그 두께가 50 nm 미만이면, 리크 전류 증가나 막의 기관에 대한 피복성 열화 등의 관점에서 바람직하지 않다.
- [0047] 채널층 (14) 은, 무기 반도체를 포함하는 무기 반도체층이다. 채널층 (14) 은, 무기 반도체만으로 형성되어

있어도 된다. 무기 반도체로는, 널리 사용되고 있는 Si 외에, 예를 들어, 산화아연, 적어도 인듐 (In) 을 포함하는 In 함유 금속 산화물을 사용할 수 있다. 채널층 (14) 이 상기의 산화아연이나 In 함유 금속 산화물로 형성됨으로써, 게이트 절연층 (고체 전해질층) (13) 의 상기 금속 산화물, 특히 당해 게이트 절연층 (고체 전해질층) (13) 중의 탄소 (C) 및 수소 (H) 의 함유율과의 조합에 의해, 트랜지스터 센서 (10) 의 감도를 대폭 향상시키고, 또, 수분 등의 존재하에서의 검출의 안정성을 높게 하는 것이 가능해진다.

- [0048] In 함유 금속 산화물의 예로는, 이하의 (B1) ~ (B6) 의 산화물을 들 수 있다.
- [0049] (B1) 인듐 (In) 으로 이루어지는 금속 산화물
- [0050] (B2) 인듐 (In) 과 주석 (Sn) 을 포함하는 금속 산화물
- [0051] (B3) 인듐 (In) 과 아연 (Zn) 을 포함하는 금속 산화물
- [0052] (B4) 인듐 (In) 과 지르코늄 (Zr) 과 아연 (Zn) 을 포함하는 금속 산화물
- [0053] (B5) 인듐 (In) 과 갈륨 (Ga) 을 포함하는 금속 산화물
- [0054] (B6) 인듐 (In) 과 아연 (Zn) 과 갈륨 (Ga) 을 포함하는 금속 산화물
- [0055] 예를 들어, 채널층 (14) 이, 인듐 (In) 과 주석 (Sn) 을 포함하는 금속 산화물로 형성되는 경우 (B2), 인듐 (In) 을 1 로 했을 때에 0.001 이상 0.03 이하의 원자수비가 되는 주석 (Sn) 을 포함할 수 있다. 채널층 (14) 이 인듐 (In) 과 아연 (Zn) 을 포함하는 금속 산화물로 형성되는 경우 (B3), 인듐 (In) 을 1 로 했을 때에 0.001 이상 0.75 이하의 원자수비가 되는 아연 (Zn) 을 포함할 수 있다. 채널층 (14) 이 인듐 (In) 과 지르코늄 (Zr) 과 아연 (Zn) 을 포함하는 금속 산화물로 형성되는 경우 (B4), 인듐 (In) 을 1 로 했을 때에 0.001 이상 0.75 이하의 원자수비가 되는 아연 (Zn) 과, 0.015 이상 0.075 이하의 원자수비가 되는 지르코늄 (Zr) 을 포함할 수 있다.
- [0056] 또, 채널층 (14) 이 인듐 (In) 과 갈륨 (Ga) 을 포함하는 금속 산화물로 형성되는 경우 (B5), 인듐 (In) 을 1 로 했을 때에 0.001 이상 0.75 이하의 원자수비가 되는 갈륨 (Ga) 을 포함할 수 있다. 채널층 (14) 이 인듐 (In) 과 아연 (Zn) 과 갈륨 (Ga) 을 포함하는 금속 산화물로 형성되는 경우 (B6), 인듐 (In) 을 1 로 했을 때에 0.001 이상 0.75 이하의 원자수비가 되는 아연 (Zn) 과, 0.001 이상 0.75 이하의 원자수비가 되는 갈륨 (Ga) 을 포함할 수 있다.
- [0057] 채널층 (14) 의 재료인 상기 금속 산화물은, 어모퍼스상 혹은 나노 결정상인 것도 확인되고 있다. 따라서, 채널층 (14) 에 접하는 어모퍼스상인 게이트 절연층 (고체 전해질층) (13) 과의 양호한 계면 상태가 얻어진다고 생각된다. 그 결과, 양호한 전기 특성을 구비한 트랜지스터 센서 (10) 가 형성될 수 있다.
- [0058] 채널층 (14) 은, 예를 들어 상기 금속 산화물로 형성된 단층으로 구성될 수 있다. 채널층 (14) 의 두께는, 특별히 한정되지 않지만, 확실도 높게 게이트 절연층 (고체 전해질층) (13) 등을 덮는 관점, 및 채널층 (14) 의 도전성의 변조를 용이하게 하는 관점에서, 예를 들어 5 nm 이상 80 nm 이하인 것이 바람직하다.
- [0059] 또한, 채널층 (14) 이 인듐 (In) 으로 이루어지는 금속 산화물의 층으로 구성되는 경우 (B1), In₀ 층이라고도 불린다. 또, 채널층 (14) 이 인듐 (In) 과 주석 (Sn) 을 포함하는 금속 산화물의 층으로 구성되는 경우 (B2), ITO (Indium Tin Oxide) 층이라고도 불린다. 채널층 (14) 이 인듐 (In) 과 아연 (Zn) 을 포함하는 금속 산화물의 층으로 구성되는 경우 (B3), IZO 층이라고도 불린다. 채널층 (14) 이 인듐 (In), 아연 (Zn) 및 지르코늄 (Zr) 을 포함하는 금속 산화물의 층으로 구성되는 경우 (B4), ZIZO 층이라고도 불린다.
- [0060] 채널층 (14) 의 폭 (W) (도 1(b)) 은, 보다 큰 편이 노이즈의 관점에서 유리하지만, 예를 들어 100 μm 이상이고, 일례로는 1000 μm 이하이다. 채널층 (14) 의 길이 (L) 는, 예를 들어 50 μm 이상 200 μm 이하이다.
- [0061] 또, 본 실시형태에서는, 채널층 (14) 은, 소스 전극 (15) 및 드레인 전극 (16) 중 어느 것보다 얇은 막두께를 가지고 있지만, 이것에 한정되지 않고, 소스 전극 (15) 및 드레인 전극 (16) 과 동일한 막두께를 가져도 되고, 혹은 그것들보다 두꺼운 막두께를 가져도 된다.
- [0062] 소스 전극 (15) 및 드레인 전극 (16) 은, 예를 들어 게이트 절연층 (고체 전해질층) (13) 상이며 채널층 (14) 의 양측에 배치되어 있다. 소스 전극 (15) 및 드레인 전극 (16) 은, 특별히 한정되지 않지만, 예를 들어, 백금 (Pt) 등의 고용점 금속, 그 고용점 금속을 포함하는 합금 등의 금속 재료, 및 인듐주석 산화물 (ITO), 산

화루테늄 (RuO₂) 등의 금속 산화물 중 어느 것으로 형성될 수 있다. 소스 전극 (15) 은, 상기 금속, 그 합금 등의 금속 재료 및 금속 산화물 중 어느 것으로 형성되는 단층, 또는, 그것들을 적층시킨 복층으로 구성될 수 있다. 드레인 전극 (16) 도, 상기 금속, 그 합금 등의 금속 재료 및 금속 산화물 중 어느 것으로 형성되는 단층, 또는, 그것들을 적층시킨 복층으로 구성될 수 있다. 또한, 본 실시형태에서는, 소스 전극 (15) 은, 제 1 소스 전극 (15x) 과 제 2 소스 전극 (15y) 을 적층시킨 복층으로 구성되어 있다. 또, 드레인 전극 (16) 은, 제 1 드레인 전극 (16x) 과 제 2 드레인 전극 (16y) 을 적층시킨 복층으로 구성되어 있다. 소스 전극 (15) 의 두께 및 드레인 전극 (16) 의 두께는, 특별히 한정되지 않지만, 예를 들어 50 nm 이상 1000 nm 이하이다.

[0063] [트랜지스터 센서의 제조 방법]

[0064] 도 2(a) ~ 도 2(d) 는, 도 1(a) 의 트랜지스터 센서 (10) 의 제조 방법의 공정의 일례를 나타내는 단면도이다.

[0065] (1) 백 게이트 전극 (도전성 재료층) 의 형성

[0066] 먼저, 도 2(a) 에 나타내는 바와 같이, 공지된 스퍼터링법, 포토리소그래피법 및 에칭법에 의해, 기재인 SiO₂/Si 기판 (이하, 간단히 「기판」 이라고도 한다) (11) 상에, 백 게이트 전극 (도전성 재료층) (12) 을 형성한다.

[0067] (2) 게이트 절연층 (고체 전해질층) 의 형성

[0068] 다음으로, 백 게이트 전극 (도전성 재료층) (12) 상에, 공지된 스핀 코팅법에 의해, 희토류 원소를 포함하는 전구체 및 지르코늄 (Zr) 을 포함하는 전구체를 용질로 하는 게이트 절연층 (고체 전해질층) 용 전구체 용액, 또는 희토류 원소를 포함하는 전구체 및 탄탈 (Ta) 을 포함하는 전구체를 용질로 하는 게이트 절연층 (고체 전해질층) 용 전구체 용액을 출발재로 하는 게이트 절연층 (고체 전해질층) 용 전구체층을 형성한다. 본 실시형태에서는, 예를 들어, 란탄 (La) 을 포함하는 전구체 및 지르코늄 (Zr) 을 포함하는 전구체를 용질로 하는 게이트 절연층 (고체 전해질층) 용 전구체 용액을 출발재로 하는 게이트 절연층 (고체 전해질층) 용 전구체층을 형성한다.

[0069] 이 때, 최종적으로 형성되는 게이트 절연층 (고체 전해질층) (13) 중의 탄소 (C) 의 함유율이 0.5 atom% 이상 15 atom% 이하가 되고, 또한, 그 게이트 절연층 (고체 전해질층) (13) 중의 수소 (H) 의 함유율이 2 atom% 이상 20 atom% 이하가 되도록, 게이트 절연층 (고체 전해질층) 용 전구체 용액이 조정되어 있어도 된다. 구체적으로는, 게이트 절연층 (고체 전해질층) 용 전구체 용액을 다음의 (2-1) ~ (2-3) 에 나타내는 방법으로 조정해도 된다.

[0070] (2-1) 110 ℃ 에서 30 분간의 가열에 의해, 프로피온산에 아세트산란탄을 용해시켜, 0.2 mol/kg 의 용액을 얻는다.

[0071] (2-2) 110 ℃ 에서 30 분간의 가열에 의해, 프로피온산에 지르코늄부톡사이드를 용해시켜, 0.2 mol/kg 의 용액을 얻는다.

[0072] (2-3) 상기 (2-1) 및 (2-2) 의 각 용액을 실온에 있어서 혼합한다.

[0073] 또한, 트랜지스터 센서로서의 특성을 보다 향상시키는 관점에서, 상기 서술한 탄소 (C) 의 함유율이 1 atom% 이상 10 atom% 이하가 되고, 또한, 그 게이트 절연층 (고체 전해질층) (13) 중의 수소 (H) 의 함유율이 5 atom% 이상 18 atom% 이하가 되어도 된다.

[0074] 란탄 (La) 을 포함하는 전구체의 예로는, 아세트산란탄을 들 수 있다. 그 밖의 예로서, 질산란탄, 염화란탄, 또는 각종 란탄알콕사이드 (예를 들어, 란탄이소프로폭사이드, 란탄부톡사이드, 란탄메톡시에톡사이드) 가 채용될 수 있다.

[0075] 또, 지르코늄 (Zr) 을 포함하는 전구체의 예로는, 지르코늄부톡사이드를 들 수 있다. 그 밖의 예로서, 질산지르코늄, 염화지르코늄, 또는 그 밖의 각종 지르코늄알콕사이드 (예를 들어, 지르코늄이소프로폭사이드, 지르코늄부톡사이드, 지르코늄메톡시에톡사이드) 가 채용될 수 있다.

[0076] 또, 탄탈 (Ta) 을 포함하는 전구체의 예로는, 탄탈부톡사이드를 들 수 있다. 그 밖의 예로서, 질산탄탈, 염화탄탈, 또는 그 밖의 각종 탄탈알콕사이드 (예를 들어, 탄탈이소프로폭사이드, 탄탈부톡사이드, 탄탈메톡시에톡사이드) 가 채용될 수 있다.

[0077] 세륨 (Ce) 을 포함하는 전구체의 예로는, 옥틸산 Ce, 질산 Ce 등을 들 수 있다. 프라세오디뮴 (Pr) 을 포함하는 전구체의 예로는, 옥틸산 Pr, 질산 Pr 등을 들 수 있다. 네오디뮴 (Nd) 을 포함하는 전구체의 예로는, 옥틸산 Nd, 질산 Nd 등을 들 수 있다. 사마륨 (Sm) 을 포함하는 전구체의 예로는, 옥틸산 Sm, 질산 Sm 등을 들 수 있다. 유로퓸 (Eu) 을 포함하는 전구체의 예로는, 옥틸산 Eu, 질산 Eu 등을 들 수 있다. 가돌리늄 (Gd) 을 포함하는 전구체의 예로는, 옥틸산 Gd, 질산 Gd 등을 들 수 있다. 테르븀 (Tb) 을 포함하는 전구체의 예로는, 옥틸산 Tb, 질산 Tb 등을 들 수 있다. 디스프로슘 (Dy) 을 포함하는 전구체의 예로는, 옥틸산 Dy, 질산 Dy 등을 들 수 있다. 홀뮴 (Ho) 을 포함하는 전구체의 예로는, 옥틸산 Ho, 질산 Ho 등을 들 수 있다. 에르븀 (Er) 을 포함하는 전구체의 예로는, 옥틸산 Er, 질산 Er 등을 들 수 있다. 툴륨 (Tm) 을 포함하는 전구체의 예로는, 옥틸산 Tm, 질산 Tm 등을 들 수 있다. 이테르븀 (Yb) 을 포함하는 전구체의 예로는, 옥틸산 Yb, 질산 Yb 등을 들 수 있다. 루테튬 (Lu) 을 포함하는 전구체의 예로는, 옥틸산 Lu, 질산 Lu 등을 들 수 있다. 이트륨 (Y) 을 포함하는 전구체의 예로는, 옥틸산 Y, 질산 Y 등을 들 수 있다.

[0078] 또, 하프늄 (Hf) 을 포함하는 전구체의 예로는, 옥틸산 Hf, 질산 Hf, Hf 부톡사이드 등을 들 수 있다. 알루미늄 (Al) 을 포함하는 전구체의 예로는, 옥틸산 Al, 질산 Al, Al 부톡사이드 등을 들 수 있다.

[0079] 그 후, 예비 소성으로서, 소정 시간, 80 °C 이상 250 °C 이하로 가열한다. 이 예비 소성에 의해, 게이트 절연층 (고체 전해질층) 용 전구체층 중의 용매를 충분히 증발시킴과 함께, 장래적인 소성 변형을 가능하게 하는 특성을 발현시키기 위해서 바람직한 겔 상태 (열분해 전이며 유기 사슬이 잔존해 있는 상태라고 생각된다) 를 형성할 수 있다. 전술한 관점을 보다 확실도 높게 실현하는 관점에서 말하면, 예비 소성 온도는, 100 °C 이상 250 °C 이하가 바람직하다. 또, 이 온도 범위는, 다른 재료에 있어서의 예비 소성의 바람직한 온도 범위이기도 하다.

[0080] 또한, 이 예비 소성은, 산소 분위기 중 또는 대기 중 (이하, 총칭하여, 「산소 함유 분위기」 라고도 한다.) 에서 실시된다. 본 실시형태에서는, 최종적으로 충분한 게이트 절연층 (고체 전해질층) (13) 의 두께 (예를 들어, 120 nm) 를 얻기 위해서, 전술한 스핀 코팅법에 의한 게이트 절연층 (고체 전해질층) 용 전구체층의 형성과 예비 소성을 복수회 반복한다.

[0081] 또한 그 후, 본 소성으로서, 게이트 절연층 (고체 전해질층) 용 전구체층을, 산소 함유 분위기 중 (예를 들어 산소 함유량이 100 체적% 이지만, 이것에 한정되지 않는다. 이하의 「산소 함유 분위기」 에 대해서도 동일하다.), 소정 시간, 250 °C 이상 450 °C 이하의 범위에서 가열한다. 이로써, 도 2(b) 에 나타내는 바와 같이, 백 게이트 전극 (도전성 재료층) (12) 상에, 희토류 원소와 지르코늄 (Zr) 을 포함하는 금속 산화물, 및 희토류 원소와 탄탈 (Ta) 을 포함하는 금속 산화물 중 어느 것인 게이트 절연층 (고체 전해질층) (13) 을 형성한다.

[0082] (3) 소스 전극 및 드레인 전극의 형성

[0083] 그 후, 게이트 절연층 (고체 전해질층) (13) 상에, 공지된 포토리소그래피법에 의해 패터닝된 도시 생략된 레지스트막을 형성한다. 그리고, 게이트 절연층 (고체 전해질층) (13) 및 레지스트막 상에, 공지된 스퍼터링법에 의해, 제 1 전극층 및 제 2 전극층을 형성한다. 본 실시형태에서는, 예를 들어, 게이트 절연층 (고체 전해질층) (13) 상에 ITO 층과 Pt 층을 이 순서로 형성하고, ITO 층 및 Pt 층으로 구성되는 제 1 전극층과, ITO 층 및 Pt 층으로 구성되는 제 2 전극층을 형성한다. ITO 층을 형성하는 경우, 예를 들어, 5 wt% 산화주석 (SnO₂) 을 함유하는 ITO 층 타깃재를 사용할 수 있다. 그 후, 레지스트막을 제거하고, 도 2(c) 에 나타내는 바와 같이, 게이트 절연층 (고체 전해질층) (13) 상에, 제 1 소스 전극 (ITO 층) (15x) 과 제 2 소스 전극 (Pt) (15y) 으로 이루어지는 소스 전극 (15) 및 제 1 드레인 전극 (ITO 층) (16x) 과 제 2 드레인 전극 (Pt) (16y) 으로 이루어지는 드레인 전극 (16) 을 형성한다.

[0084] (4) 채널층의 형성

[0085] 또한 그 후, 게이트 절연층 (고체 전해질층) (13) 상에, 공지된 스핀 코팅법에 의해, 적어도 인듐 (In) 을 용질로 하는 채널층용 전구체 용액을 출발재로 하는 채널층용 전구체층을 형성한다. 본 실시형태에서는, 예를 들어, 이하의 (C1) ~ (C6) 중 어느 것에 나타내는 채널층용 전구체 용액을 출발재로 하는 채널층용 전구체층을 형성한다.

[0086] (C1) 인듐 (In) 을 포함하는 전구체를 용질로 하는 채널층용 전구체 용액

[0087] (C2) 인듐 (In) 을 포함하는 전구체 및 주석 (Sn) 을 포함하는 전구체를 용질로 하는 채널층용 전구체 용액

- [0088] (C3) 인듐 (In) 을 포함하는 전구체 및 아연 (Zn) 을 포함하는 전구체를 용질로 하는 채널층용 전구체 용액
- [0089] (C4) 인듐 (In) 을 포함하는 전구체, 지르코늄 (Zr) 을 포함하는 전구체, 및 아연 (Zn) 을 포함하는 전구체를 용질로 하는 채널층용 전구체 용액
- [0090] (C5) 인듐 (In) 을 포함하는 전구체 및 갈륨 (Ga) 을 포함하는 전구체를 용질로 하는 채널층용 전구체 용액
- [0091] (C6) 인듐 (In) 을 포함하는 전구체, 아연 (Zn) 을 포함하는 전구체, 및 갈륨 (Ga) 을 포함하는 전구체를 용질로 하는 채널층용 전구체 용액
- [0092] 또한, 상기 서술한 채널층용 전구체 용액은, 추가로, 아세틸아세토네이트, 우레아, 및 아세트산암모늄의 군에서 선택되는 적어도 1 종류의 보조 조성제와, 산화제를 포함하고 있다. 또한, 산화제의 일례는, 질산염, 과산화물, 또는 과염소산염이다.
- [0093] 인듐 (In) 을 포함하는 전구체의 예로는, 질산인듐을 들 수 있다. 그 밖의 예로서, 인듐아세틸아세토네이트, 아세트산인듐, 염화인듐, 또는 각종 인듐알콕사이드 (예를 들어, 인듐이소프로폭사이드, 인듐부톡사이드, 인듐에톡사이드, 인듐메톡시에톡사이드) 가 채용될 수 있다.
- [0094] 주석 (Sn) 을 포함하는 전구체의 예는, 염화주석이다. 그 밖의 예로서, 질산주석, 아세트산주석, 또는 각종 주석알콕사이드 (예를 들어, 주석이소프로폭사이드, 주석부톡사이드, 주석에톡사이드, 주석메톡시에톡사이드) 가 채용될 수 있다.
- [0095] 또, 아연 (Zn) 을 포함하는 전구체의 예로는, 염화아연을 들 수 있다. 그 밖의 예로서, 질산아연, 아세트산아연, 또는 각종 아연알콕사이드 (예를 들어, 아연이소프로폭사이드, 아연부톡사이드, 아연에톡사이드, 아연메톡시에톡사이드) 가 채용될 수 있다.
- [0096] 지르코늄 (Zr) 을 포함하는 전구체의 예로는, 지르코늄부톡사이드를 들 수 있다. 그 밖의 예로서, 질산지르코늄, 염화지르코늄, 또는 그 밖의 각종 지르코늄알콕사이드 (예를 들어, 지르코늄이소프로폭사이드, 지르코늄부톡사이드, 지르코늄에톡사이드, 지르코늄메톡시에톡사이드) 가 채용될 수 있다.
- [0097] 갈륨 (Ga) 을 포함하는 전구체의 예로는, 갈륨이소프로폭사이드를 들 수 있다. 그 밖의 예로서, 갈륨메톡사이드, 갈륨에톡사이드, 갈륨n-프로폭사이드, 갈륨부톡사이드, 질산갈륨, 옥틸산갈륨이 채용될 수 있다.
- [0098] 그 후, 예비 소성으로서, 채널층용 전구체층을 소정 시간, 80 °C 이상 250 °C 이하의 범위에서 가열한다. 또한 그 후, 본 소성으로서, 채널층용 전구체층을, 산소 함유 분위기 중, 소정 시간, 250 °C 이상 400 °C 이하의 범위에서 가열한다. 이로써, 도 2(d) 에 나타내는 바와 같이, 게이트 절연층 (고체 전해질층) (13) 상에, 적어도 인듐 (In) 을 포함하는 금속 산화물인 채널층 (14) 을 형성한다.
- [0099] 도 3 은, 도 1 의 트랜지스터 센서 (10) 를 사용한 DNA 의 검출 방법을 나타내는 모식도이다.
- [0100] 도 3 에 나타내는 바와 같이, 먼저, 필요에 따라, 트랜지스터 센서 (10) 의 노출부 (17) (채널층 (14)) 를 둘러싸도록 벽부 (22) 를 재치 (載置) 한다. 이로써, 적어도 채널층 (14) 의 상부이며 또한 벽부 (22) 의 내측에, 생체 물질을 포함하는 액체 (Lq) 를 유지 가능한 액체 유지부 (18) 를 형성할 수 있다. 벽부 (22) 는, 예를 들어, 채널층 (14) 과, 소스 전극 (15) 의 적어도 일부와, 드레인 전극 (16) 의 적어도 일부를 둘러싸도록 배치된다.
- [0101] 다음으로, 채널층 (14) 상에, 특정한 생체 물질 (생체 분자) 을 포착하기 위한 프로브 분자를 고정화시킨다. 프로브 분자는, 특별히 제한되지 않지만, 예를 들어 항체나 1 본쇄 DNA 이다. 이 때, 채널층 (14) 상 뿐만 아니라, 게이트 절연층 (고체 전해질층) (13) 상에도 프로브 분자를 고정화시켜도 된다.
- [0102] 이와 같이, 트랜지스터 센서 (10) 는, 채널층 (14) 상에, 측정 대상인 생체 물질 (예를 들어, 표적 DNA) 을 간접적으로 포착하는 포착장을 갖는다. 이 포착장은, 생체 물질을 포착하는 포착 표면이라고도 칭할 수 있고, 채널층 (14) 의 표면에 포착 표면이 형성되어 있다. 상기 포착장 혹은 상기 포착 표면에는, 상기 생체 물질을 포착하기 위한 프로브 분자 (예를 들어, 프로브 DNA) 가 고정되어 있다.
- [0103] 또한, 상기 서술한 프로브 분자의 고정화 방법은 일례이고, 상기 이외의 다른 방법으로 트랜지스터 센서 (10) 상에 프로브 분자를 고정시켜도 된다. 또, 상기 이외의 다른 방법으로 채널층 (14) 상에 포착장을 형성해도 된다.
- [0104] 상기와 같이 생체 물질을 프로브 분자에 고정시킨 후, 채널층 (14) 상 (혹은, 채널층 (14) 및 게이트 절연층

(고체 전해질층) (13) 상) 에, 비특이적인 결합을 억제하기 위한 블로킹 처리를 실시하는 것이 바람직하다.

[0105] 이어서 채널층 (14) (혹은, 채널층 (14) 및 게이트 절연층 (고체 전해질층) (13)) 에 접하도록 생체 물질을 포함하는 액체를 배치하고, 상기 액체에 포함되는 생체 물질 중 측정 대상이 되는 생체 물질을 상기 프로브 분자에 특이적으로 결합시킨다. 생체 물질은, 특별히 제한되지 않지만, 예를 들어 DNA 나 mRNA 등의 핵산이다.

본 실시형태에서는, 예를 들어 채널층 (14) 상에, 생체 물질을 포함하는 액체 (Lq) (완충액과, 핵산을 포함하는 혈청의 혼합액 등) 를 공급하고, 액체 유지부 (18) 에 액체 (Lq) 를 유지한다.

[0106] 그 후, 프로브 분자에 결합되지 않았던 생체 물질, 측정 대상이 아닌 생체 물질, 혹은 비특이적으로 결합하고 있는 생체 물질 등을 세정액으로 세정하는 것이 바람직하다. 세정 후, 채널층 (14) 상 (혹은, 채널층 (14) 및 게이트 절연층 (고체 전해질층) (13) 상) 에, 완충액 등의 측정액을 공급한다. 이로써, 채널층 (14) 과 참조 전극 (21) 이 측정액을 통하여 전기적으로 접촉 가능해진다.

[0107] 이어서, 참조 전극 (21) 을 액체 (Lq) 중에 삽입하여 참조 전극 (21) 과 소스 전극 (15) 을 전기적으로 접속하고, 제 2 전압 공급부 (24) 를 사용하여 참조 전극 (21) - 소스 전극 (15) 사이에 전압 V_{TG} 를 인가한다. 그 후, 트랜지스터 센서 (10) 의 소스 전극 (15) 과 드레인 전극 (16) 을 전기적으로 접속하고, 제 1 전압 공급부 (23) 를 사용하여 소스 전극 (15) - 드레인 전극 (16) 사이에 전압 V_{DS} 를 인가하고, 소스 전극 (15) - 드레인 전극 (16) 사이에 흐르는 전류 I_{DS} 를 측정한다. 그리고, 참조 전극 (21) - 소스 전극 (15) 사이의 전압 V_{TG} (이하, 톱 게이트 전압이라고도 한다) 와, 소스 전극 (15) - 드레인 전극 (16) 사이의 전류 I_{DS} (이하, 드레인 전류라고도 한다) 에 기초하여 생체 물질을 검출한다.

[0108] 이 트랜지스터 센서 (10) 에서는, 소위 톱 게이트 구조가 형성되어 있고, 참조 전극 (21) 으로부터 채널층 (14) 에 전압 V_{TG} 가 인가된다. 그리고, 채널층 (14) 상에 포착된 프로브 분자에 측정 대상의 생체 물질이 특이적으로 결합하면, 전하가 변화함으로써 전류 I_{DS} 가 변화하고, 전류 I_{DS} 의 변화에 따라 V_{TG} - I_{DS} 특성의 변화가 검출된다. 이로써, 측정 대상인 특정한 생체 물질의 양을 검출할 수 있다.

[0109] 또한, 본 실시형태에서는, 백 게이트 전극 (도전성 재료층) (12) 에 전압을 인가하고 있지 않지만, 이것에 한정되지 않고, 도시 생략된 제 3 전압 공급부를 사용하여 백 게이트 전극 (도전성 재료층) (12) 에 전압 V_{BG} 를 인가해도 된다. 또, 백 게이트 전극 (도전성 재료층) (12) 이 플로팅 전극으로 구성되어도 된다. 또한, 백 게이트 전극 (도전성 재료층) (12) 자체가 형성되지 않아도 된다.

[0110] 도 4 는, 도 1 의 트랜지스터 센서 (10) 의 V_{TG} - I_{DS} 특성을 나타내는 그래프이다. 도 4 에서는, 트랜지스터 센서 (10) 의 일례로서, 표 1 에 나타내는 조건으로 본 발명에 1 의 박막 트랜지스터를 제작하고, 상기의 방법으로 전압 V_{TG} 및 전류 I_{DS} 의 측정값으로부터 얻어진 V_{TG} - I_{DS} 특성을 나타낸다. 또한, 본 발명에 1 의 트랜지스터 센서의 제조 방법은, 후술하는 실시예에서 설명한다.

표 1

		본 발명에 1	종래의 TFT 센서
기판	재료	SiO ₂ /Si	SiO ₂ /Si
	두께	500nm(SiO ₂)	500nm(SiO ₂)
백 게이트 전극 (도전성 재료층)	재료	Pt/Ti	Pt/Ti
	두께 (Pt/Ti)	100nm/10nm	100nm/10nm
게이트 절연층 (고체 전해질층)	재료	LZO	LZO
	게이트 절연층의 역할	고체 전해질층	절연체층
	원소 비율 (La:Zr)	5:5(1:1)	5:5(1:1)
	두께	120nm	120nm
	가열 온도	400°C	550°C
	탄소 (C) 함유율	2.3atom%	0.4atom%
	수소 (H) 함유율	10.8atom%	1.8atom%
채널층	재료	In ₂ O ₃	In ₂ O ₃
	두께	20nm	20nm
	가열 온도	300°C	500°C
소스 전극	재료	Pt/ITO	Pt/ITO
	두께 (Pt/ITO)	100nm/50nm	100nm/50nm
드레인 전극	재료	Pt/ITO	Pt/ITO
	두께 (Pt/ITO)	100nm/50nm	100nm/50nm

[0111]

[0112]

도 4 에 나타내는 바와 같이, 본 실시형태의 트랜지스터 센서 (10) 에서는, 게이트 절연층 (고체 전해질층) (13) 의 형성시의 가열 온도 및 채널층 (14) 의 형성시의 가열 온도가 각각 300 °C, 400 °C, 게이트 절연층 (고체 전해질층) (13) 중의 탄소 (C) 와 수소 (H) 의 함유율이, 각각 2.3 atom%, 10.8 atom% 이면, 튼 게이트 전압 V_{TG} 가 0.6 V ~ 1.5 V 의 범위에서, 표적 DNA 의 농도에 대해 V_{TG} - I_{DS} 곡선이 저전압측으로 시프트하고, 또한 거의 직선적으로 응답하고 있는 것을 알 수 있다. 특히, 표적 DNA 가 1 pg/mL 인 경우에도, 드레인 전류 I_{DS} 가 튼 게이트 전압 V_{TG} 의 증가에 수반하여 직선적으로 증대되어 있었다. 이러한 점에서, 트랜지스터 센서 (10) 에서는, 표적 DNA 의 저농도 영역에 있어서도 액체 중에서의 검출의 안정성이 높고, 표적 DNA 를 검출 가능한 농도 범위는, 적어도 1 pg/mL 이상의 범위인 것을 알 수 있다.

[0113]

도 5 는, 종래의 트랜지스터 센서의 V_{TG} - I_{DS} 특성을 나타내는 그래프이다. 도 5 에서는, 종래의 트랜지스터 센서의 일례로서, 표 1 에 나타내는 조건으로 트랜지스터 (TFT 센서) 를 제작하고, 상기의 방법으로 전압 V_{TG} 및 전류 I_{DS} 의 측정값으로부터 얻어진 V_{TG} - I_{DS} 특성을 나타낸다. 또한, 종래의 TFT 센서의 제조 방법은, 후술하는 실시예에서 설명한다.

[0114]

도 5 에 나타내는 바와 같이, 종래의 트랜지스터 센서에서는, 게이트 절연층 (절연체층) 의 형성시의 가열 온도 및 채널층의 형성시의 가열 온도가 각각 550 °C, 500 °C 이고, 게이트 절연층 (절연체층) 중의 탄소 (C) 와 수소 (H) 의 함유율은, 각각 0.4 atom%, 1.8 atom% 이고, 표적 DNA 의 농도에 대해 V_{TG} - I_{DS} 곡선에 편차가 생겼다. 특히, 표적 DNA 의 농도가 1 ng/mL, 100 pg/mL, 10 pg/mL 및 1 pg/mL 이면, V_{TG} - I_{DS} 곡선에 흐트러짐이 생겼다. 이러한 점에서, 종래의 트랜지스터 센서에서는, 표적 DNA 가 1 ng/mL 이하에서의 액체 중에서의 검출이 불안정하고, 표적 DNA 를 검출 가능한 농도 범위는, 1 ng/mL 보다 큰 범위인 것을 알 수 있다.

[0115]

즉, 종래의 트랜지스터 센서 (종래의 TFT 센서) 에서는 표적 DNA 의 검출 한계가 1 ng/mL 정도인 데에 대해, 본 실시형태의 트랜지스터 센서 (10) (본 발명에 1) 에서는 표적 DNA 의 검출 한계가 1 pg/mL 이고, 트랜지스터 센서 (10) 의 검출 한계가, 종래의 트랜지스터 센서의 검출 한계에 대해 1000 배 정도 이상 높은 것을 알 수 있다.

- [0116] 이와 같이, 본 실시형태의 트랜지스터 센서 (10) 에서는, 게이트 절연층 (고체 전해질층) (13) 중의 탄소 (C) 와 수소 (H) 의 함유율의 각각을, 특정한 범위 내로 함으로써 매우 고감도인 검출, 측정을 실현할 수 있는 경우가 있는 것으로 추찰된다.
- [0117] 또, 본 실시형태의 트랜지스터 센서 (10) 에서는, 게이트 절연층 (고체 전해질층) (13) 을 가짐으로써, 표적 DNA (32) 에 대한 감도와, 표적 DNA 의 검출 가능 범위를 넓게 하여 검출의 안정성이 보다 향상된다. 게이트 절연층 (고체 전해질층) 의 작용을, 도 6 을 참조하여 설명한다.
- [0118] 도 6 은, 게이트 절연층 (고체 전해질층) 과 백 게이트 전극 (도전성 재료층) 의 작용을 설명하는 트랜지스터 센서의 단면도이다.
- [0119] 종래의 트랜지스터 센서에서는, 채널층 (14) 의 표면에 고정된 프로브 DNA (31) 가 표적 DNA (32) 를 파악했을 때, 표적 DNA (32) 가 갖는 전하가 만드는 전계에 의해, 채널층 (14) 을 흐르는 전류, 혹은 I-V 특성 등의 전기 특성이 변화하는 것이었다. 이 경우에는, 채널층 (14) 의 표면에 포착되는 표적 DNA (32) 밖에 변화에 기여할 수 없다. 한편, 본 실시형태의 트랜지스터 센서 (10) 에서는, 채널층 (14) 의 표면에 고정된 프로브 DNA (31) 에 포착된 표적 DNA (32) 의 전하가 만드는 전계 (화살표 D1) 와 함께, 게이트 절연층 (고체 전해질층) (13) 의 내부를 이온이 움직임으로써, 게이트 절연층 (고체 전해질층) (13) 의 표면에 고정된 프로브 DNA (31) 에 포착된 표적 DNA (32) 의 전하가 만드는 전계 (화살표 D2) 가 채널층 (14) 에 전달되어, 전기 특성의 변화에 기여할 수 있다 (안테나 효과). 이로써, 보다 많은 표적 DNA (32) 의 전하가 만드는 전계가 채널층 (14) 에 집적됨으로써, 감도와 안정성이 향상된다. 또, 본 실시형태의 트랜지스터 센서 (10) 에서는 게이트 절연층 (고체 전해질층) (13) 에 접촉하는 형태로, 전자 전도성을 갖는 백 게이트 전극 (도전성 재료층) (12) 을 가질 수도 있다. 이것은, 보다 빨리, 보다 멀리, 보다 많이 포착된 표적 DNA (32) 의 전하가 만드는 전계를 채널층에 전달하는 효과가 있다.
- [0120] 도 7(a) ~ 도 7(d) 는, 도 1 의 트랜지스터 센서 (10) 를 사용하여 표적 DNA 의 검출을 반복하여 실시하는 검출 방법의 일례를 나타내는 모식도이다.
- [0121] 프로브 DNA 의 농도가 소정값이 되도록 조정된 액체를 채널층 (14) 상에 공급하고, 도 3 에 나타내는 방법으로, 채널층 (14) 상에 프로브 DNA (31) 를 고정시킨다 (도 7(a)). 채널층 (14) 상에 프로브 DNA (31) 를 고정시킬 때, 게이트 절연층 (고체 전해질층) (13) 상에도 프로브 DNA (31) 를 고정시켜도 된다. 이어서, 하이브리다이제이션에 의해 표적 DNA (32) 를 포착한다 (도 7(b)). 그 후, 도 3 에 나타내는 방법으로, $V_{TG}-I_{DS}$ 특성을 측정한다.
- [0122] 반복하여 측정을 실시하는 경우, 그 후, 채널층 (14) 상에 PBS 등의 완충액을 공급하고, 예를 들어 90 °C, 5 분간의 가열에 의해, 표적 DNA (32) 를 완충액에 유리시켜도 된다 (도 7(c)). 또한 순수로 채널층 (14) 상을 세정하고, 표적 DNA (32) 를 채널층 (14) 으로부터 제거해도 된다 (도 7(d)). 이 경우, 프로브 DNA (31) 의 농도가 상이하도록 조정된 액체를 채널층 (14) 상에 공급함으로써, 상기와 동일하게 하여 $V_{TG}-I_{DS}$ 특성을 측정할 수 있다 (도 7(a) ~ 도 7(b)). 이들의 공정을 반복함으로써, 프로브 DNA (31) 의 농도가 상이한 복수의 액체를 사용하여, 각 농도에 대한 튿 게이트 전압 V_{TG} 와 드레인 전류 I_{DS} 를 측정할 수 있다.
- [0123] 도 8(a) 및 도 8(b) 는, 도 1 의 트랜지스터 센서 (10) 에 있어서의 채널층 (14) 의 폭 (W) 을 바꾸었을 때의 튿 게이트 전압 V_{TG} 와 드레인 전류 I_{DS} 의 관계를 나타내는 그래프이다. 도 8(a) 에서는, 일례로서, 게이트 절연층 (고체 전해질층) (13) 이 LZO, 채널층 (14) 이 산화인듐 (In_2O_3) 으로 형성된 트랜지스터 센서 (10) 를 사용하고 있다. 또, 채널층 (14) 의 폭 (W) 은 200 μm , 길이 (L) 는 50 μm , 표적 DNA 의 농도는, 1 pg/mL, 10 pg/mL, 100 pg/mL 및 1000 pg/mL 이다. 도 8(b) 에서는, 채널층 (14) 의 폭 (W) 을 400 μm 로 바꾼 것 이외에는, 도 8(a) 와 동일한 조건으로 측정하고 있다.
- [0124] 도 8(a) 에 나타내는 바와 같이, 튿 게이트 전압 V_{TG} 가 0 이상인 범위에서 ($0 \leq V_{TG}$), $V_{TG}-I_{DS}$ 특성이, 표적 DNA 의 농도의 증대에 수반하여 전체적으로 우측 아래로 시프트되어 있는 것을 알 수 있다. 특히, 표적 DNA 의 농도가 1 pg/mL 로 극미량인 경우의 $V_{TG}-I_{DS}$ 특성이, 다른 농도에서의 $V_{TG}-I_{DS}$ 특성과 동일한 경향을 나타내고 있고, 튿 게이트 전압 V_{TG} 의 증대에 수반하여 드레인 전류 I_{DS} 가 증대되어 있다.
- [0125] 또, 도 8(b) 에 나타내는 바와 같이, 채널층 (14) 의 폭 (W) 이 도 8(a) 의 채널층 (14) 의 폭 (W) 에 대해 2

배인 경우에도, 튕 게이트 전압 V_{TG} 가 0 이상의 범위에서 ($0 \leq V_{TG}$), V_{TG} - I_{DS} 특성이, 표적 DNA 의 농도의 증대에 수반하여 전체적으로 우측 아래로 시프트되어 있는 것을 알 수 있다.

[0126] 따라서, 도 8(a) 및 도 8(b) 의 결과로부터, 트랜지스터 센서 (10) 에서는, 하이브리다이제이션의 검출 범위는 적어도 1 pg/mL ~ 1 ng/mL 인 것을 알 수 있다. 상기와 같이 구성되는 트랜지스터 센서 (10) 의 검출 한계가 1 pg/mL 로 매우 높은 것은, 예를 들어 전자 이동도와 게이트 커패시턴스의 곱이 높은 것에서 기인한다고 추찰된다.

[0127] 도 9(a) ~ 도 9(d) 는, 채널층 (14) 상에 프로브 DNA 를 고정시키지 않고 표적 DNA 의 검출을 실시하는 비교 실험의 일례를 나타내는 모식도이다.

[0128] 비교 실험으로는, 예를 들어 도 2 에 나타내는 방법과 동일한 방법으로 트랜지스터 센서 (10) 를 제작하고 (도 9(a)), 표적 DNA (32) 등의 생체 물질을 포함하는 액체를, 피펫 등으로 채널층 (14) 상 (혹은, 채널층 (14) 및 게이트 절연층 (고체 전해질층) (13) 상) 에 공급한다 (도 9(b)). 그 후, 필요에 따라, 예를 들어 30 분간 생체 물질을 배양한다. 이 때, 표적 DNA (32) 등의 생체 물질은, 물리 흡착에 의해 채널층 (14) 의 표면 (14a) 에 흡착된다 (도 9(c)).

[0129] 상기와 같이 구성되는 트랜지스터 센서 (10) 는, 채널층 (14) 상에, 생체 물질을 직접적으로 포착하는 포착장을 갖지 않는다. 따라서, 그 후에 순수 등으로 채널층 (14) 상을 세정하면, 표적 DNA (32) 등의 생체 물질이 채널층 (14) 의 표면 (14a) 으로부터 용이하게 탈리된다 (도 9(d)).

[0130] 도 10 은, 도 9 의 비교 실험을 사용하여, 표적 DNA 의 농도를 변화시켰을 때의 튕 게이트 전압 V_{TG} 와 드레인 전류 I_{DS} 의 관계를 나타내는 그래프이다. 도 10 에서는, 일례로서, 게이트 절연층 (고체 전해질층) (13) 이 LZO, 채널층 (14) 이 산화인듐 (In_2O_3) 으로 형성된 트랜지스터 센서 (10) 를 사용하고 있다. 또, 표적 DNA 의 농도는, 1 nM/mL 및 1 μ M/mL 이다.

[0131] 도 10 에 나타내는 바와 같이, 표적 DNA 의 농도가 1 nM/mL 인 경우의 V_{TG} - I_{DS} 특성은, 표적 DNA 를 포함하지 않는 액체를 사용한 경우의 V_{TG} - I_{DS} 특성과 거의 변하지 않는다. 또, 표적 DNA 의 농도가 1 nM/mL 인 경우에도 동일하게, V_{TG} - I_{DS} 특성의 변화는 거의 볼 수 없다. 이것은, 채널층 (14) 상의 세정에 의해, 비특이적으로 결합하고 있는 생체 물질 등이 채널층 (14) 상으로부터 제거되고, 그 결과, 비특이적으로 결합하고 있는 생체 물질 등은 검출되지 않고, 특이적으로 결합하는 생체 물질만이 검출되는 것을 확인할 수 있다.

[0132] 상기 서술한 바와 같이, 본 실시형태에 의하면, 채널층 (14) 은 무기 반도체를 포함하고, 게이트 절연층 (고체 전해질층) (13) 은 무기 고체 전해질을 포함하므로, 증폭을 필요로 하지 않고, 고감도이고 검출 한계값이 낮고, 또, 검출의 고안정성을 실현하고, 나아가서는 저비용으로 신속하고 또한 간편하게 생체 물질의 검출을 실시하는 것이 가능해진다. 게이트 절연층 (고체 전해질층) (13) 이, 희토류 원소와 지르코늄 (Zr) 을 포함하는 금속 산화물, 및 희토류 원소와 탄탈 (Ta) 을 포함하는 금속 산화물 중 어느 것으로 형성되어 있고, 채널층 (14) 이, 적어도 인듐 (In) 을 포함하는 금속 산화물로 형성되어 있고, 게이트 절연층 (고체 전해질층) (13) 중의 탄소 (C) 의 함유율이, 0.5 atom% 이상 15 atom% 이하이고, 또한, 게이트 절연층 (고체 전해질층) (13) 중의 수소 (H) 의 함유율이 2 atom% 이상 20 atom% 이하인 경우에는, 특히, 고감도이고 검출 한계값이 낮으므로, 종래보다 단시간에, 표적 DNA 를 1 분자 단위로 검출하는 것이 가능해져, 감염증, 신규 암마커, 개개의 유전자, 엑소솜, 백혈구 중의 mRNA, cell-freeRNA/DNA 등의 해석을 실시할 때, 단시간에 고정밀도의 검출을 실현할 수 있다.

또, 의료 분야에 있어서, 환자의 진찰 중에 당해 환자에 관한 생체 물질을 검출하는 것이 가능해지고, 그 검출 결과에 기초하여 신속하고 또한 적절한 진단, 치료를 실시하는 것이 가능해진다. 또한, 상기의 제조 방법에 의하면, 산업성이나 양산성이 우수한 트랜지스터 센서 (10) 를 제공할 수 있다.

[0133] 또, 본 실시형태에 의하면, 트랜지스터 센서 (10) 의 채널층 (14) 상에 표적 DNA 등의 생체 물질을 포함하는 액체를 공급하고, 생체 물질을 포함하는 액체 중에 삽입되는 참조 전극 (21) 과 트랜지스터 센서 (10) 의 소스 전극 (15) 사이에 전압을 인가함과 함께, 트랜지스터 센서 (10) 의 소스 전극 (15) - 드레인 전극 (16) 사이의 전류를 측정하고, 참조 전극 (21) - 소스 전극 (15) 사이의 전압과 소스 전극 (15) - 드레인 전극 (16) 사이의 전류에 기초하여 생체 물질을 검출하므로, 본 검출 방법에 의해, 종래와 동일한 간단한 조작, 종래와 동등한 비용으로, 단시간, 고감도로 생체 물질의 검출을 실시하는 것이 가능해진다.

[0134] 또, 본 실시형태의 트랜지스터 센서 (10) 를 복수 배치한 멀티 구조 혹은 어레이 구조를 갖는 생체 물질 검출

장치를 제공할 수 있다. 또한, 본 실시형태의 트랜지스터 센서 (10) 와, 공지된 카본 센서 등의 다른 전기 화학 센서의 쌍방을 구비하는 생체 물질 검출 장치를 제공할 수 있다. 이로써, 단시간에 고정밀도의 검출을 실현할 수 있고, 또, mRNA/DNA 등의 생체 물질과 바이오 마커 등의 다른 생체 물질의 쌍방을 동시기 혹은 동시에 검출할 수 있고, 1 회의 검출 작업으로 얻어진 복수의 생체 물질의 검출 결과를 사용하여, 여러 가지 관점에서 분석이 가능해진다.

- [0135] 이상, 본 발명의 실시형태에 대해 상세히 서술했지만, 본 발명은 상기 실시형태에 한정되는 것은 아니며, 특허 청구의 범위 내에 기재된 본 발명의 요지의 범위 내에 있어서, 여러 가지 변형·변경이 가능하다.
- [0136] 예를 들어, 본 실시형태의 트랜지스터 센서 (10) 에 있어서는, 참조 전극 (21) 이, 소스 전극 (15) 및 드레인 전극 (16) 으로부터 떨어진 구성으로 되어 있지만, 참조 전극 (21) 의 배치는 이것에 한정되는 것은 아니다. 참조 전극 (21) 은, 소스 전극 (15) 및 드레인 전극 (16) 과 동일한 부재에 배치되어 있어도 된다.
- [0137] 참조 전극 (21) 이, 기판 (11) 에 소스 전극 (15) 및 드레인 전극 (16) 과 동일한 부재에 배치되어 있는 트랜지스터 센서 (10) 의 예를, 도 11 에 나타낸다. 도 11(a) 는, 본 발명의 제 1 실시형태에 관련된 트랜지스터 센서의 구성의 다른 일례를 나타내는 단면도 (도 11(b) 의 선 II-II 를 따른 단면) 이고, 도 11(b) 는, 평면도이다.
- [0138] 도 11(a) 및 도 11(b) 에 나타내는 바와 같이, 트랜지스터 센서 (10a) 는, 기판 (11) 상에 구비된 3 개의 백 게이트 전극 (도전성 재료층) (12) 과, 백 게이트 전극 (도전성 재료층) (12) 을 피복하는 게이트 절연층 (고체 전해질층) (13) 을 갖는다. 게이트 절연층 (고체 전해질층) (13) 상에는, 하나의 참조 전극 (21) 이 구비되어 있다. 또, 게이트 절연층 (고체 전해질층) (13) 상에는, 소스 전극 (15), 드레인 전극 (16) 및 채널층 (14) 을 포함하는 센서편이 3 개 구비되어 있다. 3 개의 센서편은 각각, 3 개의 백 게이트 전극 (도전성 재료층) (12) 의 상방에 배치되어 있다. 참조 전극 (21) 으로부터 각 센서편까지의 거리를 일정하게 하기 위해, 센서편 및 백 게이트 전극 (도전성 재료층) (12) 은 참조 전극 (21) 을 중심으로 한 동심원 상에 배치되어 있다. 참조 전극 (21) 은 참조 전극 인출선 (21a) 에 접속되어 있다. 각 센서편의 소스 전극 (15) 은, 하나의 소스 전극 인출선 (15a) 에 접속되어 있다. 각 센서편의 드레인 전극 (16) 은, 각각 다른 드레인 전극 인출선 (16a) 에 접속되어 있다.
- [0139] 또, 본 실시형태의 트랜지스터 센서 (10) 에 있어서는, 기판 (11), 백 게이트 전극 (도전성 재료층) (12), 게이트 절연층 (고체 전해질층) (13), 채널층 (14), 소스 전극 (15) 및 드레인 전극 (16) 을 이 순서로 구비하고, 노출부 (17) 가 채널층 (14) 의 적어도 일부가 된 구성이지만, 이 구성에 한정되는 것은 아니다. 도 12 ~ 도 17 에, 본 발명의 제 1 실시형태에 관련된 트랜지스터 센서의 구성의 또 다른 일례를 나타낸다. 도 12 ~ 도 14 에 나타내는 트랜지스터 센서 (10b ~ 10d) 는, 노출부 (17) 가 채널층 (14) 의 적어도 일부 또는 채널층 (14) 과 게이트 절연층 (고체 전해질층) (13) 의 적어도 일부로 할 수 있는 구성으로 되어 있다. 도 15 ~ 도 17 에 나타내는 트랜지스터 센서 (10e ~ 10g) 는, 노출부 (17) 가 게이트 절연층 (고체 전해질층) (13) 의 적어도 일부가 되는 구성으로 되어 있다.
- [0140] 도 12 에 나타내는 트랜지스터 센서 (10b) 에 있어서는, 기판 (11) 상에 게이트 절연층 (고체 전해질층) (13) 이 배치되어 있다. 게이트 절연층 (고체 전해질층) (13) 상에, 채널층 (14) 이 배치되고, 소스 전극 (15) 및 드레인 전극 (16) 은, 채널층 (14) 상에 형성되어 있다. 소스 전극 (15) 및 드레인 전극 (16) 은, 그 단부가 게이트 절연층 (고체 전해질층) (13) 의 단부보다 내측이 되는 사이즈로 되어 있다.
- [0141] 도 13 에 나타내는 트랜지스터 센서 (10c) 에 있어서는, 기판 (11) 상에, 소스 전극 (15) 및 드레인 전극 (16) 이 배치되어 있다. 소스 전극 (15) 및 드레인 전극 (16) 은, 게이트 절연층 (고체 전해질층) (13) 으로 덮여 있다. 채널층 (14) 은, 게이트 절연층 (고체 전해질층) (13) 상에 형성되어 있다. 채널층 (14) 은, 게이트 절연층 (고체 전해질층) (13) 에 형성된 관통공 (20) 을 통하여 소스 전극 (15) 및 드레인 전극 (16) 과 접속되어 있다. 또, 게이트 절연층 (고체 전해질층) (13) 에는, 소스 전극 (15) 및 드레인 전극 (16) 을 외부 전원과 접속하기 위한 관통공 (20) 이 형성되어 있다.
- [0142] 도 14 에 나타내는 트랜지스터 센서 (10d) 에 있어서는, 기판 (11) 상에 게이트 절연층 (고체 전해질층) (13) 이 배치되어 있다. 소스 전극 (15) 및 드레인 전극 (16) 은, 게이트 절연층 (고체 전해질층) (13) 상에 배치되어 있다. 트랜지스터 센서 (10e) 는, 도 1 에 나타내는 트랜지스터 센서 (10) 에 있어서, 백 게이트 전극 (도전성 재료층) (12) 을 구비하지 않은 구성을 나타내고 있다.
- [0143] 도 15 에 나타내는 트랜지스터 센서 (10e) 에 있어서는, 기판 (11) 상에 채널층 (14) 이 배치되고, 소스 전극

(15) 및 드레인 전극 (16) 은, 채널층 (14) 상에 형성되어 있다. 채널층 (14), 소스 전극 (15) 및 드레인 전극 (16) 은, 게이트 절연층 (고체 전해질층) (13) 으로 덮여 있다. 게이트 절연층 (고체 전해질층) (13) 에는, 소스 전극 (15) 및 드레인 전극 (16) 을 외부 전원과 접속하기 위한 관통공 (20) 이 형성되어 있다.

[0144] 도 16 에 나타내는 트랜지스터 센서 (10f) 에 있어서는, 기판 (11) 상에, 채널층 (14) 이 배치되어 있다. 채널층 (14) 은, 게이트 절연층 (고체 전해질층) (13) 으로 덮여 있다. 소스 전극 (15) 및 드레인 전극 (16) 은, 게이트 절연층 (고체 전해질층) (13) 상에 형성되어 있다. 소스 전극 (15) 및 드레인 전극 (16) 은, 게이트 절연층 (고체 전해질층) (13) 에 형성된 관통공 (20) 을 통하여 채널층 (14) 과 접속되어 있다.

[0145] 도 17 에 나타내는 트랜지스터 센서 (10g) 에 있어서는, 기판 (11) 상에 소스 전극 (15) 및 드레인 전극 (16) 이 배치되고, 채널층 (14) 은, 소스 전극 (15) 및 드레인 전극 (16) 상에 형성되어 있다. 채널층 (14), 소스 전극 (15) 및 드레인 전극 (16) 은, 게이트 절연층 (고체 전해질층) (13) 으로 덮여 있다. 게이트 절연층 (고체 전해질층) (13) 에는, 소스 전극 (15) 및 드레인 전극 (16) 을 외부 전원과 접속하기 위한 관통공 (20) 이 형성되어 있다.

[0146] 또, 본 실시형태의 트랜지스터 센서 (10) 에 있어서는, 백 게이트 전극 (도전성 재료층) (12) 은, 기판 (11) 과 게이트 절연층 (고체 전해질층) (13) 사이에 배치되어 있지만, 백 게이트 전극 (도전성 재료층) (12) 의 배치는 이것에 한정되는 것은 아니다. 단, 백 게이트 전극 (도전성 재료층) (12) 은, 게이트 절연층 (고체 전해질층) (13) 의 적어도 일부에 접촉하고 있는 것이 바람직하다. 또, 백 게이트 전극 (도전성 재료층) (12) 은, 게이트 절연층 (고체 전해질층) (13) 이외와는 전기적으로 절연되어 있어도 된다. 백 게이트 전극 (도전성 재료층) (12) 은, 예를 들어, 게이트 절연층 (고체 전해질층) (13) 의 내부에 배치되어 있어도 된다.

[0147] 또한, 본 실시형태의 트랜지스터 센서 (10) 는, 기판 (11) 혹은 백 게이트 전극 (도전성 재료층) (12) 과 채널층 (14) 사이에 고체 전해질의 게이트 절연층 (고체 전해질층) (13) 이 형성된 트랜지스터 센서로서, 게이트 절연층 (고체 전해질층) (13) 은, 희토류 원소와 지르코늄 (Zr) 을 포함하는 금속 산화물, 및 희토류 원소와 탄탈 (Ta) 을 포함하는 금속 산화물 중 어느 것으로 형성되어 있고, 채널층 (14) 은, 적어도 인듐 (In) 을 포함하는 금속 산화물로 형성되어 있고, 게이트 절연층 (고체 전해질층) (13) 중의 탄소 (C) 의 함유율이, 0.5 atom% 이상 15 atom% 이하이고, 또한, 게이트 절연층 (고체 전해질층) (13) 중의 수소 (H) 의 함유율이 2 atom% 이상 20 atom% 이하인 박막 트랜지스터 센서이어도 된다.

[0148] 실시예

[0149] 이하, 본 발명의 실시예를 설명한다. 본 발명은 이하의 실시예에만 한정되는 것은 아니다.

[0150] [실시예 1 ~ 2]

[0151] 상기 서술한 제조 방법을 사용하여, 표 1 에 나타내는 재료 및 두께로, 도 1 에 나타내는 바와 같은 형상의 기판, 게이트 전극, 게이트 절연층 (고체 전해질층), 채널층, 소스 전극 및 드레인 전극을 형성하여, 트랜지스터 센서를 제작하였다. 게이트 절연층 (고체 전해질층) 의 재료를 LZO, 채널층의 재료를 산화인듐 (In_2O_3) 으로 하고, 채널층의 폭 (W) 을 300 μm , 길이 (L) 를 50 μm 로 하였다. 또, 게이트 절연층 (고체 전해질층) 을 형성할 때의 가열 온도를 400 $^{\circ}C$, 채널층을 형성할 때의 가열 온도를 300 $^{\circ}C$ 로 하였다.

[0152] 게이트 절연층 (고체 전해질층) 중의 탄소 (C) 와 수소 (H) 의 함유율을, 러더퍼드 후방 산란 분광법 (Rutherford Backscattering Spectrometry : RBS 분석법), 수소 전방 산란 분석법 (Hydrogen Forward scattering Spectrometry : HFS 분석법), 및 핵 반응 해석법 (Nuclear Reaction Analysis : NRA 분석법) (National Electrostatics Corporation 제 Pelletron 3SDH) 에 의해 각각 측정된 결과, 탄소 (C) 의 함유율은, 2.0 atom%, 수소 (H) 의 함유율은 10.1 atom% 이었다.

[0153] 다음으로, 상기 서술한 제조 방법에 따라 채널층을 형성한 후 (도 18(a)), 에탄올과 순수로 채널층의 표면을 세정하였다. 다음으로, 과산화수소, 암모늄수 및 물을, 체적비 (v/v) 1 : 1 : 5 로 혼합한 용액으로, 실온에서 10 분간, 표면 처리를 실시하고, 그 후 순수로 행구고, 110 $^{\circ}C$ 에서 10 분간, 채널층의 표면을 건조시켰다 (도 18(b)).

[0154] 이어서, 에탄올에 3-아미노프로필트리에톡시실란을 10 체적% 로 혼합한 에탄올 용액으로, 실온에서 30 분간, 표면 처리를 실시하고, 그 후, 순수로 세정하고, 120 $^{\circ}C$ 에서 20 분간, 건조시켰다 (도 18(c)). 그리고, 인산 버퍼에 글루타르알데히드를 2.5 체적% 로 녹인 용액으로, 실온에서 30 분간, 표면 처리를 실시하고, 순수로 세정한다 (도 18(d)). 그 후, 프로브 DNA 를 포함하는 액체를 채널층의 표면에 공급하고, 화학적 결합에 의

해 프로브 DNA 를 고정시켰다 (도 18(e)). 이로써, 채널층 상에, 1 본체의 표적 DNA 등의 생체 물질을, 프로브 DNA 를 통하여 간접적으로 포착하는 포착장을 형성하였다. 프로브 DNA 에는, 5' 측에 아미노기와 6 개의 탄소로 이루어지는 링커가 부착되어 있는 1 본체의 프로브 DNA (6C-DNA 라고도 한다) 를 사용하고, 「20 bases ; 6232 MW ; Tm 57°C, 5'-[AmC6]CC TA TC GC TG CT AC CG TG AA-3'」 로 나타나는 배열을 가지고 있는 것을 확인하였다.

[0155] 그 후, 프로브 DNA 에 대한 상보적 DNA 를 구성하는 표적 DNA (cDNA 라고도 한다) 를 공급하고, 프로브 DNA 와 표적 DNA 의 하이브리다이제이션에 의해, 채널층 상에, 표적 DNA 를 포착하였다 (도 18(f)). 표적 DNA 는, 「20 bases ; 6182 MW ; Tm 57°C, 5'-TT CA CG GT AG CA GC GA TA GG-3'」 로 나타나는 배열을 갖는 것을 확인하였다.

[0156] (실시예 1)

[0157] 인산 버퍼 (PBS) 를 채널층 상에 공급하고, 소스 전극-백 게이트 전극 (도전성 재료층) 간에 인가하는 전압 V_{BG} 를 1.0 V, 소스 전극-드레인 전극간에 인가하는 전압 V_{DS} 를 0.5 V 로 하고, $V_{TG}-I_{DS}$ 특성을 측정하였다. 결과를 도 19(a) 에 나타낸다.

[0158] 도 19(a) 의 결과로부터, 10 회의 측정을 반복하여 실시했을 경우에도, $V_{TG}-I_{DS}$ 특성에 거의 변화를 볼 수 없고, 트랜지스터 센서가 인산 버퍼 중에서 검출의 고안정성을 나타내는 것을 알 수 있었다.

[0159] (실시예 2)

[0160] 인산 버퍼에 대한 혈청의 농도가 각각 1 %, 2 %, 3 %, 5 %, 7 % 인 복수의 혼합액을 채널층 상에 공급하고, 전압 V_{BG} 를 1.0 V, 전압 V_{DS} 는 0.2 V 로 하고, $V_{TG}-I_{DS}$ 특성을 측정하였다. 결과를 도 19(b) 에 나타낸다.

[0161] 도 19(b) 의 결과로부터, 혼합액 중의 혈청의 농도를 1 % 내지 7 % 의 범위에서 변화시켜도, $V_{TG}-I_{DS}$ 특성에 거의 변화를 볼 수 없었다. 따라서, 트랜지스터 센서가 혈청을 포함하는 혼합액 중에서도 검출의 고안정성을 나타내는 것을 알 수 있었다.

[0162] 실시예에 있어서, 트랜지스터 센서가, 인산 버퍼 중 및 혈청을 포함하는 혼합액 중의 쌍방에서 검출의 고안정성을 나타내는 것은, 본 트랜지스터 센서가 수용액 중에서 매우 안정적이고, 또, 게이트 절연층 (고체 전해질층) 및/또는 채널층에서의 비특이적 결합을 효과적으로 억제하고 있기 때문으로 추찰된다.

[0163] [실시예 3]

[0164] (본 발명에 1)

[0165] 상기의 표 1 에 나타내는 조건으로 트랜지스터를 제작하였다. 구체적으로는, 다음과 같이 하여 트랜지스터를 제작하였다.

[0166] 실리콘 기판 상에, 두께 500 nm 의 산화실리콘 (SiO_2) 막을 형성한 SiO_2/Si 기판을 준비하였다. 이 SiO_2/Si 기판의 산화실리콘막 상에, 두께 10 nm 의 티탄 (Ti) 층과 두께 100 nm 의 백금 (Pt) 층을, 이 순서로 스퍼터링법에 의해 성막하고, Pt/Ti 의 2 층 구조의 도전성 재료층으로 이루어지는 백 게이트 전극 (도전성 재료층) 을 형성하였다.

[0167] 얻어진 백 게이트 전극 (도전성 재료층) 상에, 줄 겹침에 의해 게이트 절연층 (고체 전해질층) 을 형성하였다. 먼저, 게이트 절연층 (고체 전해질층) 용 전구체 용액으로서 $La_{0.5}Zr_{0.5}O$ 용액을 스핀 코팅법에 의해 도포하여, 게이트 절연층 (고체 전해질층) 용 전구체층을 형성하였다. 이어서, 그 게이트 절연층 (고체 전해질층) 용 전구체층을 산소 함유 분위기에서, 250 °C 에서 예비 소성한 후, 400 °C 에서 본 소성하여, 두께 120 μm 의 $La_{0.5}Zr_{0.5}O$ 층 (고체 전해질층) 으로 이루어지는 게이트 절연층 (고체 전해질층) 을 형성하였다. 또한, $La_{0.5}Zr_{0.5}O$ 용액은, 다음과 같이 하여 조제하였다.

[0168] 아세트산란탄 1.5 수화물과 지르코늄부톡사이드를 1 : 1 (몰비) 의 비율로 혼합하고, 얻어진 혼합물을 $La_{0.5}Zr_{0.5}O$ 농도로 환산하여 0.2 mol/kg 이 되도록 프로피온산에 용해시켰다. 얻어진 혼합 용액을 110 °C 의 오일 배스에서 30 분간 환류를 실시한 후, 구멍 직경 0.2 μm 의 멤브레인 필터로 여과함으로써, 0.2 mol/kg 의

La_{0.5}Zr_{0.5}O 용액을 얻었다.

- [0169] 얻어진 게이트 절연층 (고체 전해질층) 의 위에, 포토리소그래피법에 의해, 소스 전극과 드레인 전극의 형상으로 패터닝된 레지스트막을 형성하였다. 이어서, 그 레지스트막을 형성한 게이트 절연층 (고체 전해질층) 의 위에, 두께 50 nm 의 ITO 층과, 두께 100 nm 의 백금 (Pt) 층을, 이 순서로 스퍼터링법에 의해 성막한 후, 레지스트막을 제거하였다. Pt/ITO 의 2 층 구조의 소스 전극과 드레인 전극을 형성하였다. 소스 전극과 드레인 전극의 사이즈는, 각각 폭 320 μm × 길이 200 μm 로 하고, 소스 전극과 드레인 전극의 간격은 50 μm 로 하였다.
- [0170] 다음으로, 게이트 절연층 (고체 전해질층) 의 위에, 포토리소그래피법에 의해, 채널층의 형상으로 패터닝된 레지스트막을 형성하였다. 이어서, 그 레지스트막을 형성한 게이트 절연층 (고체 전해질층) 의 위에, 채널층용 전구체 용액으로서 In₂O₃ 용액을 스핀 코팅법에 의해 도포하여, 채널층용 전구체층을 형성하였다. 이어서, 그 채널층용 전구체층을 250 °C 에서 예비 소성한 후, 산소 함유 분위기 중, 300 °C 에서 본 소성하여, 두께 20 μm 의 In₂O₃ (무기 반도체) 으로 이루어지는 채널층을 형성하였다. 채널층 사이즈는, 폭 300 μm × 길이 50 μm 로 하였다. 또한, In₂O₃ 용액은, 다음과 같이 하여 조제하였다.
- [0171] 질산인듐 3 수화물을, In₂O₃ 농도로 환산하여 0.2 mol/kg 이 되도록 2-메톡시에탄올에 용해시켰다. 얻어진 용액을 110 °C 의 오일 베스에서 30 분간 환류를 실시한 후, 구멍 직경 0.2 μm 의 멤브레인 필터로 여과함으로써, 농도가 0.2 mol/kg 인 In₂O₃ 용액을 얻었다.
- [0172] (종래의 TFT 센서)
- [0173] 게이트 절연층 (고체 전해질층) 용 전구체층의 본 소성의 온도를 550 °C 로 하고, 채널층용 전구체층의 본 소성 온도를 500 °C 로 한 것 이외에는, 본 발명에 1 과 동일하게 하여, 종래의 TFT 센서를 제작하였다.
- [0174] (본 발명에 2)
- [0175] 게이트 절연층 (고체 전해질층) 용 전구체 용액으로서 Sm_{0.1}Zr_{0.9}O 용액을 사용하여, Sm_{0.1}Zr_{0.9}O 층으로 이루어지는 게이트 절연층 (고체 전해질층) 을 형성한 것 이외에는, 본 발명에 1 과 동일하게 하여, 본 발명에 2 의 트랜지스터 센서를 제작하였다. 또한, Sm_{0.1}Zr_{0.9}O 용액은 다음과 같이 하여 조제하였다.
- [0176] 아세트산사마륨 4 수화물과 지르코늄부톡사이드를 1 : 9 (몰비) 의 비율로 혼합하고, 얻어진 혼합물을 Sm_{0.1}Zr_{0.9}O 농도로 환산하여 0.2 mol/kg 이 되도록 프로피온산에 용해시켰다. 얻어진 혼합액을 110 °C 의 오일 베스에서 30 분간 환류를 실시한 후, 구멍 직경 0.2 μm 의 멤브레인 필터로 여과함으로써, 농도가 0.2 mol/kg 인 Sm_{0.1}Zr_{0.9}O 용액을 얻었다.
- [0177] (본 발명에 3)
- [0178] 게이트 절연층 (고체 전해질층) 용 전구체 용액으로서 Sm_{0.3}Zr_{0.7}O 용액을 사용하여, Sm_{0.3}Zr_{0.7}O 층으로 이루어지는 게이트 절연층 (고체 전해질층) 을 형성한 것 이외에는, 본 발명에 1 과 동일하게 하여, 본 발명에 3 의 트랜지스터 센서를 제작하였다. 또한, Sm_{0.3}Zr_{0.7}O 용액은, 아세트산사마륨 4 수화물과 지르코늄부톡사이드를 3 : 7 (몰비) 의 비율로 혼합한 것 이외에는, 본 발명에 3 과 동일하게 하여 조제하였다.
- [0179] (본 발명에 4)
- [0180] 게이트 절연층 (고체 전해질층) 용 전구체 용액으로서 Dy_{0.1}Zr_{0.9}O 용액을 사용하여, Dy_{0.1}Zr_{0.9}O 층으로 이루어지는 게이트 절연층 (고체 전해질층) 을 형성한 것 이외에는, 본 발명에 1 과 동일하게 하여, 본 발명에 4 의 트랜지스터 센서를 제작하였다. 또한, Sm_{0.1}Zr_{0.9}O 용액은 다음과 같이 하여 조제하였다.
- [0181] 아세트산디스프로슘 4 수화물과 지르코늄부톡사이드를 1 : 9 (몰비) 의 비율로 혼합하고, 얻어진 혼합물을 Dy_{0.1}Zr_{0.9}O 농도로 환산하여 0.2 mol/kg 이 되도록 프로피온산에 용해시켰다. 얻어진 혼합액을 110 °C 의 오일 베스에서 30 분간 환류를 실시한 후, 구멍 직경 0.2 μm 의 멤브레인 필터로 여과함으로써, 농도가 0.2 mol/kg 인 Dy_{0.1}Zr_{0.9}O 용액을 얻었다.

- [0182] (본 발명에 5)
- [0183] 게이트 절연층 (고체 전해질층) 용 전구체 용액으로서 $Dy_{0.3}Zr_{0.7}O$ 용액을 사용하여, $Dy_{0.3}Zr_{0.7}O$ 층으로 이루어지는 게이트 절연층 (고체 전해질층) 을 형성한 것 이외에는, 본 발명에 1 과 동일하게 하여, 본 발명에 5 의 트랜지스터 센서를 제작하였다. 또한, $Dy_{0.3}Zr_{0.7}O$ 용액은, 아세트산디스프로슘 4 수화물과 지르코늄부톡사이드를 3 : 7 (몰비) 의 비율로 혼합한 것 이외에는, 본 발명에 5 와 동일하게 하여 조제하였다.
- [0184] (본 발명에 6)
- [0185] 게이트 절연층 (고체 전해질층) 용 전구체 용액으로서 $La_{0.3}Ta_{0.7}O$ 용액을 사용하여, $La_{0.3}Ta_{0.7}O$ 층으로 이루어지는 게이트 절연층 (고체 전해질층) 을 형성한 것 이외에는, 본 발명에 1 과 동일하게 하여, 본 발명에 6 의 트랜지스터 센서를 제작하였다. 또한, $La_{0.3}Ta_{0.7}O$ 용액은 다음과 같이 하여 조제하였다.
- [0186] 아세트산란탄 1.5 수화물과 탄탈부톡사이드를 3 : 7 (몰비) 의 비율로 혼합하고, 얻어진 혼합물을 $La_{0.3}Ta_{0.7}O$ 농도로 환산하여 0.2 mol/kg 이 되도록 프로피온산에 용해시켰다. 얻어진 혼합액을 110 °C 의 오일 베스에서 30 분간 환류를 실시한 후, 구멍 직경 0.2 μm 의 멤브레인 필터로 여과함으로써, 농도가 0.2 mol/kg 인 $La_{0.3}Ta_{0.7}O$ 용액을 얻었다.
- [0187] (본 발명에 7)
- [0188] 게이트 절연층 (고체 전해질층) 용 전구체 용액으로서 $La_{0.3}Ta_{0.7}O$ 용액을 사용하여, $La_{0.3}Ta_{0.7}O$ 층으로 이루어지는 게이트 절연층 (고체 전해질층) 을 형성한 것, 채널층용 전구체 용액으로서, ZnO 용액을 사용하여, ZnO 층으로 이루어지는 채널층을 형성한 것, 또한 채널층의 사이즈를 폭 50 μm × 길이 10 μm 로 한 것 이외에는, 본 발명에 1 과 동일하게 하여, 본 발명에 7 의 트랜지스터 센서를 제작하였다. 또한, $La_{0.3}Ta_{0.7}O$ 용액은, 아세트산란탄 1.5 수화물과 지르코늄부톡사이드를 3 : 7 (몰비) 의 비율로 혼합한 것 이외에는, 본 발명에 1 과 동일하게 하여 조제하였다.
- [0189] 또, ZnO 용액은 다음과 같이 하여 조제하였다.
- [0190] 아세트산아연 2 수화물과, 아세틸아세톤과, 아세트산암모늄을 각각 1 : 1 : 1 (몰비) 이 되도록 혼합하고, 얻어진 혼합물을, ZnO 농도로 환산하여 0.4 mol/kg 이 되도록 2-메톡시에탄올에 용해시켰다. 얻어진 용액을 110 °C 의 오일 베스에서 30 분간 환류를 실시한 후, 구멍 직경 0.2 μm 의 멤브레인 필터로 여과함으로써, 농도가 0.4 mol/kg 인 ZnO 용액을 얻었다.
- [0191] (본 발명에 8)
- [0192] 채널층의 사이즈를 폭 300 μm × 길이 50 μm 로 한 것 이외에는, 본 발명에 7 과 동일하게 하여, 본 발명에 8 의 트랜지스터 센서를 제작하였다.
- [0193] (본 발명에 9)
- [0194] 채널층용 전구체 용액으로서, $In_{0.33}Ga_{0.33}Zn_{0.33}O$ 용액을 사용하여, $In_{0.33}Ga_{0.33}Zn_{0.33}O$ 층으로 이루어지는 채널층을 형성한 것 이외에는, 본 발명에 7 과 동일하게 하여, 본 발명에 10 의 트랜지스터 센서를 제작하였다. 또한, $In_{0.33}Ga_{0.33}Zn_{0.33}O$ 용액은 다음과 같이 하여 조제하였다.
- [0195] 질산인듐 3 수화물과, 질산갈륨 n 수화물 (n = 7 ~ 9) 과, 아세트산아연 2 수화물을 각각 1 : 1 : 1 (몰비) 이 되도록 혼합하고, 얻어진 혼합물을, $In_{0.33}Ga_{0.33}Zn_{0.33}O$ 농도로 환산하여 0.3 mol/kg 이 되도록 2-메톡시에탄올에 용해시켰다. 얻어진 용액을 110 °C 의 오일 베스에서 30 분간 환류를 실시한 후, 구멍 직경 0.2 μm 의 멤브레인 필터로 여과함으로써, 농도가 0.4 mol/kg 인 $In_{0.33}Ga_{0.33}Zn_{0.33}O$ 용액을 얻었다.
- [0196] (본 발명에 10)
- [0197] 채널층의 사이즈를 폭 300 μm × 길이 50 μm 로 한 것 이외에는, 본 발명에 9 와 동일하게 하여, 본 발명에 10 의 트랜지스터 센서를 제작하였다.
- [0198] (비교예 1)

- [0199] 백 게이트 전극 (도전성 재료층) 과 게이트 절연층 (고체 전해질층) 을 형성하지 않았던 것, 즉, SiO₂/Si 기판의 산화실리콘막 상에, 소스 전극과, 드레인 전극과, 채널층을 형성한 것 이외에는, 본 발명에 1 과 동일하게 하여, 비교예 1 의 트랜지스터 센서를 제작하였다.
- [0200] (평가)
- [0201] 본 발명에 2 ~ 10 에서 제작한 트랜지스터 센서에 대해, 게이트 절연층 (고체 전해질층) 중의 탄소 (C) 와 수소 (H) 의 함유율을 상기 서술한 방법에 의해 측정하였다. 본 발명에 2 ~ 10 및 비교예 1 에서 제작한 트랜지스터 센서에 대해서는 센싱 특성을 하기의 방법에 의해 측정하였다. 그 결과를 하기의 표 2 에 나타낸다.
- [0202] (센싱 특성의 측정 방법)
- [0203] 채널층을 중심으로 하여, 포토리소그래피법에 의해 레지스트막을 형성하여, 750 μm × 750 μm 의 정방형상의 DNA 프로브 담지 에어리어 (담지부) 를 형성하였다. DNA 프로브 담지 에어리어 (담지부) 는, 게이트 절연층 (고체 전해질층) 과 채널층을 포함한다. 또한, DNA 프로브 담지 에어리어 (담지부) 의 외주에, 벽부를 형성하고, 채널층과 게이트 절연층 (고체 전해질층) 을 포함하는 액체 유지부를 형성하였다. 다음으로, DNA 프로브 담지 에어리어 (담지부) 에 측정 대상인 생체 물질을 포착하기 위한 프로브 DNA 를 상기 서술한 방법에 의해 담지시켰다.
- [0204] 시료로서, 표적 DNA 농도가 10 ag/mL, 1 fg/mL, 100 fg/mL 인 표적 DNA 용액 및 블랭크를 준비하였다. 액체 유지부에 각 시료를 공급하고 V_{TG}-I_{DS} 특성을 측정하였다. V_{TG}-I_{DS} 특성의 측정은, 소스 전극-드레인 전극 간에 인가하는 전압 V_{DS} 를 0.2 V 의 조건으로 실시하였다. 이 측정에 의해 얻어진 V_{TG}-I_{DS} 특성의 일례를 도 20 에 나타낸다. 도 20 의 그래프로부터, I_{DS} 가 1 μA 에 도달했을 때의 V_{TG} 의 값을 판독하였다. 그리고, 시료의 표적 DNA 농도를 가로축으로 하여 판독한 V_{TG} 값을 세로축으로 하여 플롯한 그래프를 도 21 에 나타낸다. 도 21 에 나타내는 플롯한 점을 연결하는 선의 기울기를 센싱 특성 (단위 : mV/자릿수) 으로 하였다. 센싱 특성의 값이 큰 것은 감도가 높은 것을 나타낸다. 표적 DNA 에 대한 감도와, 표적 DNA 의 검출 가능 범위를 넓게 하여 검출의 안정성을 향상시키는 관점에서, 센싱 특성은 10 mV/decade 이상인 것이 바람직하고, 20 mV/decade 이상인 것이 특히 바람직하다.

표 2

	백 게이트 전극 (도전성 재료층)		게이트 절연층 (고체 전해질층)					채널층			DNA 프로브 담지 에어리어 (담지부)의 사이즈	센싱 특성 (mV/decade)
	재료	두께 (Pt/Ti)	재료	원소 비율 (x:y)	두께	탄소 (C) 함유율	수소 (H) 함유율	재료	두께	사이즈		
본 발명예2	Pt/Ti	100nm/10nm	Sm _x Zr _y O	0.1:0.9	120nm	2.1atom%	8.6atom%	In ₂ O ₃	20nm	300μm×50μm	750μm×750μm	13
본 발명예3	Pt/Ti	100nm/10nm	Sm _x Zr _y O	0.3:0.7	120nm	2.6atom%	7.9atom%	In ₂ O ₃	20nm	300μm×50μm	750μm×750μm	15
본 발명예4	Pt/Ti	100nm/10nm	Dy _x Zr _y O	0.1:0.9	120nm	3.5atom%	11.2atom%	In ₂ O ₃	20nm	300μm×50μm	750μm×750μm	17
본 발명예5	Pt/Ti	100nm/10nm	Dy _x Zr _y O	0.3:0.7	120nm	4.6atom%	10.5atom%	In ₂ O ₃	20nm	300μm×50μm	750μm×750μm	19
본 발명예6	Pt/Ti	100nm/10nm	La _x Ta _y O	0.3:0.7	120nm	0.4atom%	0.8atom%	In ₂ O ₃	20nm	300μm×50μm	750μm×750μm	10
본 발명예7	Pt/Ti	100nm/10nm	La _x Zr _y O	0.3:0.7	120nm	1.8atom%	14.6atom%	ZnO	20nm	50μm×10μm	750μm×750μm	13
본 발명예8	Pt/Ti	100nm/10nm	La _x Zr _y O	0.3:0.7	120nm	1.9atom%	12.5atom%	ZnO	20nm	300μm×50μm	750μm×750μm	14
본 발명예9	Pt/Ti	100nm/10nm	La _x Zr _y O	0.3:0.7	120nm	2.6atom%	10.6atom%	In _{0.33} Ge _{0.33} Zn _{0.33} O	20nm	50μm×10μm	750μm×750μm	11
본 발명예10	Pt/Ti	100nm/10nm	La _x Zr _y O	0.3:0.7	120nm	2.9atom%	10.7atom%	In _{0.33} Ge _{0.33} Zn _{0.33} O	20nm	300μm×50μm	750μm×750μm	11
비교예 1	Pt/Ti	100nm/10nm	-	-	-	-	-	In ₂ O ₃	20nm	300μm×50μm	750μm×750μm	2

[0205]

[0206]

표 2 에 나타내는 결과로부터, 게이트 전극층이 무기 고체 전해질을 포함하는 고체 전해질층으로 되어 있는 본 발명예 2 ~ 10 의 트랜지스터 센서는, 센싱 특성이 10 mV/decade 이상이고, 표적 DNA 에 대한 감도와 검출의 안정성이 향상되는 것을 알 수 있다.

[0207]

(본 발명예 11 ~ 14)

[0208]

게이트 절연층 (고체 전해질층) 용 전구체 용액으로서 La_{0.3}Zr_{0.7}O 용액을 사용하여, La_{0.3}Zr_{0.7}O 층으로 이루어지는 게이트 절연층 (고체 전해질층) 을 형성한 것 이외에는, 본 발명예 1 과 동일하게 하여, 본 발명예 11 ~ 14 의 트랜지스터 센서를 제작하였다. 또한, La_{0.3}Zr_{0.7}O 용액은 다음과 같이 하여 조제하였다.

[0209]

아세트산란탄 1.5 수화물과 지르코늄부톡사이드를 3 : 7 (몰비) 의 비율로 혼합하고, 얻어진 혼합물을 La_{0.3}Zr_{0.7}O 농도로 환산하여 0.2 mol/kg 이 되도록 프로피온산에 용해시켰다. 얻어진 혼합액을 110 °C 의 오

일 배스에서 30 분간 환류를 실시한 후, 구멍 직경 0.2 μm 의 멤브레인 필터로 여과함으로써, 농도가 0.2 mol/kg 인 $\text{La}_{0.3}\text{Zr}_{0.7}\text{O}$ 용액을 얻었다.

[0210]

본 발명에 11 ~ 14 에서는, 얻어진 트랜지스터 센서에 대해, 프로브 DNA 를 담지시켜, 표적 DNA 를 포착하기 위한 DNA 프로브 담지 에어리어 (담지부) 의 사이즈, 즉 표적 DNA 용액과 접촉하는 부분의 사이즈를 바꾸고, 센싱 특성을 측정하였다. DNA 프로브 담지 에어리어의 사이즈는, 포토리소그래피법에 의해 트랜지스터 센서의 표면에 레지스트막을 형성함으로써 조정하였다. 도 22 는, 본 발명에 12 에서 제작한 트랜지스터 센서의 평면도이다. 도 22 에 나타내는 바와 같이, 트랜지스터 센서 (10h) 는, 채널층 (14) 과, 채널층 (14) 에 접속되어 있는 소스 전극 (15) 및 드레인 전극 (16) 을 구비한다. 소스 전극 (15) 은 소스 전극 인출선 (15a) 에 접속하고, 드레인 전극 (16) 은 드레인 전극 인출선 (16a) 에 접속하고 있다. 채널층 (14) 의 주위, 소스 전극 (15) 과 소스 전극 인출선 (15a) 및 드레인 전극 (16) 과 드레인 전극 인출선 (16a) 은 레지스트막 (19a) 으로 피복되어 있고, 레지스트막 (19a) 으로 피복되어 있지 않은 부분이 DNA 프로브 담지 에어리어 (19b), 즉 표적 DNA 용액과 접촉하는 부분이다. 채널층 (14) 의 사이즈는 $300 \mu\text{m} \times 50 \mu\text{m}$ 이고, DNA 프로브 담지 에어리어 (19b) 의 사이즈는 $500 \mu\text{m} \times 500 \mu\text{m}$ 이다. 본 발명에 11 에서는, DNA 프로브 담지 에어리어 (19b) 의 사이즈를 $300 \mu\text{m} \times 50 \mu\text{m}$ 로 하고, 채널층 (14) 이외를 레지스트막 (19a) 으로 피복하였다. 본 발명에 13 에서는, DNA 프로브 담지 에어리어 (19b) 의 사이즈를 $750 \mu\text{m} \times 750 \mu\text{m}$ 로 하였다. 본 발명에 14 에서는, 레지스트막 (19a) 으로 피복하지 않았다.

표 3

	백 게이트 전극 (도전성 재료층)		게이트 절연층 (고체 전해질층)				채널층			DNA 프로브 담지 에어리어 (담지부)의 사이즈	센싱 특성 (mV/decade)
	재료	두께 (Pt/Ti)	재료	두께	탄소 (C) 함유율	수소 (H) 함유율	재료	두께	사이즈		
본 발명예11	Pt/Ti	100nm/10nm	La _{0.3} Zr _{0.7} O	120nm	2.2atom%	11.1atom%	In ₂ O ₃	20nm	300μm×50μm	300μm×50μm	16
본 발명예12	Pt/Ti	100nm/10nm	La _{0.3} Zr _{0.7} O	120nm	2.3atom%	13.1atom%	In ₂ O ₃	20nm	300μm×50μm	500μm×500μm	29
본 발명예13	Pt/Ti	100nm/10nm	La _{0.3} Zr _{0.7} O	120nm	2.1atom%	12.1atom%	In ₂ O ₃	20nm	300μm×50μm	750μm×750μm	43
본 발명예14	Pt/Ti	100nm/10nm	La _{0.3} Zr _{0.7} O	120nm	2.2atom%	10.9atom%	In ₂ O ₃	20nm	300μm×50μm	없음	54

[0211]

[0212] 표 3 에 나타내는 결과로부터, DNA 프로브 담지 에어리어 (19b) (담지부) 의 면적이 커짐에 따라, 센싱 특성이 향상되어 있는 것을 알 수 있다. 이것은, 게이트 절연층 (고체 전해질층) 의 프로브 DNA 에 포착된 표적 DNA 의 전하가 만드는 전계가 채널층에 전달됨으로써 전기 특성의 변화량이 커지는 효과 (안테나 효과) 가 높아지기 때문인 것으로 생각된다.

[0213] (본 발명예 14)

[0214] 본 실시예에서 사용한 희토류 원소 (R) 와 지르코늄 (Zr) 을 포함하는 금속 산화물 (RZrO) 이 고체 전해질막인 것, 즉 이온 전도성을 나타내는 것은, 이하와 같이, 교류 임피던스 측정을 실시하여 확인하였다.

[0215] 측정용 샘플을 다음과 같이 하여 제작하였다. 먼저, 본 발명예 1 과 동일하게 하여, SiO₂/Si 기판에 스퍼터링법으로 Ti/Pt 전극막 (하부 전극막) 을 형성하였다. 이어서, 하부 전극막 상에 졸 겔법에 의해 RZrO 막을

120 nm 의 두께로 형성하였다. 이 RZrO 막이 부착된 SiO₂/Si 기판을 20 × 20 mm² 인 정방형으로 잘라내고, RZrO 막 상에, 중앙에 5 × 5 mm² 의 정방형의 구멍부를 갖는 스테인리스제의 콘택트 마스크를 배치하고, 면적이 5 × 5 mm² 의 정방형의 ITO/Pt 전극막 (상부 전극막) 을 스퍼터링법으로 형성하였다. 이렇게 하여, SiO₂/Si 기판, 하부 전극막, RZrO 막, 상부 전극막이, 이 순서로 적층된 측정용 샘플을 제작하였다.

[0216] 측정은, 교류 임피던스 측정 장치 (바이오 로직사 제조, SP-300) 를 사용하여 실시하였다. 상기의 측정용 샘플의 하부 전극막 및 상부 전극막과 교류 임피던스 측정 장치는, Al 탭 전극 테이프를 사용하여 접속하고, 하부 전극막 및 상부 전극막과 Al 탭 전극 테이프는, Ag 페이스트를 사용하여 접착하였다. 측정 조건은, 교류 주파수 범위 : 0.1 ~ 7 MHz, 교류 전압 진폭 : 0.1 mV 로 하였다. RZrO 막이 희토류 La 와 Zr 을 포함하는 LaZrO 막 (LaZrO, La : Zr = 3 : 7) 인 샘플로 측정한 교류 임피던스의 실수부와 허수부에 대해, 쿨·쿨 플롯을 실시한 그래프를 도 23 에 나타낸다. 도 23 에 나타내는 바와 같이, 프로파일에 원호가 나타나고, 그 원호의 해석으로부터, 전도율은 6.0 × 10⁻⁷ S/cm 가 되었다. 다른 RZrO 막에 대해서도 동일하게 하여 이온 전도율의 측정을 실시하고, 본 발명예에서 사용한 RZrO 막은, 모두 1.0 × 10⁻⁸ S/cm 이상의 값이 되는 것을 확인하였다.

부호의 설명

[0217] 10, 10a, 10b, 10c, 10e, 10f, 10g, 10h : 트랜지스터 센서

11 : 기판

12 : 백 게이트 전극 (도전성 재료층)

13 : 게이트 절연층 (고체 전해질층)

14 : 채널층

14a : 표면

15 : 소스 전극

15a : 소스 전극 인출선

16 : 드레인 전극

16a : 드레인 전극 인출선

17 : 노출부

18 : 액체 유지부

19a : 레지스트막

19b : DNA 프로브 담지 에어리어

20 : 관통공

21 : 참조 전극

21a : 참조 전극 인출선

22 : 벽부

23 : 제 1 전압 공급부

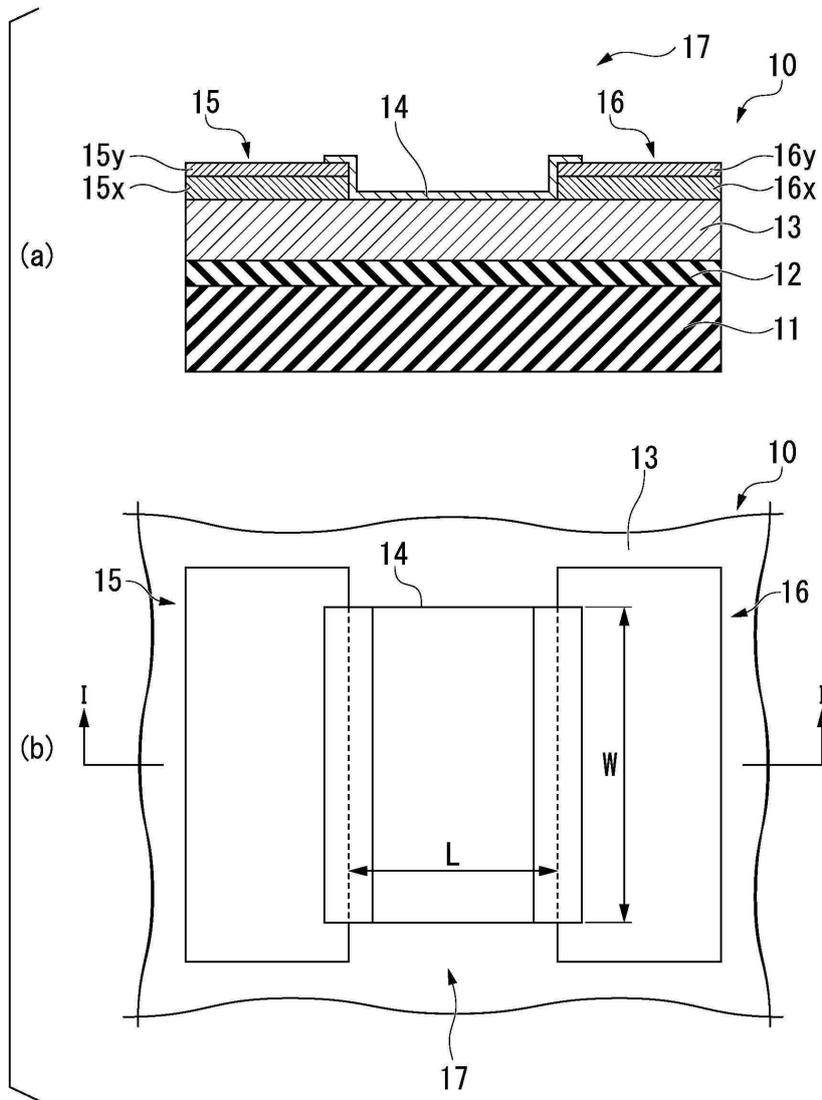
24 : 제 2 전압 공급부

31 : 프로브 DNA

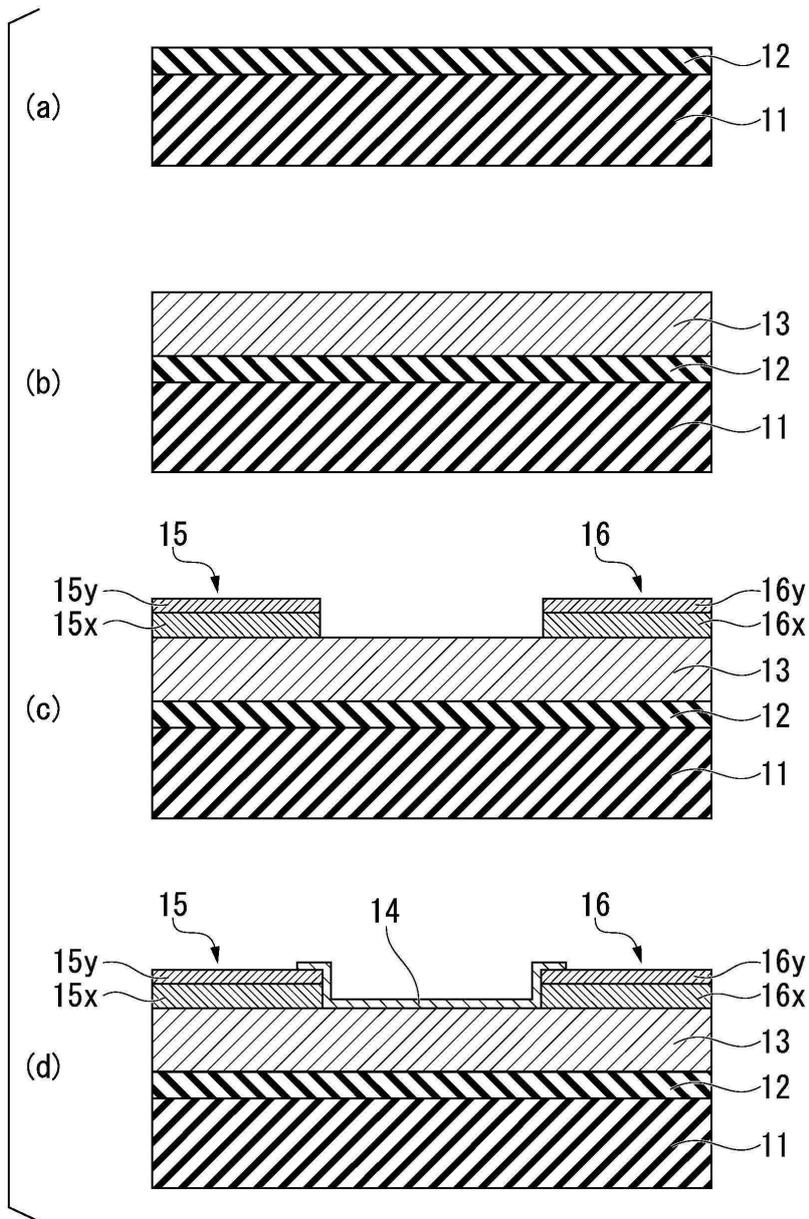
32 : 표적 DNA

도면

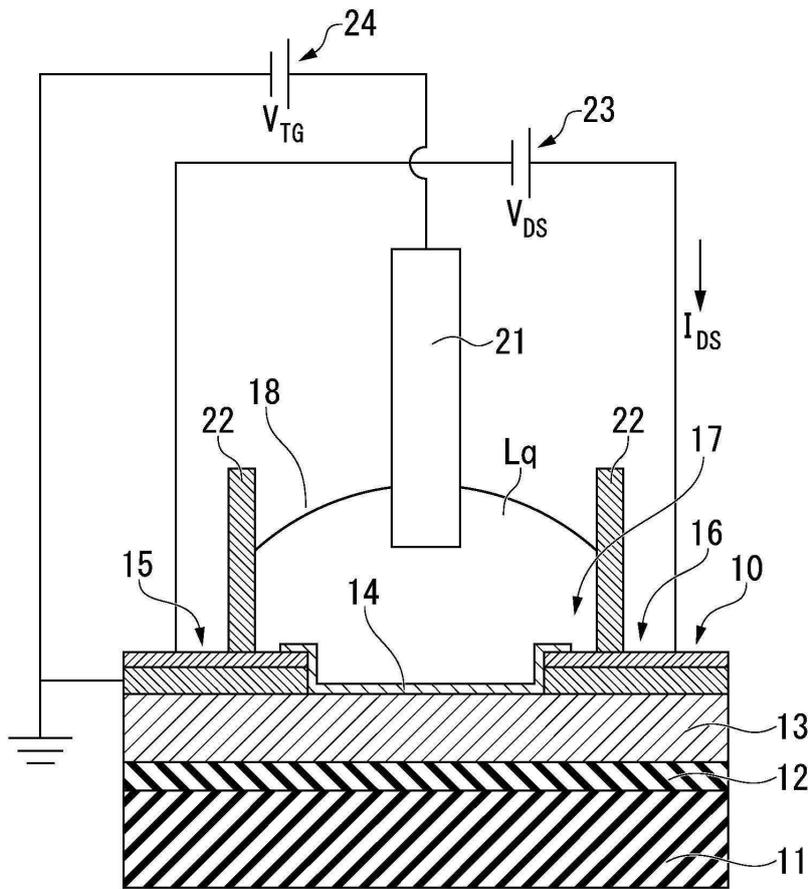
도면1



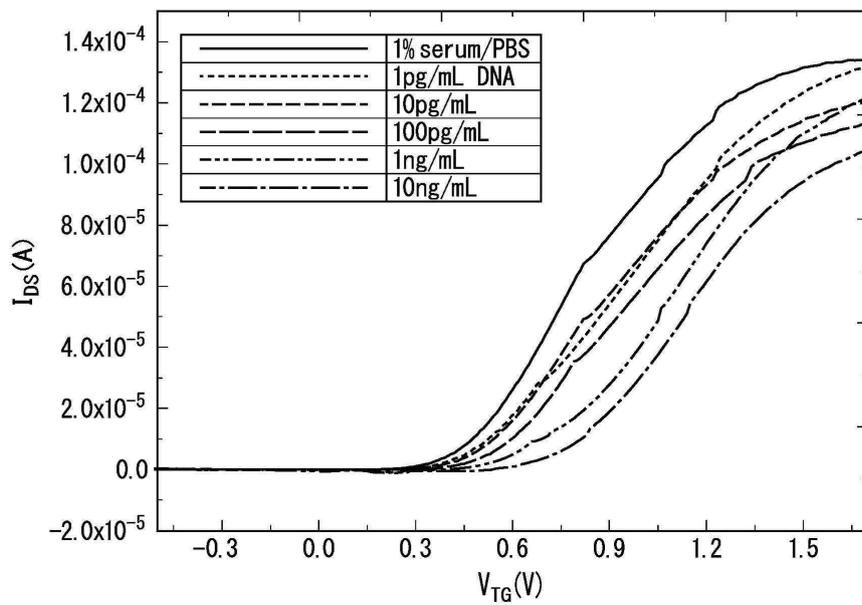
도면2



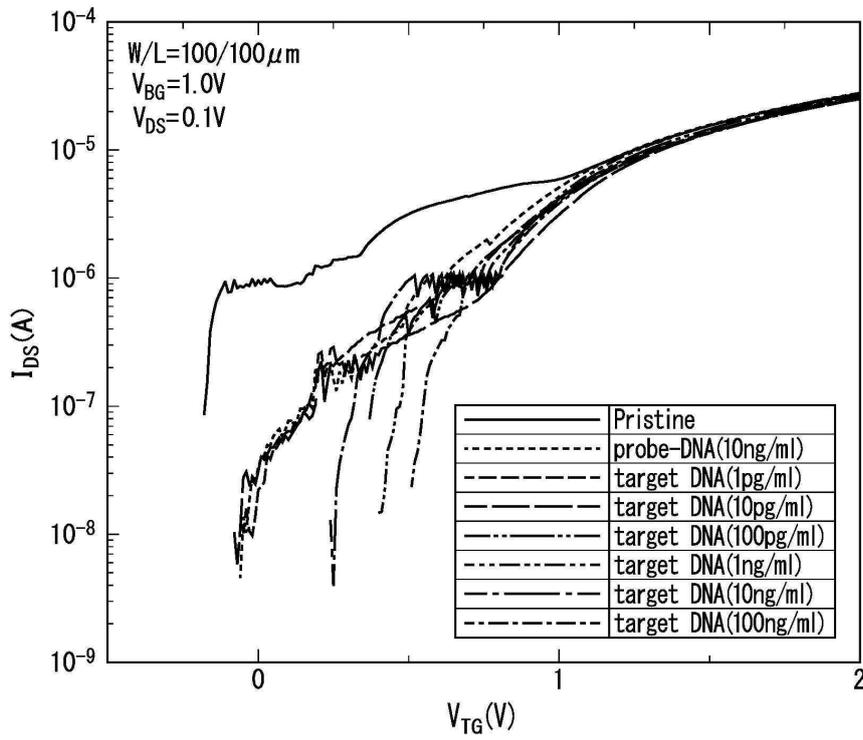
도면3



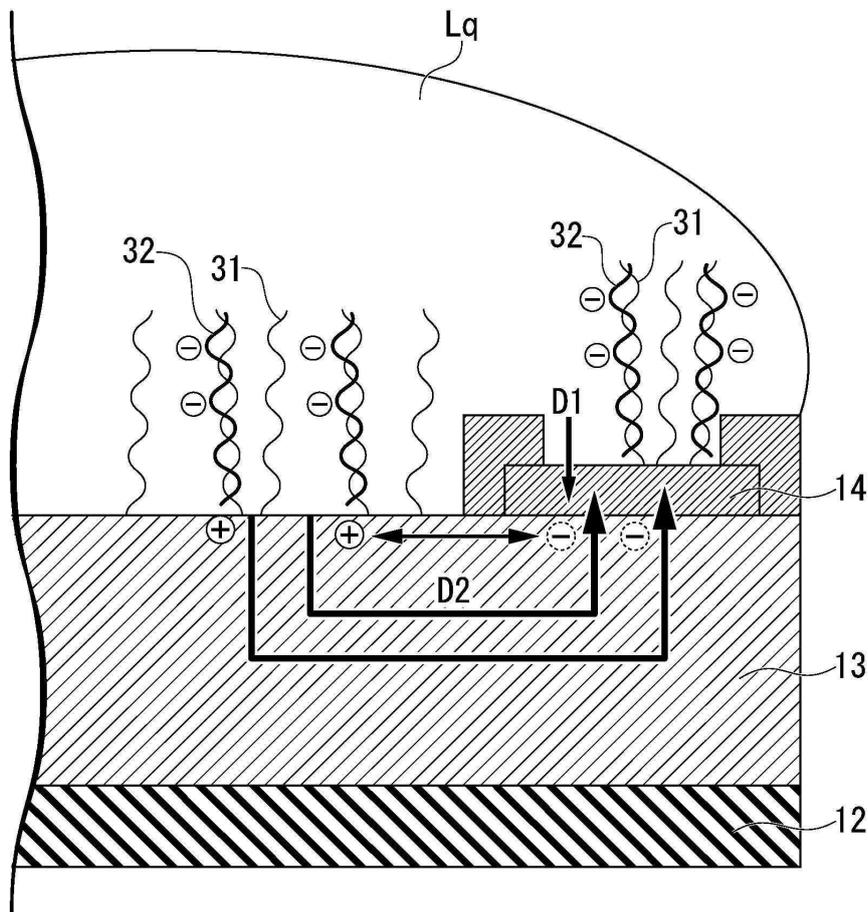
도면4



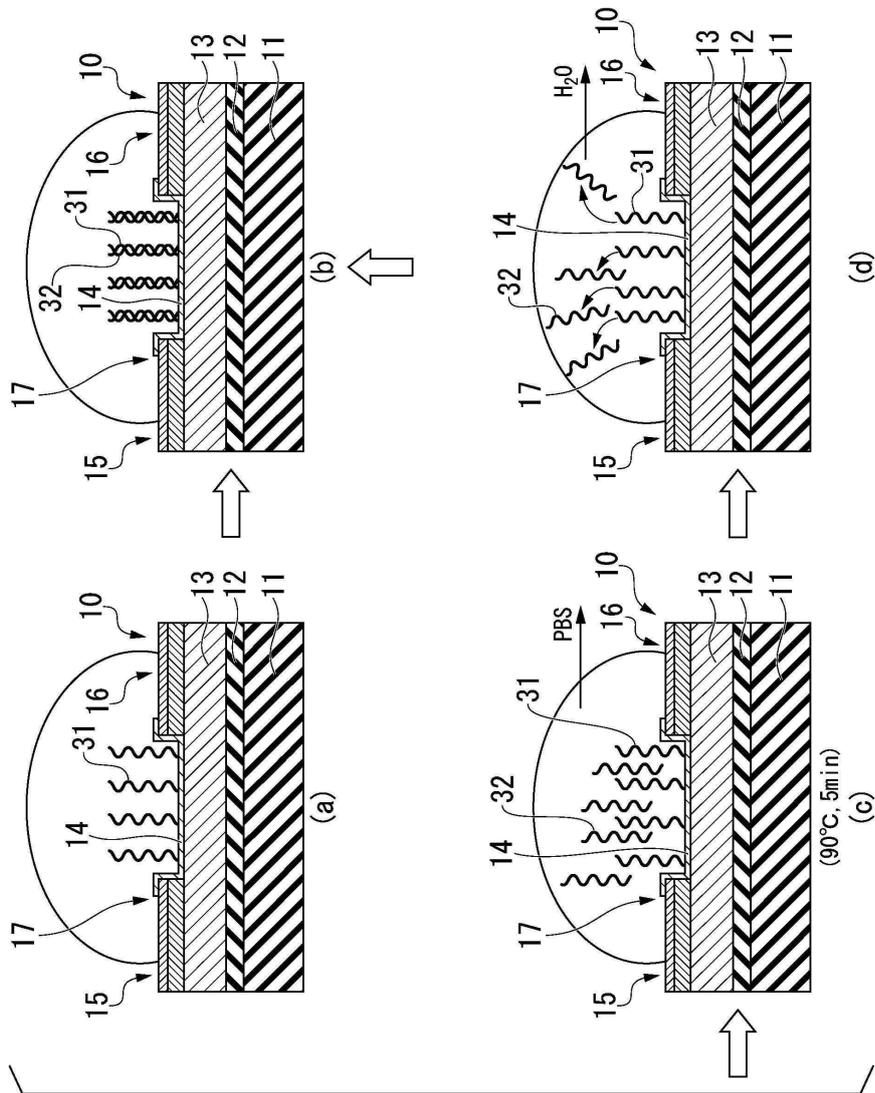
도면5



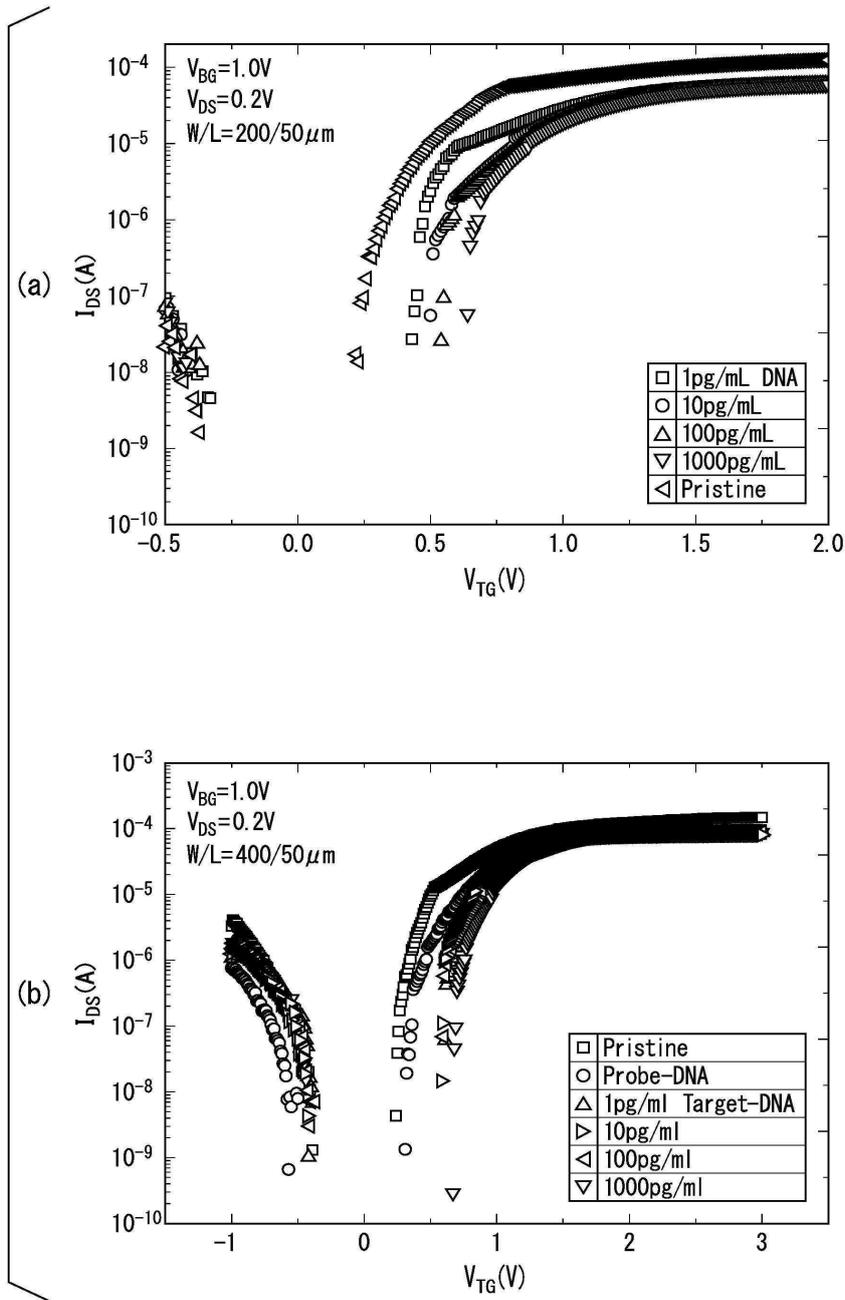
도면6



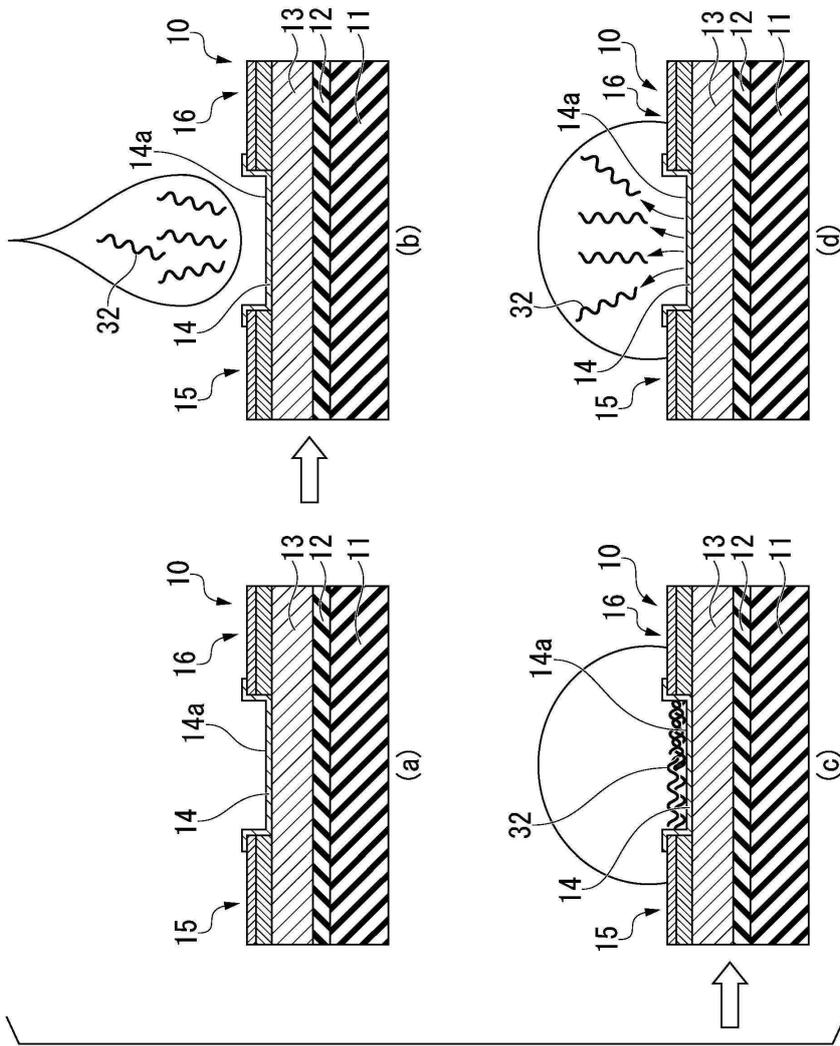
도면7



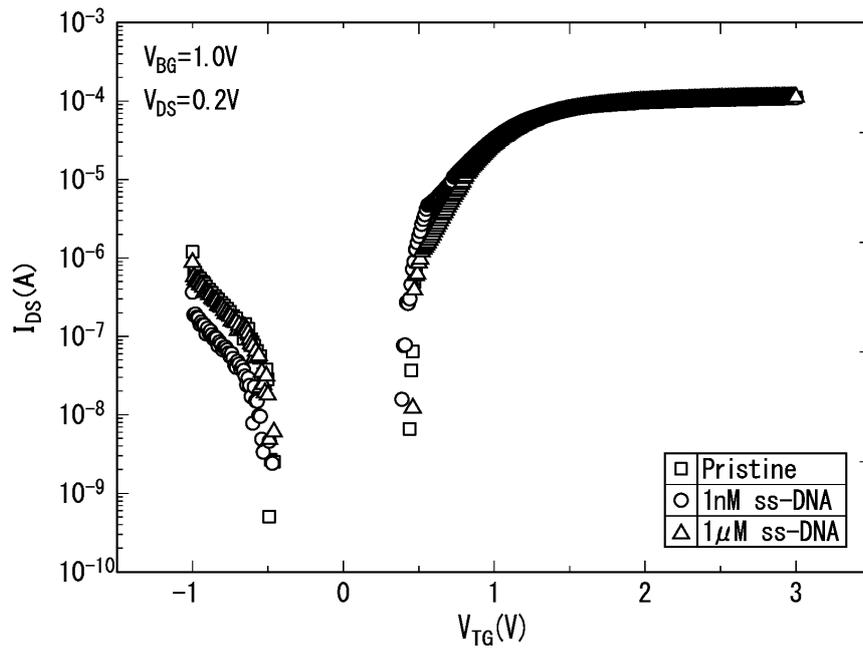
도면8



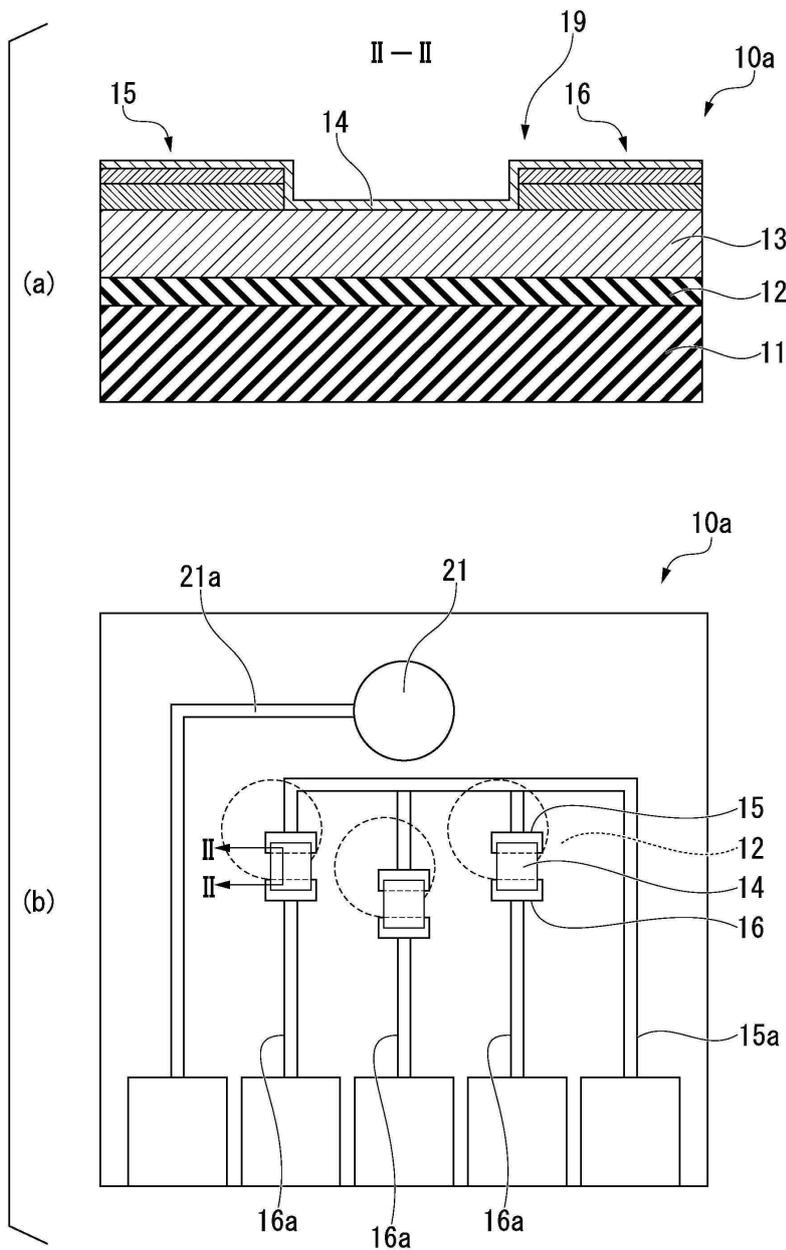
도면9



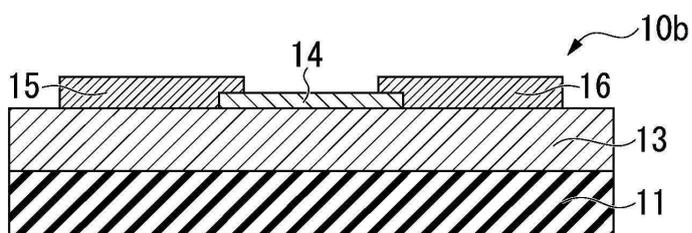
도면10



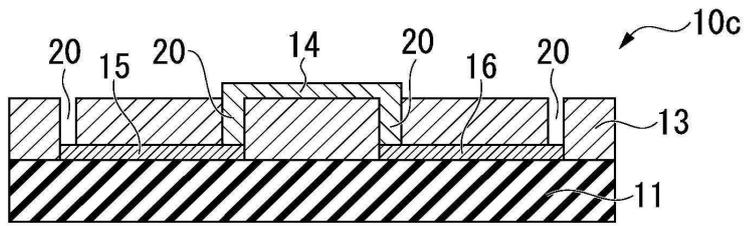
도면11



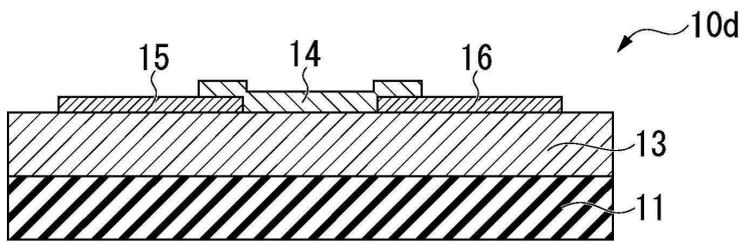
도면12



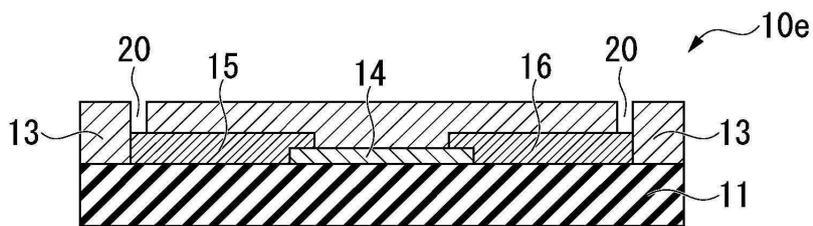
도면13



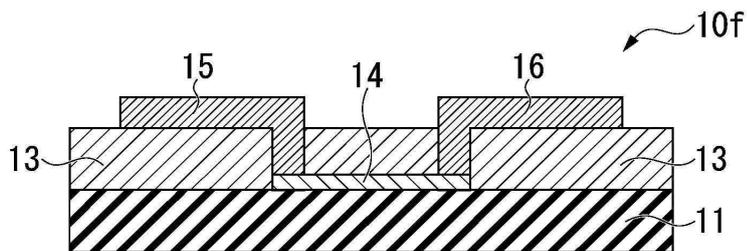
도면14



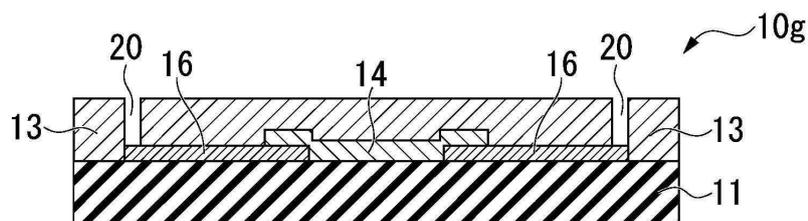
도면15



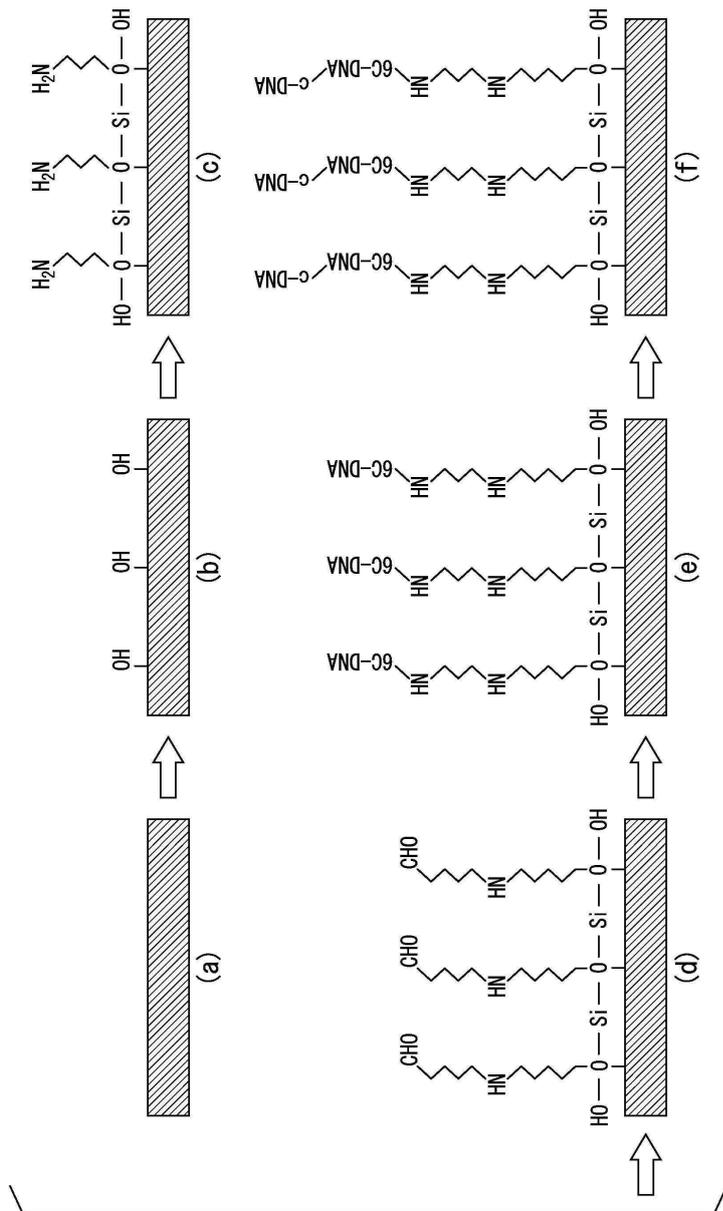
도면16



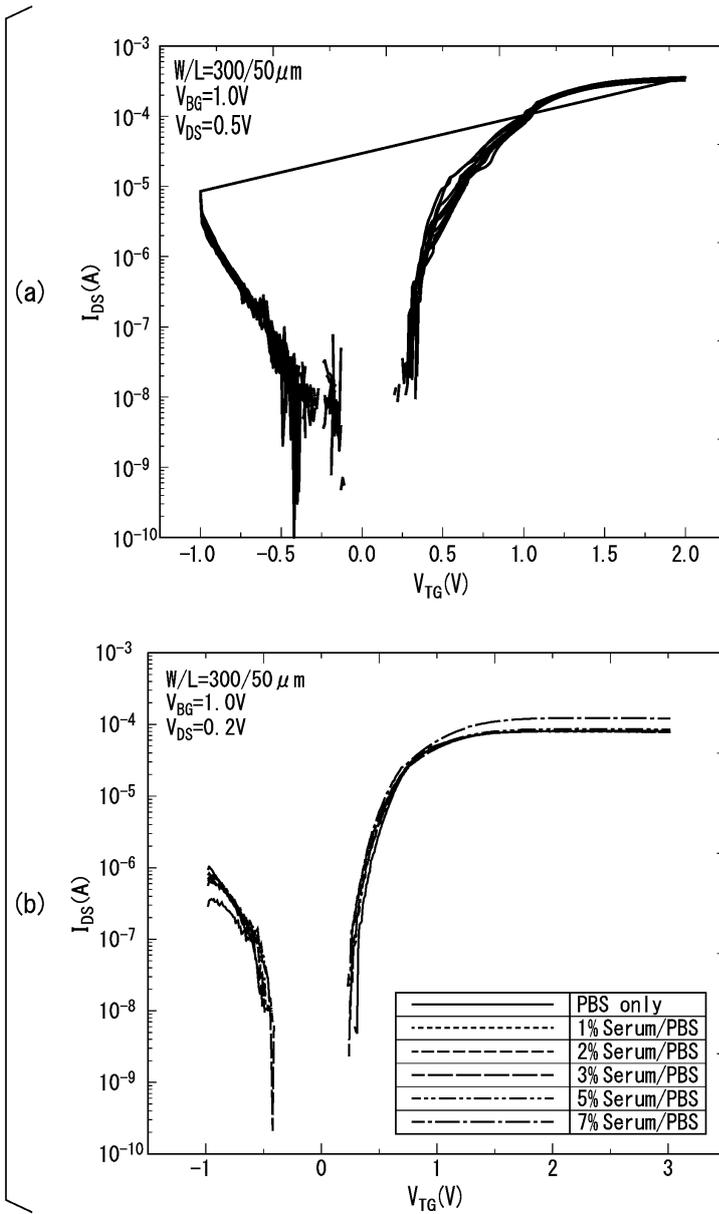
도면17



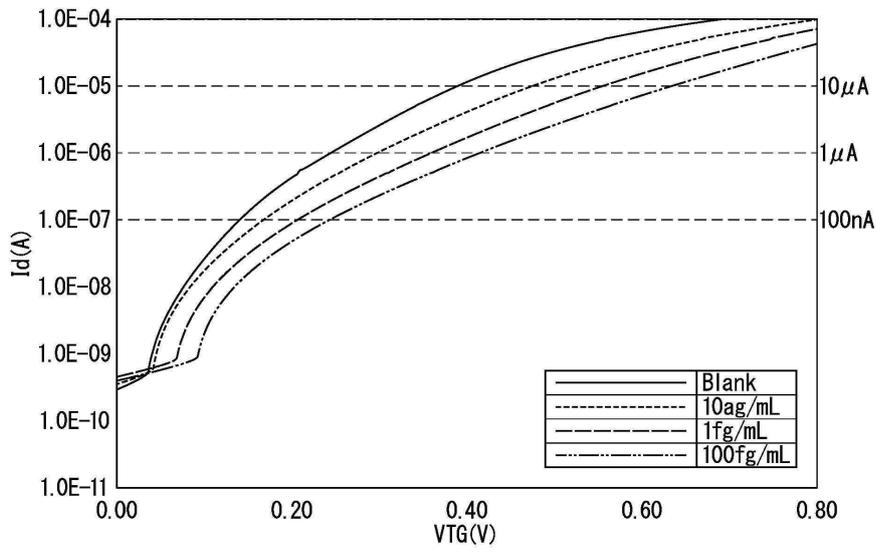
도면18



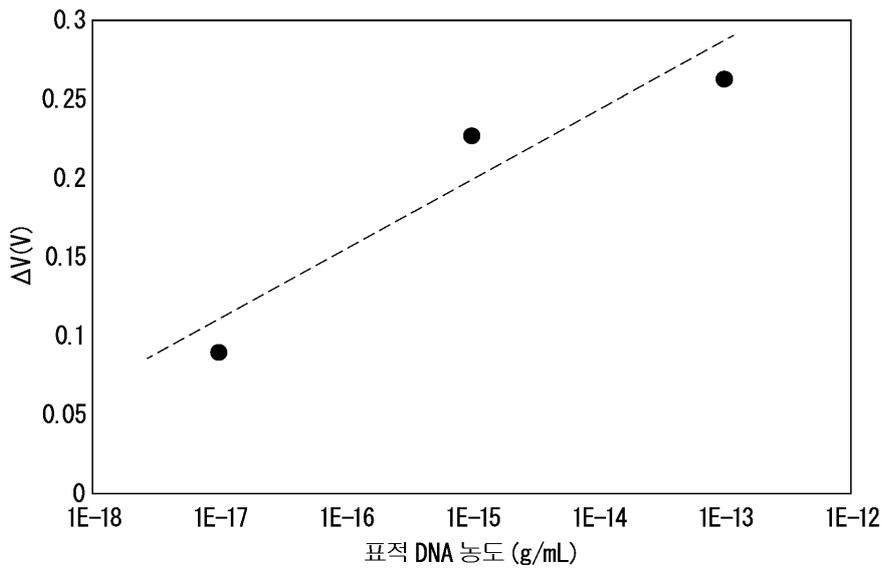
도면19



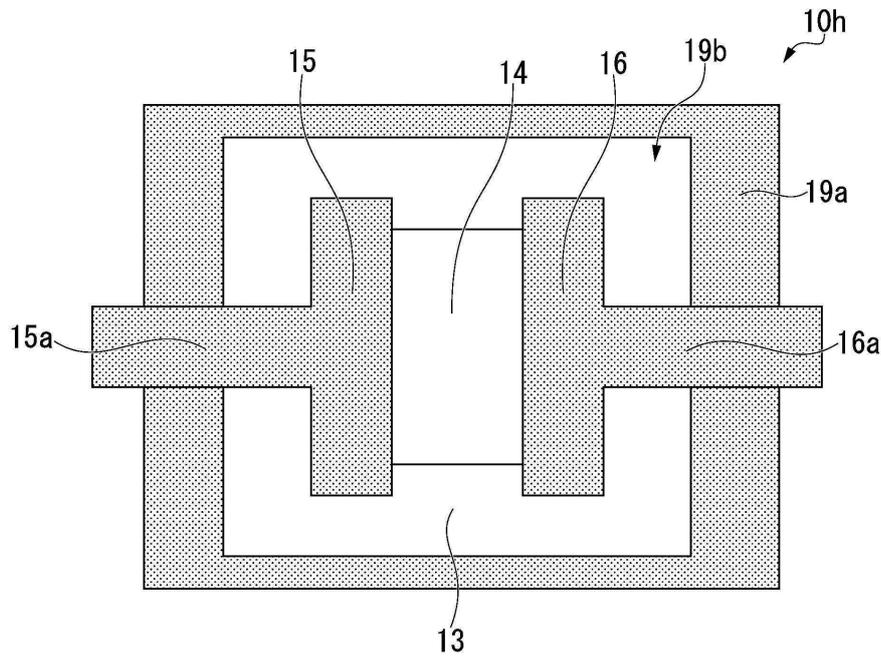
도면20



도면21



도면22



도면23

