



(19) 대한민국특허청(KR)  
(12) 공개특허공보(A)

(11) 공개번호 10-2010-0035160  
(43) 공개일자 2010년04월02일

- |  |  |
|--|--|
| <p>(51) Int. Cl.<br/>H01L 21/60 (2006.01) H01L 21/52 (2006.01)</p> <p>(21) 출원번호 10-2010-7000403</p> <p>(22) 출원일자 2008년07월18일<br/>심사청구일자 없음</p> <p>(85) 번역문제출일자 2010년01월08일</p> <p>(86) 국제출원번호 PCT/JP2008/063020</p> <p>(87) 국제공개번호 WO 2009/014087<br/>국제공개일자 2009년01월29일</p> <p>(30) 우선권주장<br/>JP-P-2007-190372 2007년07월23일 일본(JP)</p> | <p>(71) 출원인<br/>린텍 코포레이션<br/>일본 도쿄 173-0001 이따바시쿠 혼초 23-23</p> <p>(72) 발명자<br/>마에다, 준<br/>일본 도쿄 173-0001 이따바시쿠 혼초 23-23, 린텍 코포레이션 사내<br/>타나카, 케이코<br/>일본 도쿄 173-0001 이따바시쿠 혼초 23-23, 린텍 코포레이션 사내<br/>야마자키, 오사무<br/>일본 도쿄 173-0001 이따바시쿠 혼초 23-23, 린텍 코포레이션 사내</p> <p>(74) 대리인<br/>조영현, 나승택</p> |
|--|--|

전체 청구항 수 : 총 3 항

**(54) 반도체 장치의 제조방법**

**(57) 요약**

본 발명은 소위 프리다이싱법(pre-dicing)과, 플립칩 본딩을 사용한 실장 프로세스를 연속하여 수행할 수 있으며, 제조프로세스의 간소화와, 제조 과정에 보이드 발생이 없어 신뢰성 향상에 기여할 수 있는 반도체 장치의 제조방법을 제공하는 것을 목적으로 한다.

본 발명에 의한 반도체 장치의 제조방법은, 웨이퍼(1)의 회로표면에 접착 필름(3)이 접착되며, 또한 상기 회로마다 구획하는 홈(6)이 형성되어 이루어지는 웨이퍼의 회로표면 측에 표면보호시트(7)를 부착하는 공정;

상기 웨이퍼를 이면 연삭(裏面研削)함으로써 웨이퍼(1)의 두께를 얇게 함과 함께, 최종적으로는 각각의 칩(10)에 대한 분할을 수행하는 공정;

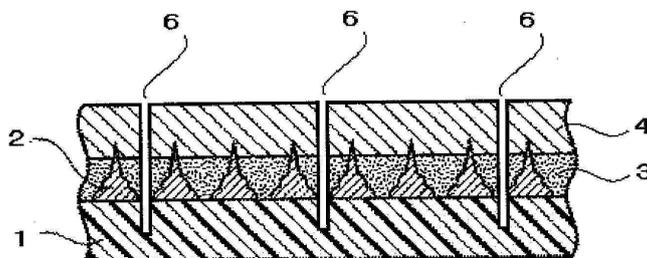
개별 칩(10)을 접착 필름(3)과 함께 픽업하는 공정;

개별 칩을 상기 접착 필름을 개재하여, 칩 탑재용 기판(11)의 소정 위치에 다이본딩하는 공정; 및

다이본딩된 접착 필름 부착 칩을 가열하여, 칩을 칩 탑재용 기판에 고착하는 공정을 포함하며, 또한

접착 필름을 웨이퍼에 접착한 후, 칩을 칩 탑재용 기판에 고착하기까지의 어느 단계에서, 접착 필름을 포함하는 적층체를 상압에 대하여 0.05MPa 이상의 정압(靜壓)에 의하여 가압하는 공정을 1회 이상 포함하는 것을 특징으로 한다.

**대표도** - 도2



**특허청구의 범위**

**청구항 1**

웨이퍼의 회로표면에 접착 필름이 접착되며, 또한 상기 회로마다 구획하는 홈이 형성되어 이루어지는 웨이퍼의 회로표면 측에 표면보호시트를 부착하는 공정;

상기 웨이퍼를 이면연삭(裏面研削)함으로써 웨이퍼의 두께를 얇게 함과 함께, 최종적으로는 각각의 칩에 대한 분할을 수행하는 공정;

개별 칩을 접착 필름과 함께 픽업하는 공정;

개별 칩을 상기 접착 필름을 개재하여, 칩 탑재용 기관의 소정 위치에 다이본딩하는 공정; 및

다이본딩된 접착 필름 부착 칩을 가열하여, 칩을 칩 탑재용 기관에 고착하는 공정을 포함하며, 또한

접착 필름을 웨이퍼에 접착한 후, 칩을 칩 탑재용 기관에 고착하기까지의 어느 단계에서, 접착 필름을 포함하는 적층체를 상압에 대하여 0.05MPa 이상의 정압(靜壓)에 의하여 가압하는 공정을 1회 이상 포함하는 것을 특징으로 하는 반도체 장치의 제조방법.

**청구항 2**

제1항에 있어서,

다이본딩 후에, 정압 가압을 수행하는 것을 특징으로 하는 반도체 장치의 제조방법.

**청구항 3**

제1항에 있어서,

정압 가압을 수행하면서 칩을 칩 탑재용 기관에 고착시키는 것을 특징으로 하는 반도체 장치의 제조방법.

**명세서**

**기술분야**

[0001] 본 발명은 반도체 장치의 제조방법에 관한 것으로서, 더욱 상세하게는 소위 '프리다이싱법(pre-dicing)'과, 플립칩본딩을 사용한 실장 프로세스를 연속하여 실시하는 것이 가능하며, 제조프로세스의 간소화와 제품품질의 향상에 기여할 수 있는 반도체 장치의 제조방법에 관한 것이다.

**배경기술**

[0002] 종래, MPU나 게이트어레이 등에 사용되는 다핀 LSI 패키지를 프린트 배선기관에 실장하는 경우에는, 반도체 칩(이하, '칩'으로 약칭한다)의 회로면 측의 접속 패드부에 공용 솔더(Eutectic Solder), 고온 솔더, 금 등으로 이루어지는 연결용 돌기물(범프)을 형성하고, 소위 페이스 다운(face-down) 방식에 의하여, 이들 범프 전극을 칩 탑재용 기관상의 상호 대응하는 단자부에 대면, 접촉시켜, 용융/확산 접합하는 플립칩 실장방법이 채용되고 있다. 그러나, 이러한 방법에 의하는 경우, 온도의 주기적 변화를 겪게 되면, 반도체 칩과 칩 탑재용 기관의 열팽창계수의 차이에 의하여 접합부가 파손될 우려가 있다. 이 때문에, 페이스 다운으로 접속된 반도체 칩의 범프 전극이 설치된 회로면 전체와 상호 대향하는 칩 탑재용 기관의 사이 간극에 액상의 열경화성 수지(언더필 소재)를 주입, 경화시키고, 범프 접합부 전면을 칩 탑재용 기관에 접합하여 범프 전극에 집중되는 열 응력을 분산시키고, 파손을 방지하는 방법이 제안되었다. 그러나 플립칩 실장에 있어서의 반도체 칩과 칩 탑재용 기관 사이의 공극은 40 내지 200 $\mu$ m으로 작고, 이 때문에 언더필 소재를 보이드(void) 없이 충전하는 공정에는 상당한 시

간이 소요된다. 또한, 언더필 소재의 로트 사이의 점도관리가 복잡한 것 등의 문제가 있다. 더욱이, 충전된 언더필 소재의 양이 일정하지 않아서, 제품 간에 품질의 편차가 생길 우려도 있다.

- [0003] 이러한 문제를 해결하고자, 시트 형상의 열경화성 수지 혹은 열가소성 수지를 반도체 칩과 칩 탑재용 기판 사이에 삽입하고, 열압착하는 기술이, 예를 들어 특허문헌 1(일본공개특허공보 평9-213741호), 특허문헌 2(일본공개특허공보 평10-242208호), 특허문헌 3(일본공개특허공보 평10-270497호), 특허문헌 4(일본공개특허공보2002-118147호) 등에 의해 제안되었다. 이들 시트형 언더필(underfill) 소재는 칩 회로면과 칩 탑재용 기판의 사이에 배치되고, 열압착 등의 필요한 수단에 의하여 경화되어, 칩 회로면과 칩 탑재용 기판을 견고하게 접착시킨다.
- [0004] 그런데, 최근 상기 범프의 형상으로서, 스타드 범프라고 불리는 선단이 예리한 형상이 점차 사용되고 있다. 칩 회로면과 칩 탑재용 기판의 사이에 시트형 언더필 소재를 배치하는 경우에는 칩 회로면에 형성된 범프 선단부에 의하여 시트형 언더필 소재가 인장되어, 언더필 소재가 찢어지는 경우가 있다. 시트형 언더필 소재가 찢어져 버리면, 언더필 소재 내에 보이드가 발생하는 원인이 된다. 또한, 회로면에 시트형 언더필 소재를 접착하는 경우에는, 범프 형상에 따라서는 범프 근본부분에 기포를 끌어들여, 보이드가 형성되는 경우도 있다. 더욱이, 칩 탑재용 기판 상에 시트형 언더필 소재를 개재하여 다이본딩하는 경우에도, 칩 탑재용 기판 표면과 언더필 소재 사이에 기포가 끌려드는 경우가 있다. 특히, 최근 칩 탑재기판 표면에는 배선 패턴에 의한 요철이 형성되는 경우가 많아, 보이드가 발생하기 쉬워지고 있다. 또한, 언더필 소재의 종류에 기인한 것이기도 하지만, 언더필 소재를 경화하는 과정에서 언더필 소재로부터 가스가 발생하여 보이드를 형성하는 경우도 있다.
- [0005] 이들 보이드가 언더필 소재 내에 잔류하면 패키지 크랙의 기점이 되기 때문에, 다이본딩 조건을 최적화하여 보이드의 발생을 방지할 필요가 있다. 그러나, 반도체 장치의 패키지 디자인은 다양하고, 범프의 형상, 높이, 밀도, 칩 탑재용 기판의 표면 형상 등은 여러 갈래에 걸쳐져 있기에, 다이본딩 조건의 최적화는 곤란하다.
- [0006] 한편, 최근 IC 카드의 보급이 진행되어, 박형화가 한층 더 요구되고 있다. 이 때문에, 종래에는 두께가 350 $\mu$ m 정도였던 반도체 칩을 두께 20 내지 100 $\mu$ m 혹은 그 이하까지 얇게 만들 필요성이 생기고 있다.
- [0007] 이처럼 칩의 박형화를 달성하는 방법으로서, 특허문헌 5(일본공개특허공보 평5-335411호)에는 웨이퍼의 표면 측으로부터 소정 깊이의 홈을 형성한 후, 그 이면 측으로부터 연삭하는 반도체 칩의 제조방법이 개시되어 있다. 이러한
- [0008] 프리다이싱법(pre-dicing)에 의하면, 극박(極薄)의 범프 부착 칩의 제조가 가능하게 된다.
- [0009] 그러나, 이러한 범프 부착 칩을 실장하는 경우에도, 상기 보이드 발생의 문제는 해소되지 않는다. 이 때문에, 보이드가 발생한다고 하더라도 이를 소멸시킬 수 있는 기술이 요망된다.

**선행기술문헌**

**특허문헌**

- [0010] (특허문헌 0001) 특허문헌1:일본공개특허공보평9-213741호
- (특허문헌 0002) 특허문헌2:일본공개특허공보평10-242208호
- (특허문헌 0003) 특허문헌3:일본공개특허공보평10-270497호
- (특허문헌 0004) 특허문헌4:일본공개특허공보2002-118147호
- (특허문헌 0005) 특허문헌5:일본공개특허공보평5-335411호

**발명의 내용**

**해결하려는 과제**

- [0011] 본 발명은 상기 서술한 바와 같은 종래기술에 착안하여 도출된 것으로서, 소위 프리다이싱법과, 플립칩 본딩을 사용한 실장 프로세스를 연속하여 수행할 수 있으며, 제조프로세스의 간소화와, 제조 과정에 보이드 발생이 없어 신뢰성 향상에 기여할 수 있는 반도체 장치의 제조방법을 제공하는 것을 목적으로 한다.

**과제의 해결 수단**

- [0012] 이러한 문제의 해결을 목적으로 하는 본 발명의 요지는 아래와 같다.
- [0013] (1) 웨이퍼의 회로표면에 접착 필름이 접착되며, 또한 상기 회로마다 구획하는 홈이 형성되어 이루어지는 웨이퍼의 회로표면 측에 표면보호시트를 부착하는 공정;
- [0014] 상기 웨이퍼의 이면 연삭을 함으로써 웨이퍼의 두께를 얇게 함과 함께, 최종적으로는 각각의 칩에 대한 분할을 수행하는 공정;
- [0015] 개별 칩을 접착 필름과 함께 픽업하는 공정;
- [0016] 개별 칩을 상기 접착 필름을 개재하여, 칩 탑재용 기관의 소정위치에 다이본딩하는 공정; 및
- [0017] 다이본딩된 접착 필름 부착 칩을 가열하여, 칩을 칩 탑재용 기관에 고착하는 공정을 포함하며, 또한
- [0018] 접착 필름을 웨이퍼에 접착한 후, 칩을 칩 탑재용 기관에 고착하기까지의 어느 단계에서, 접착 필름을 포함하는 적층체를 상압에 대하여 0.05MPa 이상의 정압(靜壓)에 의하여 가압하는 공정을 1회 이상 포함하는 반도체 장치의 제조방법.
- [0019] (2) 다이본딩 후에, 정압 가압을 수행하는 (1)에 기재된 반도체 장치의 제조방법.
- [0020] (3) 정압 가압을 수행하면서 칩을 칩 탑재용 기관에 고착시키는 (1)에 기재된 반도체 장치의 제조방법.

**발명의 효과**

- [0021] 이러한 본 발명에 관련된 반도체 장치의 제조방법에 의하면, 실장공정 중에 언더필 소재로서 사용되는 접착 필름에 보이드가 발생하더라도 정압 가압을 수행함으로써 보이드가 소멸되기 때문에, 신뢰성이 높은 반도체 장치를 얻을 수 있다. 즉 본 발명에 의하면 소위 프리다이싱법과, 플립칩 본딩을 채용한 실장 프로세스를 연속으로 수행하는 것이 가능하며, 제조 프로세스의 간소화와 제품품질의 향상에 기여할 수 있는 반도체 장치의 제조방법이 제공된다.

**도면의 간단한 설명**

- [0022] 도 1은 본 발명의 제법의 일 공정을 나타낸다.
- 도 2는 본 발명의 제법의 일 공정을 나타낸다.
- 도 3은 본 발명의 제법의 일 공정을 나타낸다.
- 도 4는 본 발명의 제법의 일 공정을 나타낸다.
- 도 5는 본 발명의 제법의 일 공정을 나타낸다.
- 도 6은 본 발명의 제법의 일 공정을 나타낸다.
- 도 7은 본 발명의 제법의 일 공정을 나타낸다.
- 도 8은 본 발명의 제법의 일 공정을 나타낸다.
- 도 9는 본 발명의 제법의 일 공정을 나타낸다.
- 도 10은 본 발명의 제법의 일 공정을 나타낸다.
- 도 11은 본 발명의 제법의 일 공정을 나타낸다.
- 도 12는 본 발명의 제법의 일 공정을 나타낸다.

**발명을 실시하기 위한 구체적인 내용**

- [0023] 이하, 본 발명에 대하여 도면을 참조하면서 더욱 구체적으로 설명한다.
- [0024] 본 발명에 관련된 반도체 장치의 제조방법은 이하의 공정을 포함한다.
- [0025] (S1) 웨이퍼(1)의 회로표면에 언더필용 접착 필름(3)이 접착되며, 또한 상기 회로마다 구획하는 홈(6)이 형성되어 이루어지는 웨이퍼(1)의 회로표면 측에 표면보호시트(7)를 부착하는 공정(도 6, 도 7 참조);
- [0026] (S2) 상기 웨이퍼(1)의 이면 연삭을 함으로써 웨이퍼(1)의 두께를 얇게 함과 함께, 최종적으로는 각각의 칩(10)에 대한 분할을 수행하는 공정(도 8, 도 9 참조);
- [0027] (S3) 개별 칩(10)을 접착 필름(3)과 함께 픽업하는 공정(미도시);
- [0028] (S4) 개별 칩(10)을 상기 접착 필름(3)을 개재하여, 칩 탑재용 기관(11)의 소정위치에 다이본딩하는 공정(도 12 참조);
- [0029] (S5) 다이본딩된 접착 필름 부착 칩(10)을 가열하여, 칩(10)을 칩 탑재용 기관(11)에 고착하는 공정(미도시); 및
- [0030] (IP) 상기 (S1) 공정으로부터 (S5) 공정에 이르기까지의 어느 단계에서, 접착 필름(3)을 포함하는 적층체를 상압에 대하여 0.05MPa 이상의 정압(靜壓)에 의하여 가압하는 공정.
- [0031] 또한, 본 발명의 제조방법은 상기 각 단계에 더하여, (S1) 공정에서 (S3) 공정에 이르기까지의 어느 단계에서, 접착 필름(3)을 픽업된 칩(10)과 대략 동일한 형상으로 절단하는 공정(FC)을 포함하는 것이 바람직하다(도 2, 도 11 참조).
- [0032] 이하, 각 단계에 대하여 설명하기로 한다.
- [0033] (S1) 공정
- [0034] (S1) 공정에서는 웨이퍼(1)의 회로표면에 접착 필름(3)이 접착되며, 또한 상기 회로마다 구획하는 홈(6)이 형성되어 이루어지는 웨이퍼(1)의 회로표면 측에 표면보호시트(7)를 부착한다(도 6, 도 7 참조).
- [0035] 웨이퍼(1)로서는, 종래로부터 사용되고 있는 실리콘 반도체 웨이퍼, 갈륨·비소 반도체 웨이퍼 등의 반도체 웨이퍼를 들 수 있는데, 이들에 한정되지 않고, 각종 반도체 웨이퍼를 사용할 수 있다. 웨이퍼 표면에 대한 회로의 형성은 에칭법, 리프트오프법 등의 종래로부터 범용되고 있는 방법을 포함하는 각종 방법에 따라 수행할 수 있다. 웨이퍼의 회로형성공정에 있어서 소정의 회로가 형성된다. 또한 회로면에는, 칩 탑재용 기관(11)과의 연결(도통)에 사용되는 연결용 돌기물(범프)(2)이 형성되는 것이 바람직하다. 범프(2)의 높이, 직경은, 반도체 장치의 설계에 따라 다양하지만, 일반적으로 두께는 10 내지 100 $\mu$ m 정도이며, 직경은 20 내지 100 $\mu$ m 정도이다. 이러한 범프(2)는 금, 구리, 솔더 등의 금속으로 형성되는 경우가 많다. 범프(2)의 형상은 특별히 한정되지는 않지만, 본 발명의 방법은 도 1에 나타내는 바와 같이 선단이 예리한 형상이며, 접착 필름(3)을 적층할 때에 기포를 끌어들이기 쉬운 스테드 범프이어도, 보이드를 해소할 수 있다. 따라서 본 발명에 의한 방법은 스테드 범프를 갖는 웨이퍼에 특히 바람직하게 적용할 수 있다.
- [0036] 접착 필름(3)은 본 발명의 반도체 장치의 제조방법에 있어서, 픽업되는 칩 회로면에 배치되어, 회로면에 대한 봉지수지로서의 기능을 갖고, 또한 웨이퍼의 이면 연삭시에는 웨이퍼를 유지·고정하기 위하여 사용되며, 칩의 탑재시에는 칩 탑재용 기관과의 공간의 충전 및 상호 고착에 사용된다.
- [0037] 이러한 접착 필름(3)에 사용되는 수지로서는 접착 필름(3)을 웨이퍼의 회로면에 부착하는 공정에 있어서, 가열과 압착력에 의하여 어느 정도의 유동성을 나타내며, 회로면의 요철에 곧잘 추종하고, 또한 가열에 의하여 접착성을 발현하는 수지가 사용된다. 이러한 수지로서는, 예를 들면, B 스테이지 수지, 점접착제 또는 열가소성 수지를 들 수 있다.
- [0038] 접착 필름(3)에 사용되는 B 스테이지의 수지로서는 예를 들어 반경화 에폭시 수지로 이루어진 층을 들 수 있다.
- [0039] 본 발명의 접착 필름(3)에 사용되는 점접착제는, 상온에서는 점착성, 유동성을 나타내며, 가열에 의하여 경화되어, 비유동성으로 변화됨과 아울러 피착체와 견고하게 접착하는 접착제를 말한다. 점접착제로서는, 예를 들면 상온에서 감압접착성을 갖는 바인더 수지와 열경화성 수지의 혼합물을 들 수 있다.
- [0040] 상온에서 감압접착성을 갖는 바인더 수지로서는, 예를 들면 아크릴 수지, 폴리에스테르 수지, 폴리비닐에테르, 우레탄 수지, 폴리아미드 등을 들 수 있다. 열경화성 수지로서는, 예를 들면 에폭시 수지, 아크릴 수지, 폴리이

미드 수지, 페놀 수지, 우레아 수지, 멜라민 수지, 레조르시놀 수지 등이 사용되고, 바람직하게는 에폭시 수지를 들 수 있다. 또한, 점접착제에는 후술하는 표면보호 시트(7)와의 박리성을 제어하기 위하여, 우레탄계 아크릴레이트 올리고머 등의 에너지선(자외선 등) 경화성 수지를 배합하는 것이 바람직하다. 에너지선 경화성 수지를 배합하면, 에너지선 조사 전에는 표면보호 시트(7)가 점접착제층과 양호하게 밀착하며, 에너지선 조사 후에는 박리되기 쉽게 된다.

[0041] 상기와 같은 각 성분으로 이루어진 점접착제는 상온에서의 부착이 가능한 데다가, 가열과 압착력에 의하여 적절한 유동성이 발현되며, 또한 에너지선 경화성과 가열 경화성을 가지므로, 회로면의 요철에 곧잘 추종하여 보이드 없는 수지층을 형성할 수 있어, 이면 연삭시에는 표면보호 시트(7)에 밀착하여 웨이퍼의 고정에 기여하고, 마운팅시에는 칩과 칩 탑재용 기판을 접착하는 접착제로서 사용될 수 있다. 그리고 열경화를 거쳐 최종적으로는 내충격성이 높은 경화물을 얻을 수 있으며, 게다가 전단강도와 박리강도의 밸런스도 우수하고, 엄격한 습도 조건하에 있어서도 충분한 접착물성을 유지할 수 있다.

[0042] 접착 필름(3)에 사용되는 열가소성 수지는, 가열에 의하여 가소화되어 접착성을 발휘하는 수지이다. 이러한 열가소성 수지로서는 예를 들어 폴리이미드 수지와 같은 화학적, 물리적으로 내열성을 갖는 수지가 반도체 장치의 신뢰성이 향상을 위하여 바람직하게 사용된다.

[0043] 상기 서술한 바와 같은 성분으로 이루어지는 접착 필름(3)의 두께( $T_A$ )는 통상적으로 3 내지  $100\mu\text{m}$ , 바람직하게는 3 내지  $95\mu\text{m}$ , 특히 바람직하게는 5 내지  $85\mu\text{m}$  정도이다. 또한, 웨이퍼 표면에 범프가 형성되어 있는 경우에는, 보이드의 발생 없이 회로면을 뒤덮고, 또한 범프가 접착 필름(3)을 관통하기 때문에, 범프의 평균 높이( $H_B$ )와, 접착 필름(3)의 두께( $T_A$ )의 비( $H_B/T_A$ )가 1.0/0.3 내지 1.0/0.95, 바람직하게는 1.0/0.5 내지 1.0/0.9, 더욱 바람직하게는 1.0/0.6 내지 1.0/0.85, 특히 바람직하게는 1.0/0.7 내지 1.0/0.8의 범위이다. 범프의 평균 높이( $H_B$ )는, 칩 표면(범프를 제외한 회로면)으로부터 범프 정상부까지의 높이이며, 범프가 복수인 경우에는 이들의 산술평균에 의한다.

[0044] 접착 필름(3)의 두께에 대하여 범프의 높이가 너무 높으면 칩 표면(범프를 제외한 회로면)과 칩 탑재용 기판(11)의 간격이 벌어져, 보이드 발생의 원인이 된다. 한편, 접착 필름(3)이 너무 두꺼우면, 범프가 접착제층을 관통하지 않기 때문에, 연결불량의 원인이 된다.

[0045] 또한, 접착 필름(3)은 조작성이 훼손되지 않는 한 단층으로 이용하여도 되지만, 통상적으로는 도 1에 나타내는 바와 같이 지지필름(4)상에 적층된 상태로 사용한다.

[0046] 지지필름(4)으로서의 예를 들면, 폴리에틸렌 필름, 폴리프로필렌 필름, 폴리부텐 필름, 폴리부타디엔 필름, 폴리메틸펜텐 필름, 폴리염화비닐 필름, 염화비닐 공중합체 필름, 폴리우레탄 필름, 에틸렌비닐아세테이트 필름, 아이오노머 수지 필름, 에틸렌·(메트)아크릴산 공중합체 필름, 에틸렌·(메트)아크릴산에스테르 공중합체 필름, 불소수지 필름 등의 필름이 사용된다. 또한, 이들의 가교 필름도 사용된다. 더욱이 이들의 적층 필름이어도 된다. 더욱이 이들 필름은 투명필름, 착색 필름 혹은 불투명 필름이어도 된다. 단, 지지필름(4)이 너무 단단한 경우에는 범프의 정상부를 부스러뜨릴 우려가 있기 때문에, 적당한 탄성을 갖는 필름을 사용하는 것이 특히 바람직하다. 지지필름(4)상의 접착 필름(3)을 칩(웨이퍼)의 회로면에 전사하기 위하여, 지지필름(4)과 접착 필름(3)은 박리가능하도록 적층된다. 이를 위하여, 지지필름(4)의 접착 필름(3)에 접하는 면의 표면장력은 바람직하게는  $40\text{mN/m}$  이하, 더욱 바람직하게는  $37\text{mN/m}$  이하, 특히 바람직하게는  $35\text{mN/m}$  이하인 것이 바람직하다. 이러한 표면장력이 낮은 필름은, 재질을 적절히 선택하여 얻는 것이 가능하며, 또한 지지필름(4)의 표면에 실리콘 수지나 알키드 수지 등의 박리제를 도포하여 박리처리를 실시함으로써 얻을 수도 있다.

[0047] 이러한 지지필름(4)의 박막은 통상적으로는 10 내지  $500\mu\text{m}$ , 바람직하게는 15 내지  $300\mu\text{m}$ , 특히 바람직하게는 20 내지  $250\mu\text{m}$  정도이다.

[0048] 이 지지필름(4)은 접착 필름(3)을 웨이퍼 회로면에 부착한 후, 곧바로 박리하여도 되고, 칩의 픽업공정(S3)에서 접착 필름(3)으로부터 박리하여도 된다. 이하의 설명에서는, 접착 필름(3)을 웨이퍼 회로면에 부착한 후에, 곧바로 지지필름(4)의 박리를 수행하는 양태를 나타내는데, (S3) 공정에서 지지필름(4)을 박리하여도 된다.

[0049] (S1) 공정에서는, 각 회로를 구획하는 홈(6)이 형성되어 이루어지는 웨이퍼(1)의 회로표면에 접착 필름(3)이 접착된 상태(도 2, 도 5 참조)를 실현하고, 이러한 상태에서 웨이퍼(1)의 회로표면 측(즉 접착 필름(3) 측)에 표면보호시트(7)를 부착한다.

[0050] 홈(6)의 형성은 통상적으로, 다이싱 블레이드 등을 이용한 하프컷 다이싱으로 수행된다. 또한, 레이저 광선을

이용한 하프컷이어도 된다. 홈(6)은 웨이퍼(1)에 형성된 각 회로를 구획하도록 형성된다. 웨이퍼(1)에 있어서의 홈의 깊이는, 최종적으로 목적으로 하는 칩의 두께보다도 크고, 또한 웨이퍼(1)의 핸들링성을 훼손하지 않는 정도라면 특별히 한정되지는 않는다.

- [0051] 또한, 홈(6)의 형성과 동시에, 접착 필름의 절단(FC 공정)을 수행하여도 된다.
- [0052] 즉, 도 1에 나타내는 바와 같이, 지지필름(4)상에 임시 접착된 접착필름(3)을 웨이퍼(1)의 회로면 측에 적층한 후, 접착 필름(3) 측으로부터 접착 필름(3)을 완전히 절단하여, 웨이퍼(1)를 부분적으로 파내어 홈(6)을 형성한다. 접착 필름(3)상에 지지필름(4)이 적층되어 있는 경우에는, 도 2에 나타내는 바와 같이, 지지필름(4) 측에서부터 홈(6)이 형성되기 때문에, 지지필름(4)도 완전히 절단된다.
- [0053] 이후, 지지필름(4)을 박리함으로써 홈(6)이 형성되는 웨이퍼(1)의 회로표면에 접착 필름(3)이 접착된 상태가 실현된다(도 3 참조)
- [0054] 또한, 접착 필름의 절단(FC 공정)은, 홈(6)의 형성과 별도로 수행하여도 된다.
- [0055] 즉, 도 4에 나타내는 바와 같이, 웨이퍼(1)의 회로표면에만 우선 홈(6)을 형성하여, 지지필름(4)상에 임시 접착된 접착 필름(3)을 웨이퍼(1)의 회로면 측에 적층한 후 지지필름(4)을 박리함으로써, 홈(6)이 형성되어 이루어지는 웨이퍼(1)의 회로표면에 접착 필름(3)이 접착된 상태가 실현된다.
- [0056] 이 경우, 접착 필름(3)의 절단(FC공정)은 후술하는 (S2), (S3) 공정에 이르는 임의의 단계에서 수행된다. 구체적으로는, 홈(6)을 형성한 웨이퍼(1)의 회로면에 접착 필름(3)을 접착하고(도 5 참조), 그 상태에서 홈(6)을 따라 접착 필름(3)을 다이싱 블레이드나 레이저 광을 이용하여 완전히 절단하여도 된다. 접착 필름(3)상에 지지필름(4)이 적층되어 있는 경우에는 지지필름(4)도 완전히 절단된다.
- [0057] 또한, 후술하는 (S3) 공정에 앞서, 표면보호시트를 익스팬드하여, 칩(10)끼리의 간격을 이간하는 공정을 포함하는 경우에는, 도 10, 도 11에 나타내는 바와 같이, 익스팬드 시의 연신응력에 의하여 접착 필름(3)의 절단을 수행하여도 된다. 이 경우, 칩(10)에 밀착되어 있는 접착 필름은 그 변형이 칩에 구속되기 때문에 연신되지 않지만, 칩 사이에 위치하는 접착 필름은 변형이 구속되지 않기 때문에, 연신에 의하여 칩과 대략 동일 형상으로 절단된다.
- [0058] 상기 서술한 바와 같이, 홈(6)이 형성되지 않은 웨이퍼(1)의 회로표면에 접착 필름(3)이 접착된 상태를 실현한 후, 웨이퍼(1)의 회로표면 측(즉, 접착 필름(3) 표면)에 표면보호시트(7)를 부착한다(도 6, 도 7 참조).
- [0059] 표면보호시트(7)는 이면 연삭공정(S2)에 있어서, 웨이퍼(1)를 유지하고, 회로면을 보호하기 위하여 접착된다.
- [0060] 표면보호시트(7)로서는 이 종류의 용도로 사용되고 있는 각종 접착시트가 특별히 제한되지 않고 사용된다.
- [0061] 또한, 상기 지지필름(4)이 박리되고, 접착 필름(3)상에 표면보호시트(7)가 부착될 때에는 후술하는 픽업공정(S3)에서 접착 필름(3)과 표면보호시트(7)의 계면에 있어서 박리가 수행되기 때문에, 접착 필름(3)과 표면보호시트(7)는 재박리가능하게 적층된다.
- [0062] 접착 필름(3)이 감압접착성을 갖는 경우에는 표면보호시트(7)는 점착성을 반드시 가질 필요는 없고, 수지필름이면 된다. 이러한 수지필름으로서의 예를 들어 폴리에틸렌 필름, 폴리프로필렌 필름, 폴리부텐 필름, 폴리부타디엔 필름, 폴리메틸렌 필름, 폴리염화비닐 필름, 염화비닐 공중합체 필름, 폴리에틸렌테레프탈레이트 필름, 폴리에틸렌나프탈레이트 필름, 폴리부틸렌테레프탈레이트 필름, 폴리우레탄 필름, 에틸렌비닐아세테이트 필름, 아이오노머 수지필름, 에틸렌·(메트)아크릴산 공중합체 필름, 에틸렌·(메트)아크릴산에스테르 공중합체 필름, 폴리스티렌 필름, 폴리카보네이트 필름, 폴리이미드 필름 등의 수지필름이 사용된다. 또한 이들의 가교 필름도 사용된다. 더욱이 이들의 적층필름이어도 된다.
- [0063] 접착 필름(3)이 감압접착성을 갖지 않는 경우에는 표면보호시트(7)는 그 자체가 탭(tack)을 갖는 수지필름이어도 되고, 또한 수지필름의 표면에 재박리성의 점착제층을 갖는 약점착시트이어도 된다.
- [0064] 또한, 접착 필름(3)이 에너지선 경화성을 갖지 않는 경우에는, 표면보호시트(7)로서 에너지선 경화성 점착시트를 사용할 수 있다. 에너지선 경화성 점착시트는 UV테이프, UV 시트라고도 불리며, 그 점착제층은 자외선 등의 에너지선에 의하여 경화되어 점착력이 소실되는 성질을 갖는다. 따라서 접착 필름(3) 면에 에너지선 경화성 점착시트를 부착하고 이면연삭공정(S2)을 수행한 후, 점착제층에 에너지 선을 조사함으로써 점착력이 소실되고, 접착 필름(3)과 표면보호시트(7)의 계면에서의 박리를 용이하게 수행할 수 있게 된다.

- [0065] 상기 표면보호시트(7)의 형상은 웨이퍼(1)의 형상과 대략 동일한 형상으로 사용된다. 이 경우, 표면보호시트(7)가 미리 웨이퍼(1)의 형상으로 커트된 것이어도 되고, 웨이퍼(1)에 부착 후, 웨이퍼(1)의 외주를 따라 커트하여도 된다. 또한, 표면보호시트(7)의 두께는 통상적으로는 20 내지 1000 $\mu$ m, 바람직하게는 50 내지 250 $\mu$ m가다. 표면보호시트(7)가 점착제층을 갖는 경우에는 상기 두께 중에서 점착제층의 두께는 5 내지 500 $\mu$ m, 바람직하게는 10 내지 100 $\mu$ m가다.
- [0066] 또한, 점착필름(3)의 절단(FC공정)을 표면보호시트(7)의 익스팬드와 동시에 수행하는 경우에는, 표면보호시트(7)로서는 익스팬드성을 갖는 시트를 사용한다.
- [0067] (S2)공정
- [0068] (S2)공정에서는 상기 웨이퍼(1)의 이면 연삭을 함으로써 웨이퍼(1)의 두께를 얇게 함과 아울러, 최종적으로는 각각의 개별적인 칩(10)으로의 분할을 수행한다(도 8, 도 9 참조).
- [0069] 웨이퍼(1)의 이면 연삭은 그라인더 등을 사용한 통상의 프리다이싱법과 동일하게 수행된다. 이면 연삭에 의하여 웨이퍼(1)의 두께가 얇아지고, 웨이퍼 이면이 홈(6)에 도달하므로, 웨이퍼(1)가 각 칩(10)으로 분할된다.
- [0070] (S3)공정
- [0071] (S3)공정에서는 개별 칩(10)을 점착 필름(3)과 함께 픽업한다(미도시). 점착 필름 부착 칩의 픽업은 표면보호시트(7)로부터 직접 수행되어도 되고, 또한 점착 필름 부착 칩을 표면보호시트(7)로부터 다른 점착시트로 전사한 후, 상기 다른 점착시트로부터 점착 필름 부착 칩을 픽업하여도 된다. 이러한 다른 점착시트로서는, 적당한 감압점착성과 재박리성을 갖는 점착시트가 바람직하고, 특히 종래로부터 다이싱 시트로서 사용되고 있는 자외선 경화형 점착시트가 바람직하게 사용된다.
- [0072] 또한, 상기 서술한 바와 같이, (S3) 공정에 앞서, 표면보호시트(7)를 익스팬드하고, 도 10, 도 11에 나타내는 바와 같이 익스팬드시의 연신응력에 의하여 언더필름 점착 필름(3)의 절단을 수행하여도 된다. 표면보호시트(7)는 웨이퍼와 대략 동일한 형상이기 때문에, 이 상태로는 익스텐드장치에 장착될 수 없다. 따라서 표면보호시트(7)의 배면에 연신성이 큰 점착시트를 부착하고, 상기 점착시트를 개재하여 익스텐드 장치에 장착하고 점착시트를 익스팬드함으로써, 표면보호시트(7)의 익스팬드를 수행한다. 또한, 개별 칩(10)과 점착 필름(3)을 다른 점착시트에 전사한 경우에도, 다른 점착시트의 익스팬드에 의하여 점착 필름(3)을 절단할 수 있다.
- [0073] 점착 필름(3)과 표면보호시트(7)는 재박리가능하게 적층된다. 따라서 칩(10)의 픽업을 수행하면, 점착 필름(3)과 표면보호시트(7)의 계면에서 박리가 일어나, 칩(10)과 동일한 형상으로 절단되는 점착 필름(3)이 칩(10)의 회로 표면 측에 접착된 상태에서 칩(10)이 픽업된다. 또한, 점착 필름 부착 칩을 다른 점착시트에 전사하는 것도 용이하다.
- [0074] 또한, 지지필름(4)을 점착 필름(3)상에 잔류시키는 경우에도, 점착 필름(3)과 지지필름(4)은 박리가능하게 적층된다. 따라서 칩(10)의 픽업을 수행하면, 점착 필름(3)과 지지필름(4)의 계면에서 박리가 일어나, 칩(10)과 동일한 형상으로 절단된 점착 필름(3)이 칩(10)의 회로면 측에 접착된 상태에서, 칩(10)이 픽업된다. 한편, 지지필름(4)은 표면보호시트(7)상에 남아 부착된다.
- [0075] 칩(10)의 픽업은 흡입 콜렛 등을 사용하는 공지의 수단에 의하여 수행할 수 있다. 또한, 필요에 따라 픽업니들(pickup needle)로 표면보호시트(7) 또는 다른 점착시트의 이면 측으로부터 칩을 픽업하여도 된다.
- [0076] 픽업된 칩(19)은 그 상태 그대로 또는 칩의 반전공정을 거쳐 다음 공정으로 진행하여도 되며, 일단 전사테이프상이나 수납용기 내에 보관하고, 필요에 따라 다음 공정에 사용하여도 된다.
- [0077] (S4)공정
- [0078] (S4)공정에서는 개별 칩(10)을 상기 점착 필름(3)을 개재하여 칩 탑재용 기관(11)의 전극부(12) 등의 소정위치에 재치(載置)한다(도 12 참조).
- [0079] 구체적으로는 회로면 측에 점착 필름(3)을 갖는 칩(10)을 페이스다운 방식에 의하여 소정의 칩 탑재용 기관(1

1)에 재치한다. 범프(2)를 갖는 칩에 있어서는 이들 범프(2)를 칩 탑재용 기관상의 서로 대응하는 단자부(12)에 대면하도록 재치한다.

[0080] (S5)공정

[0081] (S5)공정에서는 다이본딩된 접착 필름 부착 칩(10)을 가열하고, 칩을 칩 탑재용 기관(11)에 고착시킨다(미도시).

[0082] 접착 필름(3)은 상기 서술한 바와 같이 가열에 의하여 접착성을 발현하는 B 스테이지의 수지, 점접착제 혹은 열가소성 수지 등으로 형성된다. 이들을 소정 조건에서 가열함으로써 B 스테이지 수지라면, 수지의 경화에 의하여 접착성이 발현되고, 점접착제라면, 이것에 포함된 열경화성 수지의 경화에 의하여 접착성이 발현된다. 또한, 열가소성 수지라면, 히트실링에 의하여 접착력이 발현된다.

[0083] (IP)공정

[0084] 본 발명의 반도체 장치의 제조방법은 상기 (S1) 공정 후, (S5)공정까지의 어느 단계에서, 접착 필름(3)을 포함하는 적층체를 상압에 대하여 0.05MPa 이상의 정압(靜壓)에 의하여 가압하는 공정(IP)(미도시)을 1회 이상 포함한다.

[0085] 상기 (S1)공정에서는 웨이퍼(1)의 회로면에 접착 필름(3)을 접착할 때에, 웨이퍼 회로면과 접착면의 사이에 기포가 끌려드는 경우가 있다. 또한 (S4)공정에 있어서는, 칩 탑재용 기관(11) 표면과 접착 필름(3)의 사이에 기포가 끌려드는 경우가 있다. 특히, 최근 칩 탑재기관(11) 표면에는 배선패턴에 의한 요철이 형성되는 경우가 많아, 보이드가 발생하기 쉬워진다. 더욱이 (S5)공정에 있어서는, 접착 필름(3)의 종류에 기인하기도 하지만, 접착 필름(3)을 경화시키는 공정에서 접착 필름(3)으로부터 가스가 발생하여, 보이드를 형성하는 경우도 있다.

[0086] 본 발명에서는 접착 필름(3)을 포함하는 적층체를 정압 가압함으로써, 이들 보이드의 소멸 혹은 그 생성의 억제를 수행한다.

[0087] 정압 가압 공정은 접착 필름(3)이 완전히 경화되기 전에, 접착 필름(3)을 포함하는 적층체의 전체 방위로부터 균등하게 가압(정압 가압)을 행하는 공정이다. 정압 가압 조건은 상압(常壓)에 대하여 0.05MPa 이상이며, 바람직하게는 상압에 대하여 +0.1 ~ +1.0MPa이다. 즉, 상압과 비교하여 0.05MPa 이상 큰 압력, 바람직하게는 0.1 ~ 1.0MPa 큰 압력을 인가한다. 압력을 인가하는 시간은 바람직하게는 1 내지 180분, 더욱 바람직하게는 5 내지 120분이다. 이 경우의 온도는 통상적으로는 30 내지 140℃ 정도이다. 압력 및 온도는 단계적으로 인가하여도 된다. 또한, 정압 가압은 공기 분위기 하에서 수행하여도 되고, 질소나 아르곤 등의 비활성 가스 분위기 하에서 수행하여도 된다.

[0088] 정압 가압 조건은 접착 필름(3)의 조성에 따라 다양하지만, 접착 필름을 구성하는 수지성분이 가압에 의하여 유동할 수 있는 조건 하에서 수행된다. 예를 들어 접착 필름(3)이 B 스테이지 수지인 경우에는 반경화된 수지가 다시 유동할 수 있는 온도이며, 또한 수지의 경화 온도보다도 낮은 온도에서 가압을 수행한다. 또한 접착 필름(3)이 점접착제인 경우에는, 점접착제층에 포함된 열경화성 수지가 완전히 경화되는 온도보다도 낮고, 또한 바인더 수지가 유동할 수 있는 온도에서 정압 가압을 수행한다. 또, 접착 필름(3)이 열가소성 수지인 경우에는, 열가소성수지가 용융되어 유동할 수 있는 온도에서 정압 가압을 수행한다.

[0089] 상기와 같은 온도조건 하에서, 1축 가압을 수행하면, 접착 필름(3)을 구성하는 수지성분이 웨이퍼나 칩의 단면으로부터 새어나와, 웨이퍼나 칩의 배면으로 말려 올라가는 경우가 있지만, 정압 가압에 의하면, 전체가 균일하게 가압되기 때문에, 접착제가 말려 올라가는 현상이 발생하지 않는다. 또한, 이러한 정압 가압에 의하여 접착 필름 내에 발생한 보이드(기포)가 소멸하는 작용이 발휘된다. 따라서 정압 가압 공정을 포함하는 본 발명의 제법에 따르면, 언더필 소재 내에 보이드가 없고, 신뢰성이 높은 반도체 장치가 얻어진다.

[0090] 이러한 정압 가압 공정은 상기 (S1)공정 후, (S5) 공정까지의 어느 단계에서 수행되며, 또한 복수회 수행되어도 된다. 구체적으로는, (S1) 공정 후에 정압 가압(IP)을 수행함으로써, 웨이퍼 회로면에 언더필용 접착 필름(3)을 접착할 때에 생성되는 기포가 소멸한다. 또한, (S4) 공정 후에 정압 가압(IP)을 수행함으로써, 칩 탑재용 기관(11)상에 접착 필름(3)을 개재하여 칩(10)을 다이본딩할 때, 칩 탑재용 기관(10) 표면과 접착 필름(3) 사이에 발생하는 기포가 소멸한다.

- [0091] 또한, 정압 가압(IP)은 (S5)공정과 동시에 수행하여도 된다. (S5)공정은 칩을 가열하고, 접착 필름(3)을 개재하여 칩(10)을 칩 탑재용 기관(11)에 고착하는 공정이다. 이 때 가열과 동시에 정압 가압을 수행함으로써, 가열공정 중에 접착 필름(3)이 어느 정도 유동화된 상태에서 정압 가압이 수행되기 때문에, (S1) 공정 혹은 (S4) 공정에서 생성된 기포가 소멸한다. 또한, 접착 필름이 경화되는 과정에서 발생하는 가스에 기인하는 보이드의 생성도 억제할 수 있다. 더욱이, 정압 가압을 수행하면서 가열되기 때문에, 칩(10)을 칩 탑재용기관(10)에 견고하게 고착할 수 있다.
- [0092] 정압 가압장치로서는, (S1) ~ (S5) 공정에 있어서의 접착 필름(3)을 포함하는 적층체에 정압을 인가할 수 있으면 특별히 제한되지 아니하나, 바람직하게는 오토클레이브(컴프레셔 장착 내압용기) 등이 사용된다.
- [0093] 이처럼 다이본딩(플립칩 본딩)한 후, 필요에 따라 수지 봉지 등의 통상의 공정을 거쳐 반도체 장치가 얻어진다.
- [0094] 이러한 본 발명에 의한 반도체 장치의 제조방법에 의하면, 소위 프리다이싱법을 응용하여, 칩의 회로면에 적당량의 언더필용 수지층을 간편하게 형성할 수 있다. 이 때문에, 회로면 측을 칩 탑재용 기관에 마운팅하는 실장 기술에 있어서, 프리다이싱법을 활용한 연속 프로세스가 가능하게 된다. 또한, 실장공정 중에 언더필 소재에 보이드가 발생한다고 하여도, 정압 가압을 수행함으로써 보이드가 소멸하기 때문에, 신뢰성이 높은 반도체 장치가 얻어진다. 즉, 본 발명에 따르면, 소위 프리다이싱법과, 플립칩 본딩을 사용하는 실장 프로세스를 연속하여 수행하는 것이 가능하며, 제조 프로세스의 간소화와 제품 품질의 향상에 기여할 수 있는 반도체 장치의 제조방법이 제공된다.
- [0095] 이상, 본 발명의 제법에 대하여, 도면에 따라 설명했는데, 본 발명은 상기 구성의 반도체 장치의 제법에 한정되는 않으며, 여러 가지 구성을 갖는 반도체 장치의 제법에 적용할 수 있다.
- [0096] 예를 들어, 본 발명의 제조방법은 멀티스택형 반도체 장치의 제법에 적용하여도 된다. 즉, 상대적으로 상부를 구성하는 칩과 상대적으로 하부를 구성하는 칩을 접착 필름(3)을 개재하여 적층하는 칩끼리의 다이본딩 공정에 사용하여도 된다. 이 경우, 상대적으로 하부를 구성하는 칩의 이면(회로 형성면의 반대면)이 상기 설명에 있어서의 칩 탑재용 기관(11)에 상응한다. 여기서 얻어지는 반도체 장치는 상부와 하부의 사이즈가 동일한 세임사이즈스택형(same size stack) 반도체 장치이어도 되고, 사이즈가 다른 계단형의 멀티스택형 반도체 장치이어도 된다.
- [0097] (실시예)
- [0098] 이하, 본 발명을 실시예에 의하여, 더욱 상세하게 설명하는데, 본 발명은 이들 예에 의해 전혀 한정되지 않는다.
- [0099] 사용되는 접착 필름 및 스택드 범프 부착 웨이퍼는 하기와 같이 제조된다.
- [0100] [접착 필름의 제조]
- [0101] 접착 필름의 제조에는, 하기 아크릴계 공중합체(A), 열경화형 접착성분(B), 열활성형 잠재성 경화제(C), 에너지선 중합성 화합물(D), 광중합개시제(E) 및 가교제(F)를 이용하였다.
- [0102] (A) 아크릴계 공중합체: 부틸아크릴레이트 55중량부, 메틸메타크릴레이트 10중량부, 글리시딜메타크릴레이트 20중량부와 2-히드록시에틸아크릴레이트 15중량부를 공중합하여 이루어지는 중량평균분자량 30만의 공중합체를 유기용매(톨루엔/에틸아세테이트=6/4)에 용해한 용액(고형농도 50%)
- [0103] (B) 열경화형 접착성분(에폭시 수지): 비스페놀 A형 에폭시 수지(재팬에폭시레진(주) 제조, 에피코트828, 에폭시 당량 180 ~ 200eq/g) 22중량부와, 고형 비스페놀 A형 에폭시수지(재팬에폭시레진(주) 제조, 에피코트 1055, 에폭시당량 800 ~ 900eq/g)을 유기용매(메틸에틸케톤)에 용해한 용액(고형농도 60%)의 고형분량으로 44중량부 상당과, o-크레졸노볼락형 에폭시수지(日本化薬(주) 제조, EOCN-104S, 에폭시 당량 210 ~ 230eq/g)을 유기용매(메틸에틸케톤)에 용해한 용액(고형농도 70%)의 고형분량으로 14중량부 상당의 혼합물
- [0104] (C) 열활성형 잠재성 경화제: 디시안디아미드(旭電化工業(주) 제조, 하드너-3636AS) 1중량부와 2-페닐-4,5-히드록시메틸이미다졸(四國化成工業(주) 제조, 큐아졸 2PHZ) 1중량부의 혼합물을 유기용매(메틸에틸케톤)에 용해한 용액(고형농도 30%)
- [0105] (D) 에너지선 경화성 수지: 디펜타에리스리톨헥사아크릴레이트
- [0106] (E) 벤조페논계 광중합개시제: 이르가큐어 184(치바스페셜티케미칼즈사 제조)를 유기용매(톨루엔)에 용해한 용

액(고형농도 30%)

- [0107] (F) 이소시아네이트계 가교제: 코로네이트 L(니폰폴리우레탄공업(주) 제조)을 유기용매(톨루엔)에 용해한 용액(고형농도 38%)
- [0108] 상기 성분을 고형중량비로, (A) 20중량부, (B) 80중량부, (C) 2중량부, (D) 10중량부, (E) 0.3중량부, (F) 0.3중량부를 혼합하고, 전체 고형농도가 55%가 되도록 메틸에틸케톤을 혼합하여 점접착제 조성물을 얻었다. 박리필름(린텍(주) 제조, SP-PET3811, 두께 38 $\mu$ m)의 박리 처리면에 이 점접착제 조성물을 건조 후의 도포 두께가 50 $\mu$ m가 되도록 도포하고, 100 $^{\circ}$ C에서 1분간 건조하였다. 다음으로 지지필름이 되는 저밀도 폴리에틸렌 필름(두께 110 $\mu$ m)에 부착하여 접착 필름을 얻었다.
- [0109] [스터드 범프 부착 웨이퍼의 제조]
- [0110] 범프본더((주)新川 제조, SBB4)를 사용하여 실리콘웨이퍼(8인치, 두께 725 $\mu$ m)의 소정 위치에 금 볼 솔더를 형성하고, 이를 용융하면서 인장하여 절단하였다. 이것에 의하여 높이 45 $\mu$ m의 스테드 범프를 형성한 웨이퍼를 준비하였다.
- [0111] (실시예 1)
- [0112] 부착장치(린텍(주) 제조, RAD3510m/12)를 이용하여, 부착속도 3mm/초, 하중 3MPa, 고무제 라미네이트 롤러(고무경도 50)로 웨이퍼의 범프 면에 박리필름을 벗겨낸 지지필름 부착 접착 필름을 부착하였다. 또한, 라미네이트 롤러 온도 및 테이블 온도는 25 $^{\circ}$ C에서 수행하였다.
- [0113] 접착 필름이 부착된 웨이퍼(접착 필름을 포함하는 적층체)를 가열가압장치(栗原製作所 제조 오토클레이브, 공기분위기 하)에 투입하고, 상압에 대하여 0.5MPa 큰 정압하에서 50 $^{\circ}$ C, 30분 가열하고, 접착 필름을 웨이퍼에 부착할 때에 접착 필름에 발생하는 보이드의 제거를 수행하였다((IP)공정). 정압 가압 공정 전후에서의 보이드의 소멸의 유무를 육안으로 평가하였다. 정압 가압 전에 비하여, 정압 가압을 수행함으로써 보이드의 소멸이 확인되었다.
- [0114] 계속해서, 자외선 조사장치(린텍(주) 제조, RAD2000m/8)를 이용하여 지지필름 측에서부터 자외선 조사(광원 110mJ/cm<sup>2</sup>, 조도 150mW/cm<sup>2</sup>)를 수행하여, 접착 필름의 에너지선 경화성 수지를 경화시켰다. 그 후, 지지필름을 박리하였다.
- [0115] 다이서(주식회사 디스크코사 제조, DFD-6361)를 이용하여, 웨이퍼의 회로면으로부터 130 $\mu$ m의 깊이까지 접착 필름 측으로부터 절삭을 수행하여, 웨이퍼와 접착 필름의 적층체에 웨이퍼의 회로를 따라 홈을 형성하였다((FC)공정). 계속해서, 웨이퍼의 접착 필름 측에 재박리형 점착제층을 갖는 표면보호시트(린텍사 제조, Adwill P-6130)를 테이프 라미네이트(린텍사 제조, Adwill RAD-3510m/12)를 이용하여 부착하였다. (이상(S1)공정)
- [0116] 이어서, 그라인더(디스크코사 제조, DGP-8760)를 이용하여 회로면의 반대 측을 완성 두께가 100 $\mu$ m가 되도록 연삭하고, 이것에 의하여 웨이퍼를 접착 필름마다 분할하였다((S2)공정).
- [0117] 이어서, 칩 군의 연삭면 측에 자외선 경화형 점착시트(린텍(주) 제조, Adwill D-175)를 부착하고, 표면보호시트를 박리하여, 접착 필름이 부착된 칩 군을 자외선 경화형 점착시트에 전사하였다. 그 후, 분할된 접착 필름 부착 칩을 자외선 경화형 점착시트상으로부터 픽업하였다((S3)공정).
- [0118] 이어서, 플립칩 본더(九州松下電氣産業(주) 제조, FB30T-M)를 이용하여, 범프의 위치에 대응하는 배선 패턴을 갖는 평가용 칩 탑재용 기관에 접착 필름을 개재하여 칩을 다이본딩하였다((S4)공정). 플립칩 본더의 스테이지 온도는 60 $^{\circ}$ C, 헤드 온도는 130 $^{\circ}$ C, 하중은 20N, 시간은 60초로 하였다.
- [0119] 다이본딩 공정 후, 150 $^{\circ}$ C의 오븐 내에서 60분 유지하고, 접착 필름을 완전히 경화시켜 칩을 칩 탑재용 기관에 고착하여, 반도체 장치를 얻었다.((S5)공정) 얻어진 반도체 장치의 각 단자 사이의 저항값을 저저항률계(三菱化學(주) 제조, Loresta-GP MCP-T600)를 이용하여 측정하고, 연결하여야 하는 단자 간의 연결과, 그 밖의 단자 간의 절연을 확인하였다. 연결 및 절연은 모두 양호하였다.
- [0120] (실시예 2)
- [0121] 실시예 1과 동일한 방법으로 웨이퍼의 범프 면에 접착 필름을 부착하고, 정압 가압 공정을 수행하지 않고, 아울

러 접착 필름의 에너지선 경화성 수지를 경화시켰다.

- [0122] 지지필름을 박리한 후, 다이서를 이용하여 웨이퍼의 회로면으로부터 130 $\mu$ m의 깊이까지 접착 필름 측으로부터 절삭을 수행하여, 웨이퍼와 접착 필름의 적층체에 웨이퍼의 회로를 따라 홈을 형성하였다((FC)공정). 계속해서, 웨이퍼의 접착 필름 측에 표면보호시트를 접착하였다(이상(S1)공정). 이어서, 그라인더를 이용하여 회로면과 반대측을 완성 두께가 100 $\mu$ m가 되도록 연삭하고, 이것에 의하여 웨이퍼를 접착 필름마다 분할하였다((S2)공정).
- [0123] 이어서, 실시예 1과 동일한 방법으로, 접착 필름 부착 칩 군을 자외선 경화형 점착시트에 전사하였다. 그 후, 분할된 접착 필름 부착 칩을 자외선 경화형 점착시트상으로부터 픽업하였다((S3)공정).
- [0124] 이어서, 플립칩 본더를 이용하여, 범프의 위치에 대응하는 배선 패턴을 갖는 평가용 칩 탑재용 기관에 접착 필름을 개재하여 칩을 다이본딩하였다((S4)공정). 플립칩 본더의 스테이지 온도는 60 $^{\circ}$ C, 헤드 온도는 130 $^{\circ}$ C, 하중은 20N, 시간은 60초로 하였다.
- [0125] 다이본딩된 칩 탑재용 기관(접착 필름을 포함하는 적층체)을 가열 가압장치에 투입하고, 상압에 대하여 0.5MPa 큰 정압 하에서 50 $^{\circ}$ C, 30분 가열하고, 접착 필름을 웨이퍼에 부착할 때 및 다이본딩할 때에 접착 필름에 발생된 보이드의 제거를 수행하였다((IP)공정). 정압 가압 전에 비하여, 정압 가압을 수행함으로써 본드의 소멸이 확인되었다.
- [0126] 계속해서, 칩 탑재용 기관을 150 $^{\circ}$ C의 오븐 내에서 60분간 유지하고, 접착 필름을 완전히 경화시켜 칩을 칩 탑재용 기관에 고착하여, 반도체 장치를 얻었다((S5)공정). 얻어진 반도체 장치의 연결 및 절연은 모두 양호하였다.
- [0127] (실시예 3)
- [0128] 실시예 2와 동일한 방법으로, 접착 필름 부착 칩을 얻고, 이를 동일하게 픽업하여, 접착 필름을 개재하여 칩을 다이본딩하였다((S1) ~ (S4) 및 (FC)공정).
- [0129] 다이본딩된 칩 탑재용 기관(접착 필름을 포함하는 적층체)을 가열 가압장치(栗原製作所 제조 오토클레이브)에 투입하고, 상압에 대하여 0.5MPa 큰 정압 하에서, 120 $^{\circ}$ C, 60분, 계속해서 140 $^{\circ}$ C, 60분으로 단계적으로 가열하고, 보이드의 제거 및 접착 필름의 경화를 수행하였다((IP) 및 (S5)공정). 정압 가압 전에 비하여, 정압 가압을 수행함으로써, 보이드의 소멸이 확인되었다. 또한, 얻어진 반도체 장치의 연결 및 절연은 모두 양호하였다.
- [0130] (실시예 4)
- [0131] 실시예 2와 동일한 방법으로 웨이퍼를 접착 필름마다 분할하였다((S1), (S2) 및 (FC)공정).
- [0132] 표면보호시트와 함께, 분할된 웨이퍼(접착 필름을 포함하는 적층체)를 가열 가압장치에 투입하고, 상압에 대하여 0.5MPa 큰 정압 하에서, 50 $^{\circ}$ C, 30분 가열하고, 접착 필름을 웨이퍼에 부착할 때에 접착 필름에 발생하는 보이드의 제거를 수행하였다((IP)공정). 정압 가압 전에 비하여, 정압 가압을 수행함으로써 보이드의 소멸이 확인되었다.
- [0133] 이어서, 실시예 1과 동일한 방법으로, 접착 필름 부착 칩 군을 자외선 경화형 점착시트에 전사하였다. 그 후, 분할된 접착 필름 부착 칩을 자외선 경화형 점착시트상으로부터 픽업하고((S3)공정), 실시예 2와 동일한 방법으로 접착 필름을 개재하여 칩을 다이본딩하였다((S4)공정).
- [0134] 계속해서, 칩 탑재용 기관을 150 $^{\circ}$ C의 오븐 내에서 60분간 유지하고, 접착 필름을 완전히 경화시켜 칩을 칩 탑재용 기관에 고착하여, 반도체 장치를 얻었다((S5)공정). 얻어진 반도체 장치의 연결 및 절연은 모두 양호하였다.
- [0135] (실시예 5)
- [0136] 실시예 4에 있어서, 다이본딩 후에, 다이본딩된 칩 탑재용 기관(접착 필름을 포함하는 적층체)을 가열가압장치에 투입하고, 상압보다 0.5MPa 큰 정압하에서 50 $^{\circ}$ C, 30분 가열하고, 보이드의 제거를 수행하였다((IP)공정). 정압 가압 전에 비하여, 정압 가압을 수행함으로써, 보이드의 소멸이 확인되었다. 또한, 본 실시예와 같이 정압 가압 공정을 다이본딩 전후에 2회 수행함으로써, 정압 가압 공정 1회의 경우(실시예 2 및 실시예 4)와

비교하여, 보이드가 더욱 많이 소멸된 것이 확인되었다.

- [0137] 계속해서, 칩 탑재용 기관을 150℃의 오븐 내에서 60분간 유지하고, 접착 필름을 완전히 경화시켜 칩을 칩 탑재용 기관에 고착하여, 반도체 장치를 얻었다((S5)공정). 얻어진 반도체 장치의 연결 및 절연은 모두 양호하였다.
- [0138] (실시에 6)
- [0139] 다이서를 이용하여 웨이퍼의 회로면으로부터 130 $\mu$ m의 깊이까지 절삭을 수행하여, 웨이퍼의 회로를 따라 홈을 형성하였다.
- [0140] 이어서, 부착장치를 이용하여, 부착속도 3mm/초, 하중 3MPa, 고무제 라미네이트 롤러로 웨이퍼의 범프 면에 박리필름을 벗겨낸 접착 필름을 부착하였다. 또한, 라미네이트 롤러 온도 및 테이블 온도는 25℃에서 수행하였다. 계속해서, 자외선 조사장치를 이용하여 자외선 조사(광량 110mJ/cm<sup>2</sup>, 조도 150mW/cm<sup>2</sup>)를 수행하고, 접착 필름의 에너지선 경화성 수지를 경화시켰다.
- [0141] 접착 필름이 부착된 웨이퍼(접착 필름을 포함하는 적층체)를 가열 가압장치에 투입하고, 상압에 대하여 0.5MPa 큰 정압 하에서 50℃, 30분 가열하고, 접착 필름을 웨이퍼에 부착할 때에 접착 필름에 발생하는 보이드의 제거를 수행하였다((IP)공정). 정압 가압 전에 비하여, 정압 가압을 수행함으로써, 보이드의 소멸이 확인되었다.
- [0142] 계속해서, 지지필름을 박리한 후, 접착 필름에 레이저 광을 조사하여, 상기 웨이퍼 표면의 홈에 대응하는 부분을 연소시켜, 접착 필름을 완전히 절단하였다((FC)공정).
- [0143] 그 후, 실시예 1과 동일한 방법으로, 표면보호시트가 부착((S1)공정) 및 웨이퍼의 이면 연삭을 수행하여, 웨이퍼를 분할하고((S2)공정), 칩의 픽업, 다이본딩 및 접착 필름의 경화를 수행하였다((S3) ~ (S5) 공정). 연결 및 절연은 모두 양호하였다.
- [0144] (실시에 7)
- [0145] 실시예 6과 동일한 방법으로, 홈이 형성된 웨이퍼의 범프 면에 접착 필름을 부착하였다. 계속해서, 접착 필름에 레이저 광을 조사하여, 상기 웨이퍼 표면의 홈에 대응하는 부분을 연소시켜, 접착 필름을 완전히 절단하였다((FC)공정).
- [0146] 접착 필름이 부착된 웨이퍼(접착 필름을 포함하는 적층체)를 가열 가압장치에 투입하고, 상압에 대하여 0.5MPa 큰 정압 하에서 50℃, 30분 가열하고, 접착 필름을 웨이퍼에 부착할 때 및 다이본딩할 때에 접착 필름에 발생한 보이드의 제거를 수행하였다((IP)공정). 정압 가압 전에 비하여, 정압 가압을 수행함으로써 본드의 소멸이 확인되었다.
- [0147] 그 후, 실시예 1과 동일한 방법으로 표면보호시트의 부착((S1)공정) 및 웨이퍼의 이면 연삭을 수행하여, 웨이퍼를 분할하였다((S3) ~ (S5)공정). 연결 및 절연은 모두 양호하였다.
- [0148] (실시에 8)
- [0149] 실시예 6과 동일한 방법으로, 홈이 형성된 웨이퍼의 범프 면에 접착 필름을 부착하였다. 계속해서, 지지필름을 박리한 후, 접착 필름에 레이저 광을 조사하여, 상기 웨이퍼 표면의 홈에 대응하는 부분을 연소시켜, 접착 필름을 완전히 절단하였다((FC)공정).
- [0150] 계속해서, 접착 필름 측에 표면보호시트를 부착하고((S1)공정), 웨이퍼의 이면연삭을 수행하여, 웨이퍼를 분할하였다((S2)공정).
- [0151] 표면보호시트와 함께, 분할된 웨이퍼(접착 필름을 포함하는 적층체)를 가열 가압장치에 투입하고, 상압에 대하여 0.5MPa 큰 정압 하에서 50℃, 30분 가열하여, 보이드의 제거를 수행하였다((IP)공정). 정압 가압 전에 비하여, 정압 가압을 수행함으로써 본드의 소멸이 확인되었다.
- [0152] 이어서, 실시예 1과 동일한 방법으로, 접착 필름 부착 칩 균을 자외선 경화형 점착시트에 전사하였다. 그 후, 분할된 접착 필름 부착 칩을 자외선 경화형 점착시트상으로부터 픽업하고((S3)공정), 실시예 1과 동일하게 다이

본딩하였다((S4)공정).

- [0153] 계속해서, 칩 탑재용 기관을 150℃의 오븐 내에서 60분간 유지하고, 접착 필름을 완전히 경화시켜 칩을 칩 탑재용 기관에 고착하여, 반도체 장치를 얻었다((S5)공정). 얻어진 반도체 장치의 연결 및 절연은 모두 양호하였다.
- [0154] (실시에 9)
- [0155] 실시예 6과 동일한 방법으로, 홈이 형성된 웨이퍼의 범프 면에 접착 필름을 부착하고, 접착 필름을 포함하는 적층체의 정압 가압을 수행하였다((IP)공정). 정압 가압 전에 비하여, 정압 가압을 수행함으로써, 보이드의 소멸이 확인되었다.
- [0156] 이어서, 실시예 6과 동일한 방법으로, 접착 필름의 절단((FC)공정), 표면보호시트의 부착((S1)공정), 웨이퍼의 이면 연삭((S2)공정), 칩의 픽업((S3)공정) 및 다이본딩((S4)공정)을 수행하였다.
- [0157] 계속해서, 칩 탑재용 기관을 150℃의 오븐 내에서 60분간 유지하고, 접착 필름을 완전히 경화시켜 칩을 칩 탑재용 기관에 고착하여, 반도체 장치를 얻었다((S5)공정). 얻어진 반도체 장치의 연결 및 절연은 모두 양호하였다.
- [0158] (실시에 10)
- [0159] 실시예 6과 동일한 방법으로, 홈이 형성된 웨이퍼의 범프 면에 접착 필름을 부착하였다.
- [0160] 계속해서, 실시예 8과 동일한 방법으로, 접착 필름의 절단((FC)공정), 표면보호시트의 부착((S1)공정), 웨이퍼의 이면 연삭((S2)공정), 접착 필름을 포함하는 적층체의 정압 가압을 수행하였다((IP)공정). 정압 가압 전에 비하여, 정압 가압을 수행함으로써, 보이드의 소멸이 확인되었다.
- [0161] 이어서, 실시예 1과 동일한 방법으로, 접착 필름 부착 칩 군을 자외선 경화형 점착시트에 전사하였다. 그 후, 분할된 접착 필름 부착 칩을 자외선 경화형 점착시트상으로부터 픽업하고((S3)공정), 실시예 8과 동일하게 다이본딩하였다((S4)공정).
- [0162] 계속해서, 칩 탑재용 기관을 150℃의 오븐 내에서 60분간 유지하고, 접착 필름을 완전히 경화시켜 칩을 칩 탑재용 기관에 고착하여, 반도체 장치를 얻었다((S5)공정). 얻어진 반도체 장치의 연결 및 절연은 모두 양호하였다.
- [0163] (실시에 11)
- [0164] 실시예 6과 동일한 방법으로, 홈이 형성된 웨이퍼의 범프 면에 접착 필름을 부착하였다.
- [0165] 계속해서, 실시예 6과 동일한 방법으로, 접착 필름의 절단((FC)공정), 표면보호시트의 부착((S1)공정), 웨이퍼의 이면 연삭((S2)공정), 칩의 픽업((S3)공정) 및 다이본딩((S4)공정)을 수행하였다.
- [0166] 다이본딩 후에, 다이본딩된 칩 탑재용 기관(접착 필름을 포함하는 적층체)를 가열가압장치에 투입하고, 상압에 대하여 0.5MPa 큰 정압하에서 50℃, 30분 가열하여, 보이드의 제거를 수행하였다((IP)공정). 정압 가압 전에 비하여, 정압 가압을 수행함으로써, 보이드의 소멸이 확인되었다.
- [0167] 계속해서, 칩 탑재용 기관을 150℃의 오븐 내에서 60분간 유지하고, 접착 필름을 완전히 경화시켜 칩을 칩 탑재용 기관에 고착하여, 반도체 장치를 얻었다((S5)공정). 얻어진 반도체 장치의 연결 및 절연은 모두 양호하였다.
- [0168] (실시에 12)
- [0169] 실시예 6과 동일한 방법으로, 홈이 형성된 웨이퍼의 범프 면에 접착 필름을 부착하고, 접착 필름을 포함하는 적층체의 정압 가압을 수행하였다((IP)공정). 정압 가압 전에 비하여, 정압 가압을 수행함으로써, 보이드의 소멸이 확인되었다.
- [0170] 계속해서, 실시예 6과 동일한 방법으로, 표면보호시트의 부착((S1)공정), 웨이퍼의 이면 연삭((S2)공정)을 수행하였다.
- [0171] 계속해서, 표면보호시트의 배면에 익스팬드성 점착시트를 부착하고, 익스팬드 지그에 장착 후에 익스팬드를 수

행하여, 칩 간격을 이간함과 동시에, 칩 사이에 존재하는 접착 필름을 절단하고((FC)공정), 칩의 픽업((S3)공정) 및 다이본딩((S4)공정)을 수행하였다.

[0172] 계속해서, 칩 탑재용 기관을 150℃의 오븐 내에서 60분간 유지하고, 접착 필름을 완전히 경화시켜 칩을 칩 탑재용 기관에 고착하여, 반도체 장치를 얻었다((S5)공정). 얻어진 반도체 장치의 연결 및 절연은 모두 양호하였다.

[0173] (실시예 13)

[0174] 실시예 6과 동일한 방법으로, 홈이 형성된 웨이퍼의 범프 면에 접착 필름을 부착하였다.

[0175] 계속해서, 실시예 8과 동일한 방법으로, 표면보호시트의 부착((S1)공정), 웨이퍼의 이면 연삭((S2)공정), 접착 필름을 포함하는 적층체의 정압 가압을 수행하였다((IP)공정). 정압 가압 전에 비하여, 정압 가압을 수행함으로써, 보이드의 소멸이 확인되었다.

[0176] 계속해서, 표면보호시트의 배면에 익스팬드성 점착시트를 부착하고, 익스팬드 지그에 장착 후에 익스팬드를 수행하여, 칩 간격을 이간함과 동시에, 칩 사이에 존재하는 접착 필름을 절단하고((FC)공정), 칩의 픽업((S3)공정) 및 다이본딩((S4)공정)을 수행하였다.

[0177] 계속해서, 칩 탑재용 기관을 150℃의 오븐 내에서 60분간 유지하고, 접착 필름을 완전히 경화시켜 칩을 칩 탑재용 기관에 고착하여, 반도체 장치를 얻었다((S5)공정). 얻어진 반도체 장치의 연결 및 절연은 모두 양호하였다.

[0178] (실시예 14)

[0179] 실시예 6과 동일한 방법으로, 홈이 형성된 웨이퍼의 범프 면에 접착 필름을 부착하였다.

[0180] 계속해서, 실시예 8과 동일한 방법으로, 표면보호시트의 부착((S1)공정), 웨이퍼의 이면 연삭((S2)공정)을 수행하였다((IP)공정). 계속해서, 표면보호시트의 배면에 익스팬드성 점착시트를 부착하고, 익스팬드 지그에 장착 후에 익스팬드를 수행하여, 칩 간격을 이간함과 동시에, 칩 사이에 존재하는 접착 필름을 절단하였다((FC)공정). 그 후, 칩의 픽업((S3)공정) 및 다이본딩((S4)공정)을 수행하였다.

[0181] 다이본딩 후에, 다이본딩된 칩 탑재용 기관(접착 필름을 포함하는 적층체)를 가열가압장치에 투입하고, 상압에 대하여 0.5MPa 큰 정압하에서 50℃, 30분 가열하여, 보이드의 제거를 수행하였다((IP)공정). 정압 가압 전에 비하여, 정압 가압을 수행함으로써, 보이드의 소멸이 확인되었다.

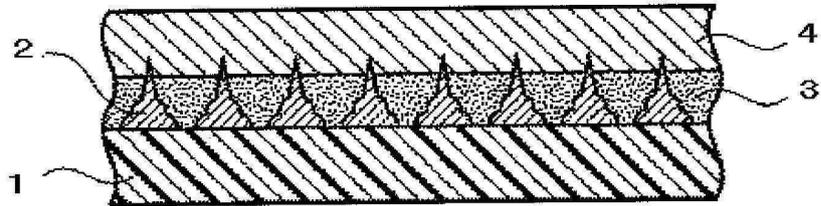
[0182] 계속해서, 칩 탑재용 기관을 150℃의 오븐 내에서 60분간 유지하고, 접착 필름을 완전히 경화시켜 칩을 칩 탑재용 기관에 고착하여, 반도체 장치를 얻었다((S5)공정). 얻어진 반도체 장치의 연결 및 절연은 모두 양호하였다.

[0183] (비교예)

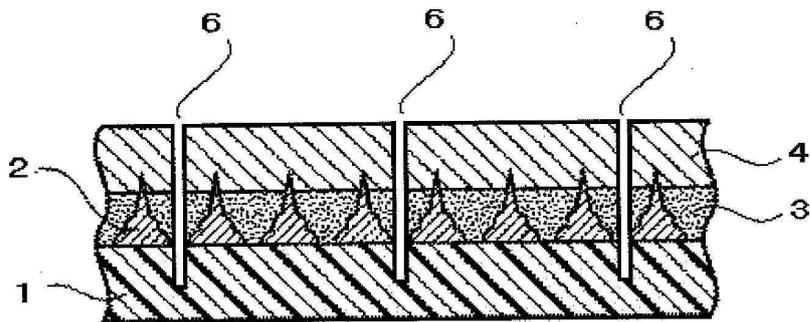
[0184] 접착 필름을 포함하는 적층체의 정압 가압 공정을 수행하지 않는 것 이외에는, 실시예 1과 동일한 방법으로 모의 반도체 장치를 얻었다. 정압 가압을 수행하지 않았기 때문에, 보이드의 소멸은 관찰되지 않고, 또한 얻어진 반도체 장치의 연결 및 절연은 모두 불량하였다.

도면

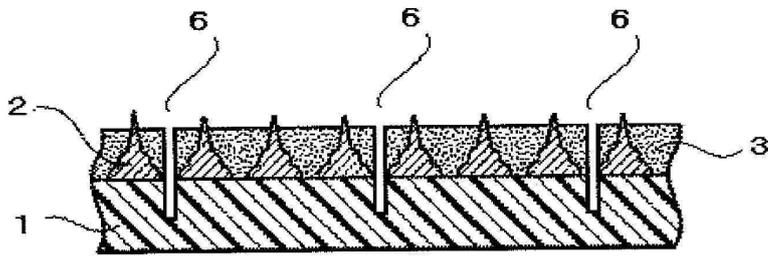
도면1



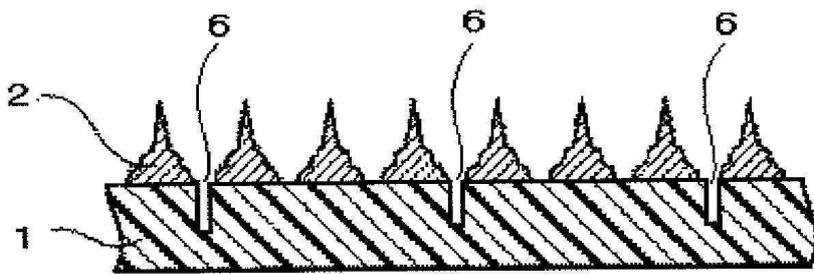
도면2



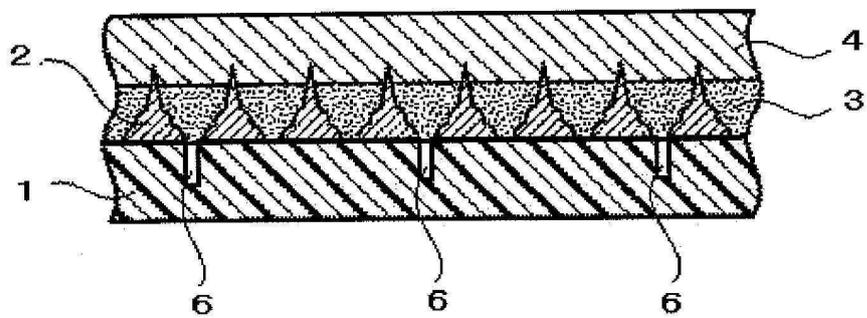
도면3



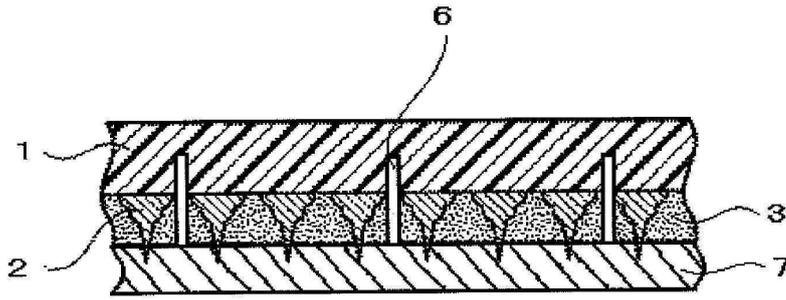
도면4



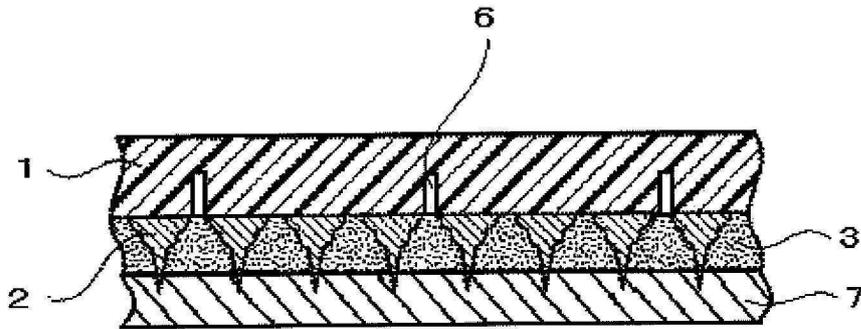
도면5



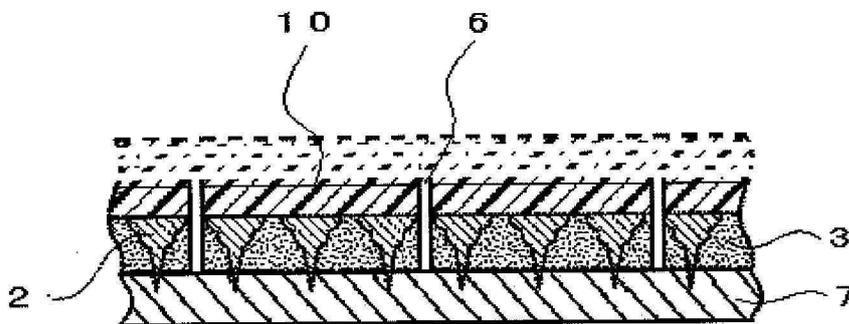
도면6



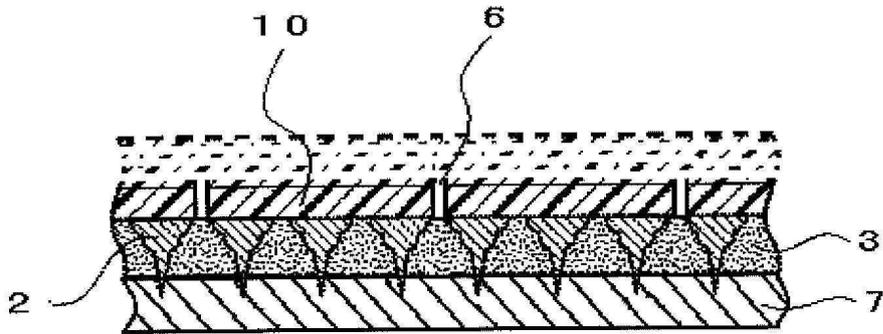
도면7



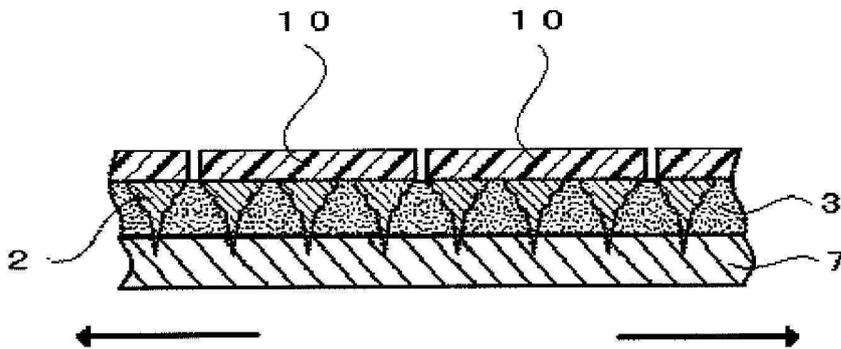
도면8



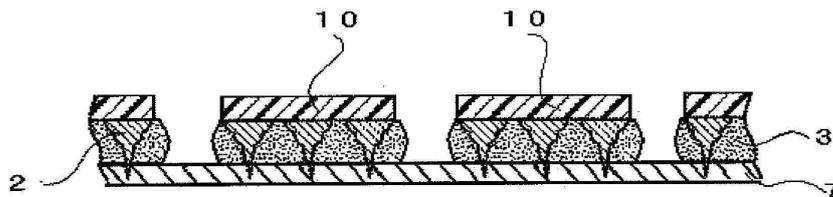
도면9



도면10



도면11



도면12

