

(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(51) Int. Cl.⁶
H05K 1/03

(11) 공개번호 특1999-008383

(43) 공개일자 1999년01월25일

(21) 출원번호	특1997-707910		
(22) 출원일자	1997년11월07일		
번역문제출일자	1997년11월07일		
(86) 국제출원번호	PCT/US 96/006202	(87) 국제공개번호	WO 96/036204
(86) 국제출원출원일자	1996년05월02일	(87) 국제공개일자	1996년11월14일
(81) 지정국	EP 유럽특허 : 오스트리아 벨기에 스위스 독일 덴마크 스페인 프랑스 영국 그리스 아일랜드 이탈리아 룩셈부르크 모나코 네덜란드 포르투갈 스웨덴 핀란드		
국내특허 : 캐나다 중국 일본 멕시코 러시아 싱가포르 대한민국			
(30) 우선권주장	8/437,710 1995년05월09일 미국(US)		
(71) 출원인	더다우케미칼컴파니 그레이스스티븐에스.		
	미국 미시간 48640 미들랜드 애보토 로드 다우 센터 2030		
(72) 발명자	덜먼데이비드에이.		
	미국 미시간 48640 미들랜드 실번 1907		
(74) 대리인	이병호, 최달용		

심사청구 : 없음

(54) 폴리이미드벤즈옥사졸 유전층(들)을 포함하는 인쇄 배선판(들)및 이의 제조방법

요약

인장강도가 200MPa 이상이고, 하나 이상의 면에 전기전도층이 접착되어 있는 폴리이미드벤즈옥사졸(PIBO) 필름. PIBO 필름인 하나 이상의 유전층과 하나 이상의 회로층을 포함하는 인쇄 배선판. 하나 이상의 얇은 유전성 기재층, 하나 이상의 얇은 전도체, 하나 이상의 폭이 좁은 전도체 및 하나 이상의 직경이 작은 비어를 포함하며, 하나 이상의 폴리이미드벤즈옥사졸(PIBO)을 포함하는 인쇄 배선판(PWB).

명세서

본 발명은 인쇄 배선판 및 인쇄 배선판의 제조시 사용되는 패널의 기재로서의 중합체의 용도에 관한 것이다.

인쇄 배선판은 통상적으로 산업 분야에서 패널이라고 칭명되는 하나 이상의 기본 구조 블록으로부터 제조된다. 패널은 유전층의 한면 또는 양면을 완전히 덮고 있고, 여기에 부착되어 있는 전도층을 포함하는 특정 크기의 쉬이트이다. 패널은 통상적으로 한쪽 면이 길이가 300 내지 700mm이고 두께가 0.3mm 미만인 치수를 갖는 얇은 정사각형 또는 직사각형 형태를 취한다. 연속 전도층은 피복재로서 통칭된다. 패널 유전층은 기재층으로서 통칭된다. 피복 두께는 통상적으로 17 내지 50 μ m 범위이다. 기재층의 두께는 통상적으로 75 내지 150 μ m 범위이다. 에폭시 함침된 제직 유리 매트(유리-에폭시)가 일반적으로 기재로서 사용된다. 구리는 일반적으로 피복재로서 사용된다.

인쇄 배선판(PWB)은 특정 크기 및 특정 형태의 쉬이트로서, 전기 부재들을 장착시켜 가능성 전자 장치, 예를 들면 컴퓨터 기억 부품을 제공할 수 있다. PWB는 캐패시터, 레지스터 및 집적 회로 칩(IC)과 같은 조립된 전기 부재에 기계적 지지체로서 제공되어 이들을 전기적으로 접속시킨다. 2개 이상의 IC를 포함하는 PWB는 멀티칩 부품(MCM)으로 칭명된다.

인쇄 배선판은 단면화, 이면화 및 다층화된 3가지 형태의 것들이 있다. 단면화 PWB는 하나의 유전 기재층과 하나의 회로층으로 이루어져 있다. 회로층은 조립 부품들을 연결시키고/시키거나 컴퓨터와 같은 대형 장치를 발전 및 접지시키는 하나 이상의 전기 회로를 함유하는 PWB의 전도층이다. 이면화 PWB는 하나의 유전 기재층과 2개의 회로판을 포함한다. 다층화 인쇄 배선판은 유전층(여기서, 유전층은 유전 기재층이거나, 유전 접착층일 수 있다)과 회로층이 교호하는 적층체이다. 유전 접착층은 일반적으로 다층 PWB를 제작하는데 사용되는 다수의 층들을 함께 결합시키는데 사용된다. 적층시키기 전, 필름 형태로 존재하는 유전 접착층은 프리프레그(prepreg)로 통칭된다.

회로층은 인쇄 회로를 형성하는 전도체로서 칭명되는 형태(즉, 전기 회로)를 포함한다. 전도체는 인쇄 배선판의 회로층의 전기 전도 영역이다. 전도체의 예에는 라인(line)[와이어(wire)와 유사함], 랜드(land)(IC, 캐패시터 및 레지스터와 같은 전기 부재가 PWB에 연결되어 있는 영역), 비어(via)(2개 이상의 회로층을 접속시키는 금속 도금된 호울) 및 환형 링(ring)이 포함된다. 환형 링은 회로층에서 비어를 에워싸고 있는 전도체이다.

회로층의 형태는 또한 이의 치수 특성으로 기술된다. 예를 들면, 전도체 간격은 2개의 인접한 전도체 소자들 간의 가장 근접한 에지-대-에지 거리이고, 피치(pitch)는 하나의 전도체 라인의 중심으로부터 인접한 라인의 중심으로부터의 거리이며, 전도체 폭은 각각의 전도체의 하나의 에지로부터 반대 에지까지의

거리이다.

일반적으로, PWB 회로층은 감광성 내식막/에칭 공정으로 패널의 피복재에 생성시킨다. 통상적으로, 패널은 하나 이상의 단면화 또는 이면화 PWB로 절단한다. 하나 이상의 PWB 회로층(여기서, 회로층은 전기 부재를 수용할 상태는 아니지만 다층 PWB의 제조시 다른 처리된 패널과 적층시킬 수 있다)을 표면에 포함하는 유전층을 이후로는 처리된 패널로서 언급할 것이다. 감광성 내식막/에칭 공정을 이용하여 구리 피복판으로부터 이면화 PWB를 제작하는 통상의 단계에 대해서는 다음 문헌에 기술되어 있다[참조: Printed Circuit Board Basics 2nd Ed., M. Flatt, Miller Freeman, San Francisco, 1992].

통상의 다층 인쇄 배선판은 양면에 회로층을 포함하는 2개의 처리된 패널을 적층시킴으로써 형성시킨다. 이러한 처리된 패널은 통상적으로 프리프레그를 사용하여 함께 적층시킨다. 유리-에폭시 기재를 함유하는 PWB를 제작하는데 있어서, 프리프레그는 통상적으로 부분적으로 경화된 유리-에폭시 필름이다. 처리된 패널은, 회로층을 프리프레그에의 접착을 촉진시키는 화합물로 처리함으로써 적층을 위해 추가로 제조한다. 처리된 패널과 프리프레그의 교호층을 다이에 위치시킨다. 처리된 패널과 프리프레그 뿐만 아니라, 다이에서 바닥층과 최상층으로서 프리프레그 그리고 이어서 금속 호일층(통상적으로, 구리층)을 포함하는 것이 통상적이다. 프리프레그, 처리된 패널 및 금속 호일을 열 및 압력을 다이에 가하여 적층시킨다. 적층시키고 나면, 프리프레그와 금속 호일은 적층체의 외부 피복재를 제공한다. 이어서, 적층체를 상기한 이면화 PWB 공정 또는 이와 유사한 공정을 이용하여 가공 처리하여 다층 PWB를 형성시킨다.

컴퓨터 및 셀 방식의 전화와 같은 전자 장치는 컴퓨팅 속도와 용량이 계속 증가하면서 크기가 감소함에 따라, 인쇄 배선판의 회로 밀도는 증가하고 용적은 감소한다. PWB 회로 밀도는 PWB 표면적(in^2)에 접착할 수 있는 도선을 접속하는 부재의 수로서 정의되고 이러한 수에 비례한다. PWB 회로 밀도가 증가하고 용적이 감소하면, 보다 얇은 유전 기재층, 보다 얇은 피복층, 보다 좁은 전도체 간격, 보다 좁은 전도체 폭 및 비어 호일의 보다 작은 직경을 수득할 수 있다.

보다 높은 회로 밀도의 멀티칩 부품(MCM)이 개발됨에 따라, 탭 도선 프레임, 와이어 접착 및 플립 칩 장착과 같은 직접 표면 장착 칩 기술을 광범위하게 이용할 수 있게 되었고, 칩은 IC 칩용으로 단축되었다. 칩이 직접 표면 장착되고 MCM은 실제적인 열순환에 이용되기 때문에, 배선판-칩의 열팽창계수(CTE)의 차이는 칩을 사용할 수 없게 만들거나, 칩을 PWB에 접속할 수 없게 만든다. 따라서, XY면에서의 CTE는 가동시키는 동안 칩이 파괴되는 것을 방지하고/하거나 배선판과 칩 사이의 접속이 파괴되는 것을 방지하기 위해 칩의 CTE와 근사할 필요가 있다. 이는 기재층의 XY CTE가 실리콘 기본 IC 칩의 CTE와 근사할 것을 요구한다.

PWB를 제작하는데 있어서의 중요한 일면은 PWB의 다른 특징적 양태에 대해 목적하는 위치로의 회로의 특징적 양태(예: 비어)의 적합도이다. 목적하는 위치로의 적합도는 정합도(registration)로 칭명된다. 부적합한 정합도로 인한 PWB 결함은 종종 적층하는 동안 발생한다. 영구적인 기재의 변형과 유도 응력으로 인해 적층화가 진행되는 동안 불량한 정합도가 발생한다. 유도 응력은 기재와 회로층 사이의 열팽창계수(CTE)의 불일치로 인해 발생한다. 따라서, 기재층은 응력 유도된 정합 결함(휨)에 저항하기에 충분한 강성 및 강도를 지니는 것이 유리하다. 적층화 공정이 진행되는 동안 수축과 같은 최소 영구 변형을 나타내는 기재를 갖는 것이 또한 유리하다.

시판되는 유전성 기재는 PWB 크기를 더욱 더 감소시키고 PWB 회로 밀도를 더욱 더 증가시키고 PWB 고주파수 신호 전파속도를 더욱 더 증가시키는 것을 제한하는 추세이다. 유리-에폭시 기재층은 보강용 제작 유리 매트에 관해 주기적인 조도를 나타낸다. 이러한 조도는 기재와 피복재가 얼마나 얇을 수 있는지를 제한하고, 따라서 궁극적으로는 회로가 얼마나 얇을 수 있는지를 결정한다. 또한, 유리-에폭시 층은 XY면에서 선 열팽창계수(CTE)가 12 내지 17ppm/°C인 반면, 실리콘으로 이루어진 IC는 CTE가 약 3ppm/°C이다. 이러한 불일치는 칩을 파괴시키거나, 칩이 PWB에 접속되지 못하게 할 수 있다. 유리-에폭시 기재의 유전상수는 4.5 정도로 높다. 이러한 높은 유전상수는 고주파수 회로의 신호 전파속도를 상당히 감소시킨다. 또한, 유리 보강으로 인해, 유리-에폭시 기재는 중합체성 기재보다 드릴의 날을 더욱 빨리 마모시킨다.

보다 최근의 기재에서는 유리-에폭시 기재와 관련된 몇몇 문제를 해결하려는 시도가 있었다. 예를 들면, 섬유 보강된(케블라 섬유 또는 흑연 보강된) 폴리이미드 기재가 개발된 바 있다. 그러나, 이러한 기재는 고풍습성, 높은 단가, 고유전상수(> 3) 등과 같은 다수의 단점을 지니며, 케블라 섬유는 구리 피복재에 대한 접착성이 불량하다.

충전된 폴리테트라플루오로에틸렌(PTFE)이 또한 유리-에폭시 기재의 한계(예: 고유전상수)를 해결하기 위해 사용된 바 있다. PTFE는 이의 낮은 고유 강성으로 인해 충전제를 필요로 한다. PTFE 충전제는 유리 보강제가 유리-에폭시 기재층에서 일으키는 문제와 동일한 문제를 야기시킨다. PTFE 기재는 또한 온도에 대해 XY면에서 큰 후기 변형도를 나타낸다. PTFE의 큰 후기 변형도는 다층 PWB에서 수득할 수 있는 정합도를 제한한다.

액정 중합체(LCP) 기재가 최근 들어 개발된 바 있다. LCP는 통상적으로 유전상수가 주로 3 미만인 견고한 강성 중합체이다. 그러나, LCP는 금속 피복재에 양호하게 접착하기 어려운 경향이 있다. 또한, LCP는 일반적으로 이방성 열팽창계수(CTE)를 나타낸다. 특히, LCP는 Z 방향 CTE가 구리의 CTE보다 훨씬 크다. Z 방향은 XY 면에 대해 수직인 방향이다. MCM 공정동안의 열순환으로 인해, 구리-LCP CTE 불일치는 응력을 야기시킬 수 있고, 비어의 구리 도금을 파괴시킬 수 있다. 비어 직경이 감소함에 따라, 비어 구리 도금 응력은 비어 직경의 역제곱에 비례하여 증가할 것이다. 결과적으로, LCP 기재층을 포함하는 다층 PWB에서 신뢰할 만한 소직경의 비어를 제작하기는 어려울 것이다.

따라서, 회로 밀도가 높고 고주파수 신호 전파속도가 신속할 수 있는, 단면화, 이면화 또는 다층화 PWB로 형성시킬 수 있는 패널을 제작할 필요가 있다. 이리하여, PWB, 특히 얇은 기재층, 얇은 회로층, 좁은 전도체 폭, 좁은 전도체 간격 및 작은 직경 비어를 갖는 본 발명의 다층 PWB를 제작할 수 있게 되었다.

본 발명의 하나의 양태는 하나 이상의 면에 접착한 전기전도층을 포함하는 폴리이미드벤즈옥사졸(PIBO)로

이루어진 필름(여기서, PIBO 필름의 인장강도는 25℃에서 200MPa 이상이다)이다. 인장강도는 ASTM D-638-87B에 따라 측정한다. 전기전도층이 결합된 PIBO 필름은 패널, 스위트 또는 처리된 패널의 형태로 존재할 수 있다.

본 발명의 또 다른 양태는 ASTM D-638-87B에 따라 25℃에서 측정한 인장강도가 200MPa 이상인 PIBO 필름인 하나 이상의 유전층과 하나 이상의 회로층을 포함하는 인쇄 배선판이다. 본 발명의 이러한 양태는 상기한 PWB를 제작하는데 사용할 수 있다.

본 발명을 이용하여, 유리-에폭시 기술에 비해, 보다 얇은 유전 기재층, 보다 얇은 전도체, 보다 좁은 전도체 간격, 보다 좁은 전도체 폭 및 보다 작은 직경 비어를 갖는 PWB를 제작할 수 있게 되었다. 결과적으로, 본 발명을 이용하여, 현재 및 차세대 전자장치에 대해 예기되는 크기 감소 및 컴퓨팅 요구조건을 충족시킬 수 있는 소형의 고회로밀도를 갖는 신속한 시그널 전파속도의 MCM을 제작할 수 있다.

본 발명의 제1양태로, 하나 또는 2개의 전기전도층에 접착된 PIBO 필름은 예를 들면 장형 스위트, 패널 또는 처리된 패널일 수 있다. 장형 스위트는 롤링시킬 수 있다. 절단을 최소화하기 위하여, 피복된 PIBO 스위트의 폭은 특정 패널의 폭과 동일한 것이 바람직하다.

전기전도층은 임의의 전기전도성 금속일 수 있다. 바람직하게는, 금속은 구리, 알루미늄 또는 이의 합금일 수 있다.

전기전도층의 두께는 바람직하게는 50 μ m 미만, 더욱 바람직하게는 17 μ m 미만이다.

소형의 고회로밀도 PWB를 제공하기 위해, 얇은 피복층 또는 얇은 회로층에 결합된 얇은 기재를 포함하는 것이 바람직하다. 0.1 μ m 정도로 얇고 2000 μ m 정도로 두꺼운 PIBO 필름을 사용할 수 있다. 기재층으로서 사용되는 PIBO 필름의 두께는 바람직하게는 125 μ m 미만, 가장 바람직하게는 50 μ m 미만이다. PIBO 강성, 고강도 및 표면 유연성을 위해, 25 μ m 이하의 얇은 기재를 사용할 수 있다. 그러나, PIBO 필름의 두께는 5 μ m 이상인 것이 바람직하다.

PIBO 필름은 유리 섬유 및 세라믹 입상체와 같은 충전제를 함유할 수 있다. 그러나, PIBO 필름은 충전제 없이 사용하는 것이 바람직하다. 충전제를 함유하지 않는 기재층은 통상적으로 충전제를 함유하는 기재층에 비해 표면이 더욱 유연하다. 표면이 유연할수록, 보다 얇은 회로층을 제공할 수 있다.

PIBO 중합체는 필름 형태로 존재할 수 있으며, PWB 유전층으로서 작용한다. PIBO는 다음과 같은 물리적 특성 중 하나 이상의 특성을 갖는 것이 바람직하다: 고강성, 고강도, 저유전상수, 실리콘의 CTE와 유사한 XY면 CTE, 100ppm/℃ 미만의 Z면 CTE 및 300℃로의 가열시 저열변형도. 하나 이상의 바람직한 특성을 제공하기 위해 충전제를 사용할 수 있으나, 충전제를 함유하지 않는 PIBO 필름이 바람직한 특성 한계와 부합하는 것이 바람직하다.

폴리이미드벤즈옥사졸은 통상적으로 2무수물 단량체와 디아미노벤즈옥사졸 단량체의 반응생성물인 폴리암산을 이미드화시킴으로써 제조한다. 이미드화는 폴리암산의 암산 결합의 축합 반응으로서, 이에 의해 폴리이미드벤즈옥사졸의 이미드 결합이 형성된다. 본원에서 참고로 인용된 공계류중인 하기 특허 문헌에서는, PIBO 필름을 형성하기 위한 방법 및 반응물에 대해 상세히 기술하고 있다[참조: 1994년 10월 31일자로 출원된 폴리암산 및 폴리암산을 폴리이미드벤즈옥사졸 필름으로 전환시키는 방법에 관한 미국 특허원 제 331,775호 및 1995년 4월 24일자로 출원된 중합체성 산 전구체 및 고분자량 폴리암산 및 폴리이미드벤즈옥사졸의 제조방법에 관한 출원번호 미확인 특허문헌]. PIBO 필름을 제조하기 위한 바람직한 폴리암산은 피로멜리트산 2무수물과 5-아미노-2-(p-아미노페닐)벤즈옥사졸의 반응 생성물, 피로멜리트산 2무수물과 2,6-(4,4'-디아미노디페닐)벤조[1,2-d:5,4-d']비스옥사졸의 반응생성물 및 피로멜리트산 무수물과 2,2'-p-페닐렌-비스(5-아미노벤즈옥사졸)의 반응생성물이다.

보다 견고하고 보다 강한 기재층을 포함하는 것이 특히 강성 PWB를 위해 유리하기 때문에, 탄성 모듈러스가 0.5GPa 이상인 PIBO 필름이 바람직하다. ASTM D-638-87B에 의해 측정된 인장강도가 250MPa 이상인 것이 또한 바람직하다. 탄성 모듈러스가 5GPa 이상인 PIBO 필름이 더욱 바람직하다. 인장강도가 300MPa 이상인 것이 더욱 바람직하다.

표면에 장착된 IC 칩의 파괴를 최소화하기 위해, 기재층으로서 사용되는 PIBO 필름의 XY면 선 CTE는 -55 내지 125℃에서 1 내지 7ppm/℃인 것이 바람직하다. PIBO 필름의 Z방향 CTE는 -55 내지 125℃에서 100ppm/℃ 미만인 것이 바람직하다.

고주파수에서의 시그널 전파속도를 신속하게 하기 위해, PIBO 필름의 유전상수는 1MHz 내지 1GHz에서 2 내지 3.3인 것이 바람직하다. 시험 IPC 650 2.5.8A로 측정된 PIBO 필름의 소실 인자는 0.01 이하인 것이 바람직하다.

정량도 문제를 최소화하기 위해, IPC 650 2.2.4A로 측정된 영구 횡방향 변형도가 0.02% 미만인 PIBO 필름이 또한 바람직하다.

본 발명의 제1 양태를 구성하기 위해서는 PIBO 필름을 형성해야 한다. 통상적으로, PIBO 필름을 제조하기 위해서는, 2무수물 단량체와 디아미노벤즈옥사졸 단량체를 용매 속에서 반응시킴으로써 폴리암산을 제조한다. 생성된 폴리암산은 통상적으로 용매에 대해 가용성이다. 이후로는, 폴리암산/용매는 폴리암산 용액으로 칭명될 것이다. 이어서, 폴리암산을 용액 속에서 이미드화함으로써 형성시킨 폴리암산 용액 또는 PIBO 용액을 필름으로 성형시킨다. 폴리암산 용액을 필름으로 만든 후, 이어서, 이를 이미드화하여 PIBO 필름을 형성시킨다. 이어서, PIBO 필름을 열처리하여, 잔류하는 용매를 제거하거나 특정 필름 특성을 향상시킬 수 있다.

통상적으로, 2무수물 단량체와 디아미노벤즈옥사졸 단량체는 용매 속에서 반응시킨다. 용매는 통상적으로 N,N-디메틸아세트아미드, N-메틸피롤리딘, 1,3-디메틸-5-이미다졸리딘, N,N-디메틸포름아미드, 1,1,3,3-테트라메틸우레아 또는 N-옥시헥실피롤리딘과 같은 극성의 비양자성 용매이다. 하나 이상의 극성의 비양자성 용액의 혼합물도 또한 용매로서 사용할 수 있다. 폴리암산 용액을 성형하기 전에, 용매 분획은 열을 가하여 제거하거나, 폴리암산에 대해 불용성인 용매를 이용하여 상기 용매를 추출하거나, 이

들 방법을 둘다 이용하여 용매를 제거한다. 용매를 제거하기 위한 온도는 폴리암산을 이미드화하기 위한 온도보다 낮은 것이 바람직하다. 폴리암산은 통상적으로 이미드화되기까지 일부의 용매와 결합함으로써, 용매량을 휘발에 의해 10중량% 미만으로 감소시키기 어렵게 한다.

폴리암산 PIBO 이미드화 생성물이 폴리암산 용액의 용매에 불용성인 경우, 이미드화 전에, 폴리암산 용액은 필름으로 성형시키는 것이 바람직하다. 비지된 필름은 압출과 같은 전단 기술을 포함하는 기술을 이용하여 형성시킬 수 있다. 폴리암산 용액을 성형하여 필름을 형성시키는 공정은 또한 폴리암산 용액을 적당한 기판에 피복, 캐스팅(casting), 침지 또는 분무시킴으로써 수행할 수 있다. 적당한 기판에는 유리, 알루미늄, 스테인레스 강, 실리콘, 구리, 폴리이미드 필름, 테트라플루오로에틸렌 플루오로카본 중합체(TeflonTM로 시판됨)가 포함된다. 종종, 플루오르화 중합체 또는 실리콘유와 같은 이형제를 사용하여 기판으로부터 필름을 분리하기 쉽게 할 수 있다.

폴리암산 PIBO 이미드화 생성물이 폴리암산 용액의 용매에 대해 가용성인 경우, 폴리암산 용액은 통상적으로 필름으로 성형시킬 필요가 없고 이러한 성형은 바람직하지 않을 수 있다. 따라서, 폴리암산 용액 중의 폴리암산은 우선 이미드화시킨 다음 상기한 바와 같이 필름으로 성형시킨다.

성형 방법과는 무관하게, 폴리암산은 가열시키거나, 촉매를 사용하거나, 이들 방법 둘다를 이용하여 PIBO로 이미드화할 수 있다. 폴리암산은, 폴리암산 용액 또는 일부의 용매를 제거한 후의 폴리암산 용액을 가열함으로써 PIBO로 이미드화시킬 수 있다. 촉매화제는 폴리암산 용액 또는 일부의 용매를 제거한 후의 폴리암산 용액에 가할 수 있다. 사용가능한 촉매에는 아세트산 무수물, 프로피온산 무수물, 케텐 및 이소부티르산 2무수물과 같은 탈수제가 포함된다. 이들 촉매는 단독으로 사용할 수도 있으나, 바람직하게는 무기염을 형성하지 않는, 유기 염기와 함께 사용하는 것이 가장 바람직하다. 이러한 예에는 피콜린, 피리딘, 이소퀴놀린, 트리에틸아민, 루티딘 또는 이들의 혼합물이 포함된다. 필름을 성형시키기 전 또는 후에, 가열하거나 촉매를 부가할 수 있다.

본 발명에서는 열을 이용하여 폴리암산을 PIBO로 이미드화하는 것이 바람직하다. 특히 그리고 놀랍게도, 인장강도와 신도(%)가 향상된 PIBO 필름을 제공하는 가열 공정이 더욱 바람직하게 이용된다. 일반적으로, 당해 공정은 후가열 단계를 포함한다. 우선, 필름은 185 내지 280°C, 더욱 바람직하게는 185 내지 240°C, 가장 바람직하게는 230°C의 온도에서, 5 내지 90분, 더욱 바람직하게는 10 내지 80분, 가장 바람직하게는 15 내지 75분동안, 공기 중에서 또는 불활성 대기하에서, 바람직하게는 습기의 부재하에서 이미드화시킨다. 이와 같이, 이미드화 필름은, 당해 필름을 250°C, 바람직하게는 300°C 내지 600°C 미만, 그리고 생성되는 PIBO 필름의 유리전이온도 미만의 온도로 적어도 10초 동안 가열함으로써, 추가로 열처리하여 PIBO 필름의 특성을 개선시키는 것이 바람직하다. 더욱 바람직하게는, 추가 열처리는 250 내지 350°C의 상대적으로 낮은 온도에서 공기 또는 불활성 대기하에 일차적으로 수행하고, 이어서 350 내지 500°C의 상대적으로 높은 온도에서 공기 또는 불활성 대기하에서 이차적으로 수행한다. 불활성 대기는 가장 바람직하게는 질소이다.

PIBO 필름이 제조되면, 전기전도층을 PIBO 필름에 접착시켜 예를 들면 스위치, 패널 또는 처리된 패널을 형성시킨다. 이어서, 전기전도층이 접착된 PIBO 필름을 PWB로 제작할 수 있다.

전기전도층은, 폴리암산 필름을 전기전도성 호일에 직접 형성시킨 후 이어서 폴리암산 용액을 이미드화하여 PIBO 필름을 형성시킴으로써, PIBO 필름에 접착시킬 수 있다. 바람직하게, 호일은 구리, 알루미늄 또는 이의 합금이다. 이리하여, 호일은 본 발명의 PIBO 필름의 전기전도층으로서 작용한다. PIBO 필름의 호일에 대한 접착력은 3-아미노프로필트리에톡시실란과 같은 접착 촉진제를 사용함으로써 촉진시킬 수 있다.

전기전도층은 예를 들면 증착, 무전기도금, 전기도금, 스퍼터링 및 이들이 혼합된 기술과 같은 기술에 의해 PIBO 필름에 적용할 수 있다. 증착, 스퍼터링 및 전기도금 등의 방법은 다음 문헌에 기술되어 있다 [참조: Electronic Packaging and Production, May, 1992, pages 74-76]. 증착, 스퍼터링, 전기도금 및 무전기도금 등의 방법은 다음 문헌에 더욱 상세히 기술되어 있다 [참조: Handbook of Tribology Materials, Coatings and Surface Treatments, B. Bhushan B. K. Gupta, Chapters 9-10, McGraw-Hill, Inc., 1991].

종종, 씨드 금속/금속 산화물 층(들)은 PIBO 필름에 가하여 후침착층의 접착력을 향상시킬 수 있다. 씨드 금속/금속 산화물의 예에는 니켈, 크롬, 티탄, 크롬, 철, 몰리브덴 또는 지르코늄이 포함되고, 이를 일차적으로 가하여 구리와 같은 후속 금속 침착물의 접착력을 향상시킬 수 있다. 씨드층은 무전기도금, 스퍼터링 및 증착과 같은 다수의 기술을 이용하여 적용시킬 수 있다. PIBO 필름 표면은 또한 화학적으로, 플라즈마 또는 철 처리하여 전기전도층 또는 씨드층의 PIBO 표면에 대한 접착력을 향상시킬 수 있다.

증착 공정에서는, 재료를 진공하에서 저항 가열기, 레이저 및 플라즈마와 같은 열원을 이용하여 증발시키고, 이어서 재료를 PIBO 필름 상에서 응축시킨다. 이 기술은 비교적 신속하게 진행되나, 0.2 μ m 이하의 층 두께로 제한하는 것이 바람직하다. 증착된 층에 전기도금 또는 무전기도금시킴으로써 보다 두꺼운 층을 침착시킬 수 있다. PIBO 필름의 접착력은 상기한 바와 같이 동일하게 처리하여 향상시킬 수 있다.

스퍼터링은 PIBO 필름을 진공실 내에 넣는 단계를 포함하는데 여기서 증착될 재료는 진공 튜브에서 음극으로서 작용한다. 음극은 기체로부터의 이온의 충격을 받고, 이어서 유리된 재료의 이온은 PIBO 상에서 침착된다. 이러한 침착법은 통상적으로 PIBO 필름 상에 500nm 이하의 피복물을 제공한다. 보다 두꺼운 전기전도층은 침착층에 무전기도금으로 침착시킬 수 있다. 다시, PIBO 필름은 상기한 바와 같이 예비처리할 수 있다.

금속 필름을 PIBO 필름에 전기도금하는데 있어서, 당해 공정은 통상적으로 PIBO 필름을 화학 예비처리, 플라즈마 예비처리 및 이온 예비처리하는 방법과 같은 표면 처리 방법을 이용하여 개시한다. 이어서, 금속을 씨드 금속층에 목적하는 두께로 연속 전기도금시킨다. 통상적으로, 금속은 원소(금속)의 이온을 함유하는 염의 수용액으로부터 도금하는데, 당해 금속은 전류를 상기 용액에 통과시킴으로써 침착시키고, 여기서, PIBO는 음극으로서 작용하고 침착되는 금속이 양극으로서 작용한다. 금속은 긴 PIBO 필름 롤을

풀고 당해 필름을 수용액으로 차례로 통과시킴으로써 연속 전기도금시킬 수 있다. 무전기도금 공정(화학적 환원 증착)을 이용하여 전기전도층을 PIBO 필름에 접착시킬 수도 있다. PIBO 필름은 상기한 바와 같이 예비처리할 수 있다. 전기전도층, 바람직하게는 구리는 통상적으로 수성인 욕으로부터 PIBO에 도금시킨다. 당해 욕은 통상적으로 금속 염, 환원제, 착화제, 완충제, 촉진제 및 억제제를 함유한다. 금속 염은 금속의 공급원이다. 환원제는 금속 염을 물에 용해시킴으로써 생성되는 금속 이온을 환원시키기 위한 전자를 공급한다. 착화제는 반응에 이용가능한 유리 금속의 양을 조절한다. 완충제는 공정이 진행되는 동안 욕의 pH를 유지시킨다. 촉진제는 반응속도의 증가를 보조한다. 억제제는 환원반응의 조절을 보조한다. 열은 통상적으로 침착 공정을 촉진시키기 위해 적용된다. 통상적으로, 황산구리(CuSO_4)가 염으로서 사용되고 포름알데히드가 환원제로서 사용된다.

전기전도층, 바람직하게는 구리, 알루미늄 또는 이들의 합금을 PIBO 필름에 접착시키는데 이용할 수 있는 또 다른 방법은 상기 금속의 호일을 접착제를 사용하여 PIBO 필름에 접착시키는 방법이다. 적합한 접착제에는 에폭시, 시아네이트 에스테르, 폴리이미드 및 폴리암산이 포함된다. 접착제는 액상, 분말 또는 필름 형태일 수 있다. 접착제를 금속 호일, PIBO 필름 또는 둘다에 가할 수 있다. 접착제는 캐스팅, 침지, 분무 또는 프레스에 의해 가할 수 있다. PIBO와 금속 호일은 당해 호일 및 필름을 가열 및 가압시킴으로써 적층시켜 함께 접착시킬 수 있다.

PIBO 필름을 전기전도층에 접착시킨 후, PIBO 필름과 접착층은 특정 크기의 생성물, 예를 들면 패널 또는 처리된 패널로 절단할 수 있다. 절단은 레이저 절단법, 기계적 톱질 및 수제트 절단법과 같은 방법을 이용하여 수행할 수 있다.

하나 이상의 PIBO 유전층을 함유하는 PWB는 단면화, 이면화 또는 다층 PWB일 수 있다. 단면화 및 이면화 PWB의 경우, PWB는 각각 하나의 PIBO 유전층과 하나 또는 2개의 회로층을 포함하는데, 여기서 회로층(들)은 부재들을 설치하고/하거나 상호 접속시키고 외부 장치에 접속시키고, 발전 및/또는 접지시키는 수단을 제공한다. PIBO 필름은 회로층들 및/또는 회로층 형태들 사이에 전기절연 수단을 제공하면서 PWB의 기계적 지지체 역할을 한다.

본 발명의 PWB는 강성이거나 굴곡성일 수 있다. 일반적으로, PIBO 유전층을 함유하는 다층 PWB는 실제로 강성일 것이다. PIBO 유전층을 함유하는 단면화 및 이면화 PWB는 굴곡성일 수 있다.

본 발명의 PWB는 PIBO 유전층을 함유하기 때문에, 회로층의 두께는 $50\mu\text{m}$ 미만, 더욱 바람직하게는 $17\mu\text{m}$ 미만일 수 있다. 동일한 이유로, 본 발명은 회로층이 $100\mu\text{m}$ 미만의 하나 이상의 전도체 라인 폭, $100\mu\text{m}$ 미만의 하나 이상의 전도체 간격, $200\mu\text{m}$ 내지 $0\mu\text{m}$ (랜드 부재)의 하나 이상의 환형 호일 링 폭 및 $200\mu\text{m}$ 미만의 하나 이상의 비어 직경과 같은 하나 이상의 바람직한 회로 형태들을 갖는 것을 유리하게 허용한다. 상기한 회로층 및/또는 형태들은 바람직하게는 PIBO 필름에 접착시킨다. 바람직하게, 회로층은 구리, 알루미늄 또는 이들의 합금이다.

본 발명의 단면화 또는 이면화 PWB는 임의의 통상의 방법으로 형성시킬 수 있다. 예를 들면, 상기한 단면화 또는 이면화 PWB는 이면화 PWB에 대해 상기한 바와 같은 광광성 내식막/에칭 공정을 이용하여 제조할 수 있는데, 상기한 공정은 경우에 따라 거의 변형시키지 않고도 단면화 PWB를 형성시키는데 이용할 수 있다. 본 발명의 단면화 또는 이면화 PWB는 이를 제조하기 위한 임의의 특정 방법으로 제한되지 않는다.

본 발명의 다층 PWB에 있어서, PWB는 하나 이상의 비어로 접속되어 있는 다수의 교호 유전층과 회로층으로 이루어져 있다. 가장 간단한 다층 PWB는 3개의 회로층과 2개의 유전 기재층으로 이루어진 형태이다. 매우 증가된 수의 층을 포함하는 PWB가 보다 통상적이고 본 발명에 의해 유리하게 수득될 수 있다.

본 발명의 다층 PWB에 있어서, PWB의 외부면을 구성하는 회로층은 통상적으로 IC칩, 레지스터 및 캐패시터와 같은 전기 부재를 설치할 자리를 제공하고 이들 부재들을 전기적으로 접속시킨다. PWB의 내부에 위치하는 회로층(들)은 통상적으로 설치된 부재들, 외부 장치, 전원 및 접지 등을 전기적으로 접속시킨다. 기재층(들)은 통상적으로 PWB에 강성(기계적 지지)을 제공하고, 회로층들 사이를 전기절연시키고, 회로의 전도체들 사이를 전기절연시킨다. 유전성 접착층(들)은 통상적으로 회로층들 사이를 결합시키고, 회로층들 사이를 전기절연시키고, 회로층의 전도체들 사이를 전기절연시킨다.

PIBO는 열경화성 또는 열가소성 중합체가 아니기 때문에, 이는 일반적으로 유전성 접착층으로서 사용할 수 없을 것이다. 따라서, 본 발명의 다층 PWB에 있어서, PIBO는 통상적으로 기재층으로서 사용될 것이고 몇몇 다른 재료를 유전성 접착층으로서 사용할 것이다. 그러나, 이미드화시 PIBO를 형성하는 폴리암산은 다층 PWB를 제조하는 동안 접착층으로서 사용할 수 있기 때문에, 결과적으로 PIBO 유전성 접착층을 형성한다. 접착제로 예비 피복시킨 PIBO 필름은 또한 다층 PWB 공정에서 층들을 함께 적층시켜 결과적으로 PIBO 유전성 접착층을 형성하는데 사용할 수 있다. 유전성 접착층은 적층시킨 후 회로층 및 PIBO에 양호한 접착력을 나타내는 임의의 재료일 수 있다. 유전성 접착층의 유전상수는 PIBO의 유전상수에 근접하는 것이 바람직하고, 바람직하게는 4.5 미만이다. 에폭시, 시아네이트 에스테르 및 폴리이미드와 같은 접착제로부터 유도된 유전성 접착층을 사용할 수 있다. 상기한 접착층은 세라믹 분말 또는 섬유와 같은 충전제를 함유할 수 있다. 바람직하게, 2개의 PIBO처리된 패널은 두께가 $130\mu\text{m}$ 미만, 더욱 바람직하게는 $50\mu\text{m}$ 미만인 접착층으로 접착 결합시킬 수 있다.

본 발명의 PWB는 -55 내지 125°C 에서 열순환된 PWB의 신뢰성을 기술하고 있는 IPC 650 2.6.6.B 시험을 바람직하게 통과했다.

본 발명의 다층 인쇄 배선판은 양면에 회로층들을 포함하는 2개 이상의 처리된 패널(여기서, 하나 이상의 처리된 패널은 PIBO 기재층을 포함한다)을 적층시킴을 포함하는 공정으로 제작할 수 있다. 처리된 패널들은 통상적으로 상기한 바와 같은 접착제를 사용하여 함께 적층시킬 수 있다. 접착제는 건식 분말, 액체, 필름 또는 페이스트 형태일 수 있다. 바람직하게, 접착제는 필름(프리프레그)의 형태일 수 있다. PIBO 처리된 패널은 접착층의 접착력을 향상시키기 위해 처리할 수 있다. 이러한 처리에는 경석을 사용하여 손으로 세정하거나 플라즈마, 화학 또는 피복 처리함을 포함한다. 처리된 패널과 프리프레그의 교호층을 다이에 위치시킨다. 처리된 패널과 프리프레그 뿐만 아니라, 프리프레그 다음에 금속 호일층(통상적으로, 구리)을 다이의 바닥층과 최상층으로서 함유하는 것이 통상적이다. 프리프레그, 처리된 패널 및

금속 호일은 다이를 가열 및 가압시킴으로써 적층시킨다. 적층시키면, 프리프레그와 금속 호일은 적층체의 외부 피복재를 생성한다. 이어서, 적층체는 전기 부재들을 설치하기 쉬운 외부 회로층들을 생성시키기 쉬운 임의의 방법으로 처리한다. 외부층의 생성에는 기계적 천공, 레이저 천공 또는 플라즈마 제거와 같은 기술로 수행할 수 있는 비어의 천공이 포함된다. 최종적으로, 적층화 처리된 패널이 하나 이상의 적층 PWB를 함유하는 경우, PWB는 적층화 처리된 패널을, 처리된 패널을 절단하기 위한 것으로 상기에서 기술된 바와 같은 기술을 이용하여 절단함으로써 후처리한다.

본 발명의 바람직한 양태는 PIBO인 유전층을 하나 이상 함유하는 PWB(여기서, PWB의 회로밀도는 적어도 160리드/cm²이다)이다. 또다른 가장 바람직한 양태 중의 하나는 표면 설치된 전기 부재(IC)를 포함하는 MCM인데, 여기서 PWB는 하나 이상의 PIBO 유전층을 포함하고, 상기한 PWB의 회로밀도는 적어도 160리드/cm²이다.

본 발명의 실시예를 후술하고자 하나, 이들 실시예는 본 발명의 일반적 특성을 제한하기 위한 것이 아니라, 예시하기 위한 것임을 이해해야 할 것이다.

실시예

PIBO 필름을 형성하고 전기전도층을 PIBO 필름에 접착시키는 방법

실시예 1A

교반 수단 및 냉각기가 장착된 딥-스타크(Dean-Stark) 트랩이 장착되어 있는 25ml 용량의 3구 둥근 바닥 플라스크에 N-메틸피롤리디논(NMP) 230ml와 톨루엔 40ml를 공급한다. 플라스크를 질소로 완만하게 정화시킨다. 톨루엔을 증류에 의해 제거한다. 교반된 실온 용매에, 무수 DMAc 10ml로 행군 5-아미노-2-(p-아미노페닐)벤즈옥사졸(pDAMBO) 12.976g 및 피로멜리트산 2무수물(PMDA) 12.565g을 가한다. 실온에서 68시간 후, 생성된 폴리암산을 N-메틸피롤리디논(NMP)으로 희석시키면, 고유점도는 3.73g/dL가 된다.

질소 대기하에 있고 교반 수단과 입구 및 출구 어댑터가 장착되어 있는 250ml 용량의 3구 건조 둥근 바닥 플라스크에, 상기한 폴리암산 용액 80g을 가한다. 1,3-디메틸-이미다졸리디논 60용적%와 N-메틸피롤리디논(DMI/NMP) 40용적%로 이루어져 있는 무수 혼합물 12.1ml를 플라스크에 가하고 실온에서 일야 교반시킨다. 플라스크를 냉욕하에서 급냉시키고 진공 흡입기로 탈기시킨다. 플라스크를 질소를 사용하여 다시 대기압으로 만든다.

생성된 폴리암산 용액 12.5중량%를 유리 위에 25 μ m의 필름으로서 캐스팅한다. 필름을 60 $^{\circ}$ C에서 45분 동안 공기 순환 오븐에서 가열하고 유리로부터 분리하고 알루미늄 플레임으로 고정시킨다. 이어서, 공기 순환 오븐에 넣고, 225 $^{\circ}$ C에서 20분 동안, 그리고 나서 300 $^{\circ}$ C에서 20분 동안 가열시키고, 300 $^{\circ}$ C에서 1시간 동안 유지시키고, 실온으로 냉각시키고, 질소 대기하에 30 $^{\circ}$ C에서 27분 동안(질소 정화 주기), 그리고 나서 400 $^{\circ}$ C에서 75분 동안 가열시키고, 400 $^{\circ}$ C에서 12시간 동안 유지시킨 다음 실온으로 냉각시킨다.

상기한 공정을 반복하여 51 μ m 필름을 제조한다.

필름의 인장 강도는 308MPa이고, 인장 모듈러스는 116GPa이며, 파단신도는 8.5%이다.

실시예 1B

하기 공정을 이용하여, 한면이 9 μ m 두께의 구리 피복재로 피복된 PIBO 필름을 제조한다. 실시예 1A의 공정에 의해 제조된 25 μ m PIBO 필름을 수산화칼륨 45중량%, 에틸렌 디아민 10중량% 및 에틸렌 글리콜 10중량%를 포함하는 균일한 수용액 속에서 45 내지 75초 동안 화학 처리한다. 이 방법은 필름 두께를 10% 감소시키고 필름 표면의 흡습성을 개선시켜 연속 침착층들의 접착력을 향상시킨다. 수 μ m 두께의 니켈 씨드 층을 화학적으로 처리된 PIBO 필름에 적용시킨다. 니켈을 무전기도금으로 적용한다. 니켈 씨드 층을 적용한 후, 도금된 니켈 씨드 층 0.5온스/ft²에 대해 45분 동안 30amp/ft²에서 황산구리 욕 속에서 전기도금에 의해 구리층을 침착시킨다.

실시예 1B의 공정을 반복 수행하여 17 μ m 두께의 구리를 한면에 피복시킴으로써 25 μ m 두께의 PIBO 필름을 제조한다. 실시예 1B의 공정을 반복 수행하여 35 μ m 두께의 구리를 한면에 피복시킴으로써 25 μ m 두께의 PIBO 필름을 제조한다. 실시예 1B의 공정을 반복 수행하여 9 μ m 두께의 구리를 한면에 피복시킴으로써 51 μ m 두께의 PIBO 필름을 제조한다. 실시예 1B의 공정을 반복 수행하여 17 μ m 두께의 구리를 한면에 피복시킴으로써 51 μ m 두께의 PIBO 필름을 제조한다. 실시예 1B의 공정을 반복 수행하여 35 μ m 두께의 구리를 한면에 피복시킴으로써 51 μ m 두께의 PIBO 필름을 제조한다.

실시예 1B의 공정을 반복 수행하여 9 μ m 두께의 구리를 양면에 피복시킴으로써 25 μ m 두께의 PIBO 필름을 제조한다. 실시예 1B의 공정을 반복 수행하여 17 μ m 두께의 구리를 양면에 피복시킴으로써 25 μ m 두께의 PIBO 필름을 제조한다. 실시예 1B의 공정을 반복 수행하여 35 μ m 두께의 구리를 양면에 피복시킴으로써 25 μ m 두께의 PIBO 필름을 제조한다. 실시예 1B의 공정을 반복 수행하여 9 μ m 두께의 구리를 양면에 피복시킴으로써 51 μ m 두께의 PIBO 필름을 제조한다. 실시예 1B의 공정을 반복 수행하여 17 μ m 두께의 구리를 양면에 피복시킴으로써 51 μ m 두께의 PIBO 필름을 제조한다. 실시예 1B의 공정을 반복 수행하여 35 μ m 두께의 구리를 양면에 피복시킴으로써 51 μ m 두께의 PIBO 필름을 제조한다.

실시예 1C

하기 공정을 이용하여 한면이 9 μ m 두께의 구리 피복재로 피복된 PIBO 필름을 제조한다. 연속 침착층의 접착력을 향상시키기 위하여, 75 내지 125mtorr 압력하에 500watt의 RF 전력에서 5 내지 30분 동안 75 표준 cm³/분(SCCM)의 아르곤 또는 아르곤/산소 기체 유동물을 사용하여 MRC 603 스퍼터링 시스템으로 생성된 플라즈마를 이용하여 실시예 1A의 PIBO 필름을 처리한다. 1000 Å 두께 구리의 씨드 층을 도금물 0.5온스/ft²에 대해 45분 동안 30amp/ft²에서 표준 황산구리 욕 속에서 전기도금시킴으로써 스퍼터링된 구리층에 침착시킨다.

실시에 1C의 공정을 반복 수행하여 17 μ m 두께의 구리를 한면에 피복시킴으로써 25 μ m 두께의 PIBO 필름을 제조한다. 실시예 1C의 공정을 반복 수행하여 35 μ m 두께의 구리를 한면에 피복시킴으로써 25 μ m 두께의 PIBO 필름을 제조한다. 실시예 1C의 공정을 반복 수행하여 9 μ m 두께의 구리를 한면에 피복시킴으로써 51 μ m 두께의 PIBO 필름을 제조한다. 실시예 1C의 공정을 반복 수행하여 17 μ m 두께의 구리를 한면에 피복시킴으로써 51 μ m 두께의 PIBO 필름을 제조한다. 실시예 1C의 공정을 반복 수행하여 35 μ m 두께의 구리를 한면에 피복시킴으로써 51 μ m 두께의 PIBO 필름을 제조한다.

실시에 1C의 공정을 반복 수행하여 17 μ m 두께의 구리를 양면에 피복시킴으로써 25 μ m 두께의 PIBO 필름을 제조한다. 실시예 1C의 공정을 반복 수행하여 17 μ m 두께의 구리를 양면에 피복시킴으로써 25 μ m 두께의 PIBO 필름을 제조한다. 실시예 1C의 공정을 반복 수행하여 35 μ m 두께의 구리를 양면에 피복시킴으로써 25 μ m 두께의 PIBO 필름을 제조한다. 실시예 1C의 공정을 반복 수행하여 9 μ m 두께의 구리를 양면에 피복시킴으로써 51 μ m 두께의 PIBO 필름을 제조한다. 실시예 1C의 공정을 반복 수행하여 17 μ m 두께의 구리를 양면에 피복시킴으로써 51 μ m 두께의 PIBO 필름을 제조한다. 실시예 1C의 공정을 반복 수행하여 35 μ m 두께의 구리를 양면에 피복시킴으로써 51 μ m 두께의 PIBO 필름을 제조한다.

상기한 실시예들의 모든 피복재들은 IPC-TM-650, 방법 2.4.9. 접착 시험을 통과했다.

PIBO 다층 PWB의 형성

실시예 2

4개의 회로층과 3개의 유전층(여기서, 유전층은 PIBO이다)을 포함하는 63.5mm×48mm×0.18mm 다층 PWB를 제조한다. 다층 PWB는 76 μ m 폭의 전도체, 76 μ m 폭의 전도체 간격, 152 μ m 피치 및 203, 305 및 508 μ m의 비어 호울을 포함한다.

PWB는 하기 공정으로 제조한다. 실시예 1B의 2개의 9 μ m 두께의 구리 단면 피복된 25 μ m 두께의 PIBO 필름 피복재를 듀폰 리스톤(DuPont Riston) 9015TM 감광성 내식막으로 피복시키고, 도판 광기구로 매스킹시키고, 자외선에 노출시킨다. 내식막은 탄산나트륨 수용액 2중량%에서 현상시킨다. 감광성 내식막에 의해 보호되지 않는 구리는 과산화황 용액으로 부식 제거한다. 나머지 감광성 내식막 부분은 부식액으로 부식 제거하고 이어서 표면을 추가로 경석을 이용하여 손으로 추가로 세정한다. 각각의 PIBO 필름은 이제 한면에 하나의 회로층(PIBO-회로 필름)을 포함한다.

2개의 PIBO 필름, 2개의 구리 호일 및 3개의 플라즈마 에칭된 PIBO 필름[여기서, 각각의 면은 에폭시 접착제 필름(PIBO 에폭시 접착제 필름)에 결합되어 있다]을 적층체에 위치시킨다. 층들은 다음과 같이 적층체에 적층시킨다:(제1층)구리 호일; (제2층)PIBO 에폭시 접착제 필름; (제3층)PIBO 회로 필름; (제4층)PIBO 에폭시 필름; (제5층)PIBO 회로 필름; (제6층)PIBO 에폭시 접착제 필름 및 (제7층)구리 호일. PIBO 회로 필름을 적층체의 제4층에 위치시킨다. 고정틀과 적층체를 진공시킨 탄성중합체성 백에 넣는다. 진공 백을 예열된 프레스에 위치시키고 340° F 에서 400psi로 1시간 동안 프레스시켜 적층체를 적층시킨다.

110,000rpm의 속도로 회전하는 드릴을 사용하여 적층체에서 호울을 천공시킨다. 203, 305 및 508 μ m 직경의 호울을 천공시킨다. 305 및 508 μ m 호울의 경우, 적층체를 알루미늄/페놀계 물질로 피복하여 천공시 적층체의 손상을 최소화한다. 이어서, 천공된 호울을 플라즈마 부식시켜 에폭시 접착제의 파편을 제거한다. 호울 중의 구리를 무전기 도금시킨 후 구리를 2.5 μ m의 두께로 전기도금하여 비어를 생성시킨다.

외부 구리층으로 듀폰사의 감광성 내식막을 피복시키고, 또 다른 광 도구를 사용하여 매스킹시키고, 자외선에 노출시킨다. 감광성 내식막을 탄산나트륨 수용액 2중량%를 사용하여 현상시키면 노출된 구리 영역이 남는다. 노출된 구리 영역은 구리 3 μ m로 전기도금에 의해 도금시키고, 이어서 전기도금 공정에 의해 침착된, 니켈 2.5 μ m와 금 0.25 μ m로 이루어진 내식제를 덮어 씌운다. 구리 함유 감광성 내식막은 과산화황 내식제를 사용하여 제거한다. 내식제로 피복된 구리는 외부 회로층을 구성한다. 외부 회로층에, 팽납 마스크를 가하여 외부 회로 형태를 보호하는데, 이러한 회로는 라인과 같은 전기 부재를 설치하는데 사용할 수 없을 것이다.

동일한 다층 PWB를 실시예 2의 공정에 따라 형성시키고 실시예 1C의 2개의 9 μ m 두께의 구리로 단면이 피복된 25 μ m 두께의 PIBO 필름에 대해 반복 수행한다.

(57) 청구의 범위

청구항 1

25°C에서의 인장강도가 200MPa 이상이고, 하나 이상의 면에 전기전도층이 접착되어 있는 폴리이미드벤즈옥사졸(PIBO) 필름.

청구항 2

제1항에 있어서, 두께가 150 μ m 미만인 폴리이미드벤즈옥사졸(PIBO) 필름.

청구항 3

제1항에 있어서, 두께가 50 μ m 미만인 폴리이미드벤즈옥사졸(PIBO) 필름.

청구항 4

제1항에 있어서, 전기전도층의 두께가 50 μ m 미만인 폴리이미드벤즈옥사졸(PIBO) 필름.

청구항 5

제4항에 있어서, 전기전도층의 두께가 $17\mu\text{m}$ 미만인 폴리이미드벤즈옥사졸(PIBO) 필름.

청구항 6

제1항에 있어서, 전기전도층이 구리, 알루미늄 및 이들의 합금으로 이루어진 그룹으로부터 선택되는 폴리이미드벤즈옥사졸(PIBO) 필름.

청구항 7

제1항에 있어서,

- a) 피로멜리트산 2무수물과 5-아미노-2-(p-아미노페닐)벤즈옥사졸과의 반응 생성물,
- b) 피로멜리트산 2무수물과 2,6-(4,4'-디아미노디페닐)벤조[1,2-d:5,4-d']비스옥사졸과의 반응 생성물 및
- c) 피로멜리트산 2무수물과 2,2'-p-페닐렌-비스(5-아미노벤즈옥사졸)과의 반응 생성물로 이루어진 그룹으로부터 선택되는 폴리이미드벤즈옥사졸(PIBO) 필름.

청구항 8

제1항에 있어서, 25°C 에서의 탄성 모듈러스가 0.5GPa 이상인 폴리이미드벤즈옥사졸(PIBO) 필름.

청구항 9

제1항에 있어서, 25°C 에서의 인장강도가 250MPa 이상인 폴리이미드벤즈옥사졸(PIBO) 필름.

청구항 10

제9항에 있어서, 25°C 에서의 인장강도가 300MPa 이상인 폴리이미드벤즈옥사졸(PIBO) 필름.

청구항 11

제1항에 있어서, IPC 650 2.2.4A에 따라 측정된 영구 휨방향 변형도가 0.02% 미만인 폴리이미드벤즈옥사졸(PIBO) 필름.

청구항 12

제1항에 있어서, XY 방향에서의 열팽창계수(CTE)가 -55 내지 125°C 에서 1 내지 $7\text{ppm}/^\circ\text{C}$ 인 폴리이미드벤즈옥사졸(PIBO) 필름.

청구항 13

제1항에 있어서, Z 방향에서의 CTE가 -55 내지 125°C 에서 1 내지 $7\text{ppm}/^\circ\text{C}$ 인 폴리이미드벤즈옥사졸(PIBO) 필름.

청구항 14

제1항에 있어서, 25°C 에서의 탄성 모듈러스가 5GPa 이상인 폴리이미드벤즈옥사졸(PIBO) 필름.

청구항 15

제1항에 있어서, 전기전도층이 직접 결합되어 있는 폴리이미드벤즈옥사졸(PIBO) 필름.

청구항 16

제1항에 있어서, 전기전도층이 접착제에 의해 결합되어 있는 폴리이미드벤즈옥사졸(PIBO) 필름.

청구항 17

제1항에 있어서, 패널 또는 처리된 패널의 형태로 존재하는 폴리이미드벤즈옥사졸(PIBO) 필름.

청구항 18

25°C 에서의 인장강도가 200MPa 이상인 PIBO 필름으로 이루어진 하나 이상의 유전층과 하나 이상의 회로층을 포함하는 인쇄 배선판.

청구항 19

제18항에 있어서, 단면화된 인쇄 배선판인 인쇄 배선판.

청구항 20

제18항에 있어서, 이면화된 인쇄 배선판인 인쇄 배선판.

청구항 21

제18항에 있어서, 다층 인쇄 배선판인 인쇄 배선판.

청구항 22

제18항에 있어서, 유전층이 PIBO이고 유전층의 두께가 $150\mu\text{m}$ 미만인 인쇄 배선판.

청구항 23

제22항에 있어서, 유전층이 PIB0이고 유전층의 두께가 $50\mu\text{m}$ 미만인 인쇄 배선판.

청구항 24

제18항에 있어서, 하나 이상의 회로층의 두께가 $50\mu\text{m}$ 미만인 인쇄 배선판.

청구항 25

제18항에 있어서, 하나 이상의 회로층의 두께가 $17\mu\text{m}$ 미만인 인쇄 배선판.

청구항 26

제18항에 있어서, 하나 이상의 회로층이 구리, 알루미늄 및 이들의 합금으로 이루어진 그룹으로부터 선택되는 인쇄 배선판.

청구항 27

제18항에 있어서, 유전층의 유전상수가 1kHz 내지 1GHz의 주파수 범위에 걸쳐 2 내지 3.3인 인쇄 배선판.

청구항 28

제18항에 있어서, 하나 이상의 회로층이 라인 폭이 $100\mu\text{m}$ 미만인 전도체를 하나 이상 포함하는 인쇄 배선판.

청구항 29

제18항에 있어서, 하나 이상의 회로층이 전도체 간격이 $100\mu\text{m}$ 미만인 전도체를 2개 이상 포함하는 인쇄 배선판.

청구항 30

제18항에 있어서, 2개 이상의 전도성 회로층이 직경이 $200\mu\text{m}$ 미만인 접속성 비어(via)를 하나 이상 포함하는 인쇄 배선판.

청구항 31

제18항에 있어서, 하나 이상의 회로층이 폭이 0(랜드 부재) 내지 $200\mu\text{m}$ 인 환형 호울 링(hole ring)을 하나 이상 포함하는 인쇄 배선판.

청구항 32

제21항에 있어서, 다층 인쇄 배선판이, a)에폭시, b)폴리이미드, c)시아네이트 에스테르, d)폴리아민 및 e)하나 이상의 면에 결합된 접착제를 포함하는 PIB0 필름으로 이루어진 그룹으로부터 선택된 접착제 또는 이로부터 유도된 것인 유전성 접착제 층을 하나 이상 포함하는 인쇄 배선판.

청구항 33

제18항에 있어서, 열 순환 시험 IPC 650 2.6.6.B를 통과하는 인쇄 배선판.

청구항 34

제21항에 있어서, 회로 밀도가 $160\text{리드}/\text{cm}^2$ 이상인 인쇄 배선판.

청구항 35

제34항에 있어서, 멀티칩 부품(MCM)이 2개 이상의 표면 설치된 IC를 포함하는 인쇄 배선판.