



(12) 发明专利

(10) 授权公告号 CN 114695133 B

(45) 授权公告日 2023.04.28

(21) 申请号 202210300888.5

H01L 23/373 (2006.01)

(22) 申请日 2022.03.25

B23K 26/382 (2014.01)

B23K 26/402 (2014.01)

(65) 同一申请的已公布的文献号

申请公布号 CN 114695133 A

(56) 对比文件

(43) 申请公布日 2022.07.01

CN 107523828 A, 2017.12.29

CN 108109955 A, 2018.06.01

(73) 专利权人 哈尔滨工业大学

CN 111098039 A, 2020.05.05

CN 111900200 A, 2020.11.06

地址 150001 黑龙江省哈尔滨市南岗区西  
大直街92号

EP 0717125 A1, 1996.06.19

JP 6899062 B1, 2021.07.07

(72) 发明人 朱嘉琦 赵柯臣 代兵 邓抄军

US 2012153294 A1, 2012.06.21

US 2020122268 A1, 2020.04.23

魏潇赟 赵继文 韩杰才

US 2020171607 A1, 2020.06.04

(74) 专利代理机构 哈尔滨华夏松花江知识产权

US 5272104 A, 1993.12.21

US 5328715 A, 1994.07.12

US 5526768 A, 1996.06.18

代理有限公司 23213

专利代理师 侯静

审查员 张弘

(51) Int. Cl.

H01L 21/48 (2006.01)

H01L 21/50 (2006.01)

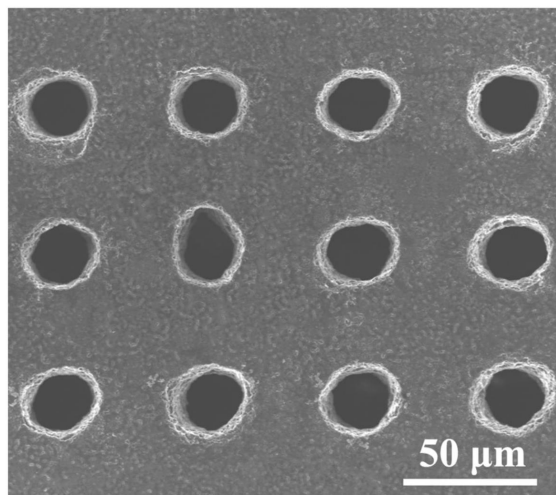
权利要求书2页 说明书7页 附图4页

(54) 发明名称

一种带通孔金刚石集成三维芯片的制备方法

(57) 摘要

一种带通孔金刚石集成三维芯片的制备方法,涉及三维芯片的制备方法。本发明要解决当金刚石应用于3D-IC集成时,现有传统TSV制备及相应集成工艺不完全适用于金刚石,存在高深宽比金刚石通孔制备难、高深宽比金刚石通孔的电镀沉铜难以及如何进行三维集成工序相兼容的问题。方法:一、金刚石通孔的制备;二、金刚石和芯片的键合;三、金刚石通孔的金属填充;四、表面抛光及清洗。本发明用于带通孔金刚石集成三维芯片的制备。



1. 一种带通孔金刚石集成三维芯片的制备方法,其特征在于它是按以下步骤进行的:

一、金刚石通孔的制备:

在激光功率为5W~20W、脉冲宽度为4ns~100ns、重复频率为10kHz~100kHz及扫描速度为100mm/s~500mm/s的条件下,利用紫外纳秒激光方法对金刚石片进行加工,得到带通孔的金刚石片;

二、金刚石和芯片的键合:

对带通孔的金刚石片和待键合芯片进行清洗处理,然后采用高真空度磁控溅射系统,在待键合芯片的背面除盲孔位置外的其他区域沉积过渡层,在带通孔金刚石片的表面除通孔位置外的其他区域进行沉积过渡层,得到沉积过渡层的金刚石片和沉积过渡层的芯片,对沉积过渡层的金刚石片和沉积过渡层的芯片进行表面活化清洗,然后镀层侧贴合,使得芯片盲孔与金刚石片通孔对准,并置于键合设备键合,得到背面键合有金刚石的芯片;

所述的待键合芯片背面设有多个盲孔,且盲孔内填充实心铜;

三、金刚石通孔的金属填充:

采用高真空度磁控溅射系统对背面键合有金刚石的芯片进行表面及孔侧壁沉积种子层,然后置于电镀槽内,采用甲基磺酸铜的水溶液为电镀液,采用纯铜作为阳极,在阳极和阴极间距为5cm~10cm及电流密度为 $0.5\text{A}/\text{dm}^2\sim 2\text{A}/\text{dm}^2$ 的条件下,对金刚石通孔一侧进行电镀铜电镀5h~20h,得到背面键合有铜填充金刚石通孔的芯片;

所述的甲基磺酸铜的水溶液中铜离子浓度为50g/L~110g/L;

四、表面抛光及清洗:

将背面键合有铜填充金刚石通孔的芯片进行水洗处理,然后对镀铜面进行铜去除直至暴露出孔表面,最后清洗烘干,得到带通孔金刚石集成的三维芯片。

2. 根据权利要求1所述的一种带通孔金刚石集成三维芯片的制备方法,其特征在于步骤一中所述的金刚石片为单晶或多晶金刚石片,厚度为 $50\mu\text{m}\sim 200\mu\text{m}$ 。

3. 根据权利要求1所述的一种带通孔金刚石集成三维芯片的制备方法,其特征在于步骤二中所述的待键合芯片为硅基芯片。

4. 根据权利要求1所述的一种带通孔金刚石集成三维芯片的制备方法,其特征在于步骤二中待键合芯片背面的盲孔直径为 $10\mu\text{m}\sim 30\mu\text{m}$ ,相邻盲孔间距为 $20\mu\text{m}\sim 35\mu\text{m}$ ;步骤二中所述的带通孔的金刚石片中通孔与待键合芯片中盲孔位置对应。

5. 根据权利要求1所述的一种带通孔金刚石集成三维芯片的制备方法,其特征在于步骤二中对带通孔的金刚石片和待键合芯片进行清洗处理,具体为分别在丙酮、酒精和去离子水中超声处理10min~15min。

6. 根据权利要求1所述的一种带通孔金刚石集成三维芯片的制备方法,其特征在于步骤二采用高真空度磁控溅射系统,在待键合芯片的背面除盲孔位置外的其他区域沉积过渡层,在带通孔金刚石片的表面除通孔位置外的其他区域进行沉积过渡层,得到沉积过渡层的金刚石片和沉积过渡层的芯片,具体是按以下步骤进行:保持靶基距为50mm~100mm,先抽真空至本底压强为 $5\times 10^{-4}\text{Pa}\sim 10\times 10^{-4}\text{Pa}$ ,然后在氩气流量为15sccm~25sccm、射频电源功率为40W~60W及压强为2Pa~5Pa的条件下启辉,再在氩气流量为15sccm~25sccm、射频电源功率为40W~60W及压强为0.4Pa~1Pa的条件下,溅射过渡层5min~30min。

7. 根据权利要求1所述的一种带通孔金刚石集成三维芯片的制备方法,其特征在于步

骤二中所述的过渡层为非绝缘金属材料或绝缘非金属材料；所述的非绝缘金属材料为钛、钼、铬、钨、金、银、铜或镍；所述的绝缘非金属材料为二氧化硅、氮化铝或氮化硅。

8. 根据权利要求1所述的一种带通孔金刚石集成三维芯片的制备方法，其特征在于步骤二中对沉积过渡层的金刚石片和沉积过渡层的芯片进行表面活化清洗，具体是按以下步骤进行：先抽真空至本底压强低于或等于 $5 \times 10^{-6}$ Pa，然后在压强为2Pa~5Pa、射频电源功率为100W~200W及氩气流量为20sccm~60sccm条件下，通过氩等离子对表面进行清洗活化处理30s~60s；步骤二中置于键合设备键合，具体是按以下步骤进行：先抽真空至本底压强低于或等于 $5 \times 10^{-6}$ Pa，然后在温度为120℃~200℃及压力为10MPa~25MPa的条件下，键合15min~30min。

9. 根据权利要求1所述的一种带通孔金刚石集成三维芯片的制备方法，其特征在于步骤三中采用高真空度磁控溅射系统对背面键合有金刚石的芯片进行表面及孔侧壁沉积种子层，具体是按以下步骤进行：保持靶基距为50mm~100mm，先抽真空至本底压强为 $5 \times 10^{-4}$ Pa~ $10 \times 10^{-4}$ Pa，然后在氩气流量为15sccm~25sccm、射频电源功率为40W~60W及压强为2Pa~5Pa的条件下启辉，再在氩气流量为15sccm~25sccm、射频电源功率为40W~60W及压强为0.5Pa~1Pa的条件下溅射沉积Cu层5min~30min。

10. 根据权利要求1所述的一种带通孔金刚石集成三维芯片的制备方法，其特征在于步骤四中对镀铜面进行铜去除直至暴露出孔表面，最后清洗烘干，具体是按以下步骤进行：对镀铜面依次采用2000目、5000目、7000目砂纸打磨直至暴露出孔表面，然后用酒精布进行擦拭处理。

## 一种带通孔金刚石集成三维芯片的制备方法

### 技术领域

[0001] 本发明涉及三维芯片的制备方法。

### 背景技术

[0002] 现代半导体制造技术正朝着小型化、轻量化和集成化的方向发展,在满足这些需求方面,传统的二维一体化方法已经显示出严重的局限性。三维集成电路(3D-IC)采用硅通孔(TSV)可以在不增加功耗的情况下提高性能。它可以满足高速计算、高密度存储、低功耗和低封装外形的要求,但它面临着更严峻的散热问题。由于金刚石表现出优异的导热性、耐高温性和耐腐蚀性,因此它能够有效地从半导体器件传递热量。如今,人们开发了一些金刚石专用键合技术来代替传统的晶片衬底,如亲水键合、表面活化键合和原子扩散键合等,以及使用金刚石作为混合散热器或结合微流体技术进行有效的热管理。但是很少有关于考虑金刚石在3D-IC集成中的报道,特别是在一些微波电路和某些器件中,直流接地和微波接地是极其重要的,例如GaN或GaAs基单片微波集成电路(MMIC)和金属半导体场效应晶体管(MESFET),常用的方法是通孔接地连接,因为他的垂直结构会缩短信号传输路径,以及减少芯片上互连结构的面积。

[0003] 在传统的TSV制备及相应集成工艺中,由于处理和电镀薄的TSV晶片( $<200\mu\text{m}$ )存在一定困难,因此工业中常使用刻蚀或激光打孔的方法先在晶片正面形成盲孔,然后通过物理气相沉积(PVD)或化学气相沉积(CVD)法预先在盲孔一侧沉积绝缘层、阻挡层及种子层,然后通过电镀或化学镀先对盲孔进行金属填充填充,再对晶面背面进行减薄和化学机械抛光工艺暴露出另一侧填充的金属,使其形成完全导通的通孔;最后再利用键合工艺和其他器件进行通孔-通孔相导通的三维集成。

[0004] 然而传统的TSV制备及相应集成工艺不完全适用于金刚石,存在以下问题:

[0005] 1、对于现有针对金刚石通孔制备的工艺主要有激光打孔以及反应刻蚀,但是传统反应刻蚀工艺针对金刚石材料存在效率低且工艺复杂等问题,且很难实现金刚石高深宽比(10:1)通孔的良好加工。同时由于金刚石硬度高等特性,若后续对其减薄也是极其麻烦的。

[0006] 2、对于金刚石而言,由于其高绝缘、亲油疏水性以及低的金属亲和性,导致不能直接通过电镀或化学镀手段进行金属化,且尤其对于金刚石高深宽比通孔的电镀则更为困难,传统电镀方式为了实现自底而上的填充存在效率较低、难于控制、化学添加剂昂贵等问题。

[0007] 3、针对金刚石和器件的三维集成方面,由于现有芯片集成度高,若预先单独完成金刚石通孔的制备以及通孔内金属填充再进行键合,则需要面临对材料表面的抛光处理,由于平面内存在金刚石、通孔内金属两种材料,为了保证后续的键合实现,需要进行精密的化学机械抛光,工艺复杂成本昂贵;且由于金刚石和金属的材料属性差异较大,抛光后易造成孔内金属凹陷等不利于后续键合的问题,以及由于金刚石的脆性较大,带有通孔且填充金属后的金刚石薄片存在内应力较大以及面型改变等问题,在加工中容易造成亚表面

损伤 以及碎片等问题。

[0008] 因此,为了充分利用这些器件突破并在金刚石上实现集成电路,必须努力发展与其相关的MMIC制造工艺和封装技术。

## 发明内容

[0009] 本发明要解决当金刚石应用于3D-IC集成时,现有传统TSV制备及相应集成工艺不完全适用于金刚石,存在高深宽比金刚石通孔制备难、高深宽比金刚石通孔的电镀沉铜难以及如何进行三维集成工序相兼容的问题。进而提供一种带通孔金刚石集成三维芯片的制备方法。

[0010] 一种带通孔金刚石集成三维芯片的制备方法,它是按以下步骤进行的:

[0011] 一、金刚石通孔的制备:

[0012] 在激光功率为5W~20W、脉冲宽度为4ns~100ns、重复频率为10kHz~100kHz及扫描速度为100mm/s~500mm/s的条件下,利用紫外纳秒激光方法对金刚石片进行加工,得到带通孔的金刚石片;

[0013] 二、金刚石和芯片的键合:

[0014] 对带通孔的金刚石片和待键合芯片进行清洗处理,然后采用高真空度磁控溅射系统,在待键合芯片的背面除盲孔位置外的其他区域沉积过渡层,在带通孔金刚石片的表面除通孔位置外的其他区域进行沉积过渡层,得到沉积过渡层的金刚石片和沉积过渡层的芯片,对沉积过渡层的金刚石片和沉积过渡层的芯片进行表面活化清洗,然后镀层侧贴合,使得芯片盲孔与金刚石片通孔对准,并置于键合设备键合,得到背面键合有金刚石的芯片;

[0015] 所述的待键合芯片背面设有多个盲孔,且盲孔内填充实心铜;

[0016] 三、金刚石通孔的金属填充:

[0017] 采用高真空度磁控溅射系统对背面键合有金刚石的芯片进行表面及孔侧壁沉积种子层,然后置于电镀槽内,采用甲基磺酸铜的水溶液为电镀液,采用纯铜作为阳极,在阳极和阴极间距为5cm~10cm及电流密度为 $0.5\text{A}/\text{dm}^2\sim 2\text{A}/\text{dm}^2$ 的条件下,对金刚石通孔一侧进行电镀铜电镀5h~20h,得到背面键合有铜填充金刚石通孔的芯片;

[0018] 所述的甲基磺酸铜的水溶液中铜离子浓度为50g/L~110g/L;

[0019] 四、表面抛光及清洗:

[0020] 将背面键合有铜填充金刚石通孔的芯片进行水洗处理,然后对镀铜面进行铜去除直至暴露出孔表面,最后清洗烘干,得到带通孔金刚石集成的三维芯片。

[0021] 本发明的有益效果是:

[0022] 本发明基于激光快速打孔方法,实现高深宽比金刚石通孔的制备,提出优先在金刚石表面制备通孔后与半导体芯片之间实现高质量的键合,同时通孔底部暴露部分的未键合层区域可充当底部的种子层,通过由底向上的电镀工艺实现通孔导通及高深宽比(5~10):1金刚石通孔的沉铜,避免后续抛光过程中由于材料属性不兼容而导致难键合等问题,减少传统工艺流程的复杂性,开发具有金刚石三维互连结构的半导体芯片三维集成技术。

[0023] 本发明将高导热金刚石集成在三维电路中的,利用金刚石高导热特性,可实现局

部“热点”的快速降温,对于提高高热流密度器件的高效散热具有广泛适用性。保证散热收益的同时实现与前后端封装工序的高度兼容,获得基于金刚石通孔的芯片三维互连集成散热一体化结构。同时具有垂直通孔结构的金刚石还可用于陀螺仪、加速度计等典型的MEMS器件,以及GaN/GaAs MMIC和MESFET等高功率器件以及等具有高热流密度特征的应用散热及垂直互联。

[0024] 本发明用于一种带通孔金刚石集成三维芯片的制备方法。

## 附图说明

[0025] 图1为本发明带通孔金刚石集成三维芯片的制备方法流程示意图,(a)为待键合芯片及未处理的金刚石,(b)为步骤一金刚石通孔的制备,(c)为步骤二沉积过渡层;(d)为步骤二金刚石和芯片的键合,(e)为步骤三沉积种子层,(f)为步骤三金刚石通孔的金属填充,(g)步骤四镀铜面进行去除和清洗;

[0026] 图2为实施例一制备的带通孔的金刚石片通孔表面形貌图;

[0027] 图3为实施例一制备的带通孔的金刚石片通孔的截面图;

[0028] 图4为实施例一制备的背面键合有金刚石的芯片的三维CT扫描图,1为金刚石,2为芯片;

[0029] 图5为实施例一制备的带通孔金刚石集成的三维芯片的背面表面形貌图;

[0030] 图6为实施例一制备的带通孔金刚石集成的三维芯片的背面高倍光镜下图片;

[0031] 图7为实施例一制备的带通孔金刚石集成的三维芯片的单孔直流电阻测试结果图。

## 具体实施方式

[0032] 具体实施方式一:结合图1具体说明,本实施方式一种带通孔金刚石集成三维芯片的制备方法,它是按以下步骤进行的:

[0033] 一、金刚石通孔的制备:

[0034] 在激光功率为5W~20W、脉冲宽度为4ns~100ns、重复频率为10kHz~100kHz及扫描速度为100mm/s~500mm/s的条件下,利用紫外纳秒激光方法对金刚石片进行加工,得到带通孔的金刚石片;

[0035] 二、金刚石和芯片的键合:

[0036] 对带通孔的金刚石片和待键合芯片进行清洗处理,然后采用高真空度磁控溅射系统,在待键合芯片的背面除盲孔位置外的其他区域沉积过渡层,在带通孔金刚石片的表面除通孔位置外的其他区域进行沉积过渡层,得到沉积过渡层的金刚石片和沉积过渡层的芯片,对沉积过渡层的金刚石片和沉积过渡层的芯片进行表面活化清洗,然后镀层侧贴合,使得芯片盲孔与金刚石片通孔对准,并置于键合设备键合,得到背面键合有金刚石的芯片;

[0037] 所述的待键合芯片背面设有多个盲孔,且盲孔内填充实心铜;

[0038] 三、金刚石通孔的金属填充:

[0039] 采用高真空度磁控溅射系统对背面键合有金刚石的芯片进行表面及孔侧壁沉积种子层,然后置于电镀槽内,采用甲基磺酸铜的水溶液为电镀液,采用纯铜作为阳极,在阳

极和阴极间距为5cm~10cm及电流密度为 $0.5\text{A}/\text{dm}^2\sim 2\text{A}/\text{dm}^2$ 的条件下,对金刚石通孔一侧进行电镀铜电镀5h~20h,得到背面键合有铜填充金刚石通孔的芯片;

[0040] 所述的甲基磺酸铜的水溶液中铜离子浓度为50g/L~110g/L;

[0041] 四、表面抛光及清洗:

[0042] 将背面键合有铜填充金刚石通孔的芯片进行水洗处理,然后对镀铜面进行铜去除直至暴露出孔表面,最后清洗烘干,得到带通孔金刚石集成的三维芯片。

[0043] 本实施方式的有益效果是:

[0044] 本实施方式基于激光快速打孔方法,实现高深宽比金刚石通孔的制备,提出优先在金刚石表面制备通孔后与半导体芯片之间实现高质量的键合,同时通孔底部暴露部分的未键合层区域可充当底部的种子层,通过由底向上的电镀工艺实现通孔导通及高深宽比(5~10):1金刚石通孔的沉铜,避免后续抛光过程中由于材料属性不兼容而导致难键合等问题,减少传统工艺流程的复杂性,开发具有金刚石三维互连结构的半导体芯片三维集成技术。

[0045] 本实施方式将高导热金刚石集成在三维电路中的,利用金刚石高导热特性,可实现局部“热点”的快速降温,对于提高高热流密度器件的高效散热具有广泛适用性。保证散热收益的同时实现与前后端封装工序的高度兼容,获得基于金刚石通孔的芯片三维互连集成散热一体化结构。同时具有垂直通孔结构的金刚石还可用于陀螺仪、加速度计等典型的MEMS器件,以及GaN/GaAs MMIC和MESFET等高功率器件以及等具有高热流密度特征的应用散热及垂直互联。

[0046] 具体实施方式二:本实施方式与具体实施方式一不同的是:步骤一中所述的金刚石片为单晶或多晶金刚石片,厚度为 $50\mu\text{m}\sim 200\mu\text{m}$ 。其它与具体实施方式一相同。

[0047] 具体实施方式三:本实施方式与具体实施方式一或二之一不同的是:步骤二中所述的待键合芯片为硅基芯片。其它与具体实施方式一或二相同。

[0048] 具体实施方式四:本实施方式与具体实施方式一至三之一不同的是:步骤二中待键合芯片背面的盲孔直径为 $10\mu\text{m}\sim 30\mu\text{m}$ ,相邻盲孔间距为 $20\mu\text{m}\sim 35\mu\text{m}$ ;步骤二中所述的带通孔的金刚石片中通孔与待键合芯片中盲孔位置对应。其它与具体实施方式一至三相同。

[0049] 具体实施方式五:本实施方式与具体实施方式一至四之一不同的是:步骤二中对带通孔的金刚石片和待键合芯片进行清洗处理,具体为分别在丙酮、酒精和去离子水中超声处理10min~15min。其它与具体实施方式一至四相同。

[0050] 具体实施方式六:本实施方式与具体实施方式一至五之一不同的是:步骤二中采用高真空度磁控溅射系统,在待键合芯片的背面除盲孔位置外的其他区域沉积过渡层,在带通孔金刚石片的表面除通孔位置外的其他区域进行沉积过渡层,得到沉积过渡层的金刚石片和沉积过渡层的芯片,具体是按以下步骤进行:保持靶基距为50mm~100mm,先抽真空至本底压强为 $5\times 10^{-4}\text{Pa}\sim 10\times 10^{-4}\text{Pa}$ ,然后在氩气流量为15sccm~25sccm、射频电源功率为40W~60W及压强为2Pa~5Pa的条件下启辉,再在氩气流量为15sccm~25sccm、射频电源功率为40W~60W及压强为0.4Pa~1Pa的条件下,溅射过渡层5min~30min。其它与具体实施方式一至五相同。

[0051] 具体实施方式七:本实施方式与具体实施方式一至六之一不同的是:步骤二中所述的过渡层为非绝缘金属材料或绝缘非金属材料;所述的非绝缘金属材料为钛、钼、铬、

钨、金、银、铜或镍；所述的绝缘非金属材料为二氧化硅、氮化铝或氮化硅。其它与具体实施方式一至六相同。

[0052] 具体实施方式八：本实施方式与具体实施方式一至七之一不同的是：步骤二中 对沉积过渡层的金刚石片和沉积过渡层的芯片进行表面活化清洗，具体是按以下步骤进行：先抽真空至本底压强低于或等于 $5 \times 10^{-6}$ Pa，然后在压强为2Pa~5Pa、射频电源功率为100W~200W及氩气流量为20sccm~60sccm条件下，通过氩等离子对表面进行清洗活化处理30s~60s；步骤二中置于键合设备键合，具体是按以下步骤进行：先抽真空至本底压强低于或等于 $5 \times 10^{-6}$ Pa，然后在温度为120℃~200℃及压力为10MPa~25MPa的条件下，键合15min~30min。其它与具体实施方式一至七相同。

[0053] 具体实施方式九：本实施方式与具体实施方式一至八之一不同的是：步骤三中 采用高真空度磁控溅射系统对背面键合有金刚石的芯片进行表面及孔侧壁沉积种子层，具体是按以下步骤进行：保持靶基距为50mm~100mm，先抽真空至本底压强为 $5 \times 10^{-4}$ Pa~ $10 \times 10^{-4}$ Pa，然后在氩气流量为15sccm~25sccm、射频电源功率为40W~60W及压强为2Pa~5Pa的条件下启辉，再在氩气流量为15sccm~25sccm、射频电源功率为40W~60W及压强为0.5Pa~1Pa的条件下溅射沉积Cu层5min~30min。其它与具体实施方式一至八相同。

[0054] 具体实施方式十：本实施方式与具体实施方式一至九之一不同的是：步骤四中 对镀铜面进行铜去除直至暴露出孔表面，最后清洗烘干，具体是按以下步骤进行：对镀铜面依次采用2000目、5000目、7000目砂纸打磨直至暴露出孔表面，然后用酒精布进行擦拭处理。其它与具体实施方式一至九相同。

[0055] 采用以下实施例验证本发明的有益效果：

[0056] 实施例一：

[0057] 一种带通孔金刚石集成三维芯片的制备方法，它是按以下步骤进行的：

[0058] 一、金刚石通孔的制备：

[0059] 在激光功率为15W、脉冲宽度为20ns、重复频率为50kHz及扫描速度为300mm/s的条件下，利用紫外纳秒激光方法对金刚石片进行加工，得到带通孔的金刚石片；

[0060] 二、金刚石和芯片的键合：

[0061] 对带通孔的金刚石片和待键合芯片进行清洗处理，然后采用高真空度磁控溅射系统，在待键合芯片的背面除盲孔位置外的其他区域沉积过渡层，在带通孔金刚石片的表面除通孔位置外的其他区域进行沉积过渡层，得到沉积过渡层的金刚石片和沉积过渡层的芯片，对沉积过渡层的金刚石片和沉积过渡层的芯片进行表面活化清洗，然后镀层侧贴合，使得芯片盲孔与金刚石片通孔对准，并置于键合设备键合，得到背面键合有金刚石的芯片；

[0062] 所述的待键合芯片背面设有多个盲孔，盲孔直径为25 $\mu$ m，深度为200 $\mu$ m，相邻盲孔间距为35 $\mu$ m，且盲孔内填充实心铜；

[0063] 三、金刚石通孔的金属填充：

[0064] 采用高真空度磁控溅射系统对背面键合有金刚石的芯片进行表面及孔侧壁沉积种子层，然后置于电镀槽内，采用甲基磺酸铜的水溶液为电镀液，采用纯铜作为阳极，在阳极和阴极间距为8cm及电流密度为0.6A/dm<sup>2</sup>的条件下，对金刚石通孔一侧进行电镀铜电镀10h，得到背面键合有铜填充金刚石通孔的芯片；



- [0065] 所述的甲基磺酸铜的水溶液中铜离子浓度为110g/L;
- [0066] 四、表面抛光及清洗:
- [0067] 将背面键合有铜填充金刚石通孔的芯片进行水洗处理,然后对镀铜面进行铜去除直至 暴露出孔表面,最后清洗烘干,得到带通孔金刚石集成的三维芯片。
- [0068] 步骤一中所述的金刚石片为多晶金刚石片,厚度为200 $\mu\text{m}$ 。
- [0069] 步骤二中所述的待键合芯片为硅基芯片。
- [0070] 步骤二中所述的带通孔的金刚石片中通孔与待键合芯片中盲孔位置对应。
- [0071] 步骤二中对带通孔的金刚石片和待键合芯片进行清洗处理,具体为分别在丙酮、酒精 和去离子水中超声处理10min。
- [0072] 步骤二中采用高真空度磁控溅射系统,在待键合芯片的背面除盲孔位置外的其他区域 沉积过渡层,在带通孔金刚石片的表面除通孔位置外的其他区域进行沉积过渡层,得到沉 积过渡层的金刚石片和沉积过渡层的芯片,具体是按以下步骤进行:保持靶基距为 80mm,先抽真空至本底压强为 $5 \times 10^{-4}\text{Pa}$ ,然后在氩气流量为20sccm、射频电源功率为60W及 压强为3Pa的条件下启辉,再在氩气流量为20sccm、射频电源功率为60W及压强为0.4Pa 的条件下,溅射过渡层10min。
- [0073] 步骤二中所述的过渡层为金。
- [0074] 步骤二中对沉积过渡层的金刚石片和沉积过渡层的芯片进行表面活化清洗,具体 是按 以下步骤进行:先抽真空至本底压强为 $5 \times 10^{-6}\text{Pa}$ ,然后在压强为3Pa、射频电源功率为 200W 及氩气流量为60sccm条件下,通过氩等离子对表面进行清洗活化处理60s;
- [0075] 步骤二中置于键合设备键合,具体是按以下步骤进行:先抽真空至本底压强为  $5 \times 10^{-6}\text{Pa}$ ,然后在温度为200 $^{\circ}\text{C}$ 及压力为10MPa的条件下,键合15min。
- [0076] 步骤三中采用高真空度磁控溅射系统对背面键合有金刚石的芯片进行表面及孔 侧壁 沉积种子层,具体是按以下步骤进行:保持靶基距为100mm,先抽真空至本底压强为  $5 \times 10^{-4}\text{Pa}$ ,然后在氩气流量为20sccm、射频电源功率为40W及压强为3Pa的条件下启辉,再在 氩气流量为20sccm、射频电源功率为40W及压强为0.5Pa的条件下溅射沉积Cu层 10min。
- [0077] 步骤四中对镀铜面进行铜去除直至暴露出孔表面,最后清洗烘干,具体是按以下 步骤 进行:对镀铜面依次采用2000目、5000目、7000目砂纸打磨直至暴露出孔表面,然后用 酒 精布进行擦拭处理。
- [0078] 图2为实施例一步骤一制备的带通孔的金刚石片通孔表面形貌图;由图可知,制备 的 金刚石通孔直径约为20~25 $\mu\text{m}$ ,孔的开口均匀,无明显崩边。
- [0079] 图3为实施例一步骤一制备的带通孔的金刚石片通孔的截面图;由图可知,通过该 方 法可以保证高的深宽比(以开口直径计算最大可达到10:1)金刚石通孔的制备,通孔为 完全导通状态,开口直径约20~25 $\mu\text{m}$ ,出口直径约10~15 $\mu\text{m}$ ,侧壁光滑且具有良好的垂直度。
- [0080] 图4为实施例一步骤二制备的背面键合有金刚石的芯片的三维CT扫描图,1为金刚 石, 2为芯片;由图可知该实施例实现了带通孔的金刚石和芯片背面电路孔的有效对准键 合。
- [0081] 图5为实施例一制备的带通孔金刚石集成的三维芯片的背面表面形貌图;由图可 知, 实施例一有效的对通孔进行铜填充。

[0082] 图6为实施例一制备的带通孔金刚石集成的三维芯片的背面高倍光镜下图片;由图可知,实施例一有效的对通孔进行铜填充,并且实现金刚石和芯片的三维集成,可以看到芯片背面键合有金刚石通孔并且通孔内有铜电极沉积形成垂直导通。

[0083] 图7为实施例一制备的带通孔金刚石集成的三维芯片的单孔直流电阻测试结果图;由图可知大部分单孔直流电阻小于 $0.1\ \Omega$ ,具有良好的垂直电导通,实现了金刚石通孔集成芯片的三维导通。

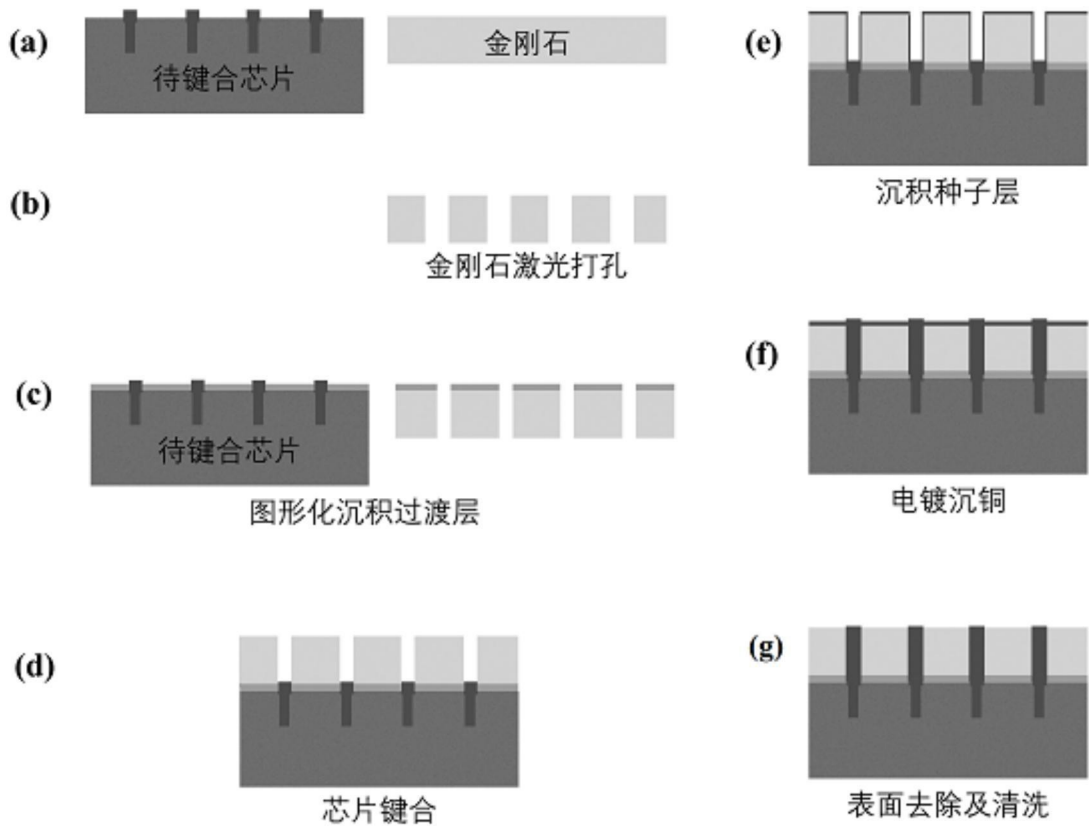


图1

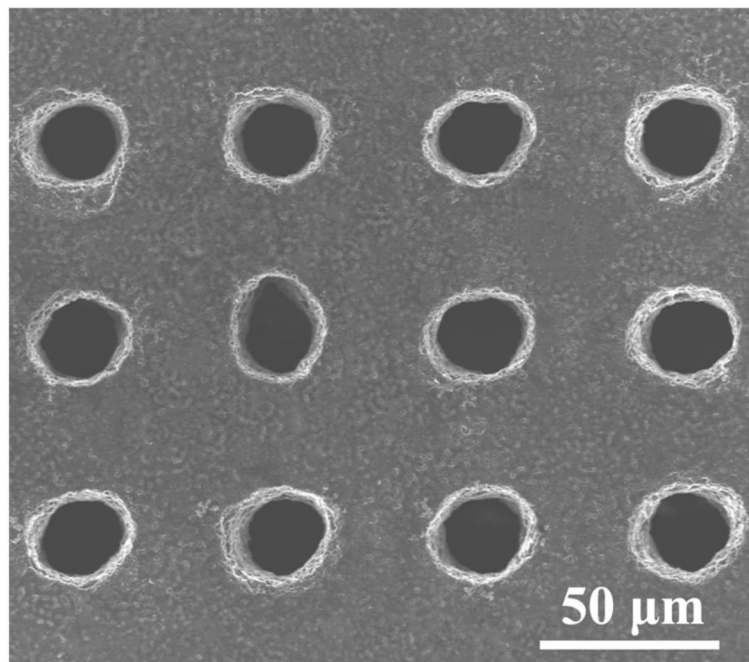


图2

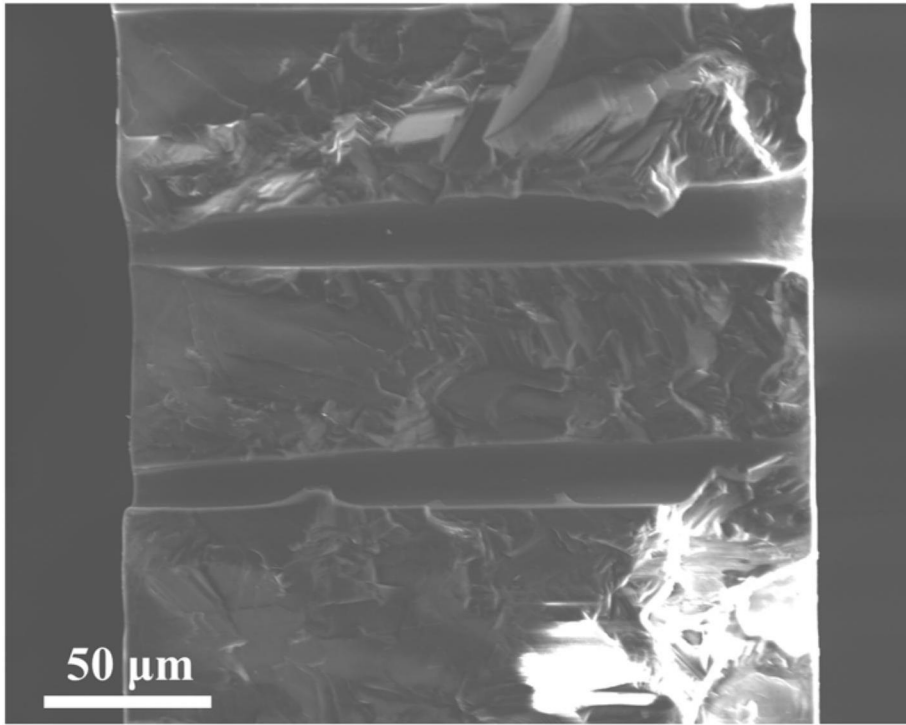


图3

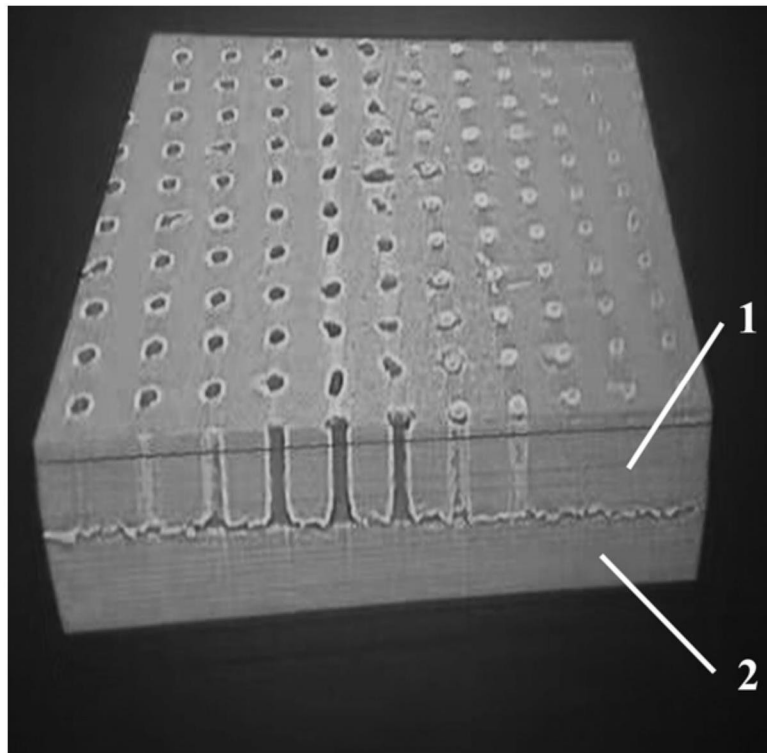


图4

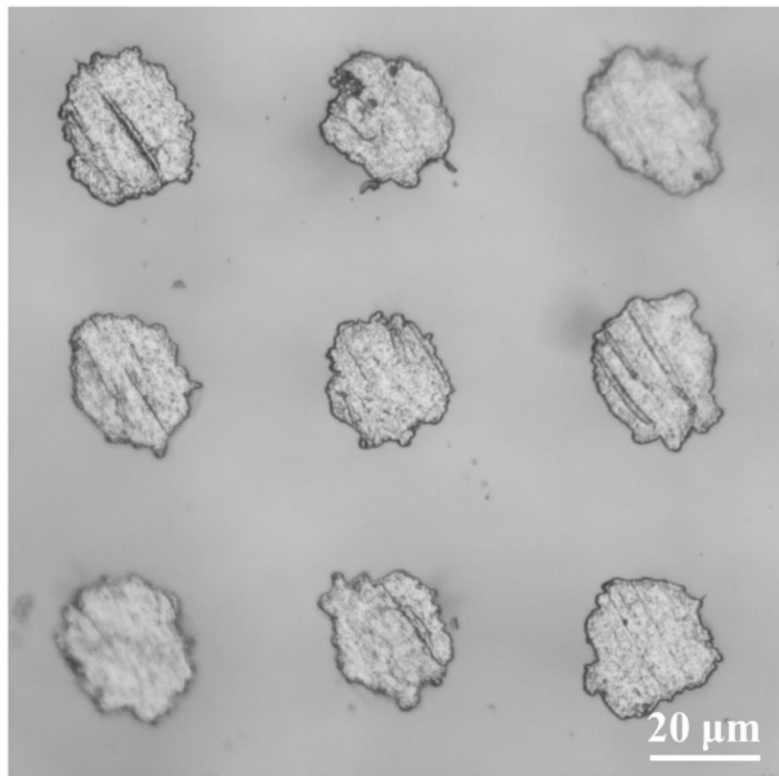


图5

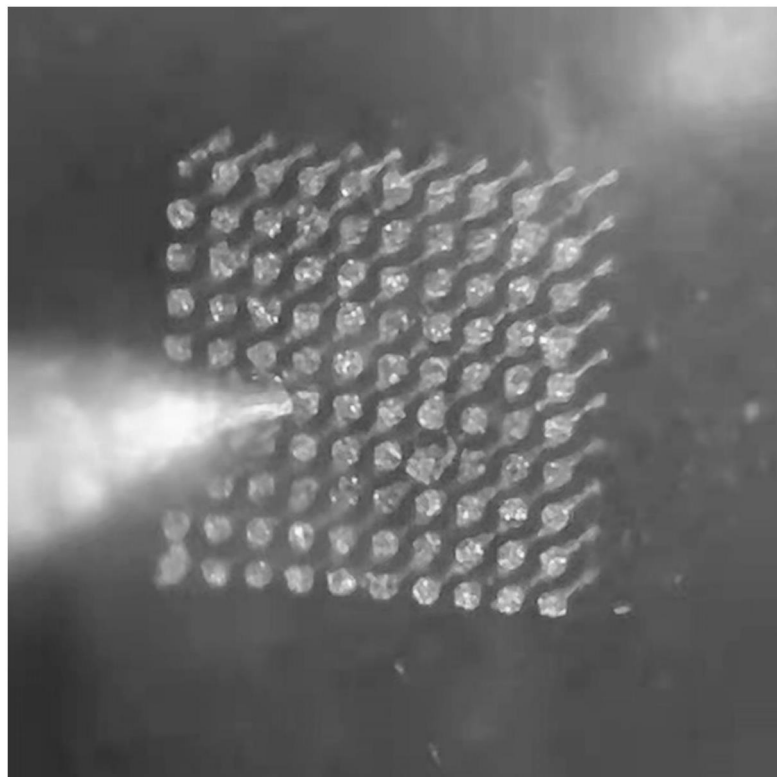


图6

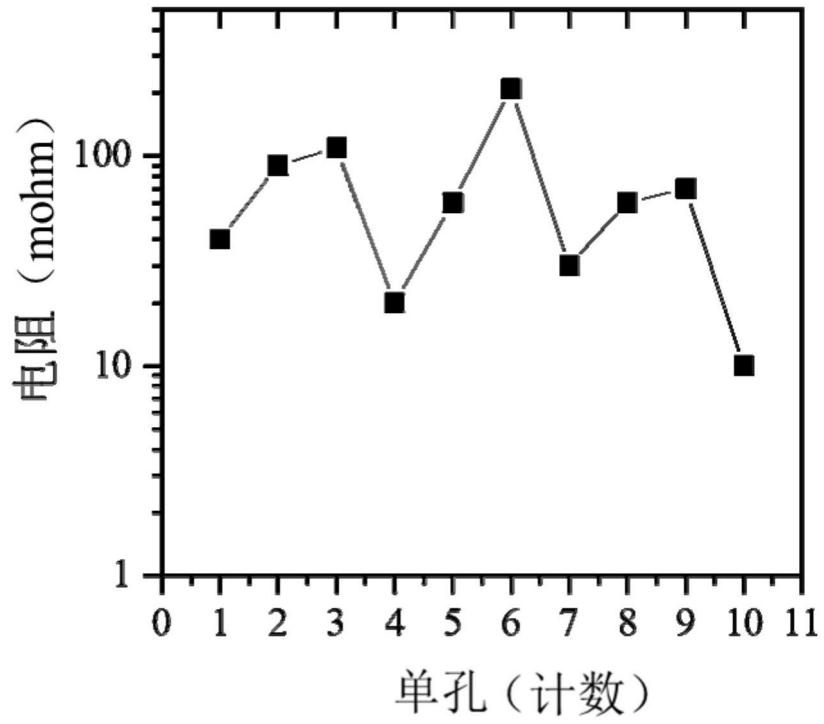


图7