

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第6082908号
(P6082908)

(45) 発行日 平成29年2月22日 (2017. 2. 22)

(24) 登録日 平成29年2月3日 (2017. 2. 3)

(51) Int. Cl.	F I
G09G 3/3291 (2016.01)	G09G 3/3291
G09G 3/3233 (2016.01)	G09G 3/3233
G09G 3/20 (2006.01)	G09G 3/20 6 1 1 H
HO 1 L 51/50 (2006.01)	G09G 3/20 6 1 2 U
	G09G 3/20 6 2 3 C
	請求項の数 3 (全 34 頁) 最終頁に続く

(21) 出願番号	特願2012-249074 (P2012-249074)	(73) 特許権者	514188173 株式会社 J O L E D 東京都千代田区神田錦町三丁目2 3 番地
(22) 出願日	平成24年11月13日 (2012. 11. 13)	(74) 代理人	110001737 特許業務法人スズエ国際特許事務所
(65) 公開番号	特開2014-98736 (P2014-98736A)	(74) 代理人	110001357 特許業務法人つばさ国際特許事務所
(43) 公開日	平成26年5月29日 (2014. 5. 29)	(72) 発明者	青木 健之 東京都港区港南1 丁目7 番1 号 ソニー株式会社内
審査請求日	平成27年6月17日 (2015. 6. 17)	審査官	武田 悟
			最終頁に続く

(54) 【発明の名称】 表示装置および表示装置の駆動方法

(57) 【特許請求の範囲】

【請求項 1】

電流駆動型の発光部と発光部を駆動する駆動回路とを含む表示素子が行方向と列方向とに2次元マトリクス状に配列されて成る表示部、

表示素子の各行に対応して配された給電線に表示素子を駆動するための駆動電圧を供給する電源部、

表示素子の各列に対応して配されたデータ線に映像信号の値に応じた映像信号電圧を供給する信号出力部、及び、

表示すべき画像の入力信号に基づいて行方向に並ぶ表示素子に対応した入力信号における最大階調値を検出し、検出結果に基づいて、表示素子に対応する給電線に供給される駆動電圧のデューティ比を制御すると共に、駆動電圧のデューティ比と入力信号とに基づいて、各行の表示素子のそれぞれに対応した映像信号の値を制御する制御部、
を備え、

制御部は、駆動電圧のデューティ比を、最大階調値が所定の基準値以下の場合には所定の値 D_1 に設定し、最大階調値が所定の基準値を超える場合には値 D_1 よりも大きい所定の値 D_2 に設定し、

最大階調値が所定の基準値を超える行の周辺が最大階調値が所定の基準値を超えない行で占められている場合に、制御部は、最大階調値が所定の基準値を超える行の周辺行における駆動電圧のデューティ比を最大階調値が所定の基準値を超える行に近づくほど所定の値 D_2 に近づけるように制御し併せて表示素子に対応した映像信号の値を制御する

表示装置。

【請求項 2】

制御部は、駆動電圧のデューティ比の値と入力信号の値とに対応した映像信号の値を格納した映像信号値テーブル格納部を備え、

映像信号値テーブル格納部に格納されている映像信号の値は、発光部が発光を開始するまでの期間の長さが発光部に流される電流の値によって変化することによる影響を補償するように設定されている

請求項 1 に記載の表示装置。

【請求項 3】

電流駆動型の発光部と発光部を駆動する駆動回路とを含む表示素子が行方向と列方向とに 2 次元マトリクス状に配列されて成る表示部、

表示素子の各行に対応して配された給電線に表示素子を駆動するための駆動電圧を供給する電源部、

表示素子の各列に対応して配されたデータ線に映像信号に応じた映像信号電圧を供給する信号出力部、及び、

表示素子に対応する給電線に供給される駆動電圧のデューティ比と表示素子に対応した映像信号の値とを制御する制御部、

を備えた表示装置を用いて、

表示すべき画像の入力信号に基づいて行方向に並ぶ表示素子に対応した入力信号における最大階調値を検出する工程、

検出結果に基づいて、表示素子に対応する給電線に供給される駆動電圧のデューティ比を制御する工程、及び、

駆動電圧のデューティ比と入力信号とに基づいて、各行の表示素子のそれぞれに対応した映像信号の値を制御する工程、

を行い、

制御する工程は、

駆動電圧デューティ比を、最大階調値が所定の基準値以下の場合には所定の値 D_1 に設定し、最大階調値が所定の基準値を超える場合には値 D_1 よりも大きい所定の値 D_2 に設定する工程、及び、

最大階調値が所定の基準値を超える行の周辺が最大階調値が所定の基準値を超えない行で占められている場合に、最大階調値が所定の基準値を超える行の周辺行における駆動電圧のデューティ比を最大階調値が所定の基準値を超える行に近づくほど所定の値 D_2 に近づけるように制御し併せて表示素子に対応した映像信号の値を制御する工程

を含む

表示装置の駆動方法。

【発明の詳細な説明】

【技術分野】

【0001】

本開示は、表示装置および表示装置の駆動方法に関する。

【背景技術】

【0002】

電流駆動型の発光部を備えた表示素子、及び、係る表示素子を備えた表示装置が周知である。例えば、有機材料のエレクトロルミネッセンスを利用した発光部を備えた表示素子（以下、単に、有機 EL 表示素子と略称する場合がある）は、低電圧直流駆動による高輝度発光が可能な表示素子として注目されている。

【0003】

液晶表示装置と同様に、例えば、有機 EL 表示素子を備えた表示装置においても、駆動方式として、単純マトリクス方式、及び、アクティブマトリクス方式が周知である。アクティブマトリクス方式は、構造が複雑になるといった欠点はあるが、画像の輝度を高いものとする事ができる等の利点を有する。アクティブマトリクス方式により駆動される有

10

20

30

40

50

機 E L 表示素子にあっては、発光層を含む有機層等から構成された発光部に加えて、発光部を駆動するための駆動回路を備えている。

【 0 0 0 4 】

電流駆動型の発光部を駆動するための回路として、例えば、2つのトランジスタと1つの容量部から構成された駆動回路(2Tr/1C駆動回路と呼ぶ)が、特開2007-310311号公報(特許文献1)等から周知である。2Tr/1C駆動回路は、例えば後述する図3に示すように、書込みトランジスタ T_{RW} と駆動トランジスタ T_{RD} の2つのトランジスタ、及び、1つの容量部 C_1 から構成されている。

【先行技術文献】

【特許文献】

10

【 0 0 0 5 】

【特許文献1】特開2007-310311号公報

【発明の概要】

【発明が解決しようとする課題】

【 0 0 0 6 】

図3に示すような構成の表示素子を備えた表示装置の輝度は、基本的には、発光部に流される電流の値と、発光部に電流が流される期間の1フィールド期間に占める割合(デューティ比)とに応じて定まる。動画ボケを軽減するといった観点から、デューティ比を小さく設定することが好ましいが、発光部が発光する期間が短くなるので表示装置の輝度が低下する。この場合、表示される画像の輝度を高めようとするれば表示素子を駆動するための駆動電圧をより高く設定する必要が生ずる。これによって、表示装置の消費電力が増加する。

20

【 0 0 0 7 】

従って、本開示の目的は、駆動電圧をより高く設定することなく、動画ボケの軽減を図りつつ画像の輝度も高めることができる表示装置およびその駆動方法を提供することにある。

【課題を解決するための手段】

【 0 0 0 8 】

上記の目的を達成するための本開示の表示装置は、

電流駆動型の発光部と発光部を駆動する駆動回路とを含む表示素子が行方向と列方向とに2次元マトリクス状に配列されて成る表示部、

30

表示素子の各行に対応して配された給電線に表示素子を駆動するための駆動電圧を供給する電源部、

表示素子の各列に対応して配されたデータ線に映像信号の値に応じた映像信号電圧を供給する信号出力部、及び、

表示すべき画像の入力信号に基づいて行方向に並ぶ表示素子に対応した入力信号における最大階調値を検出し、検出結果に基づいて、表示素子に対応する給電線に供給される駆動電圧のデューティ比を制御すると共に、駆動電圧のデューティ比と入力信号とに基づいて、各行の表示素子のそれぞれに対応した映像信号の値を制御する制御部、

40

を備え、

制御部は、駆動電圧のデューティ比を、最大階調値が所定の基準値以下の場合には所定の値 D_1 に設定し、最大階調値が所定の基準値を超える場合には値 D_1 よりも大きい所定の値 D_2 に設定し、

最大階調値が所定の基準値を超える行の周辺が最大階調値が所定の基準値を超えない行で占められている場合に、制御部は、最大階調値が所定の基準値を超える行の周辺行における駆動電圧のデューティ比を最大階調値が所定の基準値を超える行に近づくほど所定の値 D_2 に近づけるように制御し併せて表示素子に対応した映像信号の値を制御する

表示装置である。

【 0 0 0 9 】

上記の目的を達成するための本開示の表示装置の駆動方法は、

50

電流駆動型の発光部と発光部を駆動する駆動回路とを含む表示素子が行方向と列方向とに2次元マトリクス状に配列されて成る表示部、

表示素子の各行に対応して配された給電線に表示素子を駆動するための駆動電圧を供給する電源部、

表示素子の各列に対応して配されたデータ線に映像信号に応じた映像信号電圧を供給する信号出力部、及び、

表示素子に対応する給電線に供給される駆動電圧のデューティ比と表示素子に対応した映像信号の値とを制御する制御部、

を備えた表示装置を用いて、

表示すべき画像の入力信号に基づいて行方向に並ぶ表示素子に対応した入力信号における最大階調値を検出する工程、

検出結果に基づいて、表示素子に対応する給電線に供給される駆動電圧のデューティ比を制御する工程、及び、

駆動電圧のデューティ比と入力信号とに基づいて、各行の表示素子のそれぞれに対応した映像信号の値を制御する工程、

を行い、

制御する工程は、

駆動電圧デューティ比を、最大階調値が所定の基準値以下の場合には所定の値 D_1 に設定し、最大階調値が所定の基準値を超える場合には値 D_2 よりも大きい所定の値 D_2 に設定する工程、及び、

最大階調値が所定の基準値を超える行の周辺が最大階調値が所定の基準値を超えない行で占められている場合に、最大階調値が所定の基準値を超える行の周辺行における駆動電圧のデューティ比を最大階調値が所定の基準値を超える行に近づくほど所定の値 D_2 に近づけるように制御し併せて表示素子に対応した映像信号の値を制御する工程

を含む

表示装置の駆動方法である。

【発明の効果】

【0010】

本開示に係る表示装置および表示装置の駆動方法によれば、表示すべき画像の入力信号に基づいて行方向に並ぶ表示素子に対応した入力信号における最大階調値を検出し、検出結果に基づいて、表示素子に対応する給電線に供給される駆動電圧のデューティ比を制御すると共に、駆動電圧のデューティ比と入力信号とに基づいて、各行の表示素子のそれぞれに対応した映像信号の値を制御する。これによって、駆動電圧をより高く設定することなく、動画ボケの軽減を図りつつ画像の輝度も高めることができる。

【図面の簡単な説明】

【0011】

【図1】図1は、第1の実施形態に係る表示装置の概念図である。

【図2】図2は、制御部の構成および動作を説明するための模式的なブロック図である。

【図3】図3は、第(m, n)番目の表示素子の等価回路図である。

【図4】図4は、表示部における表示素子を含む部分の模式的な一部断面図である。

【図5】図5は、表示装置の動作を説明するための模式的なタイミングチャートである。

【図6】図6は、表示素子に対応する入力信号の階調と各画素行に対応した給電線における駆動電圧のデューティ比との関係を説明するための模式的な図である。

【図7】図7は、図6に引き続き、表示素子に対応する入力信号の階調と各画素行に対応した給電線における駆動電圧のデューティ比との関係を説明するための模式的な図である。

。

【図8】図8は、駆動電圧のデューティ比の切り替えによって、映像信号の値を変更する必要がある表示素子を説明するための模式的な図である。

【図9】図9は、給電線に印加される駆動電圧のデューティ比を説明するための模式的なグラフである。

10

20

30

40

50

【図10】図10Aは、給電線の電位と、第2ノードの電位と、駆動トランジスタを流れるドレイン電流の関係を説明するための模式図である。図10B、図10C及び図10Dは、図10Aに示す期間A、期間B及び期間Cにおけるドレイン電流の流れを説明するための模式図である。

【図11】図11Aは、給電線に印加される駆動電圧のデューティ比が D_1 [%]であるときの給電線の電位と、第2ノードの電位と、駆動トランジスタを流れるドレイン電流の関係を説明するための模式図である。図11Bは、給電線に印加される駆動電圧のデューティ比が D_2 [%]であるときの給電線の電位と、第2ノードの電位と、駆動トランジスタを流れるドレイン電流の関係を説明するための模式図である。

【図12】図12は、給電線に印加される駆動電圧のデューティ比が一定であるときに、明るい画像を表示するときの第2ノードの電位および駆動トランジスタを流れるドレイン電流の関係、並びに、暗い画像を表示するときの第2ノードの電位および駆動トランジスタを流れるドレイン電流の関係を説明するための模式図である。

【図13】図13は、映像信号値テーブル格納部に格納されているデータを説明するための模式的な表である。

【図14】図14は、第1の実施形態の変形例における、表示素子に対応する入力信号の階調と各画素行に対応した給電線における駆動電圧のデューティ比との関係を説明するための模式的な図である。

【図15】図15は、変形例の表示装置に用いられる制御部の構成および動作を説明するための模式的なブロック図である。

【図16】図16は、映像信号値テーブル格納部に格納されているデータを説明するための模式的な表である。

【図17】図17A及び図17Bは、表示素子の駆動回路を構成する各トランジスタの導通状態/非導通状態等を模式的に示す図である。

【図18】図18A及び図18Bは、図17Bに引き続き、表示素子の駆動回路を構成する各トランジスタの導通状態/非導通状態等を模式的に示す図である。

【図19】図19A及び図19Bは、図18Bに引き続き、表示素子の駆動回路を構成する各トランジスタの導通状態/非導通状態等を模式的に示す図である。

【図20】図20A及び図20Bは、図19Bに引き続き、表示素子の駆動回路を構成する各トランジスタの導通状態/非導通状態等を模式的に示す図である。

【図21】図21A及び図21Bは、図20Bに引き続き、表示素子の駆動回路を構成する各トランジスタの導通状態/非導通状態等を模式的に示す図である。

【図22】図22は、図21Bに引き続き、表示素子の駆動回路を構成する各トランジスタの導通状態/非導通状態等を模式的に示す図である。

【図23】図23は、表示素子を構成する駆動回路の他の例を説明するための模式的な回路図である。

【図24】図24は、表示素子を構成する駆動回路の他の例を説明するための模式的な回路図である。

【発明を実施するための形態】

【0012】

以下、図面を参照して、実施形態に基づいて本開示を説明する。本開示は実施形態に限定されるものではなく、実施形態における種々の数値や材料は例示である。以下の説明において、同一要素または同一機能を有する要素には同一符号を用いることとし、重複する説明は省略する。尚、説明は、以下の順序で行う。

1. 本開示に係る表示装置および表示装置の駆動方法、全般に関する説明
2. 第1の実施形態、その他

【0013】

[本開示に係る表示装置および表示装置の駆動方法、全般に関する説明]

本開示に係る表示装置あるいは本開示の表示装置の駆動方法(以下、これらを単に、「本開示」と呼ぶ場合がある)において、駆動電圧のデューティ比の値と入力信号の値とに

10

20

30

40

50

対応した映像信号の値は、発光部が発光を開始するまでの期間の長さが発光部に流される電流の値によって変化することによる影響を補償するように設定されている構成とすることができる。

【0014】

上述した好ましい構成を含む本開示において、制御部は、駆動電圧のデューティ比の値と入力信号の値とに対応した映像信号の値を格納した映像信号値テーブル格納部を備えている構成とすることができる。

【0015】

上述した各種の好ましい構成を含む本開示において、制御部は、駆動電圧のデューティ比を、最大階調値が所定の基準値以下の場合には所定の値 D_1 に設定し、最大階調値が所定の基準値を超える場合には値 D_1 よりも大きい所定の値 D_2 に設定する構成とすることができる。この場合において、最大階調値が所定の基準値を超える行の周辺が最大階調値が所定の基準値を超えない行で占められている場合に、制御部は、最大階調値が所定の基準値を超える行の周辺行における駆動電圧のデューティ比を最大階調値が所定の基準値を超える行に近づくほど所定の値 D_1 に近づけるように制御し併せて表示素子に対応した映像信号の値を制御する構成とすることができる。

10

【0016】

上述した各種の好ましい構成を含む本開示に用いられる電源部、信号出力部および制御部は、周知の回路素子等を用いて構成することができる。

【0017】

表示装置は、所謂モノクロ表示の構成であってもよいし、カラー表示の構成であってもよい。カラー表示の構成とする場合には、1つの画素は複数の副画素から成る構成、具体的には、1つの画素は、赤色発光副画素、緑色発光副画素、及び、青色発光副画素の3つの副画素から成る構成とすることができる。更には、これらの3種の副画素に更に1種類あるいは複数種類の副画素を加えた1組（例えば、輝度向上のために白色光を発光する副画素を加えた1組、色再現範囲を拡大するために補色を発光する副画素を加えた1組、色再現範囲を拡大するためにイエローを発光する副画素を加えた1組、色再現範囲を拡大するためにイエロー及びシアンを発光する副画素を加えた1組）から構成することもできる。

20

【0018】

表示装置の画素（ピクセル）の値として、VGA（640，480）、S-VGA（800，600）、XGA（1024，768）、APRC（1152，900）、S-XGA（1280，1024）、U-XGA（1600，1200）、HD-TV（1920，1080）、Q-XGA（2048，1536）の他、（1920，1035）、（720，480）、（1280，960）等、画像表示用解像度の幾つかを例示することができるが、これらの値に限定するものではない。

30

【0019】

表示素子を構成する電流駆動型の発光部として、有機エレクトロルミネッセンス発光部、LED発光部、半導体レーザ発光部などを挙げることができる。これらの発光部は、周知の材料や方法を用いて構成することができる。平面型の表示装置を構成する観点からは、中でも、発光部は有機エレクトロルミネッセンス発光部から成る構成が好ましい。

40

【0020】

表示部を構成する表示素子は、或る平面内に形成され（例えば、支持体上に形成され）ており、発光部は、例えば、層間絶縁層を介して、発光部を駆動する駆動回路の上方に形成されている。

【0021】

発光部を駆動する駆動回路は、例えば、トランジスタや容量部から成る回路として構成することができる。駆動回路を構成するトランジスタとして、例えば、 n チャネル型の薄膜トランジスタ（TFT）を挙げることができる。トランジスタは、エンハンスメント型であってもよいし、デプレッション型であってもよい。 n チャネル型のトランジスタにあ

50

ってはLDD構造(Lightly Doped Drain構造)が形成されていてもよい。場合によっては、LDD構造は非対称に形成されていてもよい。例えば、駆動トランジスタに大きな電流が流れるのは表示素子の発光時であるので、発光時においてドレイン領域となる一方のソース/ドレイン領域にのみLDD構造を形成した構成とすることもできる。尚、例えば、pチャネル型の薄膜トランジスタを用いてもよい。本開示の動作に適合する限り、駆動回路の構成は特に限定するものではない。

【0022】

1つのトランジスタの有する2つのソース/ドレイン領域において、「一方のソース/ドレイン領域」という用語を、電源側に接続されたソース/ドレイン領域といった意味において使用する場合がある。また、トランジスタが導通状態にあるとは、ソース/ドレイン領域間にチャンネルが形成されている状態を意味する。係るトランジスタの一方のソース/ドレイン領域から他方のソース/ドレイン領域に電流が流れているか否かは問わない。一方、トランジスタが非導通状態にあるとは、ソース/ドレイン領域間にチャンネルが形成されていない状態を意味する。また、ソース/ドレイン領域は、不純物を含有したポリシリコンやアモルファスシリコン等の導電性物質から構成することができるだけでなく、金属、合金、導電性粒子、これらの積層構造、有機材料(導電性高分子)から成る層から構成することができる。

10

【0023】

駆動回路を構成する容量部は、一方の電極、他方の電極、及び、これらの電極に挟まれた誘電体層から構成することができる。駆動回路を構成する上述したトランジスタ及び容量部は、或る平面内に形成され(例えば、支持体上に形成され)、発光部は、例えば、層間絶縁層を介して、駆動回路を構成するトランジスタ及び容量部の上方に形成されている。また、駆動トランジスタの他方のソース/ドレイン領域は、発光部の一端(発光部に備えられたアノード電極等)に、例えば、コンタクトホールを介して接続されている。尚、半導体基板等にトランジスタを形成した構成であってもよい。

20

【0024】

走査線やデータ線、あるいは給電線などといった各種の配線は、或る平面上(例えば、支持体上)に形成される。これらの配線は、周知の構成や構造とすることができる。

【0025】

支持体や後述する基板の構成材料として、高歪点ガラス、ソーダガラス($\text{Na}_2\text{O} \cdot \text{CaO} \cdot \text{SiO}_2$)、硼珪酸ガラス($\text{Na}_2\text{O} \cdot \text{B}_2\text{O}_3 \cdot \text{SiO}_2$)、フォルステライト($2\text{MgO} \cdot \text{SiO}_2$)、鉛ガラス($\text{Na}_2\text{O} \cdot \text{PbO} \cdot \text{SiO}_2$)等のガラス材料の他、可撓性を有する高分子材料、例えば、ポリエーテルスルホン(PES)やポリイミド、ポリカーボネート(PC)、ポリエチレンテレフタレート(PET)に例示される高分子材料を例示することができる。尚、支持体や基板の表面に各種のコーティングが施されていてもよい。支持体と基板の構成材料は、同じであってもよいし異なってもよい。可撓性を有する高分子材料から成る支持体および基板を用いれば、可撓性を有する表示装置を構成することができる。

30

【0026】

本明細書における各種の式に示す条件は、式が数学的に厳密に成立する場合の他、式が実質的に成立する場合にも満たされる。式の成立に関し、表示素子や表示装置の設計上あるいは製造上生ずる種々のばらつきは許容される。

40

【0027】

以下の説明で用いるタイミングチャートにおいて、各期間を示す横軸の長さ(時間長)は模式的なものであり、各期間の時間長の割合を示すものではない。縦軸においても同様である。また、タイミングチャートにおける波形の形状も模式的なものである。

【0028】

[第1の実施形態]

第1の実施形態は、本開示に係る表示装置および表示装置の駆動方法に関する。

【0029】

50

図1は、第1の実施形態に係る表示装置の概念図である。

【0030】

表示装置1は、電流駆動型の発光部と発光部を駆動する駆動回路とを含む表示素子10が行方向と列方向とに2次元マトリクス状に配列されて成る表示部20、

表示素子10の各行に対応して配された給電線PS1に表示素子10を駆動するための駆動電圧 V_{CC-H} を供給する電源部100、及び、

表示素子10の各列に対応して配されたデータ線DTLに映像信号 $V_{D_{sig}}$ の値に応じた映像信号電圧 V_{sig} を供給する信号出力部102、及び、

表示素子10に対応する給電線PS1に供給される駆動電圧 V_{CC-H} のデューティ比と表示素子10に対応した映像信号 $V_{D_{sig}}$ の値とを制御する制御部110、
を備えている。

10

【0031】

制御部110は、表示すべき画像の入力信号 $D_{T_{sig}}$ に基づいて行方向に並ぶ表示素子10に対応した入力信号 $D_{T_{sig}}$ における最大階調値を検出し、検出結果に基づいて、表示素子10に対応する給電線PS1に供給される駆動電圧 V_{CC-H} のデューティ比を制御すると共に、駆動電圧 V_{CC-H} のデューティ比と入力信号 $D_{T_{sig}}$ とに基づいて、各行の表示素子のそれぞれに対応した映像信号 $V_{D_{sig}}$ の値を制御する。第1の実施形態において、制御部110は、表示すべき画像の入力信号 $D_{T_{sig}}$ に基づいて行方向に並ぶ表示素子10に対応した入力信号 $D_{T_{sig}}$ における最大階調値を検出する工程、検出結果に基づいて、表示素子10に対応する給電線PS1に供給される駆動電圧のデューティ比を制御する工程、及び、駆動電圧のデューティ比と入力信号 $D_{T_{sig}}$ とに基づいて、各行の表示素子10のそれぞれに対応した映像信号 $V_{D_{sig}}$ の値を制御する工程、を行う

20

【0032】

表示部20は、更に、行方向に並ぶ表示素子10に接続され、走査回路101から走査信号が供給される走査線SCLと、全ての表示素子10に共通に接続される第2の給電線PS2を備えている。第2の給電線PS2には、共通の電圧(後述する V_{cat})が供給される。

【0033】

走査線SCL及びデータ線DTL並びに給電線PS1及び第2の給電線PS2と、表示素子10との接続関係は、図3を参照して、後で詳しく説明する。

30

【0034】

表示部20が画像を表示する領域(表示領域)は、行方向(図1においてX方向)にN個、列方向(図1においてY方向)にM個、合計 $N \times M$ 個の、2次元マトリクス状に配列された表示素子10から構成されている。表示領域における表示素子10の行数はMであり、各行を構成する表示素子10の数はNである。尚、図1においては、 3×3 個の表示素子10を図示しているが、これは、あくまでも例示に過ぎない。

【0035】

走査線SCL及び給電線PS1の本数はそれぞれM本である。第m行目(但し、 $m = 1, 2, \dots, M$)の表示素子10は、第m番目の走査線 SCL_m 及び第m番目の給電線PS1_mに接続されており、1つの表示素子行を構成する。

40

【0036】

また、データ線DTLの本数はN本である。第n列目(但し、 $n = 1, 2, \dots, N$)の表示素子10は、第n番目のデータ線DTL_nに接続されている。

【0037】

表示装置1は、例えばモノクロ表示の表示装置であり、1つの表示素子10が1つの画素を構成する。走査回路101からの走査信号によって、表示装置1は行単位で線順次走査される。第m行、第n列目に位置する表示素子10を、以下、第(n, m)番目の表示素子10あるいは第(n, m)番目の画素と呼ぶ。

【0038】

表示装置1にあつては、第m行目に配列されたN個の画素のそれぞれを構成する表示素

50

子 10 が同時に駆動される。換言すれば、行方向に沿って配された N 個の表示素子 10 にあっては、その発光 / 非発光のタイミングは、それらが属する行単位で制御される。表示装置 1 の表示フレームレートを FR (回 / 秒) と表せば、表示装置 1 を行単位で線順次走査するときの 1 行当たりの走査期間 (いわゆる水平走査期間) は、 $(1 / FR) \times (1 / M)$ 秒未満である。

【 0039 】

表示装置 1 の制御部 110 には、表示すべき画像に応じた入力信号 DT_{sig} が例えば図示せぬ装置から入力される。制御部 110 は、入力信号 DT_{sig} に基づいて、電源部 100 の動作を制御するためのデューティ設定信号 DUR と映像信号 VD_{sig} を出力する。

【 0040 】

信号出力部 102 は、映像信号 VD_{sig} に基づいて映像信号電圧 V_{sig} を出力する。より具体的には、信号出力部 102 は、映像信号電圧 V_{sig} と後述する基準電圧 V_{ofs} とをデータ線 DTL に交互に供給する。

10

【 0041 】

以下の説明において、入力信号 DT_{sig} が例えば第 (n, m) 番目の表示素子 10 に対応するものであることを示す場合に、これを入力信号 $DT_{sig(n,m)}$ と表す場合がある。映像信号 VD_{sig} についても同様である。

【 0042 】

また、映像信号電圧 V_{sig} が例えば第 (n, m) 番目の表示素子 10 に対応するものであることを示す場合に、これを映像信号電圧 $V_{sig(n,m)}$ あるいは映像信号電圧 V_{sig_m} と表す場合がある。

20

【 0043 】

電源部 100 は、上述した駆動電圧 V_{CC-H} に加えて、後述する初期化電圧 V_{CC-L} を給電線 $PS1$ に供給する。1 フレーム期間に対して駆動電圧 V_{CC-H} を供給する期間の占める割合 (以下、「駆動電圧のデューティ比」と呼ぶ場合がある) は、制御部 110 からのデューティ設定信号 DUR によって、給電線 $PS1$ 毎に制御される。以下の説明において、第 m 番目の給電線 $PS1_m$ に対応するデューティ設定信号を、デューティ設定信号 DUR_m と表す場合がある。

【 0044 】

説明の都合上、入力信号 DT_{sig} および映像信号 VD_{sig} の階調ビット数は 8 ビットであるとする。入力信号 DT_{sig} の階調値は、表示すべき画像の輝度に応じて、0 乃至 255 のいずれかの値となる。ここでは、入力信号 DT_{sig} の階調値が大きいほど表示すべき画像の輝度が高いものとする。

30

【 0045 】

また、説明の都合上、表示装置 1 は、白表示状態において階調値が 0 から 255 まで変化するにつれて、その輝度が $0 [cd/m^2]$ から或る所定の上限値 (例えば $1000 [cd/m^2]$) まで線形に変化するような仕様であるとする。

【 0046 】

次いで、制御部 110 の構成および動作の概要について説明する。

【 0047 】

図 2 は、制御部の構成および動作を説明するための模式的なブロック図である。

40

【 0048 】

制御部 110 は、ラインバッファ部 111、最大階調値検出部 112、デューティ比設定部 113、映像信号値設定部 114 および映像信号値テーブル格納部 115 から構成されている。

【 0049 】

制御部 110 によって、表示すべき画像の入力信号 DT_{sig} に基づいて行方向に並ぶ表示素子 10 に対応した入力信号 DT_{sig} における最大階調値を検出する工程、検出結果に基づいて、表示素子 10 に対応する給電線 $PS1$ に供給される駆動電圧のデューティ比を制御する工程、及び、駆動電圧のデューティ比と入力信号 DT_{sig} とに基づいて、各行の

50

表示素子 10 のそれぞれに対応した映像信号 $V_{D_{sig}}$ の値を制御する工程が行われる。

【 0 0 5 0 】

制御部 110 は、行方向に並ぶ表示素子 10 から成る群ごとに順次処理を行う。図 2 を参照して、第 m 行目の表示素子 10 に対応した処理について説明する。

【 0 0 5 1 】

制御部 110 に入力される入力信号 $D T_{sig(1,m)} \sim D T_{sig(N,m)}$ は、ラインバッファ部 111 に保持される。最大階調値検出部 112 は、ラインバッファ部 111 に保持された値に基づいて、入力信号 $D T_{sig(1,m)} \sim D T_{sig(N,m)}$ における最大階調値を検出する。

【 0 0 5 2 】

制御部 110 は、駆動電圧のデューティ比を、最大階調値が所定の基準値（例えば「127」）以下の場合には所定の値 D_1 に設定し、最大階調値が所定の基準値を超える場合には値 D_1 よりも大きい所定の値 D_2 に設定する。

10

【 0 0 5 3 】

具体的には、デューティ比設定部 113 は、最大階調値検出部 112 の検出結果に基づいて第 m 行の表示素子に対応する給電線 $P S_{1m}$ に供給される駆動電圧のデューティ比を設定する。給電線 $P S_{1m}$ における駆動電圧のデューティ比は、検出結果が「127」以下の場合には所定の値 D_1 （例えば 45 [%]）に設定され、検出結果が「128」以上の場合には所定の値 D_2 （例えば 90 [%]）に設定される。

【 0 0 5 4 】

デューティ比設定部 113 は、電源部 100 に、給電線 $P S_{1m}$ における駆動電圧のデューティ比を制御するためのデューティ設定信号 $D U R_m$ を供給する。

20

【 0 0 5 5 】

映像信号値設定部 114 は、デューティ比設定部 113 によって設定された駆動電圧のデューティ比とラインバッファ部 111 に保持された入力信号 $D T_{sig}$ の値とに基づいて映像信号 $V_{D_{sig}}$ の値を設定することで、各行の表示素子 10 のそれぞれに対応した映像信号 $V_{D_{sig}}$ の値を制御する。

【 0 0 5 6 】

映像信号値テーブル格納部 115 には、駆動電圧のデューティ比の値と入力信号 $D T_{sig}$ の値とに対応した映像信号 $V_{D_{sig}}$ の値がテーブルとして格納されている。映像信号値設定部 114 は、映像信号値テーブル格納部 115 を順次参照して、映像信号 $V_{D_{sig(1,m)}} \sim V_{D_{sig(N,m)}}$ を設定し、且つ、信号出力部 102 に供給する。テーブルの内容は、後述する図 13 を参照して後で詳しく説明する。

30

【 0 0 5 7 】

信号出力部 102 は、映像信号 $V_{D_{sig}}$ の値に応じた映像信号電圧 V_{sig} をデータ線 $D T L$ に供給する。映像信号 $V_{D_{sig}}$ の値と映像信号電圧 V_{sig} の値との対応関係は、発光部に電流が流れているときの明るさと映像信号 $V_{D_{sig}}$ の値とが線形性を示すように予め設定されている。

【 0 0 5 8 】

以上、制御部 110 の構成および動作の概要について説明した。ここで、本開示の理解を助けるため、表示素子 10 の構成および動作の概要、並びに、表示装置 1 の基本的な動作の概要について説明する。

40

【 0 0 5 9 】

図 3 は、第 (m, n) 番目の表示素子の等価回路図である。

【 0 0 6 0 】

表示素子 10 は、電流駆動型の発光部 $E L P$ と駆動回路 11 を含んでいる。駆動回路 11 は、駆動トランジスタ $T R_D$ 、及び、容量部 C_1 を備えており、駆動トランジスタ $T R_D$ のソース/ドレイン領域を介して発光部 $E L P$ に電流が流れる。

【 0 0 6 1 】

駆動回路 11 は、駆動トランジスタ $T R_D$ に加えて、更に、書込みトランジスタ $T R_W$ を備えている。駆動トランジスタ $T R_D$ と書込みトランジスタ $T R_W$ は、 n チャネル型の $T F$

50

T から成る。尚、例えば書込みトランジスタ T_{RW} が p チャンネル型の TFT から成る構成とすることもできる。また、駆動回路 11 は更に別のトランジスタを備えていてもよい。

【0062】

容量部 C_1 は、駆動トランジスタ T_{RD} のソース領域に対するゲート電極の電圧（所謂ゲート-ソース間電圧）を保持するために用いられる。この場合の「ソース領域」とは、発光部 ELP が発光するときに「ソース領域」として働く側のソース/ドレイン領域を意味する。表示素子 10 の発光状態においては、駆動トランジスタ T_{RD} の一方のソース/ドレイン領域（図 2 において給電線 PS1 に接続されている側）はドレイン領域として働き、他方のソース/ドレイン領域（発光部 ELP の一端、具体的には、アノード電極に接続されている側）はソース領域として働く。容量部 C_1 を構成する一方の電極と他方の電極は、それぞれ、駆動トランジスタ T_{RD} の他方のソース/ドレイン領域とゲート電極に接続されている。

10

【0063】

書込みトランジスタ T_{RW} は、走査線 SCL に接続されたゲート電極と、データ線 DTL に接続された一方のソース/ドレイン領域と、駆動トランジスタ T_{RD} のゲート電極に接続された他方のソース/ドレイン領域とを有する。

【0064】

駆動トランジスタ T_{RD} のゲート電極は、書込みトランジスタ T_{RW} の他方のソース/ドレイン領域と容量部 C_1 の他方の電極とが接続された、第 1 ノード ND_1 を構成する。駆動トランジスタ T_{RD} の他方のソース/ドレイン領域は、容量部 C_1 の一方の電極と発光部 ELP のアノード電極とが接続された、第 2 ノード ND_2 を構成する。

20

【0065】

発光部 ELP の他端（具体的には、カソード電極）には、第 2 の給電線 PS2 から、電圧 V_{cat} （例えば 0 [ボルト]）が印加される。発光部 ELP の容量を符号 C_{EL} で表す。また、発光部 ELP の発光に必要とされる閾値電圧を V_{th-EL} とする。即ち、発光部 ELP のアノード電極とカソード電極との間に V_{th-EL} 以上の電圧が印加されると、発光部 ELP は発光する。

【0066】

発光部 ELP は、例えば有機エレクトロルミネッセンス発光部から成り、アノード電極、正孔輸送層、発光層、電子輸送層、及び、カソード電極等から成る周知の構成や構造を有する。

30

【0067】

図 4 は、表示部における表示素子を含む部分の模式的な一部断面図である。

【0068】

駆動回路 11 を構成するトランジスタ T_{RD} 、 T_{RW} 及び容量部 C_1 は支持体 21 上に形成され、発光部 ELP は、例えば、層間絶縁層 40 を介して、駆動回路 11 を構成するトランジスタ T_{RD} 、 T_{RW} 及び容量部 C_1 の上方に形成されている。また、駆動トランジスタ T_{RD} の他方のソース/ドレイン領域は、発光部 ELP に備えられたアノード電極に、コンタクトホールを介して接続されている。尚、図 4 においては、駆動トランジスタ T_{RD} のみを図示する。その他のトランジスタは隠れて見えない。

40

【0069】

駆動トランジスタ T_{RD} は、ゲート電極 31、ゲート絶縁層 32、半導体層 33 に設けられたソース/ドレイン領域 35、35、及び、ソース/ドレイン領域 35、35 の間の半導体層 33 の部分が該当するチャンネル形成領域 34 から構成されている。一方、容量部 C_1 は、他方の電極 36、ゲート絶縁層 32 の延在部から構成された誘電体層、及び、一方の電極 37 から成る。ゲート電極 31、ゲート絶縁層 32 の一部、及び、容量部 C_1 を構成する他方の電極 36 は、支持体 21 上に形成されている。駆動トランジスタ T_{RD} の一方のソース/ドレイン領域 35 は配線 38（給電線 PS1 に対応する）に接続され、他方のソース/ドレイン領域 35 は一方の電極 37 に接続されている。駆動トランジスタ T_{RD} 及び容量部 C_1 等は、層間絶縁層 40 で覆われており、層間絶縁層 40 上に、アノード

50

電極 5 1、正孔輸送層、発光層、電子輸送層、及び、カソード電極 5 3 から成る発光部 E L P が設けられている。尚、図面においては、正孔輸送層、発光層、及び、電子輸送層を 1 層 5 2 で表した。発光部 E L P が設けられていない層間絶縁層 4 0 の部分の上には、第 2 層間絶縁層 5 4 が設けられ、第 2 層間絶縁層 5 4 及びカソード電極 5 3 上には透明な基板 2 2 が配置されており、発光層にて発光した光は、基板 2 2 を通過して、外部に出射される。尚、一方の電極 3 7 とアノード電極 5 1 とは、層間絶縁層 4 0 に設けられたコンタクトホールによって接続されている。また、カソード電極 5 3 は、第 2 層間絶縁層 5 4、層間絶縁層 4 0 に設けられたコンタクトホール 5 6、5 5 を介して、ゲート絶縁層 3 2 の延在部上に設けられた配線 3 9 (第 2 の給電線 P S 2 に対応する) に接続されている。

【 0 0 7 0 】

図 3 に示す駆動トランジスタ $T R_D$ は、表示素子 1 0 の発光状態においては、飽和領域で動作するように電圧設定されており、以下の式 (1) に従ってドレイン電流 I_{ds} を流すように駆動される。上述したように、表示素子 1 0 の発光状態においては、駆動トランジスタ $T R_D$ の一方のソース/ドレイン領域はドレイン領域として働き、他方のソース/ドレイン領域はソース領域として働く。説明の都合上、以下、駆動トランジスタ $T R_D$ の一方のソース/ドレイン領域を単にドレイン領域と呼び、他方のソース/ドレイン領域を単にソース領域と呼ぶ場合がある。尚、

μ : 実効的な移動度

L : チャネル長

W : チャネル幅

V_{gs} : ソース領域に対するゲート電極の電圧

V_{th} : 閾値電圧

C_{ox} : (ゲート絶縁層の比誘電率) \times (真空の誘電率) / (ゲート絶縁層の厚さ)

$k = (1/2) \cdot (W/L) \cdot C_{ox}$

とする。

【 0 0 7 1 】

$$I_{ds} = k \cdot \mu \cdot (V_{gs} - V_{th})^2 \quad (1)$$

【 0 0 7 2 】

このドレイン電流 I_{ds} が発光部 E L P を流れることで、表示素子 1 0 の発光部 E L P が発光する。更には、このドレイン電流 I_{ds} の値の大小によって、ドレイン電流 I_{ds} が流れているときの発光部 E L P における光の強さが制御される。

【 0 0 7 3 】

以上、表示素子 1 0 の構成および動作の概要について説明した。次いで、表示装置 1 の基本的な動作の概要について説明する。動作の詳細については、後述する図 1 7 ないし図 2 2 を参照して後で説明する。

【 0 0 7 4 】

図 5 は、表示装置の動作を説明するための模式的なタイミングチャートである。

【 0 0 7 5 】

以下の説明において、電圧あるいは電位の値を以下のとおりとするが、これは、あくまでも説明のための値であり、これらの値に限定されるものではない。

【 0 0 7 6 】

V_{sig} : 映像信号電圧

・・・ 0 ボルト ~ 1.5 ボルト

V_{ofs} : 駆動トランジスタ $T R_D$ のゲート電極 (第 1 ノード $N D_1$) に印加する基準電圧

・・・ 0 ボルト

V_{CC-H} : 発光部 E L P に電流を流すための駆動電圧

・・・ 2.0 ボルト

V_{CC-L} : 駆動トランジスタ $T R_D$ の他方のソース/ドレイン領域 (第 2 ノード $N D_2$) の電位を初期化するための初期化電圧

・・・ -1.0 ボルト

10

20

30

40

50

V_{th} : 駆動トランジスタ TR_D の閾値電圧

・・・ 3 ボルト

V_{cat} : 発光部 ELP のカソード電極に印加される電圧

・・・ 0 ボルト

V_{th-EL} : 発光部 ELP の閾値電圧

・・・ 4 ボルト

【 0 0 7 7 】

図 5 に示す [期間 - $TP(2)_{-1}$] は、例えば、前の表示フレームにおける動作であり、第 (n, m) 番目の表示素子 10 が発光状態にある期間である。即ち、第 (n, m) 番目の画素を構成する表示素子 10 における発光部 ELP には駆動トランジスタを介して
ドレイン電流 I_{ds} が流れている。第 (n, m) 番目の表示素子 10 の発光状態は、第 $(m + m')$ 行目に配列された表示素子 10 の水平走査期間の開始直前まで継続される。

10

【 0 0 7 8 】

[期間 - $TP(2)_0$] の始期において、給電線 $PS1_m$ の電圧が駆動電圧 V_{CC-H} から初期化電圧 V_{CC-L} に切り替えられ、[期間 - $TP(2)_2$] の終期までその状態が継続する。第 (n, m) 番目の表示素子 10 は非発光状態にある。

【 0 0 7 9 】

[期間 - $TP(2)_1$] において、基準電圧 V_{ofs} との差が駆動トランジスタ TR_D の閾値電圧を超える初期化電圧 V_{CC-L} を給電線 $PS1_m$ から駆動トランジスタ TR_D の一方のソース/ドレイン領域に印加し、走査線 $SC L_m$ からの走査信号に基づいて導通状態とされた書込みトランジスタ TR_W を介してデータ線 $DT L_n$ から駆動トランジスタ TR_D のゲート電極に基準電圧 V_{ofs} を印加し、以て、駆動トランジスタ TR_D のゲート電極の電位と駆動トランジスタ TR_D の他方のソース/ドレイン領域の電位とを初期化する。

20

【 0 0 8 0 】

[期間 - $TP(2)_3$] の始期において、給電線 $PS1_m$ の電圧が基準電圧 V_{ofs} から駆動電圧 V_{CC-H} に切り替えられる。

【 0 0 8 1 】

[期間 - $TP(2)_3$] 及び [期間 - $TP(2)_5$] において、走査線 $SC L$ からの走査信号に基づいて導通状態とされた書込みトランジスタ TR_W を介してデータ線 $DT L_n$ から駆動トランジスタ TR_D のゲート電極に基準電圧 V_{ofs} を印加した状態で、給電線 $PS1_m$ から駆動電圧 V_{CC-H} を駆動トランジスタ TR_D の一方のソース/ドレイン領域に印加し、以て、駆動トランジスタ TR_D の他方のソース/ドレイン領域の電位を基準電圧 V_{ofs} から駆動トランジスタ TR_D の閾値電圧を減じた電位に向かって近づける閾値電圧キャンセル処理を行う。

30

【 0 0 8 2 】

[期間 - $TP(2)_7$] において、走査線 $SC L_m$ の走査信号に基づいて、表示素子 10 の書込みトランジスタ TR_W を導通状態とする。データ線 $DT L_n$ から書込みトランジスタ TR_W のゲート電極に映像信号電圧 V_{sig_m} を印加する。

【 0 0 8 3 】

駆動トランジスタ TR_D の一方のソース/ドレイン領域には電源部 100 から駆動電圧 V_{CC-H} が印加している状態で、駆動トランジスタ TR_D のゲート電極に映像信号電圧 V_{sig} を印加する。このため、図 5 に示すように、表示素子 10 にあっては [期間 - $TP(2)_7$] において第 2 ノード ND_2 の電位が変化する。具体的には、第 2 ノード ND_2 の電位が上昇する。この電位の上昇量を符号 V で表す。駆動トランジスタ TR_D のゲート電極とソース領域として働く他方のソース/ドレイン領域との間の電位差 V_{gs} は、後述する式 (5) によって与えられる。

40

【 0 0 8 4 】

[期間 - $TP(2)_8$] において、書込みトランジスタ TR_W が非導通状態とされる。表示素子 10 にあっては、書込み処理によって容量部 C_1 に映像信号電圧 V_{sig_m} に応じた電圧が保持されている。走査線からの走査信号は終了しているため、書込みトランジスタ

50

R_W は非導通状態となる。従って、映像信号電圧 V_{Sig_m} の駆動トランジスタ $T R_D$ のゲート電極への印加が停止されることによって、書込み処理によって容量部 C_1 に保持された電圧の値に応じた電流が駆動トランジスタ $T R_D$ を介して発光部 $E L P$ に流れて発光部 $E L P$ が発光する。

【0085】

表示素子10の動作について、より具体的に説明する。駆動トランジスタ $T R_D$ の一方のソース/ドレイン領域に電源部100から駆動電圧 V_{CC-H} が印加された状態を維持しており、第1ノード $N D_1$ は、データ線 $D T L_n$ から電氣的に切り離されている。従って、以上の結果として、第2ノード $N D_2$ の電位は上昇する。

【0086】

ここで、上述したとおり、駆動トランジスタ $T R_D$ のゲート電極は浮遊状態にあり、しかも、容量部 C_1 が存在するが故に、所謂ブートストラップ回路におけると同様の現象が駆動トランジスタ $T R_D$ のゲート電極に生じ、第1ノード $N D_1$ の電位も上昇する。その結果、駆動トランジスタ $T R_D$ のゲート電極とソース領域として働く他方のソース/ドレイン領域との間の電位差 V_{gs} は、式(5)の値を保持する。発光部 $E L P$ を流れる電流は、駆動トランジスタ $T R_D$ のドレイン領域からソース領域へと流れるドレイン電流 I_{ds} であるので、後述する式(6)によって与えられる。

【0087】

そして、発光部 $E L P$ の発光状態を第 $(m+m'-1)$ 番目の水平走査期間まで継続する。この第 $(m+m'-1)$ 番目の水平走査期間の終期は、[期間- $T P(2)_{.1}$]の終期に相当する。ここで、「 m' 」は、 $1 < m' < M$ の関係を満たし、本開示においては表示素子行ごとに独立して制御される。

【0088】

発光部 $E L P$ は、[期間- $T P(2)_8$]の始期から第 $(m+m')$ 番目の水平走査期間 $H_{m+m'}$ の直前まで駆動され、この期間が発光期間となる。通常、閾値電圧キャンセル処理に要する期間は発光期間に対して充分短い期間であるので、実質的には、給電線 $P S 1$ に駆動電圧 V_{CC-H} が供給されている期間を発光期間として扱うことができる。

【0089】

以上、表示装置1の基本的な動作の概要について説明した。

【0090】

次いで、図6ないし図13を参照して、表示装置1における本開示に固有の動作について詳しく説明する。

【0091】

図6は、表示素子に対応する入力信号の階調と各画素行に対応した給電線における駆動電圧のデューティ比との関係を説明するための模式的な図である。図7は、図6に引き続き、表示素子に対応する入力信号の階調と各画素行に対応した給電線における駆動電圧のデューティ比との関係を説明するための模式的な図である。図8は、駆動電圧のデューティ比の切り替えによって、映像信号 $V D_{Sig}$ の値を変更する必要がある表示素子を説明するための模式的な図である。図9は、給電線に印加される駆動電圧のデューティ比を説明するための模式的なグラフである。

【0092】

図2を参照して説明したように、給電線 $P S 1$ における駆動電圧のデューティ比は、給電線 $P S 1$ に接続される表示素子10に対応する入力信号 $D T_{Sig}$ の最大階調値の検出結果に基づいて、給電線 $P S 1$ 毎に制御される。駆動電圧のデューティ比は、検出結果が「127」以下の場合には、上述した値 D_1 (例えば45[%])に設定され、検出結果が「128」以上の場合には、上述した値 D_2 (例えば90[%])に設定される。

【0093】

従って、図6に示すように、例えば表示部20における全ての表示素子10において対応する入力信号 $D T_{Sig}$ の階調値が「127」以下の場合には、給電線 $P S 1_1 \sim P S 1_M$ の全てにおいて、駆動電圧のデューティ比が値 D_1 となるように制御される。給電線 $P S$

10

20

30

40

50

1_m における波形の例を、図9の上段に示す。

【0094】

次いで、一部の表示素子10に対応する入力信号 $D T_{Sig}$ の階調値が「128」以上となったときの動作を説明する。

【0095】

例えば、第 (n, m) 番目の表示素子10に対応する入力信号 $D T_{Sig}$ の階調値のみが「128」以上となった場合、図7に示すように給電線 $PS 1_m$ については、駆動電圧のデューティ比は値 D_2 となる。給電線 $PS 1_m$ における波形の例を、図9の下段に示す。

【0096】

これによって、第 m 行目の表示素子10の発光期間は、他の行の表示素子10の発光期間に比べて概ね2倍となり、輝度も概ね2倍となる。従って、入力信号 $D T_{Sig}$ の階調値と画像の輝度との間の線形性を保つ観点から、図8に示すように、第 m 行の表示素子10における映像信号 $V D_{Sig}$ の値を好適に変更する必要が生ずる。

10

【0097】

表示装置1において、駆動電圧のデューティ比が値 D_1 であって入力信号 $D T_{Sig}$ の階調値が0～127の場合には、映像信号 $V D_{Sig}$ の値が入力信号 $D T_{Sig}$ の階調値と一致するように制御される。

【0098】

ここで、入力信号 $D T_{Sig}$ の階調値に対して輝度が線形に変化するようにするためにデューティ比が値 D_2 に設定された状態における映像信号 $V D_{Sig}$ の値を入力信号 $D T_{Sig}$ の階調値 $\times D_1 / D_2$ といった式で単純に決定すると、支障を生ずる。以下、図10ないし図12を参照して説明する。

20

【0099】

図10Aは、給電線の電位と、第2ノードの電位と、駆動トランジスタを流れるドレイン電流の関係を説明するための模式図である。図10B、図10C及び図10Dは、図10Aに示す期間A、期間B及び期間Cにおけるドレイン電流の流れを説明するための模式図である。

【0100】

図10Aないし図10Dを参照して、給電線 $PS 1$ の電位と、第2ノード ND_2 の電位と、駆動トランジスタ TR_D を流れるドレイン電流 I_{ds} との関係を説明する。

30

【0101】

図10Aに示すように、給電線 $PS 1_m$ の電位が初期化電圧 V_{CC-L} から駆動電圧 V_{CC-H} に切り替わると、図5を参照して説明した[期間- $TP(2)_7$]の後、駆動トランジスタ TR_D にドレイン電流 I_{ds} が流れる。従って、書込み処理終了後、第2ノード ND_2 の電位は上昇する。

【0102】

このとき、第2ノード ND_2 の電位が、発光部 ELP の閾値電圧 V_{th-EL} を超えない[期間A]にあっては、ドレイン電流 I_{ds} は専ら発光部 ELP の容量 C_{EL} に流れ込む(図10B参照)。尚、符号 I_C はドレイン電流 I_{ds} のうち容量 C_{EL} に流れ込む電流を示し、符号 I_E はドレイン電流 I_{ds} のうち発光部 ELP に流れる電流を示す。そして、第2ノード ND_2 の電位が、発光部 ELP の閾値電圧 V_{th-EL} を超えた後に一定値に達するまでの[期間B]にあっては、ドレイン電流 I_{ds} は、容量 C_{EL} に流れ込むと共に、発光部 ELP にも流れる(図10C参照)。従って、[期間A]は「発光部が発光を開始するまでの期間」となる。更に、第2ノード ND_2 の電位が一定値に達した後の[期間C]にあっては、ドレイン電流 I_{ds} は、専ら発光部 ELP に流れる(図10D参照)。容量 C_{EL} に流れ込む電流 I_C は、発光に寄与しない。従って、ドレイン電流 I_{ds} のうち発光に寄与する部分(電荷量)は、図10Aのハッチングを施した部分である。

40

【0103】

図11Aは、給電線に印加される駆動電圧のデューティ比が D_1 [%]であるときの給電線の電位と、第2ノードの電位と、駆動トランジスタを流れるドレイン電流の関係を説明

50

するための模式図である。図 1 1 B は、給電線に印加される駆動電圧のデューティ比が D_2 [%] であるときの給電線の電位と、第 2 ノードの電位と、駆動トランジスタを流れるドレイン電流の関係を説明するための模式図である。

【 0 1 0 4 】

この場合、図 1 1 A に対し図 1 1 B は駆動電圧のデューティ比が 2 倍となる。しかしながら、[期間 A] や [期間 B] の存在により、図 1 1 A の動作状態における輝度に対して図 1 1 B の動作状態における輝度は、駆動電圧のデューティ比が 2 倍になるからといって、そのまま単純に 2 倍とはならない。

【 0 1 0 5 】

従って、デューティ比が値 D_2 に設定された状態における映像信号 $V_{D_{sig}}$ の値を入力信号 $D T_{sig}$ の階調値 $\times D_1 / D_2$ といった式で単純に決定すると、入力信号 $D T_{sig}$ の階調値と表示される画像の輝度との線形性が損なわれる場合がある。

【 0 1 0 6 】

また、上述した [期間 A] や [期間 B] の長さは、駆動トランジスタに流れるドレイン電流の値によっても左右される。

【 0 1 0 7 】

図 1 2 は、給電線に印加される駆動電圧のデューティ比が一定であるときに、明るい画像を表示するときの第 2 ノードの電位および駆動トランジスタを流れるドレイン電流の関係、並びに、暗い画像を表示するときの第 2 ノードの電位および駆動トランジスタを流れるドレイン電流の関係を説明するための模式図である。

【 0 1 0 8 】

上述した [期間 A] の長さは、発光部 $E L P$ の容量 C_{EL} に流れ込むドレイン電流によって、容量 C_{EL} の両端の電位差が発光部 $E L P$ の閾値電圧 V_{th-EL} を超えるまでの長さで与えられる。

【 0 1 0 9 】

図 5 等を参照して後で詳しく説明するが、[期間 A] の始期において、第 2 ノードの電位は $(V_{Ofs} - V_{th})$ である。従って、発光部 $E L P$ のカソードに印加される電圧 V_{Cat} が 0 [ボルト] であれば、[期間 A]、即ち、「発光部が発光を開始するまでの期間」の長さは、これを符号 T_A で表せば、 $T_A = \{ V_{th-EL} - (V_{Ofs} - V_{th}) \} \cdot C_{EL} / I_{ds}$ といった式で与えられる。この式から明らかなように、「発光部が発光を開始するまでの期間」の長さ T_A は、発光部 $E L P$ に流される電流の値によって変化する。

【 0 1 1 0 】

長さ T_A は、場合によっては、数ミリ秒に及ぶことがある。従って、特に表示装置のリフレッシュレートを高く設定した場合などにあっては、1 フレーム期間に対して無視することができない値となる。

【 0 1 1 1 】

表示装置 1 にあっては、駆動電圧のデューティ比の値と入力信号 $D T_{sig}$ の値とに対応した映像信号 $V_{D_{sig}}$ の値は、発光部が発光を開始するまでの期間の長さが発光部に流される電流の値によって変化する事による影響を補償するように設定されている。

【 0 1 1 2 】

即ち、図 2 に示す映像信号値テーブル格納部には、駆動電圧のデューティ比の値と入力信号 $D T_{sig}$ の値とに対応し、更には、発光部が発光を開始するまでの期間の長さが発光部に流される電流の値によって変化する事による影響を補償するように定めた映像信号 $V_{D_{sig}}$ の値が格納されている。

【 0 1 1 3 】

図 1 3 は、映像信号値テーブル格納部に格納されているデータを説明するための模式的な表である。

【 0 1 1 4 】

図において、例えば [Data (D_2 , 1 2 7)] は、駆動電圧のデューティ比が値 D_2 であるときに、画面の輝度が階調値「1 2 7」に対応するように定められた映像信号 V_{D}

10

20

30

40

50

s_{ig} の値を示し、[Data(D_2 , 255)]は、駆動電圧のデューティ比が値 D_2 であるときに、画面の輝度が階調値「255」に対応するように定められた映像信号 $V D_{s_{ig}}$ の値を示す。他についても同様である。

【0115】

これらの値は、デューティ比の値 D_1 、 D_2 や、「発光部が発光を開始するまでの期間」の長さ T_A を用いて得ることができる。

【0116】

デューティ比が値 D_1 であって、発光部ELPにドレイン電流 I_{ds_D1} が流れ、そのときの「発光部が発光を開始するまでの期間」の長さが T_{A_D1} である場合の画像の輝度と同じ輝度を、デューティ比が値 D_2 の場合に再現しようとするれば、デューティ比が値 D_2 のときのドレイン電流を符号 I_{ds_D2} 、「発光部が発光を開始するまでの期間」の長さを符号 T_{A_D2} と表せば、

$$I_{ds_D2} = I_{ds_D1} \times \{ (D_1 / 100) - (T_{A_D1} / FR) \} / \{ (D_2 / 100) - (T_{A_D2} / FR) \}$$

といった条件を満たせば、デューティ比が値 D_2 の場合において略同様の輝度で画像が表示される。従って、このドレイン電流 I_{ds_D2} を流すための映像信号 $V D_{s_{ig}}$ の値を選択すればよい。

【0117】

あるいは又、実測によって適宜好適な映像信号 $V D_{s_{ig}}$ の値を選択して得ることもできる。実測による選択によれば、結果として、図10における[期間B]の影響も補償される。

【0118】

表示装置1によれば、或る程度の輝度を表示すべき表示素子を含む行を除き、駆動電圧のデューティ比が相対的に小さく設定される。また、或る程度の輝度を表示すべき表示素子を含む行のデューティ比が相対的に大きくすることで、駆動電圧を高く設定することなく必要な輝度の表示を行うことができる。従って、駆動電圧をより高く設定することなく、動画ボケの軽減を図りつつ画像の輝度も高く表示することができる。

【0119】

次いで、第1の実施形態の変形例について説明する。

【0120】

図14は、第1の実施形態の変形例における、表示素子に対応する入力信号の階調と各画素行に対応した給電線における駆動電圧のデューティ比との関係を説明するための模式的な図である。

【0121】

図8に示す例では、第 m 行の表示素子10に接続される給電線 $PS1_m$ についてのみ、駆動電圧のデューティ比が値 D_2 とされた。この場合、隣接する行とのデューティ比の差が顕著となって、画質に違和感を生ずるといったことが考えられる。

【0122】

そこで、変形例にあっては、最大階調値が所定の基準値を超える行の周辺が最大階調値が所定の基準値を超えない行で占められている場合に、制御部は、最大階調値が所定の基準値を超える行の周辺行における駆動電圧のデューティ比を最大階調値が所定の基準値を超える行に近づくほど所定の値 D_1 に近づけるように制御し併せて表示素子10に対応した映像信号 $V D_{s_{ig}}$ の値を制御する。

【0123】

図14に示す例では、第 m 行については駆動電圧のデューティ比が値 D_2 に設定され、第 $(m-1)$ 行および第 $(m+1)$ 行についてはデューティ比が値 D_3 (例えば75[%])に設定され、第 $(m-2)$ 行および第 $(m-3)$ 行ならびに第 $(m+2)$ 行および第 $(m+3)$ 行についてはデューティ比が値 D_4 (例えば60[%])に設定され、他はデューティ比が値 D_1 (例えば45[%])に設定される。

【0124】

10

20

30

40

50

図15は、変形例の表示装置に用いられる制御部の構成および動作を説明するための模式的なブロック図である。

【0125】

変形例における表示装置の概念図は、図1において制御部110を制御部210と読み替えればよい。

【0126】

上述した制御部110と同様に、制御部210にも、表示すべき画像に応じた入力信号 $D T_{sig}$ が例えば図示せぬ装置から入力される。制御部210は、入力信号 $D T_{sig}$ に基づいて、電源部100の動作を制御するためのデューティ設定信号 $D U R$ と映像信号 $V D_{sig}$ を出力する。

10

【0127】

制御部210は、フレームバッファ部211、各行最大階調値検出部212、各行デューティ比設定部213、映像信号値設定部214および映像信号値テーブル格納部215から構成されている。

【0128】

制御部210に入力される入力信号 $D T_{sig(1,1)} \sim D T_{sig(N,M)}$ は、フレームバッファ部211に保持される。各行最大階調値検出部212は、フレームバッファ部211に保持された値に基づいて、各行における最大階調値を検出する。

【0129】

各行デューティ比設定部213は、各行最大階調値検出部212の検出結果に基づいて、第1行ないし第M行における駆動電圧のデューティ比を設定する。

20

【0130】

基本的には、制御部110と同様に、駆動電圧のデューティ比を、最大階調値が所定の基準値以下の場合には所定の値 D_1 に設定し、最大階調値が所定の基準値を超える場合には値 D_1 よりも大きい所定の値 D_2 に設定する。但し、最大階調値が所定の基準値を超える行の周辺が最大階調値が所定の基準値を超えない行で占められている場合に、制御部210は、最大階調値が所定の基準値を超える行の周辺行における駆動電圧のデューティ比を最大階調値が所定の基準値を超える行に近づくほど所定の値 D_1 に近づけるように設定する。そして、各行デューティ比設定部213は、電源部100に、給電線 $P S 1_1 \sim P S 1_M$ における駆動電圧のデューティ比を制御するためのデューティ設定信号 $D U R_1 \sim D U R_M$ を供給する。

30

【0131】

映像信号値設定部214は、各行デューティ比設定部213によって設定された駆動電圧のデューティ比とフレームバッファ部211に保持された入力信号 $D T_{sig}$ の値とに基づいて映像信号 $V D_{sig}$ の値を設定することで、各行の表示素子10のそれぞれに対応した映像信号 $V D_{sig}$ の値を制御する。

【0132】

映像信号値テーブル格納部215には、駆動電圧のデューティ比の値と入力信号 $D T_{sig}$ の値とに対応した映像信号 $V D_{sig}$ の値がテーブルとして格納されている。映像信号値設定部214は、各行デューティ比設定部213からの情報とフレームバッファ部からの情報に基づいて、映像信号値テーブル格納部215を順次参照して、映像信号 $V D_{sig(1,1)} \sim V D_{sig(N,M)}$ を設定し、且つ、信号出力部102に供給する。

40

【0133】

図16は、映像信号値テーブル格納部に格納されているデータを説明するための模式的な表である。

【0134】

図13において説明したと同様に、例えば $[Data(D_3, 0)]$ は、駆動電圧のデューティ比が値 D_3 であるときに、画面の輝度が階調値「0」に対応するように定められた映像信号 $V D_{sig}$ の値を示し、 $[Data(D_3, 127)]$ は、駆動電圧のデューティ比が値 D_3 であるときに、画面の輝度が階調値「127」に対応するように定められた映

50

像信号 $V_{D_{sig}}$ の値を示す。他についても同様である。

【0135】

以上、第1の実施形態の変形例について説明した。

【0136】

次いで、第1の実施形態およびその変形例について共通する表示装置全体の動作の詳細を、図5、図17の(A)及び(B)、図18の(A)及び(B)、図19の(A)及び(B)、図20の(A)及び(B)、図21の(A)及び(B)、並びに、図22を参照して詳細に説明する。

【0137】

[期間 - $TP(2)_{-1}$] (図5、図17の(A)参照)

この[期間 - $TP(2)_{-1}$]は、例えば、前の表示フレームにおける動作であり、前回の各種の処理完了後に第(n, m)番目の表示素子10が発光状態にある期間である。即ち、第(n, m)番目の画素を構成する表示素子10における発光部ELPには、後述する式(5')に基づくドレイン電流 I_{ds}' が流れており、第(n, m)番目の画素を構成する表示素子10の輝度は、係るドレイン電流 I_{ds}' に対応した値である。ここで、書込みトランジスタ TR_W は非導通状態であり、駆動トランジスタ TR_D は導通状態である。第(n, m)番目の表示素子10の発光状態は、第(m + m')行目に配列された表示素子10の水平走査期間の開始直前まで継続される。

【0138】

上述したように、各水平走査期間に対応して、データ線 DTL_n には、基準電圧 V_{ofs} と映像信号電圧 V_{sig} とが供給される。しかしながら、書込みトランジスタ TR_W は非導通状態であるので、[期間 - $TP(2)_{-1}$]においてデータ線 DTL_n の電位(電圧)が変化しても、第1ノード ND_1 と第2ノード ND_2 の電位は変化しない(実際には、寄生容量等の静電結合による電位変化が生じ得るが、通常、これらは無視することができる)。後述する[期間 - $TP(2)_0$]においても同様である。

【0139】

図5に示す[期間 - $TP(2)_0$] ~ [期間 - $TP(2)_6$]は、前回の各種の処理完了後の発光状態が終了した後から、次の書込み処理が行われる直前までの動作期間である。[期間 - $TP(2)_0$] ~ [期間 - $TP(2)_7$]において、第(n, m)番目の表示素子10は原則として非発光状態にある。図5に示すように、[期間 - $TP(2)_5$]、[期間 - $TP(2)_6$]及び[期間 - $TP(2)_7$]は第m番目の水平走査期間 H_m に包含される。

【0140】

また、[期間 - $TP(2)_3$]及び[期間 - $TP(2)_5$]において、走査線 SC_L からの走査信号に基づいて導通状態とされた書込みトランジスタ TR_W を介してデータ線 DTL_n から駆動トランジスタ TR_D のゲート電極に基準電圧 V_{ofs} を印加した状態で、給電線 PS_1 から駆動電圧 V_{CC-H} を駆動トランジスタ TR_D の一方のソース/ドレイン領域に印加し、以て、駆動トランジスタ TR_D の他方のソース/ドレイン領域の電位を基準電圧 V_{ofs} から駆動トランジスタ TR_D の閾値電圧を減じた電位に向かって近づける閾値電圧キャンセル処理を行う。

【0141】

以下の説明においては、閾値電圧キャンセル処理を複数の水平走査期間、より具体的には、第(m - 1)番目の水平走査期間 H_{m-1} と第m番目の水平走査期間 H_m において行うとして説明するが、これに限定するものではない。

【0142】

また、[期間 - $TP(2)_1$]において、基準電圧 V_{ofs} との差が駆動トランジスタ TR_D の閾値電圧を超える初期化電圧 V_{CC-L} を給電線 PS_1 から駆動トランジスタ TR_D の一方のソース/ドレイン領域に印加し、走査線 SC_L からの走査信号に基づいて導通状態とされた書込みトランジスタ TR_W を介してデータ線 DTL_n から駆動トランジスタ TR_D のゲート電極に基準電圧 V_{ofs} を印加し、以て、駆動トランジスタ TR_D のゲート電極の電位

10

20

30

40

50

と駆動トランジスタ TR_D の他方のソース/ドレイン領域の電位とを初期化する。

【0143】

図5において、[期間- $TP(2)_1$]は、第 $(m-2)$ 番目の水平走査期間 H_{m-2} における基準電圧期間(データ線 DTL に基準電圧 V_{ofs} が印加される期間)に一致し、[期間- $TP(2)_3$]は、第 $(m-1)$ 番目の水平走査期間 H_{m-1} における基準電圧期間に一致し、[期間- $TP(2)_5$]は、第 m 番目の水平走査期間 H_m における基準電圧期間に一致するとする。

【0144】

引き続き、図5等を参照して、[期間- $TP(2)_0$]~[期間- $TP(2)_8$]の各期間の動作について説明する。

10

【0145】

[期間- $TP(2)_0$] (図5、図17の(B)参照)

この[期間- $TP(2)_0$]は、例えば、前の表示フレームから現表示フレームにおける動作である。即ち、この[期間- $TP(2)_0$]は、前の表示フレームにおける第 $(m+m')$ 番目の水平走査期間 $H_{m+m'}$ の始期から、現表示フレームにおける第 $(m-3)$ 番目の水平走査期間の終期までの期間である。そして、この[期間- $TP(2)_0$]において、第 (n,m) 番目の表示素子10は、原則として非発光状態にある。[期間- $TP(2)_0$]の始期において、電源部100から給電線 $PS1_m$ に供給する電圧を駆動電圧 V_{CC-H} から初期化電圧 V_{CC-L} に切り替える。その結果、第2ノード ND_2 の電位は V_{CC-L} まで低下し、発光部 ELP のアノード電極とカソード電極との間に逆方向電圧が印加され、発光部 ELP は非発光状態となる。また、第2ノード ND_2 の電位低下に倣うように、浮遊状態の第1ノード ND_1 (駆動トランジスタ TR_D のゲート電極)の電位も低下する。

20

【0146】

[期間- $TP(2)_1$] (図5、図18の(A)参照)

そして、現表示フレームにおける第 $(m-2)$ 番目の水平走査期間 H_{m-2} が開始する。この[期間- $TP(2)_1$]において、走査線 SCl_m をハイレベルとして表示素子10の書込みトランジスタ TR_W を導通状態とする。信号出力部102からデータ線 DTL_n に供給される電圧は基準電圧 V_{ofs} である。その結果、第1ノード ND_1 の電位は、 V_{ofs} (0ボルト)となる。電源部100の動作に基づき、給電線 $PS1_m$ から初期化電圧 V_{CC-L} を第2ノード ND_2 に印加しているため、第2ノード ND_2 の電位は V_{CC-L} (-10ボルト)を保持する。

30

【0147】

第1ノード ND_1 と第2ノード ND_2 との間の電位差は10ボルトであり、駆動トランジスタ TR_D の閾値電圧 V_{th} は3ボルトであるので、駆動トランジスタ TR_D は導通状態である。尚、第2ノード ND_2 と発光部 ELP に備えられたカソード電極との間の電位差は-10ボルトであり、発光部 ELP の閾値電圧 V_{th-EL} を超えない。これにより、第1ノード ND_1 の電位及び第2ノード ND_2 の電位が初期化される。

【0148】

[期間- $TP(2)_2$] (図5、図18の(B)参照)

この[期間- $TP(2)_2$]において走査線 SCl_m をローレベルとする。表示素子10の書込みトランジスタ TR_W は非導通状態となる。第1ノード ND_1 及び第2ノード ND_2 の電位は、基本的には従前の状態を維持する。

40

【0149】

[期間- $TP(2)_3$] (図5、図19の(A)参照)

この[期間- $TP(2)_3$]において、第1回目の閾値電圧キャンセル処理を行う。走査線 SCl_m をハイレベルとし表示素子10の書込みトランジスタ TR_W を導通状態とする。信号出力部102からデータ線 DTL_n に供給される電圧は基準電圧 V_{ofs} である。第1ノード ND_1 の電位は、 V_{ofs} (0ボルト)である。

【0150】

次いで、電源部100から給電線 $PS1_m$ に供給される電圧を、電圧 V_{CC-L} から駆動電

50

圧 V_{CC-H} に切り替える。その結果、第 1 ノード ND_1 の電位は変化しないが ($V_{Ofs} = 0$ ボルトを維持)、基準電圧 V_{Ofs} から駆動トランジスタ TR_D の閾値電圧 V_{th} を減じた電位に向かって、第 2 ノード ND_2 の電位は変化する。即ち、第 2 ノード ND_2 の電位が上昇する。

【 0 1 5 1 】

この [期間 - $TP(2)_3$] が充分長ければ、駆動トランジスタ TR_D のゲート電極と他方のソース/ドレイン領域との間の電位差が V_{th} に達し、駆動トランジスタ TR_D は非導通状態となる。即ち、第 2 ノード ND_2 の電位が ($V_{Ofs} - V_{th}$) に近づき、最終的に ($V_{Ofs} - V_{th}$) となる。しかしながら、図 5 に示す例では、[期間 - $TP(2)_3$] の長さは、第 2 ノード ND_2 の電位を充分変化させるには足りない長さであり、[期間 - $TP(2)_3$] の終期において、第 2 ノード ND_2 の電位は、 $V_{CC-L} < V_1 < (V_{Ofs} - V_{th})$ という関係を満たす或る電位 V_1 に達する。

10

【 0 1 5 2 】

[期間 - $TP(2)_4$] (図 5、図 19 の (B) 参照)

この [期間 - $TP(2)_4$] においては、走査線 $SC L_m$ をローレベルとし、表示素子 10 の書込みトランジスタ TR_W は非導通状態となる。その結果、第 1 ノード ND_1 は浮遊状態となる。

【 0 1 5 3 】

電源部 100 から駆動トランジスタ TR_D の一方のソース/ドレイン領域に駆動電圧 V_{CC-H} が印加されているので、第 2 ノード ND_2 の電位は、電位 V_1 から或る電位 V_2 に上昇する。一方、駆動トランジスタ TR_D のゲート電極は浮遊状態であり、容量部 C_1 が存在するが故に、ブートストラップ動作が駆動トランジスタ TR_D のゲート電極に生ずる。従って、第 1 ノード ND_1 の電位は、第 2 ノード ND_2 の電位変化に倣って上昇する。

20

【 0 1 5 4 】

次の [期間 - $TP(2)_5$] における動作の前提として、[期間 - $TP(2)_5$] の始期において、第 2 ノード ND_2 の電位が ($V_{Ofs} - V_{th}$) よりも低いことが必要となる。[期間 - $TP(2)_4$] の長さは、基本的には、 $V_2 < (V_{Ofs-L} - V_{th})$ の条件を満たすように決定されている。

【 0 1 5 5 】

[期間 - $TP(2)_5$] (図 5、図 20 の (A) 及び (B) 参照)

この [期間 - $TP(2)_5$] において、第 2 回目の閾値電圧キャンセル処理を行う。走査線 $SC L_m$ からの走査信号に基づいて、表示素子 10 の書込みトランジスタ TR_W を導通状態とする。信号出力部 102 からデータ線 $DT L_n$ に供給される電圧は基準電圧 V_{Ofs} である。第 1 ノード ND_1 の電位は、ブートストラップ動作によって上昇した電位から、再度 V_{Ofs} (0 ボルト) となる (図 20 の (A) 参照)。

30

【 0 1 5 6 】

ここで、容量部 C_1 の値を値 c_1 とし、発光部 ELP の容量 C_{EL} の値を値 c_{EL} とする。そして、駆動トランジスタ TR_D のゲート電極と他方のソース/ドレイン領域との間の寄生容量の値を c_{gs} とする。第 1 ノード ND_1 と第 2 ノード ND_2 との間の容量値を符号 c_A で表せば、 $c_A = c_1 + c_{gs}$ である。また、第 2 ノード ND_2 と第 2 の給電線 PS_2 との間の容量値を符号 c_B と表せば、 $c_B = c_{EL}$ である。尚、発光部 ELP の両端に、追加の容量部が並列に接続されている構成であってもよいが、その場合には、 c_B には更に追加の容量部の容量値が加算される。

40

【 0 1 5 7 】

第 1 ノード ND_1 の電位が変化すると、第 1 ノード ND_1 と第 2 ノード ND_2 との間の電位も変化する。即ち、第 1 ノード ND_1 の電位の変化分に基づく電荷が、第 1 ノード ND_1 と第 2 ノード ND_2 との間の容量値と、第 2 ノード ND_2 と第 2 の給電線 PS_2 との間の容量値に応じて、振り分けられる。然るに、値 $c_b (= c_{EL})$ が、値 $c_A (= c_1 + c_{gs})$ と比較して十分に大きな値であれば、第 2 ノード ND_2 の電位の変化は小さい。そして、一般に、発光部 ELP の容量 C_{EL} の値 c_{EL} は、容量部 C_1 の値 c_1 及び駆動トランジスタ TR

50

D の寄生容量の値 c_{gs} よりも大きい。以下、第1ノード ND_1 の電位変化により生ずる第2ノード ND_2 の電位変化は考慮せずに説明を行う。尚、図5に示した駆動のタイミングチャートにおいては、第1ノード ND_1 の電位変化により生ずる第2ノード ND_2 の電位変化を考慮せずに示した。

【0158】

電源部100から駆動トランジスタ TR_D の一方のソース/ドレイン領域に駆動電圧 V_{C-H} が印加されているので、基準電圧 V_{Ofs} から駆動トランジスタ TR_D の閾値電圧 V_{th} を減じた電位に向かって、第2ノード ND_2 の電位は変化する。即ち、第2ノード ND_2 の電位は、電位 V_2 から上昇し、基準電圧 V_{Ofs} から駆動トランジスタ TR_D の閾値電圧 V_{th} を減じた電位に向かって変化する。そして、駆動トランジスタ TR_D のゲート電極と他方の

10

ソース/ドレイン領域との間の電位差が V_{th} に達すると、駆動トランジスタ TR_D が非導通状態となる(図20の(B)参照)。この状態にあつては、第2ノード ND_2 の電位は、概ね $(V_{Ofs} - V_{th})$ である。ここで、以下の式(3)が保証されていれば、言い換えれば、式(3)を満足するように電位を選択、決定しておけば、発光部 ELP が発光することはない。

【0159】

$$(V_{Ofs} - V_{th}) < (V_{th-EL} + V_{Cat}) \quad (3)$$

【0160】

この[期間 - $TP(2)_5$]にあつては、第2ノード ND_2 の電位は、最終的に、 $(V_{Ofs} - V_{th})$ となる。即ち、駆動トランジスタ TR_D の閾値電圧 V_{th} 、及び、基準電圧 V_{Ofs} のみに依存して、第2ノード ND_2 の電位は決定される。そして、発光部 ELP の閾値電圧 V_{th-EL} とは無関係である。[期間 - $TP(2)_5$]の終期において、走査線 SC_Lm からの走査信号に基づいて、書込みトランジスタ TR_W を導通状態から非導通状態とする。

20

【0161】

[期間 - $TP(2)_6$] (図5、図21の(A)参照)

書込みトランジスタ TR_W の非導通状態を維持した状態で、信号出力部102からデータ線 DTL_n の一端に基準電圧 V_{Ofs} に替えて映像信号電圧 V_{sig_m} が供給される。[期間 - $TP(2)_5$]において駆動トランジスタ TR_D が非導通状態に達しているとすれば、実質上、第1ノード ND_1 と第2ノード ND_2 の電位は変化しない(実際には、寄生容量等の静電結合による電位変化が生じ得るが、通常、これらは無視することができる)。尚、[期間 - $TP(2)_5$]で行う閾値電圧キャンセル処理において駆動トランジスタ TR_D が非導通状態に達していない場合には、[期間 - $TP(2)_6$]においてブートストラップ動作が生じ、第1ノード ND_1 と第2ノード ND_2 の電位は多少上昇する。

30

【0162】

[期間 - $TP(2)_7$] (図5、図21の(B)参照)

この[期間 - $TP(2)_7$]において、走査線 SC_Lm の走査信号に基づいて、表示素子10の書込みトランジスタ TR_W を導通状態とする。データ線 DTL_n から書込みトランジスタ TR_W のゲート電極に映像信号電圧 V_{sig_m} を印加する。

【0163】

上述した書込み処理にあつては、駆動トランジスタ TR_D の一方のソース/ドレイン領域には電源部100から駆動電圧 V_{CC-H} が印加している状態で、駆動トランジスタ TR_D のゲート電極に映像信号電圧 V_{sig} を印加する。このため、図5に示すように、表示素子10にあつては[期間 - $TP(2)_7$]において第2ノード ND_2 の電位が変化する。具体的には、第2ノード ND_2 の電位が上昇する。この電位の上昇量を符号 V で表す。

40

【0164】

駆動トランジスタ TR_D のゲート電極(第1ノード ND_1)の電位を V_g 、駆動トランジスタ TR_D の他方のソース/ドレイン領域(第2ノード ND_2)の電位を V_s としたとき、上述した第2ノード ND_2 の電位の上昇を考慮しなければ、 V_g の値、 V_s の値は以下のとおりとなる。第1ノード ND_1 と第2ノード ND_2 の電位差、即ち、駆動トランジスタ TR_D のゲート電極とソース領域として働く他方のソース/ドレイン領域との間の電位差 V_{gs}

50

は、以下の式(4)で表すことができる。

【0165】

$$\begin{aligned} V_g &= V_{\text{Sig}_m} \\ V_s &= V_{\text{Ofs}} - V_{\text{th}} \\ V_{gs} &= V_{\text{Sig}_m} - (V_{\text{Ofs}} - V_{\text{th}}) \end{aligned} \quad (4)$$

【0166】

即ち、駆動トランジスタTR_Dに対する書込み処理において得られたV_{gs}は、発光部ELPにおける輝度を制御するための映像信号電圧V_{Sig_m}、駆動トランジスタTR_Dの閾値電圧V_{th}、及び、基準電圧V_{Ofs}のみに依存している。そして、発光部ELPの閾値電圧V_{th-EL}とは無関係である。

10

【0167】

次いで、上述した第2ノードND₂の電位の上昇量(V)について説明する。上述した駆動方法にあっては、表示素子10の駆動トランジスタTR_Dの一方のソース/ドレイン領域に駆動電圧V_{CC-H}を印加している状態で書込み処理を行う。これにより、表示素子10の駆動トランジスタTR_Dの他方のソース/ドレイン領域の電位を変化させる移動度補正処理が併せて行われる。

【0168】

駆動トランジスタTR_Dを薄膜トランジスタ等から作製した場合、トランジスタ間で移動度μにばらつきが生ずることは避け難い。従って、移動度μに差異がある複数の駆動トランジスタTR_Dのゲート電極に同じ値の映像信号電圧V_{Sig}を印加したとしても、移動度μの大きい駆動トランジスタTR_Dを流れるドレイン電流I_{ds}と、移動度μの小さい駆動トランジスタTR_Dを流れるドレイン電流I_{ds}との間に、差異が生じてしまう。そして、このような差異が生ずると、表示装置1の画面の均一性(ユニフォームティ)が損なわれてしまう。

20

【0169】

上述した駆動方法にあっては、駆動トランジスタTR_Dの一方のソース/ドレイン領域には電源部100から駆動電圧V_{CC-H}が印加された状態で、駆動トランジスタTR_Dのゲート電極に映像信号電圧V_{Sig}が印加される。このため、図5に示すように、書込み処理において第2ノードND₂の電位が上昇する。駆動トランジスタTR_Dの移動度μの値が大きい場合、駆動トランジスタTR_Dの他方のソース/ドレイン領域における電位(即ち、第2ノードND₂の電位)の上昇量(V(電位補正值))は大きくなる。逆に、駆動トランジスタTR_Dの移動度μの値が小さい場合、駆動トランジスタTR_Dの他方のソース/ドレイン領域における電位の上昇量(V)は小さくなる。ここで、駆動トランジスタTR_Dのゲート電極とソース領域として働く他方のソース/ドレイン領域との間の電位差V_{gs}は、式(4)から以下の式(5)のように変形される。

30

【0170】

$$V_{gs} = V_{\text{Sig}_m} - (V_{\text{Ofs}} - V_{\text{th}}) - V \quad (5)$$

【0171】

尚、映像信号電圧V_{Sig}の書込みを行う走査信号の期間の長さは、表示素子10や表示装置1の設計に応じて決定すればよい。また、このときの駆動トランジスタTR_Dの他方のソース/ドレイン領域における電位(V_{Ofs} - V_{th} + V)が以下の式(3')を満足するように、走査信号の期間の長さは決定されているとする。

40

【0172】

表示素子10にあっては、[期間 - TP(2)_γ]において発光部ELPが発光することはない。この移動度補正処理によって、係数k((1/2)・(W/L)・C_{ox})のばらつきの補正も同時に行われる。

【0173】

$$(V_{\text{Ofs}} - V_{\text{th}} + V) < (V_{\text{th-EL}} + V_{\text{Cat}}) \quad (3')$$

【0174】

[期間 - TP(2)_δ] (図5、及び、図22参照)

50

駆動トランジスタ $T R_D$ の一方のソース/ドレイン領域に電源部100から駆動電圧 $V_{C_{C-H}}$ が印加された状態を維持する。表示素子10にあっては、書込み処理によって容量部 C_1 に映像信号電圧 V_{Sig_m} に応じた電圧が保持されている。走査線からの走査信号は終了しているので、書込みトランジスタ $T R_W$ は非導通状態となる。従って、映像信号電圧 V_{Sig_m} の駆動トランジスタ $T R_D$ のゲート電極への印加が停止されることによって、書込み処理によって容量部 C_1 に保持された電圧の値に応じた電流が駆動トランジスタ $T R_D$ を介して発光部 $E L P$ に流れて発光部 $E L P$ が発光する。

【0175】

表示素子10の動作について、より具体的に説明する。駆動トランジスタ $T R_D$ の一方のソース/ドレイン領域に電源部100から駆動電圧 V_{CC-H} が印加された状態を維持しており、第1ノード $N D_1$ は、データ線 $D T L_n$ から電氣的に切り離されている。従って、以上の結果として、第2ノード $N D_2$ の電位は上昇する。

10

【0176】

ここで、上述したとおり、駆動トランジスタ $T R_D$ のゲート電極は浮遊状態にあり、しかも、容量部 C_1 が存在するが故に、所謂ブートストラップ回路における同様の現象が駆動トランジスタ $T R_D$ のゲート電極に生じ、第1ノード $N D_1$ の電位も上昇する。その結果、駆動トランジスタ $T R_D$ のゲート電極とソース領域として働く他方のソース/ドレイン領域との間の電位差 V_{gs} は、式(5)の値を保持する。

【0177】

また、第2ノード $N D_2$ の電位が上昇し、 $(V_{th-EL} + V_{Cat})$ を超えるので、発光部 $E L P$ は発光を開始する。このとき、発光部 $E L P$ を流れる電流は、駆動トランジスタ $T R_D$ のドレイン領域からソース領域へと流れるドレイン電流 I_{ds} であるので、式(1)で表すことができる。ここで、式(1)と式(5)から、式(1)は、以下の式(6)のように変形することができる。

20

【0178】

$$I_{ds} = k \cdot \mu \cdot (V_{Sig_m} - V_{Ofs} - V)^2 \quad (6)$$

【0179】

従って、発光部 $E L P$ を流れる電流 I_{ds} は、基準電圧 V_{Ofs} を0ボルトに設定したとした場合、発光部 $E L P$ における輝度を制御するための映像信号電圧 V_{Sig_m} の値から、駆動トランジスタ $T R_D$ の移動度 μ に起因した電位補正值 V の値を減じた値の2乗に比例する。言い換えれば、発光部 $E L P$ を流れる電流 I_{ds} は、発光部 $E L P$ の閾値電圧 V_{th-EL} 、及び、駆動トランジスタ $T R_D$ の閾値電圧 V_{th} には依存しない。即ち、発光部 $E L P$ の発光量(輝度)は、発光部 $E L P$ の閾値電圧 V_{th-EL} の影響、及び、駆動トランジスタ $T R_D$ の閾値電圧 V_{th} の影響を受けない。そして、第 (n, m) 番目を構成する表示素子10の輝度は、係る電流 I_{ds} に対応した値である。

30

【0180】

しかも、移動度 μ の大きな駆動トランジスタ $T R_D$ ほど電位補正值 V が大きくなるので、式(5)の左辺の V_{gs} の値が小さくなる。従って、式(6)において、移動度 μ の値が大きくとも、 $(V_{Sig_m} - V_{Ofs} - V)^2$ の値が小さくなる結果、駆動トランジスタ $T R_D$ の移動度 μ のばらつき(更には、 k のばらつき)に起因するドレイン電流 I_{ds} のばらつきを補正することができる。これにより、移動度 μ のばらつき(更には、 k のばらつき)に起因する発光部 $E L P$ の輝度のばらつきを補正することができる。

40

【0181】

そして、発光部 $E L P$ の発光状態を第 $(m + m' - 1)$ 番目の水平走査期間まで継続する。この第 $(m + m' - 1)$ 番目の水平走査期間の終期は、[期間 - $T P(2)_{g1}$]の終期に相当する。ここで、「 m' 」は、 $1 < m' < M$ の関係を満たし、表示装置1において所定の値である。換言すれば、発光部 $E L P$ は、[期間 - $T P(2)_g$]の始期から第 $(m + m')$ 番目の水平走査期間 $H_{m+m'}$ の直前まで駆動され、この期間が発光期間となる。

【0182】

以上、本開示の実施形態について具体的に説明したが、本開示は、上述の実施形態に限

50

定されるものではなく、本開示の技術的思想に基づく各種の変形が可能である。例えば、上述の実施形態において挙げた数値、構造、基板、原料、プロセスなどはあくまでも例に過ぎず、必要に応じて、これらと異なる数値、構造、基板、原料、プロセスなどを用いてもよい。

【 0 1 8 3 】

例えば駆動トランジスタを p チャンネル型トランジスタとする場合には、図 2 3 のように駆動トランジスタと発光部 E L P との結線関係を入れ替えればよい。この回路においても、閾値電圧キャンセル処理、書込み処理およびブートストラップ動作を支障なく行うことができる。

【 0 1 8 4 】

あるいは又、図 2 4 に示すように、表示素子 1 0 を構成する駆動回路 1 1 が、第 1 ノード N_{D1} に接続された第 1 ノード初期化トランジスタ $T R_{ND1}$ を備えている構成であってもよい。第 1 ノード初期化トランジスタ $T R_{ND1}$ においては、一方のソース/ドレイン領域は、基準電圧 V_{ofs} が印加され、他方のソース/ドレイン領域は、第 1 ノード N_{D1} に接続されている。第 1 ノード初期化トランジスタ A Z を介して第 1 ノード初期化回路 1 0 3 からの信号が第 1 ノード初期化トランジスタ $T R_{ND1}$ のゲート電極に印加され、第 1 ノード初期化トランジスタ $T R_{ND1}$ のオン/オフ状態を制御する。これにより、第 1 ノード N_{D1} の電位を設定することができる。

【 0 1 8 5 】

なお、本開示の技術は以下のような構成も取ることができる。

[1]

電流駆動型の発光部と発光部を駆動する駆動回路とを含む表示素子が行方向と列方向とに 2 次元マトリクス状に配列されて成る表示部、

表示素子の各行に対応して配された給電線に表示素子を駆動するための駆動電圧を供給する電源部、

表示素子の各列に対応して配されたデータ線に映像信号の値に応じた映像信号電圧を供給する信号出力部、及び、

表示すべき画像の入力信号に基づいて行方向に並ぶ表示素子に対応した入力信号における最大階調値を検出し、検出結果に基づいて、表示素子に対応する給電線に供給される駆動電圧のデューティ比を制御すると共に、駆動電圧のデューティ比と入力信号とに基づいて、各行の表示素子のそれぞれに対応した映像信号の値を制御する制御部、
を備えている表示装置。

[2]

駆動電圧のデューティ比の値と入力信号の値とに対応した映像信号の値は、発光部が発光を開始するまでの期間の長さが発光部に流される電流の値によって変化することによる影響を補償するように設定されている上記 [1] に記載の表示装置。

[3]

制御部は、駆動電圧のデューティ比の値と入力信号の値とに対応した映像信号の値を格納した映像信号値テーブル格納部を備えている上記 [1] または [2] に記載の表示装置。

[4]

制御部は、駆動電圧のデューティ比を、最大階調値が所定の基準値以下の場合には所定の値 D_1 に設定し、最大階調値が所定の基準値を超える場合には値 D_1 よりも大きい所定の値 D_2 に設定する上記 [1] ないし [3] のいずれかに記載の表示装置。 [5]

最大階調値が所定の基準値を超える行の周辺が最大階調値が所定の基準値を超えない行で占められている場合に、制御部は、最大階調値が所定の基準値を超える行の周辺行における駆動電圧のデューティ比を最大階調値が所定の基準値を超える行に近づくほど所定の値 D_1 に近づけるように制御し併せて表示素子に対応した映像信号の値を制御する上記 [4] に記載の表示装置。

[6]

10

20

30

40

50

電流駆動型の発光部と発光部を駆動する駆動回路とを含む表示素子が行方向と列方向とに２次元マトリクス状に配列されて成る表示部、

表示素子の各行に対応して配された給電線に表示素子を駆動するための駆動電圧を供給する電源部、

表示素子の各列に対応して配されたデータ線に映像信号に応じた映像信号電圧を供給する信号出力部、及び、

表示素子に対応する給電線に供給される駆動電圧のデューティ比と表示素子に対応した映像信号の値とを制御する制御部、

を備えた表示装置を用いて、

表示すべき画像の入力信号に基づいて行方向に並ぶ表示素子に対応した入力信号における最大階調値を検出する工程、

検出結果に基づいて、表示素子に対応する給電線に供給される駆動電圧のデューティ比を制御する工程、及び、

駆動電圧のデューティ比と入力信号とに基づいて、各行の表示素子のそれぞれに対応した映像信号の値を制御する工程、

を行う表示装置の駆動方法。

[7]

駆動電圧のデューティ比の値と入力信号の値とに対応した映像信号の値を、発光部が発光を開始するまでの期間の長さが発光部に流される電流の値によって変化することによる影響を補償するように設定する上記 [7] に記載の表示装置の駆動方法。

[8]

制御部は、駆動電圧のデューティ比の値と入力信号の値とに対応した映像信号の値を格納した映像信号値テーブル格納部を備えている上記 [6] または [7] に記載の表示装置の駆動方法。

[9]

制御部は、駆動電圧のデューティ比を、最大階調値が所定の基準値以下の場合には所定の値 D_1 に設定し、最大階調値が所定の基準値を超える場合には値 D_1 よりも大きい所定の値 D_2 に設定する上記 [6] ないし [8] のいずれかに記載の表示装置の駆動方法。

[10]

最大階調値が所定の基準値を超える行の周辺が最大階調値が所定の基準値を超えない行で占められている場合に、制御部は、最大階調値が所定の基準値を超える行の周辺行における駆動電圧のデューティ比を最大階調値が所定の基準値を超える行に近づくほど所定の値 D_1 に近づけるように制御し併せて表示素子に対応した映像信号の値を制御する上記 [9] に記載の表示装置の駆動方法。

【符号の説明】

【 0 1 8 6 】

1・・・表示装置、10・・・表示素子、11・・・駆動回路、20・・・表示部、21・・・支持体、22・・・基板、31・・・ゲート電極、32・・・ゲート絶縁層、33・・・半導体層、34・・・チャネル形成領域、35, 35・・・ソース/ドレイン領域、36・・・他方の電極、37・・・一方の電極、38, 39・・・配線、40・・・層間絶縁層、51・・・アノード電極、52・・・正孔輸送層、発光層及び電子輸送層、53・・・カソード電極、54・・・第2層間絶縁層、55, 56・・・コンタクトホール、100・・・電源部、101・・・走査回路、102・・・信号出力部、103・・・第1ノード初期化回路、110・・・制御部、111・・・ラインバッファ部、112・・・最大階調値検出部、113・・・デューティ比設定部、114・・・映像信号値設定部、115・・・映像信号値テーブル格納部、210・・・制御部、211・・・フレームバッファ部、212・・・各行最大階調値検出部、213・・・各行デューティ比設定部、214・・・映像信号値設定部、215・・・映像信号値テーブル格納部、SCL・・・走査線、DTL・・・データ線、PS1・・・給電線(第1の給電線)、PS2・・・第2の給電線、AZ・・・第1ノード初期化制御線、TR_w・・・書込みトランジスタ

10

20

30

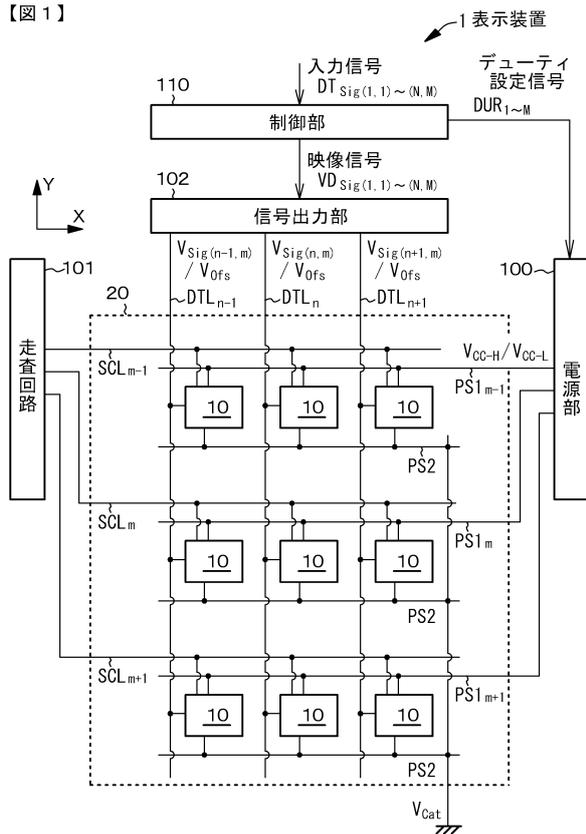
40

50

、 TR_D ・・・駆動トランジスタ、 TR_{ND1} ・・・第1ノード初期化トランジスタ、 C_1 ・・・容量部、 ELP ・・・有機エレクトロルミネッセンス発光部、 C_{EL} ・・・発光部 ELP の容量、 ND_1 ・・・第1ノード、 ND_2 ・・・第2ノード

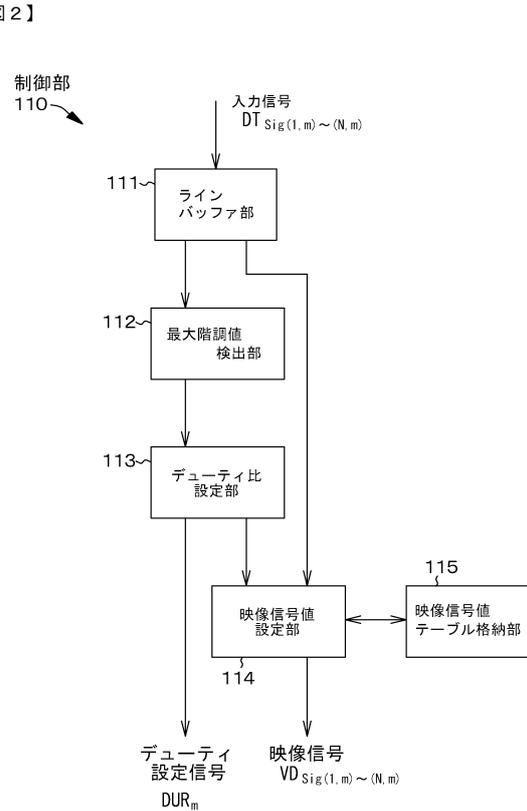
【図1】

【図1】



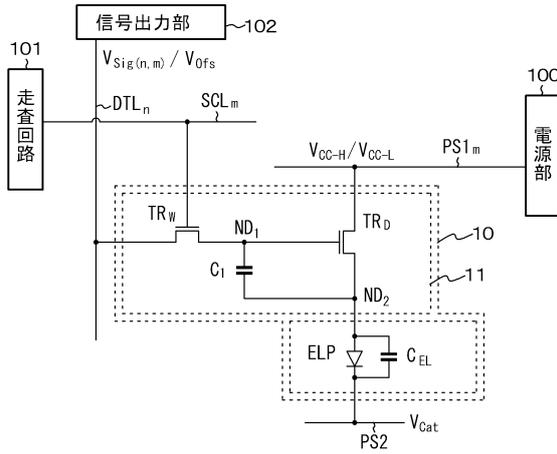
【図2】

【図2】



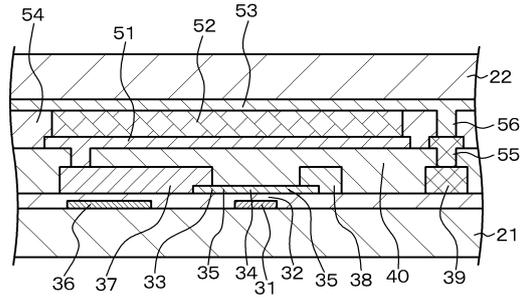
【図3】

【図3】



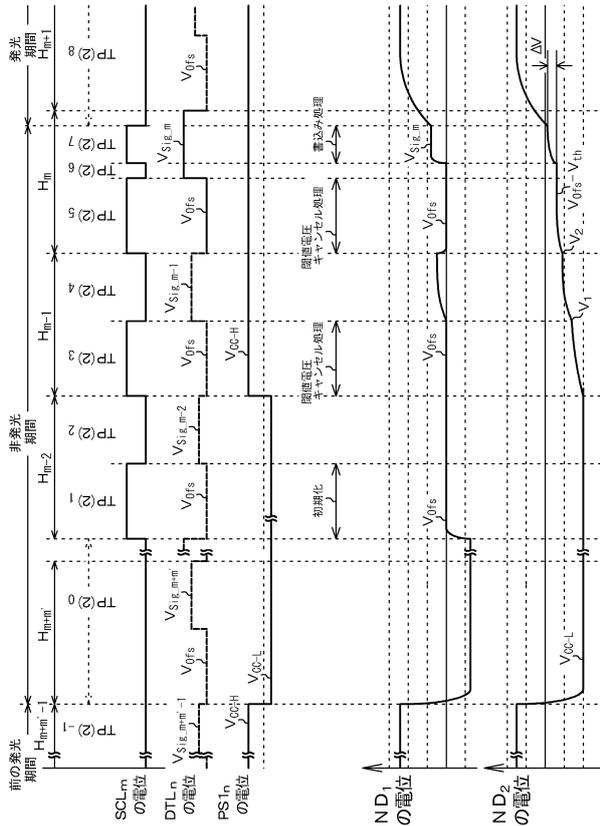
【図4】

【図4】



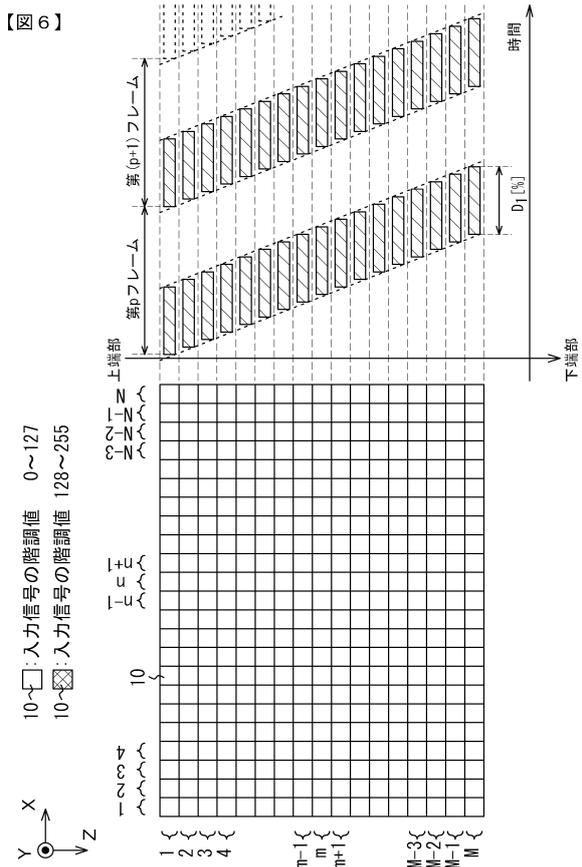
【図5】

【図5】



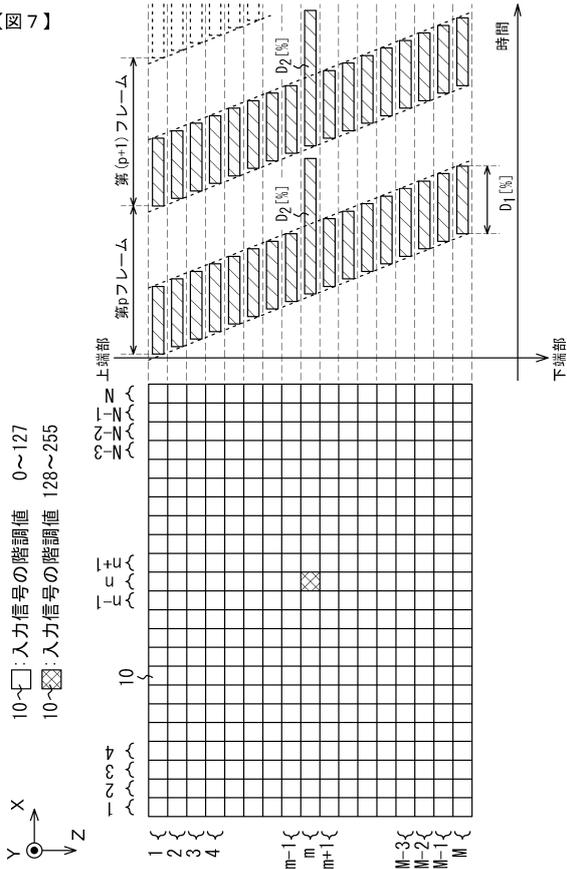
【図6】

【図6】



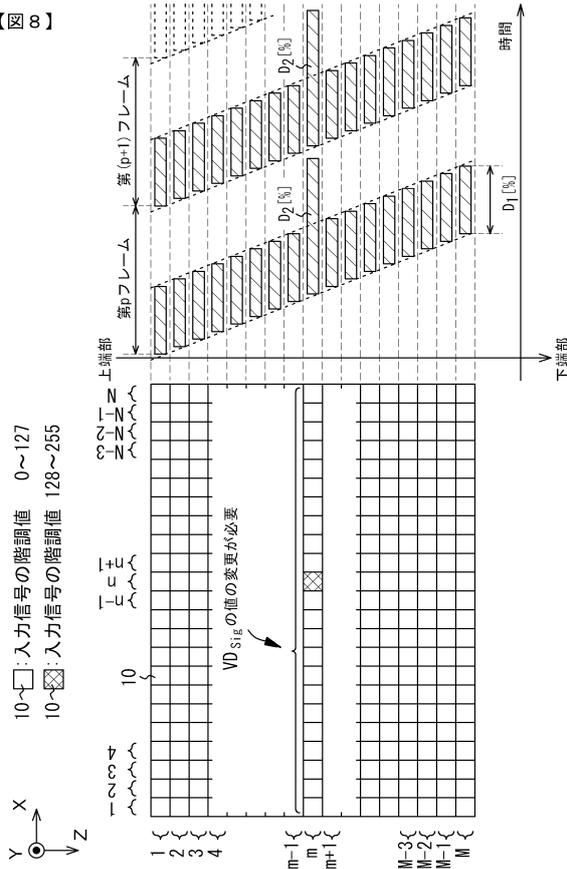
【図7】

【図7】



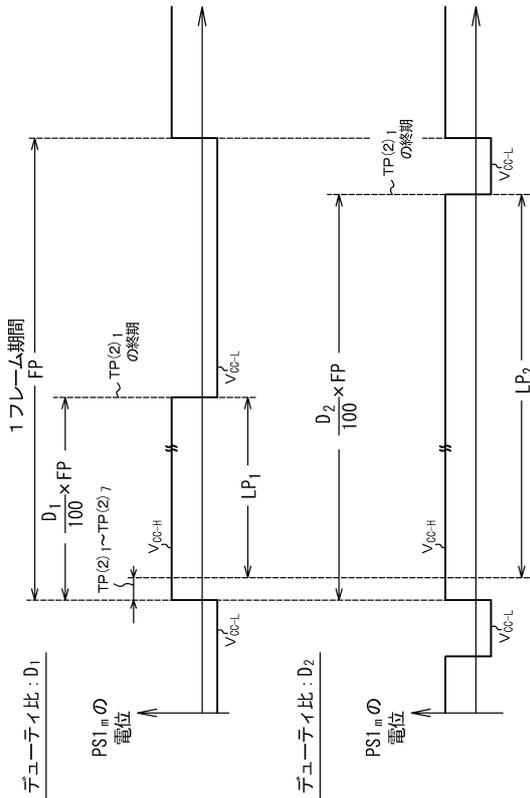
【図8】

【図8】



【図9】

【図9】



【図10】

【図10】

図10A

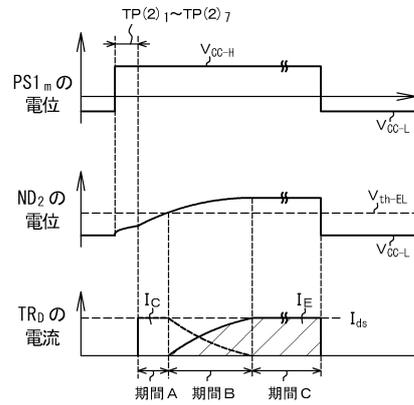


図10B

【期間A】

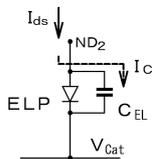


図10C

【期間B】

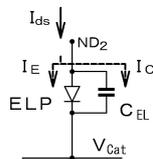
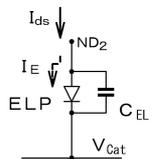


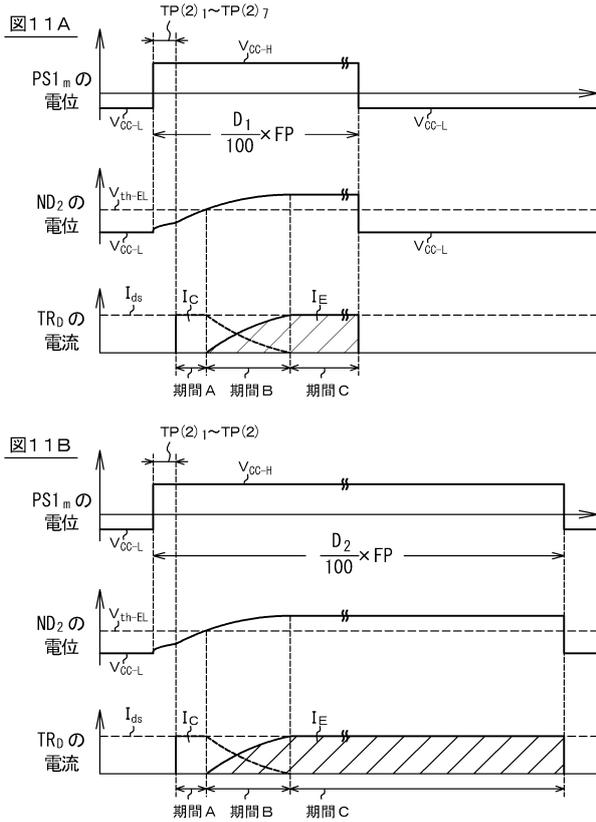
図10D

【期間C】



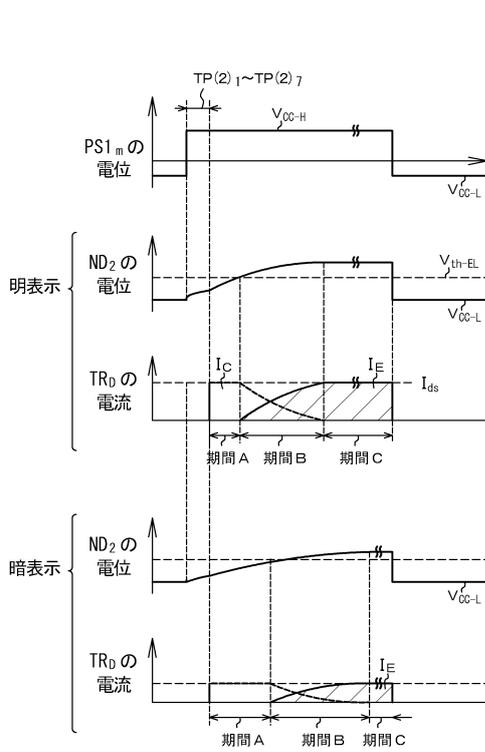
【図 1 1】

【図 1 1】



【図 1 2】

【図 1 2】



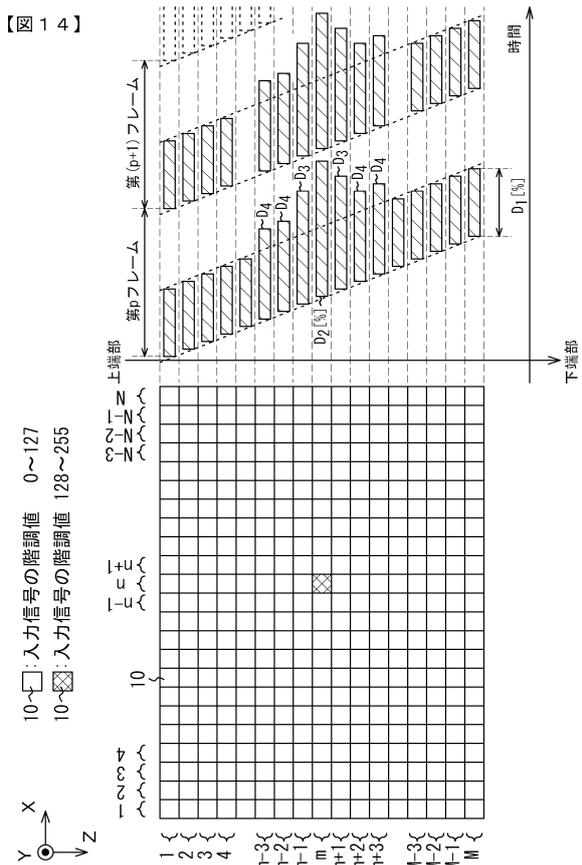
【図 1 3】

【図 1 3】

LUTの内容		
給電線PS1のデューティ値	入力信号DT _{sig} の値	映像信号VD _{sig} の値
D ₁ 例えば45%	0	Data(D ₁ ,0)=0
	1	Data(D ₁ ,1)=1
	2	Data(D ₁ ,2)=2
	⋮	⋮
	126	Data(D ₁ ,126)=126
D ₂ 例えば90%	127	Data(D ₁ ,127)=127
	0	Data(D ₂ ,0)
	1	Data(D ₂ ,1)
	2	Data(D ₂ ,2)
	⋮	⋮
	127	Data(D ₂ ,127)
	128	Data(D ₂ ,128)
	⋮	⋮
	254	Data(D ₂ ,254)
	255	Data(D ₂ ,255)

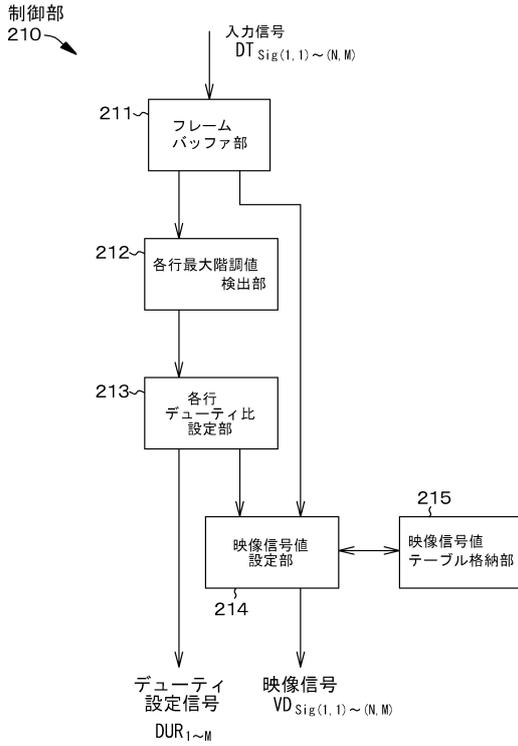
【図 1 4】

【図 1 4】



【図15】

【図15】



【図16】

【図16】

LUTの内容		
給電線PS1のデューティ値	入力信号DT _{Sig} の値	映像信号VD _{Sig} の値
D ₁ 例えば45%	0	Data(D ₁ ,0)=0
	1	Data(D ₁ ,1)=1
	2	Data(D ₁ ,2)=2
	⋮	⋮
	126	Data(D ₁ ,126)=126
	127	Data(D ₁ ,127)=127
D ₂ 例えば90%	0	Data(D ₂ ,0)
	1	Data(D ₂ ,1)
	2	Data(D ₂ ,2)
	⋮	⋮
	254	Data(D ₂ ,254)
	255	Data(D ₂ ,255)
D ₃ 例えば75%	0	Data(D ₃ ,0)
	1	Data(D ₃ ,1)
	2	Data(D ₃ ,2)
	⋮	⋮
	126	Data(D ₃ ,126)
	127	Data(D ₃ ,127)
D ₄ 例えば60%	0	Data(D ₄ ,0)
	1	Data(D ₄ ,1)
	2	Data(D ₄ ,2)
	⋮	⋮
	126	Data(D ₄ ,126)
	127	Data(D ₄ ,127)

【図17】

【図17】

図17A

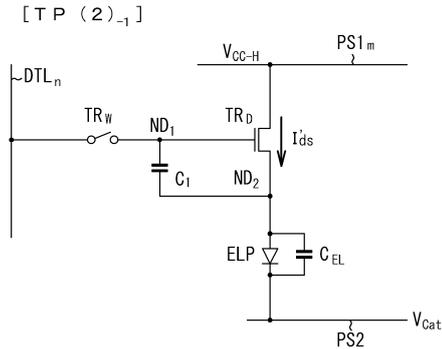
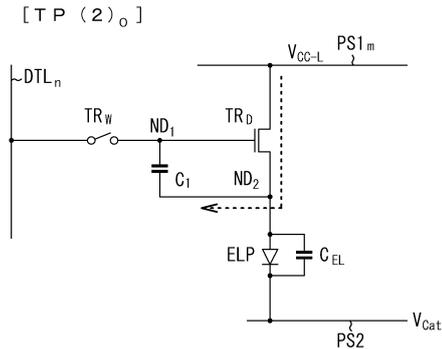


図17B



【図18】

【図18】

図18A

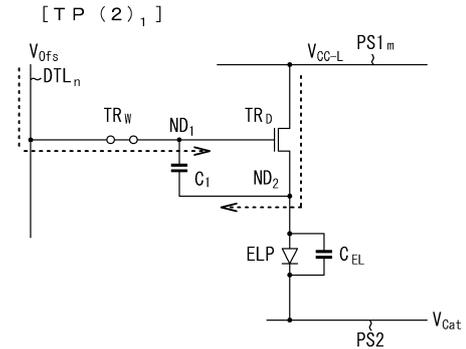
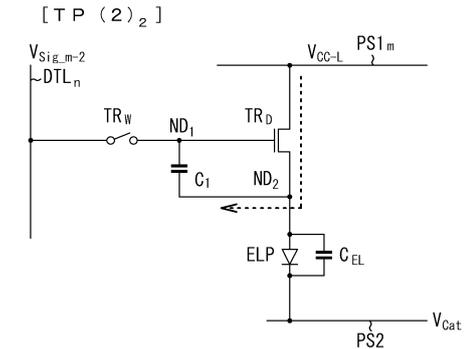


図18B



【図 19】

【図 19】

図 19 A

[TP (2)₃]

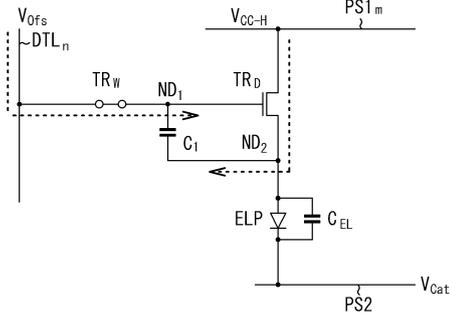
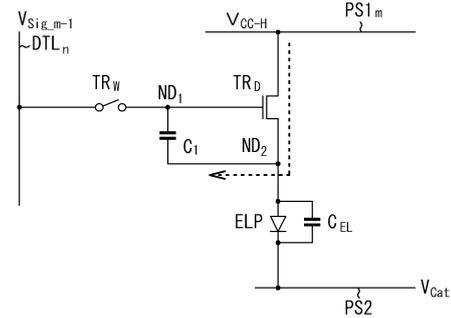


図 19 B

[TP (2)₄]



【図 20】

【図 20】

図 20 A

[TP (2)₅]

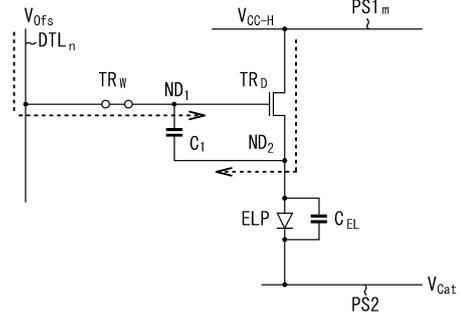
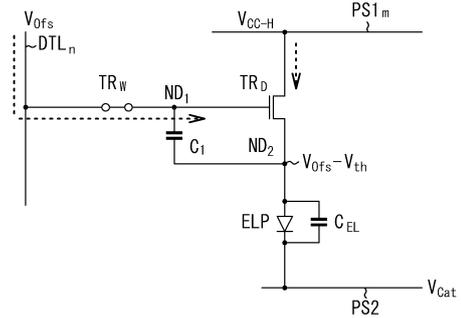


図 20 B

[TP (2)₅] (続き)



【図 21】

【図 21】

図 21 A

[TP (2)₆]

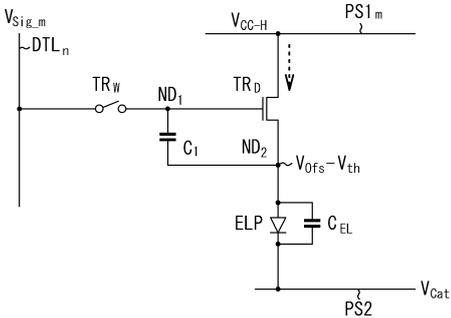
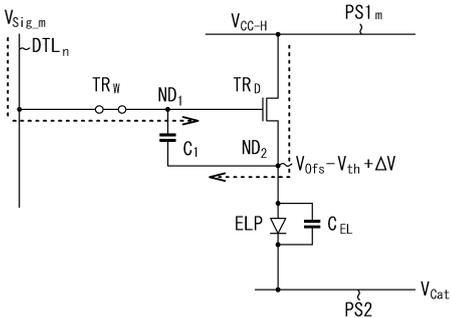


図 21 B

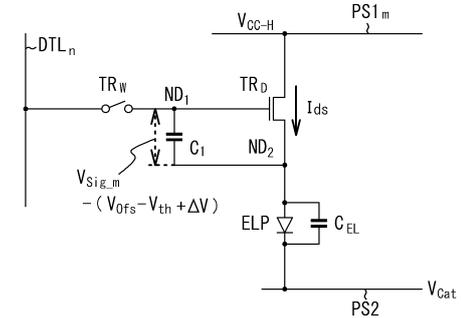
[TP (2)₇]



【図 22】

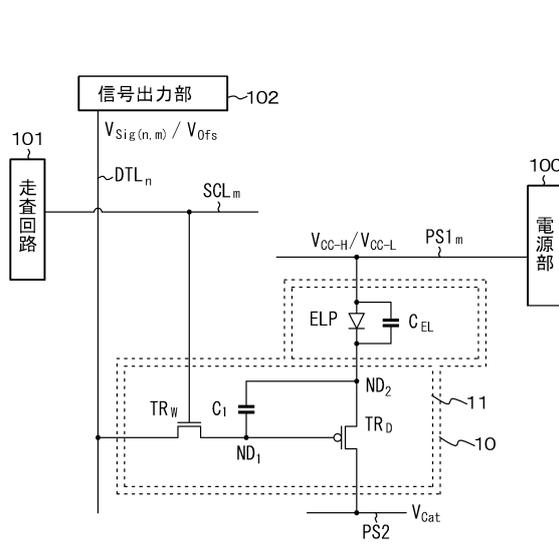
【図 22】

[TP (2)₈]



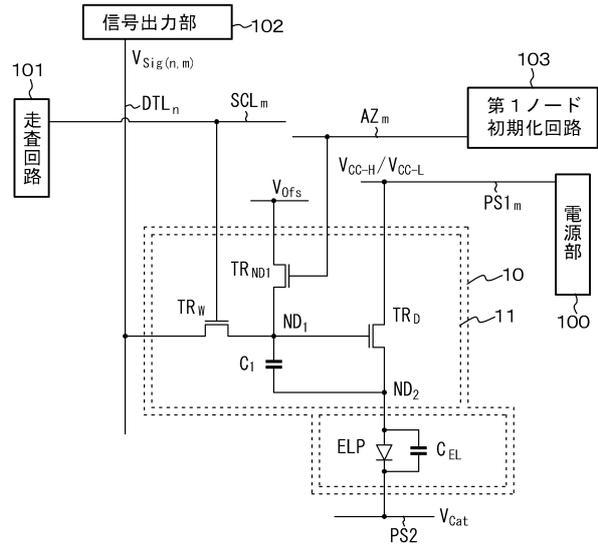
【図23】

【図23】



【図24】

【図24】



フロントページの続き

(51)Int.Cl.

F I

G 0 9 G	3/20	6 4 1 D
G 0 9 G	3/20	6 4 1 P
G 0 9 G	3/20	6 4 2 D
G 0 9 G	3/20	6 6 0 V
H 0 5 B	33/14	A

(56)参考文献 特開2012-181353(JP,A)

特開2009-192753(JP,A)

特開2005-141148(JP,A)

(58)調査した分野(Int.Cl., DB名)

G 0 9 G 3 / 0 0 - 3 / 3 8

H 0 1 L 5 1 / 5 0