



(12) 发明专利申请

(10) 申请公布号 CN 103503125 A

(43) 申请公布日 2014. 01. 08

(21) 申请号 201280020983. 4
 (22) 申请日 2012. 06. 19
 (30) 优先权数据
 2012-009864 2012. 01. 20 JP
 (85) PCT国际申请进入国家阶段日
 2013. 10. 29
 (86) PCT国际申请的申请数据
 PCT/JP2012/003977 2012. 06. 19
 (87) PCT国际申请的公布数据
 W02013/108300 JA 2013. 07. 25
 (71) 申请人 松下电器产业株式会社
 地址 日本大阪府
 (72) 发明人 佐藤荣一 青山俊之
 (74) 专利代理机构 中科专利商标代理有限责任
 公司 11021
 代理人 李逸雪

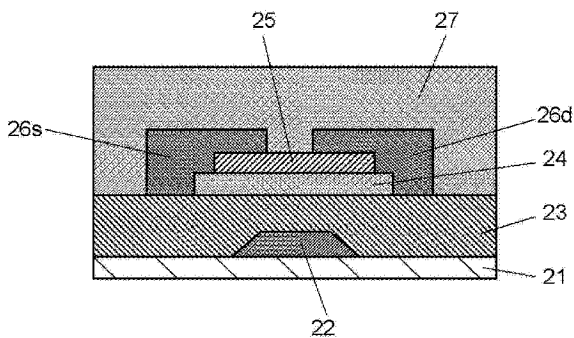
(51) Int. Cl.
H01L 21/336 (2006. 01)
H01L 29/786 (2006. 01)
H01L 51/50 (2006. 01)
H05B 33/08 (2006. 01)

权利要求书1页 说明书4页 附图5页

(54) 发明名称
 薄膜晶体管

(57) 摘要

本发明公开的薄膜晶体管具有：在基板 (21) 上形成的栅电极 (22)；以覆盖该栅电极 (22) 的方式形成的栅绝缘膜 (23)；在该栅绝缘膜 (23) 上形成的氧化物半导体层 (24)；在该氧化物半导体层 (24) 的沟道形成部分形成的蚀刻阻挡膜 (25)；和以覆盖氧化物半导体层 (24) 和蚀刻阻挡膜 (25) 的端部的方式形成的源电极 (26s) 及漏电极 (26d)。另外，蚀刻阻挡膜 (25) 由可以使 450nm 以下的波长的光衰减的绝缘膜材料构成。



1. 一种薄膜晶体管,其具有:
在基板上形成的栅电极;
以覆盖该栅电极的方式形成的栅绝缘膜;
在该栅绝缘膜上形成的氧化物半导体层;
在该氧化物半导体层的沟道形成部分形成的蚀刻阻挡膜;和
以覆盖所述氧化物半导体层和蚀刻阻挡膜的端部的方式形成的源电极及漏电极,其中,

所述蚀刻阻挡膜由能使 450nm 以下的波长的光衰减的绝缘膜材料构成。

2. 根据权利要求 1 所述的薄膜晶体管,其中,
在所述源电极及漏电极上还具有覆盖所述源电极及漏电极的钝化膜,
所述钝化膜由能使 450nm 以下的波长的光衰减的绝缘膜材料构成。

3. 根据权利要求 1 所述的薄膜晶体管,其中,
所述氧化物半导体层由含有 In、Zn 及 Ga 的氧化物半导体构成。

薄膜晶体管

技术领域

[0001] 本发明涉及使用于液晶显示装置或者有机 EL 显示装置的薄膜晶体管。

背景技术

[0002] 对于使用于液晶显示装置或者有机 EL 显示装置的薄膜晶体管,在含有氧化物半导体膜的薄膜晶体管中采用沟道蚀刻阻挡层结构,用以抑制在形成源电极、漏电极时对氧化物半导体造成的损伤。另外,为了防止在形成沟道蚀刻阻挡层时由于还原性气体引起氧化物半导体产生特性变化,如专利文献 1 所示,使用 SiO₂ 薄膜来作为沟道蚀刻阻挡层。

[0003] 在先技术文献

[0004] 专利文献

[0005] 专利文献 1 :日本特开 2010-161227 号公报

发明内容

[0006] 本发明的薄膜晶体管具有 :在基板上形成的栅电极 ;以覆盖该栅电极的方式形成的栅绝缘膜 ;在该栅绝缘膜上形成的氧化物半导体层 ;在该氧化物半导体层的沟道形成部分形成的蚀刻阻挡膜 ;和以覆盖氧化物半导体层及蚀刻阻挡膜的端部的方式形成的源电极及漏电极。蚀刻阻挡膜由可以使 450nm 以下的波长的光衰减的绝缘膜材料构成。

[0007] 根据该结构,能够提供抑制了特性变化、具有所希望的晶体管特性的薄膜晶体管。

附图说明

[0008] 图 1 是表示一实施方式中的 EL 显示装置的立体图。

[0009] 图 2 是表示一实施方式中的 EL 显示装置的像素隔堤的示例的立体图。

[0010] 图 3 是表示一实施方式中的薄膜晶体管的像素电路的电路构成的电气电路图。

[0011] 图 4 是表示一实施方式中的薄膜晶体管的示意剖视图。

[0012] 图 5A 是用于说明一实施方式中的薄膜晶体管的制造方法的示意剖视图。

[0013] 图 5B 是用于说明一实施方式中的薄膜晶体管的制造方法的示意剖视图。

[0014] 图 5C 是用于说明一实施方式中的薄膜晶体管的制造方法的示意剖视图。

[0015] 图 5D 是用于说明一实施方式中的薄膜晶体管的制造方法的示意剖视图。

[0016] 图 5E 是用于说明一实施方式中的薄膜晶体管的制造方法的示意剖视图。

[0017] 图 5F 是用于说明一实施方式中的薄膜晶体管的制造方法的示意剖视图。

[0018] 图 5G 是用于说明一实施方式中的薄膜晶体管的制造方法的示意剖视图。

[0019] 图 5H 是用于说明一实施方式中的薄膜晶体管的制造方法的示意剖视图。

[0020] 符号说明

[0021] 10 薄膜晶体管 10d 漏电极 10g 栅电极 10s 源电极 11 薄膜晶体管 11d 漏电极 11g 栅电极 11s 源电极 21 基板 22 栅电极 23 栅绝缘膜 24 氧化物半导体层 25 蚀刻阻挡膜 26s 源电极 26d 漏电极 27 钝化膜

具体实施方式

[0022] 下面,结合附图对基于本发明一实施方式的薄膜晶体管予以说明。

[0023] 图 1 是一实施方式中的 EL 显示装置的立体图。图 2 是表示一实施方式中的 EL 显示装置的像素隔堤的示例的立体图。图 3 是表示一实施方式中的薄膜晶体管的像素电路的电路构成的图。

[0024] 如图 1 ~ 图 3 所示,EL 显示装置自下层开始由薄膜晶体管阵列装置 1 和发光部的层叠结构构成,其中,薄膜晶体管阵列装置 1 中配置了多个薄膜晶体管 10 或者薄膜晶体管 11,发光部由作为下部电极的阳极 2、由有机材料构成的作为发光层的 EL 层 3、和透明的作为上部电极的阴极 4 组成。由薄膜晶体管阵列装置 1 对该发光部进行发光控制。

[0025] 另外,发光部是在一对电极、即阳极 2 与阴极 4 之间配置了 EL 层 3 而成的结构。在阳极 2 与 EL 层 3 之间层叠地形成有空穴传输层,在 EL 层 3 与透明的阴极 4 之间层叠地形成有电子传输层。在薄膜晶体管阵列装置 1 中,多个像素 5 被配置成矩阵状。

[0026] 各像素 5 由各自设置的像素电路 6 来驱动。另外,薄膜晶体管阵列装置 1 具有:被配置为行状的多个栅极布线 7、以与栅极布线 7 交叉的方式被配置为列状的多个作为信号布线的源极布线 8、和与源极布线 8 平行地延伸的多个电源布线 9 (图 1 中省略)。

[0027] 栅极布线 7 在每行与像素电路 6 各自包含的作为开关元件动作的薄膜晶体管 10 的栅电极 10g 连接。源极布线 8 在每列与像素电路 6 各自包含的作为开关元件动作的薄膜晶体管 10 的源电极 10s 连接。电源布线 9 在每列与像素电路 6 各自包含的作为驱动元件动作的薄膜晶体管 11 的漏电极 11d 连接。

[0028] 如图 2 所示,EL 显示装置的各像素 5 由 3 色 (红色、绿色、蓝色) 的子像素 5R、5G、5B 构成。这些子像素 5R、5G、5B 在显示面上被排列成多个矩阵状 (以下记为“子像素列”)。各子像素 5R、5G、5B 被隔堤 5a 相互分离。隔堤 5a 形成为:与栅极布线 7 平行地延伸的突条、和与源极布线 8 平行地延伸的突条相互交叉。而且,在由该突条所包围的部分 (即隔堤 5a 的开口部) 形成有子像素 5R、5G、5B。

[0029] 在薄膜晶体管阵列装置 1 上的层间绝缘膜上且是在隔堤 5a 的开口部内,按每个子像素 5R、5G、5B 形成有阳极 2。同样地,在阳极 2 上且是在隔堤 5a 的开口部内,按每个子像素 5R、5G、5B 形成有 EL 层 3。在多个 EL 层 3 及隔堤 5a 上,且以覆盖全部的子像素 5R、5G、5B 的方式,连续地形成有透明的阴极 4。

[0030] 并且,在薄膜晶体管阵列装置 1 中,按每个子像素 5R、5G、5B 形成有像素电路 6。而且,各子像素 5R、5G、5B 与相对应的像素电路 6 通过后边将阐述的接触孔及中继电极而电连接。另外,除 EL 层 3 的发光颜色不同这点之外,子像素 5R、5G、5B 具有相同的结构。因此,在以后的说明中,将不再区分子像素 5R、5G、5B 而将其全部记为“像素 5”。

[0031] 如图 3 所示,像素电路 6 由作为开关元件动作的薄膜晶体管 10、作为驱动元件动作的薄膜晶体管 11、存储对应的像素所显示的数据的电容器 12 构成。

[0032] 薄膜晶体管 10 由与栅极布线 7 连接的栅电极 10g、与源极布线 8 连接的源电极 10s、与电容器 12 及薄膜晶体管 11 的栅电极 11g 连接的漏电极 10d、和半导体膜 (未图示) 构成。当向所连接的栅极布线 7 及源极布线 8 施加电压时,该薄膜晶体管 10 将施加到该源极布线 8 的电压值作为显示数据保存在电容器 12。

[0033] 薄膜晶体管 11 由与薄膜晶体管 10 的漏电极 10d 连接的栅电极 11g、与电源布线 9 及电容器 12 连接的漏电极 11d、与阳极 2 连接的源电极 11s、和半导体膜（未图示）构成。该薄膜晶体管 11 将与电容器 12 保持的电压值对应的电流，从电源布线 9 通过源电极 11s 提供给阳极 2。即，上述构成的 EL 显示装置采用有源矩阵方式，该有源矩阵方式是对位于栅极布线 7 与源极布线 8 的交点的每个像素 5 进行显示控制的方式。

[0034] 图 4 是表示一实施方式中的薄膜晶体管的示意剖视图。

[0035] 如图 4 所示，在基板 21 上形成栅电极 22，以覆盖该栅电极 22 的方式形成有栅绝缘膜 23。在栅绝缘膜 23 上形成有岛状的氧化物半导体层 24。在氧化物半导体层 24 的沟道形成部分，形成有蚀刻阻挡膜 25，另外还以覆盖氧化物半导体层 24 和蚀刻阻挡膜 25 的端部的方式形成有源电极 26s、漏电极 26d。由此，构成了薄膜晶体管 10 或者薄膜晶体管 11。

[0036] 另外，在薄膜晶体管 10 或者薄膜晶体管 11 的源电极 26s、漏电极 26d 上，以覆盖源电极 26s、漏电极 26d 的方式形成有钝化膜 27，该钝化膜 27 用于与形成于上层的发光层的电极之间绝缘。另外，尽管没有予以图示，该钝化膜 27 形成有接触孔，通过该接触孔与上层的发光层的电极电连接。

[0037] 在此，例如使用玻璃基板作为基板 21。另外，在是应用于可挠式显示器的情况下，也可以使用树脂基板。此外，关于栅电极 22，例如可以使用 Ti、Mo、W、Al、Au 等的金属或者 ITO（氧化铟锡）等的导电氧化物。另外，关于金属，例如可以使用 MoW 那样的合金。另外，为了提高膜的密接性，可以使用与氧化物之间的密接性良好的金属、例如夹有 Ti、Al 或 Au 等的金属的层叠体作为电极。

[0038] 另外，作为栅绝缘膜 23，例如使用氧化硅膜、氧化钪膜等的氧化物薄膜、氮化硅膜等的氮化膜、氮氧化硅膜的单层膜或层叠膜等。

[0039] 并且，作为氧化物半导体层 24，虽然使用含有 In、Zn 及 Ga 的氧化物半导体，但更优选是非晶态。作为氧化物半导体层 24 的形成方法，可以使用 DC 溅射法、高频溅射法、等离子 CVD 法、脉冲激光堆积法、或者喷墨打印法等。膜厚优选为 10nm ~ 150nm。在膜厚比 10nm 薄的情况下，容易产生针孔，而在膜厚比 150nm 厚的情况下，会发生晶体管特性的截止动作时的漏电流、或亚阈值摆幅值（S 值）增大的问题。

[0040] 作为蚀刻阻挡膜 25，使用含有可以使 450nm 以下的波长的光衰减的倍半硅氧烷、丙烯、硅氧烷的树脂涂敷型的感光性绝缘膜材料。由此，可以构成氧化物半导体层 24 的沟道部分不被 450nm 以下的波长的光照射的结构，从而可以形成不发生光传导的使用氧化物半导体的薄膜晶体管 10 或者薄膜晶体管 11。另外，经实验确认，只要是使 450nm 以下的波长的光的透射率小于等于 20% 的感光性绝缘材料即可。

[0041] 另外，与上述栅电极 22 相同，源电极 26s、漏电极 26d 例如可以使用 Ti、Mo、W、Al、Au 等的金属或 ITO 等的导电氧化物。另外，关于金属，例如也可以使用 MoW 那样的合金。另外，为了提高膜的密接性，可以使用与氧化物之间的密接性良好的金属、例如夹有 Ti、Al 或 Au 等的金属的层叠体作为电极。

[0042] 作为钝化膜 27，与蚀刻阻挡膜 25 相同，使用含有可以使 450nm 以下的波长的光衰减的倍半硅氧烷、丙烯、硅氧烷的树脂涂敷型的感光性绝缘膜材料。由此，可以构成氧化物半导体层 24 的沟道部分不被 450nm 以下的波长的光照射的结构。感光性绝缘材料优选是使 450nm 以下的波长的光的透射率小于等于 20% 的感光性绝缘膜材料。此外，通过使用感

光性绝缘膜材料,可以使通过照相平版印刷进行钝化膜 27 的加工成为可能,从而无须使用干式蚀刻法或湿式蚀刻法等加工工序,因此可以降低成本。另外,钝化膜 27 也可以是感光性绝缘材料和无机绝缘材料的层叠膜。作为无机绝缘材料,例如使用氧化硅、氧化铝、氧化钛等。另外,成膜时使用 CVD 法、溅射法、ALD 法等。

[0043] 下面,使用图 5A ~图 5H,对本实施方式中的薄膜晶体管的制造方法予以说明。

[0044] 首先,如图 5A 所示,在基板 21 上将栅电极 22 加工成所希望的栅极形状,然后以覆盖栅电极 22 的方式形成栅绝缘膜 23。其后,在栅绝缘膜 23 上形成氧化物半导体层 24。

[0045] 然后,如图 5B 所示,在氧化物半导体层 24 上形成抗蚀剂掩模 28,使用该抗蚀剂掩模,如图 5C 所示那样,进行氧化物半导体层 24 的图案形成。关于氧化物半导体层 24 的加工,例如使用湿式蚀刻法。在湿式蚀刻法中,使用磷酸、硝酸、醋酸等的酸混合液、草酸、盐酸等。

[0046] 然后,如图 5D 所示那样,除去抗蚀剂掩模 28。可以通过使用抗蚀剂剥离液的湿式蚀刻处理、或者使用氧等离子体的干式蚀刻处理等来进行抗蚀剂掩模 28 的除去。

[0047] 然后,如图 5E 所示那样,形成蚀刻阻挡膜 25。蚀刻阻挡膜 25 使用感光性的材料,使用照相平版印刷法进行加工。由此,可以在不损伤氧化物半导体层 24 的情况下形成蚀刻阻挡膜 25。

[0048] 然后,如图 5F 所示那样,在形成电极层 26 即源电极 26s、漏电极 26d 之后,形成抗蚀剂掩模 29。

[0049] 然后,如图 5G 所示那样,使用抗蚀剂掩模 29 对电极层 26 进行图案形成,在加工了源电极 26s、漏电极 26d 之后,除去抗蚀剂掩模 29。关于源电极 26s、漏电极 26d 的加工,使用湿式蚀刻法。在形成了源电极 26s、漏电极 26d 之后,以 150 ~ 450°C 温度对氧化物半导体层 24 进行 0.5 ~ 1200 分钟的热处理。通过进行热处理,可以降低与源电极 26s、漏电极 26d 之间的接触电阻值,并且可以使氧化物半导体层 24 的特性稳定。

[0050] 然后,如图 5H 所示那样,形成钝化膜 27。如上所述,在钝化膜 27 形成有接触孔,该接触孔用于形成与源电极 26s、漏电极 26d 之间的电接触以及与栅电极 22 之间的电接触。由于钝化膜 27 使用感光性材料,从而可以用照相平版印刷法形成接触孔。

[0051] 如上所述,本实施方式中的 EL 显示装置,在氧化物半导体层 24 上,作为蚀刻阻挡膜 25 而使用可以使 450nm 以下的波长的光衰减的树脂涂敷型的感光性绝缘膜材料。这样一来,可以构成氧化物半导体层 24 的沟道部分不被 450nm 以下的波长的光照射的结构,从而可以形成不发生光传导的使用氧化物半导体的薄膜晶体管 10 或者薄膜晶体管 11。

[0052] 根据该结构,可以提供抑制特性变化、具有所希望的晶体管特性的薄膜晶体管。

[0053] 产业上的可利用性

[0054] 如上所述的本发明,对于使用氧化物半导体的薄膜晶体管的特性稳定是有用的。

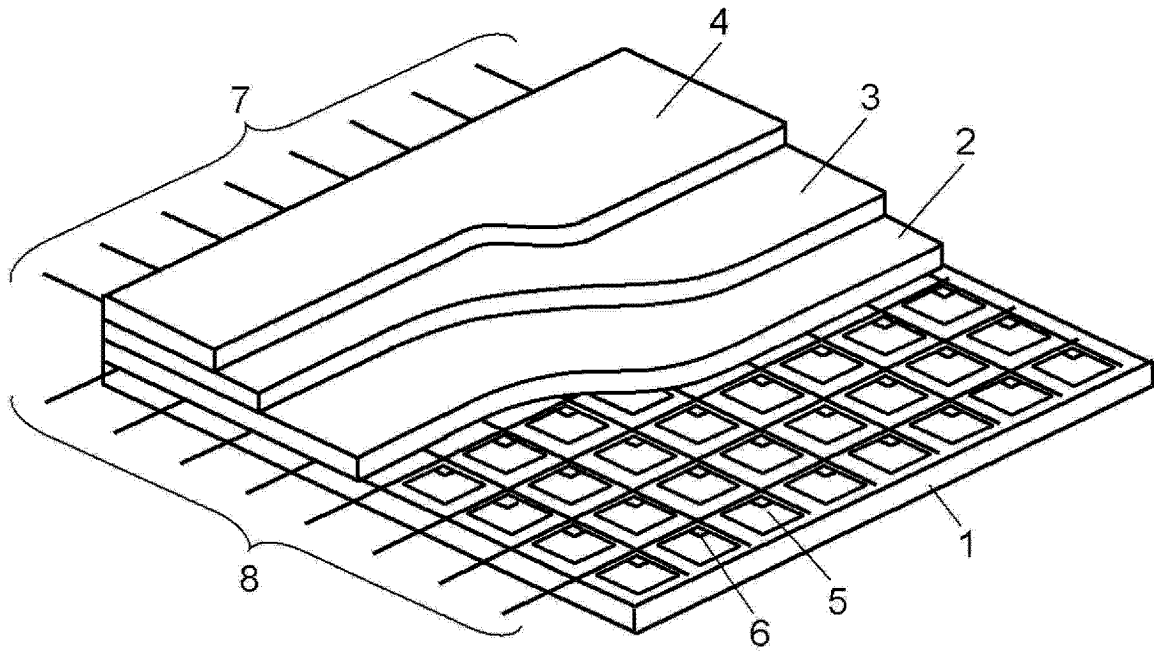


图 1

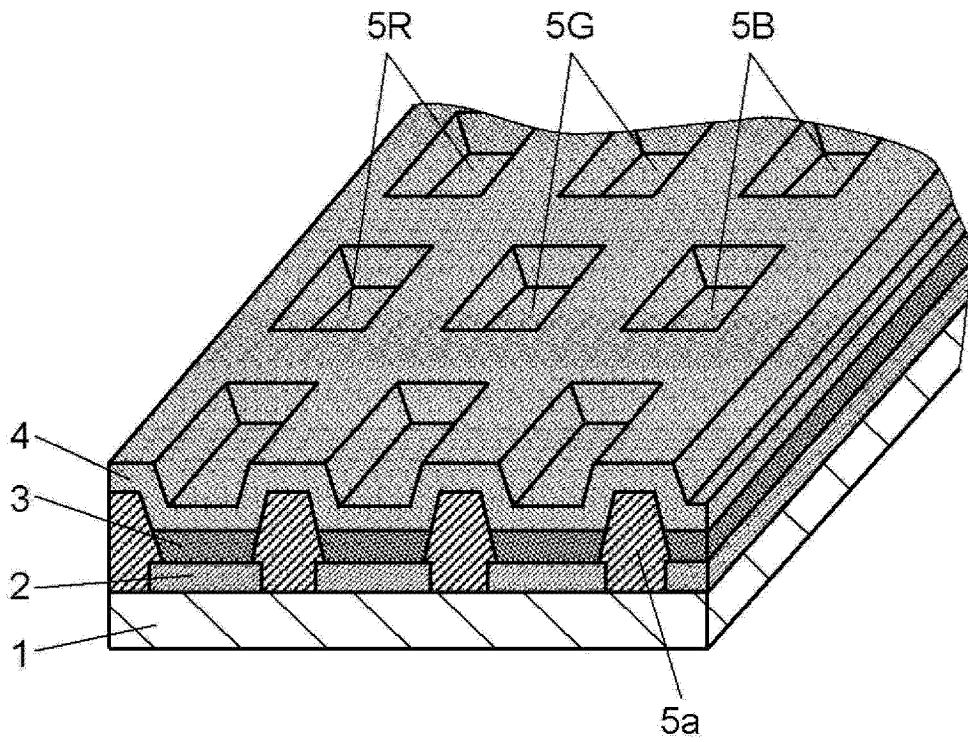


图 2

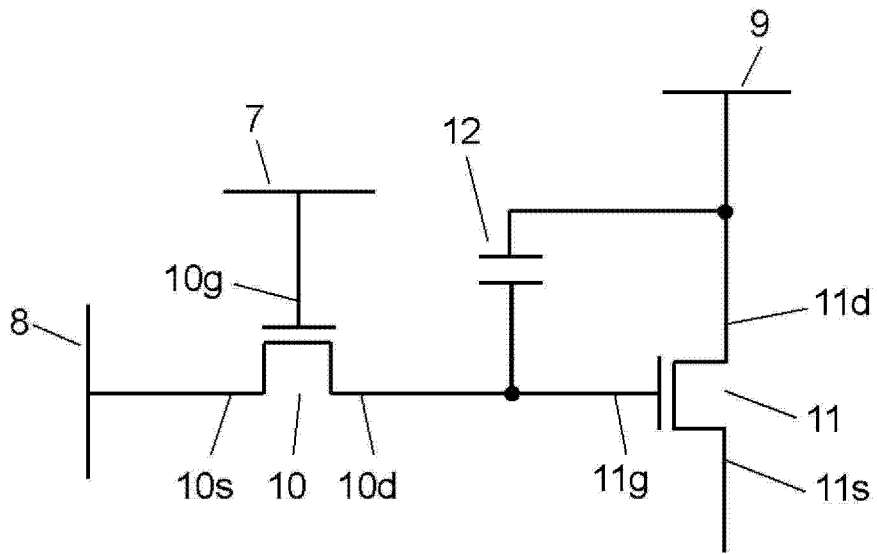


图 3

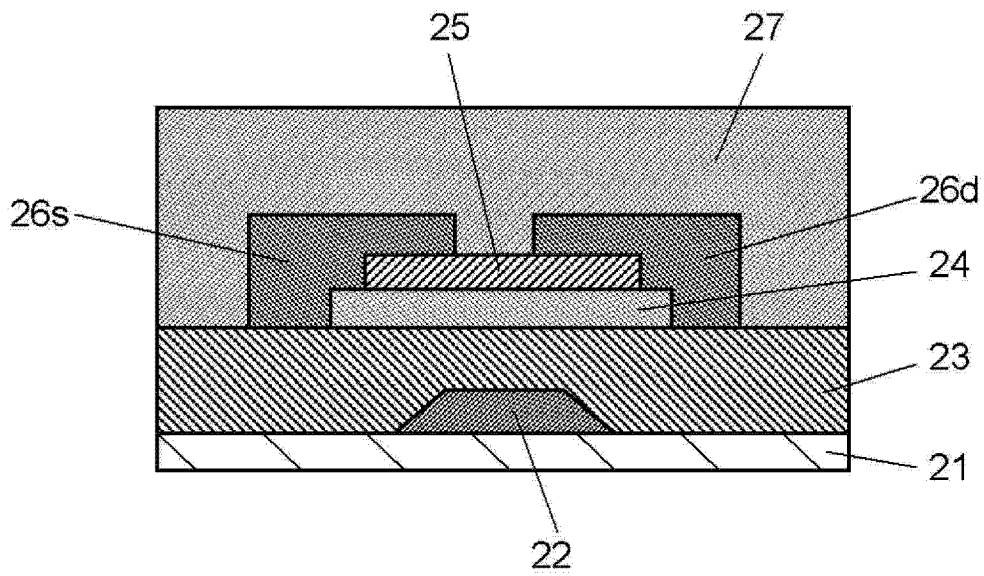


图 4

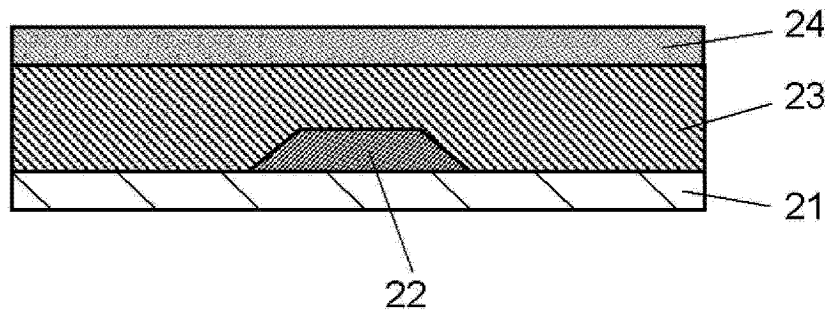


图 5A

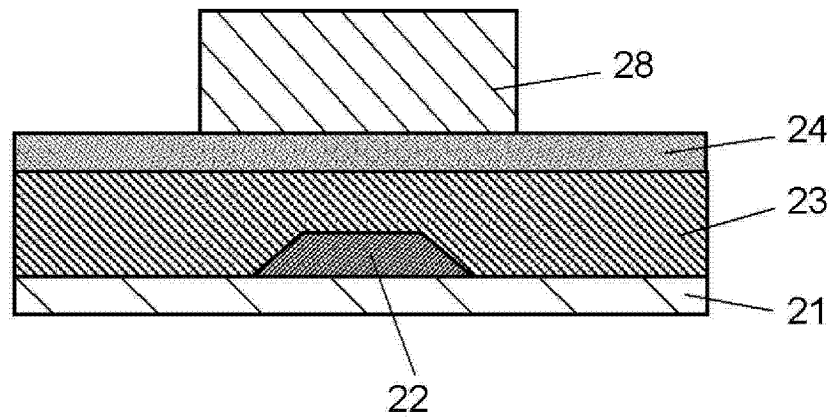


图 5B

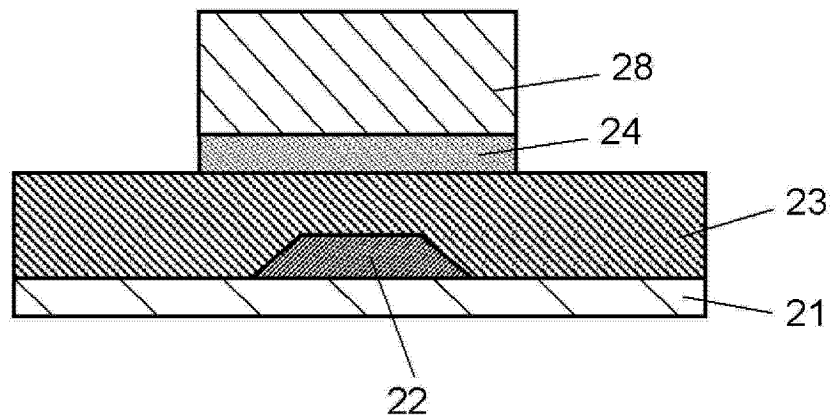


图 5C

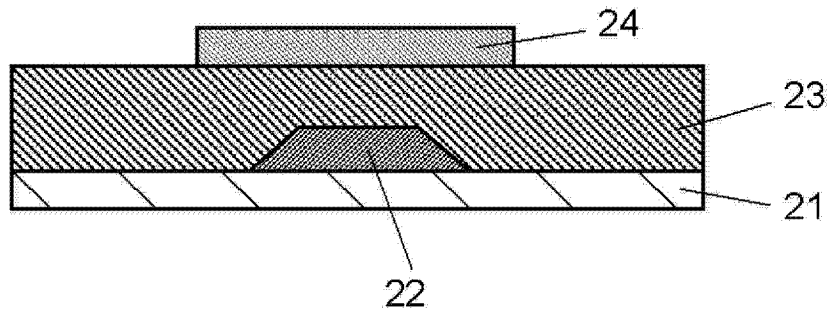


图 5D

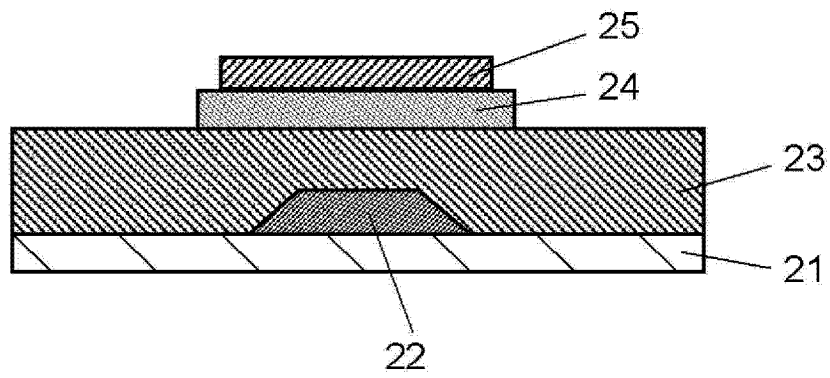


图 5E

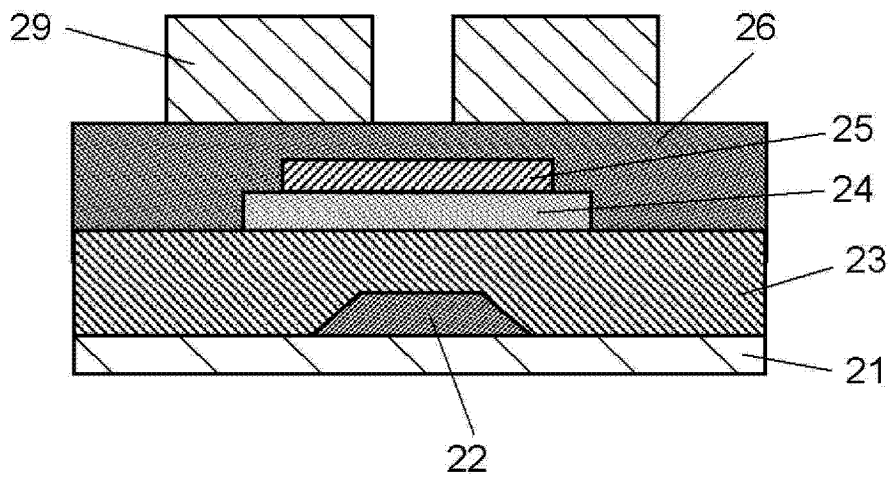


图 5F

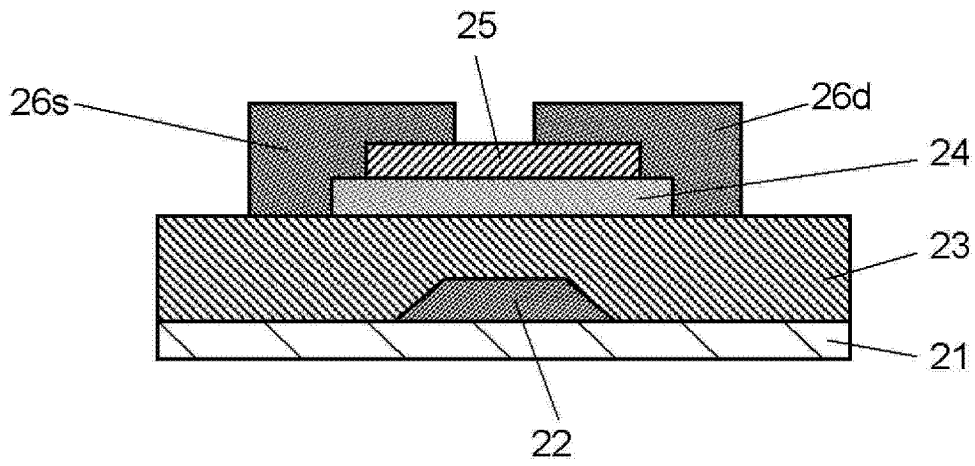


图 5G

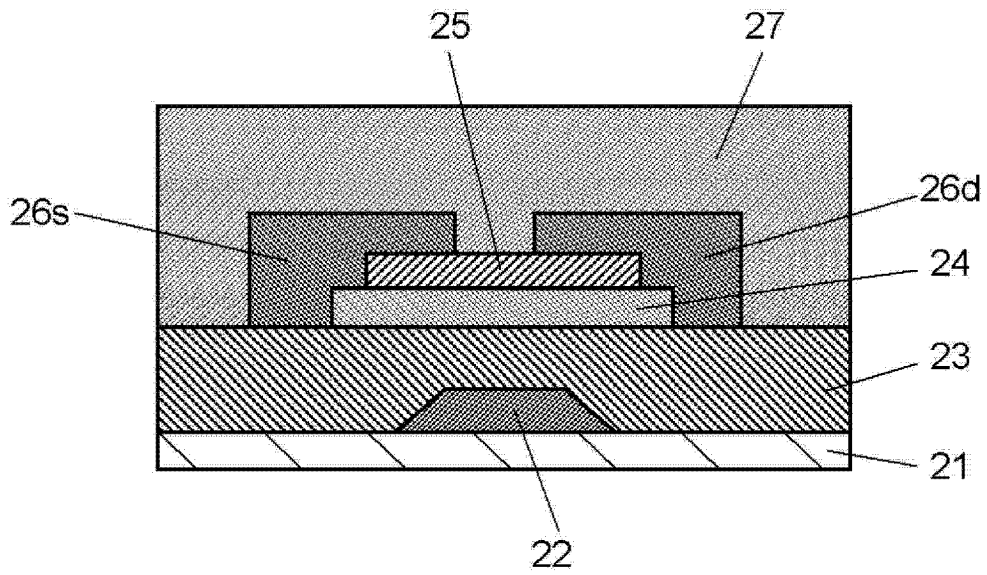


图 5H