



(12) 发明专利

(10) 授权公告号 CN 111273398 B

(45) 授权公告日 2021.03.30

(21) 申请号 201911238254.6

G02B 6/136 (2006.01)

(22) 申请日 2019.12.06

G02B 27/00 (2006.01)

(65) 同一申请的已公布的文献号  
申请公布号 CN 111273398 A

(56) 对比文件

CN 103890624 A, 2014.06.25

CN 103076650 A, 2013.05.01

(43) 申请公布日 2020.06.12

CN 103777282 A, 2014.05.07

(73) 专利权人 中国地质大学(武汉)  
地址 430000 湖北省武汉市洪山区鲁磨路  
388号

JP 2001013337 A, 2001.01.19

JP 6327308 B2, 2018.05.23

US 2005220406 A1, 2005.10.06

CN 101859002 A, 2010.10.13

(72) 发明人 叶佳慧 陈分雄 蒋伟 熊鹏涛  
韩荣 王杰 廖森辉

审查员 王靖

(74) 专利代理机构 武汉知产时代知识产权代理  
有限公司 42238  
代理人 付春霞

(51) Int. Cl.

G02B 6/124 (2006.01)

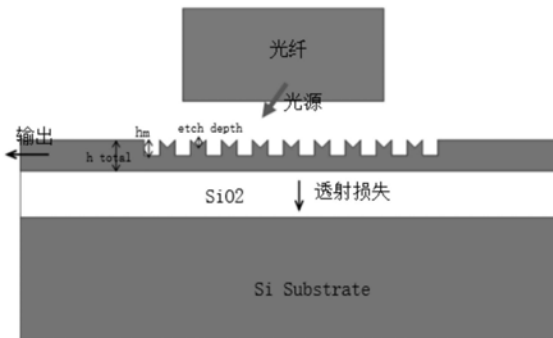
权利要求书1页 说明书5页 附图3页

(54) 发明名称

一种高耦合效率的M型波导光栅耦合器的设计方法

(57) 摘要

本发明公开了一种高耦合效率的M型波导光栅耦合器的设计方法,属于集成光电子领域,本发明基于绝缘体硅(SOI)平台,首先设计波导光栅模型,然后利用非线性约束优化算法波导光栅模型,得到在1500nm-1600nm波长上平均耦合效率最优的传统周期波导光栅结构,再经过创新的研究和设计,在传统的周期光栅结构上设计出一种新颖的M型波导光栅结构,经过几组数据仿真,进一步优化M型波导光栅结构,本发明最终得到了高耦合效率的垂直光栅耦合器,在1580nm波长附近,达到了83.2%的高耦合效率。本发明提供的波导光栅耦合器设计方法,耦合效率高、应用前景广,在使用成熟的制造工艺下,有很大的潜能可以被设计实现。



1. 一种高耦合效率的M型波导光栅耦合器的设计方法,其特征在于,包括以下步骤:

步骤S1:设计波导光栅模型,所述波导光栅模型自上而下为上硅层、二氧化硅层和下硅层,所述上硅层为波导区域,所述波导区域的上表面设置有刻蚀深度相同的光栅区域;

步骤S2:利用非线性约束优化算法对波导光栅模型的光源与光栅的距离、光栅区域的占空比、光源的入射角度以及光源与光栅区域的相对位置同时进行优化;

步骤S3:经过多次迭代达到约束条件时,停止迭代,得到耦合效率最优的传统周期波导光栅结构;

步骤S4:调整波导区域的高度和光栅区域的刻蚀深度,进行仿真,得到M型波导光栅耦合器;

步骤S5:改变波导区域的高度、光栅区域的刻蚀深度以及光栅区域的占空比,并测量波导光栅的耦合效率,确定最高耦合效率的M型波导光栅耦合器。

2. 根据权利要求1所述的高耦合效率的M型波导光栅耦合器的设计方法,其特征在于:步骤S1中,设计波导光栅模型的过程中采用有限时域差分法。

3. 根据权利要求1所述的高耦合效率的M型波导光栅耦合器的设计方法,其特征在于:步骤S1中,所述二氧化硅层的厚度为300nm,下硅层的高度为3 $\mu$ m,所述波导区域的高度为220nm,光栅区域的刻蚀深度为100nm。

4. 根据权利要求1所述的高耦合效率的M型波导光栅耦合器的设计方法,其特征在于:步骤S2中,所述光源的模式为TM模。

5. 根据权利要求1所述的高耦合效率的M型波导光栅耦合器的设计方法,其特征在于:步骤S3中,所述约束条件满足:

$$x_s \geq \tan(\theta) * \text{gap}$$

其中 $x_s$ 是光源与光栅区域底部左边界的距离, $\theta$ 是光源入射方向与垂直方向之间的夹角,gap是光源与波导光栅结构的距离。

6. 根据权利要求1所述的高耦合效率的M型波导光栅耦合器的设计方法,其特征在于:步骤S3中,所述传统周期波导光栅结构的光源与光栅距离为0.6475 $\mu$ m,光栅占空比为0.6,光源与光栅区域底部左边界的距离 $x_s$ 为2.93 $\mu$ m,光源入射角度 $\theta$ 为11 $^\circ$ 。

7. 根据权利要求1所述的高耦合效率的M型波导光栅耦合器的设计方法,其特征在于:步骤S4中,所述M型波导光栅耦合器的波导区域高度为340nm,光栅区域由高度为240nm的M型硅波导组成,光栅区域的刻蚀深度为120nm。

8. 根据权利要求1所述的高耦合效率的M型波导光栅耦合器的设计方法,其特征在于:步骤S5中,所述波导光栅还包括功率监视器,所述功率监视器用于测量波导光栅的输入输出功率,计算出不同波导区域的高度、光栅区域的刻蚀深度以及光栅区域的占空比下波导光栅的耦合效率,从而确定最高耦合效率的M型波导光栅耦合器。

9. 根据权利要求8所述的高耦合效率的M型波导光栅耦合器的设计方法,其特征在于,所述最高耦合效率的M型波导光栅耦合器的波导区域高度为340nm,光栅区域刻蚀深度为100nm,光栅区域的占空比为0.58。

## 一种高耦合效率的M型波导光栅耦合器的设计方法

### 技术领域

[0001] 本发明属于集成光电子技术领域,具体涉及一种高耦合效率的M型波导光栅耦合器的设计方法。

### 背景技术

[0002] 硅基光子学是光学领域中最活跃的学科之一,经过多年的发展,出现了许多基于硅的光电子器件,包括光开关、偏振模分离器、光波分复用器/解复用器、光滤波器和光调制解调器等,而光栅耦合器在其中起着重要的作用,它是这些器件的基础,同时也是实现光子集成电路和外部光纤之间光束耦合的一种非常有效的方法。因此,硅基光栅耦合器的研制具有非常重要的实用价值和现实意义。光栅耦合器是指通过光栅的衍射作用,使衍射光耦合到光波导中进行传播,目前光栅耦合器的设计思路和解决方案主要为以下几个方面:

[0003] 1、减小光栅耦合器的背反射:光波从硅波导入射至光栅区域时,将会产生极强的背反射,这主要是因为:(1)光栅将光衍射之后,会存在二阶反射,如果二阶反射的方向恰好沿着光波导返回,则必然会导致光栅耦合器耦合效率的降低;(2)由于光栅本身的特性,即光栅齿和凹槽的存在,使得光栅区域的有效折射率与波导的有效折射率之差较大,从而导致了在两者交界处有较大的反射。

[0004] 2、减小光栅的透射:光栅单元的个数决定了整个光栅的长度,而且其与光栅的带宽有一定的关联。由于光栅周期的选取问题,会导致光经过光栅之后,依然存在一部分残余光未完全衍射出去,这必然影响光栅耦合器的耦合效率。

[0005] 3、提高光栅耦合器的定向性:对于出射光栅耦合器而言,为了提高光栅耦合器与光纤相耦合的效率,就必须增加向上衍射的光,而设法抑制向下衍射的光,即提高光栅耦合器的定向性。

[0006] 4、增大光栅耦合器的带宽:由于光栅耦合器的工作原理,导致其本身就是一个波长选择性的器件,因此存在带宽问题,耦合器带宽越大越好,即让其能够耦合的波长跨度尽量宽。

[0007] 5、研究光栅耦合器的偏振特性:光栅耦合器除了波长选择性之外,还存在偏振选择性的问题,这主要是因为:在亚微米尺寸的波导中,随着尺寸的减小,波导的偏振相关性越来越强,主要表现为:不同的模式的有效折射率、群折射率以及损耗均不同;这种差异导致光栅耦合器对不同的偏振模式的入射光,耦合效率不尽相同。

[0008] 光波导(简称波导)是集成光学重要的基础部件,它能将光束缚在光波长量级尺寸的介质中长距离无辐射损耗的传输。光波导器件与常规光学元件的根本差别在于波导中传播光波的模式是分立的。在波导中,人们已经研制了众多不同的光波导元器件,波导光栅就是最重要的光学元件之一。美国IBM的Dakss最早采用双光路平行光束全息曝光技术,在玻璃波导上用光致抗蚀剂制备出表面皱折式光栅,首次实现了波导的光栅耦合。2009年,何赛灵等人设计了一种基于垂直耦合器的偏振分束器,其模拟结果表明这种分束器对TE和TM偏振光的耦合效率均大于50%,且具有超过70nm的带宽和-22dB的消光比。同年,Shiqian

Shao等人提出了一种T型结构的偏振依赖光栅耦合器,对TE模和TM模的耦合效率均大于50%,且在1550nm波长附近的耦合效率约为58%。

[0009] 在集成光学器件中,波导光栅的主要作用之一,就是实现模式之间的耦合。波导光栅耦合器就是利用波导光栅实现光波导的输入/输出耦合的器件。因此它在光信息处理、光学计算等方面的应用尤为突出。但要进一步地扩展其应用,关键的问题是要提高波导光栅耦合器的耦合效率,然而在现有的技术中,波导光栅耦合器的耦合效率还不够高。

## 发明内容

[0010] 本发明的目的在于弥补现有技术的缺点和不足,提供一种设计高耦合效率的波导光栅耦合器的方法。

[0011] 为了实现这一目的,本发明采用的技术方案是:一种高耦合效率的M型波导光栅耦合器的设计方法,包括以下步骤:

[0012] 步骤S1:设计波导光栅模型,所述波导光栅模型自上而下为上硅层、二氧化硅层和下硅层,所述上硅层为波导区域,所述波导区域的上表面设置有刻蚀深度相同的光栅区域;

[0013] 步骤S2:利用非线性约束优化算法对波导光栅模型的光源与光栅的距离、光栅区域的占空比、光源的入射角度以及光源与光栅区域的相对位置同时进行优化;

[0014] 步骤S3:经过多次迭代达到约束条件时,停止迭代,得到耦合效率最优的传统周期波导光栅结构;

[0015] 步骤S4:调整波导区域的高度和光栅区域的刻蚀深度,进行仿真,得到M型波导光栅耦合器;

[0016] 步骤S5:改变波导区域的高度、光栅区域的刻蚀深度以及光栅区域的占空比,并测量波导光栅的耦合效率,确定最高耦合效率的M型波导光栅耦合器。

[0017] 优选的,步骤S1中,设计波导光栅模型的过程中采用有限时域差分法。

[0018] 优选的,步骤S1中,所述二氧化硅层的厚度为300nm,下硅层的高度为3 $\mu$ m,所述波导区域的高度为220nm,光栅区域的刻蚀深度为100nm

[0019] 优选的,步骤S2中,所述光源的模式为TM模。

[0020] 优选的,步骤S3中,所述约束条件满足:

[0021]  $x_s \geq \tan(\theta) * \text{gap}$

[0022] 其中 $x_s$ 是光源与光栅区域底部左边界的距离, $\theta$ 是光源入射方向与垂直方向之间的夹角,gap是光源与波导光栅结构的距离。

[0023] 优选的,步骤S3中,所述传统周期波导光栅结构的光源与光栅距离为0.6475 $\mu$ m,光栅占空比为0.6,光源与光栅区域底部左边界的距离 $x_s$ 为2.93 $\mu$ m,光源入射角度 $\theta$ 为11 $^\circ$ 。

[0024] 优选的:步骤S4中,所述M型波导光栅耦合器的波导区域高度为340nm,光栅区域由高度为240nm的M型硅波导组成,光栅区域的刻蚀深度为120nm。

[0025] 优选的,步骤S5中,所述波导光栅还包括功率监视器,所述功率监视器用于测量波导光栅的输入输出功率,计算出不同波导区域的高度、光栅区域的刻蚀深度以及光栅区域的占空比下波导光栅的耦合效率,从而确定最高耦合效率的M型波导光栅耦合器。

[0026] 优选的,所述最高耦合效率的M型波导光栅耦合器的波导区域高度为340nm,光栅区域刻蚀深度为100nm,光栅区域的占空比为0.58。

[0027] 本发明的有益效果是：本发明提供了一种高耦合效率的M型波导光栅耦合器的设计方法，该方法首先通过设计仿真传统周期光栅结构，然后利用非线性约束优化算法，对传统周期光栅结构的多个参数进行多次迭代优化，直至达到约束条件时，得到1500nm-1600nm波长范围内，平均耦合效率最高的结构，之后在优化结束的传统周期结构上设计M型波导结构，其波导高度在原先的基础上增加120nm，刻蚀深度也在原先的基础上增加40nm，通过调整这两个高度，得到耦合效率最高时的结构，最后对其他参数进行较小的调整，通过改变占空比 $a/\Lambda$ 进一步优化结构，得到在1580nm的波长附近，高达83.2%的耦合效率，本发明制备简单、应用前景广。

### 附图说明

[0028] 图1是传统周期波导光栅结构示意图；

[0029] 图2是本发明实施例中平均耦合效率随不同迭代次数的变化示意图；

[0030] 图3是本发明实施例中M型波导光栅结构示意图；

[0031] 图4是本发明实施例中M型波导光栅各处的功率示意图；

[0032] 图5是本发明实施例中M型波导光栅的耦合效率在不同光栅区域刻蚀深度下的变化示意图；其中图(a)为波导区域高度为300nm时M型波导光栅在不同光栅区域刻蚀深度下的耦合效率示意图、图(b)为波导区域高度为320nm时M型波导光栅在不同光栅区域刻蚀深度下的耦合效率示意图、图(c)为波导区域高度为340nm时M型波导光栅在不同光栅区域刻蚀深度下的耦合效率示意图；

[0033] 图6是本发明实施例中M型波导光栅的耦合效率在不同硅占空比下的变化示意图。

### 具体实施方式

[0034] 为了使本发明的目的、技术方案及优点更加清楚明白，以下结合附图及实施例，对本发明进行进一步详细说明。应当理解，此处所描述的具体实施例仅仅用以解释本发明，并不用于限定本发明。此外，下面所描述的本发明各个实施方式中所涉及到的技术特征只要彼此之间未构成冲突就可以相互组合。

[0035] 本发明提供了一种高耦合效率的M型波导光栅耦合器的设计方法，包括以下具体步骤：

[0036] 步骤S1：利用时域有限差分法FDTD(Finite difference time domain)在绝缘基底上的硅SOI(silicon-on-insulator)上，选择合适的基底的材料、基底的厚度、光栅结构的周期、光栅结构中硅的占空比，光源的模式、光源的入射角度、光源与波导光栅结构的距离、光源与波导光栅结构的相对位置，设计一种应用于外部光纤与波导之间耦合波导光栅模型，其中外部光纤由折射率为1.44的纤芯和折射率为1.4348的包层组成，波导由波导区域和光栅区域组成。

[0037] 在本实施例中，外部光纤的光源为TM模式光，波长为1500nm-1600nm，绝缘基底的材质为SiO<sub>2</sub>，高度为300nm，波导区域的高 $h_{total}=220\text{nm}$ ，光栅区域的刻蚀深度 $etch\ depth=100\text{nm}$ ，在传统周期光栅结构中，还可以加入功率监视器，观察其输入功率，输出功率，以及透射功率，波导光栅模型的基本耦合条件遵循布拉格条件，其中m级衍射光栅周期可以表示为：

$$[0038] \quad \Lambda = \frac{m\lambda}{n_{\text{eff}} - n_c \sin \theta}$$

[0039] 其中 $\lambda$ 为光波长, $n_{\text{eff}}$ 为有效折射率, $n_c$ 为空气折射率, $\theta$ 为光源方向与垂直方向的夹角。

[0040] 步骤S2:步骤S1中的波导光栅模型建成之后,利用非线性优化算法对波导光栅模型的光源与波导光栅结构的距离、光栅结构中硅的占空比、光源入射角度、光源与波导光栅结构的相对位置进行参数优化。

[0041] 步骤S3:在达到约束条件时停止迭代,得到1500nm-1600nm波长范围内平均耦合效率最优的传统周期波导光栅结构,如图1所示,其中约束条件为:

$$[0042] \quad x_s \geq \tan(\theta) * \text{gap}$$

[0043] 其中 $x_s$ 是光源与光栅区域底部左边界的距离,gap是光源与波导光栅结构的距离。

[0044] 在本实施例中,通过Lumerical中的Matlab API接口将FDTD仿真软件连接,采用非线性约束算法对传统周期波导光栅结构进行多参数优化,在经过多次迭代后,当光源与光栅间距为0.6475 $\mu\text{m}$ ,光栅占空比为0.6,光源与光栅区域底部左边界的距离为2.93 $\mu\text{m}$ ,光源入射角度为11°时,得到传统周期波导光栅平均耦合效率最优的结构。如图2所示,在1500nm-1600nm波长范围内,平均耦合效率会随着迭代次数的增加而有所提高,但是不清楚波长具体为多少数值时,耦合效率达到最高,因此需要进一步优化参数。

[0045] 步骤S4:在传统周期波导光栅最优结构的基础上,设计一种新颖的M型波导光栅耦合器,如图3所示,该设计在340nm顶部硅和300nm掩埋氧化物的SOI衬底上实施,并使用TM模式光作为垂直输入源。光栅区域由多个等高均匀的M型波导结构组成,M型波导的宽度为 $w_m$  ( $w_m = a$ ),高度为 $h_m$  ( $h_m = 2 * (\text{etch depth})$ ),Si的占空比 $a/\Lambda = 0.66$ ,其中 $\Lambda = 660\text{nm}$ ,波导区域的高 $h_{\text{total}} = 340\text{nm}$ ,光栅区域的刻蚀深度 $\text{etch depth} = 120\text{nm}$ ,其中波导区域高度与光栅区域的刻蚀深度比原来的传统光栅结构分别增加了120nm和20nm,此改变会影响光栅的耦合效率(耦合效率等于输出功率与输入功率的比值)。

[0046] 对上述M型波导光栅耦合器进行仿真,如图4所示,M型波导光栅耦合器在1520nm-1570nm波长范围内,光栅的衬底透射损失功率很小,其耦合效率相应的有改善,尤其是在1550nm波长附近,达到最高输出效率58.2%。

[0047] 步骤S5:将波导区域的高度分别调整为300nm、320nm、340nm,来设计仿真光栅区域刻蚀深度的变化对耦合效率的影响,参考图5,其中图(a)、(b)、(c)分别是波导区域高度为300nm,320nm和340nm时的示意图。

[0048] 由图5可知:通过调节波导区域的高度和光栅区域的刻蚀深度,不同组合的耦合效率也不同。在仿真中,为了避免损失,选择300nm的SiO<sub>2</sub>衬底,其他参数在优化后的结构中进行小调整,在图5(a)中,在1500nm波长附近,当光栅区域刻蚀深度为100nm时,达到最大耦合效率为74.3%,在1550nm至1570nm波长范围内,当光栅区域的刻蚀深度为80nm时,耦合效率都在70%以上。在图5(b)中,当光栅区域的刻蚀深度为100nm时,在1530nm至1560nm的波长范围内,耦合效率也都高于70%,并且在1540nm的波长附近最高耦合效率为77.5%。在图5(c)中,当光栅区域的刻蚀深度为100nm和120nm时,耦合效率相对于1545nm波长近似对称,但是当光栅区域的刻蚀深度为100nm时,在1580nm波长附近,最高耦合效率为77.6%。

[0049] 当波导区域高度为340nm,光栅区域刻蚀深度为100nm时,可获得最高的耦合效率。

当波导区域高度分别为300nm,320nm和340nm时,相应的光栅区域刻蚀深度选择为80nm,100nm和120nm。此时,与耦合效率相对应的带宽选择较大,这表明波导区域的高度与光栅区域的刻蚀深度的比值是一种线性的关系。

[0050] 进一步地,考虑到占空比这一参数能够影响到光栅耦合效率,因此在上述达到最高耦合效率的结构之上,通过改变占空比,进一步优化M型波导光栅耦合器结构,图6为0.58、0.60、0.62三个不同的占空比参数对耦合效率的影响。

[0051] 如图6所示,本实施例在波导区域高度为340nm,光栅区域刻蚀深度为100nm时的结构上进一步优化,当占空比为0.58时,其耦合效率相比于占空比为0.6和0.62时有明显的改善,在1580nm波长附近,达到最高耦合效率83.2%。

[0052] 综上所述,本发明提出了一种高耦合效率的M型波导光栅耦合器设计方法,该方法首先通过非线性优化算法对传统周期光栅结构进行多参数优化,得到1500nm-1600nm波长范围内,平均耦合效率最高的光栅结构,然后设计出M型波导光栅结构,其自上而下为上硅层、二氧化硅层和下硅层,上硅层为波导区域,波导区域的上表面设置有刻蚀深度相同的光栅区域,光栅区域由M型波导组成。本发明提供的M型波导光栅耦合器耦合效率高、易于制备,具有很高的应用前景。

[0053] 本领域的技术人员容易理解,以上所述仅为本发明的较佳实施例而已,并不用以限制本发明,凡在本发明的精神和原则之内所作的任何修改、等同替换和改进等,均应包含在本发明的保护范围之内。

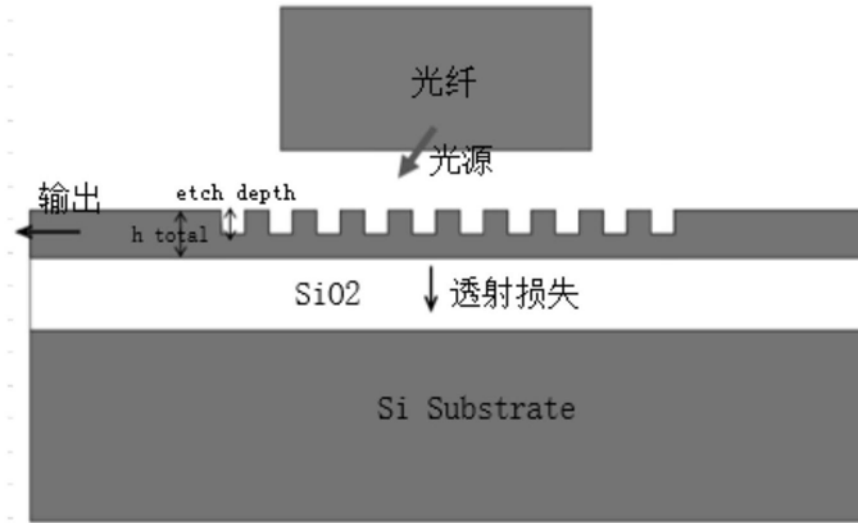


图1

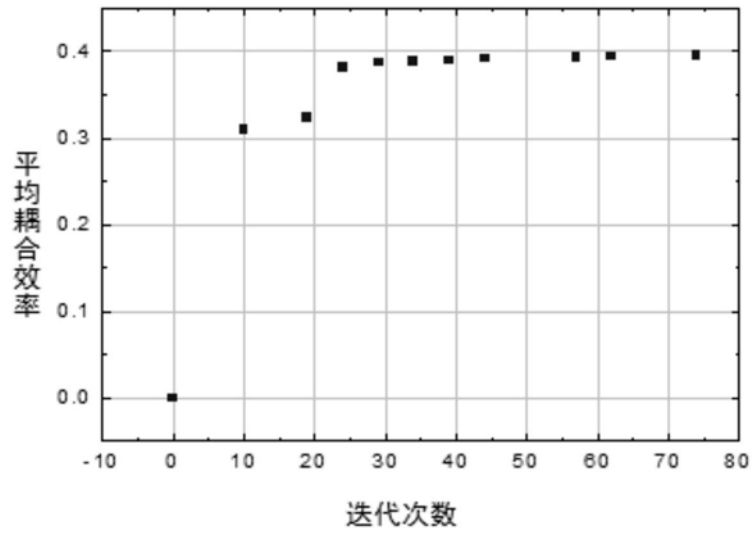


图2



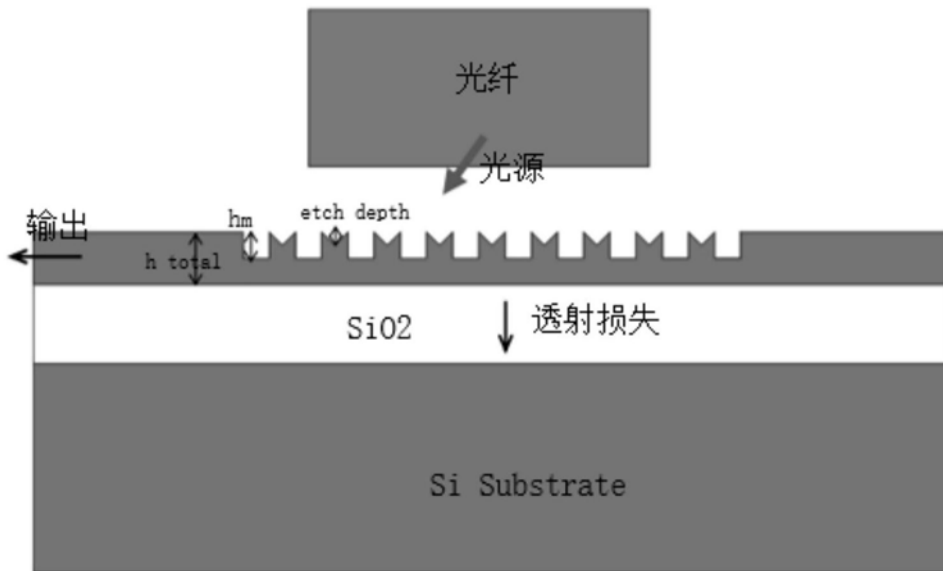


图3

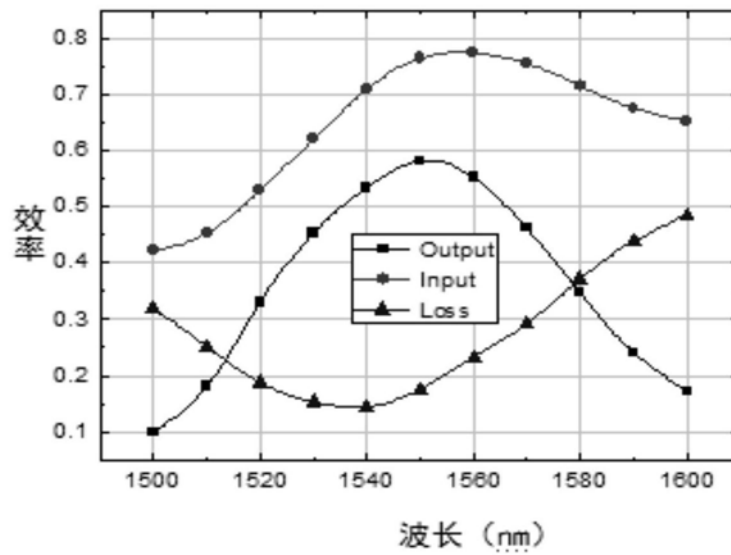


图4

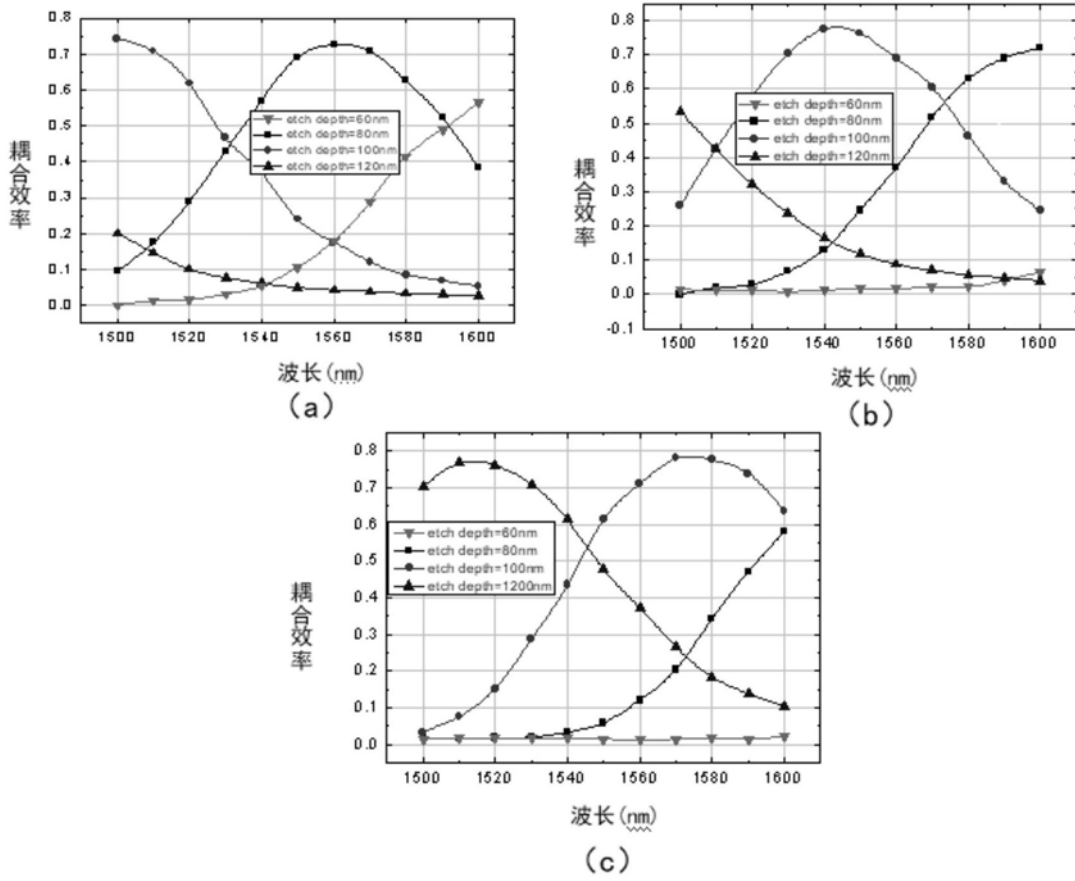


图5

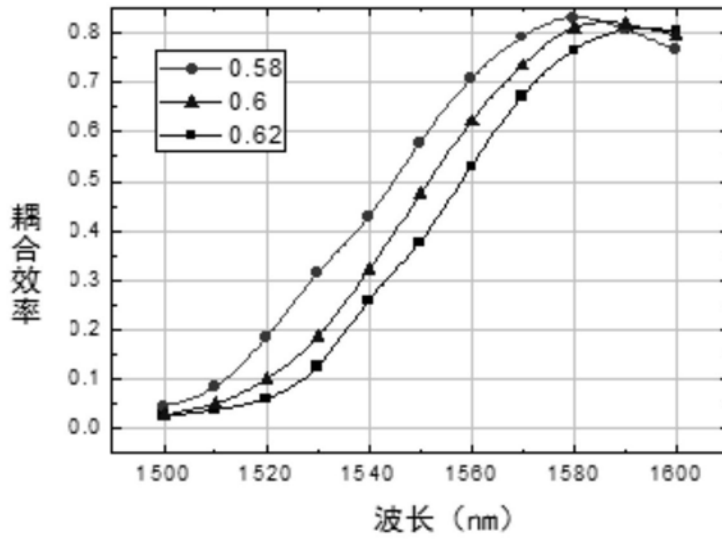


图6