

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2014-209209

(P2014-209209A)

(43) 公開日 平成26年11月6日(2014.11.6)

(51) Int.Cl.	F I	テーマコード (参考)
G09G 3/36 (2006.01)	G09G 3/36	2H193
G09G 3/20 (2006.01)	G09G 3/20 611A	3K107
G09G 3/30 (2006.01)	G09G 3/20 621A	5C006
G09F 9/30 (2006.01)	G09G 3/30 J	5C080
G02F 1/133 (2006.01)	G09G 3/20 612U	5C094

審査請求 未請求 請求項の数 5 O L (全 38 頁) 最終頁に続く

(21) 出願番号 特願2014-58000 (P2014-58000)
 (22) 出願日 平成26年3月20日 (2014. 3. 20)
 (31) 優先権主張番号 特願2013-69385 (P2013-69385)
 (32) 優先日 平成25年3月28日 (2013. 3. 28)
 (33) 優先権主張国 日本国 (JP)

(71) 出願人 000153878
 株式会社半導体エネルギー研究所
 神奈川県厚木市長谷398番地
 (72) 発明者 山崎 舜平
 神奈川県厚木市長谷398番地 株式会社
 半導体エネルギー研究所内
 (72) 発明者 木村 肇
 神奈川県厚木市長谷398番地 株式会社
 半導体エネルギー研究所内
 Fターム(参考) 2H193 ZA04 ZA07 ZC28 ZD12 ZE06
 ZF16 ZF43 ZF44 ZG02 ZG14
 ZH23 ZH44 ZH52 ZQ11
 3K107 AA01 AA05 BB01 CC14 EE04
 HH05

最終頁に続く

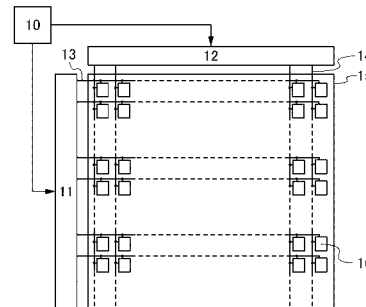
(54) 【発明の名称】 表示装置

(57) 【要約】

【課題】 表示装置の消費電力を低減させる。

【解決手段】 アクティブマトリクス型の表示装置が有する複数の画素に対する映像信号の供給順序を制御する。例えば、複数の画素に供給される映像信号の電位が昇順又は降順となるように供給順序を制御する。これにより、複数の画素に対する映像信号の供給を担う信号線において生じる電荷の充放電を少なくすることが可能である。その結果、当該表示装置の消費電力を低減することが可能となる。

【選択図】 図1



【特許請求の範囲】

【請求項 1】

複数の画素と、
 複数の前記画素に電氣的に接続されている信号線と、を有し、
 複数の前記画素のそれぞれには、供給順序に従って前記信号線を介して映像信号が供給され、
 前記供給順序は、複数の前記画素に供給される映像信号の電位が昇順又は降順となるように決定される表示装置。

【請求項 2】

m 行 n 列 (m、n は 2 以上の自然数) に配設されている m × n 個の画素と、
 1 列目に配設されている m 個の前記画素に電氣的に接続されている第 1 の信号線、乃至、n 列目に配設されている m 個の前記画素に電氣的に接続されている第 n の信号線と、を有し、
 m 行 n 列の前記画素には、行毎に供給順序に従って前記第 1 の信号線乃至前記第 n の信号線のいずれか一を介して映像信号が供給され、
 前記供給順序は、前記第 1 の信号線に m 個の映像信号が順番に供給されることに伴う電位変動の絶対値の積算値、乃至、前記第 n の配線に m 個の映像信号が順番に供給されることに伴う電位変動の絶対値の積算値の合計が最も小さくなるように決定される表示装置。

10

【請求項 3】

m 行 n 列 (m は 4 以上、n は 2 以上の自然数) に配設されている m × n 個の画素と、
 1 列目に配設されている m 個の前記画素に電氣的に接続されている第 1 の信号線、乃至、n 列目に配設されている m 個の前記画素に電氣的に接続されている第 n の信号線と、を有し、
 m 行 n 列の前記画素には、k 行 (k は 2 以上 m / 2 以下の自然数) 毎に供給順序に従って前記第 1 の信号線乃至前記第 n の信号線のいずれか一を介して映像信号が供給され、
 前記供給順序は、前記第 1 の信号線に m 個の映像信号が順番に供給されることに伴う電位変動の絶対値の積算値、乃至、前記第 n の配線に m 個の映像信号が順番に供給されることに伴う電位変動の絶対値の積算値の合計が最も小さくなるように決定される表示装置。

20

【請求項 4】

請求項 1 乃至請求項 3 のいずれか一項において、
 前記画素を用いて静止画を表示する表示装置。

30

【請求項 5】

請求項 1 乃至請求項 4 のいずれか一項において、
 前記画素に酸化物半導体を含むトランジスタが設けられ、
 前記トランジスタをオン状態とすることで映像信号の書き換えを行い、且つオフ状態とすることで当該映像信号を保持する表示装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、物、方法、または、製造方法に関する。または、本発明は、プロセス、マシン、マニファクチャ、または、組成物 (コンポジション・オブ・マター) に関する。特に、本発明の一態様は、半導体装置、表示装置、発光装置、それらの駆動方法、または、それらの製造方法に関する。特に、本発明の一態様は、酸化物半導体を有する半導体装置、表示装置、または、発光装置に関する。または、当該半導体装置を有する表示装置に関する。なお、本明細書において、半導体装置とは、半導体特性を利用することで機能する装置を指す。

40

【背景技術】

【0002】

アクティブマトリクス型の表示装置が知られている。当該表示装置では、マトリクス状に配設された複数の画素のそれぞれにトランジスタが設けられている。そして、各画素に

50

おいては、当該トランジスタをオン状態とすることで映像信号の書き換えを行い、且つオフ状態とすることで当該映像信号が保持される。

【0003】

当該トランジスタとして、酸化物半導体を含むトランジスタが注目されている。当該トランジスタは、アモルファスシリコンを含むトランジスタと同様の製造工程で作製でき、且つ移動度が高いからである。さらに、酸化物半導体を含むトランジスタは、著しくオフ電流（リーク電流）が低いという特徴を有する。

【0004】

特許文献1では、上記の特徴を活かした表示装置が開示されている。具体的には、酸化物半導体を含むトランジスタを適用することで、映像信号の書き込み頻度を低減することが可能な表示装置が開示されている。これにより、当該表示装置では、消費電力を低減することが可能である。

10

【先行技術文献】

【特許文献】

【0005】

【特許文献1】特開2011-141523号公報

【発明の概要】

【発明が解決しようとする課題】

【0006】

本発明の一態様は、表示装置などの消費電力をさらに低減することを目的の一とする。または、本発明の一態様は、配線における電位の変動回数が少ない表示装置の駆動方法を提供することを目的の一とする。または、本発明の一態様は、新規な表示装置の駆動方法を提供することを目的の一とする。

20

【課題を解決するための手段】

【0007】

本発明の一態様は、アクティブマトリクス型の表示装置が有する複数の画素に対する映像信号の供給順序を制御することを要旨とする。

【0008】

例えば、本発明の一態様は、複数の画素と、複数の画素に電気的に接続されている信号線と、を有し、複数の画素のそれぞれには、供給順序に従って信号線を介して映像信号が供給され、供給順序は、複数の画素に供給される映像信号の電位が昇順又は降順となるように決定される表示装置である。

30

【0009】

また、 m 行 n 列（ m 、 n は2以上の自然数）に配設されている $m \times n$ 個の画素と、1列目に配設されている m 個の画素に電気的に接続されている第1の信号線、乃至、 n 列目に配設されている m 個の画素に電気的に接続されている第 n の信号線と、を有し、 m 行 n 列の画素には、行毎に供給順序に従って第1の信号線乃至第 n の信号線のいずれか一を介して映像信号が供給され、供給順序は、第1の信号線に m 個の映像信号が順番に供給されることに伴う電位変動の絶対値の積算値、乃至、第 n の配線に m 個の映像信号が順番に供給されることに伴う電位変動の絶対値の積算値の合計が最も小さくなるように決定される表示装置も本発明の一態様である。

40

【0010】

また、 m 行 n 列（ m は4以上、 n は2以上の自然数）に配設されている $m \times n$ 個の画素と、1列目に配設されている m 個の画素に電気的に接続されている第1の信号線、乃至、 n 列目に配設されている m 個の画素に電気的に接続されている第 n の信号線と、を有し、 m 行 n 列の画素には、 k 行（ k は2以上 $m/2$ 以下の自然数）毎に供給順序に従って第1の信号線乃至第 n の信号線のいずれか一を介して映像信号が供給され、供給順序は、第1の信号線に m 個の映像信号が順番に供給されることに伴う電位変動の絶対値の積算値、乃至、第 n の配線に m 個の映像信号が順番に供給されることに伴う電位変動の絶対値の積算値の合計が最も小さくなるように決定される表示装置も本発明の一態様である。

50

【発明の効果】

【0011】

本発明の一態様の表示装置では、アクティブマトリクス型の表示装置が有する複数の画素に対する映像信号の供給順序を制御することが可能である。例えば、複数の画素に供給される映像信号の電位が昇順又は降順となるように供給順序を制御する。これにより、複数の画素に対する映像信号の供給を担う信号線において生じる電荷の充放電を少なくすることが可能である。その結果、当該表示装置の消費電力を低減することが可能となる。

【図面の簡単な説明】

【0012】

【図1】表示装置の構成例。

10

【図2】(A)図1に示す表示装置の一部を示す図、(B)、(D)、(F)映像信号の電位(V14)を示す図、(C)、(E)、(G)当該映像信号の電位の変化量(V14)を示す図。

【図3】(A)図1に示す表示装置の一部を示す図、(B)、(D)映像信号の電位(V14)を示す図、(C)、(E)当該映像信号の電位の変化量(V14)を示す図、(F)、(G)映像信号の電位の変化の絶対値を積算した値を示す図。

【図4】(A)、(B)図1に示す表示装置の一部を示す図、(C)、(E)映像信号の電位(V14)を示す図、(D)、(F)当該映像信号の電位の変化量(V14)を示す図。

【図5】本発明の実施例を示す図。

20

【図6】(A)、(B)本発明の一態様を示す図。

【図7】(A)乃至(D)本発明の一態様を示す図。

【図8】(A)乃至(C)本発明の一態様を示す図。

【図9】(A)、(B)本発明の一態様を示す図。

【図10】(A)、(B)本発明の一態様を示す図。

【図11】(A)、(B)本発明の一態様を示す図。

【図12】本発明の一態様を示す図。

【図13】(A)乃至(H)本発明の一態様を示す図。

【図14】(A)乃至(H)本発明の一態様を示す図。

【発明を実施するための形態】

30

【0013】

以下では、本発明の一態様について詳細に説明する。ただし、本発明は以下の説明に限定されず、本発明の趣旨およびその範囲から逸脱することなくその形態を様々に変更し得る。したがって、本発明は以下に示す記載内容に限定して解釈されるものではない。

【0014】

<実施の形態1>

本発明の一態様の表示装置について図1乃至3を参照して説明する。

【0015】

(表示装置の構成例)

図1は、本発明の一態様の表示装置などの構成例を示す図である。図1に示す表示装置、または、表示モジュールは、例えば、画素部15、回路10、回路11、回路12を有する。なお、回路10は、画素部15を製造する人とは異なる人(例えば、画素部15を譲渡された人)が設ける場合もある。同様に、回路11または回路12も、画素部15や回路10を製造する人とは異なる人が設ける場合もある。

40

【0016】

回路10は、回路11及び回路12の動作を制御することができる機能を有している。例えば、回路10は、クロック信号、スタートパルス信号、同期信号、HSYNC信号、VSYNC信号、映像信号などを、所定のタイミングで回路11及び回路12に供給することができる。したがって、回路10は、例えば、コントローラとしての機能を有している。

50

【 0 0 1 7 】

回路 1 1 には、 m 本の配線 1 3 が接続されている。回路 1 1 は、 m 本 (m は 2 以上の自然数) の配線 1 3 のそれぞれの電位を制御することができる機能を有している。例えば、回路 1 1 は、配線 1 3 に選択信号を供給することができる。したがって、回路 1 1 は、例えば、ゲートドライバ回路や、走査線駆動回路としての機能を有している。回路 1 1 の回路構成としては、ランダムに選択信号を出力できるようにするため、デコーダ回路などを有していても良い。

【 0 0 1 8 】

回路 1 2 は、 n 本 (n は 2 以上の自然数) の配線 1 4 のそれぞれの電位を制御することができる機能を有している。例えば、回路 1 2 は、配線 1 4 に映像信号を供給することができる機能を有している。または、回路 1 2 は、配線 1 4 にプリチャージ信号を供給することができる機能を有している。または、回路 1 2 は、配線 1 4 に初期化信号を供給することができる機能を有している。したがって、回路 1 2 は、例えば、ソースドライバ回路や、データ線駆動回路としての機能を有している。または、回路 1 2 は、例えば、プリチャージ回路としての機能を有している。

10

【 0 0 1 9 】

画素部 1 5 は、マトリクス状 (m 行 n 列) に配設されている複数 ($m \times n$ 個) の画素 1 6 を有する。そして、画素部 1 5 には、 m 本の配線 1 3 及び n 本の配線 1 4 が延伸して設けられている。なお、 i 行目 (i は 1 以上 m 以下の自然数) の配線 1 3 は、画素部 1 5 において m 行 n 列に配設されている複数の画素 1 6 のうち、 i 行目に配設された n 個の画素 1 6 に電氣的に接続されている。また、 j 列目 (j は 1 以上 n 以下の自然数) の配線 1 4 は、 m 行 n 列に配設されている複数の画素 1 6 のうち、 j 列目に配設された m 個の画素 1 6 に電氣的に接続されている。

20

【 0 0 2 0 】

なお、配線 1 3、又は / 及び、配線 1 4 は、画素 1 6 の一部であり、画素 1 6 に含まれると解釈することも出来る。なお、画素部には、配線 1 3 や配線 1 4 以外の配線や電極、例えば、容量配線や、コモン配線や、タッチセンサ用電極などが設けられている場合もある。

【 0 0 2 1 】

図 1 に示す表示装置においては、 m 行 n 列に配設されている複数の画素 1 6 に保持される映像信号を適宜書き換えることによって動画又は静止画を表示することが可能である。なお、各画素 1 6 には、配線 1 4 を介して回路 1 2 から映像信号が入力される。また、各画素 1 6 では、回路 1 1 が出力する選択信号が配線 1 3 を介して入力される期間において当該映像信号の書き換えが行われる。つまり、ある行の配線 1 3 が選択されたときに、その配線 1 3 と接続された画素に、配線 1 4 から供給された映像信号が入力される。また、回路 1 1 は、 m 本の配線 1 3 に対して任意の順に選択信号を供給する機能を有する。そして、 m 本の配線 1 3 に対する選択信号の供給順序は、回路 1 0 によって制御される。また、回路 1 0 は、当該供給順序に従って各画素 1 6 における映像信号の書き換えが行われるように回路 1 2 を制御する。

30

【 0 0 2 2 】

つまり、駆動方法の一例として、回路 1 1 は、1つのフレーム期間 (またはサブフレーム期間) において、1行目の配線 1 3 から、最終行目の配線 1 3 まで、順に選択信号を供給するような場合があった。つまり、画素 1 6 は、1行目の画素から、順に選択されて、最後に最終行目の画素が選択されているような場合があった。そして、回路 1 2 は、配線 1 4 を介して、選択された画素 1 6 に、1行ずつ順に、映像信号を供給しているような場合があった。そして、1行目から最終行目までの画素の選択と、画素への映像信号の供給が終了したのちに、次のフレーム期間 (またはサブフレーム期間) に移って、また、1行目の配線 1 3 から順に選択信号が供給されているような場合があった。

40

【 0 0 2 3 】

この場合は、1行目の画素 1 6 から順に選択されるため、選択される画素 1 6 に対応し

50

た映像信号が、回路12から配線14に供給されていた。そのため、列方向に隣接した画素16間の映像信号の電位が大きく異なっていれば、それに合わせて、配線14の電位も大きく変化することになり、配線14を充放電するための消費電力が大きくなる、という場合があった。例えば、 k 行目の画素16に、配線14から電位Aが供給され、 $k+1$ 行目の画素16に、配線14から電位B（電位Aよりも高い）が供給され、 $k+2$ 行目の画素16に、配線14から電位Aが供給され、 $k+3$ 行目の画素16に、配線14から電位Bが供給されるとする。その場合、1行ごと順に選択していくため、電位Aから電位Bへ変化させるときに、配線14が充電され、電位Bから電位Aへ変化させるときに、配線14が放電され、再度電位Aから電位Bへ変化させるときに、配線14が充電される。このように、配線14においては充放電が繰り返され、そのたびに電力が消費されることになる。

10

【0024】

一方、本発明の一態様では、回路11は、1つのフレーム期間（またはサブフレーム期間）において、配線13に対して、任意の順に選択信号を供給することができる。つまり、画素16は、1行目の画素から、順に選択されて、最後に最終行目の画素が選択されるのではなく、任意の順に選択される。そして、回路12は、任意の順で選択された画素16に、その画素のための映像信号を供給することができる。そして、全ての画素16（または所定数の画素16）の選択と、全ての画素16（または所定数の画素16）への映像信号の供給が終了したのちに、次のフレーム期間（またはサブフレーム期間）に移って、また、任意の順に選択信号が供給されていく。なお、次のフレーム期間（またはサブフレーム期間）に移った場合、その前のフレーム期間（またはサブフレーム期間）中に行った選択信号の供給順序と、同じ順序で選択信号を供給してもよいが、異なる順序で選択信号を供給してもよい。どのような順序で選択信号が供給されるかは、各フレーム期間（またはサブフレーム期間）における映像信号に応じて決定される。

20

【0025】

例えば、 k 行目の画素に、配線14から電位Aが供給され、 $k+1$ 行目の画素に、配線14から電位B（電位Aよりも高い）が供給され、 $k+2$ 行目の画素に、配線14から電位Aが供給され、 $k+3$ 行目の画素に、配線14から電位Bが供給されるとする。その場合、1行ごと順に選択していくのではなく、配線14の電位の変化量が少なくなるような順で、選択していく。例えば、 k 行目（または $k+2$ 行目）の画素を選択して、配線14から電位Aが供給され、次に、 $k+2$ 行目（または k 行目）の画素を選択して、配線14から電位Aが供給される。この場合、配線14の電位は変化しないため、電力を消費しない。次に、 $k+1$ 行目（または $k+3$ 行目）の画素を選択して、配線14から電位Bが供給される。この場合、配線14の電位は変化するため、電力を消費する。次に、 $k+3$ 行目（または $k+1$ 行目）の画素を選択して、配線14から電位Bが供給される。この場合、配線14の電位は変化しないため、電力を消費しない。このように、 k 行目（または $k+2$ 行目）、 $k+2$ 行目（または k 行目）、 $k+1$ 行目（または $k+3$ 行目）、 $k+3$ 行目（または $k+1$ 行目）、という順で選択することにより、配線14の電位の変化量が少なくなり、消費電力を少なくすることが出来る。

30

【0026】

別の例としては、 $k+1$ 行目（または $k+3$ 行目）の画素を選択して、配線14から電位Bが供給され、次に、 $k+3$ 行目（または $k+1$ 行目）の画素を選択して、配線14から電位Bが供給される。この場合、配線14の電位は変化しないため、電力を消費しない。次に、 $k+2$ 行目（または $k+4$ 行目）の画素を選択して、配線14から電位Aが供給される。この場合、配線14の電位は変化するため、電力を消費する。次に、 $k+4$ 行目（または $k+2$ 行目）の画素を選択して、配線14から電位Aが供給される。この場合、配線14の電位は変化しないため、電力を消費しない。このように、 $k+1$ 行目（または $k+3$ 行目）、 $k+3$ 行目（または $k+1$ 行目）、 $k+2$ 行目（または $k+4$ 行目）、 $k+4$ 行目（または $k+2$ 行目）、という順で選択することにより、配線14の電位の変化量が少なくなり、消費電力を少なくすることが出来る。

40

50

【0027】

このように、各画素に供給される映像信号の電位から、どの画素から選択して、映像信号を入力するかを決める。つまり、映像信号の電位が徐々に変化するように、画素の選択順序を決める。例えば、映像信号の電位が徐々に大きくなるように、または、徐々に小さくなるように、画素の選択順序を決定する。そして、その順に合うように、配線13に選択信号を入力し、対応した画素に映像信号を入力していく。その結果、配線14の電位が、徐々に大きくなるように、または、徐々に小さくなるように、変化していくため、電位の変化量や変化回数が少なくなり、配線14を充放電するときの消費電力を低減することが出来る。

【0028】

なお、あるフレーム期間（またはサブフレーム期間）において、映像信号の電位が徐々に変化するように画素を選択していく。そして、次のフレーム期間（またはサブフレーム期間）においても、映像信号の電位が徐々に変化するように画素を選択していく場合には、フレーム期間の終了時期から、次のフレーム期間の開始時期までの期間は、出来るだけ長いことが望ましい。例えば、1フレーム期間（または1サブフレーム期間）、つまり、フレーム期間（またはサブフレーム期間）の開始時期からフレーム期間（またはサブフレーム期間）の終了時期までの期間の6倍以上、より望ましくは60倍以上の期間を空けることが望ましい。例えば、フレーム期間の終了時期から、次のフレーム期間の開始時期までの期間は、0.1秒以上、より望ましくは、1秒以上、設けることが望ましい。これにより、映像信号の入力回数が減るため、消費電力を減らすことが出来る。そして、その期間においては、各画素において、映像信号をずっと保持することとなる。つまり、1フレーム期間（または1サブフレーム期間）よりも長い期間で、映像信号を保持することになる。

【0029】

このように、1フレーム期間（または1サブフレーム期間）よりも長い期間で、映像信号を保持する場合、画素が有するトランジスタとして、オフ電流の小さいトランジスタを用いることが望ましい。オフ電流の小さいトランジスタとしては、例えば、活性層（半導体膜）に酸化物半導体を用いたトランジスタがあげられる。酸化物半導体の例としては、例えば、In（インジウム）、Ga（ガリウム）、Zn（亜鉛）、O（酸素）、を有する半導体が望ましい。

【0030】

なお、映像信号の電位が徐々に変化するように画素を選択していく場合、画素に映像信号が入力されるタイミングが、行毎に順に並ぶようになっていないため、画素の映像信号が書き換えられるタイミングも、行毎に順に並ぶようになっておらず、ランダムになる。通常、画素に映像信号が入力され、次に、映像信号が書き換えられるまでの間、画素では、映像信号が保持され、その映像信号に応じた表示をし続けることになる。そのため、画素によって、映像信号が保持される期間が異なってくる場合がある。しかし、フレーム期間の終了時期から、次のフレーム期間の開始時期までの間隔が長くなっていけば、画素によって、映像信号が保持される期間が異なっても、その影響を相対的に小さくすることができる。そのため、表示に与える影響も小さくできる。なお、フレーム期間において表示する画像と、次のフレーム期間において表示する画像とが、同じ画像である場合には、画素によって、映像信号が保持される期間が異なっても、同じ表示を続けるため、表示へ影響は生じない。その場合には、フレーム期間の終了時期から、フレーム期間の開始時期までの期間が短くなっていてもよく、通常のブランキング期間程度の期間が設けられていけばよい。

【0031】

なお、あるフレーム期間と、次のフレーム期間とで、映像が異なる場合、つまり、動画を表示するような場合には、画素によって、映像信号が保持される期間が同じになることが望ましい。従って、そのような場合には、各行を順に選択して、1行ずつ映像信号を供給していくようにすることが望ましい。

10

20

30

40

50

【0032】

つまり、表示する画像が動画の場合には、その動画を表示している間は、1行ずつ順に画素を選択して、映像信号を順に入力していき、表示する画像が静止画像になった場合には、その静止画像を表示している間は、任意の順で画素を選択して、消費電力が少なくなるように映像信号を入力していくことが望ましい。

【0033】

本発明の一態様では、1フレーム期間（または1サブフレーム期間）において、ある列の配線14と接続された画素16に供給される映像信号について、映像信号の電位が徐々に大きくなるように、または、徐々に小さくなるように、順序を並び替えて、並び替えた順序の通りに、配線13を選択していく。そして、配線13と接続された画素16に、並び替えた順序の通りに、ある列の配線14を介して、画素16に映像信号を供給していく。そのとき、配線13を1行ずつ順に選択していき、1行ずつ順に画素16に映像信号を供給する場合と比較すると、ある列の配線14の電位の変化量の総量が少なく、ある列の配線14を充放電するとき消費される電力が少なくなる。

10

【0034】

（複数（ $m \times n$ 個）の画素に対する映像信号の供給順序の決定方法1）

回路10による当該供給順序の決定方法の一例について、図2（A）乃至（G）を参照して説明する。なお、図2（A）は、図1に示す表示装置の一部を示す図である。具体的には、図2（A）は、ある列の配線14と接続された画素16を示している。

【0035】

図2（B）は、図2（A）に示す複数の画素16__1乃至16__mに配線14を介して入力されることとなる映像信号の電位（ V_{14} ）を、画素16__1に対する映像信号乃至画素16__mに対する映像信号の順に示すグラフである。したがって、図2（B）は、仮に、1行ずつ順に配線13を選択して、1行ずつ順に画素16に映像信号を供給した場合における配線14の電位の変化を示しており、その場合には、横軸が時間を表している、と考えることも出来る。図2（C）は、図2（B）の場合における映像信号の電位の変化量（ ΔV_{14} ）を示しており、前後の行における映像信号の電位の変化量を示している。したがって、図2（C）は、仮に、1行ずつ順に配線13を選択して、1行ずつ順に画素に映像信号を供給した場合における配線14において充放電される電荷量の経時変化を示すグラフであると考えられる。

20

30

【0036】

また、図2（D）は、図2（A）に示す複数の画素16__1乃至16__mに配線14を介して入力される映像信号の電位（ V_{14} ）を示すグラフであり、映像信号の電位が徐々に大きくなるように配線13を選択して、その順で、画素に映像信号を供給する場合における配線14の電位の変化を示しており、横軸が時間を表している。図2（E）は、図2（D）の場合における映像信号の電位の変化量（ ΔV_{14} ）、つまり、配線14において充放電される電荷量の経時変化を示すグラフである。

【0037】

また、図2（F）は、図2（A）に示す複数の画素16__1乃至16__mに配線14を介して入力される映像信号の電位（ V_{14} ）を示すグラフであり、映像信号の電位が徐々に小さくなるように配線13を選択して、その順で、画素に映像信号を供給する場合における配線14の電位の変化を示しており、横軸が時間を表している。図2（G）は、図2（F）の場合における映像信号の電位の変化量（ ΔV_{14} ）、つまり、配線14において充放電される電荷量の経時変化を示すグラフである。

40

【0038】

まず、回路10がマトリクスの中から特定の1列を選択する。すなわち、 $m \times n$ 個の画素の中からm個の画素16__1乃至16__mを選択する（図2（A）参照）。

【0039】

次いで、同一フレーム期間（または同一サブフレーム期間）においてm個の画素16__1乃至16__mのそれぞれに入力される映像信号の電位を把握する。例えば、画素16__

50

1の映像信号の電位から画素16__mの映像信号の電位を順に把握する(図2(B)参照)。そして、この順に基づいて配線14に供給される電位の変化を見てみると、電位変化量が多く、多くの電荷の充放電も必要であり、消費電力が高いことが分かる(図2(C)参照)。

【0040】

次いで、複数の画素16__1乃至16__mに供給される映像信号の電位が昇順となるように(図2(D)参照)又は降順となるように(図2(F)参照)、複数の映像信号を並び替える。なお、この並び替えの動作は、回路10において行われても良いし、フレームメモリや、画像処理回路などにおいて、行われても良い。

【0041】

次いで、回路10が当該並び替えによって得られた順序に基づいて複数の画素16__1乃至16__mに対する映像信号の供給順序を制御する。具体的には、回路10が、複数の映像信号が昇順又は降順に当該複数の画素16__1乃至16__mに対して供給されるように回路11及び回路12を制御する。換言すると、回路10は、配線14の電位が単調増加(図2(D)参照)又は単調減少(図2(F)参照)することとなるように回路11及び回路12を制御する。つまり、回路11が、配線13__1乃至13__mに対して、並び替えによって得られた順序で選択していくように動作する。そして、回路12が、配線14に対して、並び替えによって得られた順序で映像信号を供給していくように動作する。その結果、画素16__1乃至16__mに対して、並び替えによって得られた順序で、各画素に映像信号が入力されていく。回路10は、回路11および回路12が、上記のような動作をするように、制御する。

【0042】

これにより、配線14において生じる電荷の充放電を少なくすることが可能である(図2(E)、(G)に示すV14の絶対値を積算した値が、図2(C)に示すV14の絶対値を積算した値よりも低くなる)。その結果、当該表示装置の消費電力を低減することが可能となる。

【0043】

(付記)

なお、図2においては、ある列の画素を選択して回路11及び回路12を制御した場合について述べた。ただし、配線13は、当該列とは異なる列に配設された画素にも接続されている。そのため、ある列の配線14を選択して、消費電力が低くなるように、配線13の選択順序を決定しても、その選択順序では、別の列の配線14に接続された画素への映像信号の供給において、消費電力が十分には低くない場合がある。そのため、例えば、各列の配線14に関して、図2(C)のような電位の変化量を求め、その変化量が最も多い列を選択して、映像信号の供給順序の並び替えを実行してもよい。つまり、1行ずつ順に選択した場合に、もっとも多くの電力を消費する列を選択し、その列での消費電力が小さくなるように、選択順序を決定する。これにより、効果的に消費電力を低減することができる。

【0044】

または、画面の中央付近の列の配線14を選択して制御してもよいし、選択する配線14を、フレーム期間毎(サブフレーム期間毎)に変えても良い。これにより、適切な配線を選択することが出来る。

【0045】

なお、上述した説明においては、一例としては、複数の画素16__1乃至16__mに供給される映像信号の電位が全て正の値である場合を例示している(図2(B)、(D)、(F)参照)が、本発明の一態様は当該構成に限定されない。電位とは、相対的なものであり、ある場所の電位を基準として決定されるものであるため、電位の正または負は、基準をどこにするかによって、変わりうる。例えば、液晶素子を用いた表示装置において、共通電極の電位をゼロとして基準にした場合、画素に正の電位と負の電位を交互に入力する(いわゆる反転駆動)こともできる。よって、1フレーム期間内においても、複数の画

10

20

30

40

50

素 1 6 __ 1 乃至 1 6 __ m に供給される映像信号の電位に正の値及び負の値が含まれる場合（例えば、ゲートライン反転駆動が行われる場合又はドット反転駆動が行われる場合など）があり、そのような場合にも本発明を適用することが可能である。また、有機 EL 素子を用いた表示装置では、通常、反転駆動は行われないが、どの部分の電位をゼロとするかによっては、映像信号の電位に正の値及び負の値が含まれる場合もあり、そのような場合にも本発明を適用することが可能である。

【 0 0 4 6 】

（複数（ $m \times n$ 個）の画素に対する映像信号の供給順序の決定方法 2）

上述した方法 1 においては、ある列に配設された一つの配線 1 4 に供給される映像信号の電位に応じて映像信号の供給順序が決定されている。ただし、配線 1 3 は、当該列とは異なる列に配設された画素にも接続されている。そのため、ある列の配線 1 4 を選択して、消費電力が低くなるように、配線 1 3 の選択順序を決定しても、その選択順序では、別の列の配線 1 4 に接続された画素への映像信号の供給において、消費電力が十分には低くない場合がある。そこで、図 2（A）乃至（G）を参照して説明した映像信号の供給順序の決定方法とは異なる決定方法の一例について、図 3（A）乃至（G）を参照して説明する。なお、図 3（A）は、図 1 に示す表示装置の一部を示す図である。具体的には、図 3（A）は、ある列の配線 1 4 __ a と接続された画素と、別の列の配線 1 4 __ b と接続された画素とを示している。

10

【 0 0 4 7 】

図 3（B）は、図 3（A）に示す複数の画素 1 6 __ a 1 乃至 1 6 __ a m に配線 1 4 __ a を介して入力される映像信号の電位（ V_{14_a} ）を、画素 1 6 __ a 1 に対する映像信号乃至画素 1 6 __ a m に対する映像信号の順に示す図である。図 3（C）は、図 3（B）の場合における映像信号の電位の変化量（ ΔV_{14_a} ）を示す図である。図 3（D）は、図 3（A）に示す複数の画素 1 6 __ b 1 乃至 1 6 __ b m に配線 1 4 __ b を介して入力される映像信号の電位（ V_{14_b} ）を、画素 1 6 __ b 1 に対する映像信号乃至画素 1 6 __ b m に対する映像信号の順に示す図である。図 3（E）は、図 3（D）の場合における映像信号の電位の変化量（ ΔV_{14_b} ）を示す図である。

20

【 0 0 4 8 】

図 3（B）、（C）と、図 3（D）、（E）とは、1 行ずつ順に配線 1 3 を選択して、1 行ずつ順に画素に映像信号を供給した場合における配線 1 4 の電位の経時変化と、配線 1 4 において充放電される電荷量の経時変化とを示している。ここでは、図 3（C）と図 3（E）の映像信号の電位の変化量の総和が、最も低くなるように、配線 1 3 の選択順序を決定する。そのため、配線 1 4 __ a のみで考えれば、必ずしも、映像信号の電位が徐々に小さくなるように、または、映像信号の電位が徐々に大きくなるように、選択されていない。同様に、配線 1 4 __ b のみで考えれば、必ずしも、映像信号の電位が徐々に小さくなるように、または、映像信号の電位が徐々に大きくなるように、選択されていない。しかし、配線 1 4 __ a と配線 1 4 __ b とを両方で電位変化を考えて、もっとも消費電力が低くなる順序で、配線 1 3 を選択していけばよい。

30

【 0 0 4 9 】

配線 1 4 __ a と配線 1 4 __ b との両方を考慮して、配線 1 3 の選択順序を決定する方法としては、例えば、まず、配線 1 4 __ a において、消費電力が低くなる順序で、配線 1 3 を選択する順序を決める。次に、配線 1 4 __ b において、消費電力が低くなる順序で、配線 1 3 を選択する順序を決める。そして、2 つの選択順序を比較して、両者の選択順序が同じ部分については、その選択順序に決定する。仮に、2 つの選択順序を比較して、配線 1 4 __ a の場合と配線 1 4 __ b の場合とで異なる場合は、幾つかの選択順序の場合で、消費電力がどのように変わるかを計算する。そして、消費電力が少ない選択順序に決定する。

40

【 0 0 5 0 】

あるいは、配線 1 3 を選択する順序を、様々な場合で変化させて、その時の、配線 1 4 __ a での消費電力（映像信号の電位の変化量の総和）と、配線 1 4 __ b での消費電力（映

50

像信号の電位の変化量の総和)との総和を求める。そして、その総和が最も少なくなるような順序で、配線13を選択する。

【0051】

図3(F)は、複数の画素16__a1乃至16__amに対して想定される複数の映像信号の供給順序(mの階乗通りの順序)のそれぞれにおける映像信号の電位の変化量(V_{14_a})の絶対値を積算した値($|V_{14_a}|$)を示す図である。図3(G)は、複数の画素16__b1乃至16__bmに対して想定される複数の映像信号の供給順序(mの階乗通りの順序)のそれぞれにおける映像信号の電位の変化量(V_{14_b})の絶対値を積算した値($|V_{14_b}|$)を示す図である。

【0052】

まず、回路10がマトリクスの中から特定の2列を選択する。すなわち、 $m \times n$ 個の画素の中から $2 \times m$ 個の画素16__a1乃至16__am、16__b1乃至16__bmを選択する(図3(A)参照)。

【0053】

ここで、配線14の中のどの2列を選択するかについては、様々な方法が考えられる。例えば、図3(C)、図3(E)に示す映像信号の電位の変化量が最も多い2列を選択することができる。または、表示画面の右側の中の1列と、左側の中の1列と、を選択することが出来る。または、フレーム期間毎(または、サブフレーム期間毎)に、選択する列を変えても良い。

【0054】

次いで、同一フレーム期間(または同一サブフレーム期間)において $2 \times m$ 個の画素(16__a1乃至16__am、16__b1乃至16__bm)のそれぞれに入力される映像信号の電位を把握する。例えば、画素16__a1の映像信号の電位から画素16__amの映像信号の電位を順に把握し(図3(B)参照)、且つ画素16__b1の映像信号の電位から画素16__bmの映像信号の電位を順に把握する(図3(D)参照)。

【0055】

次いで、複数の画素16__a1乃至16__amに対して想定される複数の映像信号の供給順序(mの階乗通りの順序)のそれぞれにおける映像信号の電位の変化量(V_{14_a})の絶対値を積算した値($|V_{14_a}|$)を算出し(図3(F)参照)且つ複数の画素16__b1乃至16__bmに対して想定される複数の映像信号の供給順序(mの階乗通りの順序)のそれぞれにおける映像信号の電位の変化量(V_{14_b})の絶対値を積算した値($|V_{14_b}|$)を算出する(図3(G)参照)。

【0056】

次いで、前者の積算値($|V_{14_a}|$)と後者の積算値($|V_{14_b}|$)の和が最も小さくなる順序を複数の画素16__a1乃至16__am、16__b1乃至16__bmに対する映像信号の供給順序として採用する。例えば、図3(F)、(G)に示す場合においては、A順序(前者の積算値が最小となる映像信号の供給順序)又はB順序(後者の積算値が最小となる映像信号の供給順序)は、映像信号の供給順序として採用されない。この場合には、前者の積算値と後者の積算値の和が最も小さくなるC順序が採用される。そして、回路10が、当該C順序に従って当該複数の画素16__a1乃至16__am、16__b1乃至16__bmに対して映像信号が供給されるように回路11及び回路12を制御する。

【0057】

なお、配線14__aにおいて、消費電力が低くなる順序で、配線13を選択する順序を決めて、次に、配線14__bにおいて、消費電力が低くなる順序で、配線13を選択する順序を決める。そして、2つの選択順序を比較して、順序が同じ部分については、その選択順序に決定する。そして、2つの選択順序を比較して、配線14__aの場合と配線14__bの場合とで選択順序が異なる部分は、別途決定する。例えば、図3(F)、(G)に示すように、想定される複数の映像信号の供給順序のそれぞれにおける映像信号の電位の変化の絶対値を積算して、消費電力が少なくなるように、選択順序を決定してもよい。

10

20

30

40

50

【 0 0 5 8 】

これにより、配線 1 4 __ a、1 4 __ b において生じる電荷の充放電を少なくすることが可能である。その結果、当該表示装置の消費電力を低減することが可能となる。

【 0 0 5 9 】

(付記)

なお、上述した説明においては、複数の画素 1 6 __ a 1 乃至 1 6 __ a m、1 6 __ b 1 乃至 1 6 __ b m に供給される映像信号の電位が全て正の値である場合を例示している(図 3 (B)、(D) 参照)が、本発明は当該構成に限定されない。複数の画素 1 6 __ a 1 乃至 1 6 __ a m、1 6 __ b 1 乃至 1 6 __ b m に供給される映像信号の電位に正の値及び負の値が含まれる場合(例えば、ゲートライン反転駆動が行われる場合又はドット反転駆動が行われる場合など)にも本発明を適用することが可能である。

10

【 0 0 6 0 】

また、上述した説明においては、マトリクスの中から特定の 2 列を選択する場合を例示している(図 3 (A) 参照)が、本発明は当該構成に限定されない。3 列以上を選択して、当該 3 列以上に配設されている複数の画素による消費電力が最も低くなるように映像信号の供給順序を決定してもよい。

【 0 0 6 1 】

< 実施の形態 2 >

上記実施の形態に示した表示装置と異なる本発明の一態様の表示装置について図 4 を参照して説明する。

20

【 0 0 6 2 】

(表示装置の構成例)

本実施の形態で開示される表示装置は、図 1 に示す表示装置と同様の構成を有する。ただし、本実施の形態で開示される表示装置は、一部の構成が図 1 に示す表示装置と異なる。具体的には、図 1 に示す回路 1 1 は m 本の配線 1 3 のそれぞれに対して任意の順に選択信号を供給する機能を有するのに対して、本実施の形態で開示される回路 1 1 は、複数の走査線に対して順番に選択信号を供給する機能を有するシフトレジスタを複数有する。そして、本実施の形態で開示される表示装置においては、複数のシフトレジスタのそれぞれによる選択信号の供給が任意の順に行われる。

【 0 0 6 3 】

30

図 4 (A) は、本実施の形態で開示される表示装置が有する回路 1 1 の構成例を示す図である。図 4 (A) に示す回路 1 1 は、それぞれの動作が回路 1 0 によって制御される複数のシフトレジスタ 1 1 __ 1 乃至 1 1 __ x を有する。なお、シフトレジスタ 1 1 __ 1 は、配線 1 3 __ 1 乃至 1 3 __ 5 に対して順番に選択信号を供給する機能を有する。シフトレジスタ 1 1 __ 2 乃至 1 1 __ x も同様に、特定の 5 本の走査線に対して順番に選択信号を供給する機能を有する。なお、本明細書で開示される表示装置が有する走査線駆動回路の構成は、図 4 (A) に示す構成に限定されない。例えば、走査線駆動回路が、5 本以外の複数本の走査線に対して順番に選択信号を供給する機能を有するシフトレジスタを有する構成とすることも可能である。また、走査線駆動回路が、異なる本数の走査線に対して選択信号を供給する機能を有する複数種のシフトレジスタを有する構成とすることも可能である。

40

【 0 0 6 4 】

(映像信号の供給順序の決定方法)

回路 1 0 による当該供給順序の決定方法の一例について、図 4 (B) 乃至 (F) を参照して説明する。なお、図 4 (B) は、本実施の形態で開示される表示装置の一部を示す図であり、図 4 (C)、(E) は、図 4 (B) に示す複数の画素 1 6 __ 1 乃至 1 6 __ m に配線 1 4 を介して入力される映像信号の電位 (V 1 4) を示す図であり、図 4 (D)、(F) は、当該映像信号の電位の変化量 (ΔV 1 4) を示す図である。なお、図 4 (C) 乃至 (F) では、同一のシフトレジスタから選択信号が供給される複数の画素のそれぞれに対する複数の映像信号毎にグループ分けをしている(1 G 乃至 9 G)。

50

【 0 0 6 5 】

まず、回路 1 0 がマトリクスの中から特定の 1 列を選択する。

【 0 0 6 6 】

次いで、同一フレーム期間において m 個の画素 1 6 _ 1 乃至 1 6 _ m のそれぞれに入力される映像信号の電位を把握する。例えば、画素 1 6 _ 1 の映像信号の電位から画素 1 6 _ m の映像信号の電位を順に把握する（図 4（C）参照）。そして、この順で複数の映像信号が供給された場合の電位の変化を把握する（図 4（D）参照）。なお、本実施の形態で開示される表示装置においては、m 個の画素 1 6 _ 1 乃至 1 6 _ m のそれぞれに入力される映像信号の全てを把握する必要はない。具体的には、少なくとも各グループ（1 G 乃至 9 G）において最初に供給される映像信号の電位及び最後に供給される映像信号の電位のみを把握すればよい。

10

【 0 0 6 7 】

次いで、グループを切り替える際に生じる電位の変動が最小となるようにグループ 1 G 乃至 9 G を並び替える（図 4（E）参照）。具体的には、図 4（D）、（F）に示す点線で区切られた箇所における V 1 4 を積算した値が最小となるようにグループ 1 G 乃至 9 G を並び替える。

【 0 0 6 8 】

これにより、配線 1 4 において生じる電荷の充放電を少なくすることが可能である。その結果、当該表示装置の消費電力を低減することが可能となる。

【 0 0 6 9 】

（付記）

なお、上述した説明においては、マトリクスの中から特定の 1 列を選択する場合を例示している（図 4（B）参照）が、本発明は当該構成に限定されない。2 列以上を選択して、当該 2 列以上に配設されている複数の画素の消費電力が最も低くなるように映像信号の供給順序を決定してもよい。

20

【 0 0 7 0 】

< 実施の形態 3 >

本実施の形態においては、図 1 に示す表示装置の画素 1 6 に用いることのできる回路構成について、図 6 を用いて説明を行う。本実施の形態の表示装置は、画素 1 6 が有する表示素子を変えることで様々な表示装置として適用可能である。

30

【 0 0 7 1 】

本明細書等において、表示素子、表示素子を有する装置である表示装置、発光素子、及び発光素子を有する装置である発光装置は、様々な形態を用いること、又は様々な素子を有することが出来る。表示素子、表示装置、発光素子又は発光装置の一例としては、EL（エレクトロルミネッセンス）素子（有機物及び無機物を含む EL 素子、有機 EL 素子、無機 EL 素子）、LED（白色 LED、赤色 LED、緑色 LED、青色 LED など）、トランジスタ（電流に応じて発光するトランジスタ）、電子放出素子、液晶素子、電子インク、電気泳動素子、グレーティングライトバルブ（GLV）、プラズマディスプレイ（PDP）、デジタルマイクロミラーデバイス（DMD）、圧電セラミックディスプレイ、カーボンナノチューブ、など、電気磁気的作用により、コントラスト、輝度、反射率、透過率などが変化する表示媒体を有するものがある。EL 素子を用いた表示装置の一例としては、EL ディスプレイなどがある。電子放出素子を用いた表示装置の一例としては、フィールドエミッションディスプレイ（FED）又は SED 方式平面型ディスプレイ（SED：Surface-conduction Electron-emitter Display）などがある。液晶素子を用いた表示装置の一例としては、液晶ディスプレイ（透過型液晶ディスプレイ、半透過型液晶ディスプレイ、反射型液晶ディスプレイ、直視型液晶ディスプレイ、投射型液晶ディスプレイ）などがある。電子インク又は電気泳動素子を用いた表示装置の一例としては、電子ペーパーなどがある。

40

【 0 0 7 2 】

EL 素子の一例としては、陽極と、陰極と、陽極と陰極との間に挟まれた EL 層と、を

50

有する素子などがある。EL層の一例としては、1重項励起子からの発光（蛍光）を利用するもの、3重項励起子からの発光（燐光）を利用するもの、1重項励起子からの発光（蛍光）を利用するものと3重項励起子からの発光（燐光）を利用するものを含むもの、有機物によって形成されたもの、無機物によって形成されたもの、有機物によって形成されたものと無機物によって形成されたものを含むもの、高分子の材料を含むもの、低分子の材料を含むもの、又は高分子の材料と低分子の材料とを含むもの、などがある。ただし、これに限定されず、EL素子として様々なものを用いることができる。

【0073】

液晶素子の一例としては、液晶の光学的変調作用によって光の透過又は非透過を制御する素子がある。その素子は一对の電極と液晶層により構造されることが可能である。なお、液晶の光学的変調作用は、液晶にかかる電界（横方向の電界、縦方向の電界又は斜め方向の電界を含む）によって制御される。なお、具体的には、液晶の一例としては、ネマチック液晶、コレステリック液晶、スメクチック液晶、ディスコチック液晶、サーモトロピック液晶、リオトロピック液晶、低分子液晶、高分子液晶、高分子分散型液晶（PDLC）、強誘電液晶、反強誘電液晶、主鎖型液晶、側鎖型高分子液晶、バナナ型液晶などを挙げることができる。また液晶の駆動方法としては、TN（Twisted Nematic）モード、STN（Super Twisted Nematic）モード、IPS（In-Plane-Switching）モード、FFS（Fringe Field Switching）モード、MVA（Multi-domain Vertical Alignment）モード、PVA（Patterned Vertical Alignment）モード、ASV（Advanced Super View）モード、ASM（Axially Symmetric aligned Micro-cell）モード、OCB（Optically Compensated Birefringence）モード、ECB（Electrically Controlled Birefringence）モード、FLC（Ferroelectric Liquid Crystal）モード、AFLC（AntiFerroelectric Liquid Crystal）モード、PDLC（Polymer Dispersed Liquid Crystal）モード、PNLC（Polymer Network Liquid Crystal）モード、ゲストホストモード、ブルー相（Blue Phase）モードなどがある。ただし、これに限定されず、液晶素子及びその駆動方式として様々なものを用いることができる。

【0074】

電子ペーパーの表示方法の一例としては、分子により表示されるもの（光学異方性、染料分子配向など）、粒子により表示されるもの（電気泳動、粒子移動、粒子回転、相変化など）、フィルム的一端が移動することにより表示されるもの、分子の発色/相変化により表示されるもの、分子の光吸収により表示されるもの、又は電子とホールが結合して自発光により表示されるものなどを用いることができる。具体的には、電子ペーパーの表示方法の一例としては、マイクロカプセル型電気泳動、水平移動型電気泳動、垂直移動型電気泳動、球状ツイストボール、磁気ツイストボール、円柱ツイストボール方式、帯電トナー、電子粉流体、磁気泳動型、磁気感熱式、エレクトロウエットイング、光散乱（透明/白濁変化）、コレステリック液晶/光導電層、コレステリック液晶、双安定性ネマチック液晶、強誘電性液晶、2色性色素・液晶分散型、可動フィルム、ロイコ染料による発消色、フォトクロミック、エレクトロクロミック、エレクトロデポジション、フレキシブル有機ELなどがある。ただし、これに限定されず、電子ペーパー及びその表示方法として様々なものを用いることができる。ここで、マイクロカプセル型電気泳動を用いることによって、泳動粒子の凝集、沈殿を解決することができる。電子粉流体は、高速応答性、高反射率、広視野角、低消費電力、メモリ性などのメリットを有する。

【0075】

図1に示す表示装置において、画素16は、図6(A)に示すような回路構成とすることができる。

10

20

30

40

50

【0076】

図6(A)に示す画素回路108は、液晶素子130と、トランジスタ131__1と、容量素子133__1と、を有する。

【0077】

また、図6(B)に示す画素回路108は、トランジスタ131__2と、容量素子133__2と、トランジスタ134と、発光素子135と、を有する。

【0078】

なお、本実施の形態は、本明細書で示す他の実施の形態と適宜組み合わせることができる。

【0079】

<実施の形態4>

本実施の形態では、本発明の一態様の表示装置の設けられるトランジスタの作製方法を示す。

【0080】

図7(A)乃至図8(C)を用いて、トランジスタ522の作製方法を説明する。図7(A)乃至図8(C)は、トランジスタ522の作製方法の一例を示す断面図である。当該トランジスタ522は、図1に示す回路11、12及び画素16の少なくとも一に設けることができる。

【0081】

なお、図7(A)乃至図8(C)で説明する各構成について始めに列挙する。図7(A)乃至図8(C)では、基板400、導電膜401、ゲート電極402、第1の絶縁膜403、第2の絶縁膜404、酸化物半導体膜405、島状の酸化物半導体膜406、導電膜407、ソース電極408、ドレイン電極409、絶縁膜410、絶縁膜411、絶縁膜412の各構成を順に説明していく。

【0082】

図7(A)に示すように、基板400上に、第1層目の配線及び電極を構成する導電膜401を形成する。

【0083】

なお、導電膜401として、一例として、窒化タングステン膜上に銅膜を積層した膜や、タングステン単層膜を形成することができる。

【0084】

次に、図7(B)に示すように、導電膜401を加工してトランジスタのゲート電極を形成する。

【0085】

ゲート電極402を覆って、第1の絶縁膜403を形成する。次いで、第1の絶縁膜403上に第2の絶縁膜404を形成する。

【0086】

第1の絶縁膜403及び第2の絶縁膜404は、トランジスタのゲート絶縁膜としての機能を有する。

【0087】

例えば、第1の絶縁膜403を窒化シリコン膜とし、第2の絶縁膜404を酸化シリコン膜とした多層膜とすればよい。第2の絶縁膜404の酸化シリコン膜は酸化窒化シリコン膜にすることができる。また、第1の絶縁膜403の窒化シリコン膜を窒化酸化シリコン膜とすることができる。

【0088】

酸化シリコン膜は、欠陥密度の小さい酸化シリコン膜を用いると好ましい。具体的には、電子スピン共鳴(ESR: Electron Spin Resonance)にてg値が2.001の信号に由来するスピンのスピン密度が $3 \times 10^{17} \text{ spins/cm}^3$ 以下、好ましくは $5 \times 10^{16} \text{ spins/cm}^3$ 以下である酸化シリコン膜を用いる。酸化シリコン膜は、過剰酸素を有する酸化シリコン膜を用いると好ましい。窒化シリコン

10

20

30

40

50

膜は水素及びアンモニアの放出量が少ない窒化シリコン膜を用いる。水素、アンモニアの放出量は、TDS (Thermal Desorption Spectroscopy : 昇温脱離ガス分光法) 分析にて測定すればよい。

【0089】

次いで図7(C)に示すように、第2の絶縁膜404上に酸化物半導体膜405を形成する。ここでは、酸化物半導体膜405として、スパッタリング法によりIn-Ga-Zn酸化物膜を形成する。

【0090】

トランジスタの半導体として用いられる酸化物半導体としては、例えば、酸化インジウム、酸化スズ、酸化亜鉛、In-Zn系酸化物、Sn-Zn系酸化物、Al-Zn系酸化物、Zn-Mg系酸化物、Sn-Mg系酸化物、In-Mg系酸化物、In-Ga系酸化物、In-Ga-Zn系酸化物(IGZOとも表記する)、In-Al-Zn系酸化物、In-Sn-Zn系酸化物、Sn-Ga-Zn系酸化物、Al-Ga-Zn系酸化物、Sn-Al-Zn系酸化物、In-Hf-Zn系酸化物、In-Zr-Zn系酸化物、In-Ti-Zn系酸化物、In-Sc-Zn系酸化物、In-Y-Zn系酸化物、In-La-Zn系酸化物、In-Ce-Zn系酸化物、In-Pr-Zn系酸化物、In-Nd-Zn系酸化物、In-Sm-Zn系酸化物、In-Eu-Zn系酸化物、In-Gd-Zn系酸化物、In-Tb-Zn系酸化物、In-Dy-Zn系酸化物、In-Ho-Zn系酸化物、In-Er-Zn系酸化物、In-Tm-Zn系酸化物、In-Yb-Zn系酸化物、In-Lu-Zn系酸化物、In-Sn-Ga-Zn系酸化物、In-Hf-Ga-Zn系酸化物、In-Al-Ga-Zn系酸化物、In-Sn-Al-Zn系酸化物、In-Sn-Hf-Zn系酸化物、In-Hf-Al-Zn系酸化物等がある。

10

20

【0091】

例えば、In:Ga:Zn=1:1:1、In:Ga:Zn=3:1:2、あるいはIn:Ga:Zn=2:1:3の原子数比又はその組成の近傍の酸化物をターゲットとして用いて成膜されるIn-Ga-Zn系酸化物を用いるとよい。

【0092】

半導体層を構成する酸化物半導体膜に水素が多量に含まれると、酸化物半導体と結合することによって、水素の一部がドナーとなり、キャリアである電子を生じてしまう。これにより、トランジスタのしきい値電圧がマイナス方向にシフトしてしまう。そのため、酸化物半導体膜の形成後において、脱水化処理(脱水素化処理)を行い酸化物半導体膜から、水素、又は水分を除去して不純物が極力含まれないように高純度化することが好ましい。

30

【0093】

なお、酸化物半導体膜への脱水化処理(脱水素化処理)によって、酸化物半導体膜から酸素が減少してしまうことがある。よって、酸化物半導体膜への脱水化処理(脱水素化処理)によって増加した酸素欠損を補填するため酸素を酸化物半導体に加える処理を行うことが好ましい。本明細書等において、酸化物半導体膜に酸素を供給する場合を、加酸素化処理と記す場合がある、または酸化物半導体膜に含まれる酸素を化学量論的組成よりも多くする場合を過酸素化処理と記す場合がある。

40

【0094】

このように、酸化物半導体膜は、脱水化処理(脱水素化処理)により、水素または水分が除去され、加酸素化処理により酸素欠損を補填することによって、i型(真性)化またはi型に限りなく近く実質的にi型(真性)である酸化物半導体膜とすることができる。なお、実質的に真性とは、酸化物半導体膜中にドナーに由来するキャリアが極めて少なく(ゼロに近く)、キャリア密度が $1 \times 10^{17} / \text{cm}^3$ 以下、 $1 \times 10^{16} / \text{cm}^3$ 以下、 $1 \times 10^{15} / \text{cm}^3$ 以下、 $1 \times 10^{14} / \text{cm}^3$ 以下、 $1 \times 10^{13} / \text{cm}^3$ 以下であることをいう。

【0095】

また、このように、i型又は実質的にi型である酸化物半導体膜を備えるトランジスタ

50

は、極めて優れたオフ電流特性を実現できる。例えば、酸化物半導体膜を用いたトランジスタがオフ状態のときのドレイン電流を、室温（25 程度）にて 1×10^{-18} A 以下、好ましくは 1×10^{-21} A 以下、さらに好ましくは 1×10^{-24} A 以下、または 85 にて 1×10^{-15} A 以下、好ましくは 1×10^{-18} A 以下、さらに好ましくは 1×10^{-21} A 以下とすることができる。なお、トランジスタがオフ状態とは、nチャネル型のトランジスタの場合、ゲート電圧がしきい値電圧よりも十分小さい状態をいう。具体的には、ゲート電圧がしきい値電圧よりも 1 V 以上、2 V 以上または 3 V 以上小さければ、トランジスタはオフ状態となる。

【0096】

以下では、酸化物半導体膜の構造について説明する。

10

【0097】

酸化物半導体膜は、非単結晶酸化物半導体膜と単結晶酸化物半導体膜とに大別される。非単結晶酸化物半導体膜とは、CAAC-OS (C Axis Aligned Crystalline Oxide Semiconductor) 膜、多結晶酸化物半導体膜、微結晶酸化物半導体膜、非晶質酸化物半導体膜などをいう。

【0098】

まずは、CAAC-OS 膜について説明する。

【0099】

CAAC-OS 膜は、複数の結晶部を有する酸化物半導体膜の一つであり、ほとんどの結晶部は、一辺が 100 nm 未満の立方体内に収まる大きさである。従って、CAAC-OS 膜に含まれる結晶部は、一辺が 10 nm 未満、5 nm 未満または 3 nm 未満の立方体内に収まる大きさの場合も含まれる。

20

【0100】

CAAC-OS 膜を透過型電子顕微鏡 (TEM: Transmission Electron Microscope) によって観察すると、明確な結晶部同士の境界、即ち結晶粒界 (グレインバウンダリーともいう。) を確認することができない。そのため、CAAC-OS 膜は、結晶粒界に起因する電子移動度の低下が起こりにくいといえる。

【0101】

CAAC-OS 膜を、試料面と概略平行な方向から TEM によって観察 (断面 TEM 観察) すると、結晶部において、金属原子が層状に配列していることを確認できる。金属原子の各層は、CAAC-OS 膜の膜を形成する面 (被形成面ともいう。) または上面の凹凸を反映した形状であり、CAAC-OS 膜の被形成面または上面と平行に配列する。

30

【0102】

一方、CAAC-OS 膜を、試料面と概略垂直な方向から TEM によって観察 (平面 TEM 観察) すると、結晶部において、金属原子が三角形状または六角形状に配列していることを確認できる。しかしながら、異なる結晶部間で、金属原子の配列に規則性は見られない。

【0103】

なお、本明細書において、「平行」とは、二つの直線が -10° 以上 10° 以下の角度で配置されている状態をいう。従って、 -5° 以上 5° 以下の場合も含まれる。また、「垂直」とは、二つの直線が 80° 以上 100° 以下の角度で配置されている状態をいう。従って、 85° 以上 95° 以下の場合も含まれる。

40

【0104】

また、本明細書において、結晶が三方晶または菱面体晶である場合、六方晶系として表す。

【0105】

なお、CAAC-OS 膜に対し、断面 TEM 観察時に電子線回折を行うと、c 軸配向性を示すスポット (輝点) が観測される。

【0106】

断面 TEM 観察および平面 TEM 観察より、CAAC-OS 膜の結晶部は配向性を有し

50

ていることがわかる。

【0107】

C A A C - O S 膜に対し、X線回折 (X R D : X - R a y D i f f r a c t i o n) 装置を用いて構造解析を行うと、例えば InGaZnO_4 の結晶を有する C A A C - O S 膜の *o u t - o f - p l a n e* 法による解析では、回折角 (2θ) が 31° 近傍にピークが現れる場合がある。このピークは、 InGaZnO_4 の結晶の (0 0 9) 面に帰属されることから、C A A C - O S 膜の結晶が c 軸配向性を有し、c 軸が被形成面または上面に概略垂直な方向を向いていることが確認できる。

【0108】

一方、C A A C - O S 膜に対し、c 軸に概略垂直な方向から X 線を入射させる *i n - p l a n e* 法による解析では、 2θ が 56° 近傍にピークが現れる場合がある。このピークは、 InGaZnO_4 の結晶の (1 1 0) 面に帰属される。 InGaZnO_4 の単結晶酸化物半導体膜であれば、 2θ を 56° 近傍に固定し、試料面の法線ベクトルを軸 (c 軸) として試料を回転させながら分析 (スキャン) を行うと、(1 1 0) 面と等価な結晶面に帰属されるピークが 6 本観察される。これに対し、C A A C - O S 膜の場合は、 2θ を 56° 近傍に固定して スキャンした場合でも、明瞭なピークが現れない。

10

【0109】

以上のことから、C A A C - O S 膜では、異なる結晶部間では a 軸および b 軸の配向は不規則であるが、c 軸配向性を有し、かつ c 軸が被形成面または上面の法線ベクトルに平行な方向を向いていることがわかる。従って、前述の断面 T E M 観察で確認された層状に配列した金属原子の各層は、結晶の a b 面に平行な面である。

20

【0110】

なお、結晶部は、C A A C - O S 膜を成膜した際、または加熱処理などの結晶化処理を行った際に形成される。上述したように、結晶の c 軸は、C A A C - O S 膜の被形成面または上面の法線ベクトルに平行な方向に配向する。従って、例えば、C A A C - O S 膜の形状をエッチングなどによって変化させた場合、結晶の c 軸が C A A C - O S 膜の被形成面または上面の法線ベクトルと平行にならないこともある。

【0111】

また、C A A C - O S 膜中の結晶化度が均一でなくてもよい。例えば、C A A C - O S 膜の結晶部が、C A A C - O S 膜の上面近傍からの結晶成長によって形成される場合、上面近傍の領域は、被形成面近傍の領域よりも結晶化度が高くなる場合がある。また、C A A C - O S 膜に不純物を添加する場合、不純物が添加された領域の結晶化度が変化し、部分的に結晶化度の異なる領域が形成されることもある。

30

【0112】

なお、 InGaZnO_4 の結晶を有する C A A C - O S 膜の *o u t - o f - p l a n e* 法による解析では、 2θ が 31° 近傍のピークの他に、 2θ が 36° 近傍にもピークが現れる場合がある。 2θ が 36° 近傍のピークは、C A A C - O S 膜中の一部に、c 軸配向性を有さない結晶が含まれることを示している。C A A C - O S 膜は、 2θ が 31° 近傍にピークを示し、 2θ が 36° 近傍にピークを示さないことが好ましい。

40

【0113】

C A A C - O S 膜は、不純物濃度の低い酸化物半導体膜である。不純物は、水素、炭素、シリコン、遷移金属元素などの酸化物半導体膜の主成分以外の元素である。特に、シリコンなどの、酸化物半導体膜を構成する金属元素よりも酸素との結合力の強い元素は、酸化物半導体膜から酸素を奪うことで酸化物半導体膜の原子配列を乱し、結晶性を低下させる要因となる。また、鉄やニッケルなどの重金属、アルゴン、二酸化炭素などは、原子半径 (または分子半径) が大きいと、酸化物半導体膜内部に含まれると、酸化物半導体膜の原子配列を乱し、結晶性を低下させる要因となる。なお、酸化物半導体膜に含まれる不純物は、キャリアトラップやキャリア発生源となる場合がある。

【0114】

また、C A A C - O S 膜は、欠陥準位密度の低い酸化物半導体膜である。例えば、酸化

50

物半導体膜中の酸素欠損は、キャリアトラップとなることや、水素を捕獲することによってキャリア発生源となることがある。

【0115】

不純物濃度が低く、欠陥準位密度が低い（酸素欠損の少ない）ことを、高純度真性または実質的に高純度真性と呼ぶ。高純度真性または実質的に高純度真性である酸化物半導体膜は、キャリア発生源が少ないため、キャリア密度を低くすることができる。従って、当該酸化物半導体膜を用いたトランジスタは、しきい値電圧がマイナスとなる電気特性（ノーマリーオンともいう。）になることが少ない。また、高純度真性または実質的に高純度真性である酸化物半導体膜は、キャリアトラップが少ない。そのため、当該酸化物半導体膜を用いたトランジスタは、電気特性の変動が小さく、信頼性の高いトランジスタとなる。なお、酸化物半導体膜のキャリアトラップに捕獲された電荷は、放出するまでに要する時間が長く、あたかも固定電荷のように振る舞うことがある。そのため、不純物濃度が高く、欠陥準位密度が高い酸化物半導体膜を用いたトランジスタは、電気特性が不安定となる場合がある。

10

【0116】

また、CAAC-OS膜を用いたトランジスタは、可視光や紫外光の照射による電気特性の変動が小さい。

【0117】

次に、多結晶酸化物半導体膜について説明する。

【0118】

多結晶酸化物半導体膜は、TEMによる観察像で、結晶粒を確認することができる。多結晶酸化物半導体膜に含まれる結晶粒は、例えば、TEMによる観察像で、2nm以上300nm以下、3nm以上100nm以下または5nm以上50nm以下の粒径であることが多い。また、多結晶酸化物半導体膜は、TEMによる観察像で、結晶粒界を確認できる場合がある。

20

【0119】

多結晶酸化物半導体膜は、複数の結晶粒を有し、当該複数の結晶粒間において結晶の方位が異なっている場合がある。また、多結晶酸化物半導体膜に対し、XRD装置を用いて構造解析を行うと、例えばInGaZnO₄の結晶を有する多結晶酸化物半導体膜のout-of-plane法による解析では、2θが31°近傍のピーク、2θが36°近傍のピーク、またはそのほかのピークが現れる場合がある。

30

【0120】

多結晶酸化物半導体膜は、高い結晶性を有するため、高い電子移動度を有する場合がある。従って、多結晶酸化物半導体膜を用いたトランジスタは、高い電界効果移動度を有する。ただし、多結晶酸化物半導体膜は、結晶粒界に不純物が偏析する場合がある。また、多結晶酸化物半導体膜の結晶粒界は欠陥準位となる。多結晶酸化物半導体膜は、結晶粒界がキャリアトラップやキャリア発生源となる場合があるため、多結晶酸化物半導体膜を用いたトランジスタは、CAAC-OS膜を用いたトランジスタと比べて、電気特性の変動が大きく、信頼性の低いトランジスタとなる場合がある。

【0121】

次に、微結晶酸化物半導体膜について説明する。

40

【0122】

微結晶酸化物半導体膜は、TEMによる観察像では、明確に結晶部を確認することができない場合がある。微結晶酸化物半導体膜に含まれる結晶部は、1nm以上100nm以下、または1nm以上10nm以下の大きさであることが多い。特に、1nm以上10nm以下、または1nm以上3nm以下の微結晶であるナノ結晶(nc:nanocrystal)を有する酸化物半導体膜を、nc-OS(nanocrystalline oxide semiconductor)膜と呼ぶ。また、nc-OS膜は、例えば、TEMによる観察像では、結晶粒界を明確に確認できない場合がある。

【0123】

50

nc-O S膜は、微小な領域（例えば、1 nm以上10 nm以下の領域、特に1 nm以上3 nm以下の領域）において原子配列に周期性を有する。また、nc-O S膜は、異なる結晶部間で結晶方位に規則性が見られない。そのため、膜全体で配向性が見られない。従って、nc-O S膜は、分析方法によっては、非晶質酸化物半導体膜と区別が付かない場合がある。例えば、nc-O S膜に対し、結晶部よりも大きい径のX線を用いるXRD装置を用いて構造解析を行うと、out-of-plane法による解析では、結晶面を示すピークが検出されない。また、nc-O S膜は、結晶部よりも大きい径（例えば50 nm以上）の電子線を用いる電子線回折（制限視野電子線回折ともいう。）を行うと、ハローパターンのような回折像が観測される。一方、nc-O S膜は、結晶部の大きさと近い結晶部より小さいプローブ径（例えば1 nm以上30 nm以下）の電子線を用いる電子線回折（ナノビーム電子線回折ともいう。）を行うと、スポットが観測される。また、nc-O S膜のナノビーム電子線回折を行うと、円を描くように（リング状に）輝度の高い領域が観測される場合がある。また、nc-O S膜のナノビーム電子線回折を行うと、リング状の領域内に複数のスポットが観測される場合がある。

10

【0124】

nc-O S膜は、非晶質酸化物半導体膜よりも規則性の高い酸化物半導体膜である。そのため、nc-O S膜は、非晶質酸化物半導体膜よりも欠陥準位密度が低くなる。ただし、nc-O S膜は、異なる結晶部間で結晶方位に規則性が見られない。そのため、nc-O S膜は、CAAC-O S膜と比べて欠陥準位密度が高くなる。

20

【0125】

従って、nc-O S膜は、CAAC-O S膜と比べて、キャリア密度が高くなる場合がある。キャリア密度が高い酸化物半導体膜は、電子移動度が高くなる場合がある。従って、nc-O S膜を用いたトランジスタは、高い電界効果移動度を有する場合がある。また、nc-O S膜は、CAAC-O S膜と比べて、欠陥準位密度が高いため、キャリアトラップが多くなる場合がある。従って、nc-O S膜を用いたトランジスタは、CAAC-O S膜を用いたトランジスタと比べて、電気特性の変動が大きく、信頼性の低いトランジスタとなる。ただし、nc-O S膜は、比較的の不純物が多く含まれていても形成することができるため、CAAC-O S膜よりも形成が容易となり、用途によっては好適に用いることができる場合がある。そのため、nc-O S膜を用いたトランジスタを有する半導体装置は、生産性高く作製することができる場合がある。

30

【0126】

次に、非晶質酸化物半導体膜について説明する。

【0127】

非晶質酸化物半導体膜は、膜中における原子配列が不規則であり、結晶部を有さない酸化物半導体膜である。石英のような無定形状態を有する酸化物半導体膜が一例である。

【0128】

非晶質酸化物半導体膜は、TEMによる観察像で、結晶部を確認することができない。

【0129】

非晶質酸化物半導体膜に対し、XRD装置を用いた構造解析を行うと、out-of-plane法による解析では、結晶面を示すピークが検出されない。また、非晶質酸化物半導体膜に対し、電子線回折を行うと、ハローパターンが観測される。また、非晶質酸化物半導体膜に対し、ナノビーム電子線回折を行うと、スポットが観測されず、ハローパターンが観測される。

40

【0130】

非晶質酸化物半導体膜は、水素などの不純物を高い濃度で含む酸化物半導体膜である。また、非晶質酸化物半導体膜は、欠陥準位密度の高い酸化物半導体膜である。

【0131】

不純物濃度が高く、欠陥準位密度が高い酸化物半導体膜は、キャリアトラップやキャリア発生源が多い酸化物半導体膜である。

【0132】

50

従って、非晶質酸化物半導体膜は、 nc -OS膜と比べて、さらにキャリア密度が高くなる場合がある。そのため、非晶質酸化物半導体膜を用いたトランジスタは、ノーマリーオンの電気特性になりやすい。従って、ノーマリーオンの電気特性が求められるトランジスタに好適に用いることができる場合がある。非晶質酸化物半導体膜は、欠陥準位密度が高いため、キャリアトラップが多くなる場合がある。従って、非晶質酸化物半導体膜を用いたトランジスタは、CAAC-OS膜や nc -OS膜を用いたトランジスタと比べて、電気特性の変動が大きく、信頼性の低いトランジスタとなる。

【0133】

次に、単結晶酸化物半導体膜について説明する。

【0134】

単結晶酸化物半導体膜は、不純物濃度が低く、欠陥準位密度が低い（酸素欠損が少ない）酸化物半導体膜である。そのため、キャリア密度を低くすることができる。従って、単結晶酸化物半導体膜を用いたトランジスタは、ノーマリーオンの電気特性になることが少ない。また、単結晶酸化物半導体膜は、不純物濃度が低く、欠陥準位密度が低いため、キャリアトラップが少なくなる場合がある。従って、単結晶酸化物半導体膜を用いたトランジスタは、電気特性の変動が小さく、信頼性の高いトランジスタとなる。

【0135】

なお、酸化物半導体膜は、欠陥が少ないと密度が高くなる。また、酸化物半導体膜は、結晶性が高いと密度が高くなる。また、酸化物半導体膜は、水素などの不純物濃度が低いと密度が高くなる。単結晶酸化物半導体膜は、CAAC-OS膜よりも密度が高い。また、CAAC-OS膜は、微結晶酸化物半導体膜よりも密度が高い。また、多結晶酸化物半導体膜は、微結晶酸化物半導体膜よりも密度が高い。また、微結晶酸化物半導体膜は、非晶質酸化物半導体膜よりも密度が高い。

【0136】

なお、酸化物半導体膜は、例えば、非晶質酸化物半導体膜、微結晶酸化物半導体膜、CAAC-OS膜のうち、二種以上を有する積層膜であってもよい。

【0137】

次いで図7(D)に示すように、酸化物半導体膜405を加工して、島状の酸化物半導体膜406を形成する。

【0138】

次いで、図8(A)に示すように導電膜407を形成する。導電膜407は、導電膜401と同様に形成することができる。一例としては、導電膜407を3層構造とする。1層目、3層目をチタン膜で形成し、2層目をアルミニウム膜で形成する。チタン膜、アルミニウム膜はスパッタリング法で形成する。

【0139】

次いで、図8(B)に示すように、導電膜407を加工して、ソース電極408、ドレイン電極409を形成する。

【0140】

次いで、図8(C)に示すように、絶縁膜410乃至412を形成する。

【0141】

なお、絶縁膜410及び絶縁膜411の一方又は双方を酸化物膜とした場合、化学量論的組成よりも多くの酸素を含むことが好ましい。このようにすることで、島状の酸化物半導体膜406からの酸素の脱離を防止するとともに、酸素過剰領域に含まれる該酸素を酸化物半導体膜に移動させ、酸素欠損を補填することが可能となる。

【0142】

絶縁膜411が化学量論的組成よりも多くの酸素を含む酸化物膜である場合、絶縁膜410は、酸素を透過する酸化物膜であることが好ましい。なお、絶縁膜411において、外部から絶縁膜411に入った酸素の一部は膜中にとどまる。また、予め絶縁膜411に含まれている酸素が外部へ拡散する場合もある。そのため、絶縁膜411は酸素の拡散係数が大きい酸化絶縁膜であることが好ましい。

10

20

30

40

50

【0143】

絶縁膜412を窒化物絶縁膜とする場合、絶縁膜410及び絶縁膜411の一方又は双方が窒素に対するバリア性を有する絶縁膜であることが好ましい。例えば、緻密な酸化物膜とすることで窒素に対するバリア性を有することができ、具体的には、25において0.5重量%のフッ酸を用いた場合のエッチング速度が10nm/分以下である酸化物膜とすることが好ましい。

【0144】

絶縁膜410乃至412は、PE-CVD法又はスパッタリング法等の各種成膜方法を用いて形成することができる。また絶縁膜410乃至412は真空中で連続して形成することが好ましい。このようにすることで、絶縁膜410、絶縁膜411、及び絶縁膜412のそれぞれの界面に不純物が混入することを抑制することができる。絶縁膜410と絶縁膜411に用いる材料が同種の組成である場合、絶縁膜410と絶縁膜411の界面が明確に分からない場合がある。

10

【0145】

例えば、絶縁膜410及び絶縁膜411を、PE-CVD法で酸化シリコン膜又は酸化窒化シリコン膜を形成する場合は、以下の成膜条件で成膜することができる。基板を180以上400以下、さらに好ましくは200以上370以下に保持し、処理室に原料ガスのシリコンを含む堆積性気体及び酸化性気体を導入して処理室内における圧力を20Pa以上250Pa以下、さらに好ましくは40Pa以上200Pa以下とし、処理室内に設けられた電極に高周波電力を供給する条件である。

20

【0146】

例えば、絶縁膜412として、水素含有量が少ない窒化シリコン膜をPE-CVD装置で形成する場合、次の条件で成膜することができる。基板を80以上400以下、さらに好ましくは200以上370以下に保持し、処理室に原料ガスを導入して処理室内における圧力を100Pa以上250Pa以下とし、好ましくは100Pa以上200Pa以下とし、処理室内に設けられた電極に高周波電力を供給する。

【0147】

なお、絶縁膜411を形成した後に加熱処理を行い、絶縁膜410又は絶縁膜411に含まれる過剰酸素を島状の酸化物半導体膜406に移動させ、島状の酸化物半導体膜406の酸素欠損を補填することが好ましい。なお、該加熱処理は、島状の酸化物半導体膜406の脱水素化又は脱水化を行う加熱処理として行えばよい。

30

【0148】

本実施の形態は、本明細書で示す他の実施の形態と適宜組み合わせることができる。

【0149】

<実施の形態5>

本実施の形態では、本発明の一態様の表示装置として適用可能な液晶表示装置の構成例について、図面を参照して説明する。

【0150】

図9(A)は、本実施の形態で例示するパネルモジュール300の上面概略図である。

【0151】

パネルモジュール300は、第1の基板301、第2の基板302、及びシール材303に囲まれた封止領域内に、複数の画素を備える画素部311と第1の駆動回路313を備える。第1の駆動回路313は、走査信号線駆動回路として機能する。また、第1の基板301上の封止領域よりも外側の領域に外部接続電極305と、第2の駆動回路として機能するIC312を備える。第2の駆動回路は、データ信号線駆動回路、または映像信号駆動回路として機能する。外部接続電極305に電気的に接続されたFPC304から、画素部311や第1の駆動回路313、IC312等を駆動するための電源や信号を入力することができる。

40

【0152】

図9(B)は、図9(A)に示したFPC304及びシール材303を含む領域を切断

50

する切断線 A - B と、第 1 の駆動回路 3 1 3 を含む領域を切断する切断線 C - D と、画素部 3 1 1 を含む領域を含む領域を切断する切断線 E - F と、シール材 3 0 3 を含む領域を切断する切断線 G - H のそれぞれに沿って切断した際の、断面概略図である。

【0153】

第 1 の基板 3 0 1 と第 2 の基板 3 0 2 はその外周に近い領域においてシール材 3 0 3 によって接着されている。また、第 1 の基板 3 0 1、第 2 の基板 3 0 2、及びシール材 3 0 3 に囲まれた領域に、少なくとも画素部 3 1 1 が設けられている。

【0154】

図 9 (B) には、第 1 の駆動回路 3 1 3 として、いずれも n チャネル型のトランジスタ 3 3 1 とトランジスタ 3 3 2 を組み合わせた回路を有する例を示している。なお、第 1 の駆動回路 3 1 3 の構成はこれに限られず、n チャネル型のトランジスタと p チャネル型のトランジスタを組み合わせた種々の CMOS 回路や、p チャネル型のトランジスタを組み合わせた回路を有する構成としてもよい。本構成例では、第 1 の基板 3 0 1 上に第 1 の駆動回路 3 1 3 が形成されたドライバー体型のパネルモジュールの構成を示すが、第 1 の駆動回路と第 2 の駆動回路の一方または両方を異なる基板に設ける構成としてもよい。例えば、COG 方式により駆動回路用 IC を実装してもよいし、COF 方式により駆動回路用 IC が実装されたフレキシブル基板 (FPC) を実装してもよい。本構成例では、第 2 の駆動回路として機能する IC 3 1 2 を COG 方式により第 1 の基板 3 0 1 上に設ける構成を示している。

10

【0155】

なお、画素部 3 1 1、第 1 の駆動回路 3 1 3 が備えるトランジスタの構造は特に限定されない。例えば、スタガ型のトランジスタとしてもよいし、逆スタガ型のトランジスタとしてもよい。また、トップゲート型またはボトムゲート型のいずれのトランジスタ構造としてもよい。また、トランジスタに用いる半導体材料としては、例えば、シリコンやゲルマニウムなどの半導体材料を用いてもよいし、インジウム、ガリウム、亜鉛のうち少なくともひとつを含む酸化物半導体を用いてもよい。

20

【0156】

また、トランジスタに用いる半導体の結晶性についても特に限定されず、非晶質半導体、結晶性を有する半導体 (微結晶半導体、多結晶半導体、単結晶半導体、または一部に結晶領域を有する半導体) のいずれを用いてもよい。結晶性を有する半導体を用いると、トランジスタ特性の劣化が抑制されるため好ましい。

30

【0157】

インジウム、ガリウム、亜鉛のうち少なくともひとつを含む酸化物半導体としては、代表的には In - Ga - Zn 系金属酸化物などが挙げられる。シリコンよりもバンドギャップが広く、且つキャリア密度の小さい酸化物半導体を用いると、オフ時のリーク電流を抑制できるため好ましい。

【0158】

パネルモジュール 3 0 0 には、TN (Twisted Nematic) モード、IPS (In - Plane - Switching) モード、FFS (Fringe Field Switching) モード、ASM (Axially Symmetrical Aligned Micro - cell) モード、OCB (Optical Compensated Birefringence) モード、FLC (Ferroelectric Liquid Crystal) モード、AFLC (Anti Ferroelectric Liquid Crystal) モードなどを用いることができる。

40

【0159】

また、ノーマリーブラック型のパネルモジュール、例えば垂直配向 (VA : Vertical Alignment) モードを採用した透過型のパネルモジュールとしてもよい。ここで、垂直配向モードとは、表示部 (表示パネル) の液晶分子の配列を制御する方式の一種であり、電圧が印加されていないときにパネル面に対して液晶分子が垂直方向を向く方式である。垂直配向モードとしては、いくつか挙げられるが、例えば、MVA (Mul

50

ti - Domain Vertical Alignment) モード、PVA (Patterned Vertical Alignment) モード、ASV (Advanced Super - View) モードなどを用いることができる。また、画素 (ピクセル) をいくつかの領域 (サブピクセル) に分け、それぞれ別の方向に分子を倒すよう工夫されているマルチドメイン化あるいはマルチドメイン設計といわれる方法を用いることができる。

【0160】

本実施の形態では、VAモードが適用されたパネルモジュールを示す。

【0161】

1つの画素には少なくともスイッチング用のトランジスタ356を備える。また1つの画素に図示しない保持容量を有していてもよい。また、トランジスタ356のソース電極またはドレイン電極と電気的に接続する第1の電極351が絶縁膜339上に設けられている。

10

【0162】

画素に設けられる液晶素子350は、絶縁膜339上に設けられた第1の電極351と、第2の基板302上に設けられた第2の電極353と、第1の電極351と第2の電極353に挟持された液晶352を有する。

【0163】

第1の電極351及び第2の電極353には、透光性の導電性材料を用いる。透光性を有する導電性材料としては、酸化インジウム、インジウムスズ酸化物、インジウム亜鉛酸化物、酸化亜鉛、ガリウムを添加した酸化亜鉛などの導電性酸化物、又はグラフェンを用いることができる。

20

【0164】

また、少なくとも画素部311と重なる領域において、第2の基板302上にカラーフィルタ343と、ブラックマトリクス342が設けられている。

【0165】

カラーフィルタ343は、光源からの光を調色し、色純度を高める目的で設けられている。例えば、白色のバックライト用いてフルカラーのパネルモジュールとする場合には、異なる色のカラーフィルタを設けた複数の画素を用いる。その場合、赤色 (R)、緑色 (G)、青色 (B) の3色のカラーフィルタを用いてもよいし、これに黄色 (Y) を加えた4色とすることもできる。また、R、G、B (及びY) に加えて白色 (W) の画素を用い、4色 (又は5色) としてもよい。

30

【0166】

また、隣接するカラーフィルタ343の間に、ブラックマトリクス342が設けられている。ブラックマトリクス342は隣接する画素から回り込む光を遮光し、隣接画素間における混色を抑制する。ブラックマトリクス342は異なる発光色の隣接画素間にもみ配置し、同色画素間には設けない構成としてもよい。ここで、カラーフィルタ343の端部を、ブラックマトリクス342と重なるように設けることにより、光漏れを抑制することができる。ブラックマトリクス342は、光を遮光する材料を用いることができ、金属材料や顔料を含む樹脂材料などを用いて形成することができる。

40

【0167】

また、カラーフィルタ343とブラックマトリクス342を覆うオーバーコート355が設けられている。オーバーコート355を設けることにより、カラーフィルタ343やブラックマトリクス342に含まれる顔料などの不純物が液晶352に拡散することを抑制できる。オーバーコートは透光性の材料を用い、無機絶縁材料や有機絶縁材料を用いることができる。

【0168】

なお、オーバーコート355上に、第2の電極353が設けられている。

【0169】

さらに、オーバーコート355のブラックマトリクス342と重なる領域に、スペーサ

50

354が設けられている。スペーサ354には、樹脂材料を用いると厚く形成できるため好ましい。例えばポジ型またはネガ型の感光性樹脂を用いて形成することができる。また、スペーサ354として遮光性の材料を用いると、隣接する画素から回り込む光を遮光し、隣接画素間における混色を抑制することができる。なお、本構成例ではスペーサ354を第2の基板302側に設ける構成としたが、第1の基板301側に設ける構成としてもよい。また、スペーサ354として、球状の酸化シリコンなどの粒を用い、液晶352が設けられる領域に散布された構成としてもよい。

【0170】

第1の電極351と第2の電極353の間に電圧を印加することにより、電極面に対して垂直方向に電界が生じ、該電界によって液晶352の配向が制御され、パネルモジュールの外部に配置されたバックライトからの光の偏光を画素単位で制御することにより、画像を表示することができる。

10

【0171】

液晶352と接する面には、液晶352の配向を制御するための配向膜を設けてもよい。配向膜には透光性の材料を用いる。

【0172】

図9に示す表示装置では、液晶素子350と重なる領域にカラーフィルタが設けられているため、色純度が高められたフルカラーの画像表示を実現できる。また、バックライトとして異なる発光色の複数の発光ダイオード(LED: Light Emitting Diode)を用いて、時間分割表示方式(フィールドシーケンシャル駆動方式)を行うこともできる。時間分割表示方式を用いた場合、カラーフィルタを設ける必要が無く、また例えばR(赤色)、G(緑色)、B(青色)のそれぞれの発光を呈する副画素を設ける必要がないため、画素の開口率を向上させることや、単位面積あたりの画素数を増加できるなどの利点がある。

20

【0173】

液晶352としては、サーモトロピック液晶、低分子液晶、高分子液晶、強誘電液晶、反強誘電液晶などを用いることができる。また、ブルー相を示す液晶を使用すると、配向膜が不要であり、且つ広い視野角が得られるため好ましい。また、上記の液晶にモノマー、重合開始剤を添加して注入または滴下封止後にモノマーを重合させて高分子安定化する液晶材料でもよい。

30

【0174】

なお、図9に示す表示装置ではVAモードが適用された液晶素子350について説明するが、液晶素子の構成はこれに限られず、異なるモードが適用された液晶素子350を用いることができる。

【0175】

第1の基板301上には、第1の基板301の上面に接して絶縁膜337と、トランジスタのゲート絶縁膜として機能する絶縁膜338と、トランジスタを覆う絶縁膜339が設けられている。

【0176】

絶縁膜337は、第1の基板301に含まれる不純物の拡散を抑制する目的で設けられる。また、トランジスタの半導体膜に接する絶縁膜338及び絶縁膜339は、トランジスタの劣化を助長する不純物の拡散を抑制する材料を用いることが好ましい。これら絶縁膜には、例えば、シリコンなどの半導体や、アルミニウムなどの金属の、酸化物または窒化物、または酸窒化物を用いることができる。またこのような無機絶縁材料の積層膜、または無機絶縁材料と有機絶縁材料の積層膜を用いてもよい。なお、絶縁膜337や絶縁膜339は不要であれば設けなくてもよい。

40

【0177】

絶縁膜339と第1の電極351の間に、下層に設けられるトランジスタや配線などによる段差を被覆する平坦化膜としての絶縁膜を設けてもよい。このような絶縁膜としてはポリイミドやアクリルなどの樹脂材料を用いることが好ましい。また、平坦性を高められ

50

る場合には、無機絶縁材料を用いてもよい。

【0178】

図9(B)で例示した構成では、第1の基板301上にトランジスタと、液晶素子350の第1の電極351を形成するために必要なフォトマスクの数を低減できる。より具体的には、ゲート電極の加工工程と、半導体膜の加工工程と、ソース電極及びドレイン電極の加工工程と、絶縁膜339の開口工程と、及び第1の電極351の加工工程のそれぞれに用いる、5種類のフォトマスクを用いればよい。

【0179】

第1の基板301に設けられる配線306は、シール材303によって封止された領域から外側に延在して設けられ、第1の駆動回路313と電氣的に接続している。また、配線306の端部の一部が外部接続電極305を成している。本構成例では、外部接続電極305はトランジスタのソース電極又はドレイン電極と同一の導電膜と、トランジスタのゲート電極と同一の導電膜を積層して形成されている。このように、複数の導電膜を積層して外部接続電極305を構成することにより、FPC304などの圧着工程に対する機械的強度を高めることができるため好ましい。

10

【0180】

また、図示しないが、IC312と画素部311とを電氣的に接続する配線や外部接続電極も、配線306や外部接続電極305と同様の構成とすればよい。

【0181】

また、外部接続電極305に接して接続層308が設けられ、接続層308としてFPC304と外部接続電極305とが電氣的に接続している。接続層308としては、様々な異方性導電フィルムや、異方性導電ペーストなどを用いることができる。

20

【0182】

配線306や、外部接続電極305の端部は、その表面が露出しないように絶縁膜で覆われていると、表面の酸化や意図しないショートなどの不具合を抑制できるため好ましい。

【0183】

本実施の形態は、本明細書で示す他の実施の形態と適宜組み合わせることができる。

【0184】

<実施の形態6>

本実施の形態では、本発明の一態様の表示装置として適用可能な発光装置の構成例について、図面を参照して説明する。

30

【0185】

なお、発光装置としては、パッシブマトリクス型の発光装置、アクティブマトリクス型の発光装置のいずれでもよいが、本実施の形態では、アクティブマトリクス型の発光装置について図10を用いて説明する。

【0186】

なお、図10(A)は発光装置を示す上面図であり、図10(B)は図10(A)の鎖線A-A'における断面図である。本実施の形態に係るアクティブマトリクス型の発光装置は、素子基板501上に設けられた画素部502と、駆動回路部(ソース線駆動回路)503と、駆動回路部(ゲート線駆動回路)504a、504bと、を有する。画素部502、駆動回路部503、及び駆動回路部504a、504bは、シール材505によって、素子基板501と封止基板506との間に封止されている。

40

【0187】

また、素子基板501上には、駆動回路部503、及び駆動回路部504a、504bに外部からの信号(例えば、映像信号、クロック信号、スタート信号、又はリセット信号等)や電位を伝達する外部入力端子を接続するための引き回し配線507が設けられる。ここでは、外部入力端子としてFPC(フレキシブルプリントサーキット)508を設ける例を示している。なお、ここではFPCしか図示されていないが、このFPCにはプリント配線基板(PWB)が取り付けられていても良い。本明細書における発光装置には、

50

発光装置本体だけでなく、それにFPCもしくはPWBが取り付けられた状態をも含むものとする。

【0188】

次に、断面構造について図10(B)を用いて説明する。素子基板501上には駆動回路部及び画素部が形成されているが、ここでは、ソース線駆動回路である駆動回路部503と、画素部502が示されている。

【0189】

駆動回路部503はnチャネル型TFT509とpチャネル型TFT510とを組み合わせたCMOS回路が形成される例を示している。なお、駆動回路部を形成する回路は、種々のCMOS回路、PMOS回路もしくはNMOS回路で形成しても良い。また、本実施の形態では、基板上に駆動回路を形成したドライバー体型を示すが、必ずしもその必要はなく、基板上ではなく外部に駆動回路を形成することもできる。

【0190】

また、画素部502はスイッチング用TFT511と、電流制御用TFT512と電流制御用TFT512の配線(ソース電極又はドレイン電極)に電氣的に接続された第1の電極(陽極)513とを含む複数の画素により形成される。なお、第1の電極(陽極)513の端部を覆って絶縁物514が形成されている。ここでは、ポジ型の感光性アクリル樹脂を用いることにより形成する。

【0191】

また、上層に積層形成される膜の被覆性を良好なものとするため、絶縁物514の上端部または下端部に曲率を有する曲面が形成されるようにするのが好ましい。例えば、絶縁物514の材料としてポジ型の感光性アクリル樹脂を用いた場合、絶縁物514の上端部に曲率半径(0.2μm以上3μm以下)を有する曲面を持たせることが好ましい。また、絶縁物514として、感光性であり、ネガ型の感光性樹脂、或いはポジ型の感光性樹脂のいずれも使用することができ、有機化合物に限らず無機化合物、例えば、酸化シリコン、酸化窒化シリコン等、の両者を使用することができる。

【0192】

第1の電極(陽極)513上には、EL層515及び第2の電極(陰極)516が積層され、発光素子517が形成されている。なお、EL層515は、少なくとも実施の形態1で説明した発光層を有している。また、EL層515には、発光層の他に正孔注入層、正孔輸送層、電子輸送層、電子注入層、電荷発生層等を適宜設けることができる。

【0193】

また、第1の電極(陽極)513、EL層515及び第2の電極(陰極)516に用いる材料としては、実施の形態2に示す材料を用いることができる。また、ここでは図示しないが、第2の電極(陰極)516は、外部入力端子であるFPC508に電氣的に接続されている。

【0194】

また、図10(B)に示す断面図では発光素子517を1つのみ図示しているが、画素部502において、複数の発光素子がマトリクス状に配置されているものとする。画素部502には、3種類(R、G、B)の発光が得られる発光素子をそれぞれ選択的に形成し、フルカラー表示可能な発光装置を形成することができる。また、カラーフィルタと組み合わせることによってフルカラー表示可能な発光装置としてもよい。

【0195】

さらに、シール材505で封止基板506を素子基板501と貼り合わせることにより、素子基板501、封止基板506、およびシール材505で囲まれた空間518に発光素子517が備えられた構造になっている。なお、空間518には、不活性気体(窒素やアルゴン等)が充填される場合の他、シール材505で充填される構成も含むものとする。

【0196】

なお、シール材505にはエポキシ系樹脂やガラスフリットを用いるのが好ましい。ま

10

20

30

40

50

た、これらの材料はできるだけ水分や酸素を透過しない材料であることが望ましい。また、封止基板506に用いる材料としてガラス基板や石英基板の他、FRP(Fiber Reinforced Plastics)、PVF(ポリビニルフロライド)、ポリエステルまたはアクリル等からなるプラスチック基板を用いることができる。シール材としてガラスフリットを用いる場合には、接着性の観点から素子基板501及び封止基板506はガラス基板であることが好ましい。

【0197】

以上のようにして、アクティブマトリクス型の発光装置を得ることができる。

【0198】

本実施の形態は、本明細書で示す他の実施の形態と適宜組み合わせることができる。

10

【0199】

<実施の形態7>

本実施の形態では、本発明の一態様の表示装置として適用可能な、メモリ性を有する表示素子を用いた表示装置(電子ペーパー)の構成例について、図面を参照して説明する。

【0200】

まず、当該表示装置の画素100の回路構成の例について、図11(A)を参照して説明する。画素100は、トランジスタ101と、表示素子102と、容量素子103とを有する。表示素子102は、コモン電極121と画素電極122(電極ともいう)とに挟持されている。トランジスタ101の第1の端子(ソース電極とドレイン電極との一方)は、ソース信号線112と電氣的に接続される。トランジスタ101の第2の端子(ソース電極とドレイン電極との他方)は、画素電極122と電氣的に接続される。トランジスタ101のゲートは、ゲート信号線111と電氣的に接続される。容量素子103の第1の電極は、容量線113と電氣的に接続される。容量素子103の第2の電極は、画素電極122と電氣的に接続される。

20

【0201】

容量線113は、画素100の容量素子103の第1の電極と電氣的に接続されている。容量線113には所定の電圧が供給されており、容量線113のことを電源線ともいう。特に、容量線113には、コモン電極121に供給される電圧と同じ電圧、又はコモン電極121に供給される電圧と同じ値の電圧を供給することが好適である。こうして、表示装置に供給する電源電圧の種類を少なくすることができる。

30

【0202】

コモン電極121は、電極、対向電極、共通電極又は陰極ともいう。コモン電極121には所定の電圧(コモン電圧ともいう)が供給される。ただし、コモン電極121に供給される電圧を変動させてもよい。こうすれば、映像信号の振幅電圧を小さくすることができるので、消費電力の削減を図ることができる。また、メモリ性を有する表示素子は一般的なTN液晶などと比較して駆動電圧が大きいため、トランジスタに印加される電圧が大きくなる。そのため、トランジスタに劣化が生じてしまうことがある。しかし、前述したように、コモン電極121に供給する電圧を変動させ、映像信号の振幅電圧を小さくすることにより、トランジスタに印加される電圧を小さくすることができる。その結果、トランジスタの劣化を抑制することができる。

40

【0203】

なお、コモン電極121に供給される電圧を変動させる場合は、容量線113に供給される電圧も同時に変動させてもよい。つまり、コモン電極121と容量線113とを同じ又はおおむね同じ電位としてもよい。こうすれば、コモン電極121に供給される電圧が変動しても、表示素子102に印加される電圧を保つことができる。その結果、表示素子102の階調を維持することができ、表示品位の低下を防止することができる。

【0204】

トランジスタ101は、ソース信号線112と画素電極122との導通状態を制御する機能を有するスイッチであり、選択用トランジスタともいう。トランジスタ101としては、Nチャネル型トランジスタを用いてもよいし、Pチャネル型トランジスタを用いても

50

よい。トランジスタ101としてNチャネル型トランジスタが用いられる場合、ゲート信号がハイレベルになることにより、トランジスタ101がオンになり、画素100が選択される。また、ゲート信号がロウレベルになることにより、トランジスタ101がオフになり、画素100は非選択になる。一方、トランジスタ101としてPチャネル型トランジスタが用いられる場合、ゲート信号がロウレベルになることにより、トランジスタ101がオンになり、画素100が選択される。また、ゲート信号がハイレベルになることにより、トランジスタ101がオフになり、画素100は非選択になる。

【0205】

なお、トランジスタ101としてNチャネル型トランジスタを用いる場合、トランジスタ101としては、非晶質シリコン、微結晶シリコン若しくは酸化物半導体を有するトランジスタ、又は有機トランジスタなどを用いることができる。特に、トランジスタ101として、酸化物半導体を有するトランジスタを用いることによって、トランジスタ101のオフ電流を小さくすることができる。その結果、容量素子103を省略又は縮小することができる。また、トランジスタ101の耐圧の向上を図ることができる。電気泳動素子等のメモリ性を有する表示素子は駆動電圧が大きいため、トランジスタ101の耐圧を大きくすることは好適である。

10

【0206】

なお、トランジスタ101として、非晶質シリコン、微結晶シリコン又は酸化物半導体を有するトランジスタを用いる場合、多結晶シリコンを有するトランジスタを用いた場合と比較して、製造工程の削減を図ることができる。したがって、製造コストの削減、歩留まりの向上及び/又は信頼性の向上を図ることができる。

20

【0207】

容量素子103は、画素電極122の電位を一定に保つ機能を有する容量素子であり、保持容量ともいう。具体的には、容量素子103は、容量線113と画素電極122との電位差、又はこの電位差に応じた電荷を保存する。こうして、画素電極122の電位を一定に保つことができ、表示品位の向上を図ることができる。あるいは、画像を保持することが可能な時間を長くすることができる。

【0208】

なお、容量素子103の第1の電極を別の行(例えば1つ前の行)のゲート信号線111と接続してもよい。こうすれば、容量線113を省略することができ、開口率の向上を図ることができる。

30

【0209】

表示素子102は、メモリ性を有する表示素子である。表示素子102又は表示素子102の駆動方式としては、マイクロカプセル型電気泳動方式、マイクロカップ型電気泳動方式、水平移動型電気泳動方式、垂直移動型電気泳動方式、ツイストボール方式、粉体移動方式、電子粉流体方式、コレステリック液晶素子、カイラルネマチック液晶、反強誘電性液晶、高分子分散型液晶、帯電トナー、エレクトロウエット方式、エレクトロクロミズム方式、エレクトロデポジション方式などがある。

【0210】

次に、表示素子102としてマイクロカプセル型電気泳動方式を用いた表示素子を用いた場合の画素100の断面構造の例について、図11(B)を参照して説明する。表示素子102は、コモン電極121と画素電極122との間に、複数のマイクロカプセル123が配置された構成である。マイクロカプセル123は、樹脂124により固定される。樹脂124は、バインダとしての機能を有し、透光性を有する。ただし、コモン電極121と画素電極122とマイクロカプセル123とによって形成される空間には、空気又は不活性ガスなどの気体を充填してもよい。この場合、コモン電極121と画素電極122の一方又は双方に、粘着剤又は接着剤等含む層を形成して、マイクロカプセル123を固定するとよい。

40

【0211】

マイクロカプセル123は、膜125と、正と負の一方に帯電した白色粒子126と、

50

正と負の他方に帯電した黒色粒子 1 2 7 と、透光性を有する分散液 1 2 8 と、を有する。白色粒子 1 2 6 と黒色粒子 1 2 7 と分散液 1 2 8 とは、膜 1 2 5 の中に封入される。

【0 2 1 2】

なお、膜 1 2 5 に封入される粒子を、青、緑又は赤などに着色してもよい。あるいは、分散液 1 2 8 を、青、緑又は赤などに着色してもよい。あるいは、膜 1 2 5 に封入される粒子と、分散液 1 2 8 との双方を、青、緑又は赤などに着色してもよい。こうすれば、カラー表示を行うことができる。

【0 2 1 3】

なお、膜 1 2 5 の中には、3 種類以上の粒子を封入してもよい。これらの粒子は、互いに異なる電荷密度であるとよい。

10

【0 2 1 4】

上記のような表示素子 1 0 2 では、コモン電極 1 2 1 と画素電極 1 2 2 との間に電位差を生じさせることにより、白色粒子 1 2 6 及び黒色粒子 1 2 7 が移動する。この粒子の移動を利用して、表示素子 1 0 2 の階調を制御する。例えば、コモン電極 1 2 1 の方から見た場合、コモン電極 1 2 1 の付近に白色粒子 1 2 6 が移動すると、表示素子 1 0 2 の階調は高く（例えば白）なる。逆に、コモン電極 1 2 1 の付近に黒色粒子 1 2 7 が移動すると、表示素子 1 0 2 の階調は低く（例えば黒）なる。

【0 2 1 5】

一方で、コモン電極 1 2 1 と画素電極 1 2 2 とを同じ電位、又はコモン電極 1 2 1 と画素電極 1 2 2 との電位差を表示素子 1 0 2 の閾値電圧以下とすることにより、白色粒子 1 2 6 と黒色粒子 1 2 7 との移動は止まる。これを利用して、表示素子 1 0 2 の階調を維持することができる。例えば、コモン電極 1 2 1 の方から見た場合、コモン電極 1 2 1 の付近に白色粒子 1 2 6 が集まっている状態のときに、白色粒子 1 2 6 と黒色粒子 1 2 7 との移動を止めることにより、表示素子 1 0 2 を高い階調に維持することができる。逆に、コモン電極 1 2 1 の付近に黒色粒子 1 2 7 が集まっている状態のときに、白色粒子 1 2 6 と黒色粒子 1 2 7 との移動を止めることにより、表示素子 1 0 2 を低い階調に維持することができる。

20

【0 2 1 6】

本実施の形態は、本明細書で示す他の実施の形態と適宜組み合わせることができる。

【0 2 1 7】

< 実施の形態 8 >

本実施の形態では、本発明の一態様の表示装置を用いることのできる表示モジュールについて、図 1 2 を用いて説明を行う。

30

【0 2 1 8】

図 1 2 に示す表示モジュール 8 0 0 0 は、上部カバー 8 0 0 1 と下部カバー 8 0 0 2 との間に、F P C 8 0 0 3 に接続されたタッチパネル 8 0 0 4、F P C 8 0 0 5 に接続された表示パネル 8 0 0 6、バックライトユニット 8 0 0 7、フレーム 8 0 0 9、プリント基板 8 0 1 0、バッテリー 8 0 1 1 を有する。

【0 2 1 9】

上部カバー 8 0 0 1 及び下部カバー 8 0 0 2 は、タッチパネル 8 0 0 4 及び表示パネル 8 0 0 6 のサイズに合わせて、形状や寸法を適宜変更することができる。

40

【0 2 2 0】

タッチパネル 8 0 0 4 は、抵抗膜方式または静電容量方式のタッチパネルを表示パネル 8 0 0 6 に重畳して用いることができる。また、表示パネル 8 0 0 6 の対向基板（封止基板）に、タッチパネル機能を持たせるようにすることも可能である。また、表示パネル 8 0 0 6 の各画素内に光センサを設け、光学式のタッチパネルとすることも可能である。

【0 2 2 1】

バックライトユニット 8 0 0 7 は、光源 8 0 0 8 を有する。光源 8 0 0 8 は、バックライトユニット 8 0 0 7 の端部に設け、光拡散板を用いる構成としてもよい。

【0 2 2 2】

50

フレーム 8009 は、表示パネル 8006 の保護機能の他、プリント基板 8010 の動作により発生する電磁波を遮断するための電磁シールドとしての機能を有する。またフレーム 8009 は、放熱板としての機能を有していてもよい。

【0223】

プリント基板 8010 は、電源回路、ビデオ信号及びクロック信号を出力するための信号処理回路を有する。電源回路に電力を供給する電源としては、外部の商用電源であっても良いし、別途設けたバッテリー 8011 による電源であってもよい。バッテリー 8011 は、商用電源を用いる場合には、省略可能である。

【0224】

また、表示モジュール 8000 は、偏光板、位相差板、プリズムシートなどの部材を追加して設けてもよい。

10

【0225】

本実施の形態は、本明細書で示す他の実施の形態と適宜組み合わせることができる。

【0226】

<実施の形態 9>

本実施の形態においては、電子機器の例について説明する。

【0227】

図 13 (A) 乃至図 13 (H)、図 14 (A) 乃至図 14 (D) は、電子機器を示す図である。これらの電子機器は、筐体 5000、表示部 5001、スピーカ 5003、LED ランプ 5004、操作キー 5005 (電源スイッチ、又は操作スイッチを含む)、接続端子 5006、センサ 5007 (力、変位、位置、速度、加速度、角速度、回転数、距離、光、液、磁気、温度、化学物質、音声、時間、硬度、電場、電流、電圧、電力、放射線、流量、湿度、傾度、振動、に於いて又は赤外線を測定する機能を含むもの)、マイクロフォン 5008、等を有することができる。

20

【0228】

図 13 (A) はモバイルコンピュータであり、上述したものの他に、スイッチ 5009、赤外線ポート 5010、等を有することができる。図 13 (B) は記録媒体を備えた携帯型の画像再生装置 (たとえば、DVD 再生装置) であり、上述したものの他に、第 2 表示部 5002、記録媒体読込部 5011、等を有することができる。図 13 (C) はゴーグル型ディスプレイであり、上述したものの他に、第 2 表示部 5002、支持部 5012、イヤホン 5013、等を有することができる。図 13 (D) は携帯型遊技機であり、上述したものの他に、記録媒体読込部 5011、等を有することができる。図 13 (E) はテレビ受像機能付きデジタルカメラであり、上述したものの他に、アンテナ 5014、シャッターボタン 5015、受像部 5016、等を有することができる。図 13 (F) は携帯型遊技機であり、上述したものの他に、第 2 表示部 5002、記録媒体読込部 5011、等を有することができる。図 13 (G) はテレビ受像器であり、上述したものの他に、チューナ、画像処理部、等を有することができる。図 13 (H) は持ち運び型テレビ受像器であり、上述したものの他に、信号の送受信が可能な充電器 5017、等を有することができる。図 14 (A) はディスプレイであり、上述したものの他に、支持台 5018、等を有することができる。図 14 (B) はカメラであり、上述したものの他に、外部接続ポート 5019、シャッターボタン 5015、受像部 5016、等を有することができる。図 14 (C) はコンピュータであり、上述したものの他に、ポインティングデバイス 5020、外部接続ポート 5019、リーダ/ライタ 5021、等を有することができる。図 14 (D) は携帯電話機であり、上述したものの他に、送信部、受信部、携帯電話・移動端末向けの 1 セグメント部分受信サービス用チューナ、等を有することができる。

30

40

【0229】

図 13 (A) 乃至図 13 (H)、図 14 (A) 乃至図 14 (D) に示す電子機器は、様々な機能を有することができる。例えば、様々な情報 (静止画、動画、テキスト画像など) を表示部に表示する機能、タッチパネル機能、カレンダー、日付又は時刻などを表示する機能、様々なソフトウェア (プログラム) によって処理を制御する機能、無線通信機能

50

、無線通信機能を用いて様々なコンピュータネットワークに接続する機能、無線通信機能を用いて様々なデータの送信又は受信を行う機能、記録媒体に記録されているプログラム又はデータを読み出して表示部に表示する機能、等を有することができる。さらに、複数の表示部を有する電子機器においては、一つの表示部を主として画像情報を表示し、別の一つの表示部を主として文字情報を表示する機能、または、複数の表示部に視差を考慮した画像を表示することで立体的な画像を表示する機能、等を有することができる。さらに、受像部を有する電子機器においては、静止画を撮影する機能、動画を撮影する機能、撮影した画像を自動または手動で補正する機能、撮影した画像を記録媒体（外部又はカメラに内蔵）に保存する機能、撮影した画像を表示部に表示する機能、等を有することができる。なお、図13（A）乃至図13（H）、図14（A）乃至図14（D）に示す電子機器が有することのできる機能はこれらに限定されず、様々な機能を有することができる。

10

【0230】

本実施の形態において述べた電子機器は、何らかの情報を表示するための表示部を有することを特徴とする。

【0231】

次に、表示装置の応用例を説明する。

【0232】

図14（E）に、表示装置を、建造物と一体にして設けた例について示す。図14（E）は、筐体5022、表示部5023、操作部であるリモコン装置5024、スピーカ5025等を含む。表示装置は、壁かけ型として建物と一体となっており、設置するスペースを広く必要とすることなく設置可能である。

20

【0233】

図14（F）に、建造物内に表示装置を、建造物と一体にして設けた別の例について示す。表示モジュール5026は、ユニットバス5027と一体に取り付けられており、入浴者は表示モジュール5026の視聴が可能になる。

【0234】

なお、本実施の形態において、建造物として壁、ユニットバスを例としたが、本実施の形態はこれに限定されず、様々な建造物に表示装置を設置することができる。

【0235】

次に、表示装置を、移動体と一体にして設けた例について示す。

30

【0236】

図14（G）は、表示装置を、自動車に設けた例について示した図である。表示モジュール5028は、自動車の車体5029に取り付けられており、車体の動作又は車体内外から入力される情報をオンデマンドに表示することができる。なお、ナビゲーション機能を有していてもよい。

【0237】

図14（H）は、表示装置を、旅客用飛行機と一体にして設けた例について示した図である。図14（H）は、旅客用飛行機の座席上部の天井5030に表示モジュール5031を設けたときの、使用時の形状について示した図である。表示モジュール5031は、天井5030とヒンジ部5032を介して一体に取り付けられており、ヒンジ部5032の伸縮により乗客は表示モジュール5031の視聴が可能になる。表示モジュール5031は乗客が操作することで情報を表示する機能を有する。

40

【0238】

なお、本実施の形態において、移動体としては自動車車体、飛行機機体について例示したがこれに限定されず、自動二輪車、自動四輪車（自動車、バス等を含む）、電車（モノレール、鉄道等を含む）、船舶等、様々なものに設置することができる。

【0239】

本実施の形態は、本明細書で示す他の実施の形態と適宜組み合わせることができる。

【実施例】**【0240】**

50

上述した発明の実施例について、図5を参照して以下に説明する。図5は、図1に示す表示装置の一部において動画表示を行い、且つ残部において静止画表示を行う場合の模式図である。そして、図5に示す15bは、動画表示に利用される画素を含む行を含む領域を指し、図5に示す15a、15cは、動画表示に利用される画素を含まない領域を指す。

【0241】

本実施例では、領域15a、15cにおいて上述した発明を実施することが可能である。これにより、表示装置の消費電力を低減することが可能である。なお、領域15bでは、1行毎に順次選択していくようにして動作させる。つまり、動画表示を行う領域を含んでいる行においては、特定の周期で映像信号を入力して、画像を書き換える。そのため、各フレーム期間（またはサブフレーム期間）において、各画素の映像信号の保持期間は同一になる。さらに、当該表示装置として、上記の特許文献1（特開2011-141523号公報）で開示される表示装置と同様の表示装置（各画素に酸化物半導体を含むトランジスタが設けられる表示装置）を適用することで、領域15a、15bの書き換え頻度（フレームレート）を低減することが可能である。これにより、当該表示装置の消費電力をさらに低減することが可能である。

10

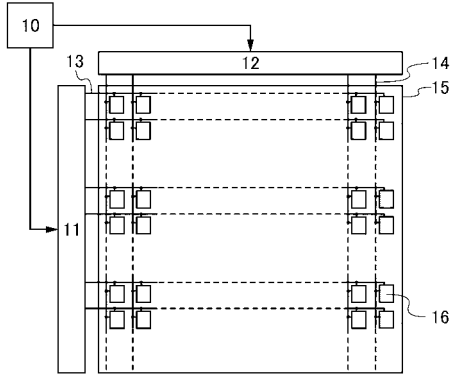
【符号の説明】

【0242】

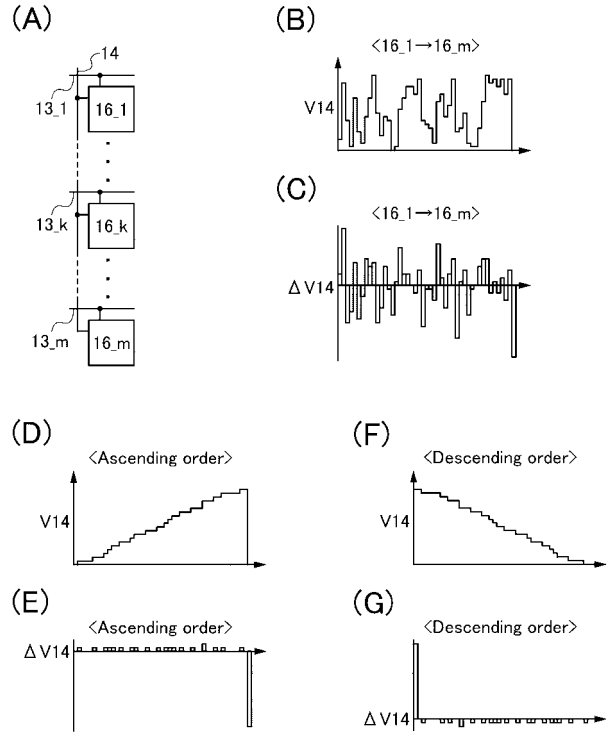
10	回路
11	回路
11__1乃至11__x	シフトレジスタ
12	回路
13	配線
14	配線
15	画素部
15a乃至15c	領域
16	画素

20

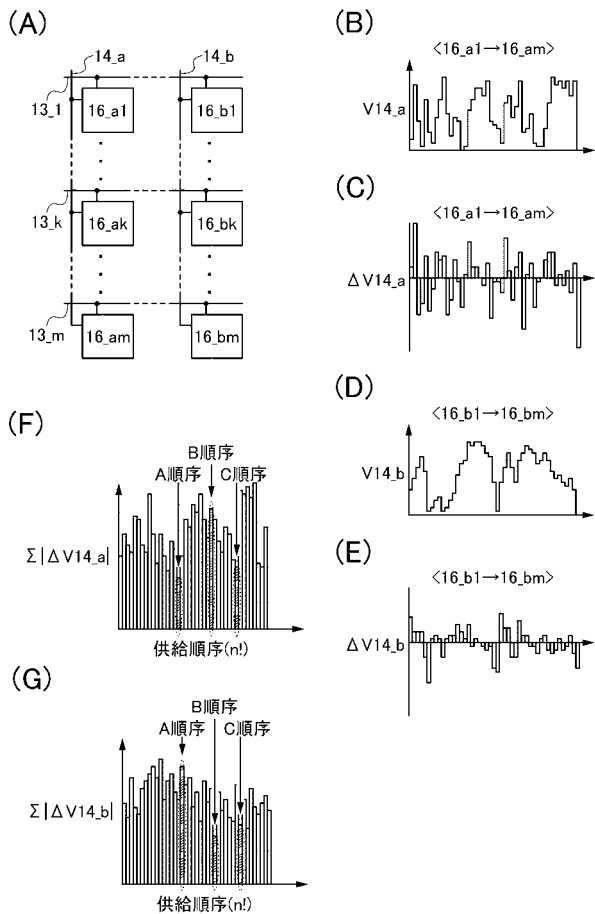
【 図 1 】



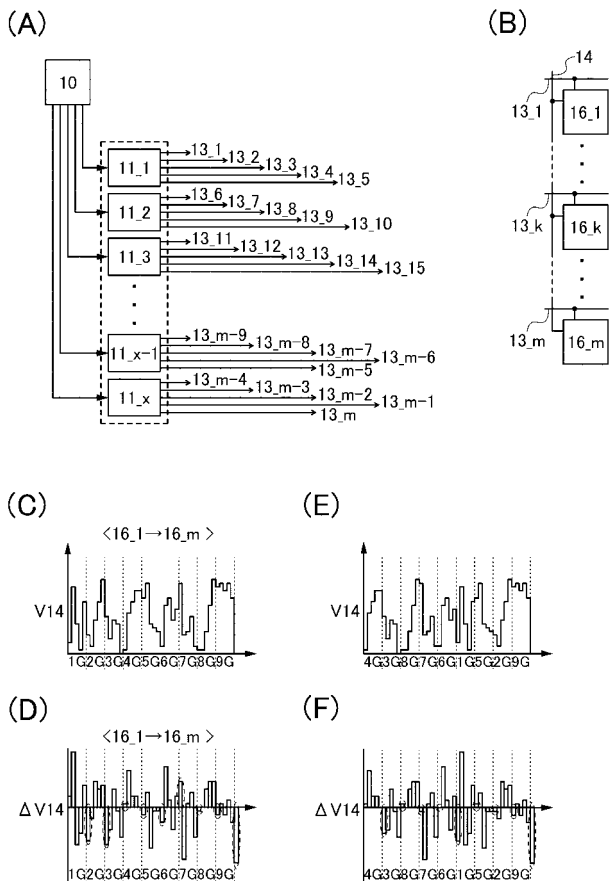
【 図 2 】



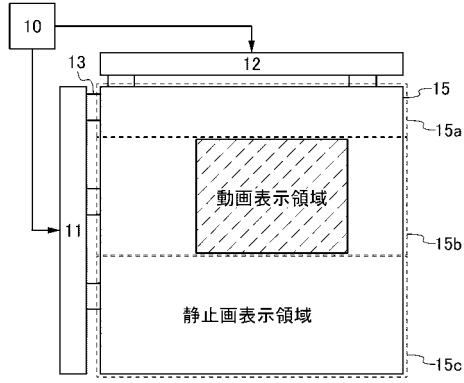
【 図 3 】



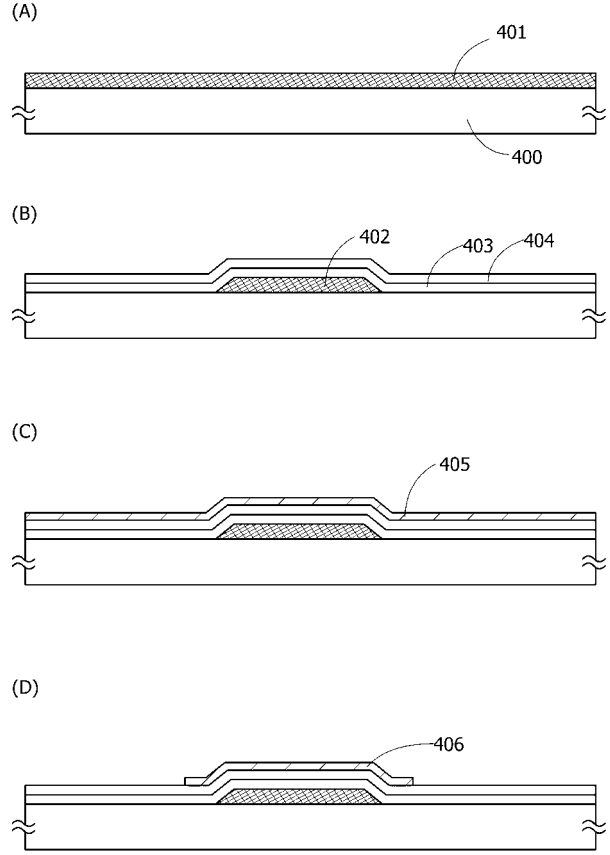
【 図 4 】



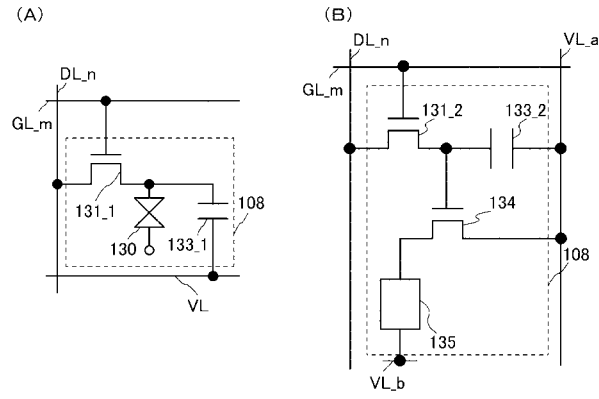
【 図 5 】



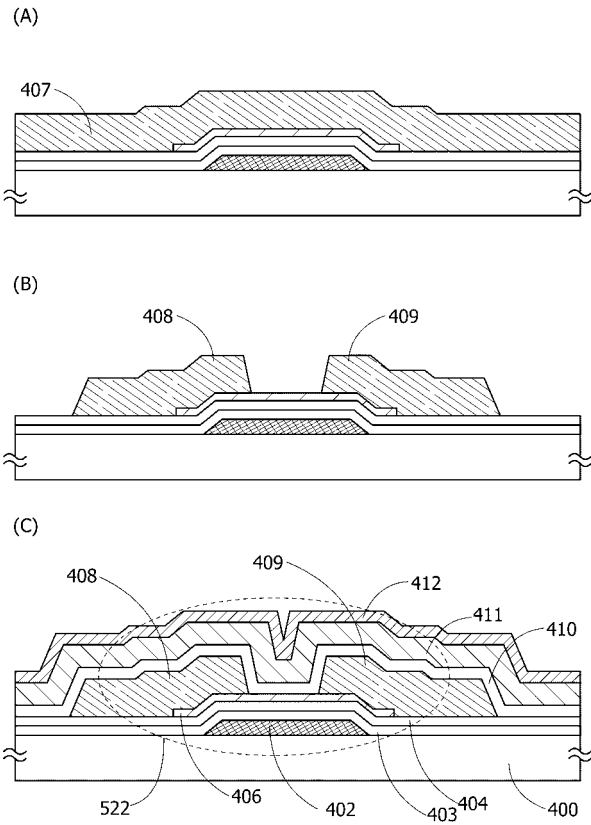
【 図 7 】



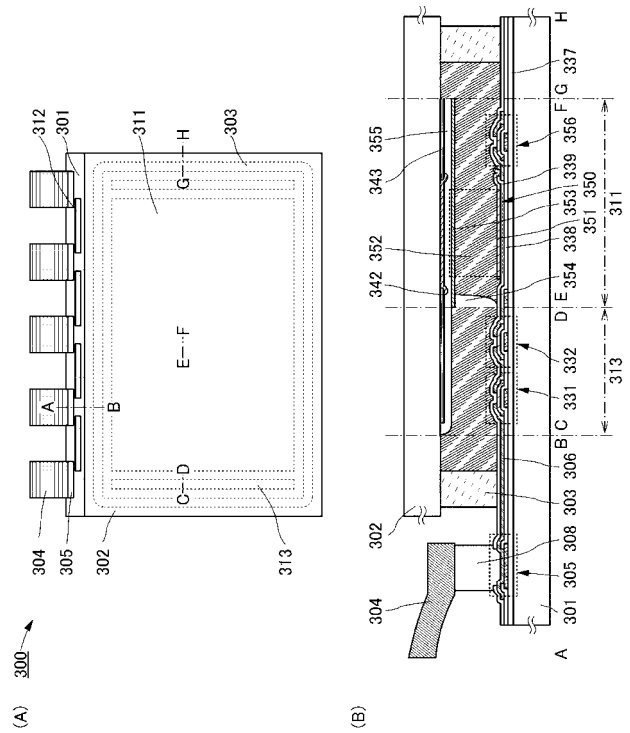
【 図 6 】



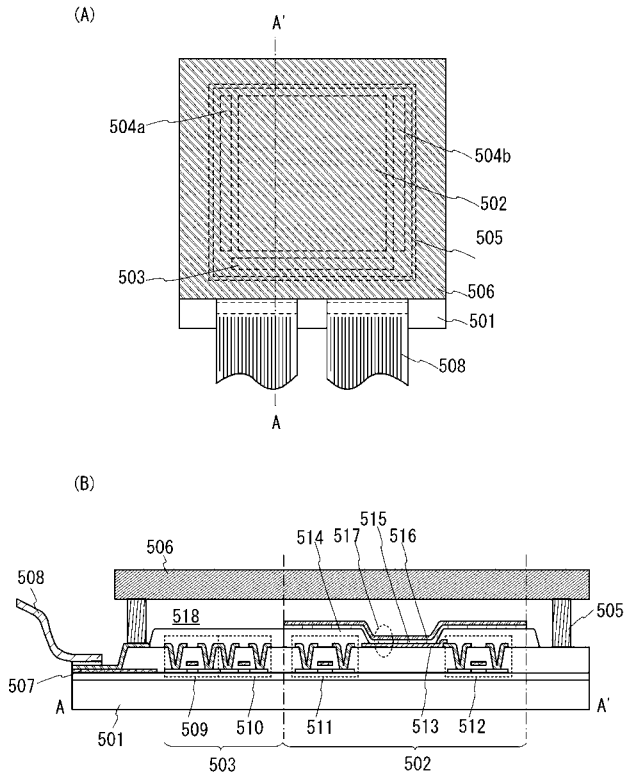
【 図 8 】



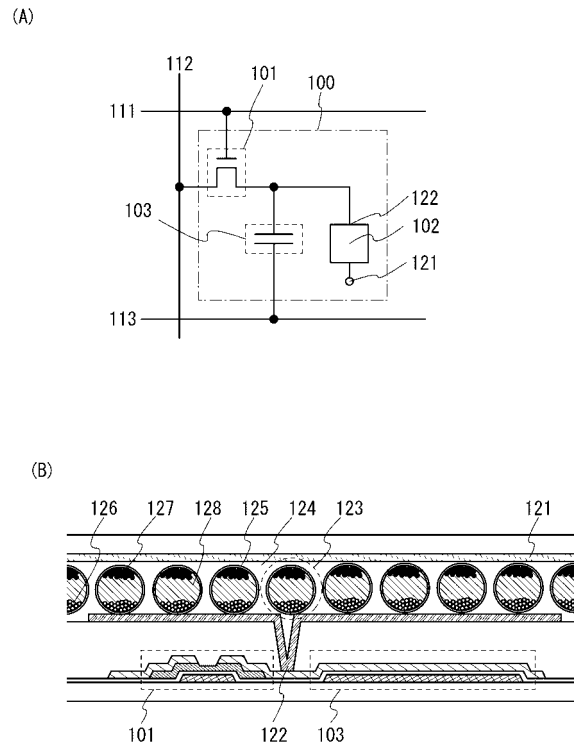
【 図 9 】



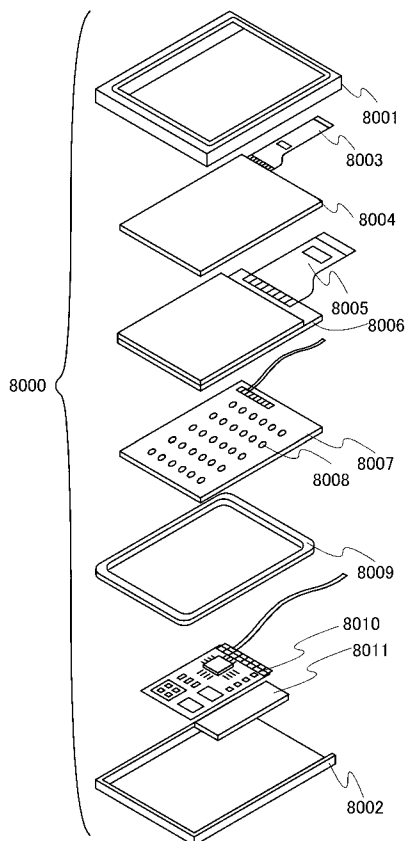
【図10】



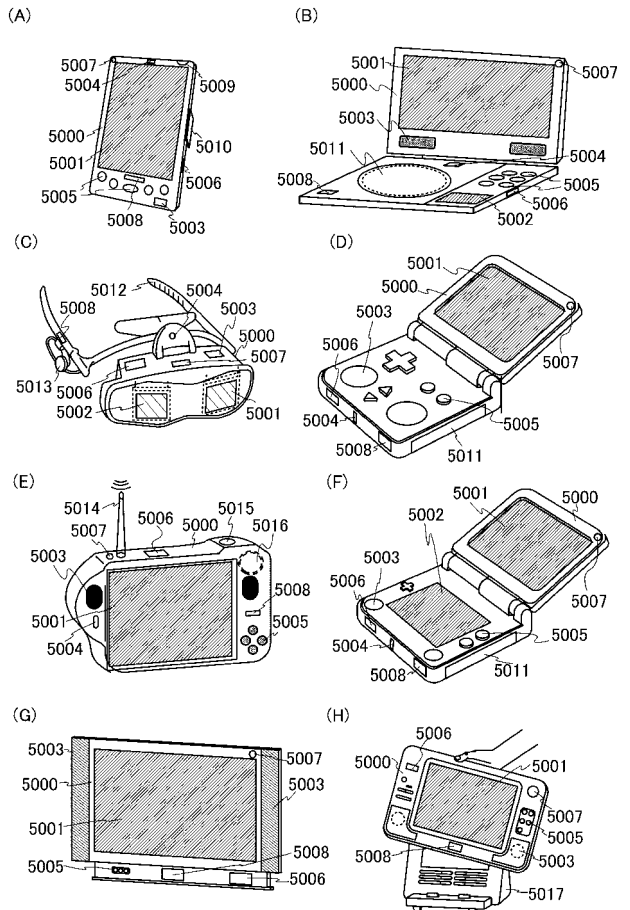
【図11】



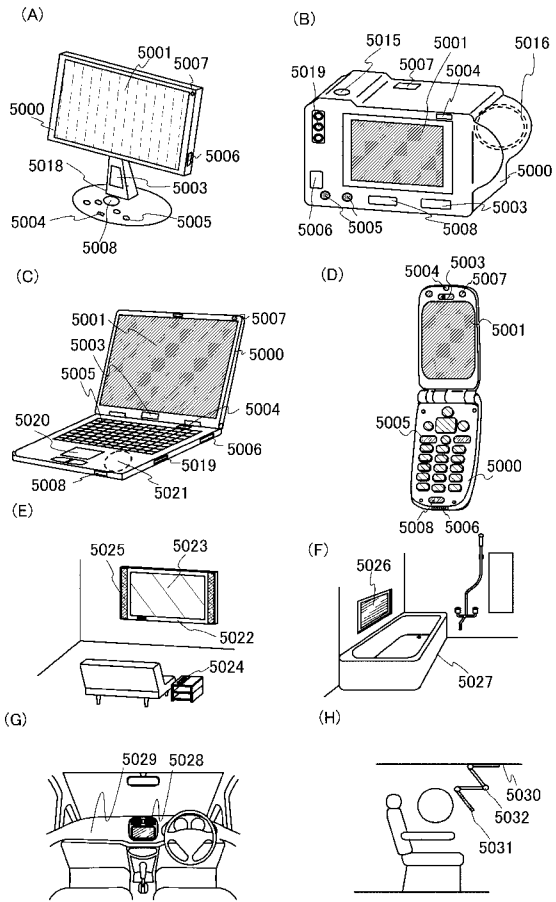
【図12】



【図13】



【 図 1 4 】



フロントページの続き

(51)Int.Cl.	F I	テーマコード(参考)
H 0 1 L 51/50 (2006.01)	G 0 9 G 3/20 6 6 0 U	5 C 3 8 0
H 0 5 B 33/14 (2006.01)	G 0 9 F 9/30 3 3 8	
	G 0 2 F 1/133 5 5 0	
	H 0 5 B 33/14 A	
	H 0 5 B 33/14 Z	

Fターム(参考) 5C006 AA02 AF22 AF42 AF44 AF45 BB16 BC03 BC11 BC22 BF03
 FA04 FA14 FA36 FA47 FA48
 5C080 AA06 AA10 AA13 BB05 DD26 DD29 EE29 JJ02 JJ03 JJ06
 KK07 KK43
 5C094 AA22 BA03 BA27 BA43 CA19 DB04 EA10 FB14 FB20
 5C380 AA01 AA02 AB06 AC09 AC12 BA01 BA03 BA10 BA45 CA29
 CB29 CC62 CD012 CF07 DA32 DA34 DA35 DA41 DA43 DA58
 FA02 FA11 FA21 FA23 FA24