



(12)发明专利申请

(10)申请公布号 CN 109478880 A

(43)申请公布日 2019.03.15

(21)申请号 201780040316.5

(74)专利代理机构 中科专利商标代理有限责任公司 11021

(22)申请日 2017.05.09

代理人 李国华

(30)优先权数据

2016-129436 2016.06.29 JP

(51)Int.Cl.

H03H 9/72(2006.01)

(85)PCT国际申请进入国家阶段日

2018.12.27

H03H 9/64(2006.01)

H04B 1/00(2006.01)

(86)PCT国际申请的申请数据

PCT/JP2017/017560 2017.05.09

H04B 1/52(2015.01)

H03H 9/145(2006.01)

(87)PCT国际申请的公布数据

W02018/003297 JA 2018.01.04

(71)申请人 株式会社村田制作所

地址 日本京都府

(72)发明人 高峰裕一

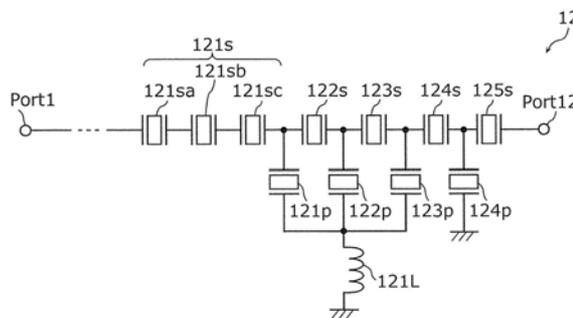
权利要求书2页 说明书17页 附图8页

(54)发明名称

多工器、高频前端电路及通信装置

(57)摘要

在四工器(1)中,双工器(10)的滤波器(12)的通带的频率低于双工器(20)的滤波器(22)的通带的频率,滤波器(12)的最靠近共用端子(Port1)的串联谐振器(121s)由分割谐振器(121sa~121sc)构成,分割谐振器(121sa~121sc)分别是具有IDT电极(32a)及反射器(32c)的弹性波谐振器,包含在规定的频率范围内各自的阻抗特性的纹波互不相同的第一分割谐振器及第二分割谐振器(121sa~121sc),该规定的频率范围是如下的频率范围:与最靠近共用端子(Port1)的串联谐振器(121s)的反谐振频率相比为高频侧,并且由构成反射器(32c)的多个电极指(322c)的间距规定,并且包含在滤波器(22)的通带内。



1. 一种多工器,具备:
共用端子;
第一端子及第二端子;
第一双工器,其配置在连结所述共用端子与所述第一端子的第一路径上;以及
第二双工器,其配置在连结所述共用端子与所述第二端子的第二路径上,
所述第一双工器具备的第一滤波器的通带的频率低于所述第二双工器具备的第二滤波器的通带的频率,
所述第一滤波器具有配置在所述第一路径上的一个以上的串联谐振器以及配置在将该第一路径与接地连结的路径上的一个以上的并联谐振器,
所述一个以上的串联谐振器中的最靠近所述共用端子的串联谐振器由成排地串联连接的多个分割谐振器构成,该多个分割谐振器在彼此之间不与所述一个以上的并联谐振器中的任一个并联谐振器连接,
所述多个分割谐振器分别是具有IDT电极及反射器的弹性波谐振器,
所述多个分割谐振器包含第一分割谐振器及第二分割谐振器,该第一分割谐振器及第二分割谐振器在规定的频率范围内各自的阻抗特性的纹波互不相同,
所述规定的频率范围是如下的频率范围:与最靠近所述共用端子的串联谐振器的反谐振频率相比为高频侧,并且由构成所述反射器的多个电极指的间距规定,并且包含在所述第二滤波器的通带内。
2. 根据权利要求1所述的多工器,其中,
所述多个分割谐振器包含所述纹波互不相同的三个以上的分割谐振器。
3. 根据权利要求1或2所述的多工器,其中,
所述第一分割谐振器及第二分割谐振器的设计参数互不相同,使得所述纹波互不相同。
4. 根据权利要求3所述的多工器,其中,
所述第一分割谐振器及所述第二分割谐振器的所述设计参数互不相同,使得所述IDT电极的电容大致相等。
5. 根据权利要求3或4所述的多工器,其中,
所述设计参数是构成所述IDT电极的多个电极指的间距、交叉宽度、对数及占空比、以及所述IDT电极与所述反射器之间的距离中的至少一个。
6. 根据权利要求1至5中任一项所述的多工器,其中,
关于所述第一分割谐振器及所述第二分割谐振器,在将构成所述IDT电极的多个电极指的间距设为 λ 时,所述IDT电极与所述反射器之间的距离为 0.44λ 以上且小于 0.5λ 。
7. 根据权利要求1至6中任一项所述的多工器,其中,
所述第一滤波器具有由所述一个以上的串联谐振器及所述一个以上的并联谐振器构成的至少一级的梯型的滤波器构造。
8. 根据权利要求7所述的多工器,其中,
所述第一滤波器具有多级的所述梯型的滤波器构造。
9. 根据权利要求1至8中任一项所述的多工器,其中,
所述第一滤波器还具有配置在所述第一路径上的纵耦合型的滤波器构造。

10. 根据权利要求1至9中任一项所述的多工器,其中,
所述多工器还具备:
压电膜,其在主面上配置了所述IDT电极及所述反射器;
高声速支承基板,与在所述压电膜传播的弹性波声速相比,在该高声速支承基板传播的体波声速为高速;以及
低声速膜,其配置在所述高声速支承基板与所述压电膜之间,与在所述压电膜传播的体波声速相比,在该低声速膜传播的体波声速为低速。
11. 根据权利要求1至10中任一项所述的多工器,其中,
所述第一滤波器的通带是Band3中的上行频带,
所述第二滤波器的通带是Band1中的上行频带。
12. 一种高频前端电路,具备:
权利要求1至11中任一项所述的多工器;以及
与所述多工器连接的放大电路。
13. 一种通信装置,具备:
RF信号处理电路,其对由天线元件收发的高频信号进行处理;以及
权利要求12所述的高频前端电路,其在所述天线元件与所述RF信号处理电路之间传递所述高频信号。

多工器、高频前端电路及通信装置

技术领域

[0001] 本发明涉及多工器、高频前端电路及通信装置。

背景技术

[0002] 近年来,针对便携式电话终端等通信装置,为了在一个终端应对多个频带及多个无线方式,所谓的多频带化及多模式化,广泛使用有按照频带对高频信号进行分离(分波)的分波器。作为这种分波器,提出了通过将分别包含发送滤波器及接收滤波器的两个双工器组合而实现四工器化的结构(例如参照专利文献1)。

[0003] 在先技术文献

[0004] 专利文献

[0005] 专利文献1:日本特开2012-028896号公报

发明内容

[0006] 发明要解决的课题

[0007] 在这样构成的四工器等多工器中,经由各滤波器的路径彼此相互连接,因此,一个滤波器的特性可能对其他滤波器的特性造成影响。因此,一个滤波器的特性且对于该一个滤波器自身来说不成为问题的特性可能成为使其他滤波器的特性劣化的主要原因。具体而言,一个滤波器的阻带纹波(在阻带产生的纹波)对一个滤波器自身的通带内的特性不造成影响。但是,在该阻带纹波的产生频率位于其他滤波器的通带内的情况下,成为导致其他滤波器的通带内的纹波(通带纹波)的增大的主要原因。

[0008] 本发明是为了解决上述课题而完成的,其目的在于,提供一种能够抑制通带内的纹波的多工器、高频前端电路及通信装置。

[0009] 用于解决课题的手段

[0010] 为了实现上述目的,本发明的一方式的多工器具备:共用端子;第一端子及第二端子;第一双工器,其配置在连结所述共用端子与所述第一端子的第一路径上;以及第二双工器,其配置在连结所述共用端子与所述第二端子的第二路径上,所述第一双工器具备的第一滤波器的通带的频率低于所述第二双工器具备的第二滤波器的通带的频率,所述第一滤波器具有配置在所述第一路径上的一个以上的串联谐振器、以及配置在将该第一路径与接地连结的路径上的一个以上的并联谐振器,所述一个以上的串联谐振器中的最靠近所述共用端子的串联谐振器由成排地串联连接的多个分割谐振器构成,该多个分割谐振器在彼此之间不与所述一个以上的并联谐振器中的任一个并联谐振器连接,所述多个分割谐振器分别是具有IDT电极及反射器的弹性波谐振器,所述多个分割谐振器包含在规定的频率范围内各自的阻抗特性的纹波互不相同的第一分割谐振器及第二分割谐振器,所述规定的频率范围是如下的频率范围:与最靠近所述共用端子的串联谐振器的反谐振频率相比为高频侧,并且由构成所述反射器的多个电极指的间距规定,并且包含在所述第二滤波器的通带内。

[0011] 这里,弹性波谐振器的阻抗特性在反射器的阻带的高频侧包含由构成反射器的多个电极指(以后记作反射电极指)的间距(电极间距)规定了频率及相位等的纹波。因此,在第一滤波器内的最靠近共用端子的串联谐振器由一个声表面波谐振器构成、且该声表面波谐振器所产生的纹波位于第二滤波器的通带的情况下,在第二滤波器的通带内显现出第一滤波器的串联谐振器的纹波的影响。与此相对,根据本方式,通过由上述规定的频率范围内的各自的阻抗特性的纹波互不相同的第一分割谐振器及第二分割谐振器构成该串联谐振器,由此,能够使在第二滤波器的通带内显现的第一分割谐振器及第二分割谐振器的纹波的影响相互抵消(平滑化)。因此,能够使第一滤波器所产生的纹波平滑化,因此,能够抑制第二滤波器的通带的纹波。

[0012] 另外,也可以是,所述多个分割谐振器包含所述纹波互不相同的三个以上的分割谐振器。

[0013] 由此,能够使第一滤波器所产生的纹波进一步平滑化,因此,能够进一步抑制第二滤波器的通带的纹波。

[0014] 另外,也可以是,所述第一分割谐振器及第二分割谐振器的设计参数互不相同,使得所述纹波互不相同。

[0015] 通过像这样使设计参数不同而使纹波互不相同,因此,能够容易地制造可使第一滤波器所产生的纹波平滑化的多工器。

[0016] 另外,也可以是,所述第一分割谐振器及所述第二分割谐振器的所述设计参数互不相同,使得所述IDT电极的电容大致相等。

[0017] 由此,关于第一谐振器及第二谐振器,能够使阻抗特性的纹波的大小彼此大致相等。因此,能够使第一滤波器所产生的纹波进一步平滑化,因此,能够进一步抑制第二滤波器的通带的纹波。另外,在第一分割谐振器及第二分割谐振器中,IDT电极的电容大致相等,因此,能够使第一分割谐振器及第二分割谐振器的耐电力性能同等。因此,能够提高由多个分割谐振器构成的串联谐振器整体的耐电力性能。

[0018] 另外,也可以是,所述设计参数为构成所述IDT电极的多个电极指的间距、交叉宽度、对数及占空比、以及所述IDT电极与所述反射器之间的距离中的至少一个。

[0019] 由此,关于第一谐振器及第二谐振器,阻抗特性的纹波的大小、相位及频率、或者该纹波的产生频率等互不相同。因此,能够使第一滤波器所产生的纹波进一步平滑化,因此,能够进一步抑制第二滤波器的通带的纹波。另外,在多工器的制造工序中,通过使多个电极指的宽度或长度、或者IDT电极与反射器之间的距离不同,从而能够容易使设计参数不同。

[0020] 另外,也可以是,关于所述第一分割谐振器及所述第二分割谐振器,在将构成所述IDT电极的多个电极指的间距设为 λ 时,所述IDT电极与所述反射器之间的距离为 0.44λ 以上且小于 0.5λ 。

[0021] 即,本申请发明人进行了深入研究,其结果发现,关于第一分割谐振器及第二分割谐振器,在将IDT电极与反射器之间的距离设为 0.44λ 以上且小于 0.5λ 的情况下,能够抑制通带内的纹波。具体而言,当过于减小IDT电极与反射器之间的距离时,第一滤波器的通带内的纹波增大。另外,当过于增大IDT电极与反射器之间的距离时,第二滤波器的通带内的纹波增大。因此,通过使IDT电极与反射器之间的距离落入适当范围,从而针对第一滤波器

及第二滤波器中的任一个都能够抑制通带内的纹波。

[0022] 另外,也可以是,所述第一滤波器具有由所述一个以上的串联谐振器及所述一个以上的并联谐振器构成的至少一级的梯型的滤波器构造。

[0023] 另外,也可以是,所述第一滤波器具有多级的所述梯型的滤波器构造。

[0024] 由此,能够精细地调整第一滤波器整体的通过特性。

[0025] 另外,也可以是,所述第一滤波器还具有配置在所述第一路径上的纵耦合型的滤波器构造。

[0026] 由此,能够适应衰减强化等所要求的滤波器特性。

[0027] 另外,也可以是,所述多工器还具备:压电膜,其在主面上配置了所述IDT电极及所述反射器;高声速支承基板,与在所述压电膜传播的弹性波声速相比,在该高声速支承基板传播的体波声速为高速;以及低声速膜,其配置在所述高声速支承基板与所述压电膜之间,与在所述压电膜传播的体波声速相比,在该低声速膜传播的体波声速为低速。

[0028] 由此,能够将包含IDT电极的各谐振器的Q值维持为较高的值。

[0029] 另外,也可以是,所述第一滤波器的通带是Band3中的上行频带,所述第二滤波器的通带是Band1中的上行频带。

[0030] 在第一滤波器的通带为Band3中的上行频带、且第二滤波器的通带为Band1中的上行频带的情况下,第二滤波器的通带内的纹波容易增大。因此,通过构成为使第一滤波器的最靠近共用端子的串联谐振器满足上述的条件,从而能够有效地抑制该纹波的增大。

[0031] 另外,本发明的一方式的高频前端电路具备:上述任一多工器;以及与所述多工器连接的放大电路。

[0032] 由此,能够提供可抑制通带内的纹波的高频前端电路。

[0033] 另外,本发明的一方式的通信装置具备:RF信号处理电路,其对由天线元件收发的高频信号进行处理;以及上述的高频前端电路,其在所述天线元件与所述RF信号处理电路之间传递所述高频信号。

[0034] 由此,能够提供可抑制通带内的纹波的通信装置。

[0035] 发明效果

[0036] 根据本发明的多工器等,能够抑制通带内的纹波。

附图说明

[0037] 图1是实施方式1的四工器的结构图。

[0038] 图2是说明分配给Band1及Band3的频带的图。

[0039] 图3是实施方式1的滤波器的电路结构图。

[0040] 图4是示意性地表示实施方式1的滤波器的谐振器的俯视图及剖视图。

[0041] 图5是示出在比较例中产生的问题的图。

[0042] 图6是与比较例相比地示出实施例的四工器的通过特性的图。

[0043] 图7是概念性地示出比较例中在通带内产生纹波的主要原因的图。

[0044] 图8是实施方式1的变形例的滤波器的电路结构图。

[0045] 图9是实施方式2的高频前端电路的结构图。

具体实施方式

[0046] 以下,使用实施例及附图对本发明的实施方式详细进行说明。需要说明的是,以下所说明的实施方式均示出包括性的或具体的例子。以下的实施方式所示的数值、形状、材料、构成要素、构成要素的配置及连接方式等是一例,并非意在限定本发明。关于以下的实施方式的构成要素中的未记载于独立权利要求的构成要素,作为任意的构成要素来说明。另外,附图所示的构成要素的大小或大小之比并非是严格的。另外,在各图中,对实质上相同的结构标注相同的标号,有时省略或简化重复的说明。另外,在以下的实施方式中,“连接”不仅指直接连接的情况,也包含经由其他元件等而电连接的情况。

[0047] (实施方式1)

[0048] 在本实施方式中,作为多工器,以四工器为例进行说明。

[0049] [1. 多工器的基本结构]

[0050] 图1是本实施方式的四工器1的结构图。需要说明的是,在该图中,也图示出与四工器1的共用端子Port1连接的天线元件2。

[0051] 四工器1是具备通带互不相同的多个滤波器(这里为四个滤波器11、12、21及22)、且这多个滤波器的天线侧的端子由共用端子Port1共同连接的多工器(分波器)。即,多个滤波器各自的一个端子与共用端子Port1连接。

[0052] 在本实施方式中,四工器1对应于LTE(Long Term Evolution,长期演进),使由3GPP(Third Generation Partnership Project,第三代合作伙伴计划)规定的后述的Band的高频信号通过。

[0053] 具体而言,如图1所示,四工器1具有共用端子Port1、四个独立端子Port11、Port12、Port21及Port22、以及四个滤波器11、12、21及22。

[0054] 共用端子Port1设置为由四个滤波器11、12、21及22共用,在四工器1的内部与这些滤波器11、12、21及22连接。另外,共用端子Port1在四工器1的外部与天线元件2连接。即,共用端子Port1也是四工器1的天线端子。

[0055] 独立端子Port11、Port12、Port21及Port22设置为依次与四个滤波器11、12、21及22独立地对应,在四工器1的内部与所对应的滤波器连接。另外,独立端子Port11、Port12、Port21及Port22在四工器1的外部经由放大电路等(未图示)而与RF信号处理电路(RFIC:Radio Frequency Integrated Circuit,射频集成电路,未图示)连接。

[0056] 滤波器11配置在连结共用端子Port1与独立端子Port11(接收端子)的路径上,在本实施方式中,是将Band3中的下行频带(接收频带)作为通带的接收滤波器。

[0057] 滤波器12配置在连结共用端子Port1与独立端子Port12(发送端子)的路径上,在本实施方式中,是将Band3中的上行频带(发送频带)作为通带的发送滤波器。在本实施方式中,滤波器12相当于配置在连结共用端子Port1与第一端子(这里为独立端子Port12)的第一路径上的第一滤波器。

[0058] 滤波器21配置在连结共用端子Port1与独立端子Port21(接收端子)的路径上,在本实施方式中,是将Band1中的下行频带(接收频带)作为通带的接收滤波器。

[0059] 滤波器22配置在连结共用端子Port1与独立端子Port22(发送端子)的路径上,在本实施方式中,是将Band1中的上行频带(发送频带)作为通带的发送滤波器。在本实施方式中,滤波器22相当于配置在连结共用端子Port1与第二端子(这里为独立端子Port22)的第

二路径上的第二滤波器。

[0060] 这些滤波器11与滤波器12构成将Band3作为通带的非平衡型的双工器10(第一双工器)。即,双工器10配置在连结共用端子Port1与第一端子(这里为独立端子Port12)的第一路径上。另外,滤波器21与滤波器22构成将Band1作为通带的非平衡型的双工器20(第二双工器)。即,双工器20配置在连结共用端子Port1与第二端子(这里为独立端子Port22)的第二路径上。即,本实施方式的四工器1是将Band3作为通带的双工器10的共用端子与将Band1作为通带的双工器20的共用端子由共用端子Port1共用化而成的结构。在本实施方式中,通过双工器10的信号路径与通过双工器20的信号路径由节点N连接。即,节点N是将这两个信号路径共同连接的点,是该两个信号路径的共用连接点。

[0061] 这里,针对分配给本实施方式的四工器1的通带即Band1及Band3的频带进行说明。需要说明的是,以下,关于频带的范围,将表示A以上且B以下的数值范围简化记载为A~B。

[0062] 图2是说明分配给Band1及Band3的频带的图。需要说明的是,以后,例如针对Band1的接收频带(Rx)如“Band1Rx带”那样,有时将各Band的接收频带(Rx)及发送频带(Tx)简化记载为频带名和附加于其末尾的表示接收频带或发送频带的文字。

[0063] 如该图所示,Band1的发送频带被分配1920~1980MHz,Band1的接收频带被分配2110~2170MHz。Band3的发送频带被分配1710~1785MHz,Band3的接收频带被分配1805~1880MHz。因此,作为滤波器11、12、21及22的滤波器特性,要求如该图的实线所示那样的、使对应的Band的发送频带或接收频带通过且使其他频带衰减这样的特性。

[0064] 如以上那样,四工器1具备滤波器12(第一滤波器)、以及通带的频率比滤波器12高的滤波器22(第二滤波器)。另外,四工器1由具备包含滤波器12在内的两个滤波器(在本实施方式中为滤波器11及12)的双工器10(第一双工器)以及具备包含滤波器22在内的两个滤波器(在本实施方式中为滤波器21及22)的双工器20(第二双工器)构成。

[0065] 需要说明的是,两个双工器10及20的通带不局限于Band3及Band1的组合,例如,也可以是Band25及Band66的组合或者Band3及Band7的组合。另外,在四工器1中,在连结各滤波器11、12、21及21与节点N的路径上或者连结节点N与共用端子Port1的路径上等,也可以连接阻抗匹配用的电感器等阻抗元件。

[0066] [2. 滤波器的基本结构]

[0067] 接下来,关于各滤波器11、12、21及21的基本结构,以将Band3Tx作为通带的滤波器12(第一滤波器)的基本结构为例进行说明。

[0068] 图3是滤波器12的电路结构图。如该图所示,滤波器12具备串联谐振器121s~125s、并联谐振器121p~124p以及电感器121L。这里,如该图所示,最靠近共用端子Port1(即,在双工器10及20共用化的天线端子)的串联谐振器121s由多个(在本实施方式中为三个)分割谐振器121sa~121sc构成。但是,为了简明,首先,将串联谐振器121s作为一个元件处理,来说明滤波器12的基本结构。

[0069] 串联谐振器121s~125s在连结共用端子Port1与独立端子Port12的路径(串联臂)上从共用端子Port1侧依次相互串联连接。另外,并联谐振器121p~124p在连结串联谐振器121s~125s的各连接点与基准端子(接地)的路径(并联臂)上相互并联连接。具体而言,并联谐振器121p~123p经由电感器121L而与基准端子连接,并联谐振器124p与基准端子直接连接。通过串联谐振器121s~125s及并联谐振器121p~124p的上述连接结构,滤波器12构

成梯型的带通滤波器。

[0070] 这样,滤波器12(第一滤波器)具有由一个以上的串联谐振器(在本实施方式中为五个串联谐振器121s~125s)及一个以上的并联谐振器(在本实施方式中为四个并联谐振器121p~124p)构成的梯型的滤波器构造。具体而言,滤波器12具有多级(在本实施方式中为四级)的梯型的滤波器构造。由此,能够精细地调整滤波器12整体的通过特性。

[0071] 需要说明的是,滤波器12的串联谐振器及并联谐振器的个数分别不局限于五个和四个,串联谐振器为一个以上且并联谐振器为一个以上即可。即,滤波器12具有一级以上的梯型的滤波器构造即可。

[0072] 另外,并联谐振器121p~123p也可以不经由电感器121L而与基准端子直接连接,并联谐振器124p也可以经由电感器而与基准端子连接。另外,也可以在串联臂上或并联臂上插入或连接电感器及电容器等阻抗元件。

[0073] 另外,在图3中,与并联谐振器121p~123p连接的基准端子(接地)被共用化,与并联谐振器124p连接的基准端子被独立化,但共用化的基准端子及独立化的基准端子不局限于此,例如,也能够根据滤波器12的安装布局的制约等而适当选择。

[0074] 另外,也可以在构成梯型的滤波器构造的串联谐振器121s~125s中的、最靠近共用端子Port1的串联谐振器121s的共用端子Port1侧的节点或者最靠近独立端子Port12的串联谐振器125s的独立端子Port12侧的节点连接并联谐振器。

[0075] 接下来,对构成串联谐振器121s的多个(在本实施方式中为三个)分割谐振器121sa~121sc进行说明。

[0076] 分割谐振器121sa~121sc是将串联谐振器121s分割而成的谐振器,且在彼此之间不与并联谐振器121p~124p中的任一个并联谐振器连接而成排地串联连接。即,分割谐振器121sa~121sc在彼此之间不夹设与其他电路元件连接的连接节点或其他电路元件而串联连接,由此构成串联谐振器121s。

[0077] 这些分割谐振器121sa~121sc包含设计参数互不相同的第一分割谐振器及第二分割谐振器,使得规定的频率范围内的各自的阻抗特性的纹波互不相同。具体而言,在本实施方式中,分割谐振器121sa~121sc的设计参数互不相同,使得规定的频率范围内的各自的阻抗特性的纹波互不相同。即,在本实施方式中,关于分割谐振器121sa~121sc中的任意两个分割谐振器,一方相当于第一分割谐振器,另一方相当于第二分割谐振器,例如,分割谐振器121sa相当于第一分割谐振器,分割谐振器121sb相当于第二分割谐振器。

[0078] 这里,“规定的频率范围”是指,与最靠近共用端子Port1的串联谐振器121s的反谐振频率相比为高频侧、并且由构成反射器32c的多个反射电极指322c的间距(电极间距,在图4中详细进行说明)规定且包含在滤波器22(第二滤波器)的通带内的频率范围。反射电极指322c是构成反射器32c的多个电极指,是所谓的“反射器的电极指”。

[0079] 另外,“阻抗特性的纹波互不相同”是指,在对第一分割谐振器的阻抗特性所显现的第一纹波与第二分割谐振器的阻抗特性所显现的第二纹波进行比较时,纹波的频率成分或相位、或者显现纹波的频率位置等不同。

[0080] 需要说明的是,构成串联谐振器121s的分割谐振器的个数不局限于三个,为多个即可,例如也可以为两个或四个以上。即,分割谐振器的个数能够根据对滤波器12或四工器1要求的电气特性或布局面积等而适当选择。

[0081] 另外,构成串联谐振器121s的多个分割谐振器(在本实施方式中为三个分割谐振器121sa~121sc)包含设计参数互不相同的第一分割谐振器及第二分割谐振器即可,也可以包含设计参数与第一分割谐振器或第二分割谐振器相同的第三分割谐振器。例如,在本实施方式中,分割谐振器121sa~121sc的设计参数互不相同,但分割谐振器121sc(第三分割谐振器)的设计参数也可以与分割谐振器121sa及121sb中的任一方相同。

[0082] 另外,在包含这样的第一分割谐振器~第三分割谐振器的结构中,该第一分割谐振器~第三分割谐振器的排列顺序没有特别限定。例如,可以从最靠近共用端子Port1(即在双工器10及20共用化的天线端子)的一侧依次按照第一分割谐振器、第二分割谐振器及第三分割谐振器的顺序进行排列,也可以按照第一分割谐振器、第三分割谐振器及第二分割谐振器的顺序进行排列。

[0083] [3. 谐振器构造]

[0084] 接下来,对构成滤波器12(第一滤波器)的各谐振器(分割谐振器、串联谐振器及并联谐振器)的构造进行说明。在本实施方式中,该谐振器是声表面波(SAW:Surface Acoustic Wave)谐振器。

[0085] 需要说明的是,其他的滤波器11、21及22不局限于上述结构,能够根据所要求的滤波器特性等而适当设计。具体而言,滤波器11、21及22也可以不具有梯型的滤波器构造,例如也可以为纵耦合型的滤波器构造。另外,构成滤波器11、21及22的各谐振器不局限于SAW谐振器,例如也可以为BAW(Bulk Acoustic Wave,体声波)谐振器。此外,滤波器11、21及22也可以构成为不使用谐振器,例如也可以是LC谐振滤波器或电介质滤波器。

[0086] 图4是示意性地表示本实施方式的滤波器12的谐振器的俯视图及剖视图。该图中例示出表示构成滤波器12的多个谐振器中的分割谐振器121sa的构造的平面示意图及剖面示意图。需要说明的是,图4所示的分割谐振器121sa是用于说明上述多个谐振器的典型构造的分割谐振器,构成电极的电极指的根数、长度等不局限于此。

[0087] 如图4的俯视图所示,分割谐振器121sa具有激励弹性波的IDT电极(InterDigital Transducer,叉指换能器)电极32a及32b、以及反射由IDT电极32a及32b激励的弹性波的反射器32c。反射器32c相对于IDT电极32a及32b配置在弹性波的传播方向上。因此,能够有效地封入由IDT电极32a及32b激励的弹性波,因此,能够抑制弹性波向外部的泄漏。因此,能够提高滤波器12的滤波器特性。具体而言,分割谐振器121sa由相互对置的一对IDT电极32a及32b和一对反射器32c构成。需要说明的是,由于安装布局的制约等,也可以不配置一对反射器32c中的一方。

[0088] IDT电极32a配置为梳形形状,由相互平行的多个电极指322a和将多个电极指322a连接的母线电极321a构成。另外,IDT电极32b配置为梳形形状,由相互平行的多个电极指322b和将多个电极指322b连接的母线电极321b构成。多个电极指322a及322b沿着与X轴方向正交的方向形成。

[0089] 这里,构成串联谐振器121s的多个分割谐振器121sa~121sc中的第分割谐振器及第二分割谐振器的设计参数互不相同,使得IDT电极32a及32b的电容大致相等。由此,在第一分割谐振器及第二分割谐振器中IDT电极32a及32b的电容大致相等,因此,能够使第一分割谐振器及第二分割谐振器的耐电力性能同等。因此,能够提高由多个分割谐振器121sa~121sc构成的串联谐振器121s整体的耐电力性能。例如,IDT电极32a及32b的电容与IDT电极

32a及32b的交叉宽度及对数等成比例。另外，“大致相等”不仅指完全相等，也包含实质上相等。即，“大致”也包含百分之几左右的误差。

[0090] 具体而言，在本实施方式中，多个分割谐振器121sa~121sc的全部的设计参数互不相同，使得IDT电极32a及32b的电容大致相等。即，串联谐振器121s整体的耐电力性能由构成该串联谐振器121s的多个分割谐振器121sa~121sc中的耐电力性能最低的分割谐振器制约。对此，使多个分割谐振器121sa~121sc的全部的IDT电极32a及32b的电容大致相等而使耐电力性能同等，由此，能够提高串联谐振器121s整体的耐电力性能。

[0091] 需要说明的是，多个分割谐振器121sa~121sc包含IDT电极32a及32b的电容大致相等的第一分割谐振器及第二分割谐振器即可，也可以包含IDT电极32a及32b的电容与第一分割谐振器或第二分割谐振器不同的第三分割谐振器。例如，分割谐振器121sc(第三分割谐振器)的IDT电极32a及32b的电容也可以与分割谐振器121sa及121sb不同。

[0092] 一对反射器32c相对于IDT电极32a及32b配置在弹性波的传播方向(X轴方向)上。具体而言，一对反射器32c配置为在弹性波的传播方向上夹着IDT电极32a及32b。各反射器32c由相互平行的多个反射电极指322c和一对母线电极321c构成，该一对母线电极321c包括连接多个反射电极指322c的一个端部的母线电极以及连接多个反射电极指322c的另一个端部的母线电极。多个反射电极指322c与多个电极指322a及322b同样地，沿着与X轴方向正交的方向形成。

[0093] 这样构成的一对反射器32c能够将所传播的弹性波的驻波封入而不泄漏到谐振器(这里为分割谐振器121sa)的外部。由此，该谐振器能够以低损耗传播由IDT电极32a及32b的电极间距、对数及交叉宽度等规定的通带的高频信号，使通带外的高频信号高衰减。

[0094] 另外，由多个电极指322a及322b以及母线电极321a及321b构成的IDT电极32a及32b如图4的剖视图所示那样成为密接层323与主电极层324层叠的层叠构造。另外，反射器32c的剖面构造与IDT电极32a及32b的剖面构造同样，因此以下省略其说明。

[0095] 密接层323是用于使压电体层327与主电极层324的密接性提高的层，作为材料，例如使用Ti。密接层323的膜厚例如为12nm。

[0096] 作为主电极层324的材料，例如使用含有1%的Cu的Al。主电极层324的膜厚例如为162nm。

[0097] 保护层325形成为覆盖IDT电极32a及32b。保护层325是将保护主电极层324避免受到外部环境的破坏、调整频率温度特性、以及提高耐湿性等作为目的的层，例如是以二氧化硅为主成分的膜。保护层325的膜厚例如为25nm。

[0098] 需要说明的是，构成密接层323、主电极层324及保护层325的材料不局限于上述材料。此外，IDT电极32a及32b也可以不是上述层叠构造。IDT电极32a及32b例如也可以由Ti、Al、Cu、Pt、Au、Ag、Pd等金属或合金构成，另外，还可以由通过上述的金属或合金构成的多个层叠体构成。另外，也可以不形成保护层325。

[0099] 这样的IDT电极32a及32b以及反射器32c配置在如下说明的基板320的主面上。以下，对基板320的层叠构造进行说明。

[0100] 如图4的下段所示，基板320具备高声速支承基板328、低声速膜326以及压电体层327，且具有将高声速支承基板328、低声速膜326及压电体层327依次层叠而成的构造。

[0101] 压电体层327是将IDT电极32a及32b以及反射器32c配置在主面上的压电膜。压电

体层327例如由50°Y切割X传播LiTaO₃压电单晶或压电陶瓷(在将以X轴为中心轴从Y轴旋转了50°的轴作为法线的面进行切断而得到的钽酸锂单晶或陶瓷,且声表面波沿X轴方向传播的单晶或陶瓷)构成。在将由IDT电极32a及32b的电极间距(电极周期)决定的弹性波的波长设为 λ 的情况下,压电体层327的厚度为 3.5λ 以下,例如厚度为600nm。

[0102] 高声速支承基板328是对低声速膜326、压电体层327以及IDT电极32a及32b进行支承的基板。高声速支承基板328还是与在压电体层327传播的表面波或边界波的弹性波相比、高声速支承基板328中的体波的声速成为高速的基板,作用为将声表面波封入到层叠有压电体层327及低声速膜326的部分,避免从高声速支承基板328向下方泄漏。高声速支承基板328例如是硅基板,厚度例如为125 μm 。需要说明的是,高声速支承基板328也可以由如下材料中的任一种材料构成:(1)氮化铝、氧化铝、碳化硅、氮化硅、硅、蓝宝石、钽酸锂、铌酸锂或水晶等压电体,(2)氧化铝、氧化锆、堇青石、莫来石、滑石或镁橄榄石等各种陶瓷,(3)氧化镁金刚石(magnesia diamond),(4)以上述各材料为主成分的材料,以及(5)以上述各材料的混合物为主成分的材料。

[0103] 低声速膜326是与在压电体层327传播的弹性波的声速相比、低声速膜326中的体波的声速成为低速的膜,配置在压电体层327与高声速支承基板328之间。通过该构造和弹性波在本质上在低声速的介质中能量集中这一性质,抑制了声表面波能量向IDT电极外的泄漏。低声速膜326例如是以二氧化硅为主成分的膜。在将由IDT电极32的电极间距决定的弹性波的波长设为 λ 的情况下,低声速膜326的厚度为 2λ 以下,厚度例如为670nm。

[0104] 根据基板320的上述层叠构造,与以单层使用压电基板的现有构造相比,能够大幅提高谐振频率及反谐振频率中的Q值。即,能够构成Q值高的声表面波谐振器,因此,能够使用该声表面波谐振器来构成插入损耗小的滤波器。

[0105] 需要说明的是,高声速支承基板328也可以具有将支承基板与高声速膜层叠而成的构造,与在压电体层327传播的表面波或边界波的弹性波相比,在该高声速膜传播的体波的声速成为高速。在该情况下,支承基板能够使用蓝宝石、钽酸锂、铌酸锂、水晶等压电体、氧化铝、氧化镁、氮化硅、氮化铝、碳化硅、氧化锆、堇青石、莫来石、滑石、镁橄榄石等各种陶瓷、玻璃等电介质或硅、氮化镓等半导体及树脂基板等。另外,高声速膜能够使用氮化铝、氧化铝、碳化硅、氮化硅、氮氧化硅、DLC膜或金刚石、以上述材料为主成分的介质、以上述材料的混合物为主成分的介质等各种高声速材料。

[0106] 需要说明的是,在本实施方式中,示出了构成滤波器12的IDT电极32a及32b形成在具有压电体层327的基板320上的例子,但形成IDT电极32a及32b的基板也可以是由压电体层327的单层构成的压电基板。该情况下的压电基板例如由LiTaO₃的压电单晶或LiNbO₃等其他压电单晶构成。

[0107] 另外,形成IDT电极32a及32b的基板只要具有压电体层即可,除了整体由压电体层构成之外,也可以使用在支承基板上层叠有压电体层的构造。

[0108] 另外,上述本实施方式的压电体层327使用了50°Y切割X传播LiTaO₃单晶,但单晶材料的切割角不局限于此。即,也可以根据弹性波滤波器装置的要求通过特性等,适当变更层叠构造、材料及厚度,即便是使用了具有上述以外的切割角的LiTaO₃压电基板或LiNbO₃压电基板等的声表面波滤波器,也能够实现同样的效果。

[0109] 这里,对谐振器的设计参数进行说明。

[0110] 首先,说明与IDT电极32a及32b相关的设计参数。

[0111] 声表面波谐振器的波长由构成图4的中段所示的IDT电极32a及32b的多个电极指322a或322b的反复周期即波长 λ_{IDT} (以后记作IDT波长 λ_{IDT})规定。另外,电极间距(电极周期)是IDT波长 λ_{IDT} 的1/2,在将构成IDT电极32a及32b的电极指322a及322b的线宽设为W、且将相邻的电极指322a与电极指322b之间的空间宽度设为S的情况下,由(W+S)定义。另外,IDT电极32a及32b的交叉宽度L如图4的上段所示那样是指IDT电极32a的电极指322a与IDT电极32b的电极指322b的从X轴方向观察时的重复的电极指长度。另外,各谐振器的电极占空比是多个电极指322a及322b的线宽占有率,是多个电极指322a及322b的线宽相对于该线宽与空间宽度的相加值的比例,由 $W/(W+S)$ 定义。

[0112] 接下来,说明与反射器32c相关的设计参数。

[0113] 反射器32c的波长 λ_{REF} (以后记作REF波长 λ_{REF})是构成反射器32c的多个反射电极指322c的反复周期的2倍,具体而言,是相邻配置的两个反射电极指322c的中心间距离的2倍。

[0114] 最后,说明与IDT电极32a及32b和反射器32c的相对配置相关的参数。

[0115] IDT电极32a及32b与反射器32c之间的距离(以后记作IDT-反射器间隔 λ_{ga})是IDT电极32a及32b与反射器32c之间的距离相对于IDT波长 λ_{IDT} 的比率。具体而言,IDT-反射器间隔 λ_{ga} 是:(i)构成IDT电极32a及32b的多个电极指322a及322b中的最靠反射器32c侧的电极指与(ii)构成反射器32c的多个反射电极指322c中的最靠IDT电极32a及32b侧的反射电极指322c之间的中心间距离。即,IDT-反射器间隔 λ_{ga} 是在弹性波的传播方向上相邻的电极指与反射电极指322c之间的中心间距离。

[0116] [4.完成本发明的经过]

[0117] 通常,在将多个滤波器共同连接的多工器中,各滤波器内的结构与以单体使用滤波器的情况同等地被设计。然而,本申请发明人在这样的多工器(在本实施方式中为四工器1)中注意到主要由于一个滤波器的结构而如图5所示那样在其他滤波器的通带内产生纹波这一问题。

[0118] 图5是示出在后述的比较例中产生的问题的图。具体而言,在该图中,示出了经由以一个谐振器构成了最靠近共用端子Port1的串联谐振器121s的情况下的滤波器22(Band1Tx用滤波器)的路径的通过特性,更具体而言,示出了从独立端子Port22及共用端子Port1的另一方输出的的信号强度相对于输入到独立端子Port22及共用端子Port1的一方的信号的强度之比即插入损耗(Insertion Loss)。

[0119] 如该图所示,在由一个谐振器构成了串联谐振器121s的情况下,在Band1Tx频带内(即,滤波器22的通带内)产生纹波(图中的“通带内纹波”部分)。

[0120] 对此,本申请发明人得到了如下见解:在这样的多工器中,在通带比滤波器22低的滤波器12中使串联谐振器121s由多个分割谐振器121sa~121sc构成,且使至少一个分割谐振器121sa~121sc的设计参数与其他的至少一个分割谐振器121sa~121sc的设计参数不同,由此能够抑制在上述的通带内产生的纹波。

[0121] [5.效果等]

[0122] 对此,以下,基于实施例及比较例对能够抑制在通带内产生的纹波这一效果详细进行说明。

[0123] <实施例>

[0124] 表1示出构成本实施例的滤波器12的串联谐振器121s~125s、并联谐振器121p~124p的设计参数 (IDT波长 λ_{IDT} (电极间距 $\times 2$)、REF波长 λ_{REF} (电极间距 $\times 2$)、交叉宽度L、IDT对数 N_{IDT} 、反射电极指根数 N_{REF} 、IDT-反射器间隔 λ_{ga} 、电极占空比D) 的详细情况。其中, 串联谐振器121s由三个分割谐振器121sa~121sc构成, 因此, 在表1中示出分割谐振器121sa~121sc各自的设计参数的详细情况作为串联谐振器121s的设计参数。

[0125] [表1]

[0126]

	串联谐振器			串联谐振器 122s	串联谐振器 123s	串联谐振器 124s	串联谐振器 125s
	121s						
	分割谐振器 121sa	分割谐振器 121sb	分割谐振器 121sc				
IDT波长 λ_{IDT} (μm)	2.140	2.142	2.144	2.1678	2.1646	2.1694	2.1445
REF波长 λ_{REF} (μm)	同上	同上	同上	同上	同上	同上	同上
交叉宽度L (μm)	31.7	28.8	26.4	33	18	20.1	18.7
IDT对数 N_{IDT}	250	275	300	107	128	190	140
反射电极指根数 N_{REF}	21	21	21	21	21	21	21
IDT-反射器间隔 λ_{ga}	0.5	0.5	0.5	0.5	0.5	0.5	0.5
电极占空比D	0.5	0.5	0.5	0.5	0.5	0.5	0.5
	/			并联谐振器 121p	并联谐振器 122p	并联谐振器 123p	并联谐振器 124p
IDT波长 λ_{IDT} (μm)	/			2.2506	2.2398	2.2507	2.2508
REF波长 λ_{REF} (μm)	/			同上	同上	同上	同上
交叉宽度L (μm)	/			48.8	32.8	82	80
IDT对数 N_{IDT}	/			113	108	38	60
反射电极指根数 N_{REF}	/			21	21	21	21
IDT-反射器间隔 λ_{ga}	/			0.5	0.5	0.5	0.5
电极占空比D	/			0.5	0.5	0.5	0.5

[0127] 如上述表1所示, 在本实施例中, 分割谐振器121sa~121sc的交叉宽度L及IDT对数 N_{IDT} 不同。即, 交叉宽度L及IDT对数 N_{IDT} 是在分割谐振器121sa~121sc之间互不相同的设计参数。

[0128] 需要说明的是,在分割谐振器121sa~121sc之间互不相同的设计参数不局限于交叉宽度L及IDT对数 N_{IDT} ,是IDT波长 λ_{IDT} 、交叉宽度L(多个电极指322a及322b的交叉宽度)、IDT对数 N_{IDT} (多个电极指322a及322b的对数)及电极占空比D、以及IDT-反射器间隔 λ_{ga} (IDT电极32a及32b与反射器32c之间的距离)中的至少一个即可。由此,在四工器1的制造工序中,通过使多个电极指322a及322b的宽度或长度、或者IDT电极32a及32b与反射器32c之间的距离不同,能够容易使设计参数不同。

[0129] 另外,在分割谐振器121sa~121sc之间互不相同的设计参数不局限于上述的例子,例如也可以是构成基板320的至少一个构件(在本实施方式中为高声速支承基板328、低声速膜326及压电体层327中的至少一个)的厚度及材质等。

[0130] <比较例>

[0131] 比较例的滤波器除了串联谐振器121s由一个谐振器构成这一点之外,具有与实施例的滤波器12同样的结构。表中示出构成比较例的滤波器的串联谐振器121s的设计参数(IDT波长 λ_{IDT} 、REF波长 λ_{REF} 、交叉宽度L、IDT对数 N_{IDT} 、反射电极指根数 N_{REF} 、IDT-反射器间隔 λ_{ga} 、电极占空比D)的详细情况。需要说明的是,串联谐振器121s以外的谐振器的设计参数与实施例同样,因此省略记载。

[0132] [表2]

	串联谐振器 121s
IDT 波长 λ_{IDT} (μm)	2.142
REF 波长 λ_{REF} (μm)	同上
交叉宽度 L (μm)	17.6
IDT 对数 N_{IDT}	150
反射电极指根数 N_{REF}	21
IDT-反射器间隔 λ_{ga}	0.5
电极占空比 D	0.5

[0134] <实施例与比较例的比较>

[0135] 图6是与比较例相比地示出实施例的四工器1的通过特性的图。具体而言,该图示出经由滤波器22(Band1Tx用滤波器)的路径的通过特性,更具体而言,示出从共用端子Port1输出的信号的强度相对于输入到独立端子Port22的信号强度之比即插入损耗。

[0136] 根据该图可知,实施例与比较例1相比,抑制了通带内(这里为Band1Tx频带内)的纹波(由图中的虚线包围的部分)。

[0137] 其理由如下。

[0138] 图7是概念性地示出在比较例中在通带内产生纹波的主要原因的图。该图的(a)是示意性地示出构成谐振器的反射器32c的反射特性的图,具体而言示出该反射系数的频率特性。该图的(b)是示意性地示出谐振器的谐振特性的图,具体而言示出谐振器的阻抗的频率特性(所谓的阻抗特性)。该图的(c)与图2同样地是对Band1及Band3的频率关系进行说明的图,以实线示意性地示出对各滤波器11、12、21及22要求的滤波器特性。

[0139] 反射器32c被设计为,在包含谐振器的谐振频率在内的规定频带具有高反射系数,使得封入所传播的声表面波,避免向外部泄漏。

[0140] 此时,如图7的(a)所示,在反射系数高的规定频带的周边频带,产生反射系数反复变大或变小的反射系数的反弹(该图的A部分)。

[0141] 在SAW谐振器中,由于该反射系数的反弹,如图7的(b)所示,在频率比谐振特性高的一侧(即,与谐振频率 f_r 及反谐振频率 f_a 中的任一方相比为高频侧),在阻抗特性产生纹波(该图的B部分)。

[0142] 通常,在具有梯型的滤波器构造的滤波器中,通过使串联谐振器的谐振频率 f_{rs} 与并联谐振器的反谐振频率 f_{ap} 大致一致,从而构成以 f_{rs} 及 f_{ap} 为通带的中心频率的带通型滤波器。因此,在梯型的滤波器构造中,当将SAW谐振器用作串联谐振器时,在带通型滤波器的高频侧的阻带中产生因上述的纹波引起的阻带纹波(在阻带产生的纹波)。

[0143] 这样的阻带纹波在滤波器单体中不怎么成为问题。然而,该阻带纹波在具备多个滤波器的多工器中,在一个滤波器的阻带纹波的产生频率位于其他滤波器的通带内的情况下,成为导致其他滤波器的通带中的纹波(通带纹波)增大的主要原因。

[0144] 此时,在将Band3的双工器10与Band1的双工器20组合而成的多工器(四工器)中,在如比较例那样由一个谐振器构成Band3Tx带用的滤波器12的串联谐振器121s的情况下,由串联谐振器121s产生的纹波位于Band1Tx带(参照图7的(b)及(c))。因此,在比较例中,在经由滤波器22(Band1Tx用滤波器)的路径中,在通带内产生纹波。

[0145] 与此相对,在实施例中,由多个分割谐振器121sa~121sc构成滤波器12的串联谐振器121s,这多个分割谐振器121sa~121sc的设计参数互不相同,使得规定的频率范围内的各自的阻抗特性的纹波互不相同。

[0146] 由此,关于滤波器12,在上述规定的频率范围内,能够使阻抗特性的纹波在多个分割谐振器121sa~121sc之间不同。因此,能够抑制与滤波器12共同连接的滤波器22的通带内的纹波。

[0147] 即,SAW谐振器的阻抗特性在反射器32c的阻带的高频侧包含由反射电极指322c的间距 λ_{REF} 规定了频率及相位等的纹波。因此,在滤波器12(第一滤波器)内的最靠近共用端子Port1的串联谐振器121s由一个SAW谐振器构成、且该SAW谐振器所产生的纹波位于滤波器22(第二滤波器)的通带的情况下,在该通带内显现出串联谐振器121s的纹波的影响。

[0148] 与此相对,如实施例那样,通过由设计参数互不相同以使得规定的频率范围内的各自的阻抗特性的纹波互不相同的多个分割谐振器121sa~121sc构成串联谐振器121s,由此,分别构成分割谐振器121sa~121sc的SAW谐振器所产生的纹波互不相同。因此,即便在这些SAW谐振器所产生的纹波位于滤波器22的通带的情况下,由于纹波的频率位置、频率成分、相位等互不相同,因此,能够使在滤波器22(第二滤波器)的通带内显现的分割谐振器121sa~121sc的纹波的影响相互抵消(平滑化)。

[0149] 这样,实施例与比较例相比,在滤波器22的通带内,滤波器12的串联谐振器121s所产生的纹波得以平滑化,因此,能够抑制该通带的纹波。

[0150] 具体而言,上述的实施例与比较例相比,通过使设计参数不同而使纹波互不相同,因此,能够容易地制造可使滤波器12所产生的纹波平滑化的四工器1(多工器)。

[0151] 尤其是在上述的实施例中,构成串联谐振器121s的全部的分割谐振器121sa~121sc的设计参数互不相同,使得上述的规定的频率范围内的纹波互不相同。因此,与仅使一个分割谐振器(例如分割谐振器121sa)与其他的分割谐振器(例如分割谐振器121sb及121sc)的设计参数互不相同的情况相比,能够进一步抑制在滤波器22(第二滤波器)的通带内显现的分割谐振器121sa~121sc的纹波。

[0152] 另外,在上述的实施例中,构成串联谐振器121s的一分割谐振器(例如分割谐振器121sa)及第二分割谐振器(例如分割谐振器121sb)的设计参数互不相同,使得IDT电极32a及32b的电容彼此大致相等。由此,与第一分割谐振器及第二分割谐振器的电容互不相同的情况相比,关于第一分割谐振器及第二分割谐振器,能够使阻抗特性的纹波的大小彼此大致相等。因此,能够使滤波器12(第一滤波器)所产生的纹波进一步平滑化,因此,能够进一步抑制滤波器22(第二滤波器)的通带的纹波。

[0153] 尤其是在上述的实施例中,构成串联谐振器121s的全部的分割谐振器121sa~121sc的设计参数互不相同,使得上述电容彼此大致相等。由此,关于全部的分割谐振器121sa~121sc,能够使阻抗特性的纹波的大小彼此大致相等。因此,关于滤波器12,能够实现纹波的进一步平滑化,因此,关于滤波器22,能够实现通带中的纹波的进一步抑制。

[0154] 另外,在上述的实施例中,作为上述设计参数,构成串联谐振器121s的一分割谐振器(例如分割谐振器121sa)及第二分割谐振器(例如分割谐振器121sb)的多个电极指322a或322b的电极间距、交叉宽度L、IDT对数 N_{IDT} 及电极占空比D、以及IDT-反射器间隔 λ_{ga} 中的至少一个(这里为交叉宽度L及IDT对数 N_{IDT})互不相同。

[0155] 由此,关于第一谐振器及第二谐振器,阻抗特性的纹波的大小、相位及频率、或者该纹波的产生频率等互不相同。因此,能够使滤波器12所产生的纹波进一步平滑化,因此,能够进一步抑制滤波器22的通带的纹波。

[0156] (实施方式1的变形例)

[0157] 在上述实施方式1中,关于第一滤波器(实施方式1中为滤波器12),以仅具有梯型的滤波器构造的结构为例进行了说明。但是,第一滤波器除了具有梯型的滤波器构造之外,还可以具有纵耦合型的滤波器构造。对此,在本变形例中,针对具备具有这种滤波器构造的第一滤波器的四工器进行说明。需要说明的是,关于四工器所具备的多个滤波器中的第一滤波器以外的滤波器,具有与实施方式1同样的结构,因此省略说明。

[0158] 图8是实施方式1的变形例的滤波器12A(第一滤波器)的电路结构图。

[0159] 如该图所示,滤波器12A具备串联谐振器121s及122s、并联谐振器121p及122p、以及纵耦合谐振器150。即,滤波器12A是在梯型的滤波器构造的基础上附加了纵耦合谐振器150的滤波器。

[0160] 纵耦合谐振器150具有配置在共用端子Port1与独立端子Port12之间的纵耦合型的滤波器构造。在本实施方式中,纵耦合谐振器150配置在串联谐振器122s的独立端子Port12侧,由九个IDT和配置在九个IDT的两端的反射器构成。需要说明的是,纵耦合谐振器

150所配置的位置不局限于此,例如,也可以为串联谐振器121s与串联谐振器122s之间,或者为串联谐振器121s的共用端子Port1侧。

[0161] 即便是具备如以上那样构成的第一滤波器(本变形例中为滤波器12A)的四工器,也与实施方式1同样地,通过由分割谐振器121sa~121sc构成最靠近共用端子Port1的串联谐振器(在本实施方式中为串联谐振器121s),从而能够抑制通带内的纹波。

[0162] 另外,根据本实施方式的滤波器12A,通过具有纵耦合型的滤波器构造,从而能够适应衰减强化等所要求的滤波器特性。

[0163] (实施方式2)

[0164] 上述实施方式1及其变形例的四工器也能够应用于高频前端电路、以及具备该高频前端电路的通信装置。对此,在本实施方式中,对这样的高频前端电路及通信装置进行说明。

[0165] 图9是实施方式2的高频前端电路30的结构图。需要说明的是,该图还一并图示出与高频前端电路30连接的各构成要素(天线元件2、RF信号处理电路(RFIC)3、以及基带信号处理电路(BBIC)4)。高频前端电路30、RF信号处理电路3以及基带信号处理电路4构成通信装置40。

[0166] 高频前端电路30具备实施方式1的四工器1、接收侧开关13及发送侧开关23、低噪声放大器电路14、以及功率放大器电路24。

[0167] 接收侧开关13是具有与四工器1的接收端子即独立端子Port11及Port21独立连接的两个选择端子、以及与低噪声放大器电路14连接的共用端子的开关电路。

[0168] 发送侧开关23是具有与四工器1的发送端子即独立端子Port12及Port22独立连接的两个选择端子、以及与功率放大器电路24连接的共用端子的开关电路。

[0169] 这些接收侧开关13及发送侧开关23分别按照来自控制部(未图示)的控制信号而将共用端子与对应于规定频带的信号路径连接,例如由SPDT(Single Pole Double Throw,单刀双掷)型的开关构成。需要说明的是,与共用端子连接的选择端子不局限于一个,也可以为多个。即,高频前端电路30也可以对应于载波聚合。

[0170] 低噪声放大器电路14是将经由天线元件2、四工器1及接收侧开关13的高频信号(这里为高频接收信号)放大并向RF信号处理电路3输出的接收放大电路。

[0171] 功率放大器电路24是将RF信号处理电路3输出的高频信号(这里为高频发送信号)放大并经由发送侧开关23及四工器1向天线元件2输出的发送放大电路。

[0172] RF信号处理电路3通过下转换(down convert)等对从天线元件2经由接收信号路径输入的高频接收信号进行信号处理,将通过该信号处理而生成接收信号向基带信号处理电路4输出。另外,RF信号处理电路3通过上转换(up convert)等对从基带信号处理电路4输入的发送信号进行信号处理,将通过该信号处理而生成的高频发送信号向功率放大器电路24输出。RF信号处理电路3例如为RFIC。

[0173] 由基带信号处理电路4处理后的信号例如作为图像信号而用于图像显示,或者作为声音信号而用于通话。

[0174] 需要说明的是,高频前端电路30也可以在上述的各构成要素之间具备其他电路元件。

[0175] 根据如以上那样构成的高频前端电路30及通信装置40,通过具备上述实施方式1

的四工器1,能够抑制通带内的纹波。

[0176] 需要说明的是,高频前端电路30也可以具备实施方式1的变形例的四工器来代替实施方式1的四工器1。

[0177] 另外,根据高频信号的处理方式,通信装置40也可以不具备基带信号处理电路(BBIC)4。

[0178] (其他实施方式)

[0179] 以上,针对本发明的实施方式的多工器、高频前端电路及通信装置,举出实施方式及其变形例进行了说明,但本发明也包含将上述实施方式及变形例中的任意的构成要素组合而实现的其他的实施方式、在不脱离本发明的主旨的范围内对上述实施方式实施本领域技术人员想到的各种变形而得到的变形例、内置有本发明的多工器、高频前端电路及通信装置的各种设备。

[0180] 例如,在上述说明中,作为多工器,以由两个双工器构成的四工器为例进行了说明,但本发明例如也能够应用于由三个双工器构成的六工器。即,多工器具备两个以上的双工器即可。

[0181] 另外,在上述实施方式1中,说明了滤波器12相当于第一滤波器且滤波器22相当于第二滤波器的情况。即,第一滤波器及第二滤波器在上述实施方式1中都为发送滤波器。但是,只要是在由一个谐振器构成第一滤波器的最靠近共用端子的串联谐振器的情况下,第一滤波器的阻带纹波位于第二滤波器的通带内的多工器,则本发明能够不被第一滤波器及第二滤波器的用途等限定而进行应用。因此,第一滤波器及第二滤波器中的至少一方也可以为接收滤波器。

[0182] 另外,第一滤波器的最靠近共用端子的串联谐振器不局限于SAW谐振器,例如也可以是BAW谐振器。

[0183] 另外,在上述实施方式1中,作为使第一分割谐振器与第二分割谐振器的阻抗特性的纹波不同的方法,以使设计参数不同的方法为例进行了说明。但是,使该阻抗特性的纹波不同的方法不局限于使设计参数不同的方法,例如也可以通过使第一分割谐振器及第二分割谐振器的外部环境等不同而实现。

[0184] 另外,从抑制通带内的纹波的观点出发,关于第一分割谐振器及第二分割谐振器(例如分割谐振器121sa及121sb),在将由IDT电极32a及32b的电极周期决定的弹性波的波长设为 λ 时,IDT电极32a及32b与反射器32c之间的距离优选为 0.44λ 以上且小于 0.5λ 。即,在上述说明中,优选满足 $0.44 \leq \lambda_{ga} < 0.5$ 。即,本申请发明人进行了深入研究,其结果发现,关于第一分割谐振器及第二分割谐振器,在将IDT电极32a及32b与反射器32c之间的距离设为 0.44λ 以上且小于 0.5λ 的情况下,能够抑制通带内的纹波。具体而言,当过于减小IDT电极32a及32b与反射器32c之间的距离时,第一滤波器的通带内的纹波增大。另外,当过于增大IDT电极32a及32b与反射器32c之间的距离时,第二滤波器的通带内的纹波增大。因此,通过使IDT电极32a及32b与反射器32c之间的距离落入适当范围,从而针对第一滤波器及第二滤波器中的任一个都能够抑制通带内的纹波。

[0185] 产业上的可利用性

[0186] 本发明作为能够应用于多频带系统的多工器、前端电路及通信装置,在便携式电话等通信设备中能够广泛利用。

[0187]	附图标记说明:	
[0188]	1	四工器;
[0189]	2	天线元件;
[0190]	3	RF信号处理电路 (RFIC);
[0191]	4	基带信号处理电路 (BBIC);
[0192]	10、20	双工器;
[0193]	11、12、12A、21、22	滤波器;
[0194]	13	接收侧开关;
[0195]	14	低噪声放大器电路;
[0196]	23	发送侧开关;
[0197]	24	功率放大器电路;
[0198]	30	高频前端电路;
[0199]	32a、32b	IDT电极;
[0200]	32c	反射器;
[0201]	40	通信装置;
[0202]	121s~125s	串联谐振器;
[0203]	121sa~121sc	分割谐振器;
[0204]	121p~124p	并联谐振器;
[0205]	121L	电感器;
[0206]	150	纵耦合谐振器;
[0207]	320	基板;
[0208]	321a、321b、321c	母线电极;
[0209]	322a、322b	电极指;
[0210]	322c	反射电极指 (反射器的电极指);
[0211]	323	密接层;
[0212]	324	主电极层;
[0213]	325	保护层;
[0214]	326	低声速膜;
[0215]	327	压电体层;
[0216]	328	高声速支承基板;
[0217]	Port1	共用端子;
[0218]	Port11、Port12、Port21、Port22	独立端子。

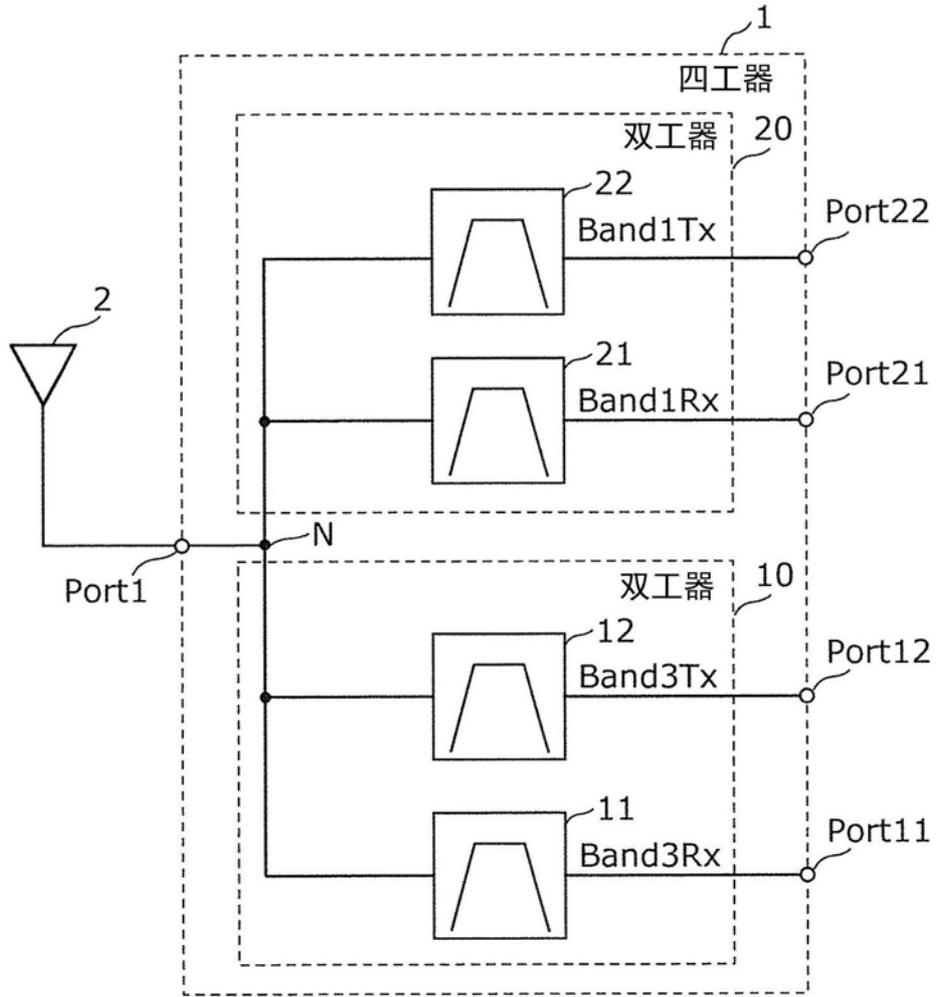


图1

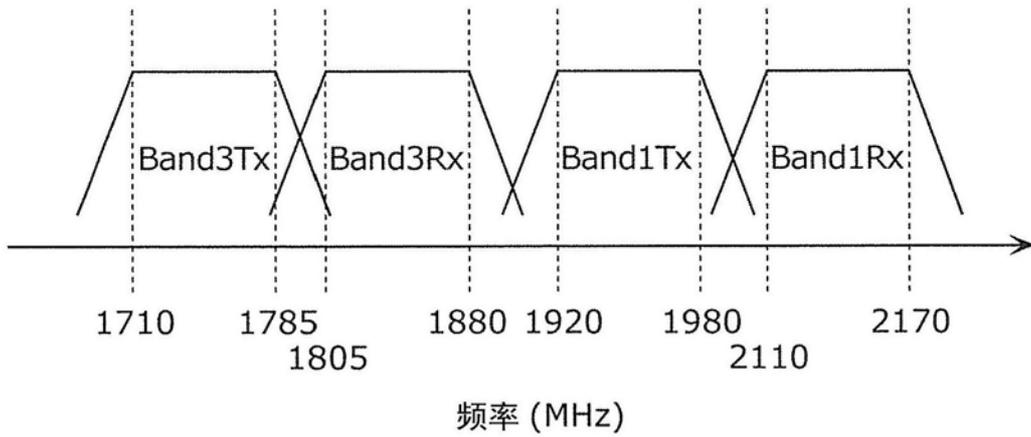


图2

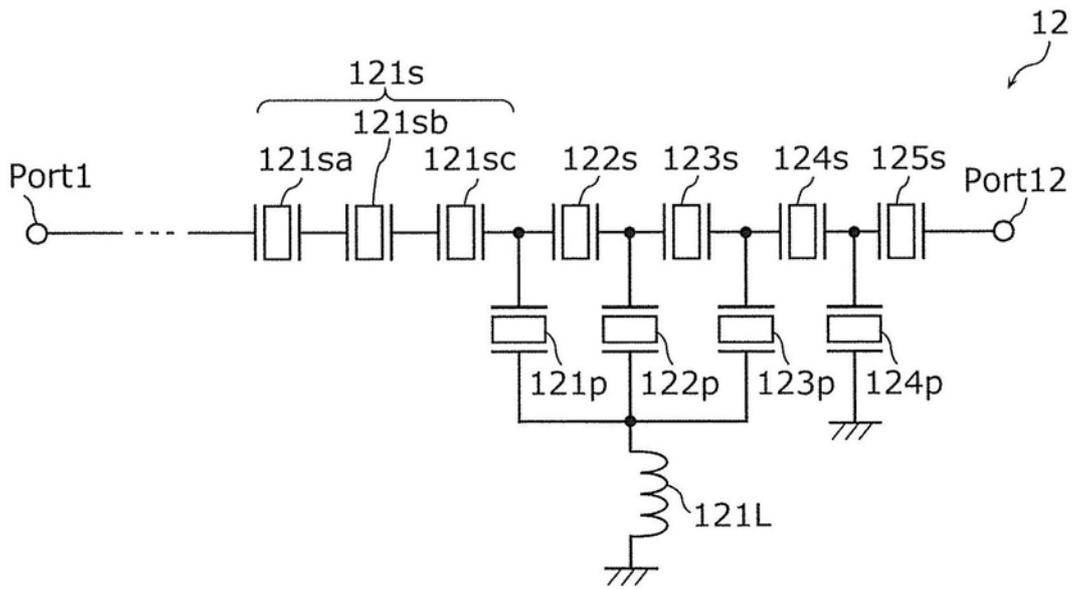


图3

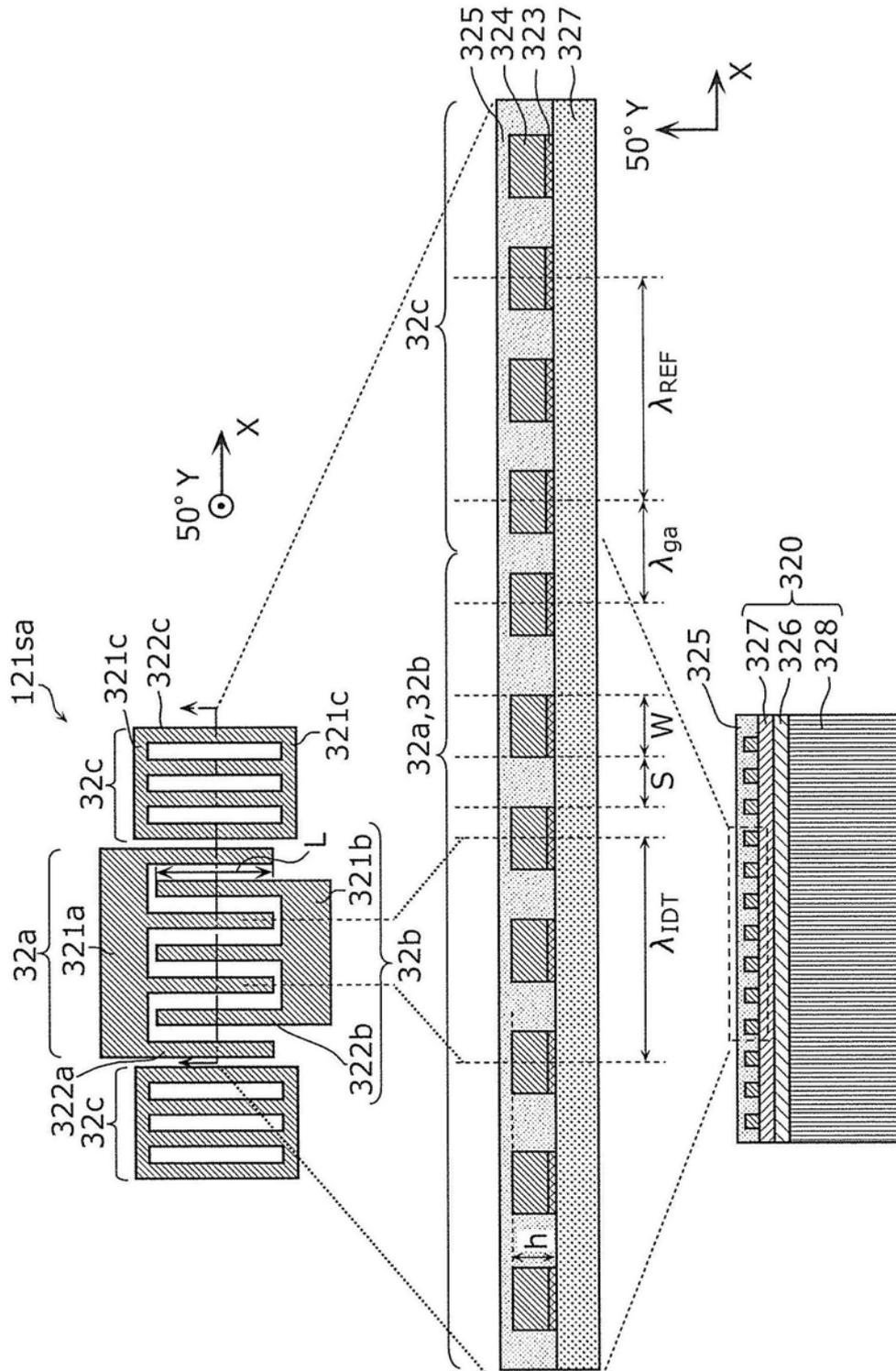


图4

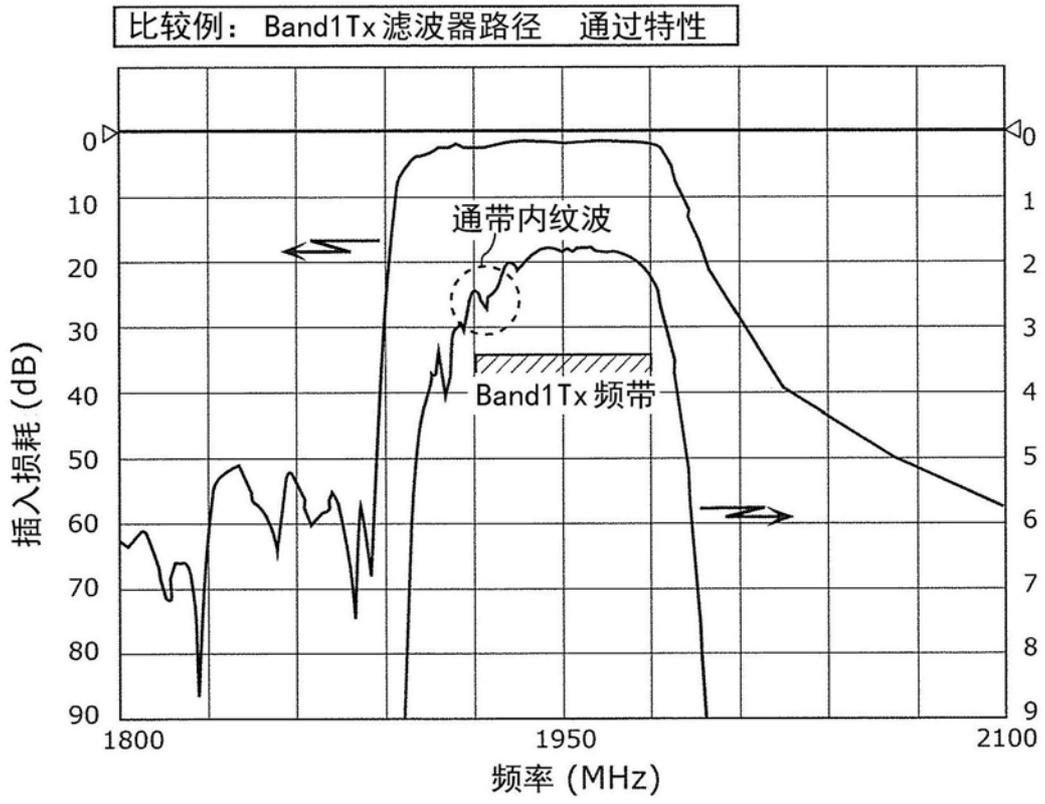


图5

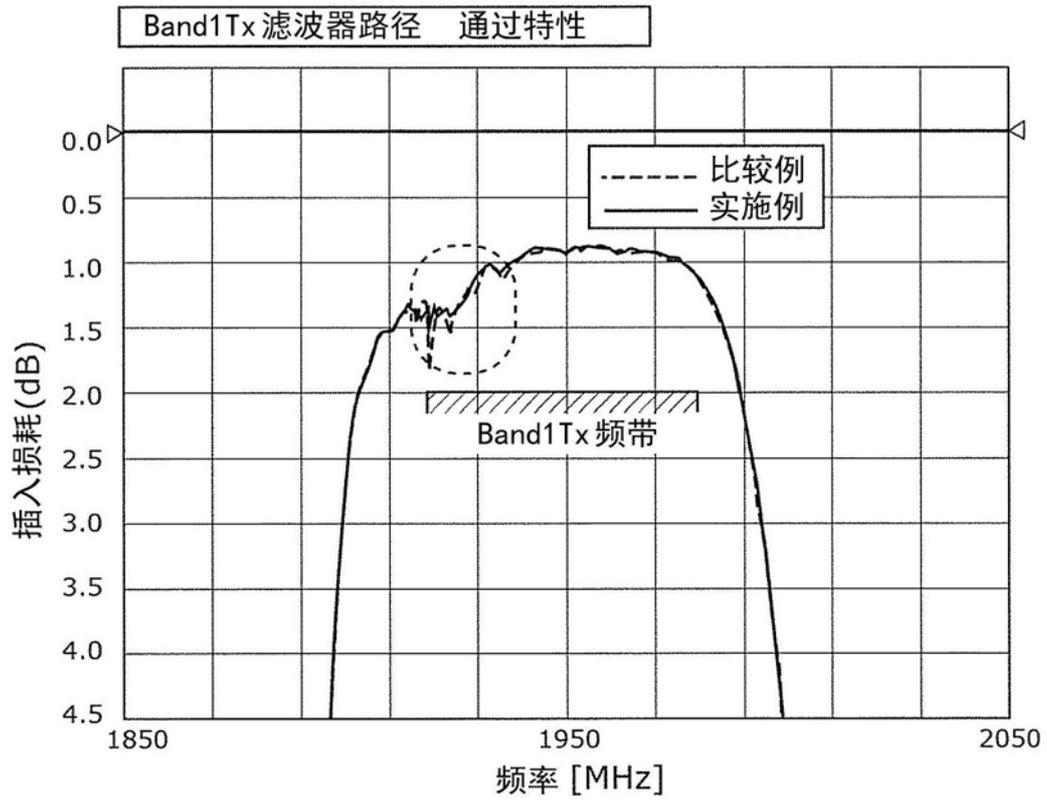


图6

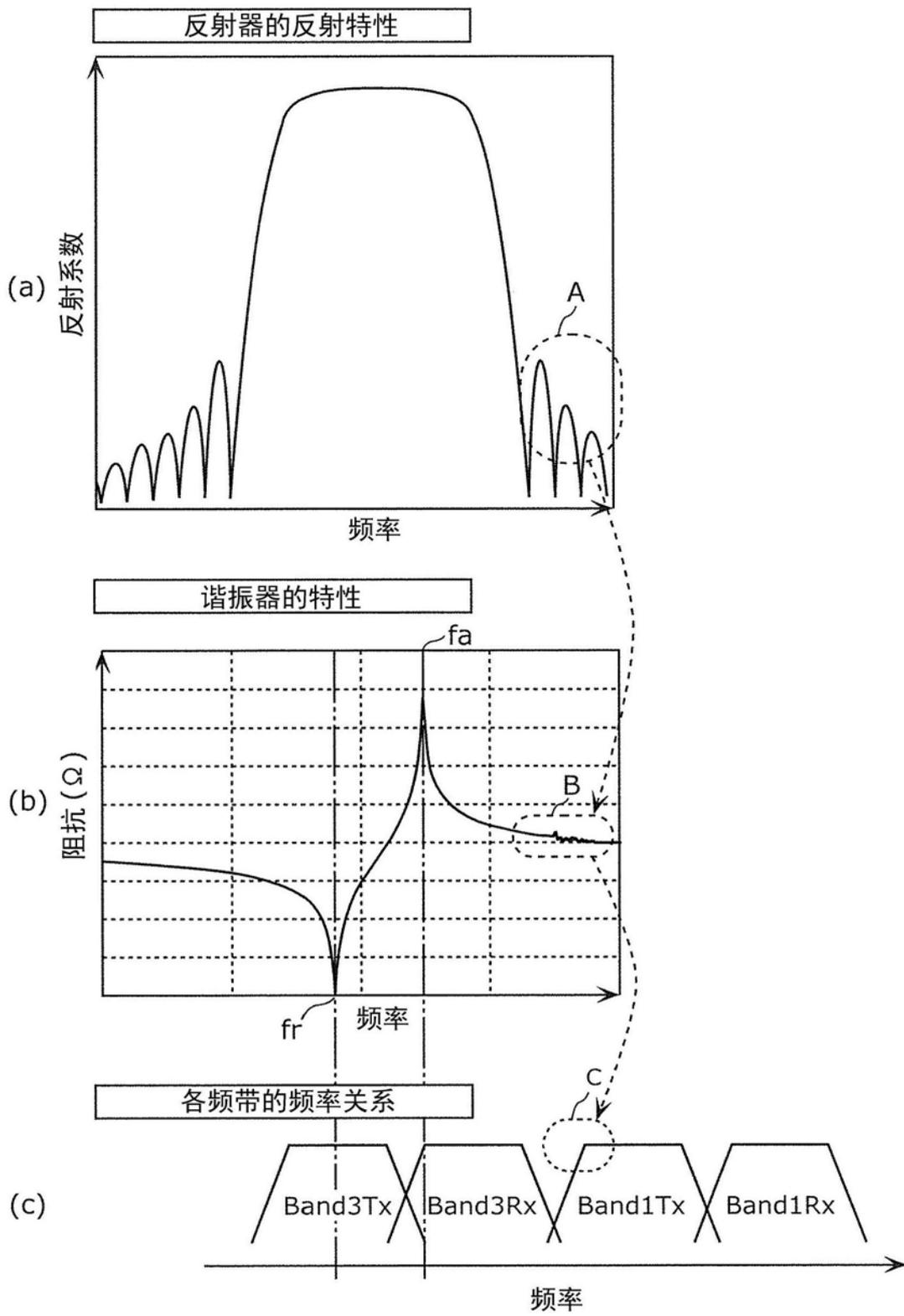


图7

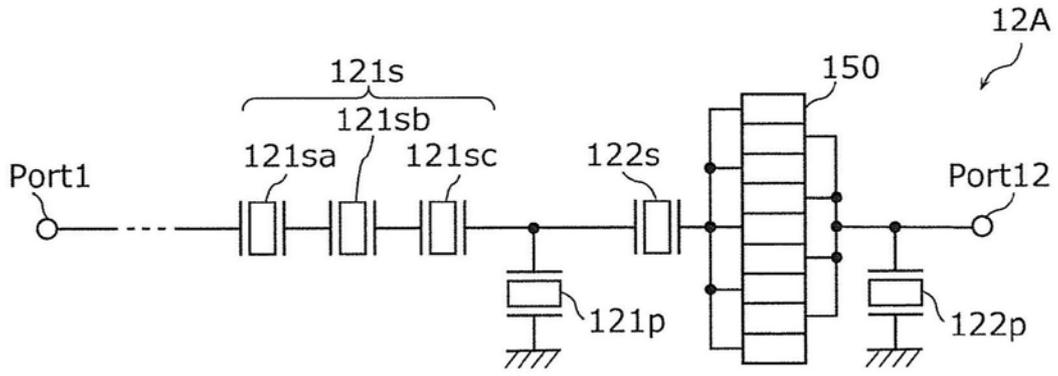


图8

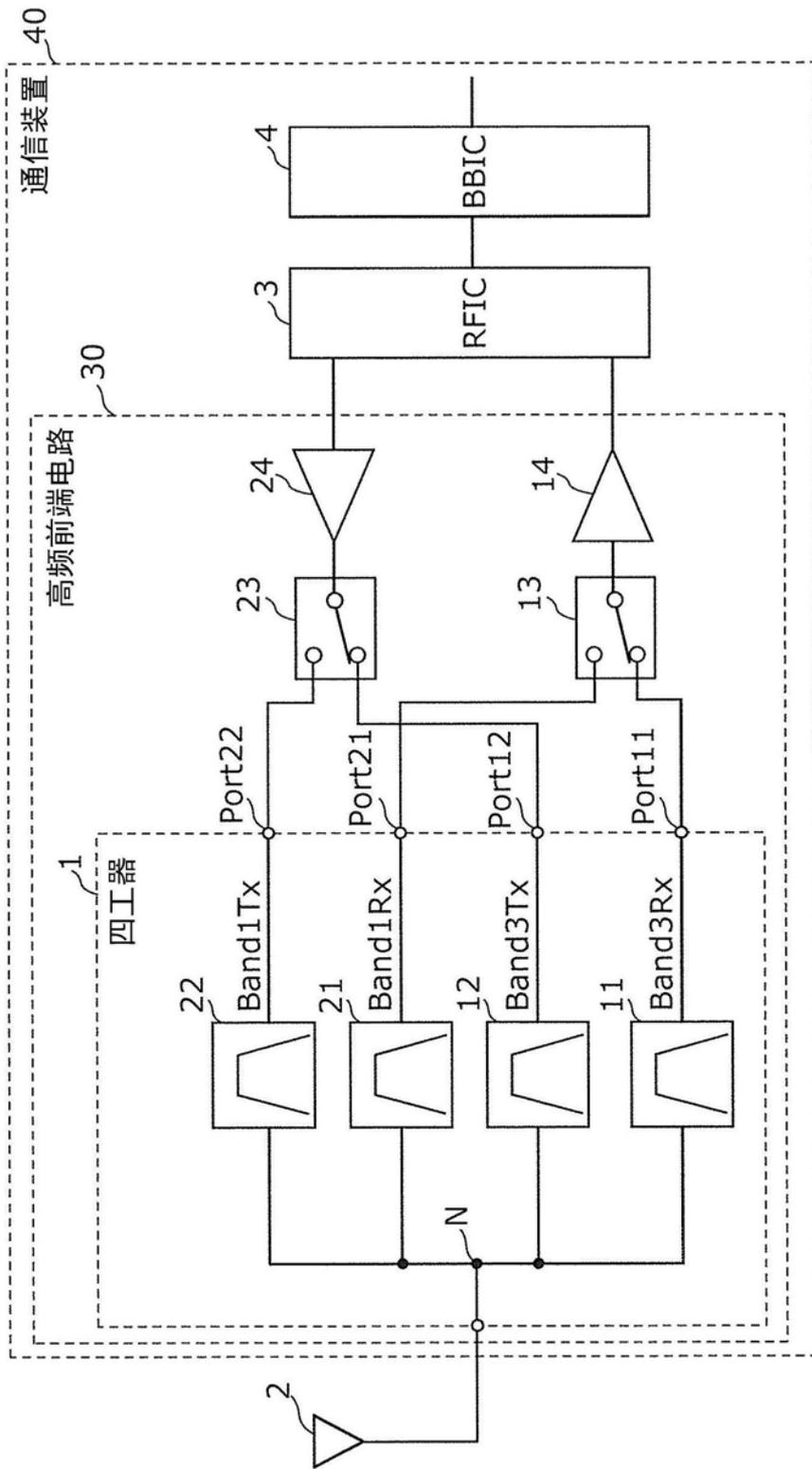


图9