



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2012년12월05일
 (11) 등록번호 10-1208378
 (24) 등록일자 2012년11월29일

(51) 국제특허분류(Int. Cl.)
H05K 3/46 (2006.01) *H01L 23/12* (2006.01)
 (21) 출원번호 10-2011-0029321
 (22) 출원일자 2011년03월31일
 심사청구일자 2011년03월31일
 (65) 공개번호 10-2011-0110043
 (43) 공개일자 2011년10월06일
 (30) 우선권주장
 JP-P-2010-084539 2010년03월31일 일본(JP)
 (56) 선행기술조사문헌
 KR100788213 B1
 KR1020060069086 A
 KR100820633 B1
 KR100773985 B1

(73) 특허권자
이비덴 가부시키키가이샤
 일본 기후켄 오가키시 간다쵸 2쵸메 1반지
 (72) 발명자
후루하타 나오키
 일본 기후켄 오가키시 아오야나기쵸 300 이비덴
 가부시키키가이샤 나이
사카이 슌스케
 일본 기후켄 오가키시 아오야나기쵸 300 이비덴
 가부시키키가이샤 나이
미카도 유키노부
 일본 기후켄 오가키시 아오야나기쵸 300 이비덴
 가부시키키가이샤 나이
 (74) 대리인
특허법인코리아나

전체 청구항 수 : 총 22 항

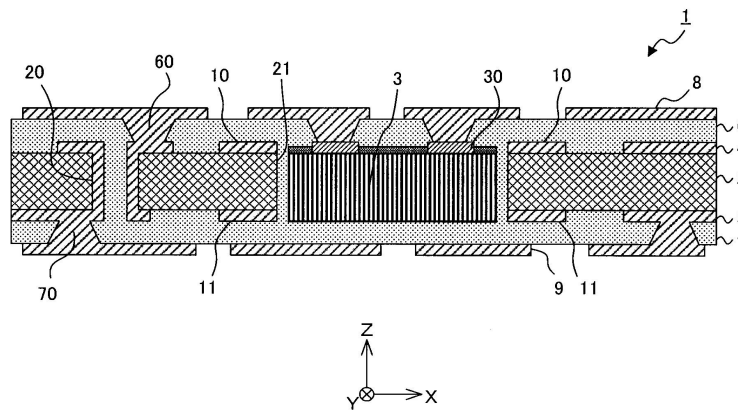
심사관 : 김중희

(54) 발명의 명칭 **배선판 및 배선판의 제조 방법**

(57) 요약

배선판은, 캐비티가 형성된 기판과, 캐비티에 수용된 전자 부품과, 기판의 제 1 면에, 캐비티의 개구를 둘러싸도록 형성된 제 1 도체 패턴과, 제 1 도체 패턴의 주위에 형성된 제 2 도체 패턴과, 제 1 면에, 제 1 도체 패턴, 제 2 도체 패턴 및 캐비티의 개구를 덮도록 형성된 절연층을 갖는다. 제 1 도체 패턴에는, 제 2 도체 패턴측으로부터 캐비티의 개구측으로 통하는 슬릿이 형성되어 있다.

대표도 - 도1



특허청구의 범위

청구항 1

캐비티가 형성된 기관과,
 상기 캐비티에 수용된 전자 부품과,
 상기 기관의 제 1 면에, 상기 캐비티의 개구를 둘러싸도록 형성된 제 1 도체 패턴과,
 상기 제 1 도체 패턴의 주위에 형성된 제 2 도체 패턴과,
 상기 제 1 면에, 상기 제 1 도체 패턴, 상기 제 2 도체 패턴 및 상기 캐비티의 개구를 덮도록 형성된 절연층을 가지며,
 상기 제 1 도체 패턴에는, 상기 제 2 도체 패턴측으로부터 상기 캐비티의 개구측으로 통하는 슬릿이 형성되어 있는, 배선판.

청구항 2

제 1 항에 있어서,
 상기 전자 부품과, 상기 캐비티의 내벽과의 사이에 상기 절연층으로부터 유출된 수지가 충전되어 있는, 배선판.

청구항 3

제 1 항 또는 제 2 항에 있어서,
 상기 캐비티의 개구 형상은 직사각형이며,
 상기 슬릿은, 상기 캐비티의 개구의 코너에 형성되어 있는, 배선판.

청구항 4

제 1 항 또는 제 2 항에 있어서,
 상기 제 1 도체 패턴의 측벽은, 상기 기관에 형성된 상기 캐비티의 내벽과 동일면 내에 형성되어 있는, 배선판.

청구항 5

제 1 항 또는 제 2 항에 있어서,
 상기 기관에 형성된 상기 캐비티의 내벽은, 상기 제 1 도체 패턴의 내측에 있는, 배선판.

청구항 6

제 1 항 또는 제 2 항에 있어서,
 상기 제 1 도체 패턴의 두께와, 상기 제 2 도체 패턴의 두께는 동일한, 배선판.

청구항 7

제 1 항 또는 제 2 항에 있어서,
 상기 제 1 도체 패턴의 형상은, 상기 캐비티의 개구 형상으로 형성되는, 배선판.

청구항 8

제 7 항에 있어서,
 상기 슬릿은, 상기 전자 부품으로부터 먼 지점에 우선적으로 형성되어 있는, 배선판.

청구항 9

제 1 항 또는 제 2 항에 있어서,

상기 캐비티는, 상기 기관을 관통하는 구멍이고,

상기 제 1 면과는 반대측인 상기 기관의 제 2 면에, 상기 제 2 면에 있어서의 상기 캐비티의 개구를 둘러싸도록 형성된 제 3 도체 패턴을 갖는, 배선판.

청구항 10

제 1 항 또는 제 2 항에 있어서,

상기 전자 부품의 두께와, 상기 기관의 두께는 동일한, 배선판.

청구항 11

제 1 항 또는 제 2 항에 있어서,

상기 제 1 면과, 상기 전자 부품의 단자가 형성된 면은, 동일면 내에 있는, 배선판.

청구항 12

기관에, 전자 부품을 수용하는 캐비티를 형성하는 것과,

상기 기관의 제 1 면에, 슬릿이 형성됨과 함께 상기 캐비티의 개구를 둘러싸는 제 1 도체 패턴과, 상기 제 1 도체 패턴의 주위에 배치되는 제 2 도체 패턴을 형성하는 것과,

상기 제 1 면에, 상기 제 1 도체 패턴, 상기 제 2 도체 패턴 및 상기 캐비티의 개구를 덮는 절연층을 형성하는 것을 포함하고,

상기 슬릿은, 상기 제 2 도체 패턴측으로부터 상기 캐비티의 개구측으로 통하고 있는, 배선판의 제조 방법.

청구항 13

제 12 항에 있어서,

상기 전자 부품과, 상기 캐비티의 내벽과의 사이에 상기 절연층으로부터 유출된 수지를 충전하는 것을 포함하는, 배선판의 제조 방법.

청구항 14

제 12 항 또는 제 13 항에 있어서,

상기 캐비티를, 그 개구 형상이 직사각형이 되도록 형성하고,

상기 슬릿을, 상기 캐비티의 개구의 코너에 형성하는, 배선판의 제조 방법.

청구항 15

제 12 항 또는 제 13 항에 있어서,

상기 제 1 도체 패턴을, 그 측벽과, 상기 기관에 형성된 상기 캐비티의 내벽이 동일면 내에 위치하도록 형성하는, 배선판의 제조 방법.

청구항 16

제 12 항 또는 제 13 항에 있어서,

상기 제 1 도체 패턴을, 상기 기관에 형성된 상기 캐비티의 내벽이, 상기 제 1 도체 패턴의 내측에 오도록 형성하는, 배선판의 제조 방법.

청구항 17

제 12 항 또는 제 13 항에 있어서,

상기 제 1 도체 패턴 및 상기 제 2 도체 패턴을, 각각의 두께가 동일해지도록 형성하는, 배선판의 제조 방법.

청구항 18

제 12 항 또는 제 13 항에 있어서,
상기 캐비티의 개구 형상으로 상기 제 1 도체 패턴을 형성하는, 배선판의 제조 방법.

청구항 19

제 18 항에 있어서,
상기 슬릿을, 상기 전자 부품으로부터 먼 지점에 우선적으로 형성하는, 배선판의 제조 방법.

청구항 20

제 12 항 또는 제 13 항에 있어서,
상기 기판을 관통하는 캐비티를 형성하고,
상기 제 1 면과는 반대측인 상기 기판의 제 2 면에, 상기 제 2 면에 있어서의 캐비티의 개구를 둘러싸는 제 3 도체 패턴을 형성하는 것을 포함하는, 배선판의 제조 방법.

청구항 21

제 12 항 또는 제 13 항에 있어서,
상기 캐비티에, 상기 기판의 두께와 동일 두께의 전자 부품을 수용하는, 배선판의 제조 방법.

청구항 22

제 12 항 또는 제 13 항에 있어서,
상기 전자 부품의 단자가 형성된 면이, 상기 제 1 면과 동일면 내에 위치하도록 상기 전자 부품을, 상기 캐비티에 수용하는, 배선판의 제조 방법.

명세서

기술분야

[0001] 본 발명은, 배선판 및 배선판의 제조 방법에 관한 것이다.

배경기술

[0002] 최근, 전자 기기의 고성능화, 소형화의 진전에 수반하여 전자 기기의 내부에 실장되는 배선판의 고기능화, 고집적화의 요청이 높아지고 있다.

[0003] 이에 대해, IC 칩 등의 전자 부품을 배선판 내에 수용하는 (내장하는) 기술이 여러 가지 제안되어 있다 (예를 들어 특허문헌 1 및 2 참조). 특허문헌 1 및 2 에 개시된 제조 방법을 이용함으로써, 반도체 소자의 단자와 빌드업층의 배선을 적절히 접속시킬 수 있다. 이로써, 신뢰성이 높은 반도체 소자 내장 다층 프린트 배선판을 제조하는 것이 가능해진다.

선행기술문헌

특허문헌

[0004] (특허문헌 0001) 일본 공개특허공보 2002-246757호

(특허문헌 0002) 일본 공개특허공보 2001-332863호

발명의 내용

해결하려는 과제

[0005] 상기 특허문헌에 개시된 제조 방법을 이용하여, 코어재로서의 기관 표면에 도체 패턴을 덮는 절연층을 형성하는 경우에는, 절연층의 재료가 되는 층간재가 기관 표면에 적층되게 된다. 이들 층간재의 대부분은, 예를 들어 프리프레그로 대표되는 바와 같이, 수지를 주성분으로 한다. 이 때문에, 코어재에 형성된 캐비티의 내벽과 캐비티에 수용되는 전자 부품 사이의 간극이 크면, 절연층에 패임이 발생해 버리는 것을 생각할 수 있다. 특히, 코어재의 표면에 형성된 도체 패턴의 밀도가, 캐비티 주변의 영역에서 성기고 그 이외의 영역에서 조밀한 경우에는, 절연층에 발생하는 패임이 커지는 경향이 있는 것으로 생각된다.

[0006] 절연층에 발생하는 패임은, 절연층 상에 적층 형성되는 도체 회로의 단선 및 단락이나, 배선판의 층간에 생기는 보이드의 발생 요인이 되고, 나아가서는 배선판의 신뢰성이 저하되는 요인이 된다. 본 발명은, 상기 서술한 사정하에 이루어진 것으로, 배선판의 신뢰성을 향상시키는 것을 목적으로 한다.

과제의 해결 수단

[0007] 본 발명의 제 1 관점에 관련된 배선판은, 캐비티가 형성된 기관과, 상기 캐비티에 수용된 전자 부품과, 상기 기관의 제 1 면에, 상기 캐비티의 개구를 둘러싸도록 형성된 제 1 도체 패턴과, 상기 제 1 도체 패턴의 주위에 형성된 제 2 도체 패턴과, 상기 제 1 면에, 상기 제 1 도체 패턴, 상기 제 2 도체 패턴 및 상기 캐비티의 개구를 덮도록 형성된 절연층을 가지며, 상기 제 1 도체 패턴에는, 상기 제 2 도체 패턴측으로부터 상기 캐비티의 개구측으로 통하는 슬릿이 형성되어 있다.

[0008] 본 발명의 제 2 관점에 관련된 배선판의 제조 방법은, 기관에, 전자 부품을 수용하는 캐비티를 형성하는 것과, 상기 기관의 제 1 면에, 슬릿이 형성됨과 함께 상기 캐비티의 개구를 둘러싸는 제 1 도체 패턴과, 상기 제 1 도체 패턴의 주위에 배치되는 제 2 도체 패턴을 형성하는 것과, 상기 제 1 면에, 상기 제 1 도체 패턴, 상기 제 2 도체 패턴 및 상기 캐비티의 개구를 덮는 절연층을 형성하는 것을 포함하고, 상기 슬릿은, 상기 제 2 도체 패턴측으로부터 상기 캐비티의 개구측으로 통하고 있다.

발명의 효과

[0009] 본 발명에 의하면, 기관의 상면에, 캐비티의 개구를 둘러싸도록 제 1 도체 패턴이 형성된다. 이로써, 절연층이 크게 만곡되지 않게 된다. 또, 이 제 1 도체 패턴에는, 제 2 도체 패턴측으로부터 캐비티의 개구측으로 통하는 슬릿이 형성된다. 이로써, 절연층이 형성될 때에, 제 1 도체 패턴의 외측에 있는 수지의 일부가, 슬릿을 통과하여 제 1 도체 패턴 (10) 의 내측으로 이동한다. 이 때문에, 제 1 도체 패턴의 내측과 외측에서 절연층의 두께가 동일해져, 결과적으로 평탄한 절연층이 형성된다. 그 결과, 배선판의 신뢰성이 향상된다.

도면의 간단한 설명

- [0010] 도 1 은 전자 부품 내장 배선판의 개략 단면도.
- 도 2 는 전자 부품 내장 배선판의 제조 방법을 설명하기 위한 도면.
- 도 3 은 전자 부품 내장 배선판의 제조 방법을 설명하기 위한 도면.
- 도 4 는 전자 부품 내장 배선판의 제조 방법을 설명하기 위한 도면.
- 도 5 는 전자 부품 내장 배선판의 제조 방법을 설명하기 위한 도면.
- 도 6 은 전자 부품 내장 배선판의 제조 방법을 설명하기 위한 도면.
- 도 7 은 전자 부품 내장 배선판의 제조 방법을 설명하기 위한 도면.
- 도 8 은 전자 부품 내장 배선판의 제조 방법을 설명하기 위한 도면.
- 도 9 는 전자 부품 내장 배선판의 제조 방법을 설명하기 위한 도면.
- 도 10 은 전자 부품 내장 배선판의 제조 방법을 설명하기 위한 도면.
- 도 11 은 전자 부품 내장 배선판의 제조 방법을 설명하기 위한 도면.
- 도 12 는 전자 부품 내장 배선판의 제조 방법을 설명하기 위한 도면.
- 도 13 은 전자 부품 내장 배선판의 제조 방법을 설명하기 위한 도면.

- 도 14 는 전자 부품 내장 배선판의 제조 방법을 설명하기 위한 도면.
- 도 15 는 전자 부품 내장 배선판의 제조 방법을 설명하기 위한 도면.
- 도 16 은 빌드업 다층 프린트 배선판을 나타내는 도면.
- 도 17 은 변형예에 관련된 전자 부품 내장 배선판의 제조 방법을 설명하기 위한 도면.
- 도 18 은 변형예에 관련된 전자 부품 내장 배선판의 제조 방법을 설명하기 위한 도면.
- 도 19 는 변형예에 관련된 전자 부품 내장 배선판의 제조 방법을 설명하기 위한 도면.
- 도 20 은 변형예에 관련된 전자 부품 내장 배선판의 제조 방법을 설명하기 위한 도면.
- 도 21 은 도체 패턴의 변형예를 나타내는 도면.
- 도 22 는 도체 패턴의 변형예를 나타내는 도면.
- 도 23 은 도체 패턴의 변형예를 나타내는 도면.
- 도 24 는 도체 패턴의 변형예를 나타내는 도면.
- 도 25 는 도체 패턴의 변형예를 나타내는 도면.
- 도 26 은 도체 패턴의 변형예를 나타내는 도면.
- 도 27 은 도체 패턴의 변형예를 나타내는 도면.
- 도 28 은 도체 패턴의 변형예를 나타내는 도면.
- 도 29 는 도체 패턴의 변형예를 나타내는 도면.
- 도 30 은 도체 패턴의 변형예를 나타내는 도면.
- 도 31 은 도체 패턴의 변형예를 나타내는 도면.
- 도 32 는 도체 패턴의 변형예를 나타내는 도면.
- 도 33 은 변형예에 관련된 전자 부품 내장 배선판의 제조 방법을 설명하기 위한 도면.
- 도 34 는 변형예에 관련된 전자 부품 내장 배선판의 제조 방법을 설명하기 위한 도면.
- 도 35 는 변형예에 관련된 전자 부품 내장 배선판의 제조 방법을 설명하기 위한 도면.
- 도 36 은 변형예에 관련된 전자 부품 내장 배선판의 제조 방법을 설명하기 위한 도면.
- 도 37 은 변형예에 관련된 전자 부품 내장 배선판의 제조 방법을 설명하기 위한 도면.
- 도 38 은 변형예에 관련된 전자 부품 내장 배선판의 제조 방법을 설명하기 위한 도면.
- 도 39 는 변형예에 관련된 전자 부품 내장 배선판의 제조 방법을 설명하기 위한 도면.
- 도 40 은 변형예에 관련된 전자 부품 내장 배선판의 제조 방법을 설명하기 위한 도면.
- 도 41 은 변형예에 관련된 전자 부품 내장 배선판의 제조 방법을 설명하기 위한 도면.
- 도 42 는 변형예에 관련된 전자 부품 내장 배선판의 제조 방법을 설명하기 위한 도면.
- 도 43 은 변형예에 관련된 전자 부품 내장 배선판의 제조 방법을 설명하기 위한 도면.
- 도 44 는 변형예에 관련된 전자 부품 내장 배선판의 제조 방법을 설명하기 위한 도면.
- 도 45 는 변형예에 관련된 전자 부품 내장 배선판의 제조 방법을 설명하기 위한 도면.
- 도 46 은 적층 배선판을 나타내는 도면.

발명을 실시하기 위한 구체적인 내용

[0011] 이하, 본 발명의 일 실시형태를 도면을 참조하면서 설명한다. 또한, 설명에 있어서는, 서로 직교하는 X 축, Y 축 및 Z 축으로 이루어지는 좌표계를 사용한다.

- [0012] 도 1 은, 본 실시형태에 관련된 전자 부품 내장 배선판 (1) 의 개략 단면도이다. 전자 부품 내장 배선판 (1) 은, 기판 (2) 과, 기판 (2) 에 수용된 전자 부품 (3) 과, 기판 (2) 의 상하면에 형성된 도체 패턴 (4, 5) 및 층간 절연층 (6, 7) 과, 층간 절연층 (6, 7) 의 표면에 각각 형성된 도체 패턴 (8, 9) 과, 기판 (2) 의 상면 (+Z 축의 면) 에 형성된 도체 패턴 (10) 과, 기판 (2) 의 하면 (-Z 축의 면) 에 형성된 도체 패턴 (11) 을 갖는다.
- [0013] 기판 (2) 은, 유리 클로스 (유리 천), 유리 부직포 혹은 아라미드 부직포 등의 보강재 (기재) 에, 에폭시 수지, BT (비스말레이미드트리아진) 수지 혹은 폴리이미드 수지 등을 함침시켜 이루어지는 기판이다. 이 기판 (2) 은, 두께가 약 110 μm 이며, 중앙부에 직사각형의 캐비티 (21) 가 형성되어 있다. 또한, 캐비티 (21) 는 반드시 기판 (2) 의 중앙에 위치하고 있지 않아도 된다.
- [0014] 도체 패턴 (4, 10) 은 기판 (2) 의 상면에 형성되고, 도체 패턴 (5, 11) 은 기판 (2) 의 하면에 형성되어 있다. 이들 도체 패턴 (4, 5, 10, 11) 각각은 두께가 약 20 μm 이다.
- [0015] 도체 패턴 (4, 5) 각각은 구리 등으로 이루어지고, 스루홀 도체 (20) 에 의해 전기적으로 접속되어 있다. 도체 패턴 (10, 11) 각각은 캐비티 (21) 를 둘러싸도록 형성되어 있다. 자세한 것은 후술하겠지만, 도체 패턴 (10) 은, 층간 절연층 (6) 의 상면에, 캐비티를 따른 패임이 형성되는 것을 방지하기 위해 사용된다. 또, 도체 패턴 (11) 은, 전자 부품 (3) 을 정확하게 배치하기 위해 사용된다.
- [0016] 전자 부품 (3) 은, IC 칩이다. 이 전자 부품 (3) 은, 기판 (2) 에 형성된 캐비티 (21) 의 내부에, 단자 (30) 가 상방에 위치한 상태로 수용되어 있다.
- [0017] 층간 절연층 (6) 은, 기판 (2) 의 상면을 덮도록 형성되어 있다. 층간 절연층 (6) 은, 예를 들어 경화된 프리프레그로 이루어지고, 두께는 60 μm 이다. 이 층간 절연층 (6) 은, 기판 (2) 의 상면에 형성된 도체 패턴 (4, 10) 과, 층간 절연층 (6) 의 상면에 형성된 도체 패턴 (8) 을 전기적으로 절연한다.
- [0018] 프리프레그는, 예를 들어 글래스 파이버 또는 아라미드 파이버에, 에폭시 수지, 폴리에스테르 수지, 비스말레이미드트리아진 수지 (BT 수지), 이미드 수지 (폴리이미드), 페놀 수지, 또는 알릴화 페닐렌에테르 수지 (A-PPE 수지) 등을 함침시킴으로써 형성된다.
- [0019] 층간 절연층 (7) 은, 기판 (2) 의 하면을 덮도록 형성되어 있다. 층간 절연층 (7) 은, 층간 절연층 (6) 과 마찬가지로, 예를 들어 경화된 프리프레그로 이루어지고, 두께는 60 μm 이다. 이 층간 절연층 (7) 은, 기판 (2) 의 하면에 형성된 도체 패턴 (5, 11) 과, 층간 절연층 (7) 의 하면에 형성된 도체 패턴 (9) 을 전기적으로 절연한다.
- [0020] 층간 절연층 (6) 및 층간 절연층 (7) 의 재료로서는, 프리프레그 대신에, 액상 또는 필름상의 열경화성 수지나 열가소성 수지, 나아가서는 RCF (Resin Coated copper Foil) 를 사용할 수도 있다. 여기서, 열경화성 수지로서는, 예를 들어 에폭시 수지, 이미드 수지 (폴리이미드), BT 수지, 알릴화 페닐렌에테르 수지, 아라미드 수지 등을 사용할 수 있다. 또, 열가소성 수지로서는, 예를 들어 액정 폴리머 (LCP), PEEK 수지, PTFE 수지 (불소 수지) 등을 사용할 수 있다. 이들 재료는, 예를 들어 절연성, 유전 특성, 내열성, 기계적 특성 등의 관점에서, 필요성에 따라 선택하는 것이 바람직하다. 또, 상기 수지에는, 첨가제로서, 경화제, 안정제, 필러 등을 함유시킬 수도 있다.
- [0021] 도체 패턴 (8) 은, 층간 절연층 (6) 의 상면에 형성되어 있다. 이 도체 패턴 (8) 은, 비아 도체 (60) 에 의해 도체 패턴 (4) 및 전자 부품 (3) 의 단자 (30) 와 전기적으로 접속되어 있다.
- [0022] 도체 패턴 (9) 은, 층간 절연층 (7) 의 하면에 형성되어 있다. 이 도체 패턴 (9) 은, 비아 도체 (70) 에 의해 도체 패턴 (5) 과 전기적으로 접속되어 있다. 도체 패턴 (8, 9) 은, 구리 등으로 이루어지고, 그 두께는 모두 약 20 μm 이다.
- [0023] 다음으로, 도 2 ~ 도 14 를 참조하여, 이 전자 부품 내장 배선판 (1) 의 제조 방법을 설명한다.
- [0024] 먼저, 도 2 에 나타내는 바와 같이, 두께 약 110 μm 의 기판 (2) 과, 이 기판 (2) 의 표면에 첩부 (貼付) 된 두께 약 12 μm 의 동박 (101, 102) 으로 이루어지는 동장 적층판 (110) 을 준비한다.
- [0025] 이어서, 도 3 에 나타내는 바와 같이, 동장 적층판 (110) 에 드릴 등을 이용하여 스루홀 (103) 을 형성한다. 계속해서, 디스미어 처리를 실시한다. 이로써, 스루홀 (103) 의 내면에 잔류하는 스미어 등이 제거된다.
- [0026] 이어서, 동장 적층판 (110) 에 무전해구리 도금 및 전해구리 도금을 실시한다. 이로써, 도 4 에 나타내는

바와 같이, 동장 적층판 (110) 의 표면과 스루홀 (103) 의 내벽면에 구리 도금막 (104) 이 형성된다. 스루홀 (103) 의 내벽면에 형성된 구리 도금막 (104) 은 스루홀 도체 (20) 가 된다.

- [0027] 다음으로, 예를 들어 서브트랙티브법을 실시하여, 기판 (2) 표면의 동박 (101, 102) 및 구리 도금막 (104) 의 패터닝을 실시한다. 이로써, 도 5 에 나타내는 바와 같이, 기판 (2) 의 표면에, 도체 패턴 (4, 5) 과, 도 1 에 있어서의 도체 패턴 (10, 11) 을 포함하는 도체 패턴 (10a, 11a) 이 형성된다.
- [0028] 도 12 는, 기판 (2) 과 도체 패턴 (10a) 의 관계를 설명하기 위한 도면이다. 도 12 에 나타내는 바와 같이, 도체 패턴 (10a) 은 전자 부품 (3) 의 상면의 면적보다 커지도록 형성된다. 구체적으로는, 도체 패턴 (10a) 의 면적은, 전자 부품 (3) 의 외연 (外緣) 윤곽을 소정 길이 L (약 50 μm) 넓힌 면적과 동일하다.
- [0029] 도 5 에 나타내는 바와 같이, 도체 패턴 (11a) 은 기판 (2) 의 하면에 형성된다. 이 도체 패턴 (11a) 은, 도체 패턴 (10a) 과 마찬가지로, 그 면적이 전자 부품 (3) 의 외연 윤곽을 소정 길이 L (약 50 μm) 넓힌 면적과 동일하다.
- [0030] 다음으로, 도 6 에 나타내는 바와 같이, 드릴 등을 이용하여, 전자 부품 (3) 을 수용하기 위한 캐비티 (21) 를 형성한다. 이 캐비티 (21) 의 X 축 방향 및 Y 축 방향의 치수는, 약 8.1 mm 이다. 도체 패턴 (10a) 은, 기판 (2) 에 캐비티 (21) 가 형성됨으로써, 도 13 에 나타내는 바와 같이, 캐비티 (21) 의 외연을 따른 프레임 형상으로 정형 (整形) 되어 도체 패턴 (10) 이 된다.
- [0031] 도체 패턴 (11a) 도 마찬가지로, 기판 (2) 에 캐비티 (21) 가 형성됨으로써, 캐비티 (21) 의 외연을 따른 프레임 형상으로 정형되어 도체 패턴 (11) 이 된다.
- [0032] 다음으로, 도 14 에 나타내는 바와 같이, 에칭에 의해, 도체 패턴 (10)에 대해 도체 패턴 (10) 의 외측으로부터 내측으로 통하는 복수의 슬릿 S 를 형성한다. 이 슬릿 S 의 깊이는, 도체 패턴 (10) 의 두께와 거의 동일하다. 또, 예를 들어, 도체 패턴 (10) 전체의 면적을 S1, 슬릿 S 가 형성된 도체 패턴 (10) 의 면적을 S2 로 하면, S2/S1 이 0.1 ~ 0.5 가 되도록 도체 패턴 (10) 에 슬릿 S 를 형성한다.
- [0033] 이어서, 도 7 에 나타내는 바와 같이, 기판 (2) 의 하면측에 테이프 (201) 를 첩부한다. 테이프 (201) 로서는, 자외선이 조사되면 점착성이 저하되어, 용이하게 박리 가능해지는 UV 테이프 (예를 들어, 린텍 주식회사의 Adwill D 시리즈 등) 를 채용할 수 있다. 또한, 임시 경화시, 80 $^{\circ}\text{C}$ 이상의 고열에서도 점착성이 저하되지 않는 다양한 접착 테이프, 예를 들어, 폴리이미드 테이프 등을 사용해도 된다.
- [0034] 이 때, 도체 패턴 (5) 과 동일한 두께를 가지며, 캐비티 (21) 의 외연을 따라 형성된 도체 패턴 (11) 이 존재함으로써, 테이프 (201) 가 변형되지 않고 대략 수평으로 첩부된다.
- [0035] 다음으로, 전자 부품 (3) 을, 도 8 에 나타내는 바와 같이, 테이프 (201) 의 상면 (접착면) 에, 단자 (30) 가 상방에 위치하도록 배치한다. 여기서, 상기 서술한 바와 같이, 테이프 (201) 가 대략 수평으로 되어 있기 때문에, 전자 부품 (3) 은, 기판 (2) 에 대해 상하 방향으로 위치 어긋나지 않게 배치된다. 또, 이 전자 부품 (3) 은, 그 하면으로부터 단자 (30) 의 상면까지의 크기가, 도체 패턴 (11) 의 하면으로부터 도체 패턴 (10) 의 상면까지의 크기와 대략 동일하다. 이 때문에, 테이프 (201) 의 상면에 배치되었을 때에는, 단자 (30) 의 상면 위치가 도체 패턴 (10) 의 상면 위치와 거의 동일해진다.
- [0036] 이어서, 도 9 에 나타내는 바와 같이, 기판 (2) 의 상면에, 두께 약 60 μm 의 필름상의 프리프레그를 진공 라미네이션법에 의해 라미네이트한다. 이로써, 층간 절연층 (6) 이 형성된다.
- [0037] 이 라미네이트시, 프리프레그를 구성하는 수지가 스루홀 도체 (20) 의 내부에 충전된다. 또, 프리프레그를 구성하는 수지가 캐비티 (21) 내에 있어서의 전자 부품 (3) 과 기판 (2) 의 내벽과의 간극으로 유입된다. 이로써, 전자 부품 (3) 과 기판 (2) 의 내벽과의 간극은 수지 재료로 충전된다.
- [0038] 전자 부품 (3) 과 기판 (2) 의 내벽과의 간극으로 유입되는 수지는, 주로 전자 부품 (3) 의 상방 프리프레그를 구성하는 수지인데, 라미네이트시에는, 도체 패턴 (10) 의 외측에 있는 수지의 일부가, 도체 패턴 (10) 에 형성된 슬릿 S 를 통과하여 도체 패턴 (10) 의 내측으로 이동한다.
- [0039] 또한, 도체 패턴 (11) 은, 기판 (2) 의 하면에 캐비티 (21) 를 둘러싸도록 형성되어 있다. 또, 도체 패턴 (11) 의 하면은 테이프 (201) 와 밀착되어 있다. 이 때문에, 전자 부품 (3) 과 기판 (2) 의 내벽과의 간극으로 유입된 수지는, 도체 패턴 (10) 이 벽이 되어 가로막히기 때문에, 기판 (2) 의 하면측으로 유출되지 않는다.

- [0040] 다음으로, 도 10 에 나타내는 바와 같이, 테이프 (201) 에 자외선을 조사하여, 테이프 (201) 를 박리한다. 그리고, 도 11 에 나타내는 바와 같이, 기관 (2) 의 하면에, 두께 약 60 μm 의 필름상의 프리프레그를 진공 라미네이션법에 의해 라미네이트한다. 이로써, 기관 (2) 의 하면에 층간 절연층 (7) 이 형성된다. 또, 이 라미네이트시, 프리프레그를 구성하는 수지가 스루홀 도체 (20) 의 내부로 유입된다.
- [0041] 다음으로, 탄산 가스 (CO₂) 레이저나 UV-YAG 레이저 등을 이용하여, 층간 절연층 (6, 7) 에 비아홀을 형성한다. 그리고, 예를 들어 애디티브법에 의해 도체 패턴 (8, 9) 과 비아 도체 (60, 70) 를 형성한다. 이로써, 도 1 에 나타내는 전자 부품 내장 배선판 (1) 이 완성된다.
- [0042] 이상 설명한 바와 같이, 본 실시형태에서는, 기관 (2) 의 상면에 캐비티 (21) 를 둘러싸도록 도체 패턴 (10) 이 형성되어 있다. 이 도체 패턴 (10) 은, 예를 들어 도 9 에 나타내는 바와 같이, 그 상면의 Z 축 방향에 관한 위치가, 전자 부품 (3) 에 형성된 단자 (30) 의 위치와 거의 동일하다. 이 때문에, 도체 패턴 (4) 과 단자 (30) 사이의 층간 절연층 (6) 이 하방으로 볼록해지도록 만곡되지 않게 되어, 층간 절연층 (6) 의 상면에 패임이 발생하지 않게 된다.
- [0043] 본 실시형태에서는, 기관 (2) 의 상면에 필름상의 프리프레그를 라미네이트하여 층간 절연층 (6) 을 형성할 때에, 주로 전자 부품 (3) 의 상방에 위치하는 프리프레그를 구성하는 수지가, 캐비티 (21) 내에 있어서의 전자 부품 (3) 과 기관 (2) 의 내벽과의 간극으로 유입된다. 그리고, 도체 패턴 (10) 의 외측에 있는 수지의 일부가, 도 14 에 나타내는 바와 같이 도체 패턴 (10) 에 형성된 슬릿 S 를 통과하여 도체 패턴 (10) 의 내측으로 이동한다. 이 때문에, 캐비티 (21) 의 외연 근방에서 층간 절연층 (6) 의 두께가 균일해진다. 이로써, 층간 절연층 (6) 의 상면이 평탄하게 되어, 기관 (2) 에 복수의 도체 패턴 및 복수의 층간 절연층을 양호한 정밀도로 빌드업하는 것이 가능해진다.
- [0044] 본 실시형태에서는, 도 14 에 나타내는 바와 같이, 도체 패턴 (10) 의 전체에 걸쳐 슬릿 S 가 형성되어 있다. 이로써, 도체 패턴 (10) 의 외측에 있는 수지가, 균일하게 도체 패턴 (10) 의 내측으로 이동한다. 이로써, 층간 절연층 (6) 의 상면이 평탄하게 되어, 기관 (2) 에 복수의 도체 패턴 및 복수의 층간 절연층을 양호한 정밀도로 빌드업하는 것이 가능해진다. 아울러, 전자 부품 (3) 과 캐비티 (21) 의 내벽과의 사이에 양호하게 수지를 충전하는 것이 가능해진다.
- [0045] 본 실시형태에서는, 도체 패턴 (11) 이, 기관 (2) 의 하면에 캐비티 (21) 를 둘러싸도록 형성되어 있다. 또, 도체 패턴 (11) 의 하면은, 테이프 (201) 와 밀착되어 있다. 이 때문에, 전자 부품 (3) 과 기관 (2) 의 내벽과의 간극으로 유입된 수지는, 도체 패턴 (10) 에 가로막히기 때문에, 기관 (2) 의 하면측으로 유출되지 않는다. 이로써, 도체 패턴 (10) 의 내측에 위치하는 층간 절연층 (6) 으로부터 필요 이상으로 수지가 유출되지 않게 되어, 층간 절연층 (6) 의 상면에 패임이 발생하지 않게 된다. 따라서, 층간 절연층 (6) 의 상면이 평탄하게 되어, 기관 (2) 에 복수의 도체 패턴 및 복수의 층간 절연층을 양호한 정밀도로 빌드업하는 것이 가능해진다.
- [0046] 본 실시형태에서는, 대략 수평으로 첩부된 테이프 (201) 에 의해, 전자 부품 (3) 이 캐비티 (21) 의 내부에서 대략 수평으로 유지된다. 이로써, 층간 절연층 (6) 표면의 평탄성이 확보된다. 그 결과, 층간 절연층 (6) 상에 도체 패턴 (8) 을 양호하게 형성할 수 있다. 또, 비아 도체 (60) 가 양호한 정밀도로 형성된다. 따라서, 전자 부품 (3) 의 단자 (30) 와 비아 도체 (60) 의 접속 신뢰성이 향상된다.
- [0047] 본 실시형태에서는, 도체 패턴 (10a, 11a) 은, 기관 (2) 에 캐비티 (21) 가 형성됨으로써, 도 13 을 참조하면 알 수 있는 바와 같이, 캐비티 (21) 의 외연을 따른 프레임 형상으로 정형되어 도체 패턴 (10, 11) 이 된다. 이에 한정되지 않고, 도 15 에 나타내는 바와 같이, 캐비티 (21) 를 형성하기 전에, 미리 도체 패턴 (10, 11) 을 형성해 두어도 된다. 이 경우, 도체 패턴 (4, 5) 을 형성하는 공정으로 도체 패턴 (10, 11) 도 형성하는 것이 바람직하다. 또, 그 공정에 있어서, 슬릿 S 를 동시에 형성해도 된다.
- [0048] 도 16 은, 도 1 에 나타내는 전자 부품 내장 배선판 (1) 을, 추가로 다층화함으로써 얻어지는 빌드업 다층 프린트 배선판 (1A) 을 나타내는 도면이다. 이 빌드업 다층 프린트 배선판 (1A) 의 제조 공정을 간단하게 설명한다.
- [0049] 우선, 전자 부품 내장 배선판 (1) 의 상면 및 하면 상에, 각각 층간 절연층 (601) 및 층간 절연층 (602) 을 형성한다. 그리고, 전자 부품 내장 배선판 (1) 에 형성되어 있는 도체 패턴 (8, 9) 에 이르는 스루홀을 층간 절연층 (601, 602) 에 형성한다.

- [0050] 다음으로, 층간 절연층 (601) 및 층간 절연층 (602) 상에, 각각 도체 패턴 (603) 및 도체 패턴(604) 을 형성한다. 그 때, 동시에 층간 절연층 (601) 및 층간 절연층 (602) 에 형성한 스루홀에, 각각 비아 도체 (605) 및 비아 도체 (606) 를 형성한다. 이로써, 도체 패턴 (603) 과 도체 패턴 (8) 이 전기적으로 접속된다. 또, 도체 패턴 (604) 과 도체 패턴 (9) 이 전기적으로 접속된다.
- [0051] 동일하게, 층간 절연층 (607, 608), 도체 패턴 (609, 610), 비아 도체 (611, 612) 를 형성한다.
- [0052] 다음으로, 기판의 상하면에 액상 또는 드라이 필름상의 감광성 레지스트 (솔더 레지스트) 를 도포 또는 라미네이트한다. 그리고, 소정의 패턴이 형성된 마스크 필름을 감광성 레지스트의 표면에 밀착시킨다. 계속해서, 감광성 레지스트를 자외선으로 노광하고, 알칼리 수용액으로 현상한다.
- [0053] 이로써, 도체 패턴 (609, 610) 의 땀납 패드가 되는 부분을 노출시키기 위한 개구부가 형성된 솔더 레지스트층 (613, 614) 이 형성된다. 이상의 순서에 따라, 도 16 에 나타내는 빌드업 다층 프린트 배선판 (1A) 이 완성된다.
- [0054] 본 실시형태에서는, 도 8 에 나타내는 바와 같이, 전자 부품 (3) 을, 단자 (30) 가 상방에 위치한 상태로 캐비티 (21) 에 수용하는 페이스업 방식을 이용하여 전자 부품 내장 배선판 (1) 을 제조하였다. 이에 한정되지 않고, 전자 부품 (3) 을, 단자 (30) 가 하방에 위치한 상태로 캐비티 (21) 에 수용하는 페이스다운 방식을 이용하여 전자 부품 내장 배선판 (1) 을 제조해도 된다.
- [0055] 이 경우, 도 7 에 나타내는 바와 같이, 기판 (2) 의 하면측에 테이프 (201) 를 첨부한 후, 도 17 에 나타내는 바와 같이, 전자 부품 (3) 을, 단자 (30) 가 하방에 위치한 상태로 테이프 (201) 의 상면에 배치한다.
- [0056] 이어서, 도 18 에 나타내는 바와 같이, 기판 (2) 의 상면에, 두께 약 60 μm 의 필름상의 프리프레그를 진공 라미네이션법에 의해 라미네이트한다. 이로써, 층간 절연층 (6) 이 형성된다.
- [0057] 다음으로, 도 19 에 나타내는 바와 같이, 테이프 (201) 에 자외선을 조사하여 테이프 (201) 를 박리한다. 그리고, 도 20 에 나타내는 바와 같이, 기판 (2) 의 하면에 필름상의 프리프레그를 진공 라미네이션법에 의해 라미네이트한다. 이로써, 기판 (2) 의 하면에 층간 절연층 (7) 이 형성된다.
- [0058] 다음으로, 탄산 가스 (CO₂) 레이저나 UV-YAG 레이저 등을 이용하여 층간 절연층 (6, 7) 에 비아홀을 형성한다. 그리고, 예를 들어 애디티브법에 의해 도체 패턴 (8, 9) 과 비아 도체 (60, 70) 를 형성한다.
- [0059] 상기 각 실시형태에서는, 도체 패턴 (10) 은, 도 14 에 나타내는 바와 같이, 캐비티 (21) 의 외연을 따라 형성되고, 도체 패턴 (10) 의 내측 측면과 캐비티 (21) 의 내벽면이 동일면 내에 위치하고 있다. 이에 한정되지 않고, 도 21 에 나타내는 바와 같이, 도체 패턴 (10) 의 내측 측면이 캐비티 (21) 로부터 떨어진 지점에 위치하도록 도체 패턴 (10) 을 형성해도 된다. 이 경우, 도체 패턴 (10) 의 내측 측면과 캐비티 (21) 의 내벽면의 거리는, 50 μm 이하인 것이 바람직하다.
- [0060] 이하, 도 21 에 나타내는 도체 패턴 (10) 을 갖는 전자 부품 내장 배선판 (1) 의 제조 방법을, 도 33 ~ 도 38 을 참조하면서 설명한다.
- [0061] 우선, 도 33 에 나타내는 바와 같이, 두께 약 110 μm 의 기판 (2) 과, 이 기판 (2) 의 표면에 첨부된 두께 약 12 μm 의 동박 (101, 102) 으로 이루어지는 동장 적층판 (110) 을 준비한다.
- [0062] 다음으로, 도 34 에 나타내는 바와 같이, 동장 적층판 (110) 에 드릴 등을 이용하여 스루홀 (103) 을 형성한다. 계속해서, 디스미어 처리를 실시한다. 이로써, 스루홀 (103) 의 내면에 잔류하는 스미어 등이 제거된다.
- [0063] 이어서, 동장 적층판 (110) 에 무전해구리 도금 및 전해구리 도금을 실시한다. 이로써, 도 35 에 나타내는 바와 같이, 동장 적층판 (110) 의 표면과 스루홀 (103) 의 내벽면에 구리 도금막 (104) 이 형성된다. 스루홀 (103) 의 내벽면에 형성된 구리 도금막 (104) 은 스루홀 도체 (20) 가 된다.
- [0064] 다음으로, 예를 들어 서브트랙티브법을 실시하여, 도 36 에 나타내는 바와 같이, 직사각형 프레임 형상의 도체 패턴 (10, 11) 과, 도체 패턴 (10, 11) 에 둘러싸이는 직사각형의 도체 패턴 (10b, 11b) 이 형성되도록, 기판 (2) 표면의 동박 (101, 102) 및 구리 도금막 (104) 의 패턴링을 실시한다.
- [0065] 다음으로, 도 37 의 화살표 a 에 나타내는 바와 같이, 도체 패턴 (10) 과 도체 패턴 (10b) 과의 간극으로 조사되는 레이저광을, 도체 패턴 (10b) 의 외연을 따라 이동시키면서, 기판 (2) 을 도체 패턴 (10b) 의 외연을 따라 컷한다. 이로써, 도 38 에 나타내는 바와 같이, 도체 패턴 (10) 의 내측에 캐비티 (21) 가 형성된다.

- [0066] 이후, 앞에 서술한 순서로, 도체 패턴 (10) 에 슬릿을 형성하여, 캐비티 (21) 에 전자 부품을 수용한 후에, 절연층 및 도체 패턴을 빌드업한다. 이로써, 전자 부품 내장 배선판 (1) 이 완성된다.
- [0067] 이 전자 부품 내장 배선판 (1) 에 있어서도, 필름상의 프리프레그를 라미네이트할 때에, 도체 패턴 (10) 의 외측에 있는 수지의 일부가, 도체 패턴 (10) 에 형성된 슬릿 S 를 통과하여 도체 패턴 (10) 의 내측으로 이동한다. 이 때문에, 캐비티 (21) 의 외연 근방에서 층간 절연층 (6) 의 두께가 균일해진다. 이로써, 층간 절연층 (6) 의 상면이 평탄하게 되어, 기판 (2) 에 복수의 도체 패턴 및 복수의 층간 절연층을 양호한 정밀도로 빌드업하는 것이 가능해진다. 단, 이 경우의 캐비티 (21) 의 내벽면으로부터 도체 패턴 (10) 의 내벽면까지의 거리는, 도체 패턴 (10) 의 라인폭보다 짧은 것이 바람직하다.
- [0068] 도체 패턴 (10) 은, 도 22 에 나타내는 바와 같이, 캐비티 (21) 의 상방 (내측) 으로 약간은 밀려나와 있어도 된다. 도체 패턴 (10) 을, 도 22 에 나타내는 바와 같은 형상으로 형성하기 위해서는, 상기 실시형태에 비해 약간 복잡한 공정을 필요로 한다. 그러나, 캐비티 (21) 의 외연 근방에서 층간 절연층 (6) 이 패이는 것을 효과적으로 회피할 수 있다.
- [0069] 상기 실시형태에서는, 캐비티 (21) 가 정방형인 경우에 대해 설명하였다. 이에 한정되지 않고, 예를 들어 도 23 에 나타내는 바와 같이, 캐비티 (21) 는 원형이나 타원형이어도 된다. 또, 캐비티 (21) 를 둘러싸도록 형성된 도체 패턴 (10) 도, 그 형상이 원형이나 타원형 혹은 다각형이어도 된다.
- [0070] 도체 패턴 (10) 의 형상은, 캐비티 (21) 의 형상과 동일하지 않아도 된다. 예를 들어 도 24 에 나타내는 바와 같이, 직사각형의 캐비티 (21) 를 둘러싸도록 타원형의 도체 패턴 (10) 을 형성해도 된다. 또, 도체 패턴 (10) 의 라인폭은, 도 25 에 나타내는 바와 같이 균일하지 않아도 된다.
- [0071] 상기 실시형태에서는, 도체 패턴 (10) 에 형성된 슬릿 S 를 에칭 처리를 실시함으로써 형성하였다. 이에 한정되지 않고, 도체 패턴 (10a) 혹은 도체 패턴 (10) 에 대해 레이저 에칭 처리를 실시하여 슬릿 S 를 형성해도 된다.
- [0072] 도체 패턴 (10) 에 형성되는 슬릿 S 는, 도 26 에 나타내는 바와 같이, 도체 패턴 (10) 의 코너 부분에 형성되어 있어도 된다. 캐비티 (21) 가 직사각형인 경우에는, 전자 부품 (3) 의 네 귀퉁이 근방에 수지가 충분히 충전되지 않는 경우가 있다. 도체 패턴 (10) 의 코너 부분에 슬릿 S 를 형성하면, 전자 부품 (3) 의 사각 근방에 충분한 수지를 유입시키는 것이 가능해진다.
- [0073] 상기 실시형태에서는, 슬릿 S 는 도체 패턴 (10) 의 전체에 형성되어 있다. 이에 한정되지 않고, 예를 들어 도 27 에 나타내는 바와 같이, 도체 패턴 (10) 의 코너 근방에 우선적으로 형성되어 있어도 된다. 또, 도 28 에 나타내는 바와 같이, 도체 패턴 (10) 의 코너 부분에만 형성되어 있어도 된다. 이로써, 전자 부품 (3) 의 사각 근방에 충분한 수지를 유입시킬 수 있다.
- [0074] 도체 패턴 (10) 이, 원형이나 타원형의 캐비티 (21) 의 외연을 따라 형성되어 있는 경우에는, 예를 들어 도 29 에 나타내는 바와 같이, 슬릿 S 를 전자 부품 (3) 으로부터 먼 위치에 우선적으로 형성해도 된다.
- [0075] 상기 실시형태에서는, 슬릿 S 는 도체 패턴 (10) 을 따라 등간격으로 형성되어 있다. 이에 한정되지 않고, 슬릿 S 는, 예를 들어 도 30 에 나타내는 바와 같이, 캐비티 (21) 의 -X 측 혹은 +X 측과 같이 캐비티 (21) 의 양측에만 형성되어 있어도 된다. 또, 예를 들어 도 31 에 나타내는 바와 같이, 슬릿 S 는 불규칙한 피치로, 도체 패턴 (10) 에 형성되어 있어도 된다.
- [0076] 예를 들어 도 32 에 나타내는 바와 같이, 슬릿 S 는, 도체 패턴 (10) 의 외측으로부터 내측을 향함에 따라 폭이 좁아지도록 형성되어 있어도 된다.
- [0077] 슬릿 S 는, 도체 패턴 (10) 의 상면으로부터 하면에 이르도록 형성되어 있어도 된다. 또, 도체 패턴 (10) 의 상면으로부터 적당한 깊이가 되도록 형성되어 있어도 된다.
- [0078] 도체 패턴 (10) 과 도체 패턴 (11) 은, 예를 들어 도 39 에 나타내는 바와 같이, 캐비티 (21) 의 내벽면에 형성된 구리 도금막 (700) 에 의해 전기적으로 접속되어 있어도 된다. 구리 도금막 (700) 은, 예를 들어 캐비티 (21) 에 수용되는 전자 부품 (3) 의 실드 등에 이용할 수 있다.
- [0079] 상기 실시형태에서는, 도체 패턴 (10, 11) 은 다른 도체 패턴과 전기적으로 접속되어 있지 않는 더미 패턴인 것으로 하였다. 이에 한정되지 않고, 도체 패턴 (10, 11) 은 다른 도체 패턴 (4, 5) 과 전기적으로 접속되어 있어도 된다. 이로써, 전기 회로의 일부를 구성해도 된다. 또, 그라운드 도체로서 사용되어도 된다.

- [0080] 기판 (2) 에 수용하는 전자 부품 (3) 은, IC 칩 등의 반도체 소자에 한정되지 않는다. 예를 들어, 도 40 ~ 도 43 에 나타내는 바와 같이, 상기 실시형태와 동일한 순서로, 콘덴서 C 를 기판 (2) 에 수용해도 된다.
- [0081] 상기 실시형태에서는, 기판 (2) 은, 유리 클로스 (유리 천), 유리 부직포 혹은 아라미드 부직포 등의 보강재 (기재) 에, 에폭시 수지, BT (비스말레이미드트리아진) 수지 혹은 폴리이미드 수지 등을 함침시켜 이루어지는 기판인 것으로 하였다. 이에 한정되지 않고, 캐비티 (21) 가 형성되는 기판 (2) 은, 도 44 에 나타내는 바와 같이, 내부에 도체 패턴 (2a) 이 형성된 기판이어도 된다.
- [0082] 기판 (2) 에 형성된 캐비티 (21) 에는, 도 45 에 나타내는 바와 같이, 플립 칩을 전자 부품 (3) 으로서 수용해도 된다. 이 경우에도, 기판 (2) 의 상면에 필름상의 프리프레그를 라미네이트하여 층간 절연층 (6) 을 형성할 때에, 주로 전자 부품 (3) 의 상방에 위치하는 프리프레그를 구성하는 수지가, 캐비티 (21) 내에 있어서의 전자 부품 (3) 과 기판 (2) 의 내벽과의 간극으로 유입된다. 그리고, 도체 패턴 (10) 의 외측에 있는 수지의 일부가, 도체 패턴 (10) 에 형성된 슬릿 S 를 통과하여 도체 패턴 (10) 의 내측으로 이동한다. 이 때문에, 캐비티 (21) 의 외연 근방에서 층간 절연층 (6) 의 두께가 균일해진다.
- [0083] 또, 전자 부품 (3) 은, 적층 배선판을 구성하는 기판에 형성된 캐비티 (21) 에 수용되어 있어도 된다. 예를 들어 도 46 은, 기판 (2) 과 기판 (250) 을 갖는 적층 배선판 (230) 을 나타내는 도면이다. 도 46 에 나타내는 바와 같이, 이 적층 배선판 (230) 은, 전자 부품 (3) 이 내장됨과 함께 도체 패턴 (4, 5) 이 형성된 기판 (2) 과 도체 패턴 (251, 252) 이 형성된 기판 (250) 을, 층간 절연층 (7) 을 개재하여 일체화시키고, 그 후, 층간 절연층 (6, 253), 도체 패턴 (8, 254), 기판 (2, 250) 에 형성된 도체 패턴끼리를 전기적으로 접속하는 스루홀 도체 (260) 등을 형성함으로써 제조할 수 있다.
- [0084] 상기 실시형태에서는, 층간 절연층 (6) 을 형성할 때에, 전자 부품 (3) 과 캐비티 (21) 의 내벽과의 간극이 층간 절연층 (6) 을 구성하는 수지 재료로 충전되고, 이로써, 전자 부품 (3) 이 고정된다. 이에 한정되지 않고, 다른 방법으로 전자 부품 (3) 을 기판 (2) 에 대해 고정시켜도 된다. 예를 들어, 층간 절연층 (6) 을 형성하기 전에, 예를 들어, 열경화성 수지와 무기 필러로 이루어지는 절연성 수지를 전자 부품 (3) 과 기판 (2) 의 내벽과의 간극으로 충전하여 전자 부품 (3) 을 기판 (2) 에 대해 고정시켜도 된다.
- [0085] 상기 실시형태에서는, 기판 (2) 의 하면에 도체 패턴 (11) 이 형성되어 있다. 이에 한정되지 않고, 도체 패턴 (11) 은 반드시 형성되어 있지 않아도 된다.
- [0086] 상기 실시형태에서는, 기판 (2) 에 드릴 등을 이용하여 스루홀 (103) 을 형성하였다. 이에 한정되지 않고, 탄산 가스 (CO₂) 레이저, Nd-YAG 레이저나 엑시머 레이저 등을 이용하여 스루홀 (103) 을 형성해도 된다.
- [0087] 상기 실시형태에서는, 기판 (2) 에 드릴 등을 이용하여 전자 부품 (3) 이 수용되는 캐비티 (21) 를 형성하였다. 이에 한정되지 않고, 탄산 가스 (CO₂) 레이저, Nd-YAG 레이저나 엑시머 레이저 등을 이용하여 캐비티 (21) 를 형성해도 된다.
- [0088] 상기 실시형태에서는, 캐비티 (21) 는 기판 (2) 을 관통하는 구멍인 것으로 하였다. 이에 한정되지 않고, 캐비티 (21) 는 상방만이 개방된 오픈부여도 된다.
- [0089] 본 발명은, 본 발명의 광의의 정신과 범위를 이탈하지 않고, 다양한 실시형태 및 변형이 가능하게 여겨지는 것이다. 또, 상기 서술한 실시형태는, 본 발명을 설명하기 위한 것으로, 본 발명의 범위를 한정하는 것이 아니다.

산업상 이용가능성

- [0090] 본 발명에 관련된 배선판은, 전자 기기의 회로 기판에 적절하다. 또, 본 발명에 관련된 배선판의 제조 방법은, 전기 기기의 회로 기판으로 사용되는 배선판의 제조에 적절하다.

부호의 설명

- [0091] 1 전자 부품 내장 배선판
- 1A 빌드업 다층 프린트 배선판
- 2 기판
- 3 전자 부품

4, 5, 8, 9, 10, 10a, 11, 11a, 12 도체 패턴

6, 7 층간 절연층

20 스루홀 도체

21 캐비티

30 단자

60, 70 비아 도체

101, 102 동박

103 스루홀

104 구리 도금막

110 동장 적층판

201 테이프

230 적층 배선판

250 기관

251, 252, 254 도체 패턴

253 층간 절연층

260 스루홀 도체

601, 602, 607, 608 층간 절연층

603, 604, 609, 610 도체 패턴

605, 606, 611, 612 비아 도체

613 솔더 레지스트층

614 솔더 레지스트층

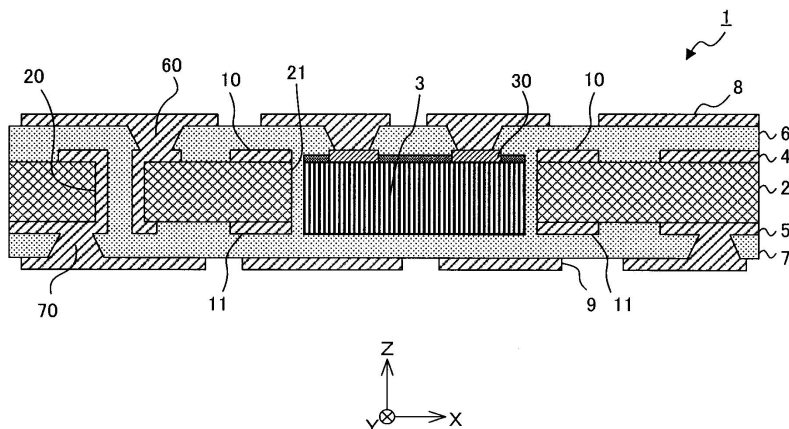
700 구리 도금막

S 슬릿

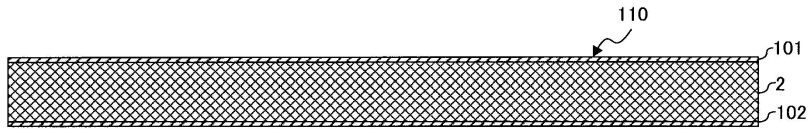
C 콘덴서

도면

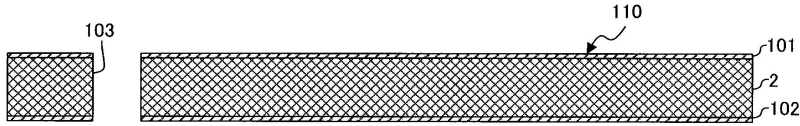
도면1



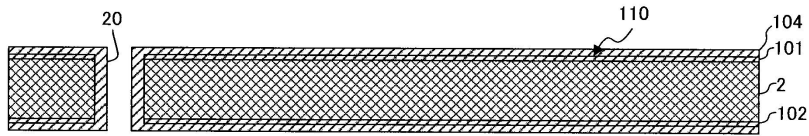
도면2



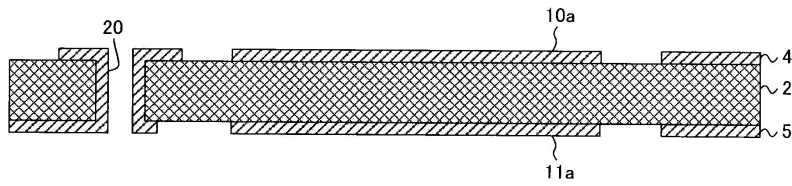
도면3



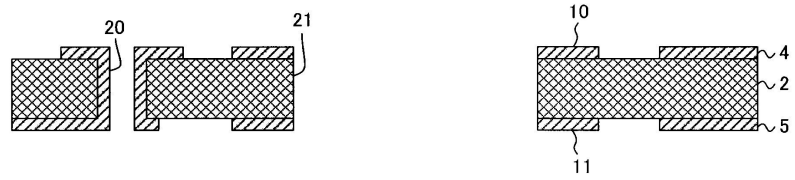
도면4



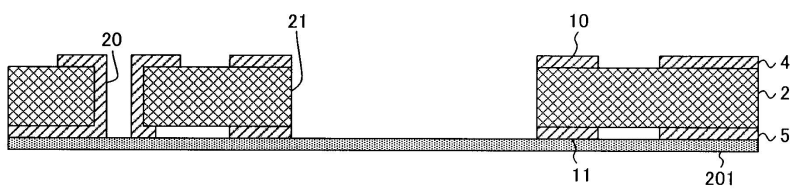
도면5



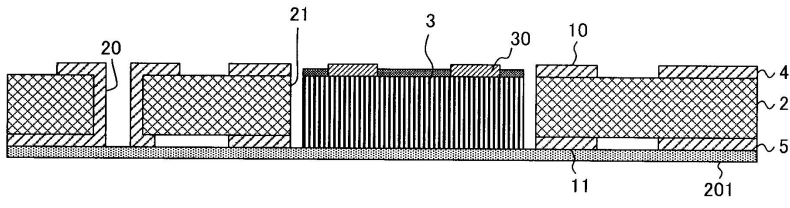
도면6



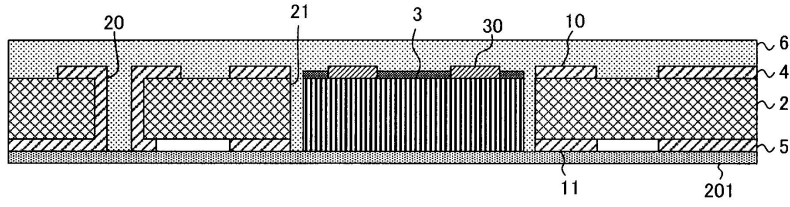
도면7



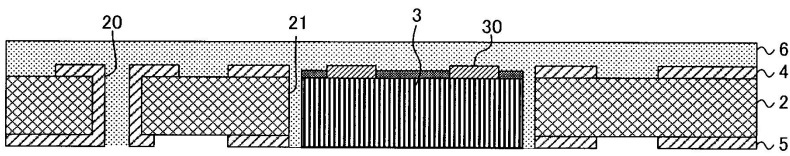
도면8



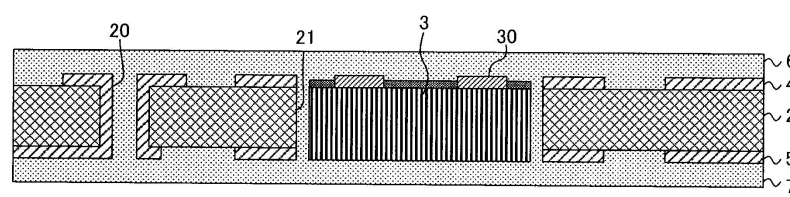
도면9



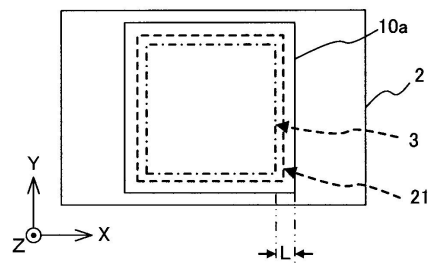
도면10



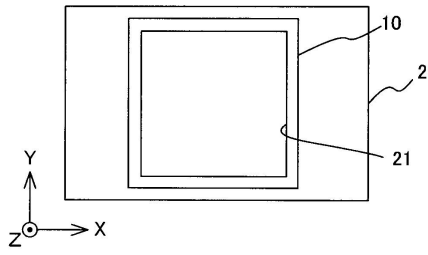
도면11



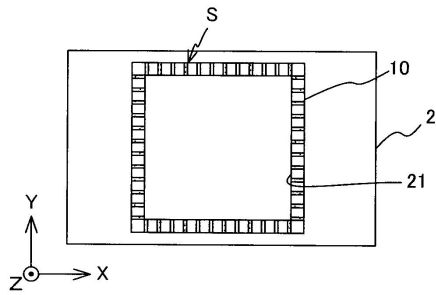
도면12



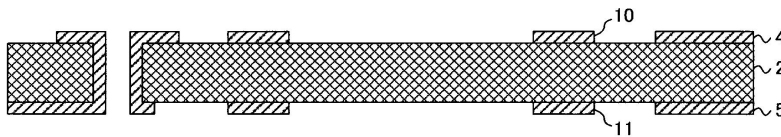
도면13



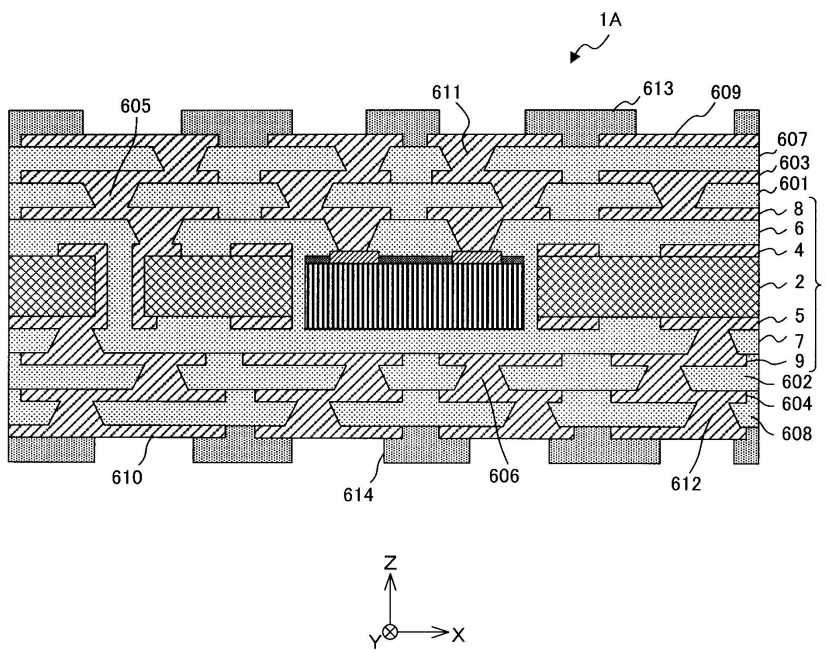
도면14



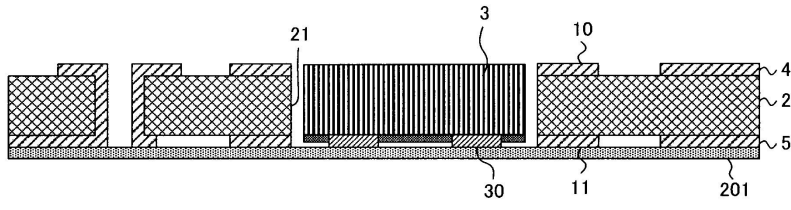
도면15



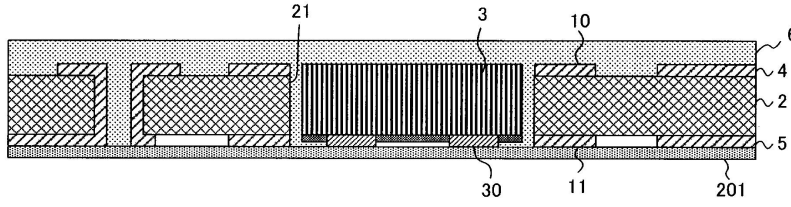
도면16



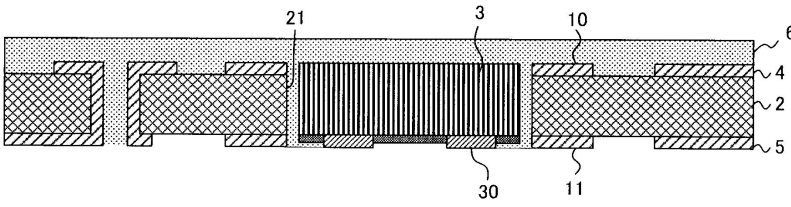
도면17



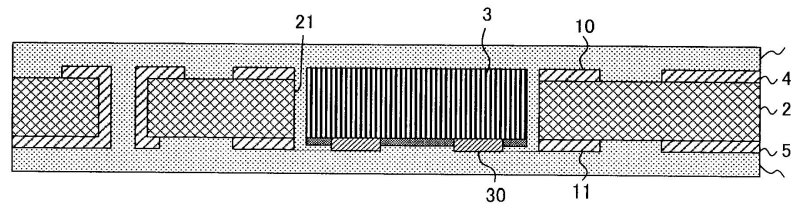
도면18



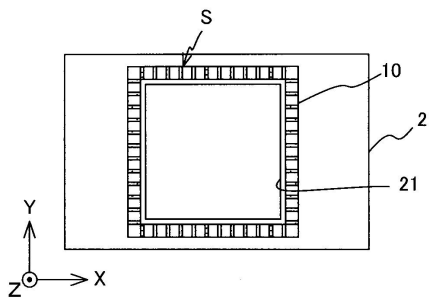
도면19



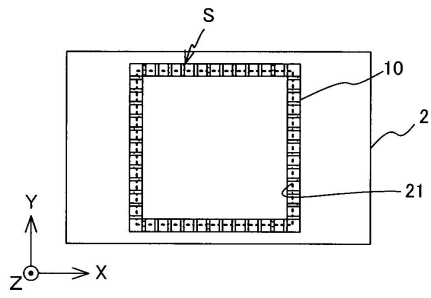
도면20



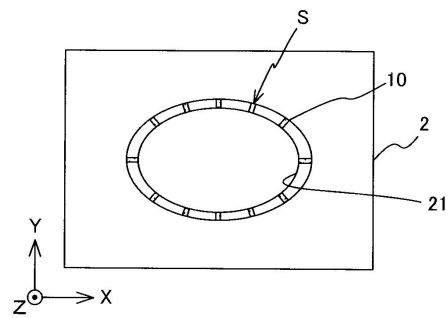
도면21



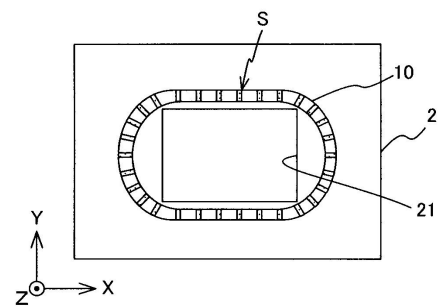
도면22



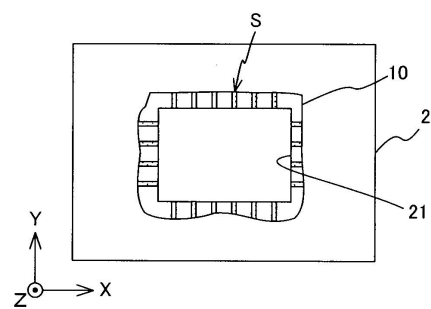
도면23



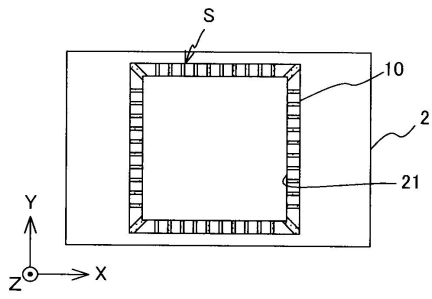
도면24



도면25



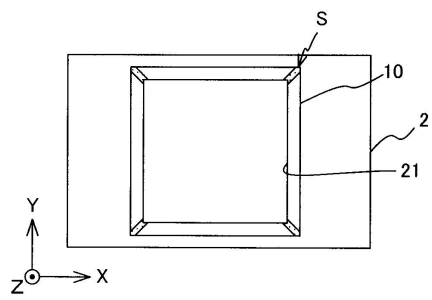
도면26



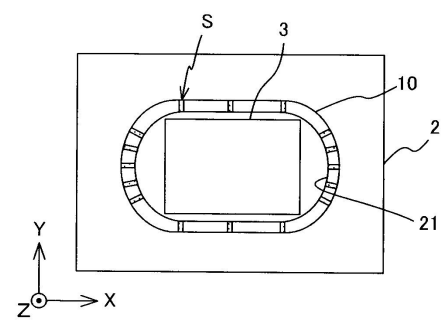
도면27



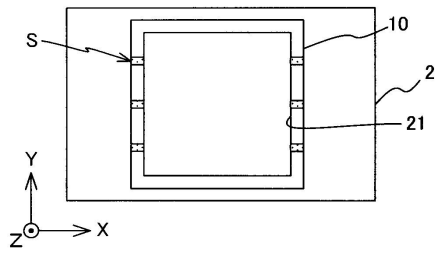
도면28



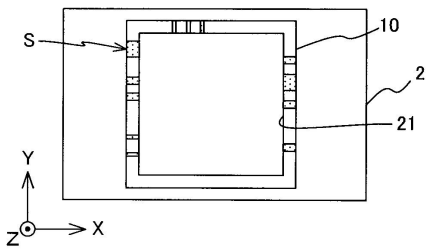
도면29



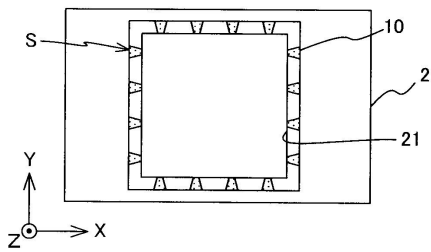
도면30



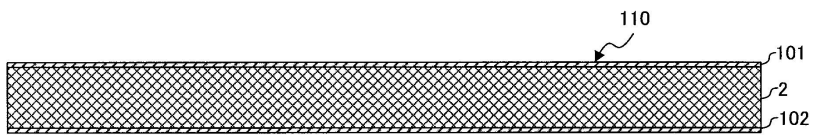
도면31



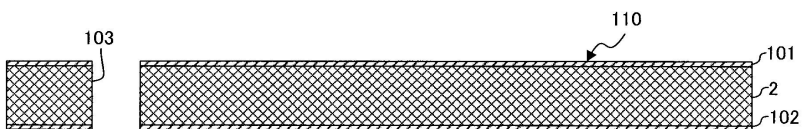
도면32



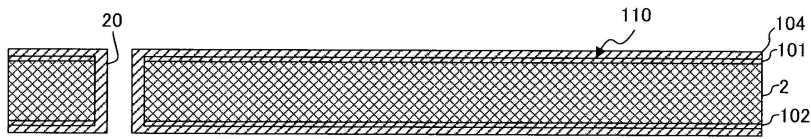
도면33



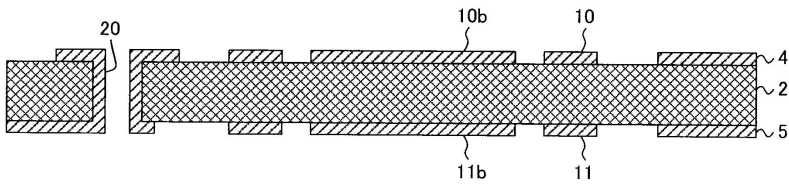
도면34



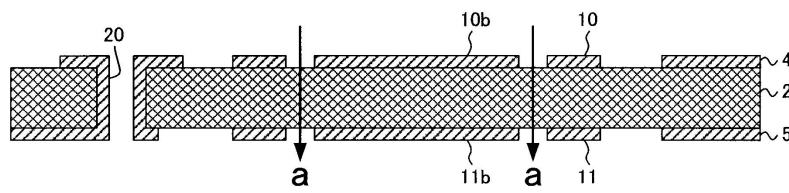
도면35



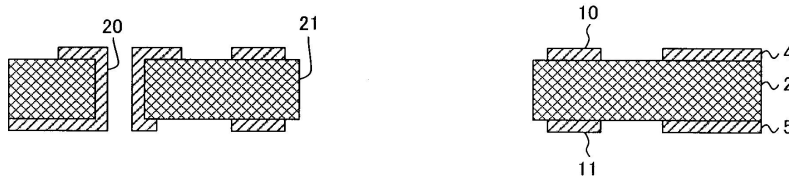
도면36



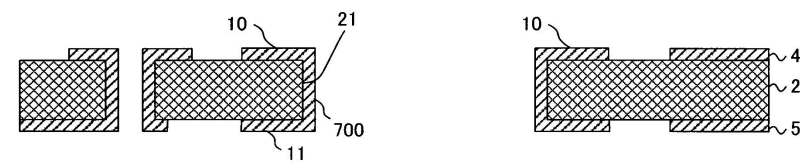
도면37



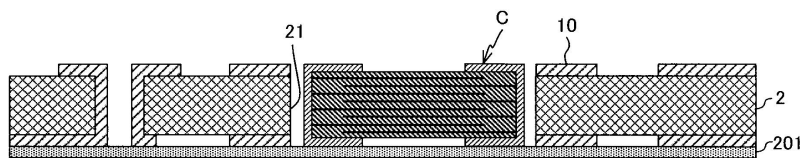
도면38



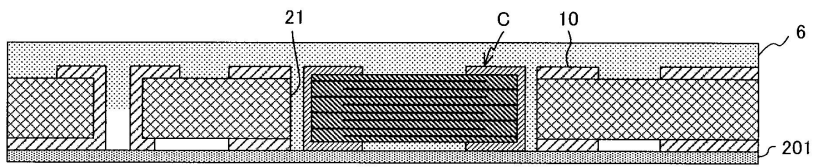
도면39



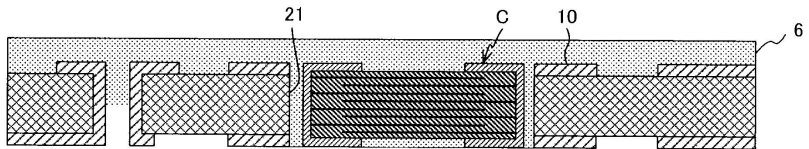
도면40



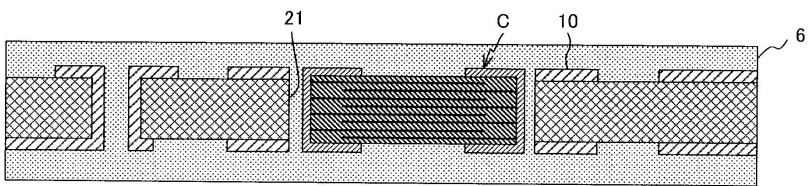
도면41



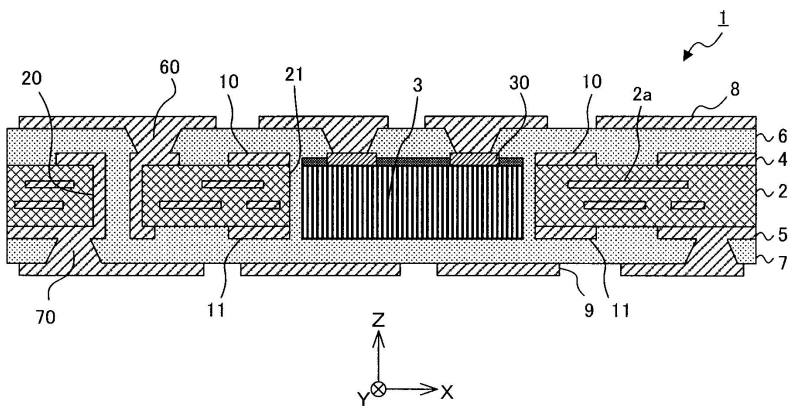
도면42



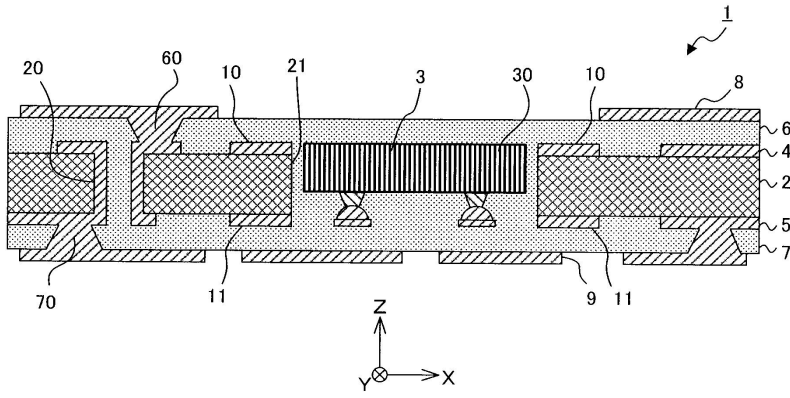
도면43



도면44



도면45



도면46

