



(12) 发明专利申请

(10) 申请公布号 CN 104347353 A

(43) 申请公布日 2015.02.11

(21) 申请号 201410375010.3

C23C 16/24(2006.01)

(22) 申请日 2014.07.31

(30) 优先权数据

2013-159604 2013.07.31 JP

2014-104835 2014.05.21 JP

(71) 申请人 东京毅力科创株式会社

地址 日本东京都

(72) 发明人 长谷部一秀 高桥和也 小森克彦

古泽纯和 冈田充弘 林宽之

柿本明修

(74) 专利代理机构 北京林达刘知识产权代理事

务所(普通合伙) 11277

代理人 刘新宇 李茂家

(51) Int. Cl.

H01L 21/02(2006.01)

H01L 21/205(2006.01)

权利要求书4页 说明书18页 附图26页

(54) 发明名称

硅膜的成膜方法、薄膜的成膜方法以及截面形状控制方法

(57) 摘要

本发明涉及硅膜的成膜方法、薄膜的成膜方法以及截面形状的控制方法。硅膜的成膜方法为在具有被处理面的被处理体上形成硅膜的方法,具备:(1)对前述被处理面上供给分子中包含两个以上硅的高阶氨基硅烷系气体,使前述被处理面上吸附硅而形成晶种层的工序;和(2)对前述晶种层上供给不包含氨基的硅烷系气体,使硅沉积在前述晶种层上而形成硅膜的工序,将前述(1)工序的处理温度设为350℃以下且室温(25℃)以上的范围。

1. 一种硅膜的成膜方法，

其为在具有被处理面的被处理体上形成硅膜的成膜方法，具备：

(1) 对所述被处理面上供给分子中包含两个以上硅的高阶氨基硅烷系气体，使所述被处理面上吸附硅而形成晶种层的工序，和

(2) 对所述晶种层上供给不包含氨基的硅烷系气体，使硅沉积在所述晶种层上而形成硅膜的工序，

将所述 (1) 工序的处理温度设为 350℃ 以下且室温即 25℃ 以上的范围。

2. 根据权利要求 1 所述的硅膜的成膜方法，其中，

所述晶种层并非使硅气相沉积在所述被处理面上而是通过使所述被处理面上吸附硅而形成，

通过在 350℃ 以下且室温即 25℃ 以上的范围内调节所述 (1) 工序的处理温度而控制所述硅的吸附密度。

3. 根据权利要求 1 所述的硅膜的成膜方法，其中，将所述 (1) 工序的处理温度设为小于 300℃ 且超过 200℃ 的范围。

4. 根据权利要求 1 所述的硅膜的成膜方法，其中，将所述 (1) 工序的处理温度设在 250℃ ± 25℃ 的范围。

5. 根据权利要求 1 所述的硅膜的成膜方法，其中，将所述 (1) 工序的温度设为小于 200℃ 且室温即 25℃ 以上的范围时，所述 (1) 工序的处理时间设为超过 3min 的有限值的时间。

6. 根据权利要求 1 所述的硅膜的成膜方法，其中，

所述分子中包含两个以上硅的高阶氨基硅烷系气体从包含至少一种下述式所表示的硅的氨基化合物的气体中选择：

$((R1R2)N)_nSi_xH_{2x+2-n-m}(R3)_m \dots (A)$ 、和

$((R1R2)N)_nSi_xH_{2x-n-m}(R3)_m \dots (B)$

其中，所述 (A) 和所述 (B) 式中，

n 为氨基的个数，是 1 ~ 6 的自然数；

m 为烷基的个数，是 0 或 1 ~ 5 的自然数；

$R1、R2 = CH_3、C_2H_5、C_3H_7$

$R3 = CH_3、C_2H_5、C_3H_7、Cl$

可以是 $R1 = R2 = R3$ ，或者也可以不同，

x 为 2 以上的自然数。

7. 根据权利要求 6 所述的硅膜的成膜方法，其中，

所述 (A) 式所表示的高阶氨基硅烷系气体从下述气体的至少一种中选择：

二异丙基氨基乙硅烷即 $Si_2H_5N(iPr)_2$

二异丙基氨基丙硅烷即 $Si_3H_7N(iPr)_2$

二异丙基氨基氯乙硅烷即 $Si_2H_4ClN(iPr)_2$

二异丙基氨基氯丙硅烷即 $Si_3H_6ClN(iPr)_2$ 。

8. 根据权利要求 6 所述的硅膜的成膜方法，其中，

所述 (B) 式所表示的高阶氨基硅烷系气体从下述气体的至少一种中选择：

二异丙基氨基环丙硅烷即 $\text{Si}_3\text{H}_5\text{N}(\text{iPr})_2$

二异丙基氨基氯环丙硅烷即 $\text{Si}_3\text{H}_4\text{ClN}(\text{iPr})_2$ 。

9. 根据权利要求 1 所述的硅膜的成膜方法,其中,

所述 (2) 工序中使用的所述不包含氨基的硅烷系气体为分子中包含两个以上硅且不包含氨基的高阶硅烷系气体。

10. 根据权利要求 9 所述的硅膜的成膜方法,其中,

所述分子中包含两个以上硅且不包含氨基的高阶硅烷系气体从包含下述的至少一种的气体中选择:

Si_2H_6 ,

$\text{Si}_m\text{H}_{2m+2}$ 式所表示的硅的氢化物,其中, m 为 3 以上的自然数,

Si_nH_{2n} 式所表示的硅的氢化物,其中, n 为 3 以上的自然数。

11. 根据权利要求 10 所述的硅膜的成膜方法,其中,

所述 $\text{Si}_m\text{H}_{2m+2}$ 式所表示的硅的氢化物从以下的至少一种中选择:

Si_3H_8 ,

Si_4H_{10} ,

Si_5H_{12} ,

Si_6H_{14} ,

Si_7H_{16} ,

所述 Si_nH_{2n} 式所表示的硅的氢化物从以下的至少一种中选择:

Si_3H_6 ,

Si_4H_8 ,

Si_5H_{10} ,

Si_6H_{12} ,

Si_7H_{14} 。

12. 根据权利要求 6 所述的硅膜的成膜方法,其中,所述 (2) 工序中形成的所述硅膜为所述晶种层上形成的第 2 晶种层。

13. 根据权利要求 12 所述的硅膜的成膜方法,其中,所述第 2 晶种层通过在所述晶种层上气相沉积硅而形成。

14. 根据权利要求 12 所述的硅膜的成膜方法,其中,所述第 2 晶种层的膜厚为 4nm 以下的有限值。

15. 根据权利要求 12 所述的硅膜的成膜方法,其中,

在所述 (2) 工序之后,进而具备:

(3) 对所述第 2 晶种层上供给不包含氨基的硅烷系气体,使硅沉积在所述第 2 晶种层上而形成新的硅膜的工序。

16. 根据权利要求 15 所述的硅膜的成膜方法,其中,

所述 (3) 工序中所使用的所述不包含氨基的硅烷系气体为:

相对于所述 (2) 工序中使用的不包含氨基的高阶硅烷系气体为同阶或低阶的硅烷系气体。

17. 根据权利要求 16 所述的硅膜的成膜方法,其中,

所述同阶或低阶的硅烷系气体为 SiH_4 或 Si_2H_6 。

18. 一种薄膜的成膜方法, 其为在被处理面上具有孔或槽的被处理体上形成薄膜的方法, 具备:

(4) 根据权利要求 12 所述的硅膜的成膜方法, 在所述被处理面上形成包含晶种层和第 2 晶种层的多重晶种层的工序;

(5) 对所述多重晶种层上供给不包含氨基的硅烷系气体, 使硅沉积在所述多重晶种层上, 以不堵塞所述孔或槽的膜厚, 残留有对应于所述孔或槽的开口部地形成硅膜的工序;

(6) 沿着所述孔或槽残留硅膜地蚀刻所述硅膜, 使所述硅膜的对应于所述孔或槽的开口部拓宽的工序; 和

(7) 在所述开口部已经拓宽的所述硅膜上, 形成填埋所述开口部的薄膜的工序。

19. 根据权利要求 18 所述的薄膜的成膜方法,

所述 (5) 工序中所使用的所述不包含氨基的硅烷系气体为:

相对于所述 (4) 工序中使用的分子中包含两个以上硅且不包含氨基的高阶硅烷系气体为同阶或低阶的硅烷系气体。

20. 根据权利要求 19 所述的薄膜的成膜方法, 其中,

所述同阶或低阶的硅烷系气体为 SiH_4 或 Si_2H_6 。

21. 根据权利要求 18 所述的薄膜的成膜方法, 其中, 所述 (4) 工序中, 至少在所述第 2 晶种层的形成中, 同时供给原料气体和包含成为供体或受体的杂质的掺杂气体。

22. 根据权利要求 18 所述的薄膜的成膜方法, 其中,

在所述 (4) 工序之后, 进而具备:

(8) 在所述多重晶种层中掺杂成为供体或受体的杂质的工序。

23. 根据权利要求 18 所述的薄膜的成膜方法, 其中,

在所述 (5) 工序中, 同时供给所述不包含氨基的硅烷系气体和包含成为供体或受体的杂质的掺杂气体。

24. 根据权利要求 18 所述的薄膜的成膜方法, 其中,

在所述 (6) 工序之后, 进而具备:

(9) 在所述开口部已经拓宽的所述硅膜中掺杂成为供体或受体的杂质的工序。

25. 根据权利要求 22 所述的薄膜的成膜方法, 其中, 所述杂质的掺杂使用气相扩散法进行。

26. 根据权利要求 18 所述的薄膜的成膜方法, 其中,

控制所述 (6) 工序后的所述硅膜的、所述孔或槽内的截面形状的情况下,

通过改变所述 (5) 工序后的所述硅膜的、对应于所述孔或槽的开口部的长径比而进行控制。

27. 根据权利要求 24 所述的薄膜的成膜方法, 其中, 对所述孔或槽内的所述硅膜的截面形状进行控制使得朝向所述孔或槽的底部变窄的情况下, 使所述开口部的长径比渐趋变大。

28. 一种硅膜的成膜方法, 其为在被处理面具有孔或槽的被处理体上形成硅膜的方法, 具备:

(10) 根据权利要求 12 所述的硅膜的成膜方法, 在所述被处理面上形成包含晶种层和

第 2 晶种层的多重晶种层的工序；

(11) 对所述多重晶种层上供给不包含氨基的硅烷系气体，使硅沉积在所述多重晶种层上而形成硅膜的工序；和

(12) 对所述硅膜进行蚀刻并在所述孔或槽的底部残留所述硅膜的工序，

至少重复进行所述 (11) 工序至所述 (12) 工序，利用重复形成的所述硅膜填埋所述被处理面的所述孔或槽。

29. 根据权利要求 28 所述的硅膜的成膜方法，其中，重复进行所述 (10) 工序至所述 (12) 工序，利用重复形成的所述硅膜填埋所述被处理面的所述孔或槽。

30. 根据权利要求 28 所述的硅膜的成膜方法，其中，

所述 (11) 工序中所使用的所述不包含氨基的硅烷系气体为：

相对于所述 (10) 工序中使用的所述分子中包含两个以上硅且不包含氨基的高阶硅烷系气体为同阶或低阶的硅烷系气体。

31. 根据权利要求 30 所述的硅膜的成膜方法，其中，

所述同阶或低阶的硅烷系气体为 SiH_4 或 Si_2H_6 。

32. 根据权利要求 28 所述的薄膜的成膜方法，其中，所述 (10) 工序中，至少在所述第 2 晶种层的形成中，同时供给原料气体和包含成为供体或受体的杂质的掺杂气体。

33. 根据权利要求 28 所述的硅膜的成膜方法，其中，

在所述 (10) 工序之后，进而具备：

(13) 在所述多重晶种层中掺杂成为供体或受体的杂质的工序。

34. 根据权利要求 28 所述的薄膜的成膜方法，其中，在所述 (11) 工序中，同时供给所述不包含氨基的硅烷系气体和包含成为供体或受体的杂质的掺杂气体。

35. 根据权利要求 28 所述的硅膜的成膜方法，其中，

在所述 (12) 工序之后，进而具备：

(14) 在所述孔或槽的底部残留的所述硅膜中掺杂成为供体或受体的杂质的工序。

36. 根据权利要求 33 所述的硅膜的成膜方法，其中，所述杂质的掺杂使用气相扩散法进行。

37. 一种截面形状控制方法，其为控制沿着孔或槽形成的薄膜在所述孔或槽内的截面形状的方法，其具备：

(15) 在表面形成有孔或槽的被处理面上，以不堵塞所述孔或槽的膜厚，沿着所述孔或槽残留有对应于所述孔或槽的开口部地形成薄膜的工序，和

(16) 沿着所述孔或槽残留薄膜地蚀刻所述薄膜，使所述薄膜的对应于所述孔或槽的开口部拓宽的工序，

通过改变由所述 (15) 工序得到的所述薄膜的所述开口部的长径比，对所述 (16) 工序后的所述薄膜在所述孔或槽内的截面形状进行控制。

38. 根据权利要求 37 所述的截面形状控制方法，其中，对所述孔或槽内的所述薄膜的截面形状进行控制使得朝向所述孔或槽的底部变窄的情况下，使所述开口部的长径比渐趋变大。

硅膜的成膜方法、薄膜的成膜方法以及截面形状控制方法

[0001] 相关申请的相互参照

[0002] 本申请要求基于 2013 年 7 月 31 日申请的日本专利申请第 2013-159604 号和 2014 年 5 月 21 日申请的日本专利申请第 2014-104835 号的优先权,将该日本申请的内容整体作为参照文献并入这里。

技术领域

[0003] 本发明涉及硅膜的成膜方法、薄膜的成膜方法以及截面形状的控制方法。

背景技术

[0004] 用于半导体集成电路装置的接触孔或线路的填埋、形成元件或结构的薄膜使用硅例如非晶硅。该非晶硅的成膜方法中,有如下方法:甲硅烷的情况下以 400 ~ 600℃进行热分解、乙硅烷的情况下以 400 ~ 500℃进行分解、丙硅烷的情况下以 350 ~ 450℃进行分解、丁硅烷的情况下以 300 ~ 400℃进行分解,从而形成非晶硅膜。

[0005] 但是,如果利用非晶硅来填埋微细化正在不断推进的接触孔、线路时,则成膜后的非晶硅对接触孔部的覆盖率变差、产生大的空隙(Void)。如果在接触孔、线路内产生大的空隙,则成为例如引起电阻值增大的要因之一。其原因在于,非晶硅膜的表面粗糙度的精度变差。

[0006] 因此,公开了如下方法:为了改善非晶硅膜的表面粗糙度的精度,在形成非晶硅膜之前对基底表面上供给氨基硅烷系气体,在基底表面上预先形成晶种层。

发明内容

[0007] 发明要解决的问题

[0008] 但是,近来改善硅膜例如非晶硅膜的表面粗糙度的精度的要求、进一步薄膜化的要求也越来越严格。

[0009] 上述现有方法虽然可以实现表面粗糙度的精度的改善这样的目的,但考虑到进一步薄膜化的要求时,存在如下问题:在 2nm 级附近容易产生针孔从而难以进行 2nm 级以下的薄膜化。

[0010] 另外,上述现有方法中记载了在晶种层的形成中,除了氨基硅烷系气体之外,可以使用分子中有两个以上硅的物质例如六乙氨基乙硅烷等,但对于使用了六乙氨基乙硅烷的具体例子没有记载。

[0011] 本发明提供能够应对进一步薄膜化的要求并且也能够改善表面粗糙度的精度的硅膜的成膜方法。

[0012] 另外,本发明提供使用上述硅膜的成膜方法在被处理面具有孔或槽的被处理体上形成薄膜的薄膜的成膜方法。

[0013] 另外,本发明提供使用上述硅膜的成膜方法在被处理面具有孔或槽的被处理体上形成硅膜的硅膜的成膜方法。

[0014] 另外,本发明提供能够控制沿着孔或槽形成的薄膜在所述孔或槽内的截面形状的截面形状控制方法。

[0015] 用于解决问题的方案

[0016] 本发明的一实施方式的硅膜的成膜方法为在具有被处理面的被处理体上形成硅膜的成膜方法,具备:(1) 对前述被处理面上供给分子中包含两个以上硅的高阶氨基硅烷系气体,使前述被处理面上吸附硅而形成晶种层的工序;和(2) 对前述晶种层上供给不包含氨基的硅烷系气体,使硅沉积在前述晶种层上而形成硅膜的工序,将前述(1) 工序的处理温度设为 350℃ 以下且室温(25℃) 以上的范围。

[0017] 另外,本发明的其他实施方式的薄膜的成膜方法为在被处理面具有孔或槽的被处理体上形成薄膜的薄膜的成膜方法,其具备:(4) 根据上述成膜方法,在前述被处理面上形成包含晶种层和第 2 晶种层的多重晶种层的工序;和(5) 对前述多重晶种层上供给不包含氨基的硅烷系气体,使硅沉积在前述多重晶种层上,以不堵塞所述孔或槽的膜厚,残留有对应于前述孔或槽的开口部地形成硅膜的工序;(6) 沿着前述孔或槽残留硅膜地蚀刻前述硅膜,使前述硅膜的对应于前述孔或槽的开口部拓宽的工序;和(7) 在前述开口部已经拓宽的前述硅膜上,形成填埋前述开口部的薄膜的工序。

[0018] 另外,本发明的另一其他的实施方式的硅膜的成膜方法为在被处理面具有孔或槽的被处理体上形成硅膜的成膜方法,其具备:(10) 根据上述成膜方法,在前述被处理面上形成包含晶种层和第 2 晶种层的多重晶种层的工序;(11) 对前述多重晶种层上供给不包含氨基的硅烷系气体,使硅沉积在前述多重晶种层上而形成硅膜的工序;和(12) 对前述硅膜进行蚀刻并在前述孔或槽的底部残留前述硅膜的工序,通过硅膜进行填埋,重复进行前述(10) 工序至前述(12) 工序,利用重复形成的前述硅膜填埋前述被处理面的前述孔或槽。

[0019] 另外,本发明的其他实施方式的截面形状控制方法为控制沿着孔或槽形成的薄膜在前述孔或槽内的截面形状的截面形状控制方法,具备:(15) 在表面形成有孔或槽的被处理面上,以不堵塞前述孔或槽的膜厚,残留有对应于前述孔或槽的开口部地沿着前述孔或槽形成薄膜的工序;和(16) 沿着前述孔或槽残留薄膜地蚀刻前述薄膜,使前述薄膜的对应于前述孔或槽的开口部拓宽的工序,通过改变由前述(15) 工序得到的前述薄膜的前述开口部的长径比而对前述(16) 工序后的前述薄膜在前述孔或槽内的截面形状进行控制。

附图说明

[0020] 附图作为本说明书的一部分而引入,表示本发明的实施方式,与上述的一般性说明和后述的具体实施方式一起说明本发明的概念。

[0021] 图 1 为表示本发明的第 1 实施方式的硅膜的成膜方法的程序的一例的流程图。

[0022] 图 2 的(A) 图~(C) 图为概略地表示图 1 中所示程序中的被处理体的状态的剖面图。

[0023] 图 3 为表示处理时间与膜厚的关系的图。

[0024] 图 4 为表示处理温度与膜厚的关系的图。

[0025] 图 5 为将图 4 所示的关系用阿累尼乌斯曲线图表示的图。

[0026] 图 6 为表示晶种层 3 的处理温度与晶种层 3 上形成的硅膜 4 的膜厚的关系的图。

- [0027] 图 7 为表示晶种层 3 的处理压力与晶种层 3 上形成的硅膜 4 的膜厚的关系的图。
- [0028] 图 8 为表示晶种层 3 的处理压力与晶种层 3 上形成的硅膜 4 的表面雾度的关系的图。
- [0029] 图 9 的 (A) 图为表示硅的吸附密度高的情况的剖面图、(B) 图为表示硅的吸附密度低的情况的剖面图。
- [0030] 图 10 为表示晶种层 3 的处理时间与晶种层 3 上形成的硅膜 4 的膜厚的关系的图。
- [0031] 图 11 为表示晶种层 3 的处理时间与晶种层 3 上形成的硅膜 4 的表面雾度的关系的图。
- [0032] 图 12 为表示将原料气体设为甲硅烷情况下的硅膜 4 的表面的二次电子图像的照片。
- [0033] 图 13 为表示将原料气体设为高阶硅烷情况下的硅膜 4 的表面的二次电子图像的照片。
- [0034] 图 14 为表示本发明的第 2 实施方式的硅膜的成膜方法的应用例 1 的程序的一例的流程图。
- [0035] 图 15 的 (A) 图~(D) 图为概略地表示图 14 中所示程序中的被处理体的状态的剖面图。
- [0036] 图 16 的 (A) 图~(F) 图为概略地表示本发明的第 2 实施方式的硅膜的成膜方法的应用例 2 的程序的一例的被处理体的状态的剖面图。
- [0037] 图 17 为表示使杂质相对于晶种层 3 和第 2 晶种层 3a 扩散的状态的剖面图。
- [0038] 图 18 为表示使杂质相对于蚀刻后的硅膜 4 扩散的状态的剖面图。
- [0039] 图 19 的 (A) 图~(C) 图为用于说明“蚀刻覆盖率”的定义的剖面图。
- [0040] 图 20 的 (A) 图为表示孔或槽 5 的初始状态的剖面图,(B) 图为表示开口部 6 的长径比为“37.5”的情况下的剖面图,(C) 图为表示开口部 6 的长径比为“12”的情况下的剖面图。
- [0041] 图 21 为表示长径比与蚀刻覆盖率的关系的图。
- [0042] 图 22 的 (A) 图~(I) 图为概略地表示本发明的第 2 实施方式的硅膜的成膜方法的应用例 3 的程序的一例的被处理体的状态的剖面图。
- [0043] 图 23 为表示使杂质相对于晶种层 3 和第 2 晶种层 3a 扩散的状态的剖面图。
- [0044] 图 24 为表示使杂质相对于蚀刻后的硅膜 4 扩散的状态的剖面图。
- [0045] 图 25 的 (A) 图~(D) 图为概略地表示本发明的第 2 实施方式的硅膜的成膜方法的应用例 3 的程序的其他例的被处理体的状态的剖面图。
- [0046] 图 26 的 (A) 图和 (B) 图为表示向第 2 晶种层的掺杂例的剖面图。
- [0047] 图 27 的 (A) 图和 (B) 图为表示向硅膜的掺杂例的剖面图。
- [0048] 图 28 为表示向第 2 晶种层的其他的掺杂例的剖面图。
- [0049] 图 29 为表示向硅膜的其他的掺杂例的剖面图。
- [0050] 图 30 的 (A) 图~(C) 图为表示硅膜的最终形状的剖面图。
- [0051] 图 31 为概略地表示本发明的第 3 实施方式的成膜装置的一例的剖面图。
- [0052] 图 32 为表示处理气体供给机构的变形例的图。

具体实施方式

[0053] 以下,参照附图对本发明的实施方式进行说明。需要说明的是,在所有附图中,相同的部分带有相同的附图标记。下述详细的说明中,为了能够充分地理解本发明,给与尽量多的具体的内容。然而,即使没有这样的详细的说明本领域技术人员也能够实施本发明,这是显而易见的。其他的例子中,为了避免难以理解各种各样的实施方式,对于已知的方法、步骤、系统或构成要素,没有详细地表示。

[0054] (第1实施方式)

[0055] <说明书中的定义>

[0056] 本说明书中记载非晶硅的情况下,其定义为包括能够实现本说明书中公开的表面粗糙度的精度的非晶~纳米大小的结粒聚集而成的纳米晶体硅、以及上述非晶硅与上述纳米结晶硅混合存在的硅的全部,而并非仅指非晶硅。

[0057] 另外,本说明书中将1Torr定义为133Pa。

[0058] <成膜方法>

[0059] 图1为表示本发明的第1实施方式的硅膜的成膜方法的程序的一例的流程图;图2的(A)~图2的(C)为概略地表示图1中所示的程序中的被处理体的状态的剖面图。

[0060] 首先,将图2的(A)所示的被处理体例如硅基板1运送至成膜装置的处理室。硅基板1上形成有氧化硅膜2。本例中,氧化硅膜2的表面为用于形成硅膜的被处理面。氧化硅膜2为自然氧化膜、热氧化膜和CVD膜的任一者。

[0061] 另外,被处理面不限于氧化硅膜2。例如,可以将硅基板1自身作为被处理面,也可以为包含硅的物质例如:硅膜、氮化硅膜、氮氧化硅膜、炭化硅膜、炭氧氮化硅膜。另外,可以为低介电常数绝缘膜,也可以为金属膜。

[0062] 接着,如图1和图2的(B)所示,使氧化硅膜2的表面(被处理面)上吸附硅而形成晶种层3。晶种层3通过对氧化硅膜2的表面上供给分子中包含两个以上硅的高阶氨基硅烷系气体(以下,简称为高阶氨基硅烷系气体)作为处理气体而形成。另外,形成晶种层3时的处理温度设为350℃以下且室温(25℃)以上(步骤S1)。

[0063] 作为高阶氨基硅烷系气体的例子,可列举出下式所表示的硅的氨基化合物:

[0064] $((R1R2)N)_n Si_X H_{2X+2-n-m} (R3)_m \dots (A)$ 、或

[0065] $((R1R2)N)_n Si_X H_{2X-n-m} (R3)_m \dots (B)$

[0066] 其中,(A)和(B)式中,

[0067] n为氨基的个数,是1~6的自然数,

[0068] m为烷基的个数,是0或1~5的自然数,

[0069] R1、R2 = CH₃、C₂H₅、C₃H₇,

[0070] R3 = CH₃、C₂H₅、C₃H₇、Cl,

[0071] 可以是R1 = R2 = R3,或者也可以不同,

[0072] X为2以上的自然数。

[0073] 并且,可以选择包含至少一种上述(A)式和上述(B)式所表示的硅的氨基化合物的气体作为步骤S1中使用的处理气体。

[0074] 作为上述(A)式所表示的高阶氨基硅烷系气体的例子,可列举出:

[0075] 二异丙基氨基乙硅烷(Si₂H₅N(iPr)₂)

- [0076] 二异丙基氨基丙硅烷 ($\text{Si}_3\text{H}_7\text{N}(\text{iPr})_2$)
- [0077] 二异丙基氨基氯乙硅烷 ($\text{Si}_2\text{H}_4\text{ClN}(\text{iPr})_2$)
- [0078] 二异丙基氨基氯丙硅烷 ($\text{Si}_3\text{H}_6\text{ClN}(\text{iPr})_2$) 等。
- [0079] 处理气体可以从这些气体中选择至少一种。
- [0080] 另外,作为上述 (B) 式所表示的高阶氨基硅烷系气体的例子,可列举出:
- [0081] 二异丙基氨基环丙硅烷 ($\text{Si}_3\text{H}_5\text{N}(\text{iPr})_2$)
- [0082] 二异丙基氨基氯环丙硅烷 ($\text{Si}_3\text{H}_4\text{ClN}(\text{iPr})_2$) 等。
- [0083] 处理气体可以从这些气体中选择至少一种。
- [0084] 本例中,使用上述 (A) 式所表示的二异丙氨基乙硅烷(以下,称为 DIPADS)。
- [0085] 步骤 S1 的处理条件的一例为:
- [0086] DIPADS 流量:200sccm
- [0087] 处理时间:1min
- [0088] 处理温度:250℃
- [0089] 处理压力:133Pa(1Torr)。
- [0090] 接着,如图 1 和图 2 的 (C) 所示,使硅沉积在晶种层 3 上而形成硅膜 4(步骤 S2)。硅膜 4 通过对晶种层 3 的表面上供给不包含氨基的硅烷系气体作为处理气体而形成。形成的硅膜 4 为例如非晶硅。
- [0091] 作为不包含氨基的硅烷系气体的例子,可列举出下式所表示的硅的氢化物:
- [0092] $\text{Si}_x\text{H}_{2x+2}$ (其中, X 为 1 以上的自然数)... (C)、或者
- [0093] Si_xH_{2x} (其中, X 为 1 以上的自然数)... (D)。
- [0094] 并且,可以选择包含至少一种上述 (C) 式和上述 (D) 式所表示的硅的氢化物的气体作为步骤 S2 中的处理气体(硅原料气体)。
- [0095] 作为上述 (C) 式所表示的硅的氢化物的例子,可列举出:
- [0096] 甲硅烷 (SiH_4)
- [0097] 乙硅烷 (Si_2H_6)。
- [0098] 丙硅烷 (Si_3H_8)、
- [0099] 丁硅烷 (Si_4H_{10})、
- [0100] 戊硅烷 (Si_5H_{12})、
- [0101] 己硅烷 (Si_6H_{14})、
- [0102] 庚硅烷 (Si_7H_{16})。
- [0103] 步骤 S2 中使用的处理气体可以从这些气体中选择至少一种。
- [0104] 另外,作为上述 (D) 式所表示的硅的氢化物的例子,可列举出:
- [0105] 环丙硅烷 (Si_3H_6)
- [0106] 环丁硅烷 (Si_4H_8)
- [0107] 环戊硅烷 (Si_5H_{10})
- [0108] 环己硅烷 (Si_6H_{12})
- [0109] 环庚硅烷 (Si_7H_{14})。
- [0110] 步骤 S2 中使用的处理气体可以从这些气体中选择至少一种。
- [0111] 本例中,使用上述 (C) 式所表示的甲硅烷 (SiH_4)。

[0112] 步骤 S2 的处理条件的一例为：

[0113] SiH₄ 流量 :500sccm

[0114] 沉积时间 :10min

[0115] 沉积温度 :510℃

[0116] 沉积压力 :53.2Pa (0.4Torr)。

[0117] 这样,根据第 1 实施方式的硅膜的成膜方法,对氧化硅膜 2 的表面(被处理面)上供给高阶氨基硅烷系气体,使氧化硅膜 2 的表面上吸附硅而形成晶种层 3 之后(步骤 S1)、对晶种层 3 上供给不包含氨基的硅烷系气体,在晶种层 3 上使硅沉积而形成硅膜 4(步骤 S2)。

[0118] 进而,根据第 1 实施方式的硅膜的成膜方法,将步骤 S1 中的处理温度设为 350℃ 以下且室温(25℃)以上。对于其优点,以下进行说明。

[0119] <处理温度与反应模式的关系>

[0120] 首先,对于处理温度与由高阶氨基硅烷系气体形成的硅膜的反应模式的关系进行说明。

[0121] 图 3 为表示处理时间与膜厚的关系的图。图 3 的纵轴表示由高阶氨基硅烷系气体形成的硅膜的膜厚,横轴表示处理时间。图 3 所示的关系是在以下的处理条件下求出的。

[0122] 处理气体 :DIPADS

[0123] 处理气体流量 :200sccm

[0124] 处理温度 :300℃、350℃、375℃、400℃

[0125] 处理时间 :1min 或 10min

[0126] 处理压力 :133Pa (1Torr)

[0127] 如图 3 所示,如果将处理时间由 1min 延长至 10min,则形成的硅膜的膜厚变厚。但是已知在处理温度为 350℃ 时与 375℃ 时之间,尽管仅有 25℃ 的差异,却有沉积率极端地变大的倾向。据推测是因为处理温度在 350℃ 以下时反应模式并非是沉积反应(CVD 反应)而是吸附反应;处理温度超过 350℃ 时反应模式由吸附反应变化为沉积反应。因此,本发明人等降低了 DIPADS 的流量对反应模式的变化进行更精细的分析。

[0128] 图 4 为表示处理温度与膜厚的关系的图。图 4 所示的关系是在以下的处理条件下求出的。

[0129] 处理气体 :DIPADS

[0130] 处理气体流量 :50sccm

[0131] 处理温度 :200℃、250℃、300℃、350℃

[0132] 375℃、400℃、425℃、450℃

[0133] 处理时间 :10min

[0134] 处理压力 :133Pa (1Torr)

[0135] 如图 4 所示可知,即便在将 DIPADS 的流量降低为 50sccm 的情况下,与 DIPADS 的流量为 200sccm 的情况同样地,在处理温度为 350℃ 时与 375℃ 时之间,有硅膜的膜厚开始变厚的倾向。

[0136] 图 5 为表示将图 4 所示的关系用阿累尼乌斯曲线图表示的图。

[0137] 如图 5 所示,在处理温度为 350℃ 以下的区域,阿累尼乌斯曲线图几乎见不到倾

斜。即, DIPADS 没有活化。另外, 如果处理温度超过 350°C, 则阿累尼乌斯曲线图出现倾斜。即, DIPADS 活化。

[0138] 由图 5 所示的关系可知, 处理温度为 350°C 以下的区域中, DIPADS 的反应模式为吸附反应; 处理温度超过 350°C 的区域中, DIPADS 的反应模式为沉积反应。本申请为对于晶种层 3 的形成有效的发明。晶种层 3 不需要膜厚较大。因此, 晶种层 3 可以通过使被处理面上吸附硅而形成。因此, 从使用高阶氨基硅烷系气体通过硅的吸附反应形成晶种层 3 的观点出发, 处理温度为 350°C 以下且室温 (25°C) 以上即可。

[0139] 这样, 使用高阶氨基硅烷系气体形成晶种层 3 时, 通过将其处理温度设为 350°C 以下且室温 (25°C) 以上, 能够得到下述优点: 晶种层 3 能够通过使硅吸附于被处理面上而形成、能够使晶种层 3 的厚度变薄。

[0140] <处理温度为 350°C 以下的区域中的晶种效应>

[0141] 接着, 对于处理温度为 350°C 以下的区域的晶种效应进行说明。

[0142] [晶种层 3 的处理温度与硅膜 4 的膜厚的关系]

[0143] 通过将处理条件如下设定, 将处理温度作为参数形成晶种层 3 (步骤 S1)、将处理条件固定而在晶种层 3 上形成硅膜 4 (步骤 S2), 对形成的硅膜 4 的膜厚进行比较。

[0144] • 步骤 S1

[0145] DIPADS 流量 : 200sccm

[0146] 处理时间 : 1min

[0147] 处理温度 : 350°C → 300°C → 250°C → 200°C

[0148] 处理压力 : 133Pa (1Torr)

[0149] • 步骤 S2

[0150] SiH₄ 流量 : 500sccm

[0151] 沉积时间 : 10min

[0152] 沉积温度 : 510°C

[0153] 沉积压力 : 53.2Pa (0.4Torr)

[0154] 将其结果示于图 6 中。图 6 为表示晶种层的处理温度与晶种层上形成的硅膜的膜厚的关系的图。

[0155] 通常的预想是如果降低形成晶种层 3 时的处理温度, 则由晶种层 3 导致的效果被削弱; 但如图 6 所示, 得到与预想相反的结果。

[0156] 如图 6 所示, 对于晶种层 3 上形成的硅膜 4 的膜厚而言, 在将晶种层 3 的处理温度由 350°C 下降至 300°C 时, 硅膜 4 的膜厚由约 6.43nm 下降至约 6.34nm。但是, 如果将晶种层 3 的处理温度由 300°C 下降至 250°C, 则硅膜 4 的膜厚反而增大。并且, 该膜厚超过了处理温度 350°C 时的膜厚 (即约 6.43nm), 达到约 6.61nm。如果将晶种层 3 的处理温度由 250°C 下降至 200°C, 则膜厚下降至约 6.03nm。需要说明的是, 关于膜厚的面内均匀性, 在处理温度 200°C 的情况下偏差为 8.7%, 稍大, 但总的来说还在能够供于实用的范围内。

[0157] 由上述见解可知, 使用了高阶氨基硅烷系气体的晶种层 3 的形成中, 能够使被处理面上效率良好地吸附硅的最佳的温度带位于处理温度小于 300°C 且超过 200°C 之间。为了确认这一点, 调查了硅膜 4 的膜厚的压力依赖性。如果在最佳的温度带, 则应当不依赖处理压力地形成硅在被处理面上高密度地排列、几乎完全吸附的晶种层 3。假设形成了几乎完

全吸附的晶种层 3, 则晶种层 3 上形成的硅膜 4 的膜厚见不到大的变化, 即, 应该没有压力依赖性。

[0158] [2. 晶种层 3 的处理压力与硅膜 4 的膜厚的关系]

[0159] 通过将处理条件如下设定, 将处理压力作为参数形成晶种层 3(步骤 S1)、将处理条件固定而在晶种层 3 上形成硅膜 4(步骤 S2), 对形成的硅膜 4 的膜厚进行比较。

[0160] • 步骤 S1

[0161] DIPADS 流量 :200sccm

[0162] 处理时间 :1min

[0163] 处理温度 :300℃或 250℃

[0164] 处理压力 :133Pa → 66.5Pa → 13.3Pa

[0165] (1Torr → 0.5Torr → 0.1Torr)

[0166] • 步骤 S2(没有条件的变更)

[0167] 将其结果示于图 7 中。图 7 为表示晶种层 3 的处理压力与晶种层 3 上形成的硅膜 4 的膜厚的关系的图。

[0168] (a) 晶种层 3 的处理时间为 1min、处理温度为 300℃的情况

[0169] 如图 7 所示, 可以确认有硅膜 4 的膜厚随着处理压力的下降而减少的倾向。可以推测处理时间为 1min、处理温度为 300℃的情况下, 在被处理面上排列的硅的密度低、晶种层 3 没有通过完全吸附而形成。需要说明的是, 膜厚的面内均匀性在能够供于实用的范围内。

[0170] (b) 晶种层 3 的处理时间为 1min、处理温度为 250℃的情况

[0171] 如图 7 所示, 硅膜 4 的膜厚在处理压力下降时稍微减少, 如果与处理温度为 300℃的情况相比较, 则其减少量小并且接近几乎平坦。由该结果可以推测, 晶种层 3 的处理时间为 1min 的情况下, 与处理温度为 300℃时相比, 处理温度为 250℃时硅在被处理面上高密度地排列, 晶种层 3 以被更接近完全吸附的状态形成。需要说明的是, 膜厚的面内均匀性也在能够供于实用的范围内。

[0172] [3. 晶种层 3 的处理压力与硅膜 4 的雾度的关系]

[0173] 为了检验晶种层 3 是否以被更接近完全吸附的状态形成, 调查了上述 6 个样品的硅膜 4 的表面的雾度。基于如下假设: 如果硅在被处理面上高密度地排列、晶种层 3 以被更接近完全吸附的状态形成, 则其上形成的硅膜 4 的表面的微小凹凸变小、观测到良好的雾度。

[0174] 图 8 为表示晶种层 3 的处理压力与晶种层 3 上形成的硅膜 4 的表面雾度的关系的图。

[0175] 如图 8 所示, 晶种层 3 的处理时间为 1min 的情况下, 与处理温度为 300℃时相比, 处理温度为 250℃时观测到了良好的雾度。这是因为, 处理温度为 250℃的情况下, 如图 9 的 (A) 所示, 每单位时间(本例中 1min) 的被处理面上的硅的吸附密度高, 晶种层 3 能够成为更接近完全吸附的状态。结果, 晶种层 3 上形成的硅膜 4 的表面的微小凹凸变小, 改善了硅膜 4 的表面粗糙度。

[0176] 与此相对, 处理温度为 300℃的情况下, 观测到硅膜 4 的膜厚减少并且雾度恶化。这是因为, 伴随着处理压力降低, 如图 9 的 (B) 所示, 每单位时间(本例中 1min) 的被处理

面上的硅的吸附密度与处理温度为 250°C 的情况相比降低,形成针孔、间隙比较多的晶种层 3。

[0177] 这样,使用了高阶氨基硅烷系气体的处理中,反应模式为吸附反应的处理温度为 350°C 以下的区域中,存在能够使被处理面上效率良好地吸附硅的最佳的温度带。本例中,处理温度为小于 300°C 且超过 200°C 之间。

[0178] 因此,通过将使用了高阶氨基硅烷系气体的处理在上述最佳的温度带下进行,能够进行有效的层的形成,例如低温并且短时间地进行优良的晶种层 3 的形成。另外,上述最佳的温度带中,特别优选的温度范围为处理温度 250°C \pm 25°C 的范围。

[0179] [4. 晶种层 3 的处理时间与硅膜 4 的膜厚的关系]

[0180] 如上述说明的那样,使用高阶氨基硅烷系气体形成晶种层 3 的情况下,对于处理温度 350°C 以下区域的硅向被处理面上的吸附,存在最佳的温度带。如果使用最佳的温度带,则即便在短的处理时间,也能够得到硅的吸附密度高的良质的晶种层 3。另外,也不会被处理压力极大地左右。该最佳的温度带是指处理温度小于 300°C 且超过 200°C 的范围。其中,处理温度 250°C 附近是良好的,如果在 250°C \pm 25°C 的范围内,则能够得到与处理温度 250°C 同样的优点。

[0181] 然而,根据工艺不同,从工艺的低温化的观点出发,也存在使晶种层 3 的处理温度与处理温度 250°C \pm 25°C 的范围相比进一步降低的需求。

[0182] 相反地,从生产率提高的观点出发,也有将晶种层 3 的处理温度设为高于处理温度 250°C \pm 25°C 的范围,想要接近成膜处理时的处理温度这样的要求。是出于想要通过缩小处理温度的控制范围来缩短升温、降温所需要的时间这样的观点。

[0183] 此处,尝试着进一步调查晶种层 3 的处理时间与硅膜 4 的膜厚的关系。

[0184] • 步骤 S1

[0185] DIPADS 流量 :200sccm

[0186] 处理时间 :1min \rightarrow 3min \rightarrow 5min \rightarrow 10min

[0187] 处理温度 :300°C 或 250°C 或 200°C

[0188] 处理压力 :133Pa (1Torr)

[0189] • 步骤 S2 (没有条件的变更)

[0190] 将其结果示于图 10 中。图 10 为表示晶种层 3 的处理时间与晶种层 3 上形成的硅膜 4 的膜厚的关系的图。

[0191] <处理温度为 300°C 的情况>

[0192] 如图 10 所示,随着将晶种层 3 的处理时间由 1min 延长到 5min、10min,硅膜 4 的膜厚表现出增加的倾向。

[0193] <处理温度为 250°C 的情况>

[0194] 如图 10 所示,即便将晶种层 3 的处理时间由 1min 延长至 3min、5min、10min,硅膜 4 的膜厚为几乎平坦的状态。

[0195] <处理温度为 200°C 的情况>

[0196] 如图 10 所示,如果将晶种层 3 的处理时间由 1min 延长到 3min、10min,硅膜 4 的膜厚表现出增加的倾向。

[0197] 进而,尝试着调查上述图 10 的样品中的硅膜 4 的表面的雾度。

[0198] 图 11 为表示晶种层 3 的处理时间与晶种层 3 上形成的硅膜 4 的表面的雾度的关系的图。

[0199] <处理温度为 300℃的情况>

[0200] 如图 11 所示,如果将晶种层 3 的处理时间由 1min 延长到 5min、10min,则硅膜 4 的表面的雾度表现出改善的倾向。

[0201] <处理温度为 250℃的情况>

[0202] 如图 11 所示,如果将晶种层 3 的处理时间从 1min 延长至 3min、5min、10min,则处理时间由 1min 变为 3min 时,硅膜 4 的表面的雾度表现出改善的倾向,3min、5min、10min 时为几乎平坦的状态。

[0203] <处理温度为 200℃的情况>

[0204] 如图 11 所示,如果将晶种层 3 的处理时间由 1min 延长到 3min、10min,则硅膜 4 的表面的雾度表现出改善的倾向。需要说明的是,处理时间为 1min、3min 时,会出现难以实用的值;如果将处理时间设为超过 3min 的时间,则恢复至实用上充分的值。

[0205] 由该结果可知,将处理温度设为 300℃以上且 350℃以下的情况下,如果将晶种层 3 的处理时间设为 5min 以上的有限值,则能够得到为实用上充分水平的晶种层 3。

[0206] 另外,将处理温度设为 200℃以下且室温(25℃)以上的情况下,如果将晶种层 3 的处理时间设为 3min 以上的有限值,则能够得到实用上充分的水平的晶种层 3。

[0207] [关于硅膜 4 的原料气体]

[0208] 接着,对于晶种层 3 上形成的硅膜 4 的原料气体进行说明。

[0209] 在晶种层 3 上形成硅膜 4。硅膜 4 的膜厚存在能够实用的最小膜厚。能够实用的最小膜厚为即便将膜厚变薄也不会产生针孔的膜厚。最小膜厚依赖于硅膜 4 的原料气体。例如,原料气体为不包含氨基的甲硅烷气体或者不包含氨基的乙硅烷或更高阶的高阶硅烷系气体。

[0210] <硅膜 4 的原料气体为甲硅烷气体的情况>

[0211] 图 12 为表示将原料气体设为甲硅烷情况下的硅膜 4 的表面的二次电子图像的照片。图 12 中,分别显示了:没有形成晶种层 3 的情况(没有晶种层)、使用分子中只包含 1 个硅的氨基硅烷系气体形成晶种层 3 的情况(氨基硅烷晶种)、使用高阶氨基硅烷系气体形成晶种层 3 的情况(高阶氨基硅烷晶种)。

[0212] 如图 12 所示,硅膜 4 的原料气体为甲硅烷气体的情况下,硅膜 4 的没有针孔的、能够实用的最小膜厚为:

[0213] 没有晶种层:15nm 级,

[0214] 氨基硅烷晶种:8nm 级,

[0215] 高阶氨基硅烷晶种:6nm 级。

[0216] <硅膜 4 的原料气体为高阶硅烷系气体的情况>

[0217] 图 13 为表示将原料气体设为高阶硅烷系气体情况下的硅膜 4 的表面的二次电子图像的照片。

[0218] 如图 13 所示,硅膜 4 的原料气体为高阶硅烷系气体例如乙硅烷的情况下,硅膜 4 的没有针孔的、能够实用的最小膜厚为:

[0219] 没有晶种层:4nm 级,

[0220] 氨基硅烷晶种 :3nm 级,

[0221] 高阶氨基硅烷晶种 :2nm 级。

[0222] 如图 12 和图 13 所示,将硅膜 4 的膜厚变薄的情况下,将硅膜 4 的原料气体设为乙硅烷或更高阶的高阶硅烷系气体即可。当然,对于硅膜 4 要求为较厚的膜厚的情况下,也可以使用甲硅烷气体。需要说明的是,工艺上例如能够允许针孔的情况下,可以分别如下设定:将硅膜 4 的原料气体设为高阶硅烷系气体时,将硅膜 4 的膜厚设为小于 2nm 的有限值;另外,将硅膜 4 的原料气体设为甲硅烷气体时,将硅膜 4 的膜厚设为小于 6nm 的有限值。这些情况下,虽然产生针孔,但与没有晶种层的情况相比较,则能够得到改善表面粗糙度的优点。

[0223] 这样,硅膜 4 的原料气体可以根据硅膜 4 的要求厚度选择不包含氨基的甲硅烷气体、或者不包含氨基的乙硅烷或更高阶的高阶硅烷系气体。

[0224] 作为不包含氨基的乙硅烷或更高阶的高阶硅烷系气体,可以从包含以下至少一种气体的气体中选择:

[0225] 乙硅烷 (Si_2H_6)、

[0226] $\text{Si}_m\text{H}_{2m+2}$ 式所表示的硅的氢化物,其中, m 为 3 以上的自然数;

[0227] Si_nH_{2n} 式所表示的硅的氢化物,其中, n 为 3 以上的自然数。

[0228] 另外,上述 $\text{Si}_m\text{H}_{2m+2}$ (其中, m 为 3 以上的自然数) 式所表示的硅的氢化物可以从以下的至少一种中选择:

[0229] Si_3H_8 、

[0230] Si_4H_{10} 、

[0231] Si_5H_{12} 、

[0232] Si_6H_{14} 、

[0233] Si_7H_{16} 。

[0234] 另外,上述 Si_nH_{2n} (其中, n 为 3 以上的自然数) 式所表示的硅的氢化物可以从以下的至少一种中选择:

[0235] Si_3H_6 、

[0236] Si_4H_8 、

[0237] Si_5H_{10} 、

[0238] Si_6H_{12} 、

[0239] Si_7H_{14} 。

[0240] 另外,可以理解,由图 12 和图 13 所示的结果可知,形成硅膜 4 时,相比于不形成晶种层 3,优选形成晶种层 3。因为能够抑制硅膜 4 的针孔的产生。进而可以理解,作为晶种层 3 的形成所使用的处理气体,相比于分子中仅包含 1 个硅的氨基硅烷系气体,还优选使用分子中包含两个以上硅的高阶氨基硅烷系气体。因为能够进一步抑制硅膜 4 的针孔的产生。

[0241] (第 2 实施方式)

[0242] 上述第 1 实施方式中,已经说明了想要将晶种层 3 上形成的硅膜的膜厚变薄的情况下,可以选择不包含氨基的乙硅烷或更高阶的高阶硅烷系气体作为原料气体。

[0243] 第 2 实施方式涉及作为晶种层 3 上形成的硅膜的原料气体,选择不包含氨基的乙硅烷或更高阶的高阶硅烷系气体(以下,简称为高阶硅烷系气体)的情况下优选的应用例。

[0244] <应用例 1 :多重晶种层>

[0245] 将晶种层 3 上形成的硅膜的原料气体设为高阶硅烷系气体的情况下,能够薄薄地形成抑制了针孔的产生的硅膜。这在将晶种层 3 设为多重晶种层的情况下是有效的。

[0246] 图 14 为表示本发明的第 2 实施方式的硅膜的成膜方法的应用例 1 的程序的一例的流程图;图 15 的 (A) 图~(D) 图为概略地表示图 14 中所示程序中的被处理体的状态的剖面图。

[0247] 首先,将图 15 的 (A) 所示的被处理体例如硅基板 1 运送至成膜装置的处理室。图 15 的 (A) 所示的被处理体与图 2 的 (A) 所示的被处理体相同,在硅基板 1 上形成了氧化硅膜 2。氧化硅膜 2 的表面为用于形成硅膜的被处理面。需要说明的是,构成被处理面的物质与第 1 实施方式同样不限于氧化硅膜 2。

[0248] 接着,如图 14 和图 15 的 (B) 所示,使氧化硅膜 2 的表面(被处理面)上吸附硅而形成晶种层 3。与第 1 实施方式同样地,对氧化硅膜 2 的表面上供给高阶氨基硅烷系气体作为处理气体而形成晶种层 3,形成晶种层 3 时的处理温度为 350℃ 以下且室温(25℃) 以上(步骤 S1)。作为高阶氨基硅烷系气体,可以选择第 1 实施方式的步骤 S1 中说明的气体。本例中使用 DIPADS。处理条件也可以为第 1 实施方式的步骤 S1 中说明的条件。

[0249] 接着,如图 14 和图 15 的 (C) 所示,在晶种层 3 上使硅沉积而形成第 2 晶种层 3a(步骤 S3)。第 2 晶种层 3a 通过对晶种层 3 的表面上供给不包含氨基的乙硅烷或更高阶的高阶硅烷系气体作为处理气体而形成。本例中,使用乙硅烷作为第 2 晶种层 3a 的处理气体。如图 13 所示,第 2 晶种层 3a 的膜厚可以为针孔的产生被抑制的最小膜厚附近例如 2nm 级至 4nm 级的范围。本例中,制成为 2nm 级(2nm 以上且小于 3nm) 的膜厚。关于处理条件,可以调节沉积时间以使第 2 晶种层 3a 的膜厚为 2nm 级。步骤 S3 的处理条件的一例为:

[0250] Si_2H_6 流量 :300sccm

[0251] 沉积时间 :16min

[0252] 沉积温度 :400℃

[0253] 沉积压力 :133Pa(1Torr)。

[0254] 其中,工艺上,例如,能够允许针孔的情况下,不需要将第 2 晶种层 3a 的膜厚设为 2nm 以上且 4nm 以下,也可以设为 4nm 以下的有限值。

[0255] 接着,如图 14 和图 15 的 (D) 所示,在第 2 晶种层 3a 上使硅沉积而形成硅膜 4(步骤 S4)。硅膜 4 通过对第 2 晶种层 3a 的表面上供给不包含氨基的硅烷系气体作为处理气体而形成。作为不包含氨基的硅烷系气体,可以选择第 1 实施方式的步骤 S2 中说明的气体。本例中使用甲硅烷。处理条件也可以为第 1 实施方式的步骤 S2 中说明的条件。形成的硅膜 4 为例如非晶硅。当然,作为硅膜 4 的处理气体,也可以使用不包含氨基的乙硅烷或更高阶的高阶硅烷系气体。该情况下,作为不包含氨基的乙硅烷或更高阶的高阶硅烷系气体,优选使用相对于作为第 2 晶种层 3a 的处理气体而使用的不包含氨基的乙硅烷或更高阶的高阶硅烷系气体为同阶或低阶的硅烷系气体。例如,作为第 2 晶种层 3a 的处理气体使用乙硅烷(Si_2H_6) 的情况下,作为硅膜 4 的处理气体优选使用乙硅烷(Si_2H_6)、或甲硅烷(SiH_4)。另外,例如,作为第 2 晶种层 3a 的处理气体,使用丙硅烷(Si_3H_8) 的情况下,作为硅膜 4 的处理气体,优选使用丙硅烷(Si_3H_8) 或者乙硅烷(Si_2H_6) 或甲硅烷(SiH_4)。

[0256] 这样,对晶种层 3 上使用不包含氨基的高阶硅烷系气体通过沉积(气相沉积)或

吸附形成硅膜的情况下,能够将硅膜作为多重晶种层中的一层、本例中作为第 2 晶种层 3a 而应用。这是由于形成的硅膜的膜厚即便薄也能够抑制针孔的产生。

[0257] 通过这样的第 2 实施方式,能够在晶种层 3 上通过沉积或吸附形成膜厚薄的、没有针孔且平坦性也优异的薄的第 2 晶种层 3a。因此,可以得到如下优点:能够在第 2 晶种层 3a 上同样通过沉积而形成平坦性优异的硅膜 4。

[0258] <应用例 2:多重晶种层 + 孔或槽的填埋的一例>

[0259] 应用例 2 涉及在应用例 1 所示的多重晶种层上形成硅膜并通过硅膜填埋孔或槽的程序。

[0260] 图 16 的 (A) ~ 图 16 的 (F) 为概略地表示本发明的第 2 实施方式的硅膜的成膜方法的应用例 2 的程序的一例中的被处理体的状态的剖面图。

[0261] 首先,如图 16 的 (A) 所示,在硅基板 1 上形成有氧化硅膜 2。氧化硅膜 2 上形成有从其表面起到硅基板 1 的孔或槽 5。本例中,对于具有这样的结构的被处理体形成晶种层 3。

[0262] 接着,如图 16 的 (B) 所示,在具有孔或槽 5 的氧化硅膜 2 的表面(被处理面)上,按照第 1、第 2 的实施方式说明的方法形成晶种层 3。

[0263] 接着,如图 16 的 (C) 所示,在晶种层 3 上按照第 2 实施方式说明的方法形成第 2 晶种层 3a。由此形成多重晶种层。晶种层 3 和第 2 晶种层 3a 分别优选非掺杂而形成。这是从维持包含晶种层 3 和第 2 晶种层 3a 的多重晶种层的表面的平坦性的观点出发的。即,边掺杂成为供体或受体的杂质例如砷、磷、硼边形成晶种层 3 和第 2 晶种层 3a 时,存在有损多重晶种层的表面的平坦性的可能性。该可能性可以通过非掺杂地形成晶种层 3 和第 2 晶种层 3a 而解消。

[0264] 另外,非掺杂形成晶种层 3 和第 2 晶种层 3a 的情况下,如图 17 所示,形成晶种层 3 和第 2 晶种层 3a 之后,也可以例如通过气相扩散法掺杂成为供体或受体的杂质。这样,通过非掺杂形成晶种层 3 和第 2 晶种层 3a 之后,利用气相扩散法掺杂成为供体或受体的杂质例如砷、磷、硼,能够保持多重晶种层的表面良好的平坦性,降低多重晶种层的电阻值。

[0265] 接着,如图 16 的 (D) 所示,对于包含晶种层 3 和第 2 晶种层 3a 的多重晶种层上供给不包含氨基的硅烷系气体,使硅沉积在多重晶种层上而形成硅膜 4。此时,以不堵塞孔或槽 5 的膜厚,残留有对应于孔或槽 5 的开口部 6 而形成硅膜 4。此时的不包含氨基的硅烷系气体可以选择甲硅烷气体、乙硅烷或更高阶的高阶硅烷气体的任一者,但考虑到阶梯覆盖率的良好,可以选择甲硅烷气体。因为,将甲硅烷气体作为原料气体而形成的硅膜,与例如将乙硅烷气体作为原料气体形成的硅膜相比较,容易使覆盖孔或槽 5 时的阶梯覆盖率良好。

[0266] 接着,如图 16 的 (E) 所示,对硅膜 4 沿着孔或槽 5 残留硅膜 4 地进行蚀刻,使对应于硅膜 4 的孔或槽 5 的开口部 6 拓宽。本例中,将硅膜 4 蚀刻成为截面为 V 字型。本说明书中,将其称为 V 字型蚀刻。

[0267] 需要说明的是,对于硅膜 4,与晶种层 3 和第 2 晶种层 3a 同样地,优选非掺杂而形成。这是从维持硅膜 4 的表面的平坦性的观点出发的。用非掺杂形成硅膜 4 的情况下,如图 18 所示,对于硅膜 4 如图 16 的 (E) 所示地进行蚀刻之后,也可以例如通过气相扩散法掺杂成为供体或受体的杂质。这样,用非掺杂形成硅膜 4 并进行蚀刻之后,通过气相扩散法

掺杂成为供体或受体的杂质例如砷、磷、硼,能够降低硅膜 4 的电阻值。

[0268] 接着,如图 16 的 (F) 所示,在开口部 6 已经拓宽的硅膜 4 上形成填埋开口部 6 的薄膜 7。薄膜 7 可以为硅膜,也可以为硅膜以外的薄膜例如金属膜。

[0269] 这样,第 2 的实施方式可以应用于将被处理面上形成的孔或槽、本例中为氧化硅膜 2 上形成的孔或槽 5 填埋的填埋程序。

[0270] < V 字型蚀刻:长径比依赖性 >

[0271] 另外,已经确认了图 16 的 (E) 所示的 V 字型蚀刻后的硅膜 4 在孔或槽 5 内的截面形状、与图 16 的 (D) 所示的沉积工序后的硅膜 4 的对应于孔或槽 5 的开口部 6 的长径比存在关系。

[0272] 为了说明该关系,对于“蚀刻覆盖率”这一词汇进行定义。

[0273] 图 19 的 (A) ~图 19 的 (C) 为用于说明“蚀刻覆盖率”的定义的剖面图。

[0274] 图 19 的 (A) 为初始状态的剖面图。初始状态下,例如,形成了顶面膜厚为 25nm、底部膜厚为 25nm 的硅膜 4。对其蚀刻之后,如图 19 的 (B) 所示,分别保形蚀刻成顶面膜厚为 5nm、底部膜厚为 5nm。将该状态作为蚀刻覆盖率 = 0%。另外,如图 19 的 (C) 所示,蚀刻之后,顶面膜厚被蚀刻为 5nm,底部膜厚仍然为 25nm。将该状态设为蚀刻覆盖率 = 100%。

[0275] 图 20 的 (A) 为表示孔或槽 5 的初始状态的剖面图,图 20 的 (B) 为表示硅膜 4 的对应于孔或槽 5 的开口部 6 的长径比为“37.5”情况的剖面图,图 20 的 (C) 为表示所述长径比为“12”的情况的剖面图,图 21 为表示长径比与蚀刻覆盖率的关系的图。

[0276] 如图 21 所示,开口部 6 的长径比为“12”时,蚀刻覆盖率为约 27%左右。与此相对,开口部 6 的长径比为“37.5”时,蚀刻覆盖率为约 89%左右。如果将这些点作直线,长径比为 0(即平面)时,蚀刻覆盖率接近约 0%。

[0277] 这样,如图 16 的 (D) 所示的沉积工序后的硅膜 4 的、对应于孔或槽 5 的开口部 6 的长径比与图 16 的 (E) 所示的 V 字型蚀刻后的硅膜 4 在孔或槽 5 内的截面形状存在关系。

[0278] 即,对 V 字型蚀刻后的孔或槽 5 内的硅膜 4 的截面形状进行控制使得朝向孔或槽 5 的底部变狭窄的情况下(想要使蚀刻覆盖率接近 100%),优选扩大开口部 6 的长径比。这是因为随着开口部 6 的长径比变大,蚀刻气体变得难以进入开口部 6 的深处,结果,硅膜 4 的截面形状能够接近蚀刻覆盖率 100%。

[0279] 这样,能够通过控制形成硅膜 4 后的开口部 6 的长径比,而控制 V 字型蚀刻后的孔或槽 5 内的硅膜 4 的截面形状。能够这样控制截面形状的结果,可以获得如下优点:能够得到 V 字型蚀刻后的蚀刻覆盖率接近 100%的、更容易利用薄膜 7 填埋的开口部 6。

[0280] < 应用例 3:多重晶种层 + 孔又或槽的填埋的另一例 >

[0281] 应用例 3 涉及在应用例 1 所示的多重晶种层上形成硅膜、通过硅膜填埋孔或槽的另一程序。

[0282] 图 22 的 (A) ~图 22 的 (I) 为概略地表示本发明的第 2 实施方式的硅膜的成膜方法的应用例 3 的程序的一例中的被处理体的状态的剖面图。

[0283] 首先,如图 22 的 (A) ~图 22 的 (C) 所示,应用例 2 中,基于参照图 16 的 (A) ~图 16 的 (C) 说明的方法,形成第 2 晶种层 3a。本例中,晶种层 3 和第 2 晶种层 3a 优选分别用非掺杂形成,用非掺杂形成的情况下,如图 23 所示,例如,也可以通过气相扩散法在晶种层 3 和第 2 晶种层 3a 中掺杂成为供体或受体的杂质。

[0284] 接着,如图 22 的 (D) 所示,对于包含晶种层 3 和第 2 晶种层 3a 的多重晶种层上供给不包含氨基的硅烷系气体,使硅沉积在多重晶种层上而形成硅膜 4。本例中不那么关注硅膜 4 的阶梯覆盖率。因此,过程中孔或槽 5 有可能被堵塞。

[0285] 接着,如图 22 的 (E) 所示,对硅膜 4、晶种层 3 和第 2 晶种层 3a 进行蚀刻,在孔或槽 5 的底部残留硅膜 4。

[0286] 本例中,硅膜 4 优选用非掺杂形成,用非掺杂形成的情况下,如图 24 所示,例如,也可以通过气相扩散法在蚀刻后的硅膜 4 中掺杂成为供体或受体的杂质。

[0287] 接着,如图 22 的 (F) 所示,重复图 22 的 (B) 和图 22 的 (C) 所示的工序,再度形成晶种层 3 和第 2 晶种层 3a。

[0288] 接着,如图 22 的 (G) 所示,重复图 22 的 (D) 所示的工序,再度形成硅膜 4。之后,如图 22 的 (H) 所示,重复图 22 的 (E) 所示的工序,对于硅膜 4、晶种层 3 和第 2 晶种层 3a 进行蚀刻,在孔或槽 5 的底部残留硅膜 4。

[0289] 以下,按照设计的次数重复进行图 22 的 (B) ~图 22 的 (E) 所示的工序,如图 22 的 (I) 所示,通过硅膜 4 填埋孔或槽 5。

[0290] 这样,第 2 实施方式通过重复进行多重晶种层的形成、硅膜 4 的沉积然后蚀刻而将被处理面形成的孔或槽、本例中为氧化硅膜 2 上形成的孔或槽 5 填埋,也可以应用于填埋程序。

[0291] 需要说明的是,图 22 的 (A) ~图 22 的 (I) 所示的例中,按照设计的次数重复进行下面 3 个工序:

[0292] 包含晶种层 3 和第 2 晶种层 3a 的多重晶种层的形成,

[0293] 硅膜 4 的形成,

[0294] 硅膜 4 以及多重晶种层的蚀刻。

[0295] 但是,如图 25 的 (A) ~图 25 的 (D) 所示,“包含晶种层 3 和第 2 晶种层 3a 的多重晶种层的形成”也可以是:制成最初的仅第 1 层,在第 2 层以后,按照设计的次数重复进行以下两个工序:

[0296] 硅膜 4 的形成,

[0297] 硅膜 4 的蚀刻。

[0298] <应用例 4:向第 2 晶种层和硅膜掺杂的例子>

[0299] 本第 2 实施方式中,向第 2 晶种层 3a 和硅膜 4 掺杂成为供体或受体的杂质的情况下,如图 26 的 (A) 和图 27 的 (A) 所示,优选在使用原料气体(处理气体)形成非掺杂的第 2 晶种层 3a 和硅膜 4 之后,如图 26 的 (B) 和图 27 的 (B) 所示,对于非掺杂的第 2 晶种层 3a 和硅膜 4,供给包含成为供体或受体的杂质例如砷、磷、硼的掺杂气体,将这些杂质通过气相扩散法掺杂至非掺杂的第 2 晶种层 3a 和硅膜 4 中。这是因为,能够得到在使第 2 晶种层 3a(多重晶种层)以及硅膜 4 的表面保持良好的平坦性的状态下降低电阻值的优点。

[0300] 然而,根据工艺的不同,也存在允许某种程度的表面粗糙度的情况。该情况下,如图 28 和图 29 所示,也可以同时供给原料气体(处理气体)和上述掺杂气体,形成掺杂了上述杂质的第 2 晶种层 3a 和硅膜 4。需要说明的是,在晶种层 3 的形成中,既可以同时地供给原料气体(处理气体)和上述掺杂气体,也可以不同时供给,哪一者都行。即,在形成包含晶种层 3 和第 2 晶种层 3a 的多重晶种层的工序中,至少在第 2 晶种层 3a 的形成中,同时供

给原料气体（处理气体）和上述掺杂气体。

[0301] 这样的图 28 和图 29 所示的掺杂例，在例如参照图 16 的 (A)～图 16 的 (F)、图 22 的 (A)～图 22 的 (I)、以及图 25 的 (A)～图 25 的 (D) 进行了说明的通过硅膜 4 填埋孔或槽 5 的工艺中，是有效的。因为在这样的工艺中，沉积时的表面有例如通过蚀刻或研磨最终后退的情况。因此，可以存在不要求严密的表面粗糙度的精度的情况。将图 16 的 (A)～图 16 的 (F) 所示的工艺中的硅膜 4 的最终形状的一例示于图 30 的 (A) 中，将图 22 的 (A)～图 22 的 (I) 所示的工艺中的硅膜 4 的最终形状的一例示于图 30 的 (B) 中，将图 25 的 (A)～图 25 的 (D) 所示的工艺中的硅膜 4 的最终形状的一例示于图 30 的 (C) 中。

[0302] （第 3 实施方式）

[0303] 接着，将能够实行本发明的第 1、第 2 实施方式的硅膜的成膜方法的成膜装置的一例作为本发明的第 3 实施方式，对其进行说明。

[0304] <成膜装置>

[0305] 图 31 为概略地表示本发明的第 3 实施方式的成膜装置的一例的剖面图。

[0306] 如图 31 所示，成膜装置 100 具有下端开口的有顶面的圆筒体状的处理室 101。处理室 101 的整体由例如石英形成。在处理室 101 内的顶面设有石英制的顶面板 102。例如由不锈钢成型为圆筒体状的歧管 103 介由 O 形环等密封部件 104 连接在处理室 101 的下端开口部。

[0307] 歧管 103 支撑处理室 101 的下端。石英制的晶舟 105 能够从歧管 103 的下方插入至处理室 101 内，所述石英制的晶舟 105 能够多级载置作为被处理体的多枚例如 50～100 枚的半导体基板、本例中为硅基板 1。由此，处理室 101 内收容有硅基板 1。晶舟 105 具有多根支柱 106、由支柱 106 形成的槽支撑多枚硅基板 1。

[0308] 晶舟 105 隔着石英制的保温筒 107 载置于平台 108 上。平台 108 支撑于旋转轴 110 上，旋转轴 110 贯通将歧管 103 下端的开口部开闭的、例如不锈钢制的盖部 109。旋转轴 110 的贯通部设有例如磁性流体密封件 111，气密地密封并且能够旋转地支撑旋转轴 110。在盖部 109 的周边与歧管 103 的下端部之间，夹设由例如由 O 形环形成的密封部件 112。由此保持处理室 101 内的密封性。旋转轴 110 安装在例如被晶舟升降机等升降机构（没有图示）支撑的臂 113 的前端。由此，使纵型晶舟 105 和盖部 109 等一体地升降从而插入处理室 101 内或从其中脱离。

[0309] 成膜装置 100 具有：向处理室 101 内供给处理中使用的的气体的处理气体供给机构 114、以及向处理室 101 内供给非活性气体的非活性气体供给机构 115。

[0310] 本例的处理气体供给机构 114 包括：分子中包含两个以上硅的氨基硅烷系气体供给源 117a（以下，简称为氨基硅烷系气体供给源 117a）、以及不含氨基的硅烷系气体供给源 117b（以下，简称为硅烷系气体供给源 117b）。另外，非活性气体供给机构 115 包括非活性气体供给源 120。分子中包含两个以上硅的氨基硅烷系气体的一例为 DIPADS，不包含氨基的硅烷系气体的一例为 Si_2H_6 。非活性气体的一例为氮气。非活性气体作为吹扫气体等利用。

[0311] 氨基硅烷系气体供给源 117a 通过流量控制器 121a 和开闭阀 122a 与分散喷嘴 123a 连接。同样地，硅烷系气体供给源 117b 通过流量控制器 121b 和开闭阀 122b 与分散喷嘴 123b 连接。

[0312] 需要说明的是,与不包含氨基的硅烷系气体一起供给掺杂气体的情况下,如图 32 所示,处理气体供给机构 114 可以进一步设置掺杂气体供给源 117c。掺杂气体供给源 117c 通过流量控制器 121d 和开闭阀 122d 与分散喷嘴 123b 连接。

[0313] 分散喷嘴 123a、123b 由石英管制成,贯穿歧管 103 的侧壁到达内侧并向上弯曲、垂直延伸。在分散喷嘴 123a、123b 的垂直部分,隔有限定的间隔而形成有多个气体吐出孔 124。由此,各气体由气体吐出孔 124 沿水平方向面向处理室 101 内略均匀地排出。

[0314] 非活性气体供给源 120 通过流量控制器 121c 和开闭阀 122c 与喷嘴 128 连接。喷嘴 128 贯穿歧管 103 的侧壁,沿水平方向由其先端向处理室 101 内排出非活性气体。

[0315] 在处理室 101 内的位于与分散喷嘴 123a、123b 的相反侧的部分设置有用于将处理室 101 内排气的排气口 129。排气口 129 通过在上下方向去除处理室 101 的侧壁而细长地形成。在处理室 101 的对应于排气口 129 的部分,按照覆盖排气口 129 的方式通过焊接安装有截面成形为“ π ”状的排气口覆盖部件 130。排气口覆盖部件 130 沿着处理室 101 的侧壁向上方延伸,在处理室 101 的上方设定有气体出口 131。气体出口 131 与包括真空泵等的排气机构 132 连接。排气机构 132 通过将处理室 101 内排气从而进行处理中使用的处理气体的排气、以及将处理室 101 内的压力设定为与处理相应的处理压力。

[0316] 在处理室 101 的外周设置有筒体状的加热装置 133。加热装置 133 将供于处理室 101 内的气体活化,并且将处理室 101 内收容的被处理体、本例中为硅基板 1 加热。

[0317] 成膜装置 100 的各部的控制通过例如由微处理器(计算机)组成的控制器 150 进行。控制器 150 与用户接口 151 连接,用户接口 151 包括操作者为了管理成膜装置 100 而进行命令的输入操作等的触摸面板、将成膜装置 100 的运转状况可视化而显示的显示器等。

[0318] 控制器 150 与存储部 152 连接。存储部 152 存储有用于通过控制器 150 的控制实现成膜装置 100 中实行的各种处理的控制程序、用于根据处理条件在成膜装置 100 的各构成部实行处理的程序即制程。制程存储于例如存储部 152 中的存储介质。存储介质既可以为硬盘或半导体存储器,也可以为 CD-ROM、DVD、闪存等轻便性的存储介质。另外,也可以通过其他的装置例如专用线路适宜传输制程。制程根据需要按照用户接口 151 的指示等从存储部 152 读出,根据读出的制程控制器 150 实行处理,由此成膜装置 100 在控制器 150 的控制下实施所希望的处理。

[0319] 本例中,在控制器 150 的控制之下,根据上述第 1 实施方式的硅膜的成膜方法、或者上述第 2 实施方式的硅膜的成膜方法依次实施成膜处理。

[0320] 上述第 1、第 2 实施方式的硅膜的成膜方法可以通过使用如图 31 所示的成膜装置 100,用 1 台成膜装置进行实施。

[0321] 另外,作为成膜装置不限于如图 31 所示的分批式,也可以使用单片式的成膜装置。

[0322] 以上,通过实施方式对于本发明进行了说明,但本发明不限于上述实施方式,可以实施各种变形。

[0323] 上述实施方式中,将被处理体设为硅基板 1,但被处理体不限于硅基板 1,可以优选用于微细化正在不断推进的电子产品的制造方法例如半导体装置的制造工艺、以及平板触摸显示器的制造工艺中。另外,本发明可以在不脱离其主旨的范围内进行各种变形。

[0324] 本发明提供能够应对进一步薄膜化的要求并且也能够改善表面粗糙度的精度的

硅膜的成膜方法。

[0325] 另外,本发明提供使用上述硅膜的成膜方法在被处理面具有孔或槽的被处理体上形成薄膜的薄膜的成膜方法。

[0326] 另外,本发明提供使用上述硅膜的成膜方法在被处理面具有孔或槽的被处理体上形成硅膜的硅膜的成膜方法。

[0327] 另外,本发明提供能够控制沿着孔或槽形成的薄膜在所述孔或槽内的截面形状的截面形状控制方法。

[0328] 可以认为此次公开的实施方式并非限定于以所有的点例示的内容。实际上,上述的实施方式能够以多种形式实现。另外,上述的实施方式可以以各种形式进行省略、置换、变更只要不脱离所附的权利要求书及其主旨即可。本发明的范围意图在包含与附加的权利要求均等的意味以及范围的所有变更。

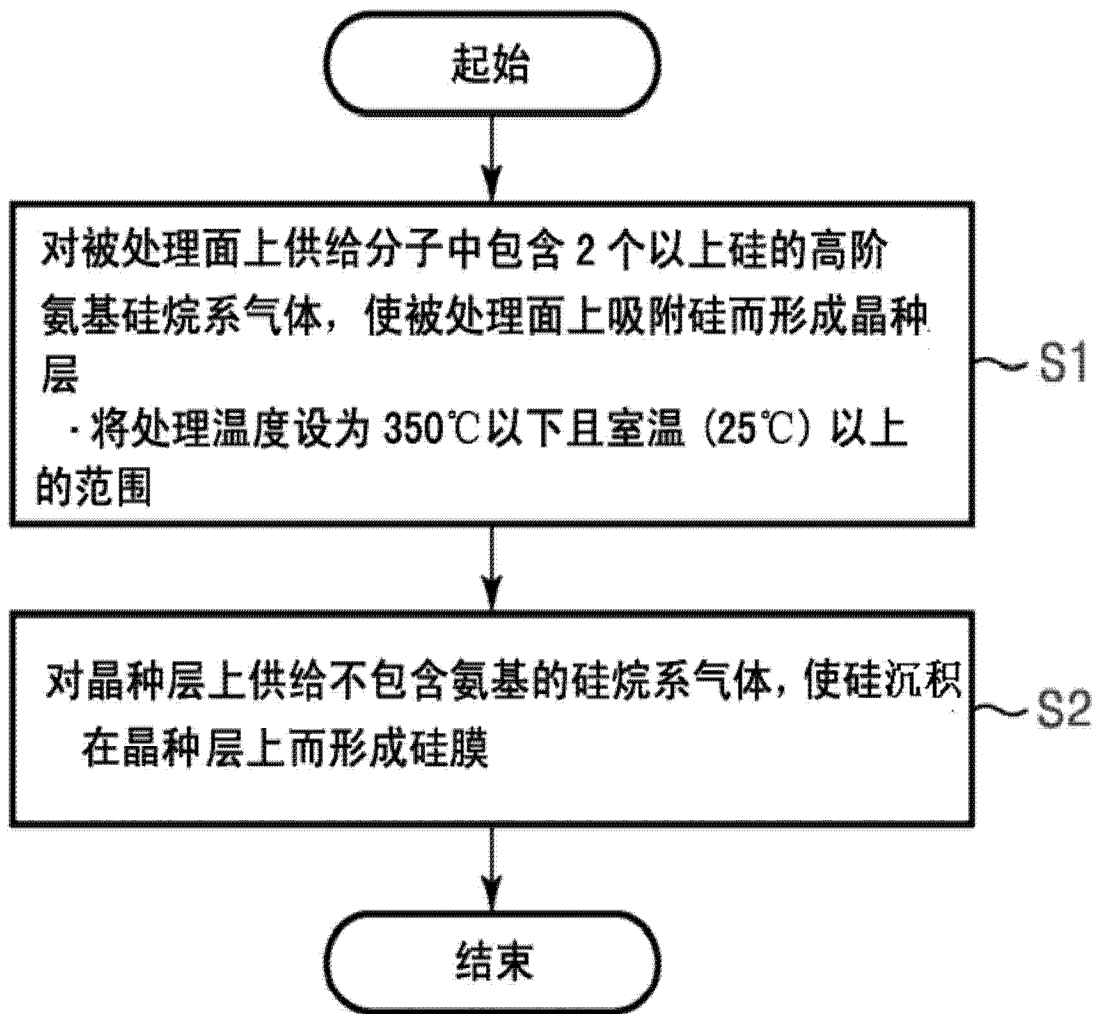


图 1

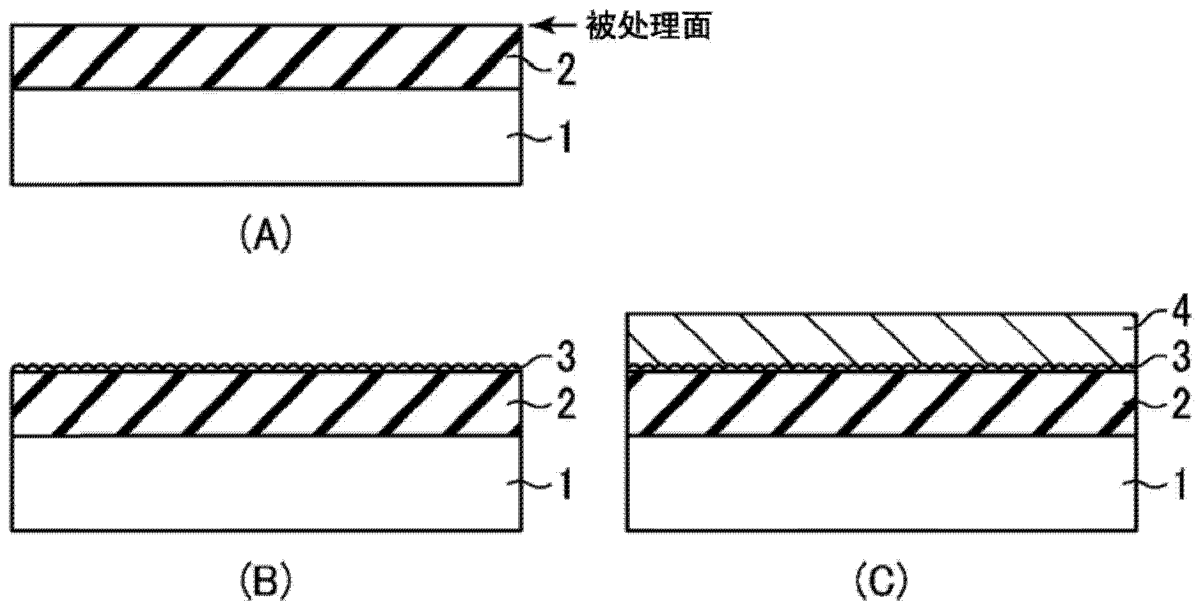


图 2

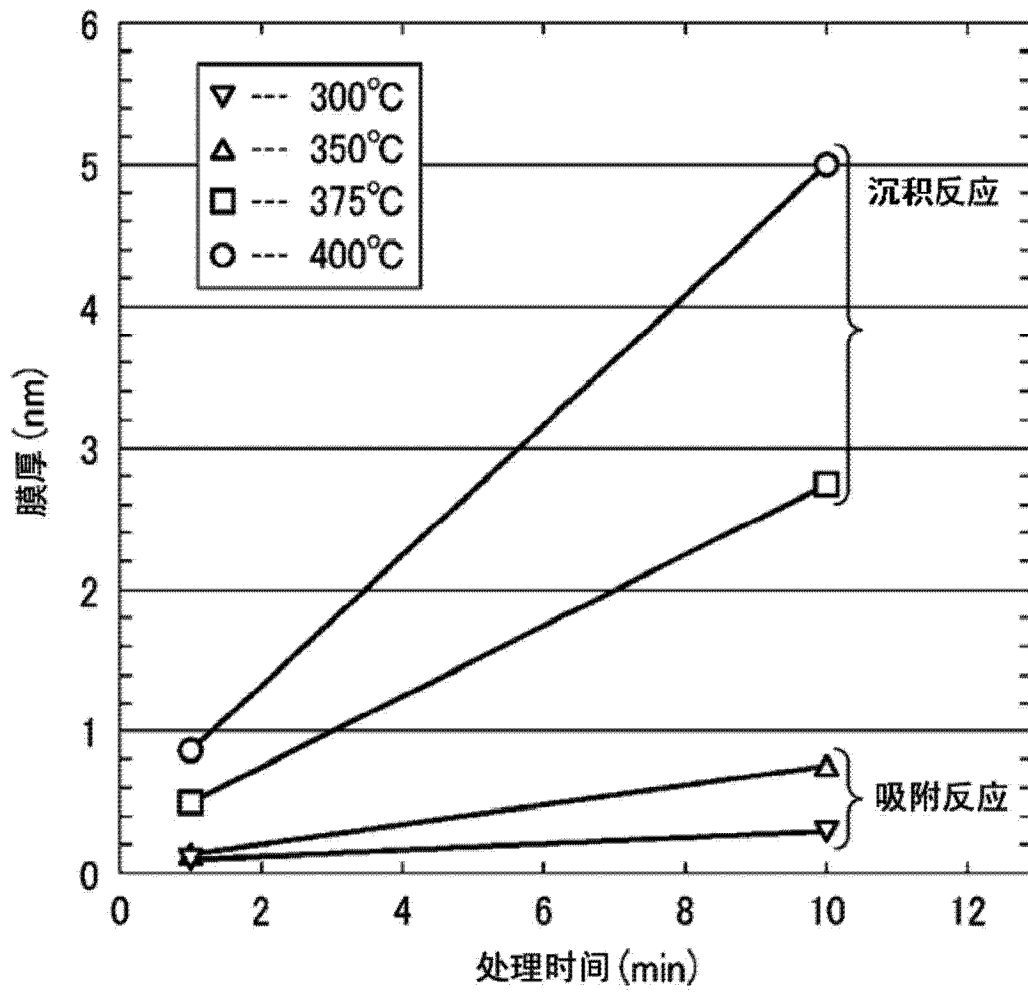


图 3

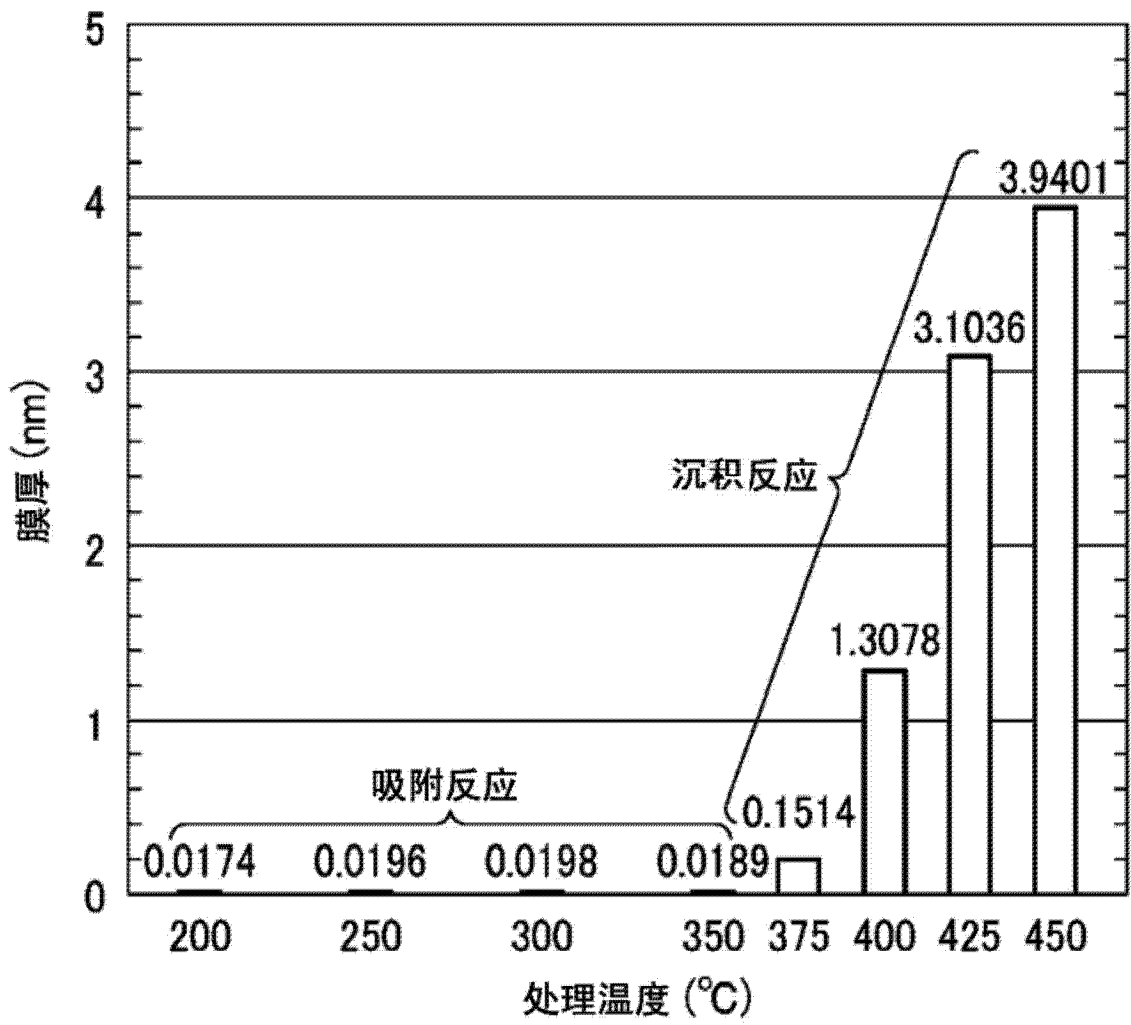


图 4

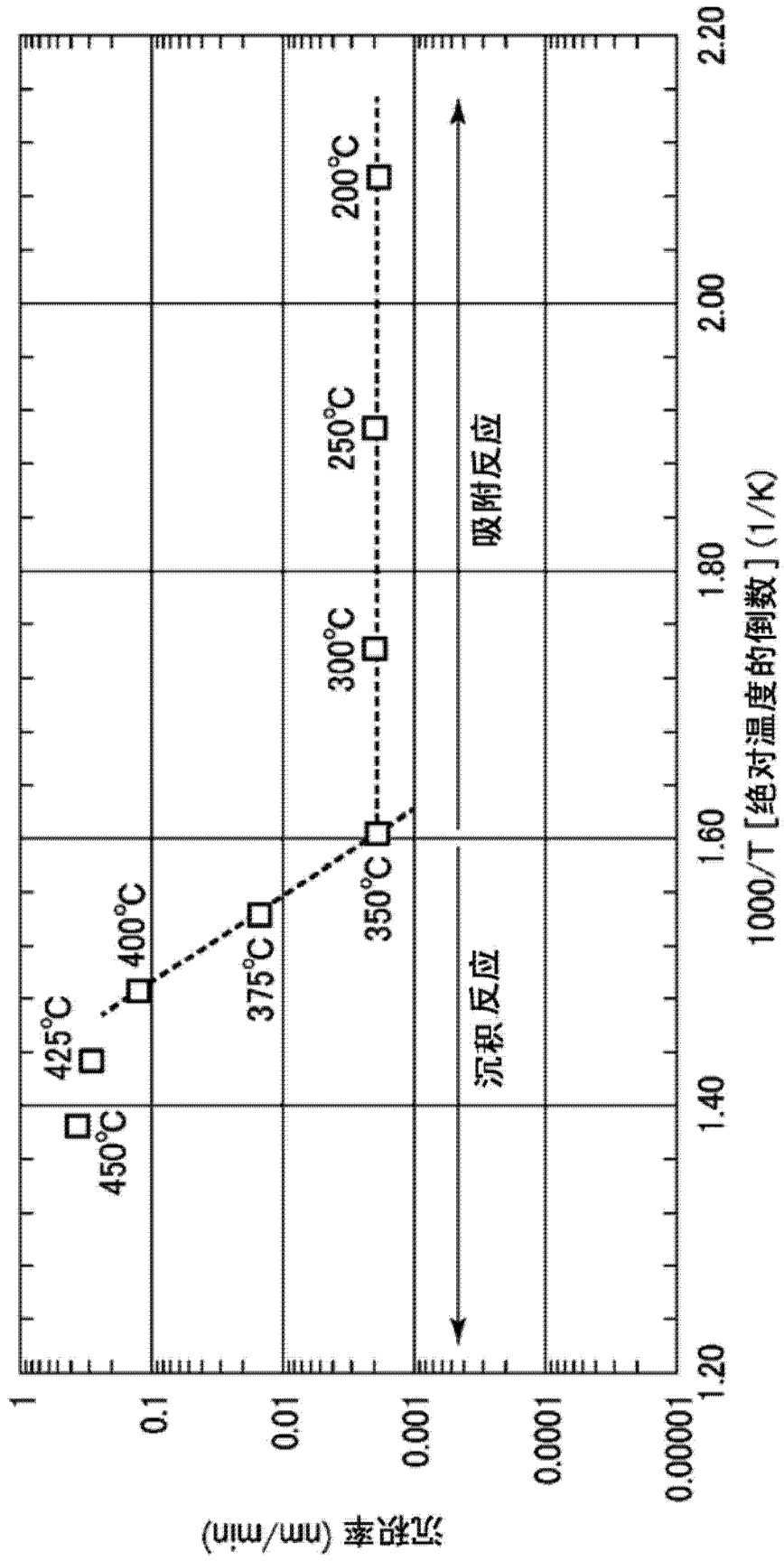


图 5

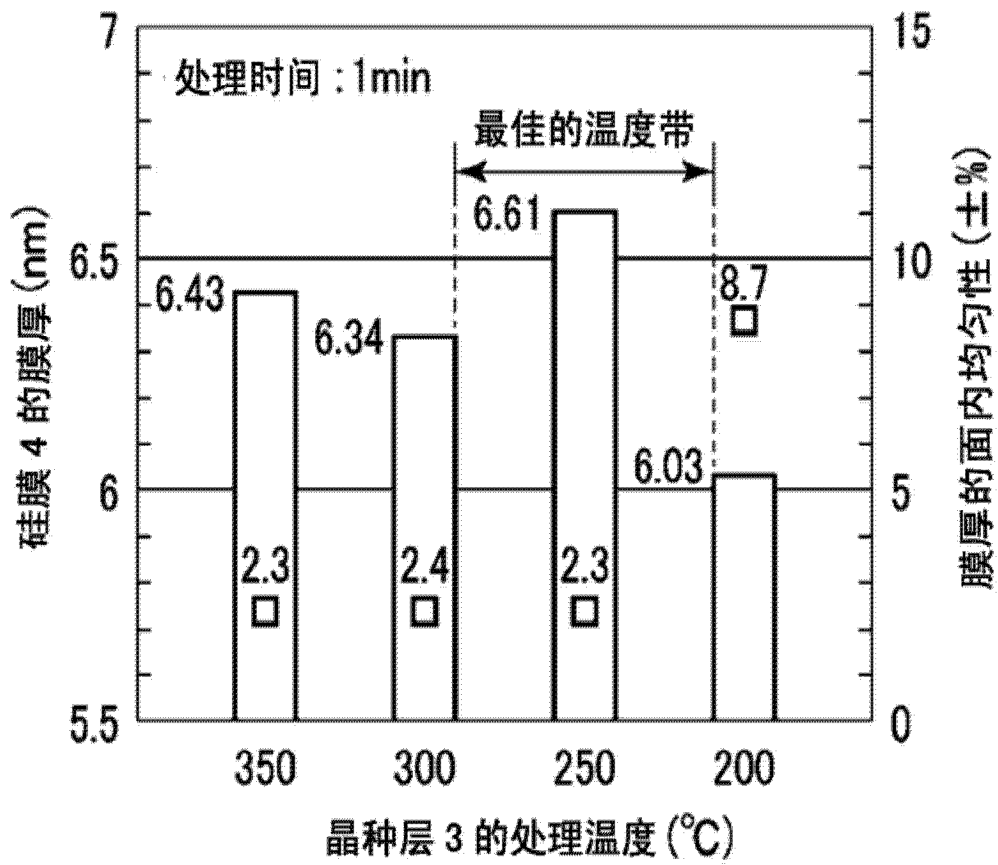


图 6

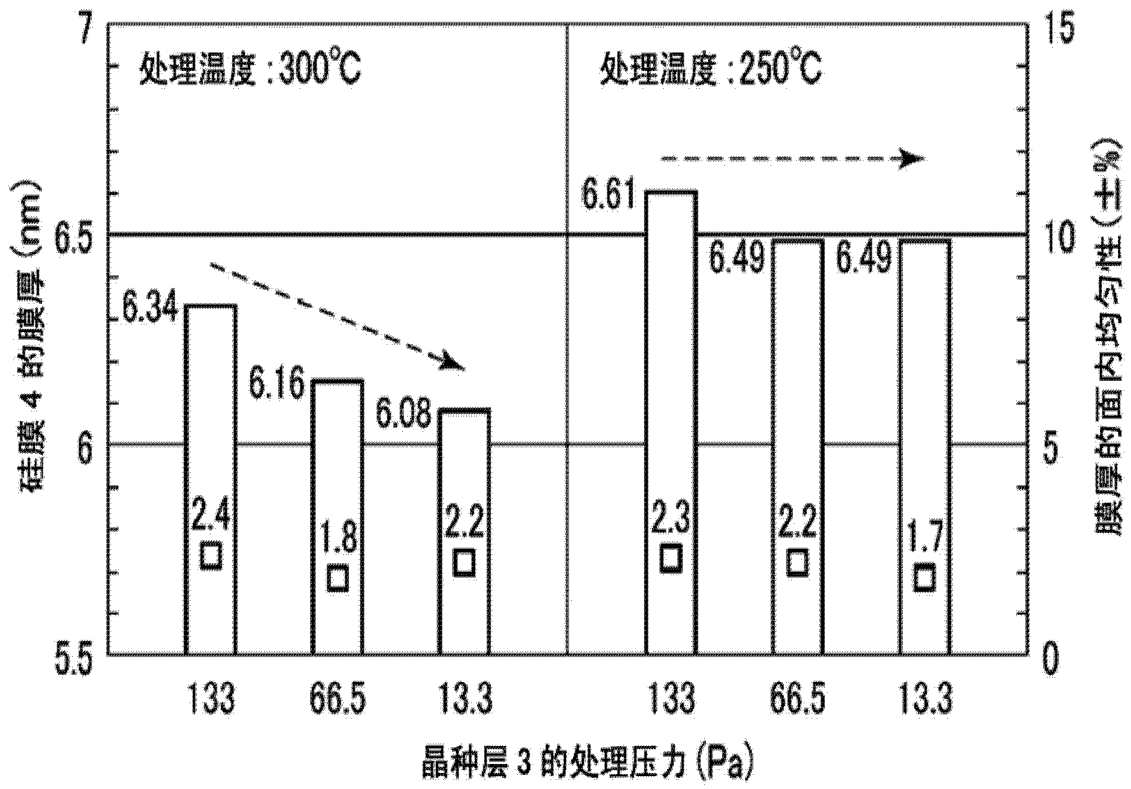


图 7

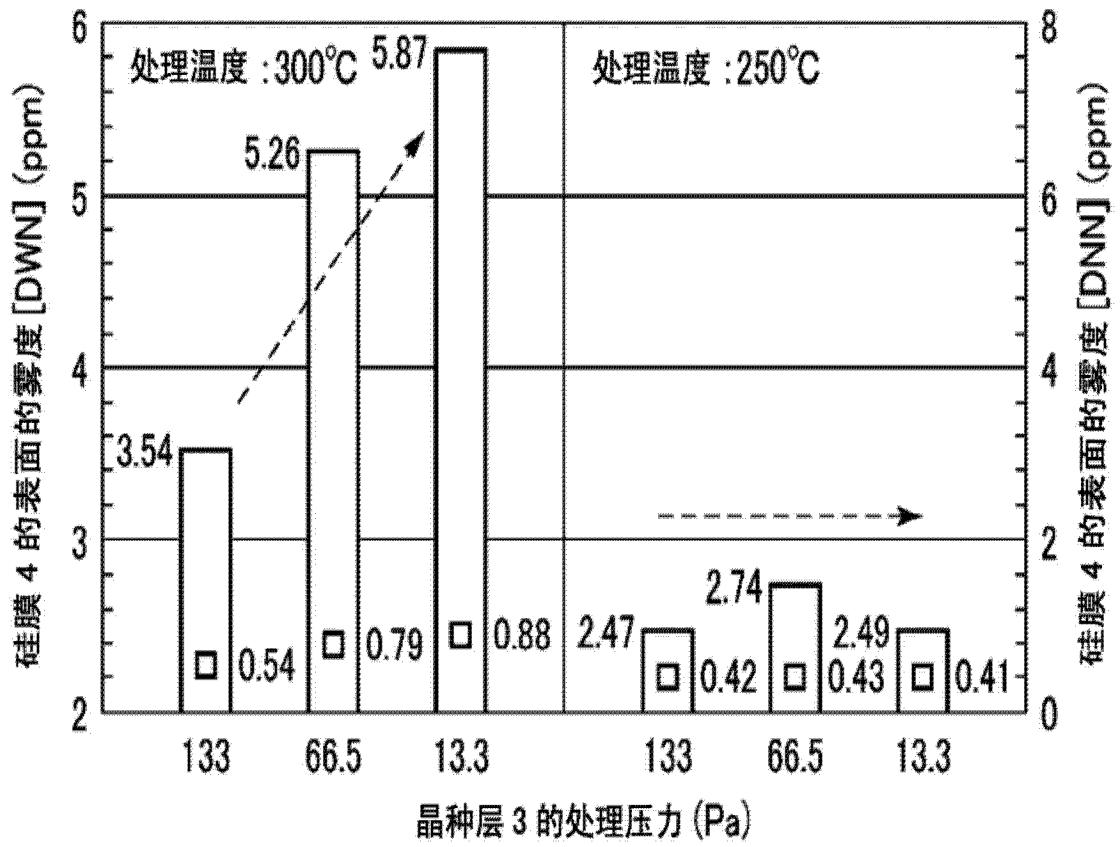
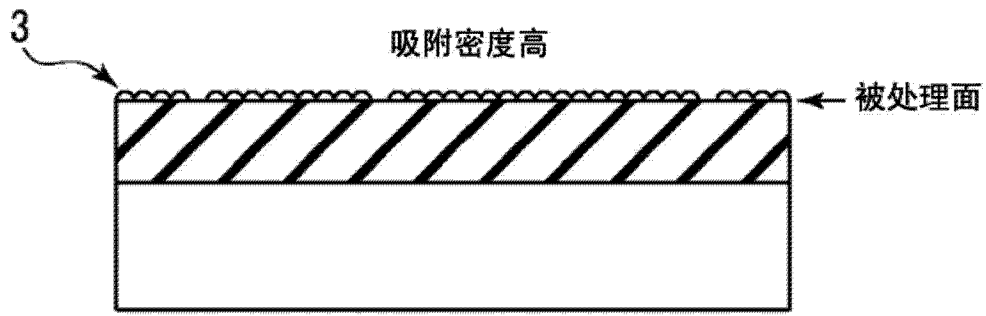
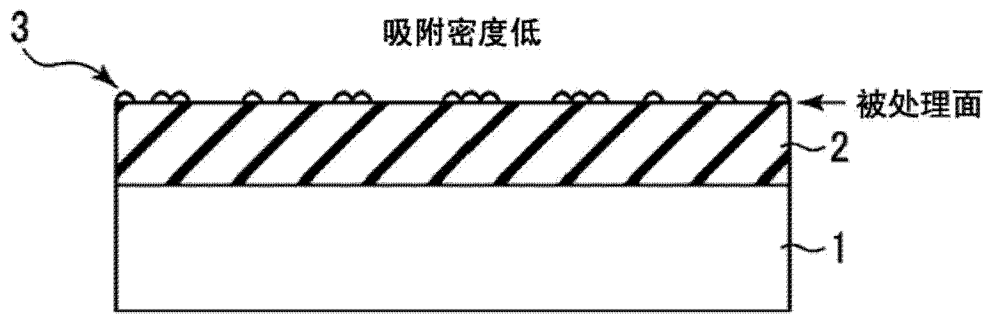


图 8



(A)



(B)

图 9

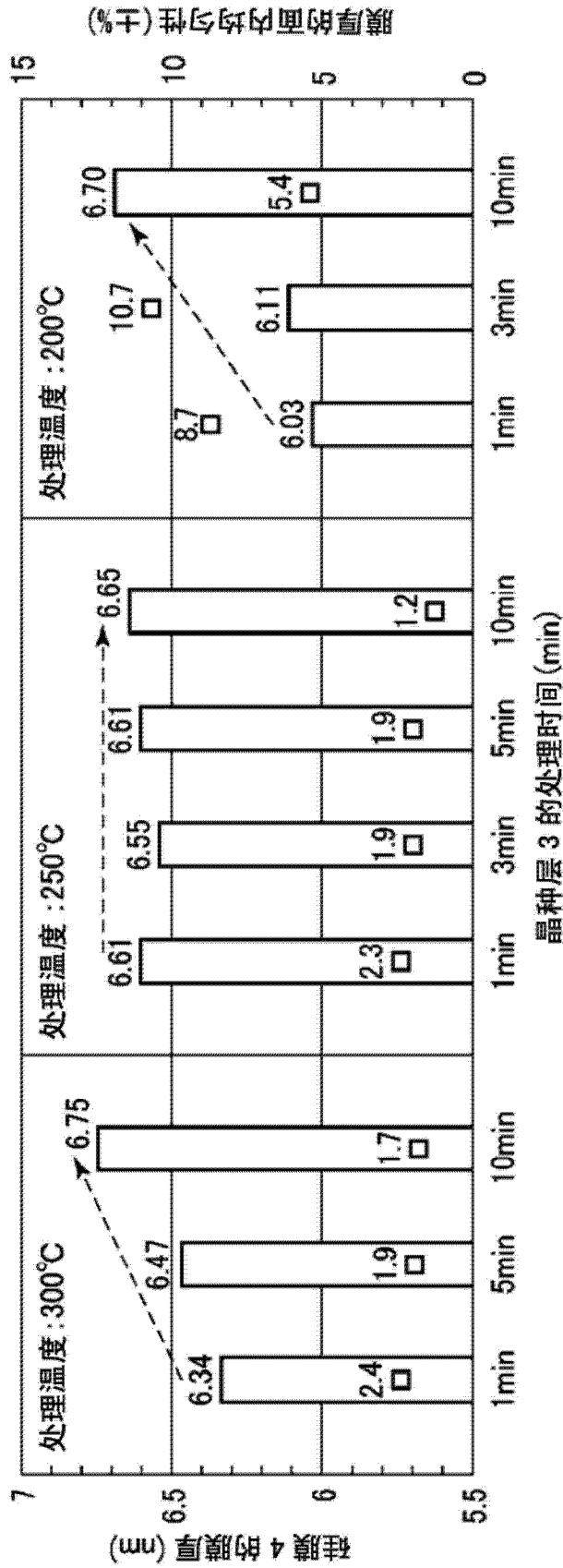


图 10

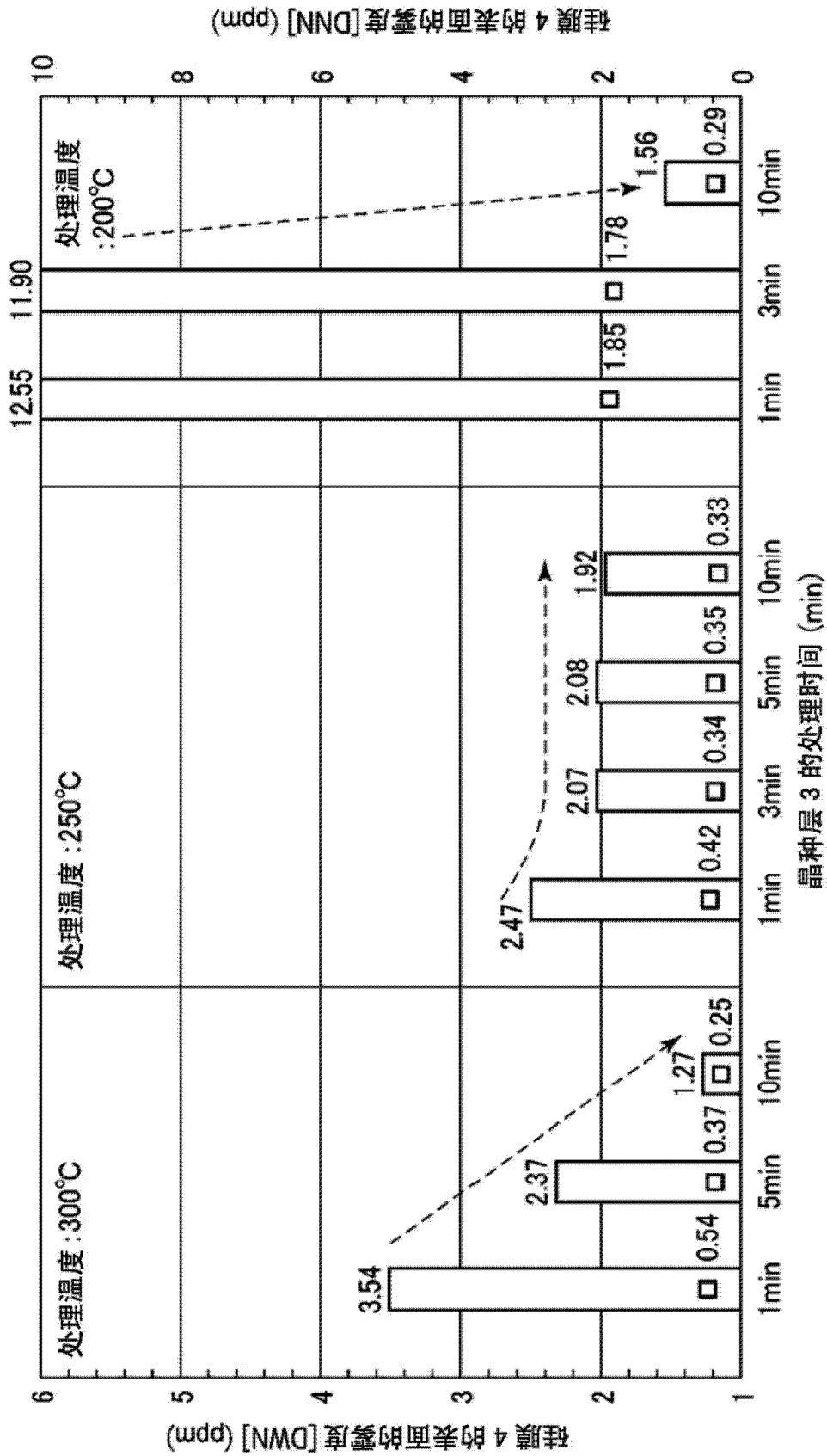


图 11

		没有晶种层	氨基硅烷晶种	高阶氨基硅烷晶种
目标厚度	8~9nm	有针孔	有针孔	无针孔
	6~7nm	有针孔	有针孔	无针孔
	4~5nm	有针孔	有针孔	有针孔

硅膜 4 的原料气体为甲硅烷气体的情况

图 12

		没有晶种层	氨基硅烷晶种	高阶氨基硅烷晶种
目标厚度	4~5nm	有针孔	无针孔	无针孔
	3~4nm	有针孔	无针孔	无针孔
	2~3nm	有针孔	有针孔	无针孔

硅膜4的原料气体为高阶硅烷系气体的情况

图 13

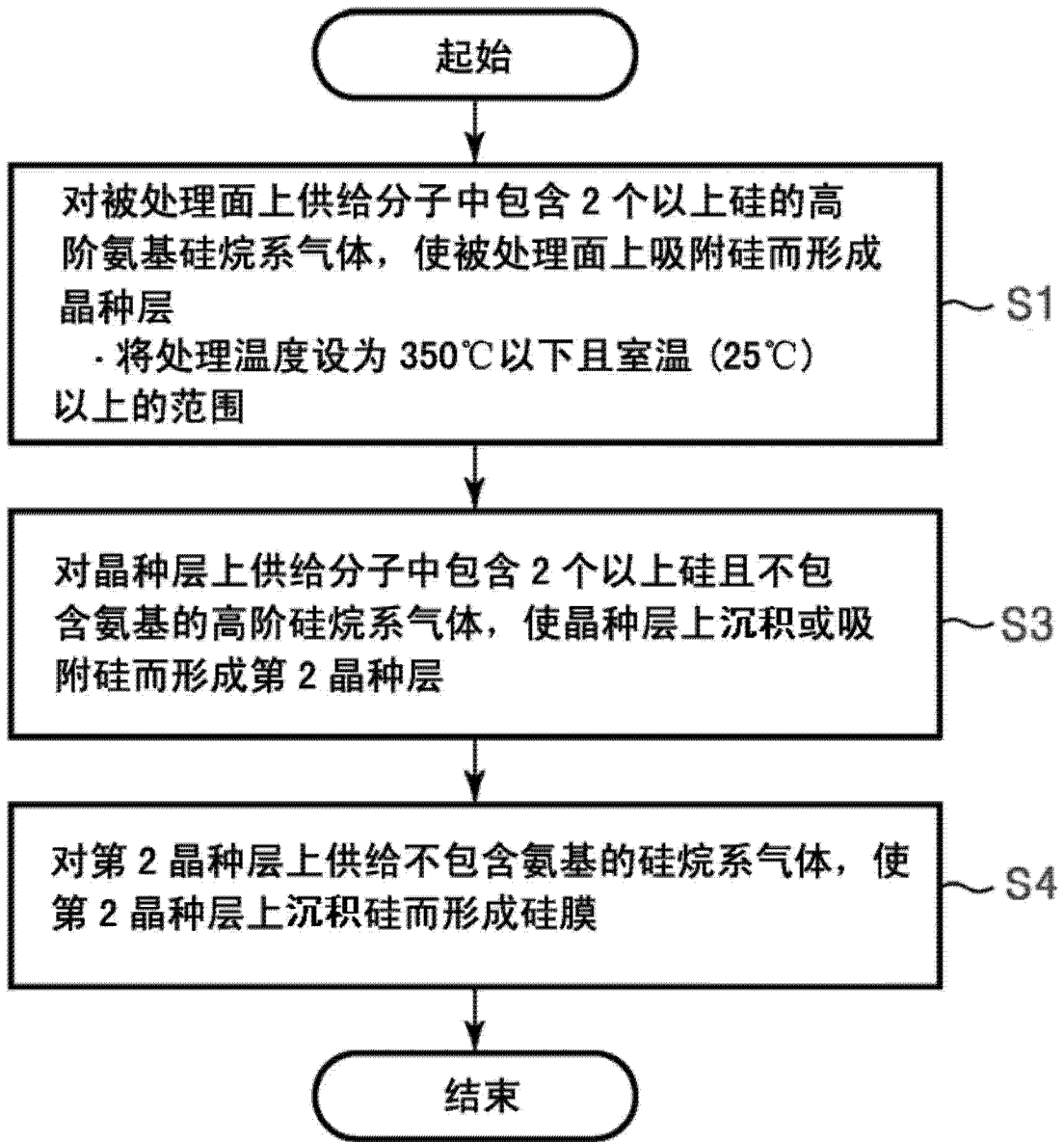


图 14

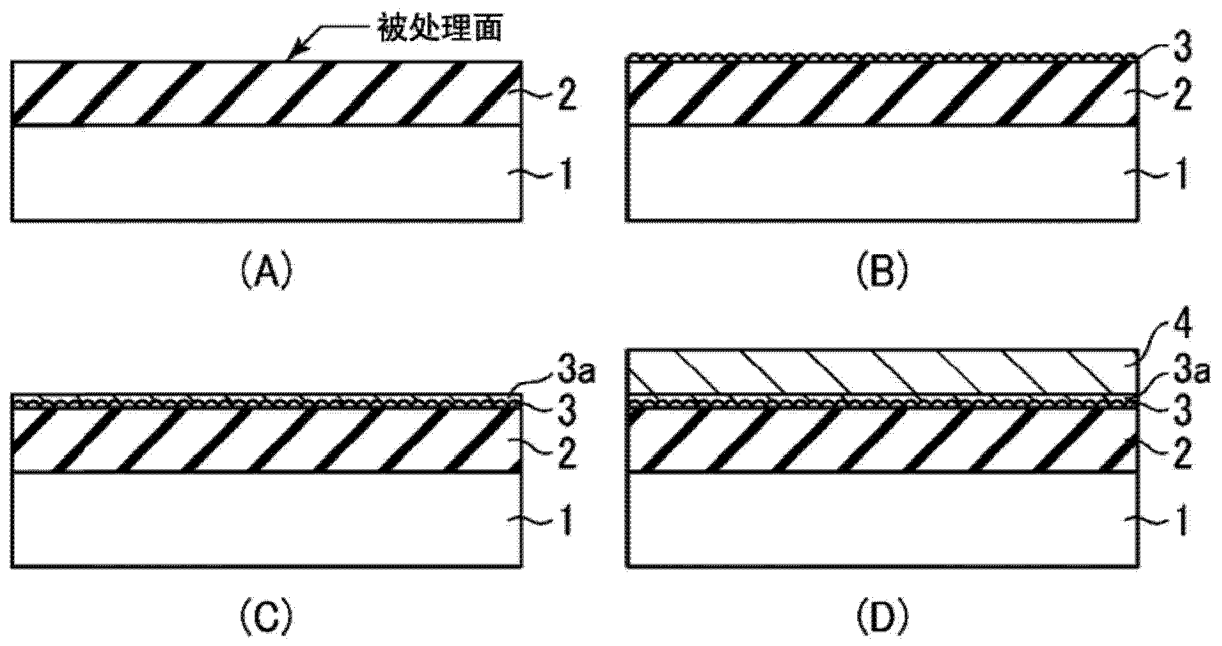


图 15

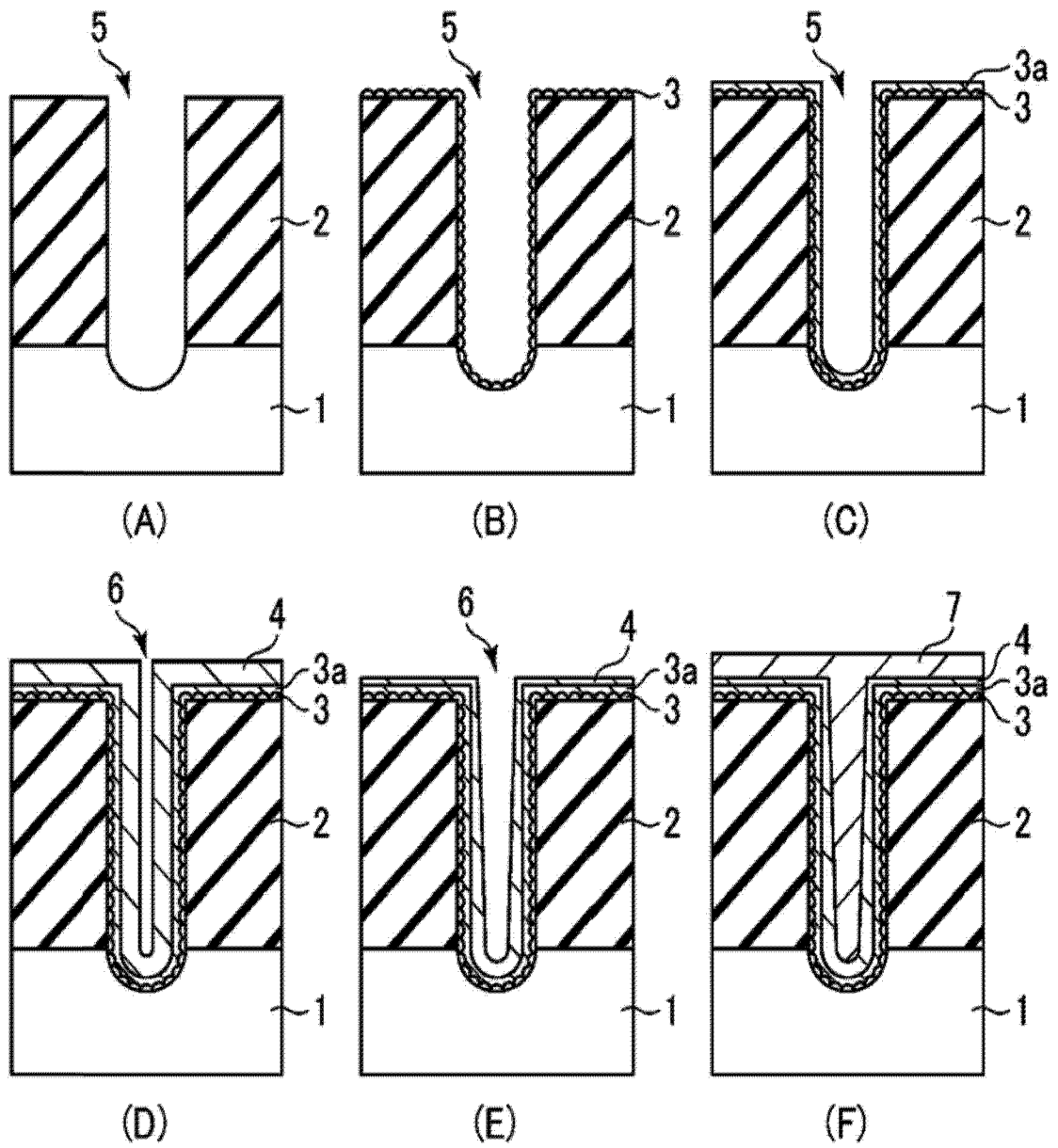


图 16

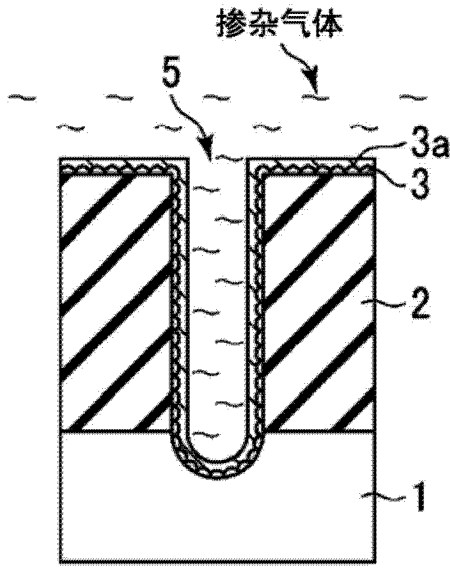


图 17

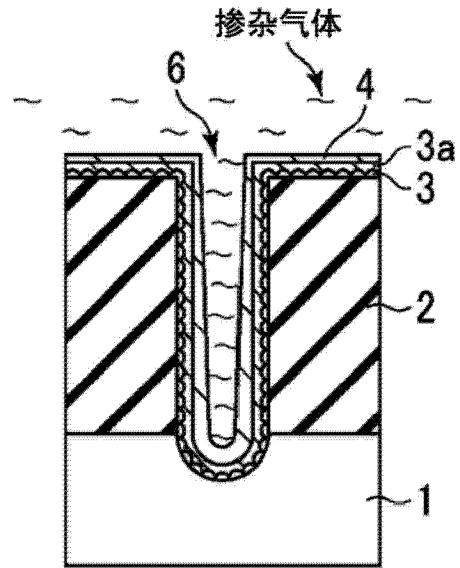


图 18

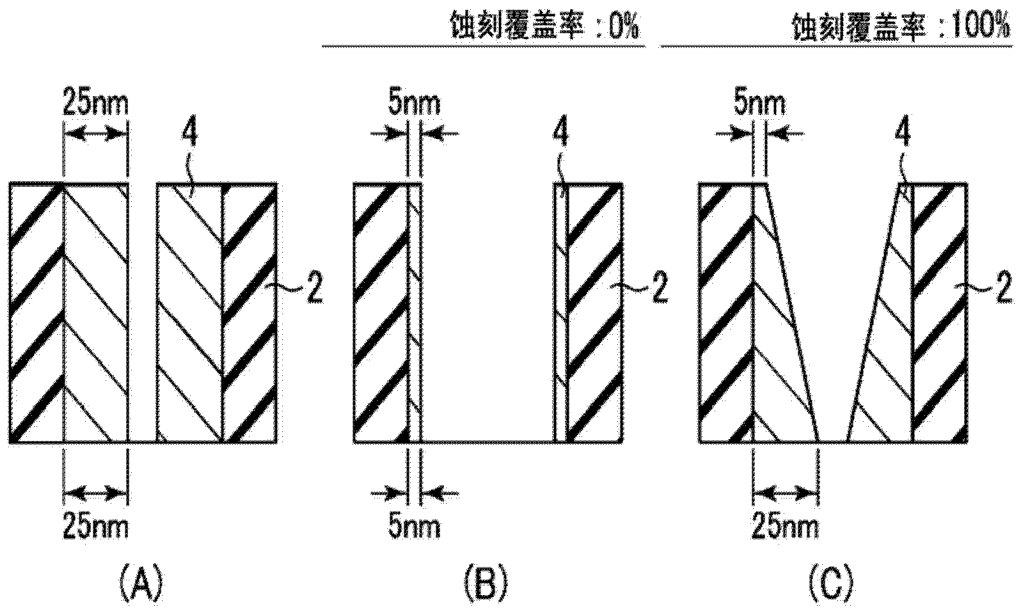


图 19

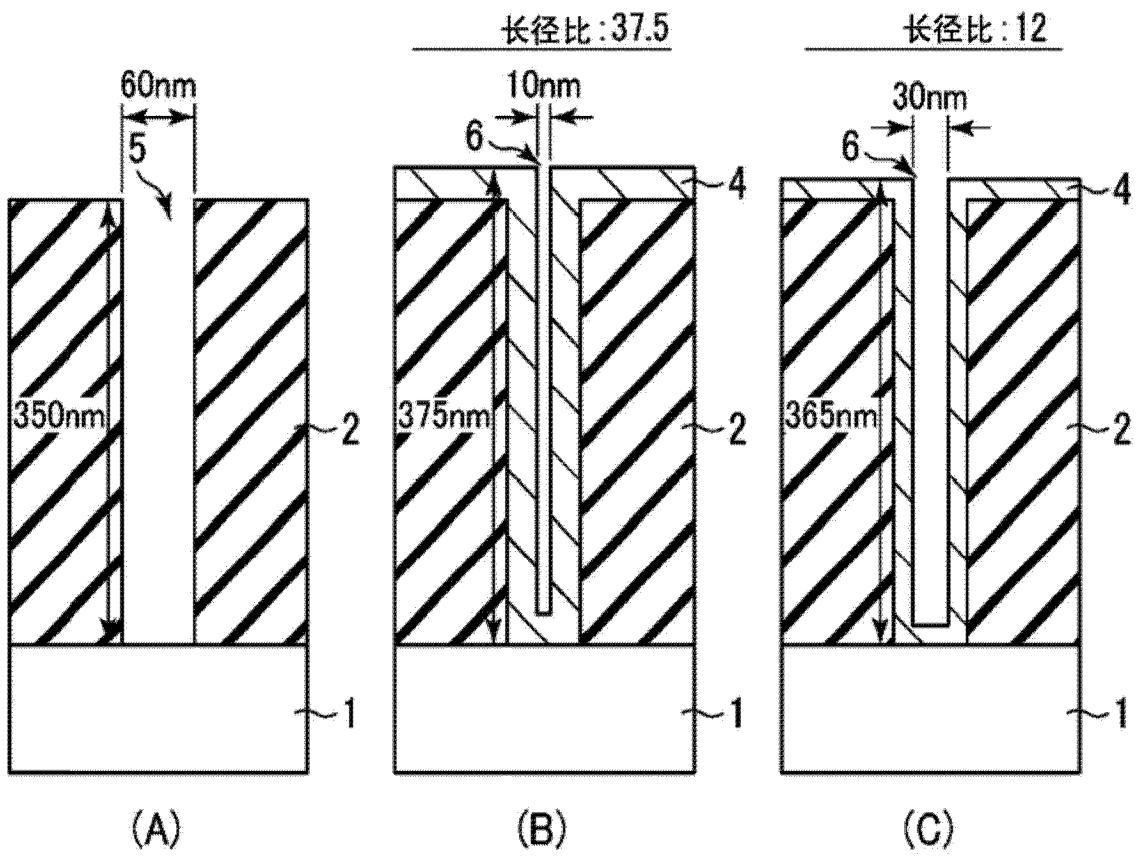


图 20

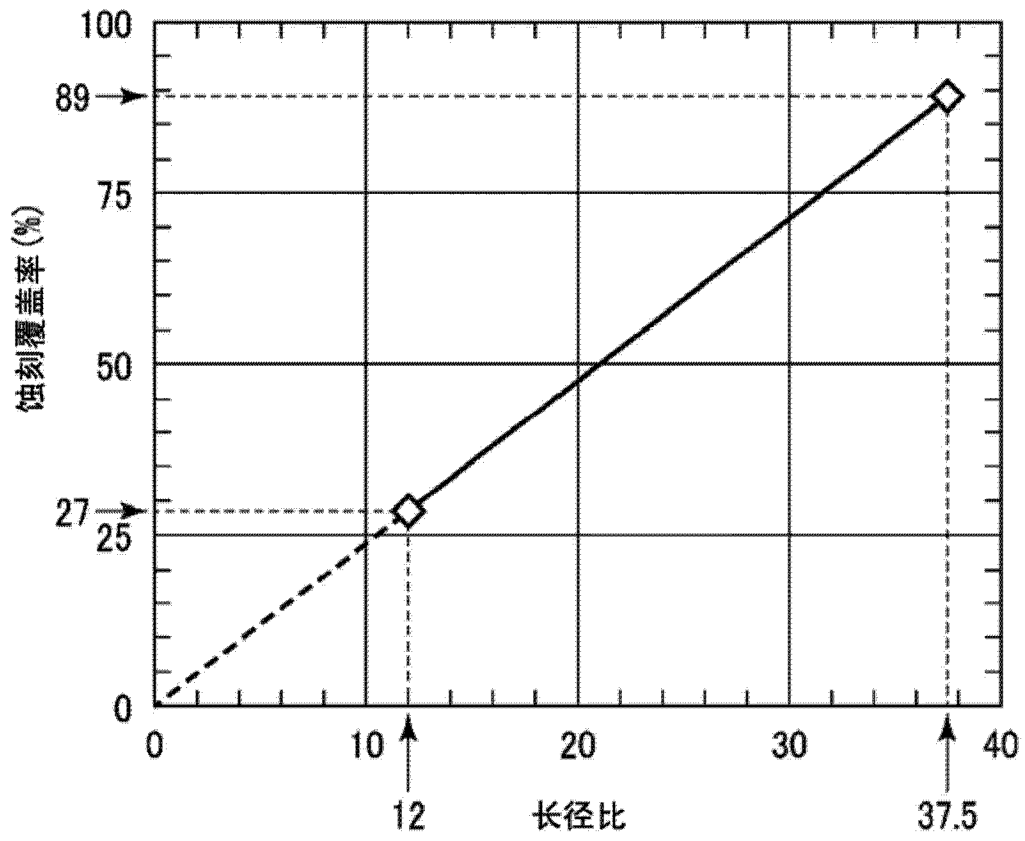


图 21

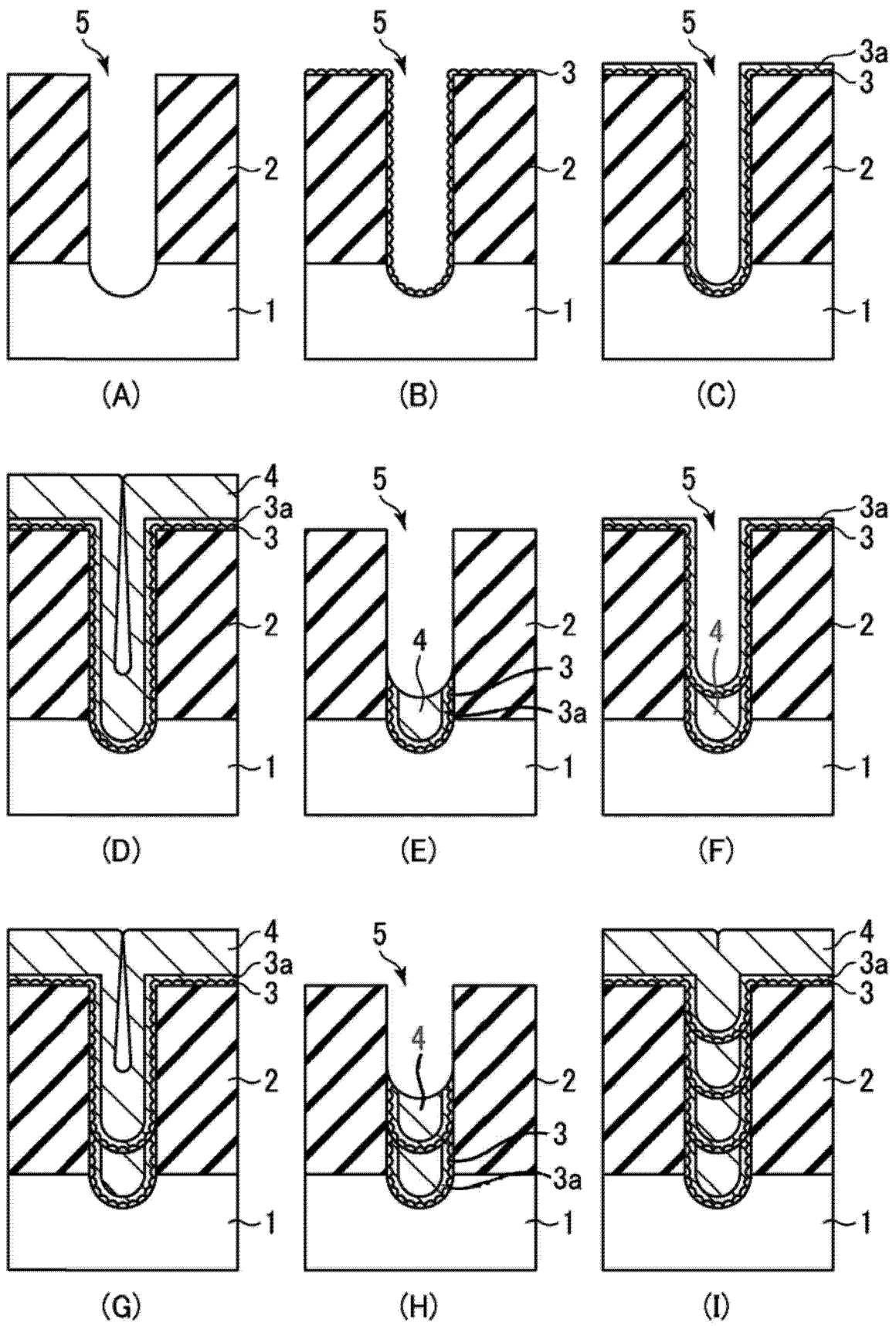


图 22

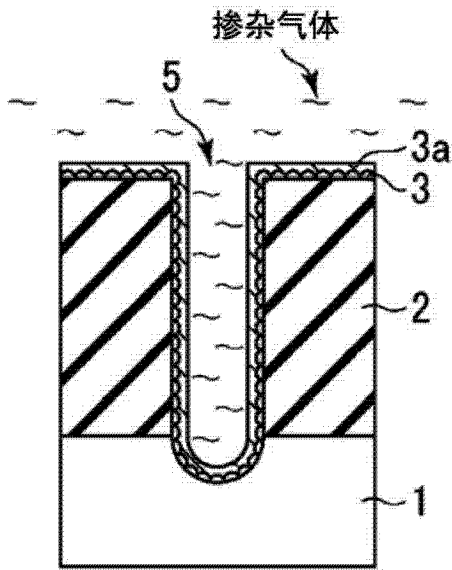


图 23

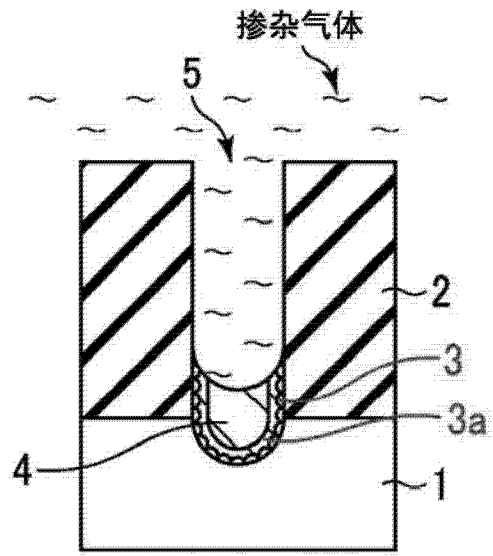


图 24

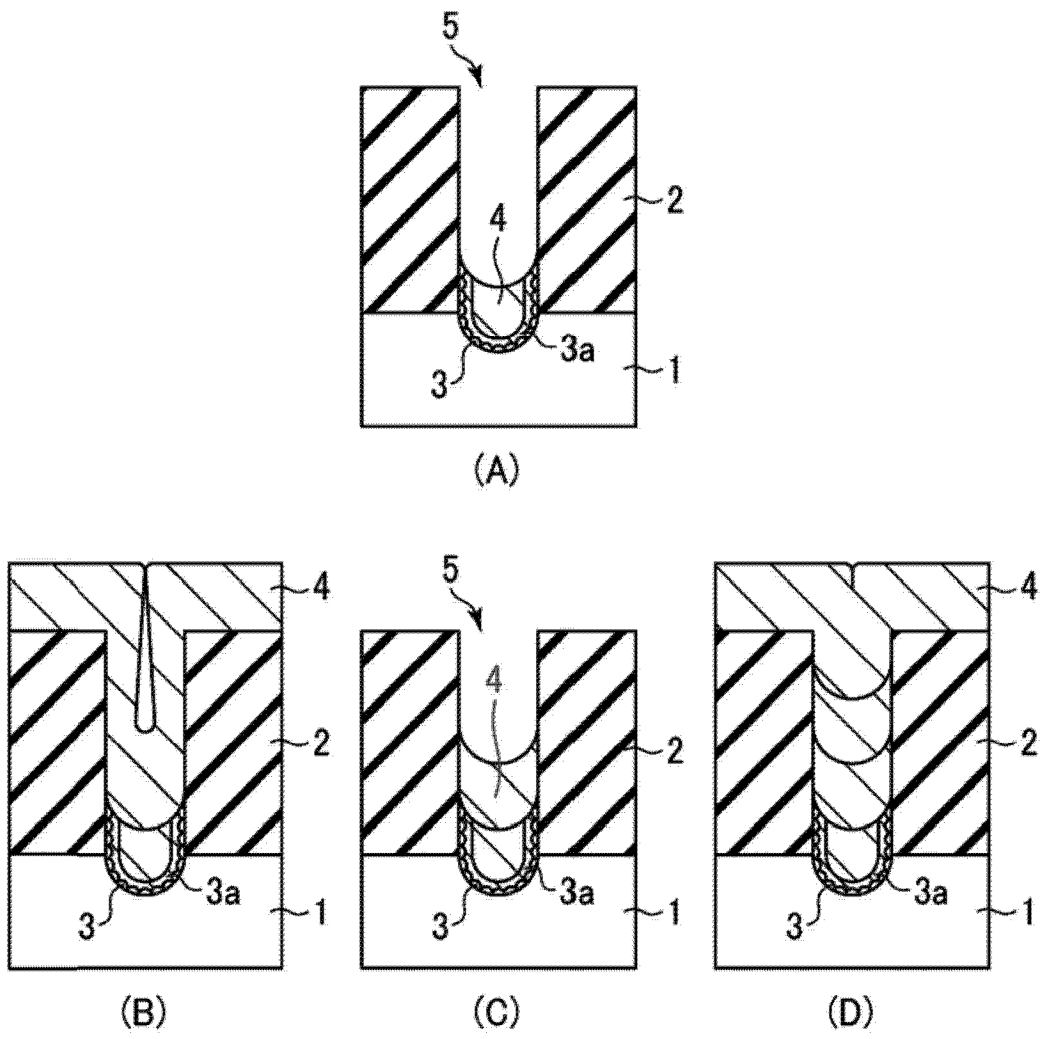


图 25

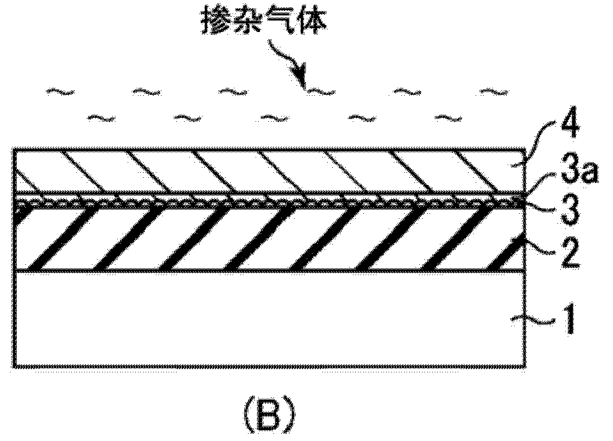
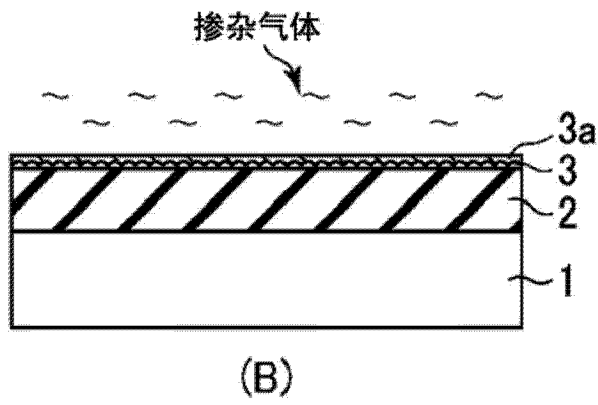
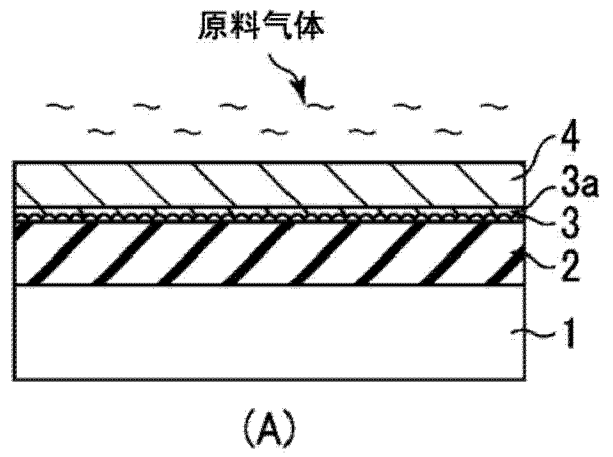
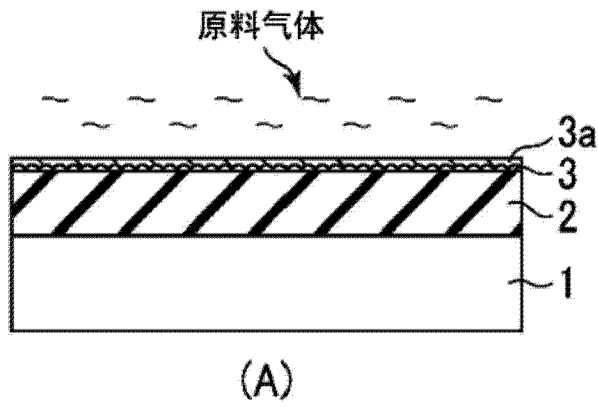


图 26

图 27

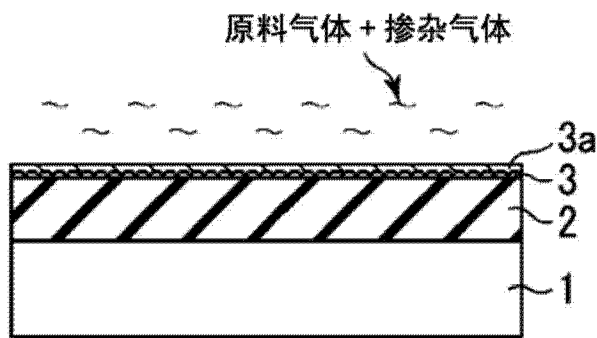


图 28

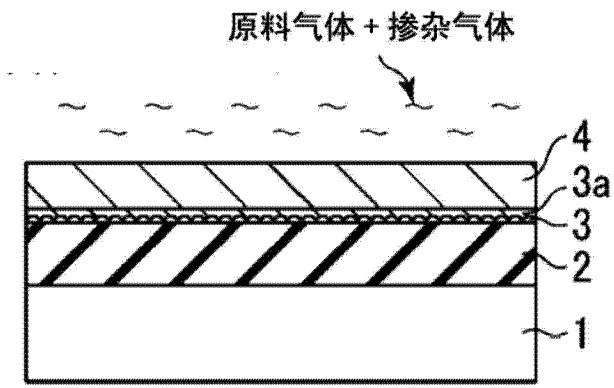


图 29

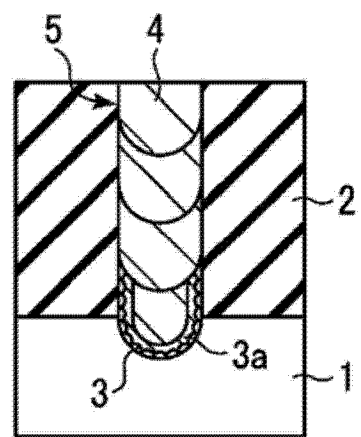
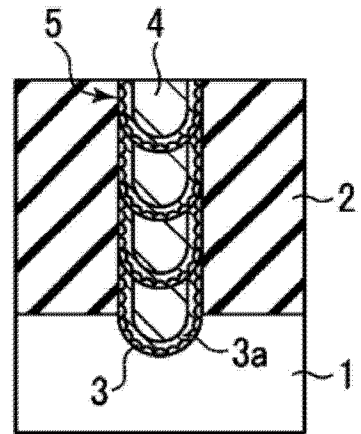
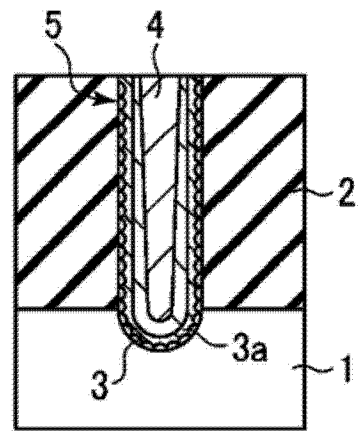


图 30

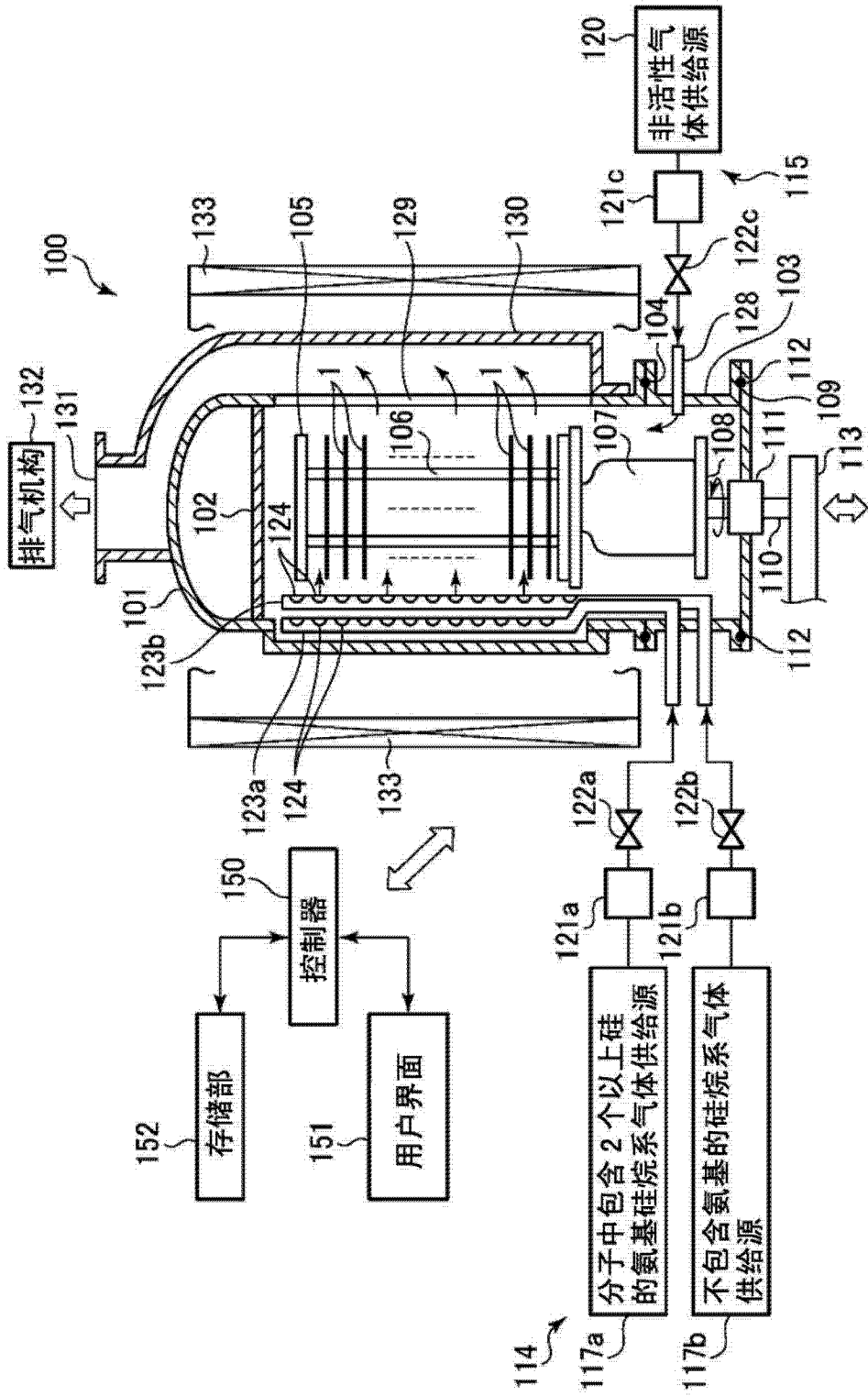


图 31

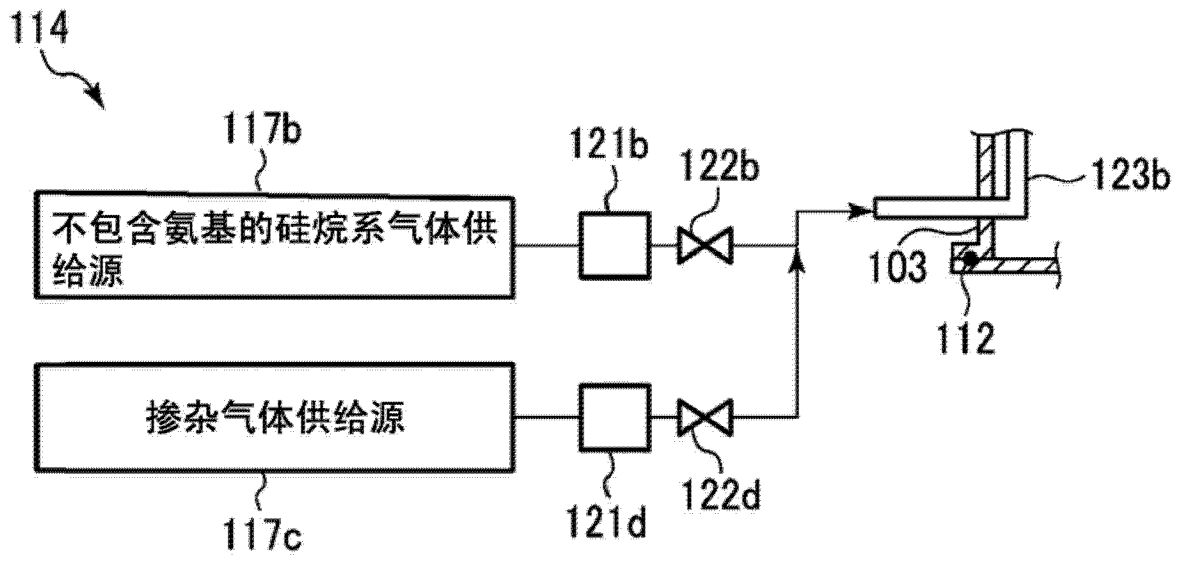


图 32