



(19) 中華民國智慧財產局

(12) 發明說明書公告本

(11) 證書號數：TW I424570 B

(45) 公告日：中華民國 103 (2014) 年 01 月 21 日

(21) 申請案號：099125525

(22) 申請日：中華民國 99 (2010) 年 07 月 30 日

(51) Int. Cl. : *H01L29/786 (2006.01)**H01L29/45 (2006.01)*

(30) 優先權：2009/08/26 德國

102009038589.4

(71) 申請人：賀利氏材料技術公司 (德國) HERAEUS MATERIALS TECHNOLOGY GMBH & CO.  
KG (DE)

德國

(72) 發明人：史奈德 貝茲 莎賓 SCHNEIDER-BETZ, SABINE (DE)；屈洛特 馬丁 SCHLOTT,  
MARTIN (DE)

(74) 代理人：陳長文

(56) 參考文獻：

US 2002/063287A1

US 2008/099766A1

US 2006/0275618A1

US 2007/0134832A1

US 2007/1034915A1

US 2008/0023698A1

WO 2005088726A1

審查人員：徐雨弘

申請專利範圍項數：10 項 圖式數：0 共 0 頁

(54) 名稱

具有銅電極之 TFT 電晶體

TFT TRANSISTOR WITH CU ELECTRODES

(57) 摘要

本發明係關於一種 TFT 結構，藉此將氧化半導體與基於 Cu 合金之電極材料組合使用。

The invention relates to a TFT structure, whereby an oxidic semiconductor is used in combination with an electrode material based on a Cu alloy.

公告本
-----

# 發明專利說明書

(本說明書格式、順序及粗體字，請勿任意更動，※記號部分請勿填寫)

※ 申請案號： 99125525

※ 申請日： 99. 7. 30

※IPC 分類：H01L <sup>29/786</sup> (2006.01)

H01L <sup>29/45</sup> (2006.01)

一、發明名稱：(中文/英文)

具有銅電極之TFT電晶體

TFT TRANSISTOR WITH CU ELECTRODES

二、中文發明摘要：

本發明係關於一種TFT結構，藉此將氧化半導體與基於Cu合金之電極材料組合使用。

三、英文發明摘要：

The invention relates to a TFT structure, whereby an oxidic semiconductor is used in combination with an electrode material based on a Cu alloy.

四、指定代表圖：

(一)本案指定代表圖為：(無)

(二)本代表圖之元件符號簡單說明：

五、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

(無)

## 六、發明說明：

### 【發明所屬之技術領域】

本發明係關於一種基於與Cu基電極(主要針對源極/汲極)接觸之氧化半導體之薄膜電晶體，藉此該等電極由Cu合金組成，Cu基質中之合金添加劑具有高於銅之氧親和力及高於銅之自擴散係數，且該合金與該氧化電晶體之氧組合而形成充分黏附之導電中間層，該導電中間層亦在適用時作為障壁功能。

### 【先前技術】

薄膜電晶體主要用於平面螢幕顯示器(LCD、OLED、電子紙張、…)中。尤其對於具有大表面之LCD-TV及OLED應用而言，需要快速電路及/或高電流。與當前最常用之Al電極及/或Al合金電極相比之下，銅(Cu)在此方面具有明顯優勢。

標準a-Si技術難以與Cu技術組合，因為在閘極氧化物之沈積期間及/或在用於層之堆疊之鈍化的最終CVD步驟中，Cu曝露於高達400°C之溫度，且(例如)源極/汲極接點藉此展示與Si之擴散反應。此外，銅展示不良之黏附性。是故，搜尋另外需要與Cu一起良好地蝕刻之障壁/黏附層。除了使用障壁層之選項以外，亦正試圖使用Cu合金，其中添加了諸如Mg、Mo、W或Mn之合金元素，該等合金元素在層生長或下游回火步驟期間在層邊界處沈澱，且因此本質地形成障壁及黏附層。然而，迄今為止，此等努力並未得到適用於生產之解決方案。一個主要問題在於：所

沈澱之元素始終需要氧來展示良好之黏附及障壁功能，因為a:Si層自身僅在表面處具有純Si。試圖克服此問題係極為費力的，因為其需要(例如)對a:Si電晶體之表面進行初始原位氧化。此外，此程序與獲得絕緣邊界層之風險相關，該絕緣邊界層繼而會阻止與Cu電極之所要歐姆接觸。

與a-Si層相關聯之另一問題在於：電流放大率變化且過低。此主要為在OLED狀況下之問題。氧化半導體(諸如，In-Ga-Zn氧化物)為a-Si之引起關注之替代物，因為其非晶形地生長(->極均一之可蝕刻性)且展示驚人地良好之電子遷移率、甚至電流放大率。

### 【發明內容】

因此，本發明之目標為尋求層之一組合，其含有與Cu基印刷導體組合的良好TFT電晶體。

所提議之解決方案在獨立項尤其顯而易見。其由層之堆疊組成，該堆疊使用氧化半導體，且電極使用具有合金元素之Cu合金，該合金元素具有比銅高之氧親和力，且較佳地，具有比銅高之自擴散係數。

以下為可想到之氧化半導體

- In基氧化半導體
- 鋅基氧化半導體
- 基於In-Zn氧化物以及其他氧化添加劑之氧化半導體
- 基於In-Ga-Zn氧化物之半導體
- 基於Cu-Cr氧化物或Cu-Al氧化物之半導體

且，可想到之電極材料為具有濃度範圍為0.1 at%至10 at%

之至少一合金元素的Cu合金，該至少一合金元素具有比氧化半導體之表面之氧原子高的對氧之親和力，以使得該合金元素在該表面處反應且因此形成充分黏附之導電層。具體言之

- Cu:Mo
- Cu:W
- Cu:Mn
- Cu:Mg
- Cu:Ga
- Cu:Li

在此上下文中，氧化TFT電晶體可設計為具有一底部閘極之電晶體，或亦可設計為一具有一頂部閘極之結構。

### 【實施方式】

例示性實施例：

首先，藉由濺鍍而將一由1 at%之Cu:Mn製成之電極沈積並配置於玻璃基板上。隨後，藉由CVD而將一由SiN<sub>x</sub>製成之閘極氧化物施加於此電極上方。接著，沈積由In-Ga-Zn氧化物製成之層以作為半導體，藉此在37:13%之原子比下選擇金屬。藉由源電極/汲電極而實現接觸，該等源電極/汲電極亦由1%之Cu:Mn製成。藉由CVD而將因此產生的層之堆疊以一SiN<sub>x</sub>層鈍化。在CVD步驟中，使用在300°C至450°C之範圍內的溫度。

因此產生的層之堆疊具有至少10 cm<sup>2</sup>/V\*s之高電子遷移率。Cu電極通過針對黏附性之膠帶測試而不失效，與源極

區及汲極區具有良好歐姆接觸，且在溫度處理之後具有  
<3.5微歐姆\*公分之電阻。

## 七、申請專利範圍：

1. 一種 TFT 結構，其包含半導體材料及至少一個電極，其中該半導體材料係一氧化半導體材料，該至少一個電極包含基於 Cu 合金之電極材料，其包含至少一個合金元素，其濃度範圍為 0.1 at% 至 10 at%，該至少一個合金元素在該電極材料及該氧化半導體材料之間的邊界表面處形成氧化中間層，且其中該 TFT 結構包含至少一個基本上由該 Cu 合金所組成之源電極及汲電極。
2. 如請求項 1 之 TFT 結構，其係以具有底部閘極或頂部閘極之結構的形式提供。
3. 如請求項 1 之 TFT 結構，其特徵在於該氧化半導體材料包含選自氧化銦、氧化鋅及氧化銅之至少一氧化物，及基於至少一種選自銦、鋅及銅之金屬的混合氧化物。
4. 如請求項 3 之 TFT 結構，其中該氧化半導體材料係選自 In-Ga-Zn 氧化物、Cu-Cr 氧化物及 Cu-Al 氧化物。
5. 如請求項 1 之 TFT 結構，其中該 Cu 合金之至少一合金元素具有比銅高之氧親和力。
6. 如請求項 1 之 TFT 結構，其中該 Cu 合金之至少一合金元素具有比該氧化半導體材料之至少一種化學元素高之氧親和力。
7. 如請求項 1 之 TFT 結構，其中該 Cu 合金含有濃度為 0.1 at% 至 10 at% 之以下元素中之至少一者：Mg、Mn、Ga、Li、Mo 及 W。
8. 如請求項 5 之 TFT 結構，其進一步包含一純銅層，其具有



至少 99.9% 的純度以作為另一電極材料，其中該 Cu 合金係用於作為在該純銅層之上及/或下之中間層，且其中該中間層較該純銅層為薄。

9. 如請求項 6 之 TFT 結構，其進一步包含一純銅層，其具有至少 99.9% 的純度以作為另一電極材料，其中該 Cu 合金係用於作為在該純銅層之上及/或下之中間層，且其中該中間層較該純銅層為薄。
10. 如請求項 7 之 TFT 結構，其進一步包含一純銅層，其具有至少 99.9% 的純度以作為另一電極材料，其中該 Cu 合金係用於作為在該純銅層之上及/或下之中間層，且其中該中間層較該純銅層為薄。