



(12) **Offenlegungsschrift**

(21) Aktenzeichen: **10 2009 008 223.9**

(22) Anmeldetag: **10.02.2009**

(43) Offenlegungstag: **12.08.2010**

(51) Int Cl.<sup>8</sup>: **H01L 33/00** (2010.01)  
**H01L 21/302** (2006.01)

(71) Anmelder:  
**OSRAM Opto Semiconductors GmbH, 93055  
Regensburg, DE**

(74) Vertreter:  
**Epping Hermann Fischer,  
Patentanwalts-gesellschaft mbH, 80339 München**

(72) Erfinder:  
**Baur, Elmar, 93049 Regensburg, DE; Böhm,  
Bernd, 93049 Regensburg, DE; Heindl, Alexander,  
93326 Abensberg, DE; Rode, Patrick, 93051  
Regensburg, DE; Sabathil, Matthias, Dr., 93059  
Regensburg, DE**

(56) Für die Beurteilung der Patentfähigkeit in Betracht  
zu ziehende Druckschriften:

**DE 10 2006 043400 A1**

**DE 103 06 779 A1**

**WO 08/0 20 631 A1**

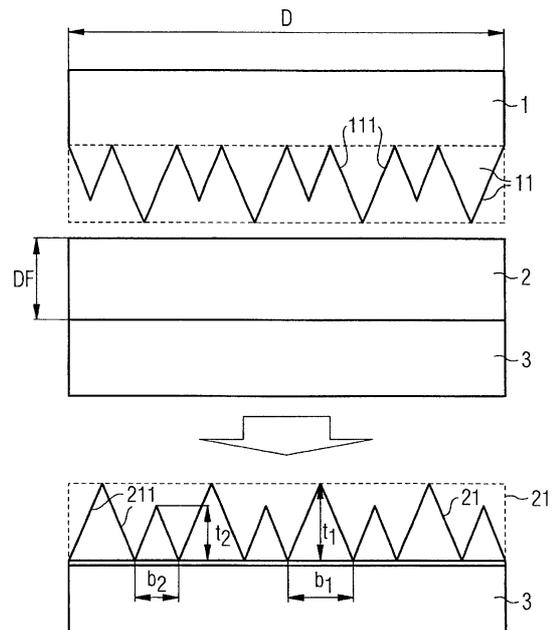
**Die folgenden Angaben sind den vom Anmelder eingereichten Unterlagen entnommen**

Rechercheantrag gemäß § 43 Abs. 1 Satz 1 PatG ist gestellt.

(54) Bezeichnung: **Verfahren zur Strukturierung einer Halbleiteroberfläche und Halbleiterchip**

(57) Zusammenfassung: Es wird ein Verfahren zur Strukturierung einer Halbleiteroberfläche angegeben, mit den folgenden Schritten:

- Bereitstellen eines ersten Wafers (1), welcher eine strukturierte Oberfläche (11) aufweist;
- Bereitstellen eines zweiten Halbleiterwafers (3);
- Aufbringen eines Fotolacks (2) auf die Außenflächen des zweiten Halbleiterwafers (3);
- Strukturieren der dem zweiten Halbleiterwafer (3) abgewandten Oberfläche des Fotolacks (2) durch Abdrucken der strukturierten Oberfläche (11) des ersten Wafers (1) in den Fotolack (2);
- Anwendung eines Strukturierungsverfahrens (6) auf die strukturierte Oberfläche (21) des Fotolacks (2), wobei
  - die auf dem Fotolack (2) aufgebrachte Struktur zumindest stellenweise auf die Außenfläche (31) des zweiten Halbleiterwafers (3) übertragen wird.



**Beschreibung**

**[0001]** Es wird ein Verfahren zur Strukturierung einer Halbleiteroberfläche sowie ein Halbleiterchip angegeben.

**[0002]** Die Druckschrift DE 103 067 79 A1 beschreibt ein Verfahren zum Aufräuen einer Oberfläche eines Körpers und optoelektronischen Bauelements.

**[0003]** Eine zu lösende Aufgabe besteht darin, ein Verfahren zur Strukturierung einer Halbleiteroberfläche anzugeben, das zeitsparend und darüber hinaus kostengünstig ist.

**[0004]** Gemäß zumindest einer Ausführungsform des Verfahrens wird zunächst ein erster Wafer, welcher eine strukturierte Oberfläche aufweist, bereitgestellt. Darüber hinaus wird ein zweiter Halbleiterwafer bereitgestellt. Der erste Wafer und der zweite Halbleiterwafer können nach Art von Scheiben oder Platten ausgebildet sein.

**[0005]** Der erste Wafer weist eine strukturierte Oberfläche auf. „Strukturiert“ heißt in diesem Zusammenhang, dass sich auf der Oberfläche, zum Beispiel an der Oberseite auf einer Deckfläche des ersten Wafers, zumindest stellenweise Erhebungen und Senkungen befinden. Die strukturierte Oberfläche kann zum Beispiel mit vorgefertigten, regelmäßigen Strukturen, die kontrolliert in die Deckfläche eingebracht sind, gebildet sein. Die Strukturen können relief- oder grabenartig ausgebildet sein.

**[0006]** Gemäß zumindest einer Ausführungsform des Verfahrens wird in einem nächsten Schritt ein Fotolack auf die Außenflächen des zweiten Halbleiterwafers aufgebracht. Vorzugsweise weist der Fotolack eine Dicke von 1 bis 10 µm auf.

**[0007]** Gemäß zumindest einer Ausführungsform des Verfahrens wird die dem zweiten Halbleiterwafer abgewandte Oberfläche des Fotolacks durch Abdrucken der strukturierten Oberfläche des ersten Wafers in den Fotolack strukturiert.

**[0008]** Ist die strukturierte Oberfläche des ersten Wafers der dem zweiten Halbleiterwafer abgewandten Oberfläche des Fotolacks zugewandt, so können der erste Wafer und der zweite Halbleiterwafer derart zusammengeführt und beispielsweise zusammengespreßt werden, dass sich die strukturierte Oberfläche des ersten Halbleiterwafers in die Oberfläche des Fotolacks zumindest stellenweise abdruckt. „Abdrucken“ heißt diesbezüglich, dass an Stellen, an denen sich auf der Oberfläche des ersten Wafers Erhebungen befinden, sich entsprechende Senkungen auf der Oberfläche des Fotolacks abbilden. Gleiches geschieht mit auf der Oberfläche des ersten Wafers be-

findlichen Senkungen, die als Erhebungen in die Oberfläche des Fotolacks abgebildet werden. Ebenso ist es möglich, dass die strukturierte Oberfläche des ersten Wafers vollständig in die Oberfläche des Fotolacks abgedruckt wird.

**[0009]** Bei dem Fotolack handelt es sich um ein weiches Material, das sich während des Zusammenspreßens der beiden Halbleiterwafer verformen lässt. Nach dem Entfernen des zweiten Halbleiterwafers vom Fotolack behält dann die strukturierte Oberfläche des Fotolacks ihre Oberflächenstruktur bei. Mit anderen Worten ist der Abdruckvorgang ein Prozess, bei dem die Oberfläche des Fotolacks dauerhaft strukturiert wird.

**[0010]** Gemäß zumindest einer Ausführungsform des Verfahrens wird ein Strukturierungsverfahren auf die strukturierte Oberfläche des Fotolacks angewandt, wobei die auf den Fotolack aufgebrachte Struktur zumindest stellenweise auf die Außenfläche des zweiten Halbleiterwafers übertragen wird. Bei der Außenfläche handelt es sich um die dem Fotolack zugewandte Oberfläche des zweiten Halbleiterwafers, die vom Fotolack bedeckt ist. Das heißt, dass sich die auf dem Fotolack befindliche Struktur unter Verwendung des Strukturierungsverfahrens auf die Außenfläche des zweiten Halbleiterwafers zumindest stellenweise überträgt.

**[0011]** Gemäß zumindest einer Ausführungsform des Verfahrens wird zunächst ein erster Wafer bereitgestellt, welcher eine strukturierte Oberfläche aufweist. Auf einen bereitgestellten zweiten Halbleiterwafer wird ein Fotolack auf die Außenflächen des zweiten Halbleiterwafers aufgebracht. In einem nächsten Schritt wird die dem zweiten Halbleiterwafer abgewandte Oberfläche des Fotolacks durch Abdrucken der strukturierten Oberfläche des ersten Wafers in den Fotolack strukturiert. Anschließend wird ein Strukturierungsverfahren auf die strukturierte Oberfläche des Fotolacks angewandt, wobei die auf den Fotolack aufgebrachte Struktur zumindest stellenweise auf die Außenfläche des zweiten Halbleiterwafers übertragen wird.

**[0012]** Das hier beschriebene Verfahren zur Strukturierung einer Halbleiteroberfläche beruht dabei unter anderem auf der Erkenntnis, dass die Strukturierung einer Halbleiteroberfläche mit großem Aufwand verbunden sein kann und dabei gleichzeitig kostenintensiv ist.

**[0013]** Um nun auf ein zeitsparendes und kostengünstiges Verfahren zur Strukturierung einer Halbleiteroberfläche zu kommen, macht das hier beschriebene Verfahren von der Idee Gebrauch, zunächst einen ersten Wafer, welcher eine strukturierte Oberfläche aufweist, bereitzustellen. Die strukturierte Oberfläche des ersten Wafers dient im folgenden Verfah-

ren als eine Schablone innerhalb des Herstellungsprozesses. Ziel des Verfahrens ist es nun, strukturierte Oberflächen auf Halbleiterwafern unterschiedlicher Materialien aufzubringen. Dazu wird beispielsweise ein zweiter Halbleiterwafer bereitgestellt, auf dem ein Fotolack aufgebracht ist. Nach Abdrucken der strukturierten Oberfläche des ersten Wafers in den Fotolack lässt sich nach Anwendung eines Strukturierungsverfahrens die strukturierte Oberfläche des Fotolacks zumindest stellenweise in die Außenfläche des zweiten Halbleiterwafers übertragen. Dadurch, dass die strukturierte Oberfläche des ersten Wafers als Schablone mehrfach verwendet werden kann, kann der Vorgang wiederholt werden und so eine Vielzahl von weiteren Halbleiterwafern mit einer aufgebrachten Struktur auf deren jeweiligen Außenflächen erzeugt werden. Die Wiederverwendung des ersten Wafers als Schablone für die Aufbringung der Struktur auf die Außenfläche des zweiten Halbleiterwafers führt daher nicht nur zu einer Kostenersparnis im Herstellungsverfahren, sondern ermöglicht ebenso eine schnelle und zeitsparende Herstellung.

**[0014]** Gemäß zumindest einer Ausführungsform des Verfahrens ist der erste Wafer ein Halbleiterwafer. Erster und zweiter Halbleiterwafer sind dann jeweils mit zumindest einem Halbleitermaterial gebildet. Erster und zweiter Halbleiterwafer sind dabei aus voneinander verschiedenen Materialien gebildet.

**[0015]** Ferner kann zumindest stellenweise sowohl auf dem ersten als auch auf dem zweiten Halbleiterwafer eine oder mehrere Schichten aus einem Halbleitermaterial epitaktisch abgeschieden sein. Sowohl der erste als auch der zweite Halbleiterwafer können aktive Bereiche zur Emission von elektromagnetischer Strahlung umfassen. Beispielsweise können erster und/oder zweiter Halbleiterwafer eine Vielzahl von Halbleiterchips umfassen, die im Verbund vorliegen.

**[0016]** Gemäß zumindest einer Ausführungsform des Verfahrens ist der erste Wafer ein Zwischenträger, der aus einem Kunststoffmaterial gebildet ist. Der Zwischenträger kann nach Art von Platten oder Scheiben ausgebildet sein. Zur Herstellung einer strukturierten Oberfläche des Zwischenträgers wird beispielsweise ein Halbleiterwafer mit einer strukturierten Oberfläche bereitgestellt. Die dem Halbleiterwafer zugewandte Oberfläche des Zwischenträgers wird dann durch Abdrucken der strukturierten Oberfläche des Halbleiterwafers in den Zwischenträger strukturiert.

**[0017]** Ist die strukturierte Oberfläche des Halbleiterwafers der Oberfläche des Zwischenträgers zugewandt, so können der Halbleiterwafer und der Zwischenträger derart zusammengeführt und beispielsweise zusammengespreßt werden, dass sich die strukturierte Oberfläche des Halbleiterwafers in die

Oberfläche des Zwischenträgers zumindest stellenweise abdruckt. Ebenso ist es möglich, dass die strukturierte Oberfläche des Halbleiterwafers vollständig in die Oberfläche des Zwischenträgers abgedruckt wird. Nach dem Entfernen des Halbleiterwafers von dem Zwischenträger behält dann die strukturierte Oberfläche des Zwischenträgers ihre Oberflächenstruktur bei. Mit anderen Worten ist der Abdruckvorgang ein Prozess, bei dem die Oberfläche des Zwischenträgers dauerhaft strukturiert wird.

**[0018]** Im Strukturierungsverfahren kann nun dieser Zwischenträger als schablonenartige Vorlage dienen und damit einen anderen ersten Wafer, beispielsweise einen kostenintensiven Halbleiterwafer, ersetzen. Der Zwischenträger kann vielfach wiederverwendet werden. Vorzugsweise ist der Zwischenträger mit einem „leicht strukturierbaren“ Material gebildet. „Leicht strukturierbar“ heißt in diesem Zusammenhang, dass der Zwischenträger vorzugsweise mit einem kunststoffähnlichen und/oder leicht eindruckbaren Material gebildet ist. Vorteilhaft ermöglicht dies eine kostengünstige Massenfertigung.

**[0019]** Gemäß zumindest einer Ausführungsform des Verfahrens weicht der erste Wafer in seinem maximalen Durchmesser um höchstens 20%, bevorzugt um höchstens 10%, ganz besonders bevorzugt um höchstens 5% vom maximalen Durchmesser des zweiten Halbleiterwafers ab. Das heißt, dass die beiden Wafer lateral ungefähr die gleichen oder gleiche Abmessung haben. „Lateral“ bedeutet in diesem Zusammenhang die Abmessung in Bezug auf den maximalen Durchmesser der beiden Halbleiterwafer.

**[0020]** Beispielsweise können die Deckflächen des ersten Wafers und des zweiten Halbleiterwafers oval oder kreisförmig ausgebildet sein. Vorteilhaft wird gewährleistet, dass der erste Wafer und der zweite Halbleiterwafer beim Zusammenführen möglichst deckgleich sind und so Bereiche sowohl auf dem ersten Wafer als auch auf dem zweiten Halbleiterwafer minimiert werden, die nicht zum Strukturierungsprozess gehören oder beitragen.

**[0021]** Gemäß zumindest einer Ausführungsform des Verfahrens umfasst der erste Wafer zumindest eine Schicht, die aus einem nitridbasierten Verbindungshalbleitermaterial besteht. „Nitridbasiertes Verbindungshalbleitermaterial“ bedeutet im vorliegenden Zusammenhang, dass der erste Wafer und/oder die beispielsweise im ersten Wafer enthaltene aktive Schicht ein Nitridverbindungshalbleitermaterial, vorzugsweise  $\text{Al}_n\text{Ga}_m\text{In}_{1-n-m}\text{N}$  aufweist oder aus diesem besteht, wobei  $0 \leq m \leq 1$ ,  $0 \leq n \leq 1$  und  $m + n \leq 1$ . Dabei muss dieses Material nicht zwingend eine mathematisch exakte Zusammensetzung nach obiger Formel aufweisen. Vielmehr kann es beispielsweise ein oder mehrere Dotierstoffe sowie zusätzliche Bestandteile aufweisen. Der Einfachheit halber beinhal-

tet obige Formel jedoch nur die wesentlichen Bestandteile des Kristallgitters (Al, Ga, In, N), auch wenn diese teilweise durch geringe Mengen weiterer Stoffe ersetzt und/oder ergänzt sein können. Beispielsweise ist das Verbindungshalbleitermaterial Aluminium-Gallium-Indium-Nitrid (AlGaInN). Dieses Halbleitermaterial ist insbesondere für Leuchtdioden geeignet, die im ultravioletten bis blauen Spektralbereich elektromagnetische Strahlung emittieren.

**[0022]** Gemäß zumindest einer Ausführungsform des Verfahrens umfasst der zweite Halbleiterwafer zumindest eine Schicht, die aus einem phosphidbasierten Verbindungshalbleitermaterial besteht. Äquivalent bedeutet "phosphidbasiertes Verbindungshalbleitermaterial", dass der zweite Halbleiterwafer und/oder die beispielsweise im zweiten Halbleiterwafer enthaltene aktive Schicht, vorzugsweise  $\text{Al}_n\text{Ga}_m\text{In}_{1-n-m}\text{P}$  umfasst, wobei  $0 \leq m \leq 1$ ,  $0 \leq n \leq 1$  und  $m + n \leq 1$ . Dabei muss auch dieses Material nicht zwingend eine mathematisch exakte Zusammensetzung nach obiger Formel aufweisen. Vielmehr kann es ein oder mehrere Dotierstoffe sowie zusätzliche Bestandteile aufweisen. Der Einfachheit halber beinhaltet obige Formel jedoch nur die wesentlichen Bestandteile des Kristallgitters (Al, Ga, In, P), auch wenn diese teilweise durch geringe Mengen weiterer Stoffe ersetzt sein können. Weist der zweite Halbleiterwafer das Verbindungshalbleitermaterial Aluminium-Gallium-Indium-Phosphid (AlGaInP) auf, so wird dieses Verbindungshalbleitermaterial vorteilhaft für Leuchtdioden, die im gelben bis roten Spektralbereich emittieren, verwendet.

**[0023]** Gemäß zumindest einer Ausführungsform des Verfahrens umfasst der zweite Halbleiterwafer zumindest eine Schicht, die aus einem arsenidbasierten Verbindungshalbleitermaterial besteht. Ebenfalls äquivalent bedeutet "arsenidbasiertes Verbindungshalbleitermaterial", dass der zweite Halbleiterwafer und/oder die beispielsweise im zweiten Halbleiterwafer enthaltene aktive Schicht, vorzugsweise  $\text{Al}_n\text{Ga}_m\text{In}_{1-n-m}\text{As}$  umfasst, wobei  $0 \leq m \leq 1$ ,  $0 \leq n \leq 1$  und  $m + n \leq 1$ . Auch dieses Material muss nicht zwingend eine mathematisch exakte Zusammensetzung nach obiger Formel aufweisen und kann ein oder mehrere Dotierstoffe sowie zusätzliche Bestandteile aufweisen, die die charakteristischen physikalischen Eigenschaften des  $\text{Al}_n\text{Ga}_m\text{In}_{1-n-m}\text{As}$ -Materials im Wesentlichen nicht ändern. Der Einfachheit halber beinhaltet obige Formel jedoch nur die wesentlichen Bestandteile des Kristallgitters (Al, Ga, In, As), auch wenn diese teilweise durch geringe Mengen weiterer Stoffe ersetzt sein können. Weist der zweite Halbleiterwafer das Verbindungshalbleitermaterial Aluminium-Gallium-Arsenid (AlGaAs) auf, so eignet sich dieses Verbindungshalbleitermaterial besonders zur Erzeugung von infraroter Strahlung.

**[0024]** Verbindungshalbleitermaterialien, wie Phos-

phid-Verbindungshalbleiter und Arsenid-Verbindungshalbleiter, sind zur Ausbildung einer Halbleiterschichtenfolge für effiziente Halbleiterchips, insbesondere von aktiven Bereichen/Schichten hoher Quanteneffizienz, besonders geeignet.

**[0025]** Gemäß zumindest einer Ausführungsform des Verfahrens handelt es sich bei dem Strukturierungsverfahren um einen trockenchemischen Ätzprozess. In Betracht kommen beispielsweise Verfahren wie reaktives Ionenätzen (RIE = Reactive Ion Etching, Ionenstrahlätzen (IBE = Ion Beam Etching) sowie chemisch unterstütztes Ionenstrahlätzen (CAIBE = Chemical Assistant Ion Beam Etching) und so weiter. Beispielsweise kommt es auch in Betracht, als Trockenätzverfahren ein Verfahren unter Verwendung eines Hochdichteplasmas, wie zum Beispiel ein induktiv gekoppeltes Plasmaätzverfahren (ICP = Inductive Coupled Plasma), ECR-Plasma (ECR = Electron Cyclotron Resonance) oder ein Helikonplasma zu verwenden. Trockenätzverfahren haben bei dem vorliegenden Verfahren den Vorteil, eine Vorzugsrichtung beim Ätzen (Anisotropie) aufzuweisen. Aufgrund der Anisotropie können gute Aspektverhältnisse, das heißt sehr steile Strukturen in dem zu ätzenden Körper erzeugt werden.

**[0026]** Gemäß zumindest einer Ausführungsform des Verfahrens handelt es sich bei dem Strukturierungsverfahren um einen nasschemischen Ätzprozess. „Nass-chemisch“ bedeutet in diesem Zusammenhang, dass ätzende Flüssigkeiten auf die strukturierte Oberfläche des Fotolacks aufgebracht werden und der Fotolack über eine chemische Reaktion weggeätzt wird. Gelangt die ätzende Flüssigkeit auf die Außenfläche des zweiten Halbleiterwafers, so entstehen auch in diesem zweiten Halbleiterwafer eingeeätzte Strukturen, die je nach Wahl der zu ätzenden Flüssigkeit und je nach Konzentration der ätzenden Bestandteile in der Ätzflüssigkeit eingestellt und gestaltet werden können.

**[0027]** Gemäß zumindest einer Ausführungsform des Verfahrens ist die auf die Außenfläche des zweiten Halbleiterwafers abgebildete Struktur pyramidenartig ausgebildet. Das heißt, dass die Außenfläche des zweiten Halbleiterwafers eine Struktur aufweist, die durch eine Vielzahl pyramidenartiger Erhebungen gebildet sein kann. Jede pyramidenartige Erhebung ist ein Polyeder und wird durch eine Mantel-, eine Boden- und eine Deckfläche begrenzt. Die Mantelfläche weist zumindest drei Seitenflächen auf, die zusammenlaufen und die Deckfläche seitlich begrenzen. Die Bodenfläche ist durch die Seitenflächen der pyramidenartigen Erhebung seitlich begrenzt. Die Seitenflächen der pyramidenartigen Erhebung enden in den zweiten Halbleiterwafer und bilden dort die Bodenfläche aus. Boden- und Deckfläche der pyramidenartigen Erhebung stehen sich also gegenüber und sind über die Seitenflächen miteinander verbunden. In ei-

nem seitlichen Schnitt durch eine solche pyramidenartige Erhebung weist die pyramidenartige Erhebung zumindest zwei Seitenflächen, eine Deck- und eine Bodenfläche auf. Vorzugsweise sind Deck- und Bodenfläche hexagonal ausgebildet. Vorzugsweise ist das Verhältnis des Flächeninhalts von Deck- zu Bodenfläche 1/5 oder kleiner.

**[0028]** Um aufrauende Strukturen bei Halbleiterwafern herzustellen, bediente man sich bisher insbesondere in Bezug auf phosphid- und arsenidbasierte Verbindungshalbleitermaterialien eines trockenchemischen Aufrauprozesses. Dabei können trapezartige Aufraustrukturen entstehen. „Trapezartig“ heißt in diesem Zusammenhang, dass beispielsweise, in einem seitlichen Schnitt durch eine solche Aufraustruktur, die Aufraustruktur eine Vielzahl von trapezartigen Erhebungen aufweist. Jede trapezartige Erhebung ist durch zumindest zwei Seitenflächen, einer Deckfläche und einer Bodenfläche gebildet, wobei das Flächengrößenverhältnis von Deck- zu Bodenfläche zumindest ein 4-faches des Flächengrößenverhältnisses von Deck- zu Bodenfläche einer pyramidenartigen Erhebung beträgt.

**[0029]** Für nitridbasierte Verbindungshalbleitermaterialien kann man sich eines anisotropen chemischen Ätzverfahrens bedienen, beispielsweise eines trockenchemischen Ätzprozesses, welches zu pyramidenartigen Strukturen führt.

**[0030]** Die pyramidenartigen Strukturen können bisher bei phosphid- und arsenidbasierten Verbindungshalbleitermaterialien nicht erreicht werden.

**[0031]** Es kann gezeigt werden, dass eine pyramidenartig ausgebildete Strahlungsauskopplfläche eines Halbleiterchips eine erhöhte Auskoppelleffizienz im Vergleich zu einer trapezartig ausgebildeten Struktur der Strahlungsauskopplfläche aufweist. Die Strahlungsauskopplfläche eines Halbleiterchips bildet die Oberfläche, durch die die vom Halbleiterchip erzeugte elektromagnetische Strahlung ausgekoppelt wird. „Auskoppelleffizienz“ ist das Verhältnis von tatsächlich aus dem Halbleiterchip ausgekoppelter Leuchtenergie zu der primär innerhalb des Halbleiterchips erzeugten Leuchtenergie.

**[0032]** Vorteilhaft bietet das hier beanspruchte Verfahren die Möglichkeit, auch in Oberflächen von phosphid- und arsenidbasierten Verbindungshalbleitermaterialien pyramidenartige Strukturen auszubilden.

**[0033]** Gemäß zumindest einer Ausführungsform des Verfahrens gilt für die pyramidenartige Struktur ein Verhältnis von Ätztiefe  $t$  zu Breite  $b$  die Beziehung  $0,1 < t/b < 10$ . Die Ätztiefe  $t$  ist beispielsweise die Strecke entlang einer Oberflächennormalen des zweiten Halbleiterwafers, von der Deckfläche der py-

ramidenartigen Erhebung bis zu ihrer Bodenfläche. Die Ätztiefe  $t$  entspricht daher gleichzeitig der Höhe der pyramidenartigen Erhebung. Betrachtet man eine pyramidenartige Erhebung in einer Seitenansicht, so ist beispielweise die Breite  $b$  als die Kantenlänge der Bodenfläche einer pyramidenartigen Erhebung festgelegt.

**[0034]** Das Verhältnis  $t/b$  wird vorzugsweise wie folgt gewählt:  $0,25 < t/b < 5$ , ganz besonders bevorzugt  $0,5 < t/b < 2$ .

**[0035]** Ein solches Tiefen- zu Breitenverhältnis ist besonders vorteilhaft, um die Streuung an einer pyramidenartig ausgebildeten Strahlungsauskopplfläche, beispielsweise eine Strahlungsauskopplfläche eines Halbleiterchips, zu verbessern. Das genannte Ätztiefen- zu Breitenverhältnis kann durch geeignete Wahl des Ätzprozesses sowie beispielsweise durch Beschaffenheit und Dicke des Fotolacks individuell eingestellt werden.

**[0036]** Eine Selektivität des Ätzprozesses, bezüglich der Materialien des Fotolacks und des zweiten Halbleiterwafers, wird bevorzugt zu 1:1 eingestellt, so dass die Oberflächenstrukturierung des Fotolacks in die Außenfläche des zweiten Halbleiterwafers übertragen wird.

**[0037]** Gemäß zumindest einer Ausführungsform des Verfahrens beträgt die Ätztiefe  $t$  im zweiten Halbleiterwafer 50 nm bis 2  $\mu\text{m}$ . Es kann gezeigt werden, dass eine derartige Ätztiefe der pyramidenartigen Strukturen die genannten Effekte weiter verstärkt. Die Ätztiefe  $t$  kann beispielsweise dadurch erreicht werden, dass ein Ätzprozess mit einer geeigneten Selektivität zwischen dem Fotolack und dem zweiten Halbleiterwafer verwendet wird. Vorzugsweise handelt sich bei der Selektivität um einen Wert von 1:1. Darüber hinaus muss auch die Ätzdauer geeignet gewählt werden, um die gewünschte Ätztiefe zu erreichen. Vorzugsweise wird bei dem hier beschriebenen Verfahren die Fotolackschicht in einer Dicke zwischen 1 und 10  $\mu\text{m}$  aufgebracht. Eine bestimmte Maximaldicke des Fotolacks sollte nicht überschritten werden, um die für das Durchätzen der Fotolackschicht erforderliche Zeitdauer in Grenzen zu halten.

**[0038]** Es wird darüber hinaus noch ein Halbleiterchip angegeben, mit einem Halbleiterkörper, der auf phosphid- oder arsenidbasierten Verbindungshalbleitermaterialien basiert.

**[0039]** Der Halbleiterkörper weist eine epitaktisch gewachsene Halbleiterschichtenfolge mit zumindest einer zur Erzeugung elektromagnetischer Strahlung aktiven Zone auf.

**[0040]** Gemäß zumindest einer Ausführungsform des Halbleiterchips wird die im Halbleiterkörper er-

zeugte elektromagnetische Strahlung aus dem Halbleiterchip durch eine Strahlungsausstrittsfläche ausgekoppelt, wobei die Strahlungsausstrittsfläche pyramidenartig strukturiert ist. Die Strahlungsausstrittsfläche des Halbleiterchips verläuft beispielsweise parallel zur epitaktisch gewachsenen Halbleiterschichtenfolge des Halbleiterkörpers. Die Strahlungsausstrittsfläche ist dabei die dem Halbleiterkörper abgewandte Oberfläche des Halbleiterchips, durch die die vom Halbleiterkörper erzeugte elektromagnetische Strahlung austritt. Ferner ist die Strahlungsausstrittsfläche pyramidenförmig strukturiert. Das heißt, dass die Strahlungsausstrittsfläche eine Vielzahl von pyramidenartig ausgebildeten Erhebungen aufweist. Es kann gezeigt werden, dass solche pyramidenartigen Erhebungen der Strahlungsausstrittsfläche eines Halbleiterchips die Auskoppelleffizienz der elektromagnetischen Strahlung aus einem Halbleiterchip im Vergleich zu beispielsweise trapezartigen Strukturen erhöhen.

**[0041]** Gemäß zumindest einer Ausführungsform des Halbleiterchips kann ein solcher Halbleiterchip mit dem hier beanspruchten Verfahren hergestellt werden. Das heißt, die in Verbindung mit dem Verfahren beschriebenen Merkmale sind auch in Verbindung mit dem Halbleiterchip offenbart.

**[0042]** Im Folgenden werden das hier beschriebene Verfahren sowie ein Halbleiterchip anhand von Ausführungsbeispielen und den dazugehörigen Figuren näher erläutert.

**[0043]** Die [Fig. 1A](#) zeigt in einer schematischen Schnittdarstellung einen Halbleiterwafer mit einer trapezartig ausgebildeten Außenfläche.

**[0044]** Die [Fig. 1B](#) zeigt in einer schematischen Schnittdarstellung einen Halbleiterwafer mit einer pyramidenartig ausgebildeten Außenfläche eines Halbleiterwafers.

**[0045]** Die [Fig. 2](#) und [Fig. 3](#) zeigen einzelne Fertigungsschritte zur Herstellung eines Ausführungsbeispiels durch ein hier beschriebenes Verfahren.

**[0046]** Die [Fig. 4](#) zeigt in einer schematischen Schnittdarstellung einen Verbund aus einer Vielzahl von Halbleiterchips.

**[0047]** Die [Fig. 5](#) zeigt einzelne Verfahrensschritte zur Strukturierung eines Zwischenträgers.

**[0048]** In dem Ausführungsbeispiel und den Figuren sind gleiche oder gleich wirkende Bestandteile jeweils mit den gleichen Bezugszeichen versehen. Die dargestellten Elemente sind nicht als maßstabsgerecht anzusehen, vielmehr können einzelne Elemente zum besseren Verständnis übertrieben groß dargestellt sein.

**[0049]** In der [Fig. 1A](#) ist anhand einer schematischen Schnittdarstellung ein Halbleiterwafer **4** gezeigt, der eine trapezartig strukturierte Oberfläche **41** aufweist. Der Halbleiterwafer **4** besteht vorliegend aus phosphid- und/oder arsenidbasierten Verbindungshalbleitermaterialien. Die Oberfläche **41** ist durch eine Vielzahl trapezartiger Erhebungen **411** gebildet. Jede trapezartige Erhebung **411** ist durch jeweils zwei Seitenflächen **401**, einer Deckfläche **402** und einer Bodenfläche **403** gebildet. Das Flächenverhältnis der Deckfläche **402** zu der Bodenfläche **403** beträgt zum Beispiel 4/5.

**[0050]** Der in [Fig. 1B](#) gezeigte Wafer **1** ist ein Halbleiterwafer **10** und basiert auf einem nitridbasierten Verbindungshalbleitermaterial. Eine Oberfläche **11** des Wafers **1** weist eine pyramidenartige Struktur auf. Das heißt, dass die Oberfläche **11** des Wafers **1** aus einer Vielzahl von pyramidenartigen Erhebungen **111** gebildet ist. Im vorliegenden Ausführungsbeispiel löst entlang der Oberfläche **11** des Wafers **1** eine pyramidenartige Erhebung **1111** der Tiefe  $t_1$  und der Breite  $b_1$  jeweils eine pyramidenartige Erhebung **1112** der Tiefe  $t_2$  und Breite  $b_2$  ab, sodass die Oberfläche **11** mit periodisch wiederkehrenden pyramidenartigen Erhebungen **1111** und **1112** gebildet ist. Jede pyramidenartige Erhebung **1111** und **1112** weist ein Tiefen- zu Breitenverhältnis von  $t/b = 2$  auf. Vorzugsweise beträgt die Ätztiefe der pyramidenartigen Strukturen **111** 50 nm bis 2000 nm, bevorzugt 75 nm bis 1500, vorliegend 100 nm bis 1000 nm.

**[0051]** In einer seitlichen Schnittdarstellung einer pyramidenartigen Erhebung **111** ist jede pyramidenartige Erhebung **111** durch jeweils zwei Seitenflächen **101**, einer Deckfläche **102** und einer Bodenfläche **103** gebildet. In der [Fig. 1B](#) ist die Deckfläche derart klein bemessen, dass sie in der [Fig. 1B](#) als ein Punkt in Form einer Spitze dargestellt ist. Das Flächenverhältnis der Deckfläche **102** zu der Bodenfläche **103** beträgt 1/5. Vorliegend ist das Flächenverhältnis von Deck- zu Bodenfläche einer trapezartigen Erhebung um den Faktor 4 größer als das einer pyramidenartigen Erhebung.

**[0052]** Es kann gezeigt werden, dass solche pyramidenartigen Erhebungen **111**, welche beispielsweise eine Strahlungsausstrittsfläche eines Halbleiterchips bilden, die Auskoppelleffizienz insbesondere im Vergleich zu den in [Fig. 1A](#) gezeigten trapezförmigen Strukturen **411** erhöhen.

**[0053]** Allerdings konnten bisher solche pyramidenartig ausgebildeten Oberflächen nur bei nitridbasierten Verbindungshalbleitermaterialien erzeugt werden.

**[0054]** Die [Fig. 2](#) und [Fig. 3](#) zeigen einzelne Fertigungsschritte zur Herstellung einer pyramidenartig strukturierten Außenfläche **31** eines Halbleiterwafers

**3**, welcher aus phosphid- und/oder arsenidbasierten Verbindungshalbleitermaterialien besteht.

**[0055]** Zunächst wird der Wafer **1** bereitgestellt. Auf den Halbleiterwafer **3** ist eine Fotolackschicht **2** aufgebracht. Die Fotolackschicht **2** weist eine Dicke  $DF$  von  $1\ \mu\text{m}$  auf. Sowohl der Wafer **1** als auch der Halbleiterwafer **3** sind nach Art von Scheiben ausgebildet, die in einer Draufsicht jeweils eine kreisförmige Fläche bilden und dabei einen Durchmesser  $D$  aufweisen.

**[0056]** In einem nächsten Verfahrensschritt wird die pyramidenartig ausgebildete Oberfläche **11** des Wafers **1** in den Fotolack **2** derart beispielsweise aufgedruckt, dass die pyramidenartig ausgebildete Oberfläche **11** des ersten Wafers **1** in die dem zweiten Halbleiterwafer **3** abgewandte Oberfläche des Fotolacks **2** vollständig abgedruckt ist. Auf der dem zweiten Halbleiterwafer **3** abgewandten Oberfläche des Fotolacks **2** wird also die Negativform der strukturierten Oberfläche **11** des ersten Wafers **1** aufgebracht. Nach dem Abdrucken der Struktur wird der Wafer **1** vom Fotolack **2** entfernt und es verbleibt eine pyramidenartig ausgebildete Oberfläche **21** mit pyramidenartigen Erhebungen **211**. Die Oberfläche **21** ist also die Negativform der Oberfläche **11** und weist damit die gleichen geometrischen Merkmale einer pyramidenartigen Erhebung in Bezug auf Breite  $b$  und Tiefe  $t$  wie die Oberfläche **11** auf.

**[0057]** Die strukturierte Oberfläche **11** des ersten Wafers **1** dient also als Schablone für die in die Oberfläche des Fotolacks **2** abgedruckte pyramidenartige Struktur **21**.

**[0058]** Vorteilhaft kann der Wafer **1** zur Strukturierung weiterer Fotolackschichten vielfach wiederverwendet werden, was nicht nur zu einer erheblichen Zeitersparnis im Fertigungsprozess führt, sondern sich auch auf den ganzen Herstellungsprozess Kosten sparend auswirkt.

**[0059]** Die [Fig. 3](#) zeigt die Anwendung eines Strukturierungsverfahrens **6** auf die pyramidenförmig strukturierte Außenfläche **21** des Fotolacks **2**. Vorliegend handelt es sich bei dem Strukturierungsverfahren **6** um einen trockenchemischen Ätzprozess **61**. Beispielsweise kann es sich dabei um reaktives Ionenätzen (RIE = Reactive Ion Etching) oder Ionenstrahlätzen (IBE = Ion Beam Etching) handeln. Vorzugsweise handelt es sich bei dem trockenchemischen Ätzprozess **61** um einen Plasmaätzprozess.

**[0060]** An Stellen des zweiten Halbleiterwafers **3**, an denen der Fotolack **2** sehr dünn ist, wird der Fotolack **2** schnell weggeätzt. Bereits nach kurzer Ätzdauer ist an den dünn beschichteten Stellen der Fotolack **2** abgetragen, während an anderen, dicker mit Fotolack **2** beschichteten Stellen des zweiten Halbleiterwafers **3**

noch Reste des Fotolacks **2** vorhanden sind. An Stellen jedoch, an denen der Fotolack **2** dicker ist, wird eine sehr geringe Ätztiefe in den zweiten Halbleiterwafer **3** erreicht. Das heißt, dass nach einer bestimmten Ätzdauer an den dünn mit Fotolack **2** beschichteten Stellen bereits in den zweiten Halbleiterwafer **3** eingeeätzt wird, während an den dicker beschichteten Stellen zumindest stellenweise noch der Fotolack **2** weggeätzt wird.

**[0061]** Ist nun eine gewünschte und vorgebbare Struktur einer Außenfläche **31** des zweiten Halbleiterwafers **3** erreicht, so kann der Ätzprozess gestoppt werden. Weiter kann der Ätzprozess durch eine vorgebbare Selektivität bezüglich der Materialien des Fotolacks **2** und des zweiten Halbleiterwafers **3** eingestellt werden. Vorliegend wurde in Bezug auf das Ätzverfahren eine Selektivität von 1:1 gewählt. Das heißt, dass das Ätzverfahren, beispielsweise im Hinblick auf seine Ätzrate, die gleiche Ätzrate sowohl beim Ätzen des Fotolacks **2** als auch beim Ätzen des Halbleiterwafers **3** aufweist. Dies kann zu einer identischen Abbildung der pyramidenartigen Erhebungen **211** der pyramidenartig strukturierten Fotolackschicht **21** auf die Oberfläche des zweiten Halbleiterwafers **3** führen.

**[0062]** Die [Fig. 3](#) zeigt den Halbleiterwafer **3** mit der pyramidenartig strukturierten Außenfläche **31**. In einer Seitenansicht des Halbleiterwafers **3** weist jede pyramidenartige Erhebung **311** zwei Seitenflächen **301**, eine Bodenfläche **302** sowie eine Deckfläche **303** auf. Da eine Selektivität von 1:1 des Ätzprozesses gewählt ist, ist es möglich, die pyramidenförmig strukturierte Außenfläche **31** des zweiten Halbleiterwafers **3** mit den gleichen geometrischen Merkmalen im Hinblick auf Ätztiefen ( $t_1$  und  $t_2$ ) und Breiten ( $b_1$  und  $b_2$ ) wie die pyramidenartig strukturierte Oberfläche **11** des ersten Halbleiterwafers **1** auszubilden.

**[0063]** Es resultieren pyramidenförmige Strukturen **311**, deren Breite  $b_1$  beziehungsweise  $b_2$  zur Ätztiefe  $t_1$  beziehungsweise  $t_2$  in vorliegendem Ausführungsbeispiel die folgende Beziehung erfüllen:  $t/b = 2$ .

**[0064]** Die pyramidenartig strukturierte Außenfläche **31** des zweiten Halbleiterwafers **3** ist daher die Negativform der strukturierten Oberfläche **11** des ersten Halbleiterwafers **1**.

**[0065]** Die [Fig. 4](#) zeigt in einer schematischen Schnittdarstellung einen Verbund aus einer Vielzahl von Halbleiterchips **5**. Jeder Halbleiterchip **5** weist eine pyramidenartig strukturierte Strahlungsausstrittsfläche **51** auf, die in diesem Ausführungsbeispiel in Bezug auf ihre geometrischen Merkmale wie die strukturierte Außenfläche **31** der [Fig. 3](#) ausgebildet ist.

**[0066]** Ferner weist der Halbleiterchip **5** einen Halb-

leiterkörper **52** zur Erzeugung elektromagnetischer Strahlung auf. Der Halbleiterkörper **52** basiert auf phosphid- oder arsenidbasierten Verbindungshalbleitermaterialien.

**[0067]** Der Halbleiterkörper **52** ist mit einer ersten Halbleiterschicht oder Halbleiterschichtenfolgen **522** und einer zweiten Halbleiterschicht oder Halbleiterschichtenfolge **520** gebildet, wobei zwischen den beiden Halbleiterschichten **520** und **522** eine aktive Zone **521** zur Erzeugung elektromagnetischer Strahlung angeordnet ist. Die Halbleiterschichten oder Halbleiterschichtenfolgen **520** und **522** können als Kontaktschichten für den Halbleiterchip **5** dienen.

**[0068]** Die vom Halbleiterkörper **52** erzeugte elektromagnetische Strahlung wird über die pyramidenartig ausgebildete Strahlungsausstrittsfläche **51** aus dem Halbleiterchip **5** ausgekoppelt. Es kann gezeigt werden, dass eine solche pyramidenartig ausgeformte Strahlungsausstrittsfläche **51** die Auskoppelleffizienz im Vergleich, beispielsweise zu einer trapezartig ausgeformten Auskoppelschicht, um 5 bis 20% erhöht.

**[0069]** Ferner zeigt die [Fig. 5](#) einzelne Verfahrensschritte zur Strukturierung eines Zwischenträgers **12a**. Der Zwischenträger **12a** ersetzt dann den Wafer **1** als Schablone im Strukturierungsverfahren. Das heißt, die in Verbindung mit den [Fig. 1](#) bis [Fig. 4](#) beschriebenen Verfahren können statt mit einem als Halbleiterwafer **1** gestalteten Wafer **1** auch mit dem Zwischenträger **12a** als Wafer **1** ausgeführt werden.

**[0070]** Dazu wird die pyramidenartig strukturierte Oberfläche **11a** eines Halbleiterwafers **1a** in die dem Halbleiterwafer **1a** zugewandte Oberfläche des Zwischenträgers **12a** abgedruckt und so die pyramidenförmige Oberfläche **120a** erzeugt.

**[0071]** Vorteilhaft bietet dies die Möglichkeit, einen zumeist kostenintensiven Halbleiterwafer durch den für gewöhnlich kostengünstigeren Zwischenträger **12a** zu ersetzen, der vorteilhaft auch für eine Vielzahl weiterer Strukturierungsverfahren benutzt werden kann. Zur Produktion beispielsweise einer Vielzahl von strukturierten Halbleiteroberflächen werden daher erheblich weniger kostenintensive Halbleiterwafer benötigt, was zu einer deutlichen Kostenersparnis führt.

**[0072]** Die Erfindung ist nicht durch die Beschreibung anhand des Ausführungsbeispiels beschränkt. Vielmehr erfasst die Erfindung jedes neue Merkmal sowie die Kombination von Merkmalen, was insbesondere jede Kombination von Merkmalen in den Patentansprüchen beinhaltet, auch wenn dieses Merkmal oder diese Kombination selbst nicht explizit in den Patentansprüchen oder dem Ausführungsbeispiel angegeben ist.

**ZITATE ENTHALTEN IN DER BESCHREIBUNG**

*Diese Liste der vom Anmelder aufgeführten Dokumente wurde automatisiert erzeugt und ist ausschließlich zur besseren Information des Lesers aufgenommen. Die Liste ist nicht Bestandteil der deutschen Patent- bzw. Gebrauchsmusteranmeldung. Das DPMA übernimmt keinerlei Haftung für etwaige Fehler oder Auslassungen.*

**Zitierte Patentliteratur**

- DE 10306779 A1 [\[0002\]](#)

**Patentansprüche**

1. Verfahren zur Strukturierung einer Halbleiteroberfläche mit den folgenden Schritten:

- Bereitstellen eines ersten Wafers (1), welcher eine strukturierte Oberfläche (11) aufweist;
- Bereitstellen eines zweiten Halbleiterwafers (3);
- Aufbringen eines Fotolacks (2) auf die Außenflächen des zweiten Halbleiterwafers (3);
- Strukturieren der dem zweiten Halbleiterwafer (3) abgewandten Oberfläche des Fotolacks (2) durch Abdrucken der strukturierten Oberfläche (11) des ersten Wafers (1) in den Fotolack (2);
- Anwendung eines Strukturierungsverfahrens (6) auf die strukturierte Oberfläche (21) des Fotolacks (2), wobei
- die auf dem Fotolack (2) aufgebrachte Struktur zumindest stellenweise auf die Außenfläche (31) des zweiten Halbleiterwafers (3) übertragen wird.

2. Verfahren nach Anspruch 1, wobei der erste Wafer (1) ein Halbleiterwafer (10) ist.

3. Verfahren nach Anspruch 1, wobei der erste Wafer (1) ein Zwischenträger (12a) ist, der aus einem Kunststoffmaterial gebildet ist.

4. Verfahren nach einem der vorhergehenden Ansprüche, wobei der erste Wafer (1) in seinem maximalen Durchmesser um höchstens 20% vom maximalen Durchmesser des zweiten Halbleiterwafers (3) abweicht.

5. Verfahren nach Anspruch 1, 2 oder 4, wobei der erste Wafer (1) zumindest eine Schicht umfasst, die aus einem nitridbasierten Verbindungshalbleitermaterial besteht.

6. Verfahren nach den Ansprüchen 1 bis 5, wobei der zweite Halbleiterwafer (3) zumindest eine Schicht umfasst, die aus einem phosphidbasierten Verbindungshalbleitermaterial besteht.

7. Verfahren nach den Ansprüchen 1 bis 5, wobei der zweite Halbleiterwafer (3) zumindest eine Schicht umfasst, die aus einem arsenidbasierten Verbindungshalbleitermaterial besteht.

8. Verfahren nach einem der vorhergehenden Ansprüche, wobei es sich bei dem Strukturierungsverfahren (6) um einen trockenchemischen Ätzprozess (61) handelt.

9. Verfahren nach einem der vorhergehenden Ansprüche, wobei es sich bei dem Strukturierungsverfahren (6) um einen nasschemischen Ätzprozess handelt.

10. Verfahren nach einem der vorhergehenden Ansprüche, wobei die auf die Außenfläche (31) des

zweiten Halbleiterwafers (3) abgebildete Struktur pyramidenartig ausgebildet ist.

11. Verfahren nach Anspruch 10, wobei für die pyramidenartigen Strukturen (311) ein Verhältnis von Äztiefe (t) zu Breite (b) gilt:  $0,1 < t/b < 10$ .

12. Verfahren nach Anspruch 11, wobei die Äztiefe (t) in dem zweiten Halbleiterwafer (3) 50 bis 200 nm beträgt.

13. Halbleiterchip (5), mit

- einem Halbleiterkörper (52), der auf phosphid- oder arsenidbasierten Verbindungshalbleitermaterialien basiert;
- einer Strahlungsausstrittsfläche (51), durch die die im Halbleiterkörper (52) erzeugte elektromagnetische Strahlung aus dem Halbleiterchip (5) ausgekoppelt wird, wobei die Strahlungsausstrittsfläche (51) pyramidenförmig strukturiert ist.

14. Halbleiterchip (5) gemäß Anspruch 13, der mit einem Verfahren gemäß den Ansprüchen 1 bis 11 hergestellt wird.

Es folgen 4 Blatt Zeichnungen

FIG 1A

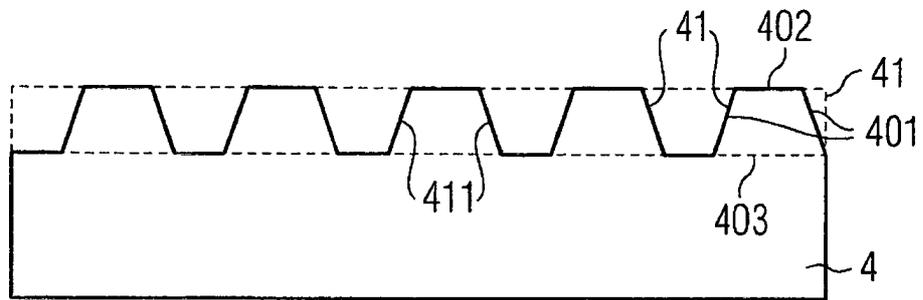


FIG 1B

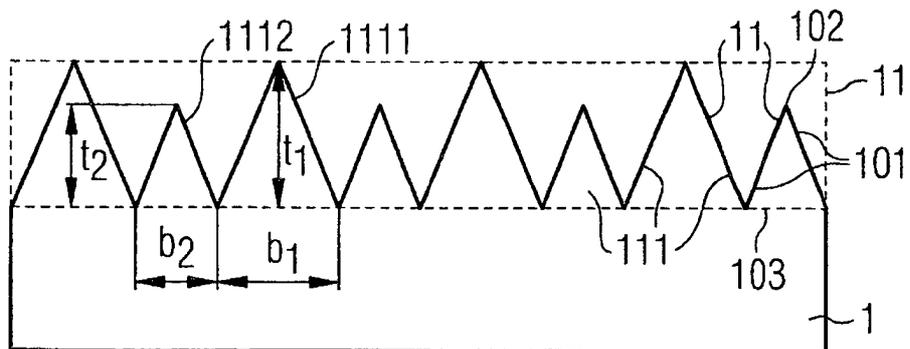


FIG 2

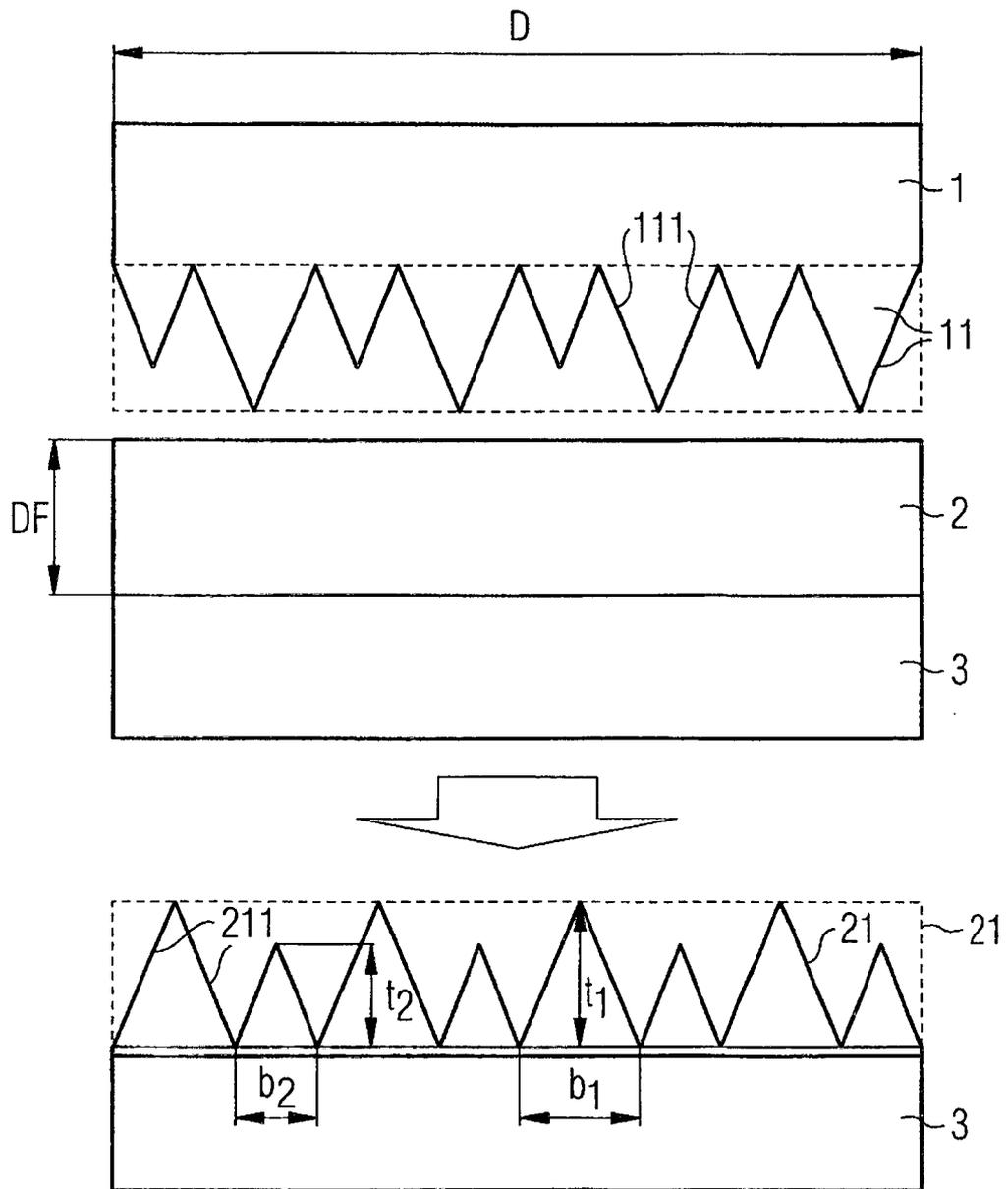


FIG 3

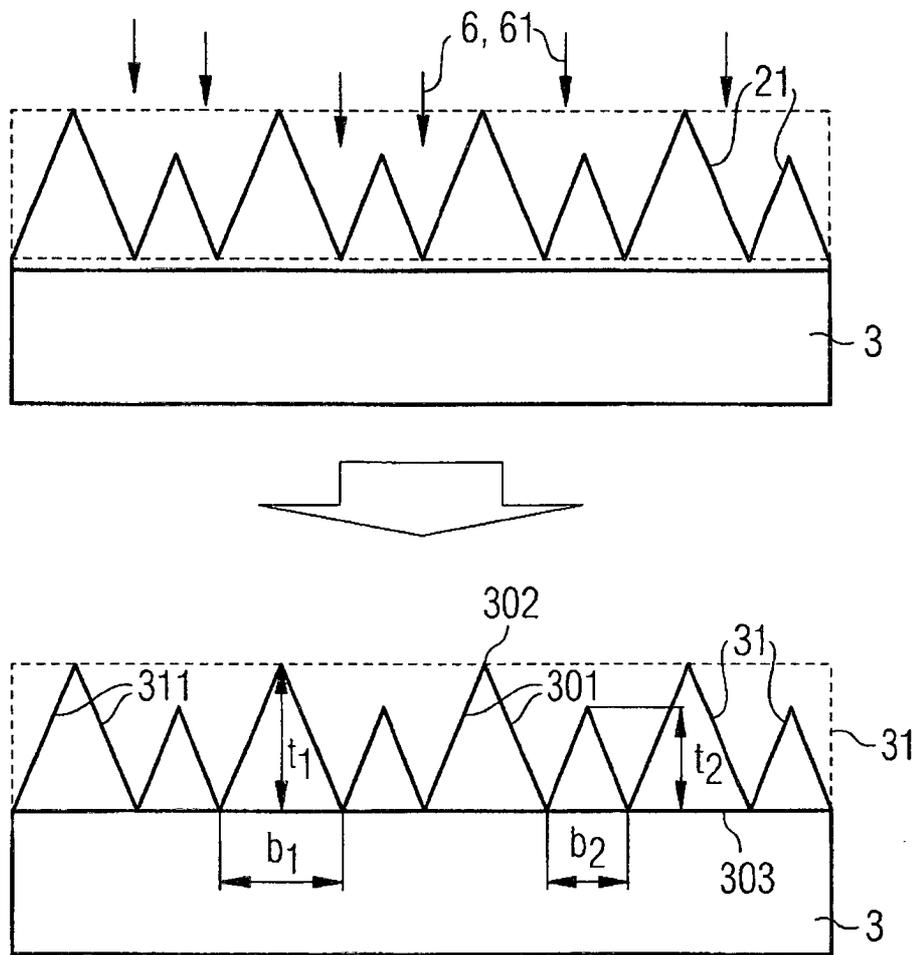


FIG 4

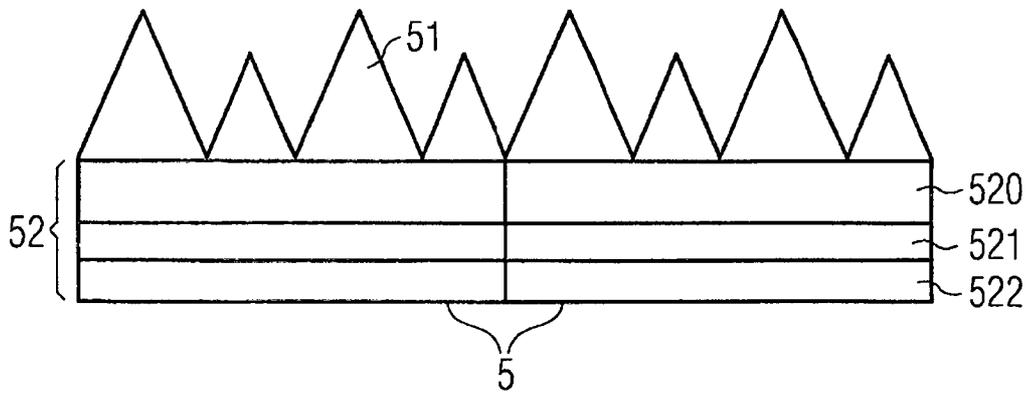


FIG 5

