



(12) 发明专利申请

(10) 申请公布号 CN 104897938 A

(43) 申请公布日 2015. 09. 09

(21) 申请号 201510212473. 2

(22) 申请日 2015. 03. 04

(30) 优先权数据

61/947909 2014. 03. 04 US

14/254373 2014. 04. 16 US

(71) 申请人 特克特朗尼克公司

地址 美国俄勒冈州

(72) 发明人 D·G·克尼林 J·S·兰布

(74) 专利代理机构 中国专利代理(香港)有限公

司 72001

代理人 张凌苗 陈岚

(51) Int. Cl.

G01R 13/02(2006. 01)

G01R 31/00(2006. 01)

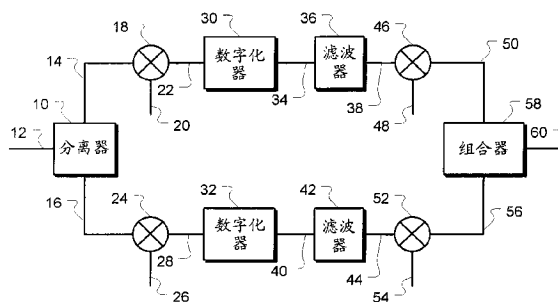
权利要求书1页 说明书10页 附图6页

(54) 发明名称

包括使用谐波混频的异步时间交错数字化器的测试和测量仪器

(57) 摘要

一种测试和测量仪器包括:分离器,被配置成将具有特定带宽的输入信号分离成多个分离信号,每个分离信号基本上包括所述输入信号的整个带宽;多个谐波混频器,每个谐波混频器被配置成将多个分离信号中的相关联的分离信号与相关联的谐波信号进行混频,以产生相关联的混频信号;以及多个数字化器,每个数字化器被配置成对所述多个谐波混频器中的相关联的谐波混频器的混频信号进行数字化。与所述谐波混频器相关联的至少一个谐波信号的一阶谐波与至少一个数字化器的有效采样率不同。



1. 一种测试和测量仪器,包括:
异步时间交错 (ATI) 数字化器;
补偿振荡器,被配置成将补偿信号提供至所述 ATI 数字化器;
开关,被配置成将输入信号或所述补偿信号发送至所述 ATI 数字化器;以及
处理器,被配置成基于发送至所述 ATI 数字化器的所述补偿信号确定至少一个补偿值。
2. 根据权利要求 1 所述的测试和测量仪器,其中,所述 ATI 数字化器包括多个模拟混频器,并且其中,所述补偿振荡器、所述开关和至少两个模拟混频器被集成在集成电路内。
3. 根据权利要求 1 所述的测试和测量仪器,其中所述补偿振荡器为可调谐的补偿振荡器。
4. 根据权利要求 3 所述的测试和测量仪器,其中,所述可调谐的补偿振荡器主要通过改变至少一个双极结型晶体管的输入电容而被调谐。
5. 根据权利要求 1 所述的测试和测量仪器,其中,所述至少一个补偿值为相位误差值。
6. 根据权利要求 5 所述的测试和测量仪器,其中,所述处理器进一步被配置成基于行进通过所述 ATI 数字化器的所述补偿信号的原始频率分量和行进通过所述 ATI 数字化器的所述补偿信号的两次转换后的频率分量之间的相位上的差来确定所述相位误差值。
7. 根据权利要求 5 所述的测试和测量仪器,其中,所述 ATI 数字化器包括多个模拟混频器和多个数字混频器,并且基于所述相位误差值来修改至少一个数字混频器的混频功能。
8. 根据权利要求 5 所述的测试和测量仪器,其中,所述 ATI 数字化器包括滤波器,所述滤波器被配置成对数字化后的信号进行滤波并且对所述相位误差值进行响应。
9. 根据权利要求 1 所述的测试和测量仪器,其中,在输入信号采集之后,所述开关自动地从所述输入信号切换到所述补偿信号。
10. 根据权利要求 1 所述的测试和测量仪器,其中,所述补偿值为幅度误差值。
11. 根据权利要求 1 所述的测试和测量仪器,其中,所述补偿值在输入信号采集之前被确定。
12. 根据权利要求 1 所述的测试和测量仪器,还包括在模拟混频器之一和数字混频器之一之间的存储器,其中,输入信号采集在通过模拟混频器所述之一处理后被存储在所述存储器中,并且补偿误差值在通过数字混频器所述之一处理所存储的输入信号采集之前被确定。
13. 根据权利要求 1 或 9 所述的测试和测量仪器,其中,所述补偿值在每个输入信号采集之后被自动地确定。
14. 一种用于在测试和测量仪器中的异步时间交错 (ATI) 数字化器内确定补偿值的方法,包括:
在所述 ATI 数字化器处在输入信号与来自补偿振荡器的补偿信号之间进行切换;以及
当所述补偿信号经由切换在所述 ATI 数字化器处被接收时,经由处理器基于行进通过所述 ATI 数字化器的所述补偿信号的原始频率分量和行进通过所述 ATI 数字化器的所述补偿信号的两次转换后的频率分量之间的相位上的差来确定补偿值。
15. 根据权利要求 14 所述的方法,还包括基于所确定的补偿值来修改数字混频器的数字混频功能。

包括使用谐波混频的异步时间交错数字化器的测试和测量 仪器

背景技术

[0001] 本发明涉及测试和测量仪器,并且更特别地涉及包括一个或多个异步时间交错数字化器的测试和测量仪器,该一个或多个异步时间交错数字化器利用谐波混频来减少噪音。

[0002] 诸如数字示波器之类的测试和测量仪器的可用带宽可能会受到用于对输入信号进行数字化的模数转换器(ADC)的限制。ADC的可用带宽可以被限制到模拟带宽或者ADC的最大采样率的一半中的较小者。已经开发了各种技术以利用现有的ADC来对较高带宽的信号进行数字化。

[0003] 例如,同步时间交错可以被用于实现有效的较高采样率。多个ADC可以在单个采样周期内及时地对输入信号偏离进行采样。数字化后的输出可以被组合到一起,以达到有效的倍增采样率。然而,如果ADC的模拟带宽变为限制因子,则需要诸如多路交错跟踪和保持放大器之类的高带宽前端来实现较高带宽。

[0004] 常规的基于跟踪和保持放大器的时间交错系统使得跟踪和保持放大器以类似于或慢于ADC信道带宽的采样率来设置时钟,从而ADC将具有足够的时间稳定到保持值。ADC与跟踪和保持放大器同步设置时钟以便数字地捕获每一个保持值。对于跟踪和保持放大器的这种限制继而限制了ADC采样率。此外,为了满足奈奎斯特采样定理,ADC采样率被降低到低于ADC信道带宽的两倍。结果,需要许多时间交错ADC信道以实现期望的性能。

[0005] 随着ADC信道数量的增加,系统的整体成本和复杂性也增加。例如,前端芯片现在必须驱动更多的ADC信道,包括附加的ADC电路、设置时钟电路等等,以得到达到适当的值的总的净采样率。芯片的尺寸和复杂性也导致更长的通信路径,并且因此导致寄生电容、电磁噪声、设计难度等的增加。

[0006] 在另一技术中,输入信号的子频带可以被下变频到可通过较低采样率ADC的频率范围。换句话说,宽的输入带宽可以被分离成多个较低带宽ADC信道。在数字化之后,子频带可以被数字地上变频到各自的原始频率范围并且被组合成输入信号的表示。该技术的一个显著缺点是当对任意输入信号进行数字化时的固有噪声惩罚,其中所述任意输入信号的频率组成能够被路由至仅一个ADC信道。再组合的输出将包含来自仅一个ADC的信号能量,但包含来自所有ADC的噪声能量,从而使信噪比(SNR)降级。

[0007] 因此,仍然需要用于在异步时间交错构架中由所有ADC信道对任何频率的输入信号进行数字化从而避免噪声惩罚的改进设备和方法。

附图说明

[0008] 图1为根据本发明的实施例的用于使用谐波混频的测试和测量仪器的ADC系统的框图。

[0009] 图2-8示出了在图1的用于测试和测量仪器的ADC系统中的各种信号的频谱分量的示例。

[0010] 图 9-12 为图 1 的谐波混频器的示例的框图。

[0011] 图 13 为图 1 的具有补偿振荡器的异步时间交错 (ATI) 数字化器的框图的实施例。

[0012] 图 14 为图 1 的具有补偿振荡器的 ATI 数字化器的框图的另一实施例。

具体实施方式

[0013] 本公开描述了用于使用谐波混频的测试和测量仪器的 ADC 系统的实施例。

[0014] 图 1 为根据本发明实施例的用于使用谐波混频的测试和测量仪器的 ADC 系统的框图。在该实施例中,所述仪器包括分离器 10,所述分离器 10 被配置成将具有特定频谱的输入信号 12 分离成多个分离信号 14 和 16,每个分离信号基本上包括输入信号 12 的整个频谱。分离器 10 可以是能够将输入信号 12 分离成多个信号的任何种类的电路。例如,分离器 10 可以是电阻分压器。因此,输入信号 12 的基本上所有频率分量可以存在于每个分离信号 14 和 16 中。然而,根据路径数、所使用的谐波信号等等,对于分离器 10 的各种分离信号的频率响应可以是不同的。

[0015] 分离信号 14 和 16 分别是到谐波混频器 18 和 24 的输入。谐波混频器 18 被配置成将分离信号 14 与谐波信号 20 混频从而产生混频信号 22。类似地,谐波混频器 24 被配置成将分离信号 16 与谐波信号 26 混频从而产生混频信号 28。

[0016] 如这里所使用的,谐波混频器是一种被配置成将信号与多个谐波混频的设备。尽管已经结合谐波混频描述了乘法和 / 或混频,如下面将进一步详细描述,可使用具有将信号与多个谐波相乘的效果的设备作为谐波混频器。

[0017] 在一些实施例中,多个谐波可以包括零阶谐波或 DC 分量。例如,在一些实施例中,谐波信号 20 可以由等式 (1) 表示的信号:

$$[0018] \quad 1+2\cos(2\pi F_1 t) \quad (1)$$

[0019] 这里, F_1 表示一阶谐波,并且 t 表示时间。因此,具有等式 (1) 形式的信号具有处于 DC 和频率 F_1 的谐波。

[0020] 谐波信号 26 可以由等式 (2) 表示的信号:

$$[0021] \quad 1-2\cos(2\pi F_1 t) \quad (2)$$

[0022] 类似于谐波信号 20,谐波信号 26 具有处于 DC 和频率 F_1 的谐波。然而,频率 F_1 处的一阶谐波相对于谐波信号 20 中类似的一阶谐波是异相 180 度的。

[0023] 数字化器 30 被配置成对混频信号 22 进行数字化。类似地,数字化器 32 被配置成对混频信号 28 进行数字化。数字化器 30 和 32 可以是任何种类的数字化器。尽管未说明,但每个数字化器 30 和 32 可以根据需要具有前置放大器、滤波器、衰减器和其它模拟电路。因此,输入到数字化器 30 的混频信号 22 例如可以在数字化前被放大、衰减或者以其他方式被滤波。

[0024] 数字化器 30 和 32 被配置成以有效采样率操作。在一些实施例中,数字化器 30 可以包括单个模数转换器 (ADC)。然而,在其它的实施例中,数字化器 30 可以包括以较低采样率操作的多个交错的 ADC,以实现较高的有效采样率。

[0025] 谐波信号 20 和 26 中的至少一个的一阶谐波与数字化器 30 和 32 中的至少一个的有效采样率不同。例如,谐波信号 20 的一阶谐波 F_1 可以是 34GHz。数字化器 30 的采样率可以是 50GS/s。因此,一阶谐波 F_1 不同于有效采样率。

[0026] 在一些实施例中,谐波信号的一阶谐波不需要是至少一个数字化器的有效采样率的整数倍或者约数。换句话说,在一些实施例中,与谐波混频器相关联的谐波信号的一阶谐波不是至少一个数字化器的有效采样率的整数倍或者约数。

[0027] 在一些实施例中,谐波信号的一阶谐波可以处于至少一个数字化器的有效采样率和至少一个数字化器的有效采样率的一半之间。特别地,如下面将进一步详细描述,这种频率允许高于和 / 或低于一阶谐波的较高频率分量被下混频至频率低于数字化器 30 的采样率的一半。因此,这种频率分量可以由数字化器 30 有效地进行数字化。

[0028] 应当理解的是,输入信号 12 的所有频带通过所有路径。换句话说,当多于一个的信道被组合以用于处理单个输入信号 12 时,每个信道或路径基本上接收输入信号 12 的整个带宽。由于输入信号 12 通过所有的数字化器进行传送,所以信噪比被明显地改进。

[0029] 滤波器 36 可以被配置成对来自数字化器 30 的数字化后的混频信号 34 进行滤波。类似地,滤波器 42 可以被配置成对来自数字化器 32 的混频信号 40 进行滤波。谐波混频器 46 和 52 被配置成将滤波后的混频信号 38 和 44 分别与谐波信号 48 和 54 混频。在一些实施例中,谐波信号 48 和 54 可以在频率和相位上与相应的谐波信号 20 和 26 基本上相似。尽管谐波信号 20 和 26 为模拟信号并且谐波信号 48 和 54 为数字信号,针对这些谐波信号的缩放因子可以彼此相同或类似。输出信号 50 和 56 被称为再混频信号 50 和 56。组合器 58 被配置成将再混频信号 50 和 56 组合为重构的输入信号 60。在一些实施例中,组合器 58 可以不仅仅实现信号的相加。例如,可以在组合器 58 中实现平均、滤波、缩放等等。

[0030] 滤波器 36 和 42、谐波混频器 46 和 52、谐波信号 48 和 54、组合器 58 和其它相关联的元件可以被数字地实现。例如,数字信号处理器 (DSP)、微处理器、可编程逻辑器件、通用处理器或者具有根据期望的适当外围设备的其它处理系统,可以被用于实现处理数字化后的信号的功能。介于完全集成与全部分立组件之间的任何变型均可以被用于实现该功能。

[0031] 使用谐波信号 20、26、48 和 54 的一些同步形式。例如,谐波信号 20 和 26 的谐波可以被锁定到与数字化器 30 和 32 相关的时钟。在另一个示例中,谐波信号可以被数字化。因此,一阶谐波将可用于同步谐波信号 48 和 54。在另一个示例中,频带外的音调可以被添加到混频信号 22 和 28 中的一个或多个。利用 34GHz、19.125GHz 和 21.25GHz 音调或者 34GHz 的 9/16 和 10/16 的一阶谐波可以被添加到混频信号 22。由于这些音调位于由滤波器 36 最终建立的滤波带宽 (即根据过渡频带大约为 18GHz) 之外,所以这些音调能够对重构的信号 60 具有基本上可忽略的影响。然而,由于音调可能小于奈奎斯特频率,即对于 50GS/s 的采样率小于 25GHz,所以所述音调可以通过在滤波之前利用数字化后的混频信号 34 来获取。无论使用何种技术,谐波信号 20 和 26 与数字谐波信号 48 和 54 之间的相位和频率关系可以被维持。

[0032] 图 2-8 图示了图 1 中的用于测试和测量仪器的 ADC 系统中的各种信号的频谱分量的示例。参照图 1 和 2,频谱 100 可以是输入信号 12 并且因此是分离信号 14 的频谱。使用在等式 (1) 中限定的谐波信号的以上示例,分离信号 14 的 DC 分量通过,如频谱 100 所表示的。然而,输入信号 12 中的频谱 100 还与在频率 F_1 处的一阶谐波混频。产生的频谱 102 是这种混频的产物。因此,混频信号 22 包括频谱 100 和频谱 102 的分量。这里以及在其它图中,频谱分量被图示为单独和重叠的,然而,实际的频谱将是频谱 100 和 102 的组合。

[0033] 参考图 1 和 3,频谱 110 类似地表示由于输入信号 12 与谐波信号 26 的 DC 谐波混

频而产生的混频信号 28 的分量。然而,对比图 2,频谱 112 相对于图 2 的频谱 102 具有 180 度的相位差。如上所述,谐波信号 26 的一阶谐波从谐波信号 20 的一阶谐波相移 180 度。谐波信号 26 中的该 180 度相移引起频谱 112 中的 180 度相移。该 180 度相位差以虚线图示。

[0034] 图 4 和 5 表示滤波后的混频信号 38 和 44 的频谱。在一些实施例中,滤波可以是相应数字化器 30 和 32、滤波器 36 和 42 等等的固有的滤波功能。尽管在图 1 中图示的滤波出现在数字化器 36 和 42 之后,但是滤波可以在其它位置执行。例如,一些滤波可以在数字化前出现。混频信号 22 和 28 可以利用具有接近数字化器 30 和 32 的有效采样率的一半的截止频率的低通滤波器进行滤波。滤波器 36 和 42 的滤波可以被添加到这种固有的和 / 或引起的滤波。

[0035] 在一些实施例中,混频信号 22 和 28 的净滤波可以导致基本上补充谐波信号 20 和 26 的一阶谐波的频率的大约一半的频率响应。也就是说,高于频率 $F_1/2$ 的给定偏离处的频率响应和低于频率 $F_1/2$ 处的给定偏离处的频率响应可以被相加为一。尽管一已经被用作示例,但是根据需要可以使用其它的值,诸如用于信号的缩放。此外,上面的示例被描述为理想的情况。也就是说,所实现的滤波可以具有不同的响应,以计及非理想分量、校准等。

[0036] 在频率响应的特定示例中,使用上面描述的 34GHz 的 F_1 , 频率 $F_1/2$ 可以是 17GHz。从 DC 到 16GHz, 频率响应可以是一。从 16 到 18GHz, 频率响应可以从一线性地改变到零, 穿过 17GHz 处的 $1/2$ 。

[0037] 图 4 中的结果产生的表示滤波后的混频信号 38 的频谱分量包括频谱 100 的较低频率部分 (由频谱 120 所示), 以及频谱 102 的较低频率部分 (由频谱 122 所示)。注意到由于混频, 频谱 122 包括频谱 100 的较高子频带的频率分量, 但是在频率上是相反的。类似地, 图 5 的频谱分量 130 和 132 对应于图 3 的频谱 110 和 112 的较低频率分量。频谱 112 的 180 度相位关系在频谱 132 中被保留。

[0038] 因此, 通过谐波混频, 输入信号 12 的两个子频带已经被数字化, 即使子频带的跨度已经超出与数字化器 30 和 32 相关联的奈奎斯特带宽。在该实施例中, 每个混频信号, 不论是模拟的、数字的、滤波后的等等, 包括输入信号 12 的每个子频带的分量。也就是说, 在该示例中, 从混频信号 22 和 28 到滤波后的数字化混频信号 38 和 44 的每个信号均包括频谱 100 的低频子频带和高频子频带二者。

[0039] 特别地, 输入信号 12 的子频带已经被频移到处于基带子频带的带宽内。在一些实施例中, 输入信号 12 的每个子频带可以被频移到处于单个子频带的带宽内。然而, 根据谐波信号和子频带的数量, 每个子频带可以不存在于每个混频信号中。

[0040] 图 6 和 7 表示再混频信号 50 和 56 的频谱。参照图 1 和 6, 频谱表示再混频信号 50。如上所述, 滤波后的数字化混频信号 38 可以在谐波混频器 46 中与谐波信号 48 混频, 其中所述谐波信号 48 在频率和相位上基本上类似于谐波信号 20。因此, 图 4 的频谱与 DC 分量 and 一阶谐波混频。

[0041] 频谱 140 和 142 表示来自将图 4 的频谱 120 和 122 与 DC 分量混频的频谱。频谱 144 表示将频谱 120 与一阶谐波混频的结果。频谱 146 和 148 表示图 4 的频谱 122 与一阶谐波的混频。

[0042] 类似地, 图 7 表示再混频信号 56 的频谱。频谱 150 和 152 表示 DC 分量与图 5 的频谱的混频。频谱 154 表示谐波信号 54 的一阶谐波与图 5 的频谱 130 的混频。特别地, 由

于谐波信号 54 的一阶谐波具有相对 180 度相移,所以结果产生的频谱 154 也具有由虚线表示的 180 度相移。

[0043] 图 5 的频谱 132 还与谐波信号 54 的一阶谐波进行混频;然而,频谱 132 已经具有 180 度引起的相移。因此,附加的 180 度相移导致由频谱 156 和 158 的实线表示的有效的 0 度相移。

[0044] 图 8 图示了图 1 的重构的输入信号 60 的频谱 160。频谱 162 和 164 表示形成频谱 160 的分量子频带。频谱 166 表示来自针对图 6 和 7 描述的混频的附加边频带。在该实施例中,频谱 166 可以被滤除;然而,在其它的实施例中,子频带可以扩展超过一阶谐波频率 F_1 。在这样的实施例中,从较低频率子频带产生的频谱 166 可以通过相消 (destructive) 组合被消除。

[0045] 由于对再混频信号 50 和 56 的分量的相对定相,在其原始频率范围中的子频带相长 (constructively) 组合,而在其原始频率范围之外的子频带被定相成相消组合。参照图 6-8,当组合时,频谱 140 和 150 相长组合,从而产生了频谱 162。频谱 142 和 152 相消组合,因为频谱是 180 度异相的。因此,在基带子频带内的频谱中,剩余子频带为原始子频带。

[0046] 类似地,对于从大约 $F_1/2$ 到 F_1 的子频带,频谱 146 和 156 相长组合成频谱 164,而频谱 144 和 154 相消组合。频谱 148 和 158 相长组合成频谱 166;然而,频谱 166 可以在其超出期望的输入频率范围时被滤除,在这种情况下,该输入频率范围约小于频率 F_1 。

[0047] 如频谱 162 和 164 所示,过渡发生在频率 $F_1/2$ 附近。该过渡为以上参照图 4 和 5 描述的滤波的结果。特别地,频谱 162 和频谱 164 的斜率是互补的。因此,当频谱 162 和 164 的频率分量被组合时,频谱 160 的结果产生部分基本上与原始频率频谱匹配。

[0048] 因此,通过将输入信号 12 与各种谐波信号混频,输入信号 12 的子频带可以通过数字化器的较低带宽。尽管混频信号包括重叠子频带,由于谐波信号的定相,当按照如上所述的进行组合时,子频带进行相长和相消组合,从而产生输入信号 12 的基本准确的表示。

[0049] 图 9-12 为图 1 的谐波混频器的示例的框图。在一些实施例中,混频器可以被用于将分离信号 14 和 16 与相应的谐波信号 20 和 26 进行混频。在所有端口上可以通过 DC 和基带信号的混频器可以被用作谐波混频器。

[0050] 图 9A 和 9B 图示了谐波混频器的示例,所述谐波混频器可以表示上面讨论的谐波混频器 18、24、46 和 / 或 52 中的任何一个或多个。图 9A 图示了 2 路时间交错开关。图 9B 图示了 N 路时间交错开关。

[0051] 在这些实施例中,开关 180 和 / 或 181 被配置成接收输入信号 182。当使用 2 路开关 180 时,输入信号 182 响应于控制信号 188 而被切换至输出 184 和 186。当利用 N 路开关 181 时,输入信号 182 响应于控制信号 188 而被切换至输出 184、186、直到第 N 个输出 187。例如,开关 181 可以是三掷开关、四掷开关等,一直到 N 掷开关,其中 N 掷开关使得输入信号 182 在每个点或输出处花费其时间的 $1/N$ 。由于添加了进一步的路径和子频带,谐波信号的谐波可以被适当地定相。在一些实施例中,谐波信号的相对相移可以通过由多个子频带划分的一个周期的时移在相位上分隔开。

[0052] 当脉冲变得与整个时钟周期相比更短时,谐波组成变得更加丰富。例如,对于两路或三路开关,零阶谐波 (DC) 和一阶谐波被使用。对于四路或五路开关,零阶谐波、一阶谐波和二阶谐波可以被使用。对于六路或七路开关,零阶谐波、一阶谐波、二阶谐波和三阶谐波

可以被使用。随着 N 的增加,脉冲变得更窄,从而产生更为丰富的谐波组成。控制信号 188 可以是具有一阶谐波的基频或者上面描述的其它适当的谐波频率的信号。

[0053] 输入信号 182 的所有频带通过所有路径,即至每个输出路径(例如,184、186、直到第 N 个输出 187)。

[0054] 例如,参照开关 180,控制信号 188 可以是具有基频 34GHz 的方波。作为切换的结果,输出 184 将在控制信号的一半周期期间接收输入信号 182,并且将在相反的半个周期期间近似为零。实际上,输出 184 为输入信号 182 乘以在 0 和 1 之间以 34GHz 振荡的方波。这种方波可以由等式 (3) 表示。

$$[0055] \quad 0.5 + \frac{2}{\pi} \sin(2\pi F_1 t) + \frac{2}{3\pi} \sin(6\pi F_1 t) + \dots \quad (3)$$

[0056] 等式 (3) 为这种方波的泰勒级数展开式。DC 和前两个谐波被列出。这里, F_1 为 34GHz。尽管分量的幅度不同,但等式 (1) 和 (3) 包括相似的谐波。

[0057] 输出 186 类似于输出 184;然而,在输入信号 182 被路由至输出 186 的时间段相对输出 184 被反转。效果是再次类似于将输入信号 182 与由等式 (4) 定义的方波相乘。

[0058]

$$0.5 - \frac{2}{\pi} \sin(2\pi F_1 t) - \frac{2}{3\pi} \sin(6\pi F_1 t) + \dots \quad (4)$$

[0059] 类似于等式 (3),等式 (4) 类似于如在以上等式 (2) 中描述的谐波信号。因此,开关 180 的切换的相乘效果是基本上类似于上面描述的分离信号与谐波信号的混频。另外,在该示例中,开关能够充当分离器 10 和谐波混频器 18 和 24 二者。然而,在其它的实施例中,开关 180 可以是单刀单掷开关,并且充当单个谐波混频器。

[0060] 尽管 DC 分量和一阶谐波的相对幅度不同,但这种不平衡可以通过适当路径中的补偿滤波器进行校正。例如,上面描述的在频率 $F_1/2$ 和频率 F_1 之间的子频带可以具有在组合器 58 中的再组合期间施加的与基带子频带不同的增益。

[0061] 另外,上面的等式 (3) 和 (4) 还列出了三阶谐波。在一些实施例中,三阶谐波可能是期望的。然而,如果不是的话,这样的谐波的影响可以利用适当的滤波进行补偿。例如,输入信号 12 可以被滤波,以去除高于频率 F_1 的频率分量。因此,这样的频率分量将不存在与 $3 * F_1$ 处的频率进行混频。而且,在数字化器之前的滤波可以去除否则可能由于混叠而影响数字化后的信号的任何较高阶的频率分量。

[0062] 在由于模拟失配出现交错误差的情况下,可以做出硬件调节,以用于混合时钟幅度和相位。调节然后可以被校准,以将交错失配杂散最小化。可替换地,或者除以上方法之外,硬件失配可以被表征,并且线性的时变校正滤波器可以被用来消除交错杂散。此外,在一些情况下,开关可能未始终完美地操作。例如,错误的开关可能会在一个方向上比其它方向上花费更多的时间,从而导致偏斜的占空比。数字谐波混频器 46 和 52 可以被配置成通过对数字谐波信号 48 和 / 或 54 的幅度或相位进行微调来补偿可能存在于模拟谐波信号 20 和 / 或 26 中的相位或幅度误差。

[0063] 图 10 为另一个谐波混频器的示例。开关电路 200 被配置成响应于控制信号 206 交替地将两个输入信号 202 和 204 切换到输出 208 和 210。控制信号 206 再次可以是方波或者其它相似的信号,从而使开关电路 200 的开关能够切换。在控制信号 206 的一半周期期间,输入信号 202 被切换到输出 208,而输入信号 204 被切换到输出 210。在另一半周期

期间,输入信号 202 被切换到输出 210,而输入信号 204 被切换到输出 208。

[0064] 在一些实施例中,输入信号 204 可以是输入信号 202 的反转和缩放版本。上面描述的这种输入和切换的结果是来自以上针对图 9A 的开关 180 描述的电平的 DC 和其它谐波的再平衡。例如,输入信号 204 可以是输入信号 202 的分数反转版本。例如,取代利用图 9A 的开关 180 在 1 和 0 之间进行切换的是,输出 208 和 210 的有效输出可以在 1 和 $(2-\pi)/(2+\pi)$ 之间进行切换。因此,幅度和 DC 电平可以按照期望调节,以产生谐波之间期望的平衡。

[0065] 图 11 图示了谐波混频器的可替换示例。谐波混频器 170 包括分离器 172、混频器 175 和组合器 177。分离器 172 被配置成将输入信号 171 分离成信号 173 和 174。信号 174 被输入到组合器 177 中。由于信号 174 不与另一信号进行混频,所以信号 174 可以充当上面描述的谐波混频器的 DC 分量。

[0066] 信号 173 被输入到混频器 175。信号 176 与信号 173 进行混频。在一些实施例中,信号 176 可以是单个谐波,诸如上面描述的频率 F_1 。如果附加的谐波为期望的,则附加的混频器可以被提供,并且各自的输出在组合器 177 中被组合。

[0067] 在另一个实施例中,信号 176 可以包括多个谐波。只要混频器 175 的端口带宽可以容纳期望的频率范围,单个混频器 175 就可以被使用。然而,由于上面描述的谐波信号的 DC 分量由不同的路径传送到组合器 177,所以接收信号 173 和 176 的混频器的端口不需要对 DC 进行操作。因此,可以使用较宽种类的混频器。一旦信号 179 和 174 在组合器 177 中被组合,输出信号 178 就可以基本上类似于上面描述的混频信号。

[0068] 在一些实施例中,分离器 172 可以但并不必要对称地分离输入信号 171。例如,输出信号 174 的分离器的一侧可以具有处于或高于上面描述的滤波截止频率的带宽。输出信号 173 的分离器 172 的一侧可以具有以信号 176 的谐波为中心的频率范围以及两倍或更多于上面描述的滤波截止频率的带宽。换句话说,分离器 172 的频率响应对于每个路径不必是相同的,并且可以按照需要调整。

[0069] 图 12 为图 9A 的一般拓扑结构的谐波混频器的另一示例。在该实施例中,谐波信号 224 可以通过变换器 225 被输入到与混频器类似的二极管环 220。输入信号 222 可以被输入到变换器 225 的抽头。因此,根据谐波信号 224,输入信号 222 可以在输出 226 和 228 之间被切换。例如,谐波信号 224 使得当变换器的底端为正并且顶端为负时,左二极管 227 导通,或者当变换器的极性相反时,右二极管 229 导通。以这种方式,输入信号 222 被可交替地路由到输出 228 和输出 226。在一些实施例中,附加的二极管环可以被用于终止输出和 / 或注入输入信号 222 的子频带的反转部分,以达到较高的增益、补偿不平衡的谐波等,如在图 10 的拓扑结构中那样。

[0070] 在一些实施例中,实现了两个路径和两个重叠子频带。然而,如上面提到的,可以使用任何数量的路径和子频带。在这种实施例中,所使用的谐波数量可以等于子频带数量的一倍半的四舍五入,其中 DC 作为零阶谐波被包含在内。例如,对于三个子频带,可以仅使用两个谐波。使用上面的频率范围作为示例,一阶谐波能够将高于频率 F_1 的频率频移到基带子频带。谐波信号的一阶谐波可以以 120 度的相对相移被定相。

[0071] 因此,当在组合器 58 中的组合期间子频带处于合适的频率范围中时,子频带频谱将具有相同的相移,诸如 0 度的相对相移。相反,不正确的频率范围内的子频带的三个分量

将在相位上彼此间偏离 120 度。结果产生的频谱将相消组合,以消除不正确的子频带。当添加进一步的路径和子频带时,谐波信号的谐波可以被适当地定相。在一些实施例中,谐波信号的相对相移可以通过由多个子频带划分的一个周期的时移在相位上分隔开。

[0072] 尽管上面描述了其中数字化后的信号可以基本上被立即处理的实施例,但这种数字化后的处理可以按期望延迟。例如,来自数字化器 30 和 32 的数字化后的数据可以被存储在存储器中,以用于后续处理。

[0073] 此外,尽管数字滤波、混频和组合已经被描述为分立的,但这种操作可以被组合、并入其它功能中等等。另外,当以上讨论假定理想分量时,可以将附加的补偿适当地引入这种处理中,以校正非理想分量。此外,当处理数字化后的信号时,改变频率范围、混频等能够导致表示这种变化的较高采样率。数字化后的信号可以被适当地采样、内插等。

[0074] 如上面提到的,数字谐波混频器 46 和 52 可以被配置成通过对数字谐波信号 48 和 / 或 54 的幅度或相位进行微调,来补偿可能存在于模拟谐波信号 20 和 / 或 26 中的相位误差。各种分量随时间或温度的时延偏移可能引起不可接受量的相移。在产生模拟谐波信号的电路中、在模拟混频器中和 / 或在模数信道孔径中的时延偏移都将分别对在模拟混频器 18 和 24 与数字混频器 46 和 52 之间的相位误差有贡献。

[0075] 如果相位误差未被校正,混频相位误差将在重构的波形的上频带内的频率分量中招致相等的相位误差,从而导致系统的阶跃响应上的失真。另外,幅度误差将导致交叉频带内的频率分量(作为表示频率分量的未被转换的和两次转换后的向量,如下面将更加详细地讨论的)当在重构过程快结束的时候被加在一起时将未被正确地对准。

[0076] 测试和测量仪器的一些实施例包含补偿振荡器 300 和开关 302,如图 13 中所示。来自补偿振荡器 300 的补偿振荡信号 304 可以通过开关 302 被切换到上面描述的 ATI 数字化器的输入中。补偿振荡器 300 可以被用于确定相位和幅度误差,如下面更加详细地讨论的,因而相位和幅度误差可以被消除。

[0077] 补偿振荡器 300 和开关 302 被包括在用于 ATI 数字化器的集成电路中,因而补偿振荡器 300 为系统添加了很少的成本或功率开销。此外,补偿振荡器 300 在比集成电路处理不确定中心频率更宽的频率范围上是可调谐的,从而确保系统能够发现适当的调谐电压以将补偿振荡器 300 的频率放置在交叉频带内。

[0078] 由于来自补偿振荡器 300 的补偿信号 304 的频率被调谐到交叉频带内,补偿信号 304 以其原始频率并且作为被下变频和随后数字地被上变频的频率分量行进通过 ATI 数字化器的 ADC 信道。补偿信号 304 的原始频率分量的相位未受到模拟的和数字的谐波混频信号之间的相位误差的影响,但两次转换后的分量的相位受到影响。

[0079] 基于补偿信号 304 的未受相位误差影响的原始频率分量和已经被行进通过 ATI 数字化器的一个 ADC 信道的相位误差影响的两次转换后的分量的比较,可以确定相位误差值。比较这些数值提供了在那个 ADC 信道中的模拟和数字混频器之间的相位误差值。如果在上 ADC 信道中,相位误差能够随后被用于调节模拟混频器 18 或数字混频器 46 的混频功能。调节混频器 18 或 46 之一的混频功能,或者如果在图 13 的下 ADC 信道中,调节混频器 24 和 52 之一的混频功能,允许相位误差从重构的波形中被消除。可替换地,通过改变上 ADC 信道中的数字滤波器 36 或者下 ADC 信道中的数字滤波器 42 的时延,可以消除相位误差,这是因为在至数字混频器 46 和 52 的任一输入中的相移将影响输出中的相移。

[0080] 优选地,补偿振荡器 300 的补偿信号 304 在采集待测信号之后而不是之前立刻通过开关 302 切换到输入,这是由于相位误差的测量可以被应用来校正数字混频器 46 和 52 的混频功能或者数字滤波器 36 和 42 的时延。信息是不需要的,直到信号的 ATI 重构在采集后出现为止。

[0081] 如在图 14 中所看到的,存储器 400 可以被设置在上 ADC 信道中的数字化器 30 和滤波器 36 之间,并且存储器 402 可以被设置在下 ADC 信道中的数字化器 32 和滤波器 42 之间。可以执行采集,并且数字化后的混频信号 34 或数字化后的混频信号 40 在分别被发送到滤波器 36 和 42 之前可以分别被存储在存储器 400 和 402 中。

[0082] 在数字化后的混频信号 34 和 40 已经分别被存储在存储器 400 和 402 中之后,开关 302 可以被触发,以自动地提供来自补偿振荡器 300 的补偿信号 304,而无需用户输入。例如,数字信号处理器 (DSP)、微处理器、可编程逻辑器件、通用处理器,或者如所期望的具有适当外围设备的其它处理系统,可以被用于自动地切换到来自补偿振荡器 300 的补偿信号 304。相位误差可以被确定,如上所讨论的,并且数字混频器 46 和 52 的混频功能或者数字滤波器 36 和 42 的时延可以被调节。一旦已经基于相位误差修改了混频功能或滤波器时延,则数字化后的混频信号 34 和 40 可以通过 ADC 信道的剩余部分被处理,如上针对图 1 所讨论的。

[0083] 在采集之后运行补偿最小化了在补偿和采集模式之间的相位漂移的机会。信号采集之前运行的补偿可以在信号采集之前任意时间执行,这是由于没有办法知道采集将运行多长时间以等待触发事件。然而,如果系统相位稳定性足够好,则补偿过程可以在采集之前被运行。而且,如果用户判定补偿是期望的,则用户可以通过测试和测量仪器上的菜单启动补偿。

[0084] 当补偿振荡器 300 被启用时,输入信号采集通过开关 302 自动地关闭,并且被补偿信号 304 代替,从而允许运行补偿而无需用户交互。此外,在已检测到触发事件后,利用处理器等可以导通补偿信号 304,而无需用户输入,如上所讨论的。在每次信号采集之后,补偿振荡器 300 也可以被自动地导通,以提供补偿信号 304 来确定相位或幅度误差。

[0085] 数字化器 30 和 32 可能遭受在它们的相应采样时钟之间的相位漂移,从而通过模拟混频器的未被转换的信号未同时被采样。而且,数字化器 30 和 32 本身可以使用交错技术,诸如同步时间交错,以实现它们的有效采样率。在那种情况下,数字化器 30 和 32 内的交错采集管可能类似地遭受它们的相应采样时钟的相位漂移。补偿振荡器 300 也可以被用于通过 ATI 前端提供补偿信号 304 至每一个 ADC 信道,以用于确定 ADC 信道内和 / 或之间的采集管的相位误差。这可以通过将补偿振荡器 300 调谐出交叉频带而完成,从而从每个 ADC 信道的带宽内的模拟混频器 18 和 24 输出仅一个音调。可替换地,如果补偿振荡器 300 频率被留在交叉频带内,用于测量每个 ADC 管道的相位的正弦拟合算法可以被设定成刚好拟合未被转换的频率分量并且不是图像分量 (image component),或者反之亦然。

[0086] 测得的相位误差可以被用于调节数字滤波器 36 和 42 的相位响应,以校正采样时间误差的影响。相对于其它的数字滤波器调节一个数字滤波器的时延可以补偿数字化器 30 和 32 之间的相位误差。如果数字化器 30 和 32 是内部交错的,则管道相关的相移可以被应用在每个数字滤波器 36 和 42 内,以分别补偿每个数字化器 30 和 32 内的相位误差。可替换地,相位误差可用于调节采集管道的采样时钟定时,以最小化后续的采集中的误差。

[0087] 补偿振荡器 300 可以从交叉耦合的 NPN 差动对放大器建立,以产生负电阻和缩短的传输线短截线(stub),以设置额定频率。补偿振荡器 300 被导通并且通过设置差动对放大器中的发射器电流而被调谐。一旦电流高到足以提供充分的跨导来支持振荡,则电流中的进一步增加用于增加设备的输入电容,这继而加载传输线并且降低谐振频率。也就是说,可调谐的补偿振荡器 300 主要通过改变至少一个双极结型晶体管的输入电容而被调谐。

[0088] 与在这些频率处的可变电抗器调谐相比,输入电容调谐的使用提供了相对大并且线性的调谐范围。大的调谐范围有助于克服处理建模不确定性和处理可变性。如果补偿振荡器 300 的大调谐范围在补偿采集的持续时间内引起过度的频率不稳定性,则已获得的补偿记录可以被分离成多个较短的段并且利用单独的正弦拟合针对相位误差被分析,其中在每个段中潜在的有不同频率。在每个段中,在未被转换的和两次转换后的分量之间的测得的相位误差表示模拟的和数字的谐波信号之间的相位误差,并且与所使用的补偿信号的确切频率无关。因此,段的相位误差测量的结果可以被平均,以获得与单个长记录相同的噪声抗扰性。

[0089] 如上面简单地提到的,使用补偿振荡器 300 也能够确定幅度误差。为了确定幅度误差,ATI 数字化器的输入可以使用补偿信号 304 在至少两个在交叉频带内对称地相对的频率上被扫描。当输入频率低于交叉频带的中心时,数字化后的信号在被转换的频率和输入频率处的幅度之比将是变频增益和数字化器频率响应滚降(roll-off)的乘积。当输入频率对称地位于交叉频带的中心之上时,数字化后的信号在被转换的频率和输入频率处的幅度之比将是变频增益和数字化器频率滚降之比。这两个幅度比的几何平均于是表示变频增益。模拟混频功能 20、26 或者数字混频功能 48、54 的幅度可以随后被调节,以将变频增益带至期望的值,通常为 1.0。

[0090] 另一实施例包括在计算机可读介质上体现的计算机可读代码,当计算机可读代码被执行时,致使计算机执行上面描述的任何操作。如这里所使用的,计算机为可以执行代码的任何设备。微处理器、可编程逻辑器件、多处理器系统、数字信号处理器、个人计算机等等均是这种计算机的所有示例。在一些实施例中,计算机可读介质可以是被配置成以非暂态方式存储计算机可读代码的有形计算机可读介质。

[0091] 尽管已经描述了特定的实施例,将意识到的是本发明的原理不限于那些实施例。可以在不偏离如在所附权利要求中阐述的本发明的原理的情况下做出修改和变型。例如,预期的是数字滤波、混频和 / 或组合的再排序可允许数字处理的更有效的执行,同时仍提供输入信号的数字表示的重构。

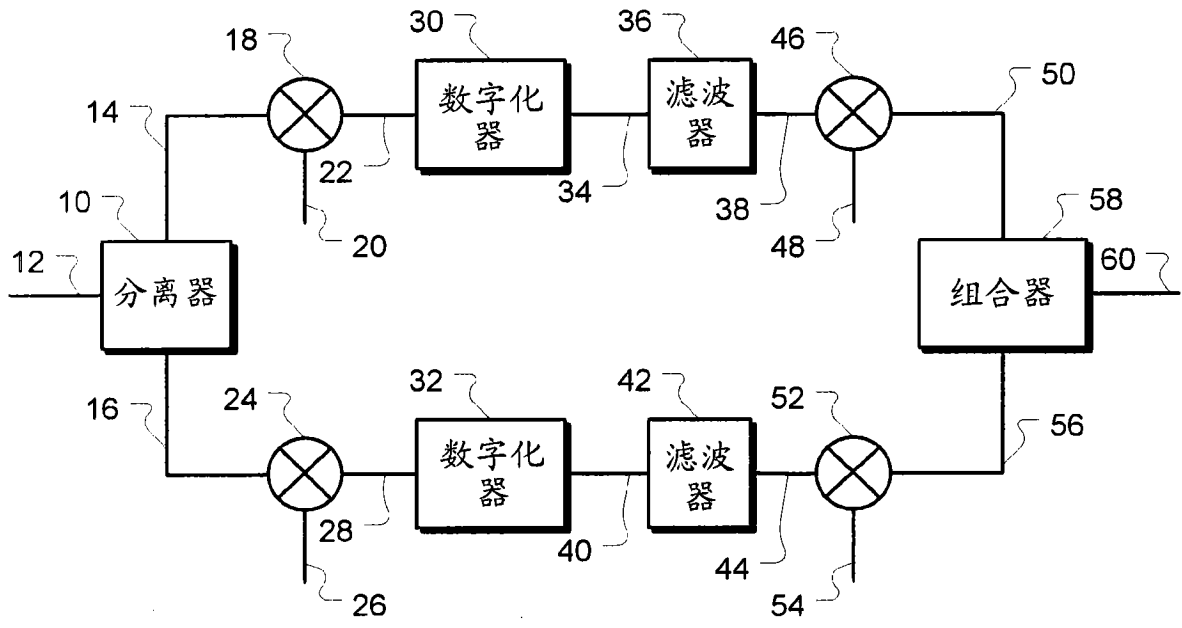


图 1

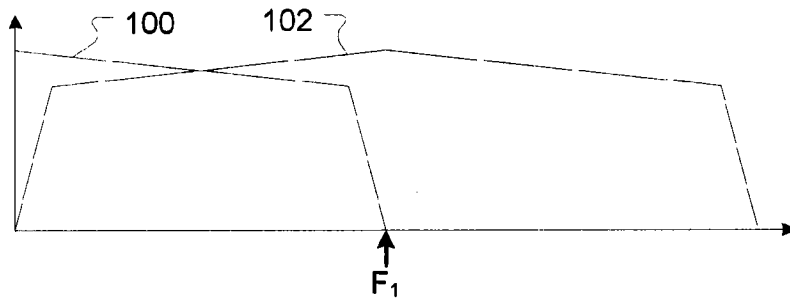


图 2

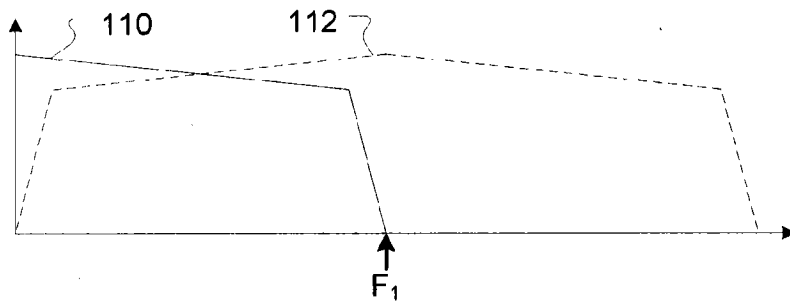


图 3

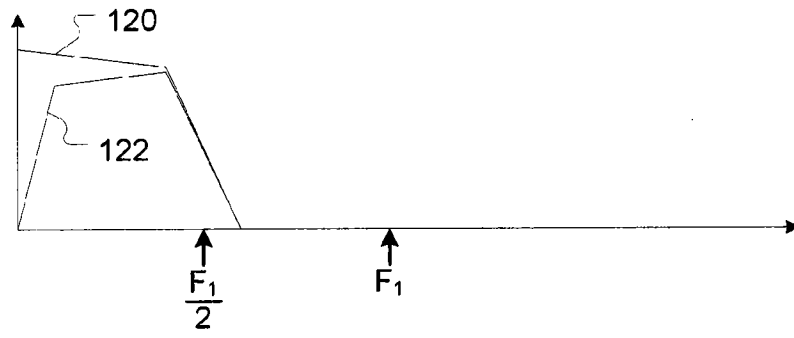


图 4

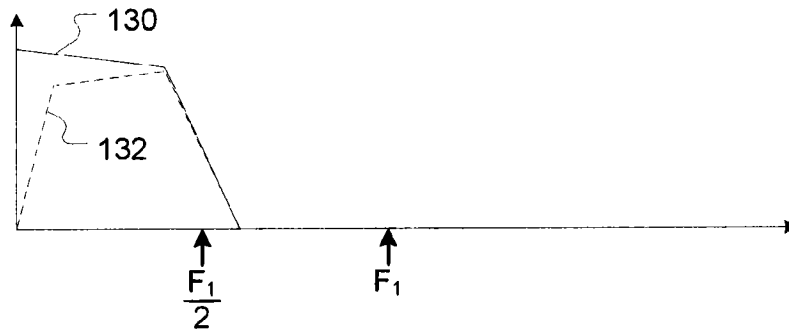


图 5

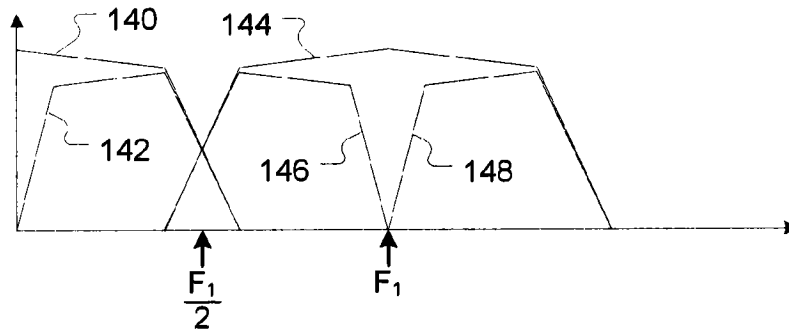


图 6

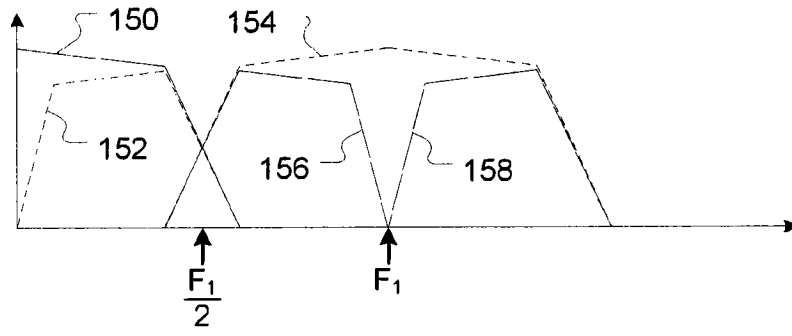


图 7

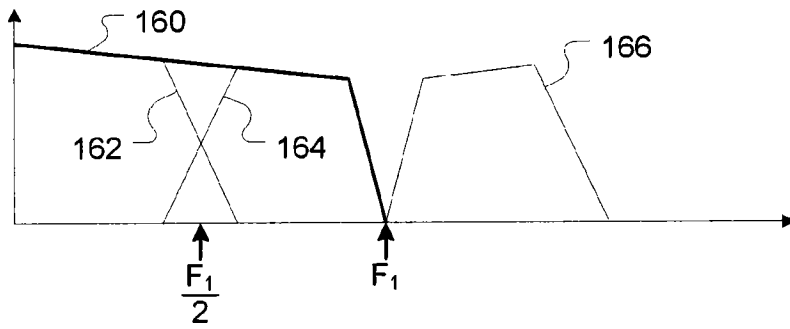


图 8

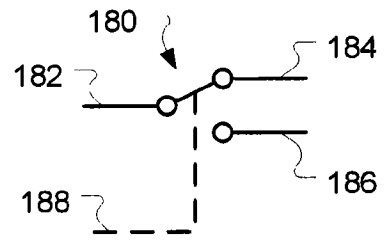


图 9A

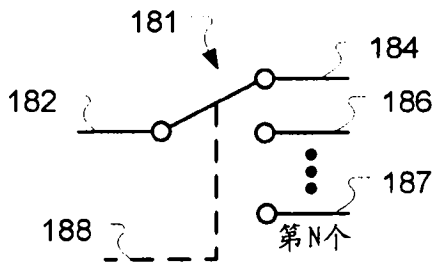


图 9B

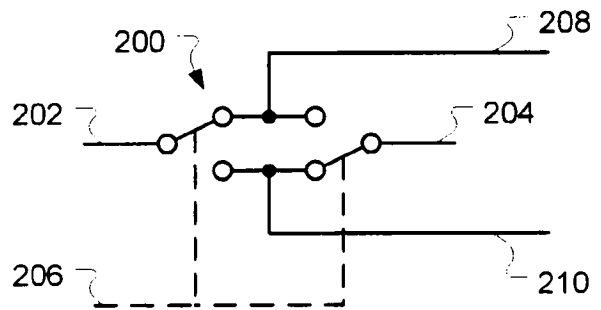


图 10

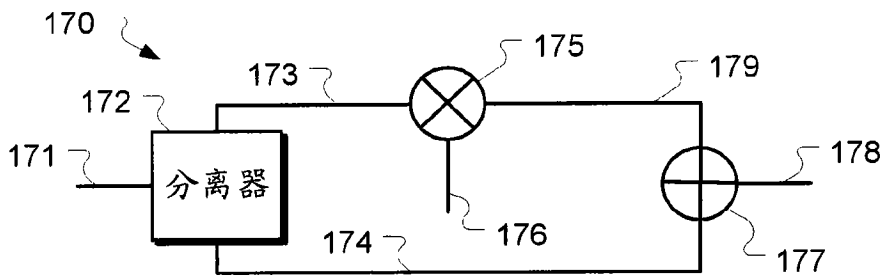


图 11

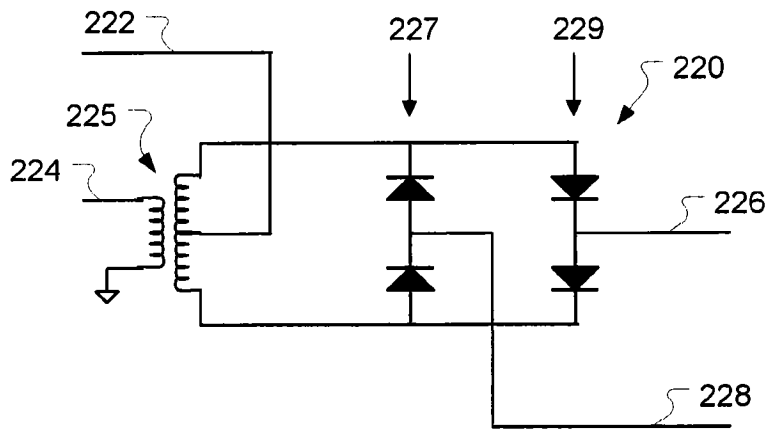


图 12

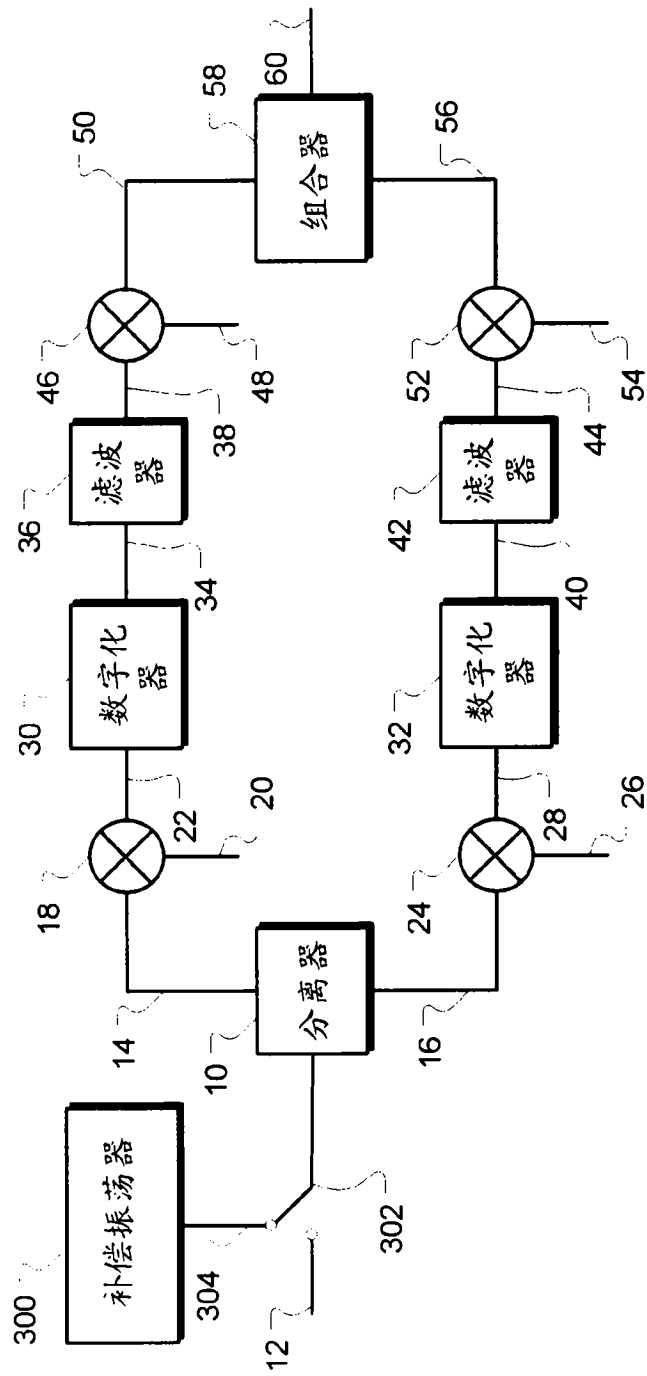


图 13

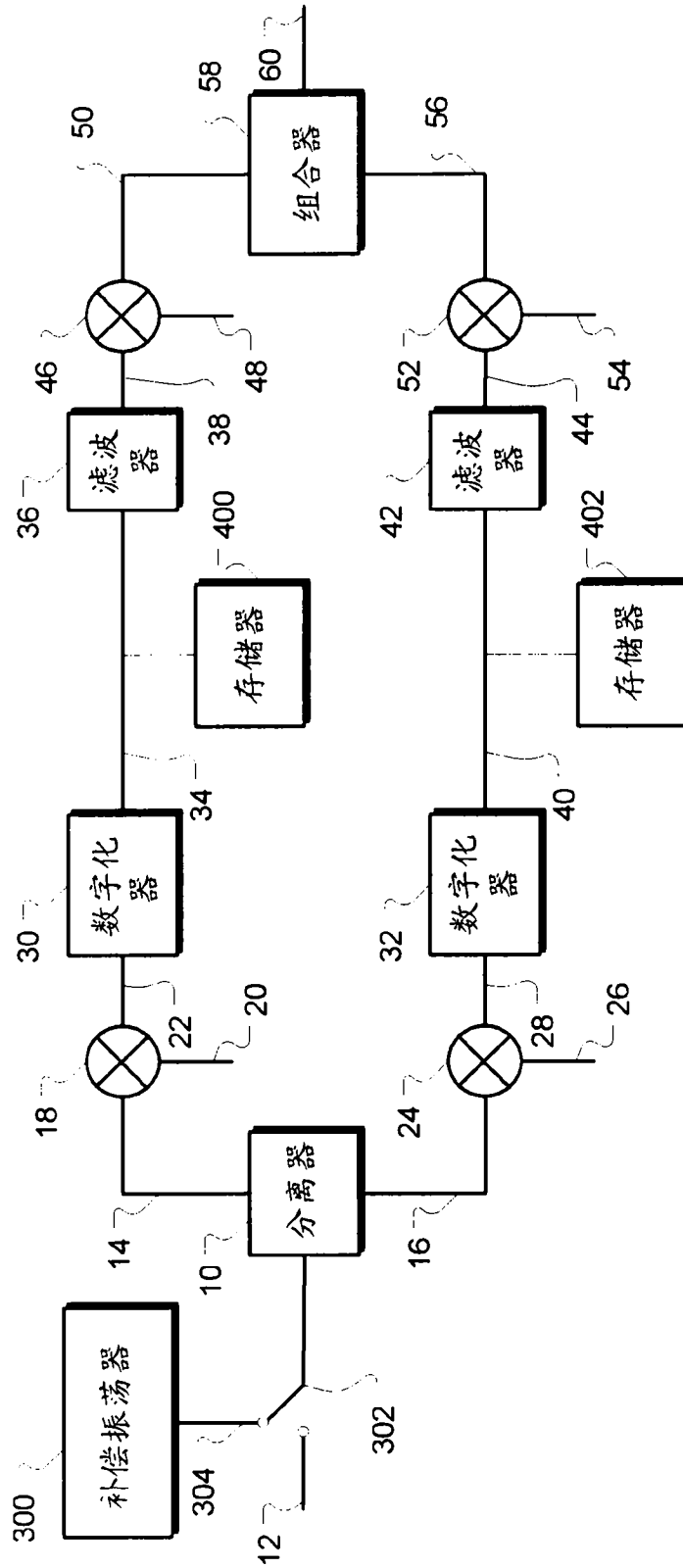


图 14