



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2022년01월12일
(11) 등록번호 10-2349502
(24) 등록일자 2022년01월05일

(51) 국제특허분류(Int. Cl.)
G09G 3/36 (2006.01)

(52) CPC특허분류
G09G 3/3648 (2013.01)
G09G 3/3614 (2013.01)

(21) 출원번호 10-2015-0061848

(22) 출원일자 2015년04월30일

심사청구일자 2020년03월20일

(65) 공개번호 10-2016-0130026

(43) 공개일자 2016년11월10일

(56) 선행기술조사문헌

KR1020080062454 A*

(뒷면에 계속)

전체 청구항 수 : 총 10 항

(73) 특허권자

엘지디스플레이 주식회사

서울특별시 영등포구 여의대로 128(여의도동)

(72) 발명자

김태훈

경기도 파주시 월롱면 엘씨디로 201 E동 115호
(덕은리, 정다운마을)

상우규

경기도 파주시 가운로 245 1011동 903호 (와동동, 가람마을10단지동양엔파트월드메르디앙아파트)

(74) 대리인

박병석

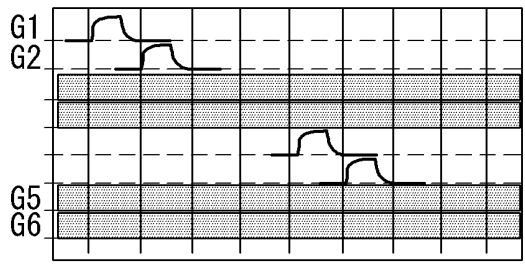
심사관 : 추장희

(54) 발명의 명칭 액정표시장치와 이의 구동방법

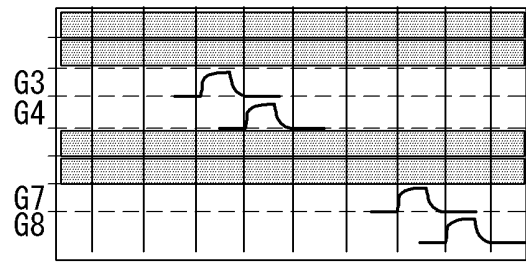
(57) 요약

본 발명은 표시패널, 게이트 드라이버, 데이터 드라이버 및 타이밍 콘트롤러를 포함하는 액정표시장치를 제공한다. 표시패널은 영상을 표시한다. 게이트 드라이버는 표시패널에 게이트펄스를 공급한다. 데이터 드라이버는 표시패널에 데이터전압을 공급한다. 타이밍 콘트롤러는 표시패널의 구동 주파수가 저속 구동 모드와 고속 구동 모드 사이에서 선택적으로 가변 되도록 게이트 드라이버와 데이터 드라이버를 제어한다. 타이밍 콘트롤러는 하나의 프레임을 홀수 프레임과 짝수 프레임으로 시분할 하여 출력하고, 홀수 프레임 동안 제N+1 및 제N+2게이트라인 그리고 이에 대응되는 쌍을 이루는 게이트라인만 구동하고, 짝수 프레임 동안 제N+3 및 제N+4게이트라인 그리고 이에 대응되는 쌍을 이루는 게이트라인만 구동하도록 게이트 드라이버를 제어한다.

대표도 - 도6



1st Field 4n+1, 4n+2 Scan
1st Field 4n+3, 4n+4 Skip



2nd Field 4n+1, 4n+2 Skip
2nd Field 4n+3, 4n+4 Scan

(52) CPC특허분류

G09G 2300/0842 (2013.01)

G09G 2310/08 (2013.01)

(56) 선행기술조사문헌

KR1020130014194 A*

KR1020130071206 A*

KR1020130106214 A*

KR1020140129622 A*

KR1020140132600 A*

*는 심사관에 의하여 인용된 문헌

명세서

청구범위

청구항 1

영상을 표시하는 표시패널;

상기 표시패널에 게이트펄스를 공급하는 게이트 드라이버;

상기 표시패널에 데이터전압을 공급하는 데이터 드라이버; 및

상기 표시패널의 구동 주파수가 저속 구동 모드와 고속 구동 모드 사이에서 선택적으로 가변 되도록 상기 게이트 드라이버와 상기 데이터 드라이버를 제어하는 타이밍 컨트롤러를 포함하며,

상기 타이밍 컨트롤러는 상기 표시패널 상에 이차원 영상을 표시하기 위한 하나의 프레임을 홀수 프레임과 짝수 프레임으로 시분할 하여 출력하고, 상기 홀수 및 짝수 프레임 중 선택된 제1 프레임 동안 제N+1 및 제N+2게이트 라인 그리고 이에 대응되는 쌍을 이루는 게이트라인만 구동하고, 상기 홀수 및 짝수 프레임 중 선택된 제2 프레임 동안 제N+3 및 제N+4게이트라인 그리고 이에 대응되는 쌍을 이루는 게이트라인만 구동하도록 상기 게이트 드라이버를 제어하는 액정표시장치.

청구항 2

제1항에 있어서,

상기 표시패널은

상기 저속 구동 모드로 동작 시,

상기 제1 프레임 동안 제N-1게이트라인에 약충전이 발생하고 제N게이트라인에 강충전이 발생하며,

상기 제2 프레임 동안 상기 제N+1게이트라인에 약충전이 발생하고 상기 제N+2게이트라인에 강충전이 발생하며,

상기 제1 및 제2 프레임을 포함하는 상기 하나의 프레임 동안 약충전이 일어나는 게이트라인과 강충전이 일어나는 게이트라인이 하나의 라인마다 교번하여 발생하는 액정표시장치.

청구항 3

제1항에 있어서,

상기 타이밍 컨트롤러는

상기 표시패널의 구동 주파수가 가변되는 과도기 구간 동안 N개(N은 1 이상 정수)의 보상 서브 프레임을 출력하는 액정표시장치.

청구항 4

제3항에 있어서,

상기 타이밍 컨트롤러는

상기 N개의 보상 서브 프레임 출력 시, 상기 표시패널 상에서 서브 프레임 간의 극성 꺾침이 최소화되도록 게이트 출력 인에이블 신호를 가변하는 액정표시장치.

청구항 5

제3항에 있어서,

상기 타이밍 컨트롤러는

상기 저속 구동 모드에서 상기 고속 구동 모드로 변환될 때 마련되는 제1 및 제2보상 서브 프레임 간의 극성 변환 규칙과 상기 고속 구동 모드에서 상기 저속 구동 모드로 변환될 때 마련되는 제1 및 제2보상 서브 프레임 간

의 극성 변환 규칙이 다른 액정표시장치.

청구항 6

제1항에 있어서,

상기 저속 구동 모드에서는 상기 표시패널의 게이트라인들 중 1/2에 대해 게이트펄스의 출력을 생략하기 위해 상기 제1 프레임 동안 제N+1 및 제N+2게이트라인 그리고 이에 대응되는 쌍을 이루는 게이트라인만 구동하고, 상기 제2 프레임 동안 제N+3 및 제N+4게이트라인 그리고 이에 대응되는 쌍을 이루는 게이트라인만 구동하는 1/2 스킵 구동을 하고,

상기 고속 구동 모드에서는 상기 표시패널의 모든 게이트라인들에 대해 게이트펄스를 출력하며,

상기 저속 구동 모드와 상기 고속 구동 모드 사이의 과도기 구간에서는 상기 표시패널의 게이트라인들 중 1/4에 대해 게이트펄스의 출력을 생략하는 1/4 스킵 구동을 하는 액정표시장치.

청구항 7

제5항에 있어서,

상기 타이밍 컨트롤러는

상기 저속 구동 모드의 마지막 극성과 상기 고속 구동 모드의 첫 동작 극성이 같은 경우 상기 제1 및 제2보상 서브 프레임 구간 동안 해당 라인의 극성이 반대로 충전되도록 게이트 출력 인에이블신호를 반대의 극성으로 한번 가변하는 액정표시장치.

청구항 8

제5항에 있어서,

상기 타이밍 컨트롤러는

상기 저속 구동 모드의 마지막 극성과 상기 고속 구동 모드의 첫 동작 극성이 다른 경우 상기 제1보상 서브 프레임 구간 동안 해당 라인의 극성이 반대로 충전되도록 게이트 출력 인에이블신호를 반대의 극성으로 가변하고, 상기 제2보상 서브 프레임 구간 동안 해당 라인의 극성이 상기 제1 보상 서브 프레임 구간 대비 반대로 충전되도록 게이트 출력 인에이블신호를 다시 반대의 극성으로 가변하는 액정표시장치.

청구항 9

표시패널 상에 이차원 영상을 표시하고, 상기 표시패널의 구동 주파수의 가변 여부를 감지하는 단계;

상기 구동 주파수가 저속 구동 모드에서 고속 구동 모드로 전환되면 제1방식으로 N개의 보상 서브 프레임을 마련하는 단계; 및

상기 구동 주파수가 고속 구동 모드에서 저속 구동 모드로 전환되면 상기 제1방식과 다른 제2방식으로 N개의 보상 서브 프레임을 마련하는 단계를 포함하고,

상기 저속 구동 모드에서는 상기 표시패널의 게이트라인들 중 1/2에 대해 게이트펄스의 출력을 생략하기 위해 하나의 프레임을 홀수 프레임과 짝수 프레임으로 시분할 하여 출력하고, 상기 홀수 및 짝수 프레임 중 선택된 제1 프레임 동안 제N+1 및 제N+2게이트라인 그리고 이에 대응되는 쌍을 이루는 게이트라인만 구동하고, 상기 홀수 및 짝수 프레임 중 선택된 제2 프레임 동안 제N+3 및 제N+4게이트라인 그리고 이에 대응되는 쌍을 이루는 게이트라인만 구동하는 1/2 스킵 구동을 하는 액정표시장치의 구동방법.

청구항 10

제9항에 있어서,

상기 고속 구동 모드에서는 상기 표시패널의 모든 게이트라인들에 대해 게이트펄스를 출력하며,

상기 저속 구동 모드와 상기 고속 구동 모드 사이의 과도기 구간에서는 상기 표시패널의 게이트라인들 중 1/4에 대해 게이트펄스의 출력을 생략하는 1/4 스킵 구동을 하는 액정표시의 구동방법.

발명의 설명

기술 분야

[0001] 본 발명은 액정표시장치와 이의 구동방법에 관한 것이다.

배경 기술

[0002] 정보화 기술이 발달함에 따라 사용자와 정보간의 연결 매체인 표시장치의 시장이 커지고 있다. 이에 따라, 액정 표시장치(Liquid Crystal Display: LCD), 유기전계발광표시장치(Organic Light Emitting Diode Display: OLED) 및 플라즈마액정패널(Plasma Display Panel: PDP) 등과 같은 평판 표시장치(Flat Panel Display: FPD)의 사용이 증가하고 있다. 그 중 고해상도를 구현할 수 있고 소형화뿐만 아니라 대형화가 가능한 액정표시장치가 널리 사용되고 있다.

[0003] 액정표시장치에는 액정패널과 백라이트유닛이 포함된다. 액정패널은 박막 트랜지스터 및 스토리지 커패시터 등이 형성된 트랜지스터기판과 컬러필터 및 블랙매트릭스 등이 형성된 컬러필터기판 사이에 위치하는 액정층을 포함한다.

[0004] 종래에는 액정표시장치의 소비전력을 저감함과 더불어 데이터 구동부(Source D-IC)의 발열 저감을 위해 하나의 프레임을 분할하고, 홀수 프레임(Frame)에는 홀수 게이트라인만 구동하고, 짝수 프레임에는 짝수 게이트라인만 구동하는 저속 구동 방식이 제안된바 있다. 또한, 이 방식은 FHD(Full High Definition) 해상도를 갖는 액정표시장치의 소비전력 저감과 더불어 수직 크로스토크 등의 화질 문제를 해소하기 위해 4 도트 인버전(Dot Inversion) 방식으로 구현된바 있다.

[0005] 그런데, 앞서 설명된 종래 방식을 UHD(Ultra High Definition) 해상도를 갖는 액정표시장치에 그대로 적용할 경우 약충전이 일어나는 게이트라인과 강충전이 일어나는 게이트라인이 두 개의 라인마다 발생하는 문제(휘도 편차로 인하여 액정패널에 미세 가로선이 나타남)가 나타난다. 그리고 앞서 설명된 종래 방식을 UHD 해상도를 갖는 액정표시장치에 그대로 적용할 경우 구동 주파수 가변(저속 <-> 고속)시 화질 저하가 나타난다. 그러므로, UHD 해상도를 갖는 액정표시장치는 소비전력을 저감하고, 데이터 구동부의 발열 저감하고 표시품질 향상하기 위해 새로운 구동 방안이 요구된다.

발명의 내용

해결하려는 과제

[0006] 상술한 배경기술의 문제점을 해결하기 위한 본 발명은 UHD 해상도를 갖는 액정표시장치 구현시 소비전력을 저감하고, 데이터 구동부의 발열 저감하고 주파수 가변 시 표시패널 상에 글리치 형태의 노이즈를 방지 및 개선하여 표시품질을 향상하는 것이다.

과제의 해결 수단

[0007] 상술한 과제 해결 수단으로 본 발명은 표시패널, 게이트 드라이버, 데이터 드라이버 및 타이밍 콘트롤러를 포함하는 액정표시장치를 제공한다. 표시패널은 영상을 표시한다. 게이트 드라이버는 표시패널에 게이트펄스를 공급한다. 데이터 드라이버는 표시패널에 데이터전압을 공급한다. 타이밍 콘트롤러는 표시패널의 구동 주파수가 저속 구동 모드와 고속 구동 모드 사이에서 선택적으로 가변 되도록 게이트 드라이버와 데이터 드라이버를 제어한다. 타이밍 콘트롤러는 하나의 프레임을 홀수 프레임과 짝수 프레임으로 시분할 하여 출력하고, 홀수 및 짝수 프레임 중 선택된 제1 프레임 동안 제N+1 및 제N+2게이트라인 그리고 이에 대응되는 쌍을 이루는 게이트라인만 구동하고, 홀수 및 짝수 프레임 중 선택된 제2 프레임 동안 제N+3 및 제N+4게이트라인 그리고 이에 대응되는 쌍을 이루는 게이트라인만 구동하도록 게이트 드라이버를 제어한다.

[0008] 표시패널은 저속 구동 모드로 동작 시, 제1 프레임 동안 제N-1게이트라인에 약충전이 발생하고 제N게이트라인에 강충전이 발생하며, 제2 프레임 동안 제N+1게이트라인에 약충전이 발생하고 제N+2게이트라인에 강충전이 발생하며, 제1 및 제2 프레임을 포함하는 하나의 프레임 동안 약충전이 일어나는 게이트라인과 강충전이 일어나는 게이트라인이 하나의 라인마다 교번하여 발생할 수 있다.

[0009] 타이밍 콘트롤러는 표시패널의 구동 주파수가 가변되는 과도기 구간 동안 N개(N은 1 이상 정수)의 보상 서브 프

레이를 출력할 수 있다.

- [0010] 타이밍 콘트롤러는 N개의 보상 서브 프레임 출력 시, 표시패널 상에서 서브 프레임 간의 극성 겹침이 최소화되도록 게이트 출력 인에이블 신호를 가변할 수 있다.
- [0011] 타이밍 콘트롤러는 저속 구동 모드에서 고속 구동 모드로 변환될 때 마련되는 제1 및 제2보상 서브 프레임 간의 극성 변환 규칙과 고속 구동 모드에서 저속 구동 모드로 변환될 때 마련되는 제1 및 제2보상 서브 프레임 간의 극성 변환 규칙이 다를 수 있다.
- [0012] 저속 구동 모드에서는 표시패널의 게이트라인들 중 1/2에 대해 게이트펄스의 출력을 생략하기 위해 제1 프레임 동안 제N+1 및 제N+2게이트라인 그리고 이에 대응되는 쌍을 이루는 게이트라인만 구동하고, 제2 프레임 동안 제N+3 및 제N+4게이트라인 그리고 이에 대응되는 쌍을 이루는 게이트라인만 구동하는 1/2 스킵 구동을 하고, 고속 구동 모드에서는 표시패널의 모든 게이트라인들에 대해 게이트펄스를 출력하며, 저속 구동 모드와 고속 구동 모드 사이의 과도기 구간에서는 표시패널의 게이트라인들 중 1/4에 대해 게이트펄스의 출력을 생략하는 1/4 스킵 구동을 할 수 있다.
- [0013] 타이밍 콘트롤러는 저속 구동 모드의 마지막 극성과 고속 구동 모드의 첫 동작 극성이 같은 경우 제1 및 제2보상 서브 프레임 구간 동안 해당 라인의 극성이 반대로 충전되도록 게이트 출력 인에이블신호를 반대의 극성으로 한번 가변할 수 있다.
- [0014] 타이밍 콘트롤러는 저속 구동 모드의 마지막 극성과 고속 구동 모드의 첫 동작 극성이 다른 경우 제1보상 서브 프레임 구간 동안 해당 라인의 극성이 반대로 충전되도록 게이트 출력 인에이블신호를 반대의 극성으로 가변하고, 제2보상 서브 프레임 구간 동안 해당 라인의 극성이 제1 보상 서브 프레임 구간 대비 반대로 충전되도록 게이트 출력 인에이블신호를 다시 반대의 극성으로 가변할 수 있다.
- [0015] 다른 측면에서 본 발명은 액정표시장치의 구동방법을 제공한다. 액정표시장치의 구동방법은 표시패널의 구동 주파수의 가변 여부를 감지하는 단계, 구동 주파수가 저속 구동 모드에서 고속 구동 모드로 전환되면 제1방식으로 N개의 보상 서브 프레임을 마련하는 단계, 및 구동 주파수가 고속 구동 모드에서 저속 구동 모드로 전환되면 제1방식과 다른 제2방식으로 N개의 보상 서브 프레임을 마련하는 단계를 포함한다.
- [0016] 저속 구동 모드에서는 표시패널의 게이트라인들 중 1/2에 대해 게이트펄스의 출력을 생략하기 위해 하나의 프레임 임을 홀수 프레임과 짝수 프레임으로 시분할 하여 출력하고, 홀수 및 짝수 프레임 중 선택된 제1 프레임 동안 제N+1 및 제N+2게이트라인 그리고 이에 대응되는 쌍을 이루는 게이트라인만 구동하고, 홀수 및 짝수 프레임 중 선택된 제2 프레임 동안 제N+3 및 제N+4게이트라인 그리고 이에 대응되는 쌍을 이루는 게이트라인만 구동하는 1/2 스킵 구동을 하고, 고속 구동 모드에서는 표시패널의 모든 게이트라인들에 대해 게이트펄스를 출력하며, 저속 구동 모드와 고속 구동 모드 사이의 과도기 구간에서는 표시패널의 게이트라인들 중 1/4에 대해 게이트펄스의 출력을 생략하는 1/4 스킵 구동을 할 수 있다.

발명의 효과

- [0017] 본 발명은 UHD 해상도를 갖는 액정표시장치 구현시 소비전력을 저감함과 더불어 데이터 구동부(Source D-IC)의 발열을 저감할 수 있는 효과가 있다. 또한, 본 발명은 구동 모드 변경을 위한 주파수 가변 시 표시패널 상에 글리치 형태의 노이즈를 방지 및 개선하여 표시품질을 향상하는 효과가 있다. 또한, 본 발명은 라인 메모리를 사용하지거나 미사용할 수 있는 형태로 구현할 수 있는 효과가 있다.

도면의 간단한 설명

- [0018] 도 1은 본 발명의 일 실시예에 따른 액정표시장치의 개략적인 블록도.
- 도 2는 화소 어레이의 배치 예시도.
- 도 3은 종래 구동방식에 따른 게이트펄스의 출력 특성을 보여주는 도면.
- 도 4는 종래 구동방식에 따른 데이터전압의 충전 특성을 보여주는 도면.
- 도 5는 종래 구동방식으로 UHD 해상도를 갖는 액정표시장치를 구동하였을 때 나타나는 문제를 설명하기 위한 도면.
- 도 6은 본 발명의 일 실시예에 따른 게이트펄스의 출력 특성을 보여주는 도면.

도 7은 본 발명의 일 실시예에 따른 데이터전압의 충전 특성을 보여주는 도면.

도 8은 게이트펄스의 출력 특성을 가변하기 위한 논리회로의 구성을 보여주는 도면.

도 9는 라인 메모리 미사용시 종래 구동방법과 본 발명의 제1실시예에 따른 구동방법을 비교하기 위해 홀수 프레임의 파형을 나타낸 도면.

도 10은 라인 메모리 미사용시 본 발명의 제1실시예에 따른 구동방법을 보여주기 위해 홀수 및 짝수 프레임의 파형을 나타낸 도면.

도 11은 라인 메모리 사용시 종래 구동방법과 본 발명의 제2실시예에 따른 구동방법을 비교하기 위해 홀수 프레임의 파형을 나타낸 도면.

도 12는 라인 메모리 사용시 본 발명의 제2실시예에 따른 구동방법을 보여주기 위해 홀수 및 짝수 프레임의 파형을 나타낸 도면.

도 13은 실험예에 따른 구동 방식을 나타낸 예시도.

도 14는 실험예에 따른 구동 방식의 문제점을 보여주는 도면.

도 15는 본 발명의 일 실시예에 따른 구동 방식을 개략적으로 나타낸 예시도.

도 16은 본 발명의 일 실시예에 따른 구동 방식의 개선점을 보여주는 도면.

도 17은 본 발명의 일 실시예에 따른 구동 방식을 설명하기 위한 흐름도.

도 18 및 도 19는 본 발명의 일 실시예에 따른 구동 방식을 구체적으로 설명하기 위한 예시도들.

발명을 실시하기 위한 구체적인 내용

- [0019] 이하, 본 발명의 실시를 위한 구체적인 내용을 첨부된 도면을 참조하여 설명한다.
- [0020] 도 1은 본 발명의 일 실시예에 따른 액정표시장치의 개략적인 블록도이고, 도 2는 화소 어레이의 배치 예시도이다.
- [0021] 도 1에 도시된 바와 같이, 본 발명의 일 실시예에 따른 액정표시장치에는 표시패널(10), 타이밍 콘트롤러(11), 데이터 드라이버(12), 게이트 드라이버(13), 호스트 시스템(14)이 포함된다.
- [0022] 타이밍 콘트롤러(11)는 LVDS(Low Voltage Differential Signaling) 인터페이스 방식을 통해 호스트 시스템(14)으로부터 입력 영상의 디지털 비디오 데이터(DATA)를 입력받고, 이 입력 영상의 디지털 비디오 데이터(DATA)를 mini-LVDS 인터페이스 방식을 통해 데이터 드라이버(12)에 공급한다.
- [0023] 타이밍 콘트롤러(11)는 호스트 시스템(14)로부터 공급된 수직 동기신호(Vsync), 수평 동기신호(Hsync), 데이터 인에이블 신호(Data Enable, DE), 도트 클럭(CLK) 등의 타이밍신호를 기반으로 데이터 드라이버(12)와 게이트 드라이버(13)의 동작 타이밍을 제어하기 위한 제어신호들을 생성한다. 제어신호들에는 게이트 드라이버(13)의 동작 타이밍을 제어하기 위한 게이트 타이밍 제어신호, 데이터 드라이버(12)의 동작 타이밍을 제어하기 위한 소스 타이밍 제어신호가 포함된다. 타이밍 콘트롤러(11)는 하나의 프레임을 제1서브 프레임과 제2서브 프레임으로 시분할하고, 데이터라인들(DL)에 데이터전압이 충전되는 타이밍을 고려하여 게이트 타이밍 제어신호를 가변하여 출력한다.
- [0024] 게이트 타이밍 제어신호에는 게이트 스타트 펄스(Gate Start Pulse, GSP), 게이트 쉬프트 클럭(Gate Shift Clock, GSC), 게이트 출력 인에이블신호(Gate Output Enable, GOE) 등이 포함된다. 게이트 스타트 펄스(GSP)는 첫 번째 게이트펄스(또는 스캔펄스)가 발생하는 타이밍을 제어하는 신호이다. 게이트 쉬프트 클럭(GSC)은 게이트 스타트 펄스(GSP)를 쉬프트시키기 위한 클럭신호이다. 게이트 출력 인에이블신호(GOE)는 게이트 드라이버(13)의 출력을 제어하는 신호이다.
- [0025] 소스 타이밍 제어신호에는 소스 스타트 펄스(Source Start Pulse, SSP), 소스 샘플링 클럭(Source Sampling Clock, SSC), 극성제어신호(Polarity : POL), 소스 출력 인에이블신호(Source Output Enable, SOE), 차지 셰어링 제어신호(Charge Sharing Control : CSC) 등이 포함된다. 소스 스타트 펄스(SSP)는 데이터 드라이버(12)의 데이터 샘플링 시작 타이밍을 제어하는 신호이다. 소스 샘플링 클럭(SSC)은 라이징 또는 폴링 에지에 기준하여 데이터 드라이버(12)에서 데이터의 샘플링 타이밍을 제어하는 클럭신호이다. 극성제어신호(POL)는 데이터 드라

이버(12)의 각 출력 채널에서 순차적으로 출력되는 데이터전압들의 극성을 제어하는 신호이다. 극성제어신호(POL)는 컬럼 인버전 방식에 대응하여 1 프레임 기간 단위로 반전되거나, 또는 수직 N 도트 인버전 방식에 대응하여 N 수평 기간 단위로 반전될 수 있다. 차지 웨어링 제어신호(CSC)는 데이터 드라이버(12)의 모든 출력 채널들을 일정 기간 동안 서로 쇼트시키기 위해 사용되는 신호이다.

- [0026] 데이터 드라이버(12)는 쉬프트 레지스터, 래치 어레이, 디지털-아날로그 변환기, 출력회로 등을 포함한다. 데이터 드라이버(12)는 소스 타이밍 제어신호에 따라 디지털 비디오 데이터(DATA)를 래치한 후, 래치된 데이터를 아날로그 정극성/부극성 감마보상전압으로 변환하여 소정 주기(1 프레임 기간, N 수평 기간)로 극성이 반전되는 데이터전압들을 다수의 출력 채널들을 통해 데이터라인들(DL)에 공급한다. 데이터 드라이버(12)는 타이밍 콘트롤러(11)로부터 공급되는 극성 제어신호(POL)에 따라 각 출력 채널에서 출력되는 데이터전압들의 극성을 컬럼 인버전 방식 또는 N 도트 인버전 방식에 따라 반전시킨다.
- [0027] 게이트 드라이버(13)는 데이터전압의 충전 타이밍을 기초로 설정되는 게이트 타이밍 제어신호들에 따라 게이트 펄스를 순차적으로 생성한 후, 이를 일정한 규칙에 따라 분할(또는 분리)하여 게이트라인들에 공급한다. 게이트 드라이버(13)의 쉬프트 레지스터는 GIP(Gate-driver In Panel) 방식에 따라 하부 기판상에 직접 형성될 수 있다.
- [0028] 표시패널(10)은 두 장의 기판 사이에 형성된 액정층을 포함한다. 표시패널(10)의 하부 기판에는 화소 어레이가 형성된다. 화소 어레이에는 데이터라인들(DL)과 게이트라인들(GL)의 교차부에 형성된 액정셀(C1c, 화소), 화소들의 화소전극(1)에 접속된 TFT들, 화소전극(1)과 대향되는 공통전극(2) 및 스토리지 커패시터(Cst)들이 포함된다. 액정셀들(C1c)은 각각 TFT(Thin Film Transistor)에 접속되어 화소전극(1)과 공통전극(2) 사이에 걸리는 전계에 의해 구동된다.
- [0029] 표시패널(10)의 상부 기판 상에는 블랙매트릭스, 적색, 녹색, 청색 컬러필터 등이 형성된다. 표시패널(10)의 상부 기판과 하부 기판에는 편광판이 각각 부착되고 액정의 프리틸트각(pre-tilt angle)을 설정하기 위한 배향막이 형성된다. 공통전극(2)은 TN(Twisted Nematic) 모드와 VA(Vertical Alignment) 모드와 같은 수직전계 구동방식에서 상부 기판 상에 형성되며, IPS(In Plane Switching) 모드와 FFS(Fringe Field Switching) 모드와 같은 수평전계 구동방식에서 화소전극(1)과 함께 하부 기판 상에 형성된다. 표시패널(10)은 TN(Twisted Nematic) 모드, VA(Vertical Alignment) 모드, IPS(In Plane Switching) 모드, FFS(Fringe Field Switching) 모드뿐만 아니라 어떠한 액정모드라도 구현될 수 있다.
- [0030] 본 발명의 액정표시장치는 투과형 액정표시장치, 반투과형 액정표시장치, 반사형 액정표시장치 등 어떠한 형태로도 구현될 수 있다. 투과형 액정표시장치와 반투과형 액정표시장치에서는 백라이트 유닛이 필요하다. 백라이트 유닛은 직하형(direct type) 백라이트 유닛 또는, 에지형(edge type) 백라이트 유닛으로 구현될 수 있다.
- [0031] 도 2에 도시된 바와 같이, 본 발명의 일 실시예에 따른 액정표시장치는 소비 전력을 줄이기 위한 방법으로, 화소들의 접속 구조를 Z 인버전 방식으로 설계할 수 있다. 도 2에서, D1 ~ D8은 데이터전압이 공급되는 데이터라인들의 일부이고, G1 ~ G4는 게이트펄스가 공급되는 게이트라인들의 일부이다. Z 인버전 방식의 경우, 홀수 라인의 화소들(PIX)은 TFT(Thin Film Transistor)에 접속되어 데이터라인의 우측 및 좌측 중 어느 하나에 인접하도록 각각 배치되고, 짝수 라인의 화소들은 TFT에 접속되어 데이터라인의 우측 및 좌측 중 나머지 하나에 인접하도록 각각 배치될 수 있다.
- [0032] 한편, 종래에는 액정표시장치의 소비전력을 저감함과 더불어 데이터 구동부(Source D-IC)의 발열 저감을 위해 홀수 프레임(Frame)에는 홀수 게이트라인만 구동하고, 짝수 프레임에는 짝수 게이트라인만 구동하는 저속 구동 방식이 제안된바 있다. 저속 구동 방식은 표시패널에 정지 영상이 표시되는 동안 소비전력을 절감할 수 있도록 구동 주파수를 낮춘다. (본 발명에서는 통상의 구동에 해당하는 노말 구동이 저속 구동 대비 구동 주파수가 빠르므로 이해를 돕기 위해 고속 구동이라 표현한다.)
- [0033] 또한, 이 방식은 FHD(Full High Definition) 해상도를 갖는 액정표시장치의 소비전력 저감과 더불어 수직 크로스토크 등의 화질 문제를 해소하기 위해 4 도트 인버전(Dot Inversion) 방식으로 구현된바 있다. 그런데, 앞서 설명된 종래 방식을 UHD(Ultra High Definition) 해상도를 갖는 액정표시장치에 그대로 적용할 경우 다음과 같은 문제가 나타났다.
- [0034] 도 3은 종래 구동방식에 따른 게이트펄스의 출력 특성을 보여주는 도면이고, 도 4는 종래 구동방식에 따른 데이터전압의 충전 특성을 보여주는 도면이고, 도 5는 종래 구동방식으로 UHD 해상도를 갖는 액정표시장치를 구동하였을 때 나타나는 문제를 설명하기 위한 도면이다.

- [0035] 도 3 및 도 4에 도시된 바와 같이, 종래 구동방식은 하나의 프레임을 홀수 프레임과 짝수 프레임으로 나눔과 더불어 홀수 프레임 동안 홀수 게이트라인만 구동하고, 짝수 프레임 동안 짝수 게이트라인만 구동한다. 즉, 종래 구동방식은 서브 프레임 간에 원 라인 바이 원 라인(one line by one line)으로 게이트펄스를 구분하여 출력한다.
- [0036] 구체적으로, 홀수 프레임(도 4의 좌측) 동안 제1, 제3, 제5 및 제7게이트라인(G1, G3, G5, G7)에는 스캔하이에 해당하는 게이트펄스가 전달되는 반면 짝수 게이트라인에는 게이트펄스가 미전달(Skip; 생략 또는 건너뛴)된다. 반대로, 짝수 프레임(도 4의 우측) 동안 제2, 제4, 제6 및 제8게이트라인(G2, G4, G6, G8)에는 스캔하이에 해당하는 게이트펄스가 전달되는 반면 홀수 게이트라인에는 게이트펄스가 미전달(Skip; 생략 또는 건너뛴)된다.
- [0037] 위와 같은 구동 방식에 의해, 표시패널에는 1/2로 나누어진 제1서브 프레임(1st Field)과 제2서브 프레임(2nd Field)이 모여 하나의 프레임(1 Frame)을 형성하게 된다. 이때, 위와 같은 구동 방식에 의해 표시패널 상에는 한 프레임 동안 4 도트 인버전(Dot Inversion) 방식으로 데이터전압들을 충전한 것과 같은 특성이 나타난다.
- [0038] 그런데, 액정표시장치의 표시패널의 해상도가 UHD로 커지게 되면 FHD 대비 1H(수평시간)이 줄어들게 되고 충전되는 시간이 줄어들게 된다. 이 때문에, 종래 구동방식으로 UHD 해상도를 갖는 액정표시장치를 구동하면 도 5와 같이 공통전압의 리플(Vcom Capacitance 증가에 따른 Ripple)이 커지게 된다. 이로 인하여, 공통전압이 정상 레벨로 복귀하는 시간이 지연됨은 물론 충전 특성이 저하된다.
- [0039] 구체적으로, 종래 구동방식을 UHD 해상도를 갖는 액정표시장치에 그대로 적용하게 되면, 도 4의 (c)와 같이 약 충전이 일어나는 게이트라인과 강충전이 일어나는 게이트라인이 두 개의 라인마다 발생하는 문제(휘도 편차로 인하여 액정패널에 미세 가로선이 나타남)가 나타난다.
- [0040] 이와 같은 문제를 해결하고자 연구한 결과, UHD 해상도를 갖는 액정표시장치의 소비전력을 저감함과 더불어 데이터 구동부의 발열 저감을 위해서는 다음과 같은 구동 방안이 요구되는 것으로 검토된다.
- [0041] 도 6은 본 발명의 일 실시예에 따른 게이트펄스의 출력 특성을 보여주는 도면이고, 도 7은 본 발명의 일 실시예에 따른 데이터전압의 충전 특성을 보여주는 도면이다.
- [0042] 도 6 및 도 7에 도시된 바와 같이, 본 발명의 일 실시예는 하나의 프레임을 홀수 프레임과 짝수 프레임으로 나누어 구동한다. 또한, 본 발명의 일 실시예는 홀수 및 짝수 프레임 중 선택된 제1 프레임(이하, 홀수 프레임으로 정의하지만 이는 짝수 프레임이 될 수도 있다.) 동안 제N+1 및 제N+2게이트라인 그리고 이에 대응되는 쌍을 이루는 게이트라인만 구동하고, 홀수 및 짝수 프레임 중 선택된 제2 프레임(이하, 짝수 프레임으로 정의하지만 이는 홀수 프레임이 될 수도 있다.) 동안 제N+3 및 제N+4게이트라인 그리고 이에 대응되는 쌍을 이루는 게이트라인만 구동한다. 즉, 본 발명의 일 실시예는 서브 프레임 간에 두 라인 바이 두 라인(two line by two line)으로 게이트펄스를 구분하여 출력한다.
- [0043] 구체적으로, 홀수 프레임(도 6의 좌측) 동안 제N+1 및 제N+2게이트라인(G1, G2)과 제N+5 및 제N+6게이트라인(G5, G6)(이하의 게이트라인 생략)에는 스캔하이에 해당하는 게이트펄스가 전달되는 반면 제N+3 및 제N+4게이트라인(G3, G4)과 제N+7 및 제N+8게이트라인(G7, G8)(이하의 게이트라인 생략)에는 게이트펄스가 미전달(Skip; 생략 또는 건너뛴)된다. 반대로, 짝수 프레임(도 6의 우측) 동안 제N+3 및 제N+4게이트라인(G3, G4)과 제N+7 및 제N+8게이트라인(G7, G8)(이하의 게이트라인 생략)에는 스캔하이에 해당하는 게이트펄스가 전달되는 반면 제N+1 및 제N+2게이트라인(G1, G2)과 제N+5 및 제N+6게이트라인(G5, G6)(이하의 게이트라인 생략)에는 게이트펄스가 미전달(Skip; 생략 또는 건너뛴)된다.
- [0044] 위와 같은 구동 방식에 의해, 표시패널에는 1/2로 나누어진 제1서브 프레임(1st Field)과 제2서브 프레임(2nd Field)이 모여 하나의 프레임(1 Frame)을 형성하게 된다. 이때, 데이터 드라이버는 4 도트 인버전(Dot Inversion) 방식으로 데이터전압들을 출력하지만, 표시패널 상에는 한 프레임 동안 수직 2 도트 인버전(Vertical 2 Dot Inversion) 방식으로 데이터전압들을 충전한 것과 같은 특성이 나타난다.
- [0045] 그 결과, 본 발명의 일 실시예에 따른 구동방식으로 UHD 해상도를 갖는 액정표시장치를 구동하면 도 7의 (c)와 같이 약충전이 일어나는 게이트라인과 강충전이 일어나는 게이트라인이 하나의 라인마다 발생하므로 종래 구동 방식 대비 휘도 편차 문제를 개선(완화)할 수 있다. 즉, 본 발명의 일 실시예는 약충전 영역을 2 라인 간격으로 분산하여 수직 2 도트 인버전과 동등 수준의 화질 품위를 유지할 수 있게 된다.
- [0046] 한편, 도 7의 (a)와 같이 홀수 프레임에 해당하는 제1 프레임(1st Field) 동안 제N-1게이트라인(도면에서 최상단의 게이트라인)에 약충전이 발생하고 제N게이트라인에 강충전이 발생한다. 이와 같은 형태로, 제1 프레임(1st

Field) 동안의 약충전은 제N-1게이트라인으로부터 4라인 밑에 위치하는 N+3게이트라인에도 발생한다. 그리고 제 1 프레임(1st Field) 동안의 강충전은 제N게이트라인으로부터 4라인 밑에 위치하는 N+4게이트라인에도 발생한다.

- [0047] 도 7의 (b)와 같이 짝수 프레임에 해당하는 제2 프레임(2nd Field) 동안 제N+1게이트라인에 약충전이 발생하고 제N+2게이트라인에 강충전이 발생한다. 이와 같은 형태로, 제2 프레임(2nd Field) 동안의 약충전은 제N+1게이트라인으로부터 4라인 밑에 위치하는 N+5게이트라인에도 발생한다. 그리고 제2 프레임(2nd Field) 동안의 강충전은 제N+2게이트라인으로부터 4라인 밑에 위치하는 N+6게이트라인에도 발생한다.
- [0048] 그 결과, 도 7의 (c)와 같이 제1 및 제2 프레임(1st Field, 2nd Field)을 포함하는 하나의 프레임(1Frame) 동안 약충전이 일어나는 게이트라인과 강충전이 일어나는 게이트라인은 하나의 라인마다 교번하여 발생하게 된다.
- [0049] 설명을 덧붙이면, 종래 구동방식은 약충전과 강충전이 일어나는 게이트라인이 하나의 프레임 동안 두 개의 라인마다 교번하여 발생하게 되므로 미세 가로선이 진한 선 형태로 나타난다. 반면, 본 발명의 일 실시예에 따른 구동방식은 약충전과 강충전이 일어나는 게이트라인이 하나의 프레임 동안 하나의 라인마다 교번하여 발생하게 되므로 미세 가로선이 약한 선 형태로 나타난다. 그러므로, 본 발명의 일 실시예에 따른 구동방식으로 UHD 해상도를 갖는 액정표시장치를 구동하면 종래 구동방식과 대비하여 미세 가로선이 나타나는 문제를 개선(완화)할 수 있다.
- [0050] 본 발명의 일 실시예의 구동방식을 구현하기 위해서는 라인 메모리의 사용 유무에 따라 구동 신호의 타이밍을 변경함과 더불어 주파수 가변 인지 개선을 위한 데이터전압의 극성을 변경할 수 있는데, 이는 이하에서 다룬다.
- [0051] 도 8은 게이트펄스의 출력 특성을 가변하기 위한 논리회로의 구성을 보여주는 도면이고, 도 9는 라인 메모리 미사용시 종래 구동방법과 본 발명의 제1실시예에 따른 구동방법을 비교하기 위해 홀수 프레임의 파형을 나타낸 도면이며, 도 10은 라인 메모리 미사용시 본 발명의 제1실시예에 따른 구동방법을 보여주기 위해 홀수 및 짝수 프레임의 파형을 나타낸 도면이고, 도 11은 라인 메모리 사용시 종래 구동방법과 본 발명의 제2실시예에 따른 구동방법을 비교하기 위해 홀수 프레임의 파형을 나타낸 도면이며, 도 12는 라인 메모리 사용시 본 발명의 제2실시예에 따른 구동방법을 보여주기 위해 홀수 및 짝수 프레임의 파형을 나타낸 도면이다.
- [0052] 도 8에 도시된 바와 같이, 게이트 드라이버의 제1스테이지는 게이트 스타트 펄스(GSP)와 게이트 쉬프트 클럭(GSC)에 따라 동작하여 출력신호를 생성하는 플립플롭 회로(FF)와 플립플롭 회로(FF)의 출력신호를 게이트 출력 인에이블 신호(GOE)로 마스킹하여 게이트펄스(GK)를 출력하는 앤드 게이트(AND)로 구현될 수 있다.
- [0053] 본 발명의 일 실시예에 따른 액정표시장치는 서브 프레임 간에 두 라인 바이 두 라인(two line by two line)으로 게이트펄스를 구분하여 출력할 수 있도록 도 8에 도시된 논리회로를 이용하여 게이트 드라이버의 스테이지를 구성할 수 있으나 이에 한정되지 않는다.
- [0054] 한편, 도 8에 도시된 게이트 드라이버의 경우, 게이트 출력 인에이블 신호(GOE)의 로직 상태(펄스의 구성)에 따라 게이트펄스의 출력이 가변된다. 이 때문에, 게이트 출력 인에이블 신호(GOE)와 게이트 스타트 펄스(GSP)는 라인 메모리의 사용 유무에 따라 하나의 신호를 사용하거나 두 개의 신호를 사용할 수 있다. 이하 위의 설명에 대한 이해를 도모하기 위한 실시예를 설명한다.
- [0055] [라인 메모리 미사용 기준 타이밍]
- [0056] 도 9에 도시된 바와 같이, 본 발명의 제1실시예에 따른 구동방법(도 9의 b)은 라인 메모리 미사용시 종래 구동방법(도 9의 a) 대비 게이트 쉬프트 클럭(GSC)과 게이트 스타트 펄스(GSP)를 가변해야 한다. 라인 메모리를 미사용하는 방식은 인터레이스(Interlace) 동작을 가능하게 하기 위해 게이트 출력 인에이블 신호(GOE)를 가변해야 한다.
- [0057] 도 10에 도시된 바와 같이, 본 발명의 제1실시예에 따른 구동방법은 홀수 프레임(Odd Frame Timing) 동안 제1 및 제2게이트라인(G1, G2)에 게이트펄스를 전달하고, 짝수 프레임(Even Frame Timing) 동안 제3 및 제4게이트라인(G3, G4)에 게이트펄스를 전달하도록 게이트 출력 인에이블 신호(GOE)를 동작(또는 가변)시킨다.
- [0058] 예컨대, 홀수 프레임(Odd Frame Timing) 동안 게이트 출력 인에이블 신호(GOE)는 제1 및 제2게이트라인(G1, G2)의 게이트펄스 출력 시간에 대응하여 로직하이에서 로직로우로 변경된다. 그리고 짝수 프레임(Even Frame Timing) 동안 게이트 출력 인에이블 신호(GOE)는 제3 및 제4게이트라인(G3, G4)의 게이트펄스 출력 시간에 대응하여 로직하이에서 로직로우로 변경된다. 이 방식은 게이트 출력 인에이블 신호(GOE)를 가변하여 서브 프레임

간에 두 라인 바이 두 라인(two line by two line) 형태의 인터레이스(Interlace) 동작을 가능하게 한다.

- [0059] [라인 메모리 사용 기준 타이밍]
- [0060] 도 11에 도시된 바와 같이, 본 발명의 제2실시예에 따른 구동방법(도 11의 b)은 라인 메모리 사용시 종래 구동 방법(도 11의 a) 대비 게이트 쉬프트 클럭(GSC)을 가변해야 한다. 라인 메모리를 사용하는 방식은 인터레이스(Interlace) 구동시 게이트온 타이밍(Gate On Timing)을 늘려 휘도 개선 효과를 얻을 수도 있다.
- [0061] 도 12에 도시된 바와 같이, 본 발명의 제2실시예에 따른 구동방법은 홀수 프레임(Odd Frame Timing) 동안 제1 및 제2게이트라인(G1, G2)에 게이트펄스를 전달하고, 짝수 프레임(Even Frame Timing) 동안 제3 및 제4게이트라인(G3, G4)에 게이트펄스를 전달하도록 게이트 출력 인에이블 신호(GOE)를 동작(또는 가변)시킨다.
- [0062] 예컨대, 홀수 프레임(Odd Frame Timing) 동안 게이트 출력 인에이블 신호(GOE)는 제1 및 제2게이트라인(G1, G2)의 게이트펄스 출력 시간에 대응하여 로직하이에서 로직로우로 변경된다. 그리고 짝수 프레임(Even Frame Timing) 동안 게이트 출력 인에이블 신호(GOE)는 제3 및 제4게이트라인(G3, G4)의 게이트펄스 출력 시간에 대응하여 로직하이에서 로직로우로 변경된다.
- [0063] 이 방식은 게이트 출력 인에이블 신호(GOE)를 가변하여 서브 프레임 간에 두 라인 바이 두 라인(two line by two line) 형태의 인터레이스(Interlace) 동작을 가능하게 한다. 이 방식은 홀수 프레임(Odd Frame Timing) 동안 입력된 데이터신호를 출력하고, 짝수 프레임(Even Frame Timing) 동안 라인 메모리에 저장되어 있던 데이터 신호를 불러들인 후 출력하게 된다.
- [0064] [제1 및 제2실시예의 비교]
- [0065] 제1실시예와 같이 라인 메모리를 미사용할 경우, 게이트 쉬프트 클럭(GSC)과 게이트 스타트 펄스(GSP)가 가변된 후 바로 충전이 일어나게 되므로 전압 충전 특성이 다소 저하될 수 있다. 반면, 제2실시예와 같이 라인 메모리를 사용할 경우, 게이트 쉬프트 클럭(GSC)이 가변되고 1 H(수평 시간) 지연된 시점에서 충전이 일어나게 되므로 라인 메모리를 미사용할 때보다 전압 충전 특성이 개선될 수 있다.
- [0066] 그러므로, 본 발명은 액정표시장치의 구성, 응답 특성 및 충전 특성 등에 따라 라인 메모리를 사용하는 형태나 라인 메모리를 미사용하는 형태 중 하나의 방식으로 구현될 수 있다.
- [0067] 한편, 본 발명의 실시예와 같은 방식으로 액정표시장치를 구동하는 동안 구동 주파수를 가변(저속 <-> 고속)하게 되면, 인버전 방식의 변경으로 인하여 극성이 반복되는 라인에 글리치(Glitch) 형태의 화면 깜빡임(표시품질 저하)이 발생할 수 있다. 본 발명의 일 실시예는 UHD 해상도를 갖는 액정표시장치 구현시 표시패널 상에 글리치 형태의 노이즈가 발생하는 문제를 방지 및 개선한다.
- [0068] 도 13은 실험예에 따른 구동 방식을 나타낸 예시도이고, 도 14는 실험예에 따른 구동 방식의 문제점을 보여주는 도면이며, 도 15는 본 발명의 일 실시예에 따른 구동 방식을 개략적으로 나타낸 예시도이고, 도 16은 본 발명의 일 실시예에 따른 구동 방식의 개선점을 보여주는 도면이다.
- [0069] 도 13 및 도 14에 도시된 바와 같이, 실험예에 따른 구동 방식을 이용하여 구동 주파수를 저속(예: 30Hz) <-> 고속(예: 60Hz)으로 가변하게 되면 게이트 스킵 라인의 수가 순간적으로 변하게 된다.
- [0070] 예컨대, 저속 구동 모드에서 고속 구동 모드로 구동 주파수가 가변하게 되면 게이트라인 측에서는 1/2 스킵 구동을 하다가 모든 게이트라인이 구동을 하게 된다. 이와 달리, 고속 구동 모드에서 저속 구동 모드로 구동 주파수가 가변하게 되면 게이트라인 측에서는 모든 게이트라인이 구동을 하다가 1/2 스킵 구동을 하게 된다.
- [0071] 앞서 설명한 바와 같이, 저속 구동 모드에서는 표시패널의 게이트라인들 중 1/2에 대해 게이트펄스의 출력을 생략하기 위해 홀수 프레임 동안 제N+1 및 제N+2게이트라인 그리고 이에 대응되는 쌍을 이루는 게이트라인만 구동하고, 짝수 프레임 동안 제N+3 및 제N+4게이트라인 그리고 이에 대응되는 쌍을 이루는 게이트라인만 구동하는 1/2 스킵 구동을 한다. 그리고 고속 구동 모드에서는 표시패널의 모든 게이트라인들에 대해 게이트펄스를 출력한다. 그리고 저속 구동 모드와 고속 구동 모드 사이의 과도기 구간에서는 표시패널의 게이트라인들 중 1/4에 대해 게이트펄스의 출력을 생략하는 1/4 스킵 구동을 한다.
- [0072] 1/4 스킵 구동의 경우 1/2 스킵 구동과 유사하게 제N+1 내지 제N+J(J는 8 이상 정수)게이트라인 그리고 이에 대응되는 쌍을 이루는 게이트라인만 구동하고, 짝수 프레임 동안 제N+K(K는 J 이후의 숫자) 및 제N+R(R은 K + 8 이상 정수)게이트라인 그리고 이에 대응되는 쌍을 이루는 게이트라인만 구동한다. 1/2 스킵 구동과 1/4 스킵 구동을 할 경우 게이트라인들의 개수 즉 해상도에 따라 게이트펄스가 출력되는 위치와 게이트펄스가 출력되지 않

고 스킵되는 위치는 달라진다.

- [0073] 이와 같은 구동 방식에 의해, 일부 게이트라인에서 동일 극성의 유지 시간(극성 겹침)이 3 내지 4개의 서브 프레임까지 반복되는 현상이 나타남을 발견하였다. 실험예에 따른 구동 방식은 구동 모드 변경을 위한 주파수 가변 시 표시패널 상에 글리치 형태의 노이즈가 순간적으로 발생하게 된다. 이를 해소하기 위한 실험을 반복한 결과 다음에 설명되는 실시예로 이 문제를 방지 및 개선할 수 있었다.
- [0074] 도 15 및 도 16에 도시된 바와 같이, 본 발명의 일 실시예에 따른 구동 방식은 구동 주파수를 저속(예: 30Hz) <-> 고속(예: 60Hz)으로 가변할 경우 주파수가 변경되는 과도기 구간 동안 N개(N은 1 이상 정수)의 보상 서브 프레임을 삽입한다.
- [0075] 보상 서브 프레임의 삽입은 타이밍 콘트롤러에 의해 이루어지고, 타이밍 콘트롤러와 연동하는 라인 메모리의 사용 유무에 따라 게이트 드라이버를 제어하는 타이밍 신호(예: 게이트 출력 인에이블 신호 등)의 동작 타이밍이 달라진다.
- [0076] 한편, 과도기 구간 동안 삽입되는 N개의 보상 서브 프레임은 두 개의 보상 서브 프레임으로 구성될 수 있다. 그리고 저속 구동 모드에서 고속 구동 모드로 변환될 때 마련되는 두 개의 보상 서브 프레임 간의 극성 변환 규칙과 고속 구동 모드에서 저속 구동 모드로 변환될 때 마련되는 두 개의 보상 서브 프레임 간의 극성 변환 규칙은 상이하다.
- [0077] 또한, 저속 구동 모드에서 고속 구동 모드로 구동 주파수가 가변하게 되면 1/2 스킵 구동을 하다가 제1 및 제2 보상 서브 프레임 동안 1/4 스킵 구동을 한 후 고속 구동 모드로 전환되면서 모든 게이트라인이 구동을 하게 된다. 그리고, 고속 구동 모드에서 저속 구동 모드로 구동 주파수가 가변하게 되면 모든 게이트라인이 구동을 하다가 제1 및 제2보상 서브 프레임 동안 1/4 스킵 구동을 한 후 저속 구동 모드로 전환되면서 1/2 스킵 구동을 하게 된다.
- [0078] 이와 같은 구동 방식에 의해, 일부 게이트라인에서 동일 극성의 유지 시간(극성 겹침)이 나타나더라도 최대 2개의 서브 프레임까지만 반복되는 현상이 나타남을 발견하였다. 즉, 본 발명의 일 실시예에 따른 구동 방식은 구동 모드 변경을 위한 주파수 가변 시 표시패널 상에 글리치 형태의 노이즈가 거의 발생하지 않으므로 실험예에서 나타나는 문제를 방지 및 개선할 수 있었다. 주파수의 가변 구간 동안 보상 서브 프레임을 삽입한 결과 극성 반복의 최소화 및 게이트 스킵(Gate Skip) 라인의 수가 순차적으로 변하게 되어 화면 전환이 부드럽게 이루어졌다.
- [0079] 도 17은 본 발명의 일 실시예에 따른 구동 방식을 설명하기 위한 흐름도이고, 도 18 및 도 19는 본 발명의 일 실시예에 따른 구동 방식을 구체적으로 설명하기 위한 예시도들이다.
- [0080] 도 17에 도시된 바와 같이, 본 발명의 일 실시예에 따른 구동 방식은 저속 구동 모드에서 고속 구동 모드로 전환될 때의 보상 방식과 고속 구동 모드에서 저속 구동 모드로 전환될 때의 보상 방식이 상이하다.
- [0081] 먼저, 구동 주파수의 가변 여부를 감지한다(S110). 만약, 구동 주파수의 가변이 없는 경우(N), 장치는 구동 주파수의 가변 여부를 계속 감지하게 된다.
- [0082] 이와 달리, 구동 주파수의 가변이 있는 경우(Y), 장치는 구동 주파수의 가변이 저속(AHz; 예 30Hz) 구동 모드에서 고속(AHz; 예 60Hz) 구동 모드로 전환된 것인지 판단한다(S120). 만약, 저속 구동 모드에서 고속 구동 모드로 전환된 것이 아닌 경우(N), 장치는 고속 구동 모드에서 저속 구동 모드로 전환된 것인지 여부를 재 판단한다(S150).
- [0083] 이와 달리, 구동 주파수의 가변이 저속 구동 모드에서 고속 구동 모드로 전환된 경우(Y), 장치는 제1방식으로 N개의 보상 서브 프레임을 마련한다. 그리고 저속 구동 모드에 해당하는 1/2 스킵 구동을 하다가 보상 서브 프레임 동안 1/4 스킵 구동을 한 후 고속 구동 모드로 전환되면서 모든 게이트라인이 구동을 하게 된다(S130).
- [0084] 이후, 구동 주파수의 가변 여부를 감지한다(S140). 만약, 구동 주파수의 가변이 없는 경우(N), 장치는 구동 주파수의 가변 여부를 계속 감지하게 된다.
- [0085] 이와 달리, 구동 주파수의 가변이 있는 경우(Y), 장치는 구동 주파수의 가변이 고속 구동 모드에서 저속 구동 모드로 전환된 것인지 판단한다(S150). 만약, 고속 구동 모드에서 저속 구동 모드로 전환된 것이 아닌 경우(N), 장치는 저속 구동 모드에서 고속 구동 모드로 전환된 것인지 여부를 재 판단한다(S120).
- [0086] 이와 달리, 구동 주파수의 가변이 고속 구동 모드에서 저속 구동 모드로 전환된 경우(Y), 장치는 제2방식으로 N

개의 보상 서브 프레임을 마련한다. 그리고 고속 구동 모드에 해당하는 모든 게이트라인이 구동을 하다가 보상 서브 프레임 동안 1/4 스킵 구동을 한 후 저속 구동 모드로 전환되면서 1/2 스킵 구동을 하게 된다(S160).

- [0087] 도 18에 도시된 바와 같이, 저속 구동 모드에서 고속 구동 모드로 구동 주파수가 가변되는 경우 다음과 같은 규칙에 따라 보상 서브 프레임이 삽입되는 동작이 수행된다. 이 규칙에 따르면, 마지막 동작을 좌우하는 서브 프레임이 2 서브 프레임 앞(1F)이라도 같은 극성이 유지되는 시간은 두 개의 서브 프레임(1F, 2F)이 된다.
- [0088] ㄱ) 저속 구동 모드의 마지막 극성과 고속 구동 모드의 첫 동작 극성이 같은 라인의 경우 삽입되는 보상 서브 프레임 구간 동안 게이트 출력 인에이블신호(GOE)는 반대의 극성으로 한번 가변된다. 이때, 제1보상 서브 프레임(3F)은 이 전전의 서브 프레임(1F)과 반대의 극성으로 마련되고, 제2보상 서브 프레임(4F)은 제1보상 서브 프레임(3F)과 반대의 극성으로 마련한다.
- [0089] a) 극성 변환 2 서브 프레임 앞에서 저속 구동 모드로 동작하는 경우(1F 때): 첫 번째 삽입되는 제1보상 서브 프레임(3F)에서 게이트 출력 인에이블신호(GOE)는 해당 라인의 극성이 반대로 충전되도록 가변된다. 이와 같이, 보상 서브 프레임을 기준으로 2 서브 프레임 앞에서 극성 변환이 나타나는 경우, 제1보상 서브 프레임(3F)의 해당 게이트라인에 게이트펄스가 인가되는 반면, 제2보상 서브 프레임(4F)에 인가되는 게이트펄스는 스킵된다.
- [0090] b) 극성 변환 1 서브 프레임 앞에서 저속 구동 모드로 동작하는 경우(2F 때): 두 번째 삽입되는 제2보상 서브 프레임(4F)에서 게이트 출력 인에이블신호(GOE)는 해당 라인의 극성이 반대로 충전되도록 가변된다. 이와 같이, 보상 서브 프레임을 기준으로 1 서브 프레임 앞에서 극성 변환이 나타나는 경우, 제2보상 서브 프레임(4F)의 해당 게이트라인에 게이트펄스가 인가되는 반면, 제1보상 서브 프레임(3F)에 인가되는 게이트펄스는 스킵된다.
- [0091] ㄴ) 저속 구동 모드의 마지막 극성과 고속 구동 모드의 첫 동작 극성이 다른 라인의 경우 제1보상 서브 프레임(3F) 구간 동안 게이트 출력 인에이블신호(GOE)는 반대의 극성으로 가변된다. 그리고, 제2보상 서브 프레임(4F) 구간 동안 게이트 출력 인에이블신호(GOE)는 다시 반대의 극성으로 가변된다. 이때, 제1보상 서브 프레임(3F)은 이전의 마지막 서브 프레임(2F)과 반대의 극성으로 마련되고, 제2보상 서브 프레임(4F)은 제1보상 서브 프레임(3F)과 반대의 극성으로 마련된다.
- [0092] 도 19에 도시된 바와 같이, 고속 구동 모드에서 저속 구동 모드로 구동 주파수가 가변되는 경우 다음과 같은 규칙에 따라 보상 서브 프레임이 삽입되는 동작이 수행된다. 이 규칙에 따르면, 시작 동작을 좌우하는 서브 프레임이 2 서브 프레임 후(6F)라도 같은 극성이 유지되는 시간은 두 개의 서브 프레임(4F, 5F)이 된다.
- [0093] ㄱ) 고속 구동 모드의 마지막 극성과 저속 구동 모드의 첫 동작 극성이 같은 라인의 경우 삽입되는 보상 서브 프레임 구간 동안 게이트 출력 인에이블신호(GOE)는 반대의 극성으로 한번 가변된다. 이때, 제1 및 제2보상 서브 프레임(3F, 4F)은 이전의 서브 프레임(2F)과 반대의 극성으로 마련된다.
- [0094] a) 극성 변환 후 첫 서브 프레임에서 저속 구동 모드로 동작(5F)하는 경우: 첫 번째 삽입되는 제1보상 서브 프레임(3F)에서 게이트 출력 인에이블신호(GOE)는 해당 라인의 극성이 반대로 충전되도록 가변된다.
- [0095] b) 극성 변환 후 두 번째 서브 프레임에서 저속 구동 모드로 동작(6F)하는 경우: 두 번째 삽입되는 제2보상 서브 프레임(4F)에서 게이트 출력 인에이블신호(GOE)는 해당 라인의 극성이 반대로 충전되도록 가변된다.
- [0096] ㄴ) 고속 구동 모드의 마지막 극성과 저속 구동 모드의 첫 동작 극성이 다른 라인의 경우 삽입되는 제1보상 서브 프레임(3F) 구간 동안 게이트 출력 인에이블신호(GOE)는 반대의 극성으로 가변된다. 그리고, 제2보상 서브 프레임(4F) 구간 동안 게이트 출력 인에이블신호(GOE)는 다시 반대의 극성으로 가변된다. 이때, 제1보상 서브 프레임(3F)은 전 서브 프레임(2F)과 반대의 극성으로 마련되고, 제2보상 서브 프레임(4F)은 제1보상 서브 프레임(3F)과 반대의 극성으로 마련된다.
- [0097] 본 발명의 일 실시예에 따르면, 저속 구동 모드에서는 수직 4 도트 인버전(Vertical 4Dot Inversion) 구동을 하게 되고, 고속 구동 모드에서는 수직 2 도트 인버전(Vertical 2Dot Inversion)으로 동작하도록 액정표시장치가 구현된다.
- [0098] 위의 규칙에 따라 동작하면 주파수 변환 시, 극성 시작 위치가 바뀐다 해도 1/4 스킵 구동(3/4 라인 동작)시키면 기 발견된 문제의 해결을 위한 동작이 가능하게 된다. 그리고 보상 서브 프레임이 삽입되는 구간 동안 주파수 간의 극성이 다르면 두 번 모두 동작(1/2 라인 동작)하고, 극성이 같은 경우에는 이들 중 하나의 보상 서브 프레임만 동작하므로(조건에 따라 서로 다른 서브 프레임에서 1/4 라인 동작) 1/4 라인을 스킵하는 형태로 동작하게 된다.

[0099] 이상 본 발명은 UHD 해상도를 갖는 액정표시장치 구현시 소비전력을 저감함과 더불어 데이터 구동부(Source D-IC)의 발열을 저감할 수 있는 효과가 있다. 또한, 본 발명은 구동 모드 변경을 위한 주파수 가변 시 표시패널 상에 글리치 형태의 노이즈를 방지 및 개선하여 표시품질을 향상하는 효과가 있다. 또한, 본 발명은 라인 메모리를 사용하거나 미사용할 수 있는 형태로 구현할 수 있는 효과가 있다.

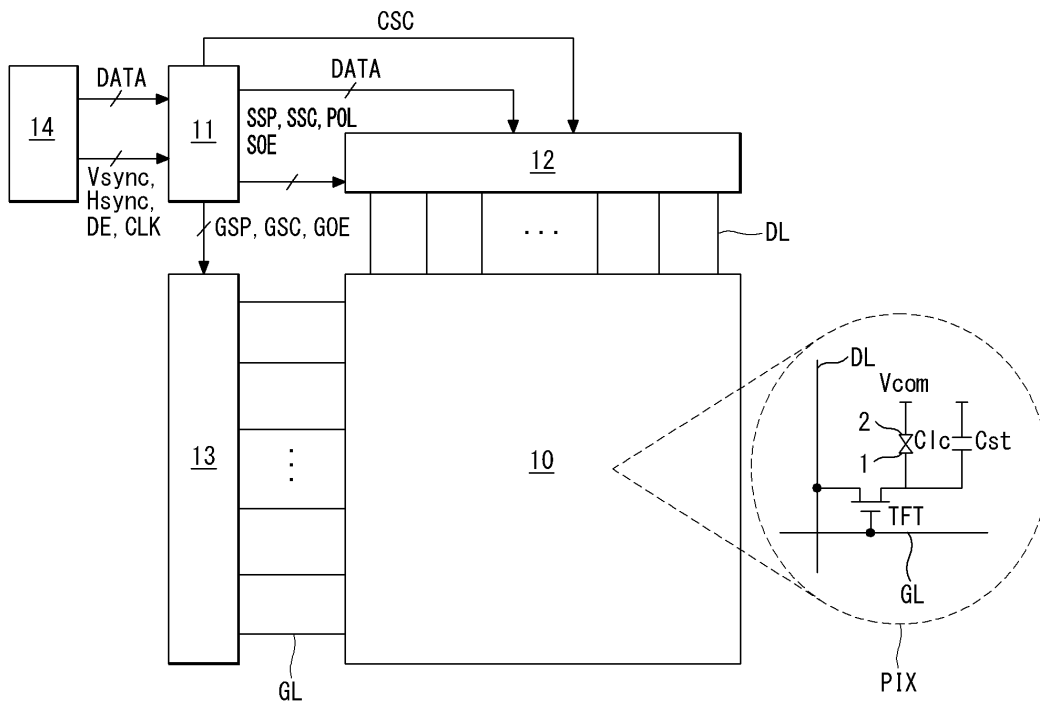
[0100] 이상 첨부된 도면을 참조하여 본 발명의 실시예를 설명하였지만, 상술한 본 발명의 기술적 구성은 본 발명이 속하는 기술 분야의 당업자가 본 발명의 그 기술적 사상이나 필수적 특징을 변경하지 않고서 다른 구체적인 형태로 실시될 수 있다는 것을 이해할 수 있을 것이다. 그러므로 이상에서 기술한 실시 예들은 모든 면에서 예시적인 것이며 한정적인 것이 아닌 것으로서 이해되어야 한다. 아울러, 본 발명의 범위는 상기 상세한 설명보다는 후술하는 특허청구범위에 의하여 나타내어진다. 또한, 특허청구범위의 의미 및 범위 그리고 그 등가 개념으로부터 도출되는 모든 변경 또는 변형된 형태가 본 발명의 범위에 포함되는 것으로 해석되어야 한다.

부호의 설명

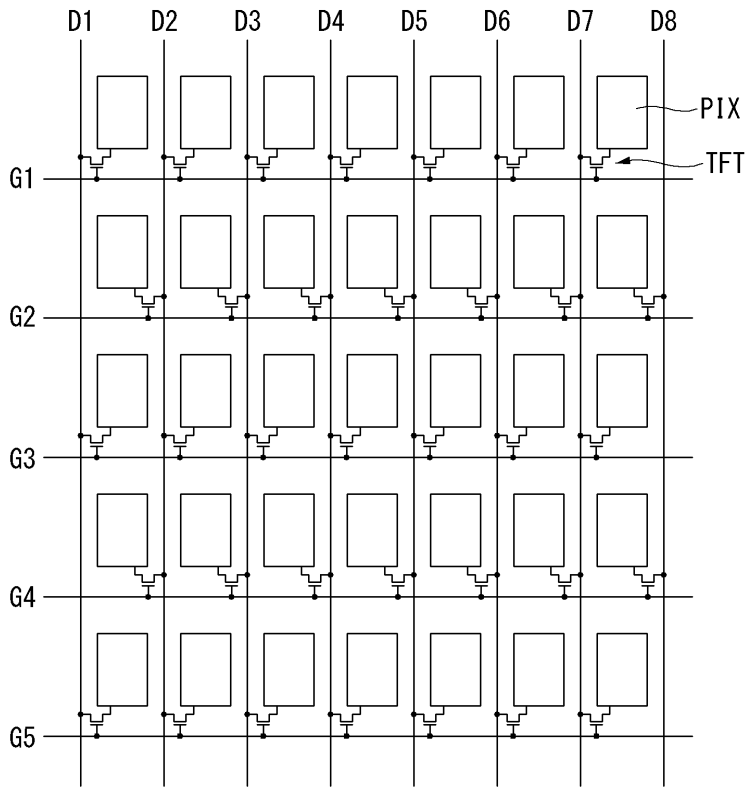
- [0101] 10: 표시패널 11: 타이밍 컨트롤러
- 12: 데이터 드라이버 13: 게이트 드라이버
- 14: 호스트 시스템

도면

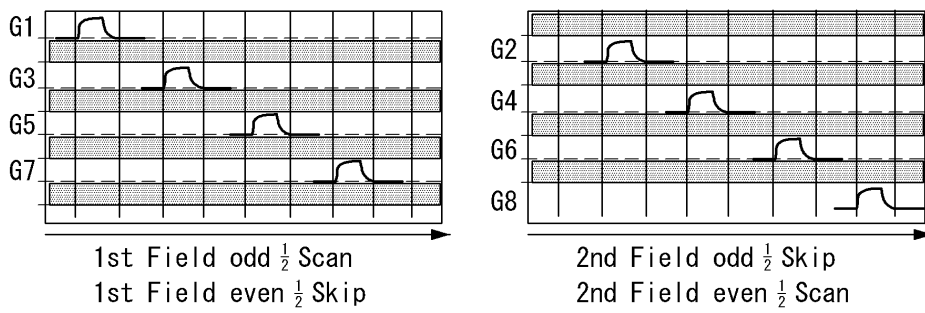
도면1



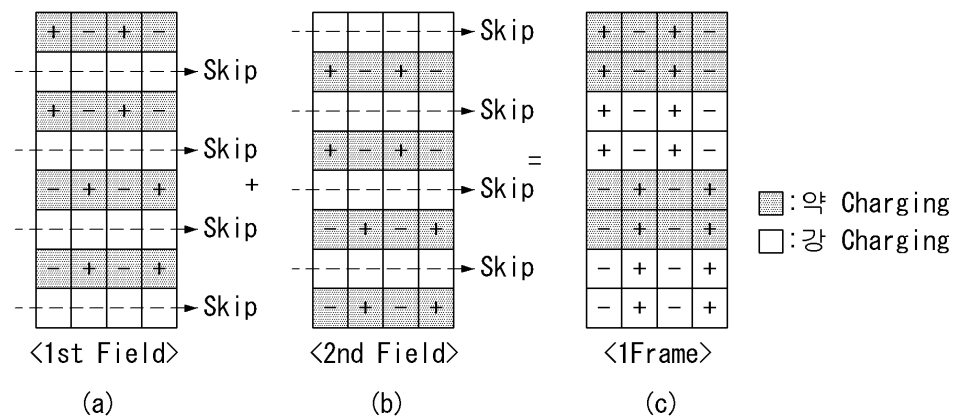
도면2



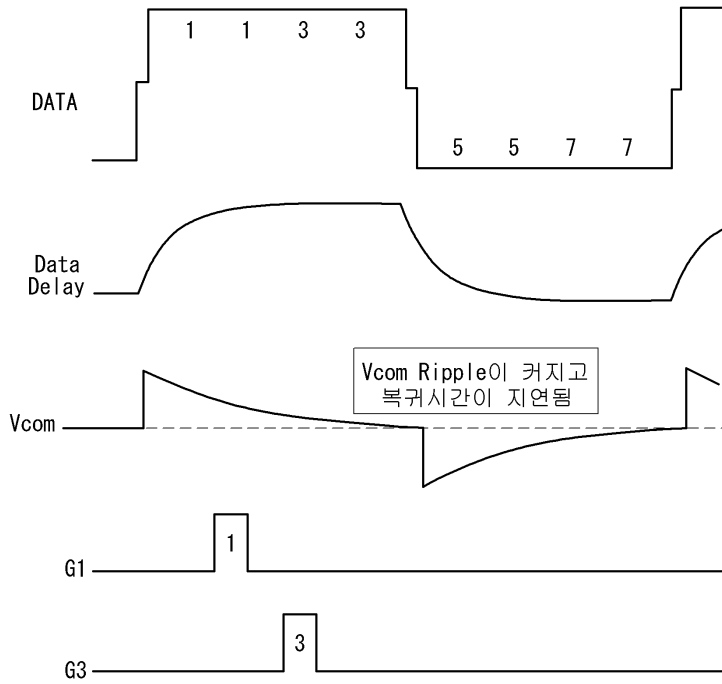
도면3



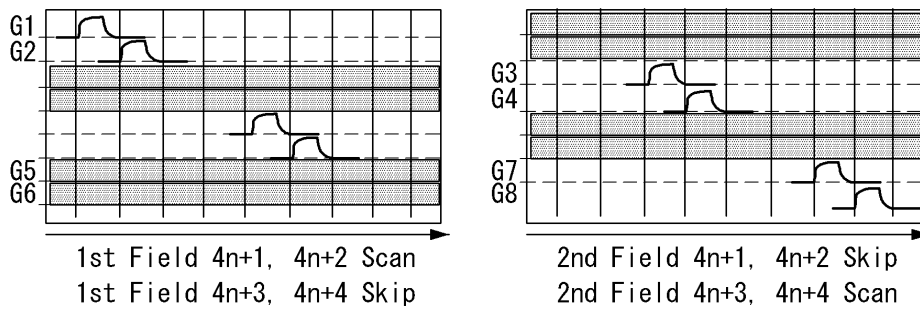
도면4



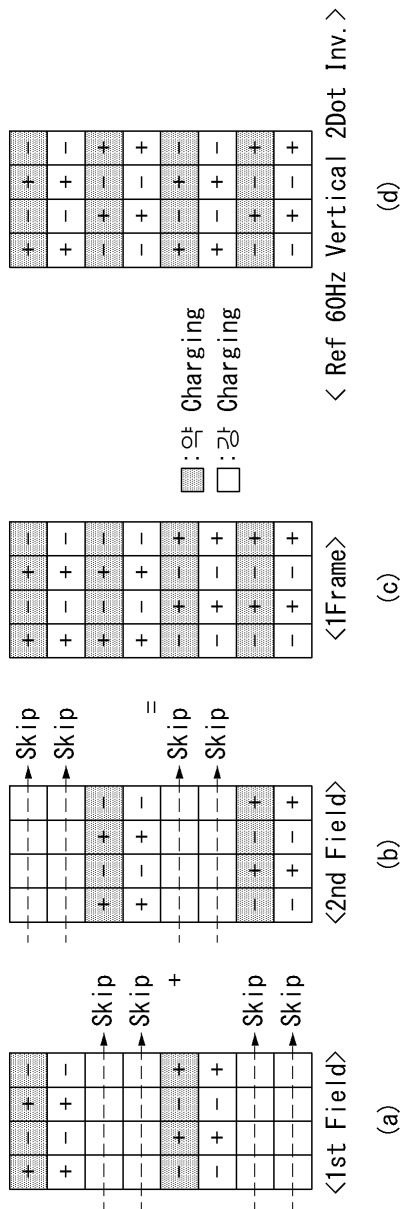
도면5



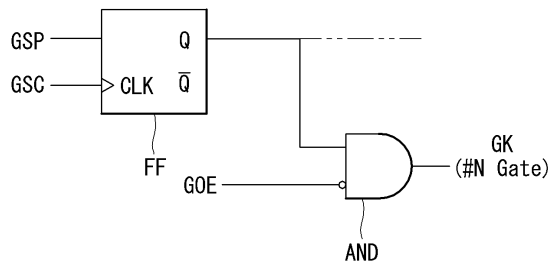
도면6



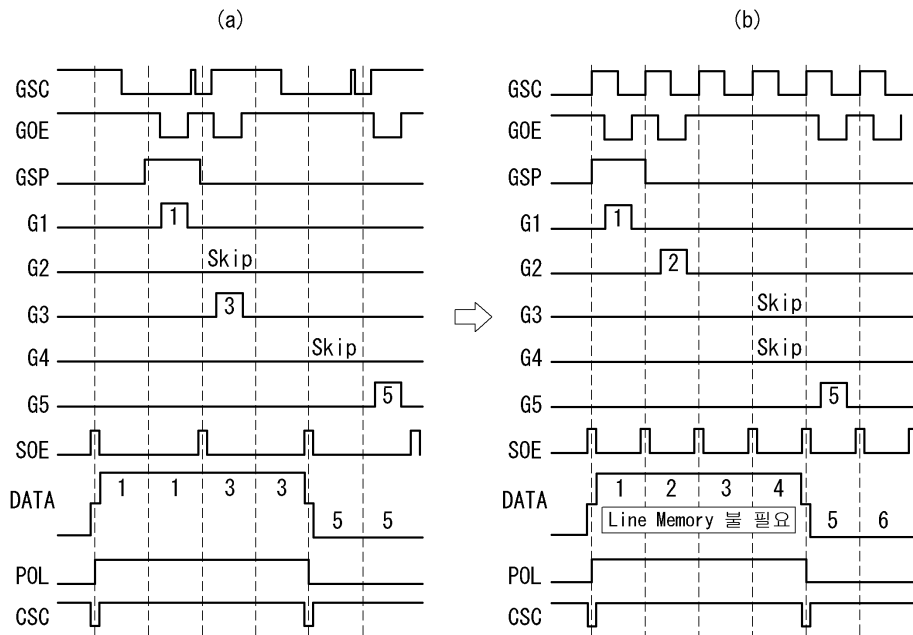
도면7



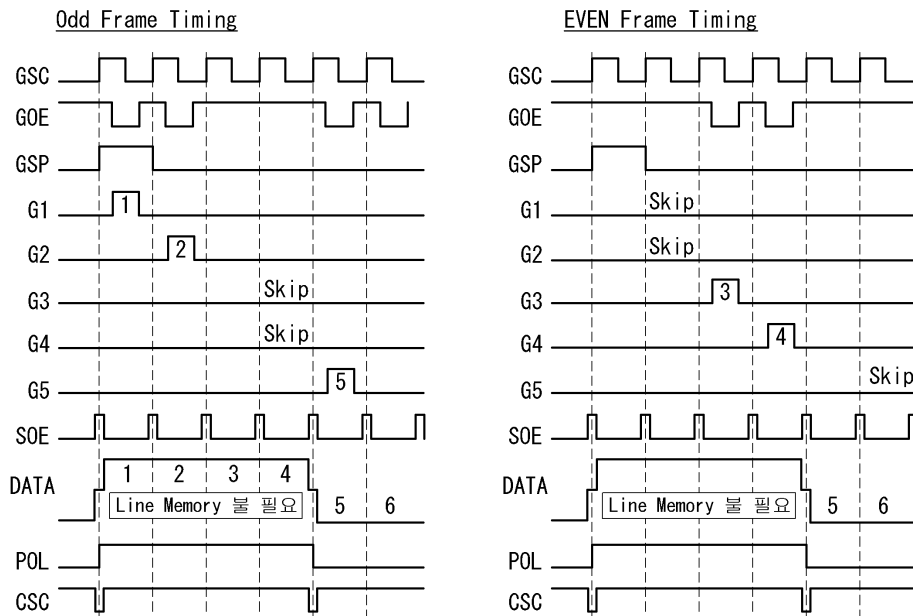
도면8



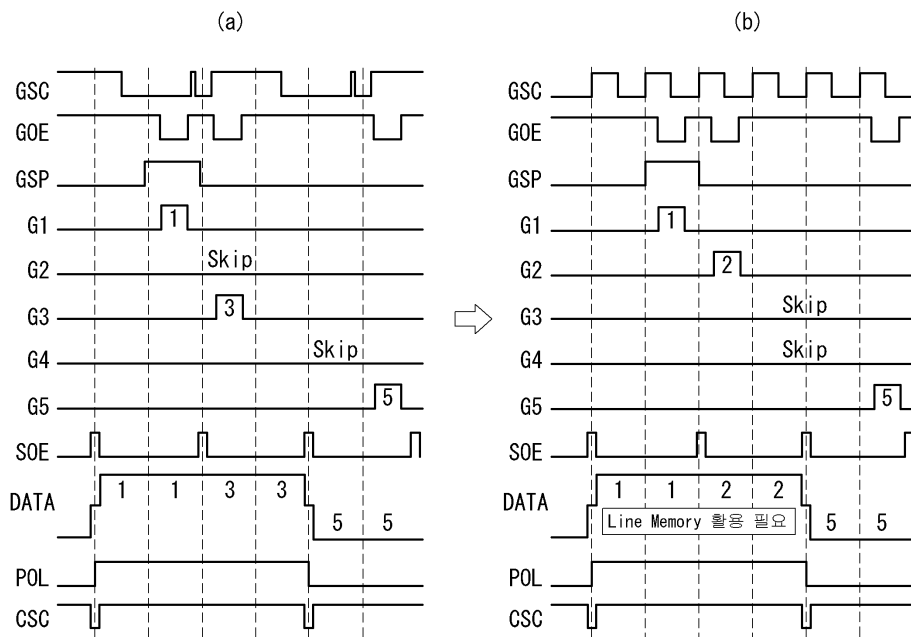
도면9



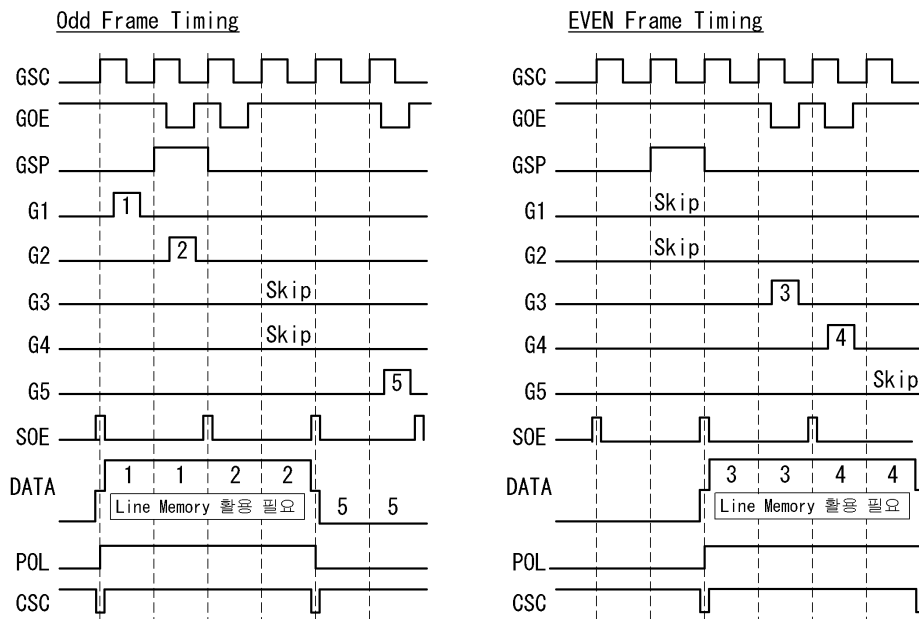
도면10



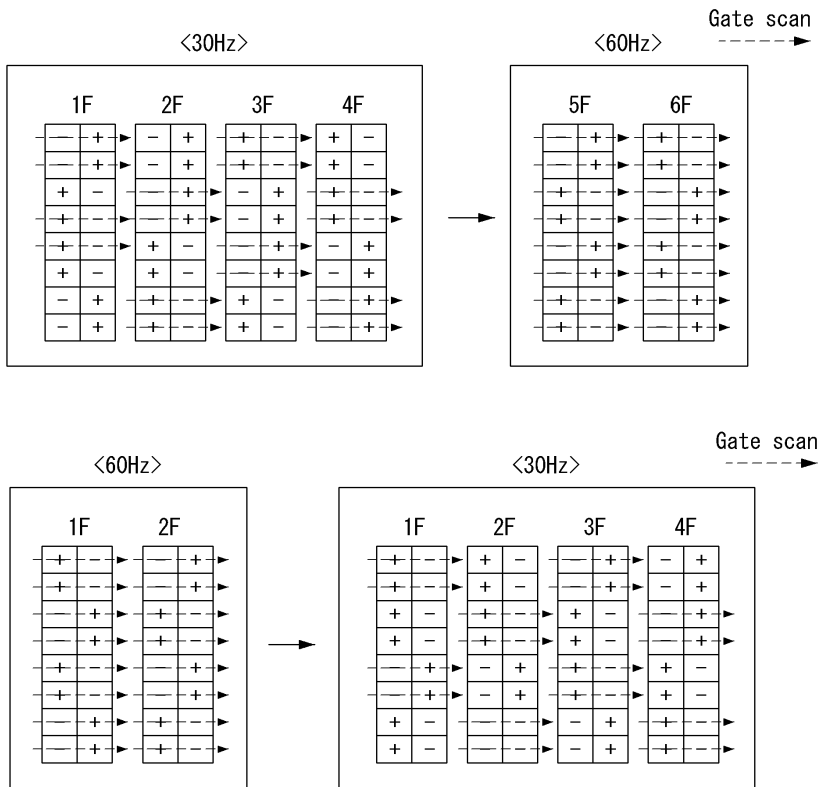
도면11



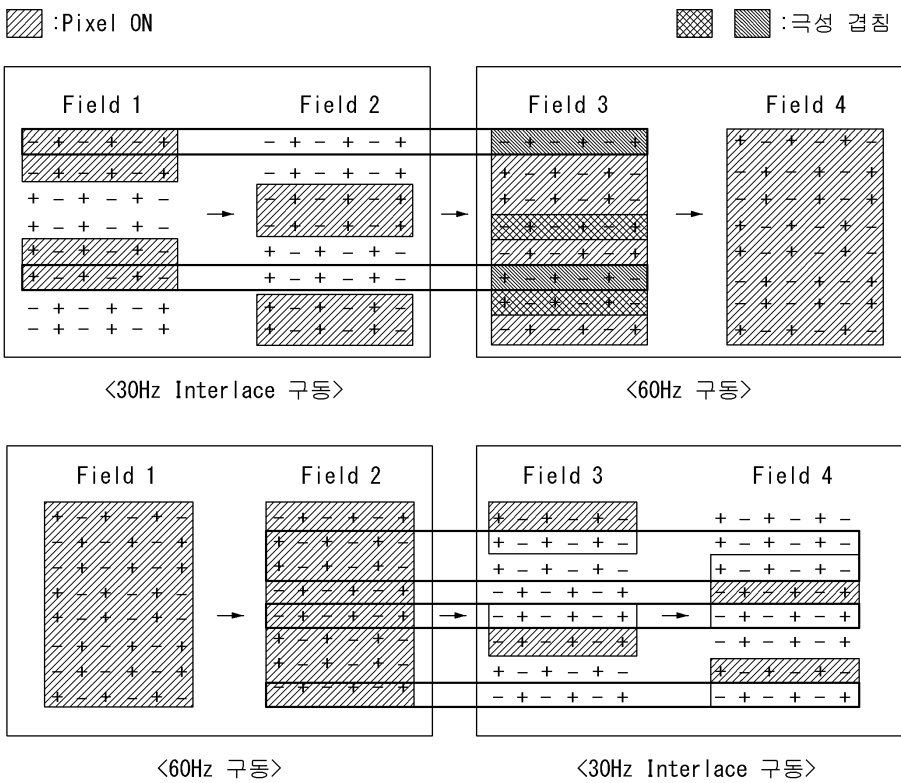
도면12



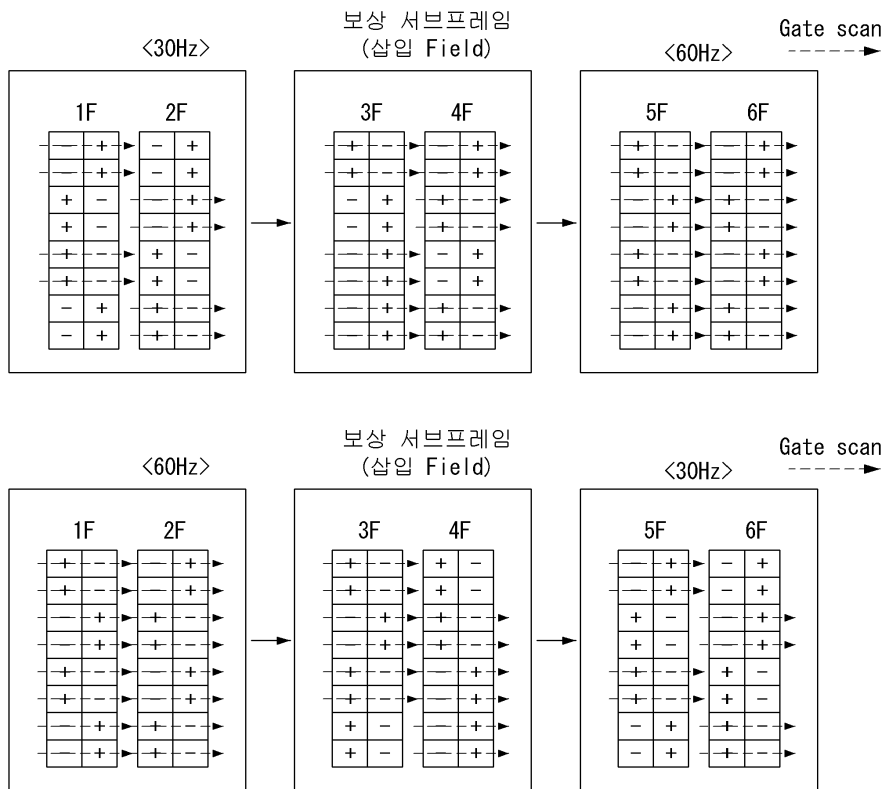
도면13



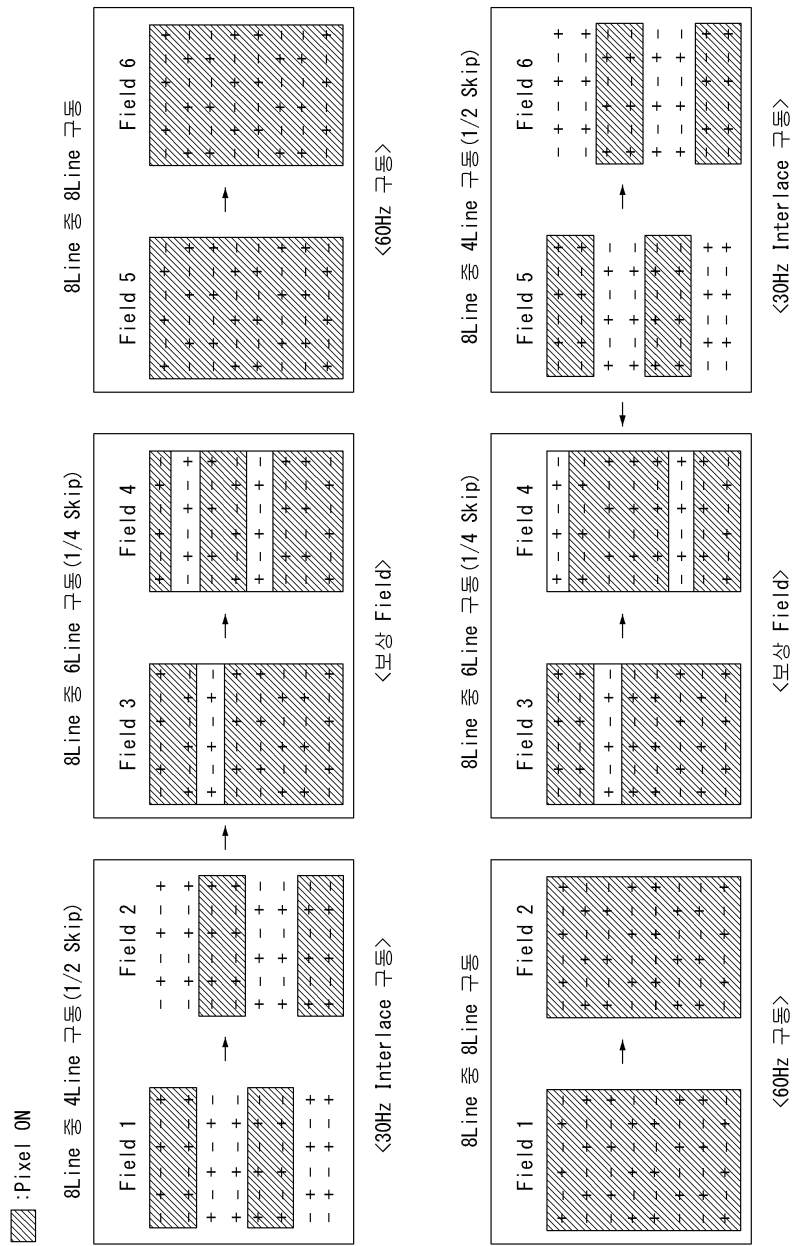
도면14



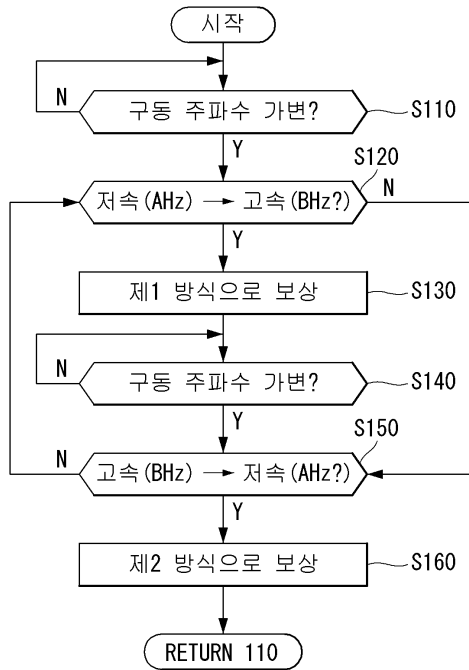
도면15



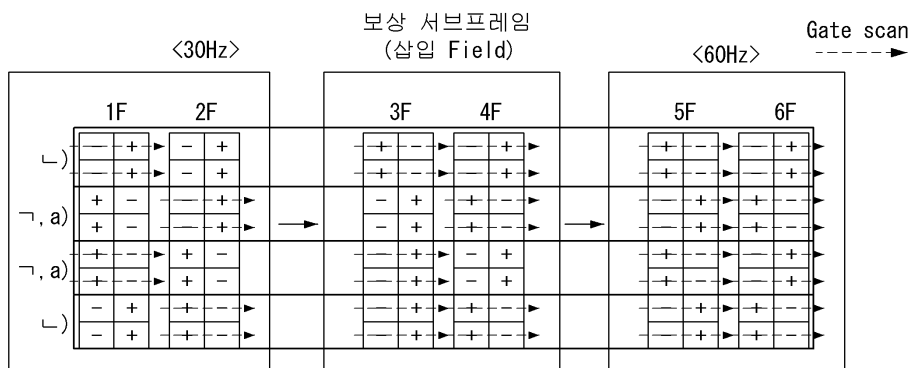
도면16



도면17



도면18



도면19

