

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第6723863号
(P6723863)

(45) 発行日 令和2年7月15日(2020.7.15)

(24) 登録日 令和2年6月26日(2020.6.26)

(51) Int. Cl.	F 1				
G 0 6 F 12/06	(2006.01)	G 0 6 F	12/06	5 2 0 F	
G 0 6 F 12/00	(2006.01)	G 0 6 F	12/00	5 9 7 U	
G 1 1 C 29/00	(2006.01)	G 1 1 C	29/00	4 1 0	
G 0 6 F 11/10	(2006.01)	G 0 6 F	11/10	6 6 2	

請求項の数 11 (全 17 頁)

(21) 出願番号	特願2016-151256 (P2016-151256)	(73) 特許権者	000000376
(22) 出願日	平成28年8月1日(2016.8.1)		オリンパス株式会社
(65) 公開番号	特開2018-22224 (P2018-22224A)		東京都八王子市石川町2951番地
(43) 公開日	平成30年2月8日(2018.2.8)	(74) 代理人	110002907
審査請求日	令和1年7月8日(2019.7.8)		特許業務法人イトーシン国際特許事務所
		(74) 代理人	100076233
			弁理士 伊藤 進
		(74) 代理人	100101661
			弁理士 長谷川 靖
		(74) 代理人	100135932
			弁理士 篠浦 治
		(72) 発明者	松葉 裕海
			東京都八王子市石川町2951番地 オリンパス株式会社内

最終頁に続く

(54) 【発明の名称】 組み込みシステム、撮影機器及びリフレッシュ方法

(57) 【特許請求の範囲】

【請求項1】

フラッシュメモリに記憶された基本プログラム中のブートプログラムが展開されて記憶される第1の記憶部と、

上記第1の記憶部に展開された上記ブートプログラムに従って上記基本プログラムが展開されて記憶される第2の記憶部と、

上記ブートプログラムの読み出しに際してエラー訂正を行う第1のエラー訂正回路と、

上記第1のエラー訂正回路のエラー訂正結果に基づく情報を記憶する第3の記憶部と、

上記第3の記憶部に記憶された上記エラー訂正結果に基づく情報に基づいて上記ブートプログラムに対するリフレッシュ処理の可否を決定する制御部と
を具備したことを特徴とする組み込みシステム。

10

【請求項2】

上記フラッシュメモリから読出されて上記第2の記憶部に展開記憶されるデータに対してエラー訂正を行う第2のエラー訂正回路を具備し、

上記制御部は、上記第2の記憶部に展開された上記基本プログラム中のブートリフレッシュプログラムに従って動作し、上記第3の記憶部に記憶された上記エラー訂正結果に基づく情報によってリフレッシュ処理の可否の決定を行い、リフレッシュ処理に際して、上記フラッシュメモリから上記ブートプログラムのリフレッシュに必要なデータを読み出して上記第2の記憶部に展開記憶させると共に、該展開記憶されたデータを上記フラッシュメモリに書き戻す

20

ことを特徴とする請求項 1 に記載の組み込みシステム。

【請求項 3】

上記第 3 の記憶部は、上記第 2 の記憶部内の一部の記憶領域により構成されることを特徴とする請求項 1 又は 2 に記載の組み込みシステム。

【請求項 4】

全機能を基本機能及び拡張機能に分け、上記フラッシュメモリには、上記拡張機能を実現する拡張プログラムと上記基本機能を実現する同一内容の 2 つの上記基本プログラムとが格納されており、

これらの 2 つの上記基本プログラムのうち上記第 2 のエラー訂正回路によりエラー訂正が行われたいずれか一方の基本プログラムが上記第 2 の記憶部に展開記憶される

10

ことを特徴とする請求項 2 に記載の組み込みシステム。

【請求項 5】

上記制御部は、上記第 2 の記憶部に展開記憶された上記基本プログラムに対する上記第 2 のエラー訂正回路のエラー訂正結果に基づいて上記基本プログラムに対するリフレッシュ処理の可否を決定する

ことを特徴とする請求項 2 に記載の組み込みシステム。

【請求項 6】

上記制御部は、上記ブートプログラム及び上記基本プログラムの少なくとも一方についてリフレッシュ処理を行う場合には、その旨を示す警告を行う

ことを特徴とする請求項 2 に記載の組み込みシステム。

20

【請求項 7】

上記ブートプログラムを読み出すためのスタートプログラムが記憶された第 4 の記憶部を具備したことを特徴とする請求項 1 又は 2 に記載の組み込みシステム。

【請求項 8】

上記フラッシュメモリには、外部機器からプログラムをダウンロードするためのリペアプログラムが格納されており、

上記制御部は、上記基本プログラムが上記第 2 の記憶部に展開記憶されない場合には、上記リペアプログラムを上記第 2 の記憶部に展開記憶させて実行する

ことを特徴とする請求項 2 に記載の組み込みシステム。

【請求項 9】

撮像部と、

フラッシュメモリに記憶された撮像のための基本プログラム中のブートプログラムが展開されて記憶される第 1 の記憶部と、

上記第 1 の記憶部に展開された上記ブートプログラムに従って上記基本プログラムが展開されて記憶される第 2 の記憶部と、

上記ブートプログラムの読み出しに際してエラー訂正を行う第 1 のエラー訂正回路と、

上記エラー訂正回路のエラー訂正結果に基づく情報を記憶する第 3 の記憶部と、

上記第 3 の記憶部に記憶された上記エラー訂正結果に基づく情報に基づいて上記ブートプログラムに対するリフレッシュ処理の可否を決定する制御部と、

上記フラッシュメモリから読出されて上記第 2 の記憶部に展開記憶されるデータに対してエラー訂正を行う第 2 のエラー訂正回路とを具備し、

40

上記制御部は、上記第 2 の記憶部に展開された上記基本プログラム中のブートリフレッシュプログラムに従って動作し、上記第 1 のエラー訂正回路のエラー訂正結果に基づく情報によってリフレッシュ処理の可否の決定を行い、リフレッシュ処理に際して、上記フラッシュメモリから上記ブートプログラムのリフレッシュに必要なデータを読み出して上記第 2 の記憶部に展開記憶させると共に、該展開記憶されたデータを上記フラッシュメモリに書き戻す

ことを特徴とする撮影機器。

【請求項 10】

フラッシュメモリに記憶された基本プログラム中のブートプログラムを第 1 の記憶部に

50

展開して記憶させる手順と、

上記ブートプログラムの読み出しに際して第1のエラー訂正処理を行う手順と、

上記第1のエラー訂正処理におけるエラー訂正結果に基づく情報を第3の記憶部に記憶させる手順と、

上記第1の記憶部に展開された上記ブートプログラムに従って上記基本プログラムを第2の記憶部に展開して記憶させる手順と、

上記第3の記憶部に記憶された上記エラー訂正結果に基づく情報に基づいて上記ブートプログラムに対するリフレッシュ処理の可否を決定するリフレッシュ手順とを具備したことを特徴とするリフレッシュ方法。

【請求項11】

上記フラッシュメモリから読出されて上記第2の記憶部に展開記憶されるデータに対して第2のエラー訂正処理を行う手順を具備し、

上記リフレッシュ手順は、上記第2の記憶部に展開された上記基本プログラム中のブートリフレッシュプログラムに従って動作し、上記第1のエラー訂正処理におけるエラー訂正結果に基づく情報によってリフレッシュ処理の可否の決定を行い、リフレッシュ処理に際して、上記フラッシュメモリから上記ブートプログラムのリフレッシュに必要なデータを読出して上記第2の記憶部に展開記憶させると共に、該展開記憶されたデータを上記フラッシュメモリに書き戻す手順と

を具備したことを特徴とする請求項10に記載のリフレッシュ方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、フラッシュメモリに記憶されたプログラムに従って動作する組み込みシステム、撮影機器及びリフレッシュ方法に関する。

【背景技術】

【0002】

近年、デジタルカメラなどの撮影機能付き携帯機器（撮影機器）が普及している。この種の撮影機器においては、組み込みシステムを採用して、各種機能をプログラムにより実現するものが多い。プログラムは不揮発性の記録媒体、例えばNAND型フラッシュメモリに格納される。撮影機器に内蔵されたCPUは、フラッシュメモリに記憶されたプログラムを読み込んでDRAM（ダイナミックRAM）等に展開することで、プログラムの実行を可能にする。

【0003】

プログラムのブートは、マスクROMに記憶されたスタートプログラムにより、フラッシュメモリに記憶されたプログラムを読み出して展開することにより行われる。このブートに際して、スタートプログラムは、先ずフラッシュメモリの所定の領域に記憶されているブートプログラムを読み出し、内蔵RAMに展開する。以後、この内蔵RAMに展開されたブートプログラムが実行されて、プログラムの残りの部分がDRAMに展開される。

【0004】

ところで、NAND型フラッシュメモリでは、読出し電圧がワード線から非選択メモリセルにも印加されることから、電子が徐々にフローティングゲートに注入されるリードディスタurb（read disturb）現象が発生する。リードディスタurbによって、データ読み出しの閾値電圧が変化し、読み出し誤りが多くなり、読み出したデータの信頼性が低下する。このリードディスタurbによるデータの信頼性を防ぐには、メモリセルに対して適宜再書き込み処理、すなわち閾値電圧を元の状態に戻すリフレッシュ処理を行う必要がある。

【0005】

なお、NAND型フラッシュメモリにおけるリフレッシュは、正しいデータを読み出して、読み出したデータを書き戻すことにより行われる。NAND型フラッシュメモリでは、この書き戻しに際してブロック単位で消去処理を行う必要があることから、リフレッシュも

10

20

30

40

50

ブロック単位で行う必要がある。

【0006】

特許文献1においては、乱数を用いて定期的に全領域にリフレッシュ動作を行う技術が開示されている。

【先行技術文献】

【特許文献】

【0007】

特開2009-26285号公報

【発明の概要】

【発明が解決しようとする課題】

10

【0008】

ところで、CPUと共に、マスクROM及び内蔵RAMは、ASIC (Application Specific Integrated Circuit) 等に集積回路化されていることが多い。ASICに搭載されるマスクROM及び内蔵RAMは、いずれも例えば128KB程度の限られた容量のメモリである。このため、マスクROMには、ブートプログラムを読み出して内蔵RAMに格納して実行させるための命令を記述したスタートプログラムを格納し、内蔵RAMに展開記憶されたブートプログラムを用いてフラッシュメモリからプログラムの残りの部分を読み出してDRAMに展開するようになっている。

【0009】

ところが、上述したようにNAND型フラッシュメモリにおけるリフレッシュはブロック単位で行う必要があり、ブートプログラムをリフレッシュするためには、比較的大きいサイズのブロック単位の正常なデータを読み出して記憶保持する必要がある。しかし、ブートプログラムを格納する内蔵RAMの容量は比較的小さく、リフレッシュに必要なデータを記憶することができないことから、ブートプログラム部分についてはリフレッシュ処理を行うことはできない。この理由から、従来、ブートプログラム部分についてはリフレッシュ処理は行われていない。従って、ブートプログラムについては、リードディスタープによってデータが劣化する可能性が比較的高く、ブートプログラムが実行されずに、組み込みシステムが起動不能となる可能性があるという問題があった。

20

【0010】

また、DRAMに展開されるプログラムについてはリフレッシュ処理を行うことが可能である。しかしながら、特許文献1の提案では必要以上のリフレッシュ処理が行われる可能性があり、過度のリフレッシュ処理によって、書き込み/消去回数が必要以上に増加して、メモリセルの劣化を促進し、読み出すデータの信頼性を逆に低下させてしまう虞がある。

30

【0011】

本発明は、リードディスタープ等の不具合に対してプログラムの起動の確実性を向上させることができる組み込みシステム、撮影機器及びリフレッシュ方法を提供することを目的とする。

【課題を解決するための手段】

【0012】

40

本発明の一態様による組み込みシステムは、フラッシュメモリに記憶された基本プログラム中のブートプログラムが展開されて記憶される第1の記憶部と、上記第1の記憶部に展開された上記ブートプログラムに従って上記基本プログラムが展開されて記憶される第2の記憶部と、上記ブートプログラムの読み出しに際してエラー訂正を行う第1のエラー訂正回路と、上記エラー訂正回路のエラー訂正結果に基づく情報を記憶する第3の記憶部と、上記第3の記憶部に記憶された上記エラー訂正結果に基づく情報に基づいて上記ブートプログラムに対するリフレッシュ処理の可否を決定する制御部とを具備する。

【0013】

本発明の一態様による撮影機器は、撮像部と、フラッシュメモリに記憶された撮像のための基本プログラム中のブートプログラムが展開されて記憶される第1の記憶部と、上記

50

第1の記憶部に展開された上記ブートプログラムに従って上記基本プログラムが展開されて記憶される第2の記憶部と、上記ブートプログラムの読み出しに際してエラー訂正を行う第1のエラー訂正回路と、上記エラー訂正回路のエラー訂正結果に基づく情報を記憶する第3の記憶部と、上記第3の記憶部に記憶された上記エラー訂正結果に基づく情報に基づいて上記ブートプログラムに対するリフレッシュ処理の可否を決定する制御部と、上記フラッシュメモリから読出されて上記第2の記憶部に展開記憶されるデータに対してエラー訂正を行う第2のエラー訂正回路とを具備し、上記制御部は、上記第2の記憶部に展開された上記基本プログラム中のブートリフレッシュプログラムに従って動作し、上記第1のエラー訂正回路のエラー訂正結果に基づく情報によってリフレッシュ処理の可否の決定を行い、リフレッシュ処理に際して、上記フラッシュメモリから上記ブートプログラムのリフレッシュに必要なデータを読出して上記第2の記憶部に展開記憶させると共に、該展開記憶されたデータを上記フラッシュメモリに書き戻す。

10

【0014】

本発明の一態様によるリフレッシュ方法は、フラッシュメモリに記憶された基本プログラム中のブートプログラムを第1の記憶部に展開して記憶させる手順と、上記ブートプログラムの読み出しに際して第1のエラー訂正処理を行う手順と、上記第1のエラー訂正処理におけるエラー訂正結果に基づく情報を第3の記憶部に記憶させる手順と、上記第1の記憶部に展開された上記ブートプログラムに従って上記基本プログラムを第2の記憶部に展開して記憶させる手順と、上記第3の記憶部に記憶された上記エラー訂正結果に基づく情報に基づいて上記ブートプログラムに対するリフレッシュ処理の可否を決定するリフレッシュ手順とを具備する。

20

【発明の効果】

【0015】

本発明によれば、リードディスタープ等の不具合に対してプログラムの起動の確実性を向上させることができるという効果を有する。

【図面の簡単な説明】

【0016】

【図1】本発明の一実施の形態に係る組み込みシステムが搭載された撮影機器の回路構成を示すブロック図。

【図2】本実施の形態における起動処理を説明するためのフローチャート。

30

【図3】メインフローの一例を示すフローチャート。

【図4】変形例を示すブロック図。

【図5】情報端末装置90における処理フローを示すフローチャート。

【発明を実施するための形態】

【0017】

以下、図面を参照して本発明の実施の形態について詳細に説明する。

【0018】

図1は本発明の一実施の形態に係る組み込みシステムが搭載された撮影機器の回路構成を示すブロック図である。

【0019】

40

図1の撮影機器1は、制御部11によって全体が制御されるようになっている。制御部11は、CPU等のプロセッサによって構成されて、ASIC等の集積回路10上に構成されていてもよい。なお、集積回路10上には、制御部11の他に、STプログラム記憶部12、ブートプログラム記憶部13、エラー訂正回路(以下、ECCという)14, 15が搭載されていてもよい。なお、STプログラム記憶部12は、例えばマスクROMによって構成され、ブートプログラム記憶部13は、内蔵RAMによって構成されていてもよい。制御部11は、DRAM20に展開記憶されているプログラムを読み出して実行することで、カメラ機能を実現する。

【0020】

撮影機器1は、CCDやCMOSセンサ等の撮像素子によって構成された撮像部41を

50

有している。図示しない撮影レンズからの被写体の光学像は、撮像部 4 1 を構成する撮像素子の撮像面に結像するようになっている。撮像部 4 1 は、画像処理部 5 0 の撮影制御部 5 1 によって駆動制御される。撮影制御部 5 1 は、撮像部 4 1 に撮像素子の駆動信号を出力すると共に、撮像素子が光学像を光電変換して得た画像信号を取り込む。

【 0 0 2 1 】

画像処理部 5 0 は、制御部 1 1 に制御されて、撮像に関する処理だけでなく、画像信号処理、記録再生処理及び表示処理等を行う。即ち、例えば、画像処理部 5 0 は、撮像部 4 1 の光電変換によって得られた画像信号に対して、所定の信号処理、例えば、色信号生成処理、マトリックス変換処理、その他各種のデジタル処理を行う。また、画像処理部 5 0 の圧縮部 5 2 は、画像信号及び音声信号等の記録に際して、撮像データを符号化処理して圧縮した画像データ及び音声データ等を得るようになっている。

10

【 0 0 2 2 】

記録制御部 5 3 は、制御部 1 1 に制御されて、コンテンツ記録部 8 0 に対する記録及び再生を制御する。コンテンツ記録部 8 0 としては、例えば I C メモリを採用することができる。制御部 1 1 は、記録制御部 5 3 を制御して、画像処理部 5 0 によって信号処理されて圧縮された撮像画像をコンテンツ記録部 8 0 に与えて記録させることができる。リサイズ部 5 4 は、制御部 1 1 に制御されて、撮像画像をリサイズして画像サイズを縮小することができるようになっている。

【 0 0 2 3 】

表示制御部 5 5 は、表示に関する各種処理を実行する。表示制御部 5 5 は、制御部 1 1 に制御されて、表示部 7 2 の表示を制御する。表示部 7 2 は、L C D 等の表示画面を有しており、表示制御部 5 5 から与えられた画像を表示する。例えば、制御部 1 1 は、表示制御部 5 5 を制御して、ライブビュー表示、レックビュー表示、再生表示等を表示部 7 2 の表示画面上に表示させることもできるようになっている。

20

【 0 0 2 4 】

近年、撮影機器として、撮像画像の表示部を有しておらず、撮影と記録機能のみを備えたレンズ型カメラが採用されることがある。この種のレンズ型カメラは、一般的に、スマートフォンやタブレット P C 等に取り付けられ、取り付けられたスマートフォンやタブレット P C 等を制御機器として撮影が制御される。また、このようなスマートフォンやタブレット P C 等の制御機器は、レンズ型カメラからの撮像画像を表示する撮像表示装置としても機能する。

30

【 0 0 2 5 】

図 1 の操作機器部 7 0 の破線は、破線内の構成要素がスマートフォン等の外部の機器によって実現されていてもよく、また、図 1 の撮影機器に内蔵されていてもよいことを示している。操作機器部 7 0 が外部の機器によって構成されている場合には、撮影機器 1 は通信部 6 0 を有しており、通信部 6 0 は、有線又は無線によって、撮影機器 1 と操作機器部 7 0 との間で情報の授受を可能にする。なお、操作機器部 7 0 が図 1 の撮影機器 1 に内蔵されている場合には、このような通信を行う通信部 6 0 は不要である。

【 0 0 2 6 】

操作機器部 7 0 は、操作部 7 1、表示部 7 2 及び外部通信部 7 3 を備えている。操作部 7 1 は、例えば、図示しないスイッチやボタン等によって構成することができ、これらの操作部 7 1 に対するユーザ操作に基づく操作信号を集積回路 1 0 内の制御部 1 1 に与えることができる。

40

【 0 0 2 7 】

表示部 7 2 は、撮像画像やメニュー等の表示を行う。なお、表示部 7 2 が図 1 の撮影機器 1 に内蔵されている場合には、表示部 7 2 は表示制御部 5 5 によって制御される。また、表示部 7 2 が外部の機器によって構成されている場合には、表示部 7 2 は外部の機器によって制御される。

【 0 0 2 8 】

外部通信部 7 3 は、外部の機器との間で通信を行って、情報を送受することができるよ

50

うになっている。例えば、外部通信部 73 は、インターネット等の回線を介してクラウドとの間で情報の授受を行うことも可能である。なお、外部通信部 73 が図 1 の撮影機器 1 に内蔵されている場合には、外部通信部 73 は制御部 11 によって制御される。また、外部通信部 73 が外部の機器によって構成されている場合には、外部通信部 73 は外部の機器によって制御される。

【0029】

本実施の形態においては、撮影機器 1 には NAND 型フラッシュメモリ 30 が設けられている。フラッシュメモリ 30 には、B1 プログラムを格納するための B1 プログラム領域 31、B2 プログラムを格納するための B2 プログラム領域 32、A プログラムを格納するための A プログラム領域 33 及び C プログラムを格納するための C プログラム領域 34 を有している。

10

【0030】

本実施の形態においては、B1 及び B2 プログラムは相互に同一のプログラムであり、撮影機器 1 における基本的な機能を達成するための基本プログラムである。ブートプログラムについても、この B1、B2 プログラムにそれぞれ含まれる。A プログラムは、撮影機器 1 の機能のうち B1、B2 プログラムによる機能の他の全ての機能を達成するための拡張プログラムである。また、C プログラムは、図示しない外部機器からプログラムをダウンロードするためのリペアプログラムである。

【0031】

B1、B2 プログラムは、B1、B2、A プログラムの内容をリフレッシュするためのリフレッシュプログラム部分を含む。更に、本実施の形態においては、B1、B2 プログラムは、B1、B2 プログラム中のブートプログラムの内容をリフレッシュするためのブートプログラム用リフレッシュプログラム（以下、ブートリフレッシュプログラムという）部分を含む。即ち、B1、B2 プログラム中には、ブートプログラム、ブートリフレッシュプログラム、リフレッシュプログラム及び撮影機器 1 の基本的な機能を実現するための基本プログラムが含まれる。

20

【0032】

フラッシュメモリ 30 に記憶されている各プログラムは、DRAM 20 に展開されて格納されるようになっている。即ち、DRAM 20 には、B1 プログラム中のブートプログラムを除くプログラム部分を展開したデータを記憶する B1 プログラム領域 21 及び B2 プログラム中のブートプログラムを除くプログラム部分を展開したデータを記憶する B2 プログラム領域 22 を含む。また、DRAM 20 は、A プログラムを展開したデータを記憶する A プログラム領域 23 及び C プログラムを展開したデータを記憶する C プログラム領域 24 を含む。

30

【0033】

ECC 15 は、制御部 11 に制御されて、フラッシュメモリ 30 から読出されたデータが与えられてエラー訂正処理を行し、エラー訂正処理後のデータを DRAM 20 に与えて記憶させるようになっている。また、ECC 15 は、エラー訂正処理によって訂正したエラーの個数の情報等のエラー訂正結果に基づく情報を制御部 11 に供給するようになっている。

40

【0034】

リフレッシュプログラムは、B1、B2、A プログラムのリフレッシュ処理を行うためのプログラムであり、ECC 15 によって誤り訂正処理されて DRAM 20 に展開されたブロック単位のデータ、即ち、エラーが含まれていない正常なデータを、B1 及び B2 プログラム領域 31、32 又は A プログラム領域 33 に書き戻すためのものである。

【0035】

本実施の形態においては、ブートリフレッシュプログラムは、通常の起動時には DRAM 20 には展開されないブートプログラムのリフレッシュを行うためのものである。ブートリフレッシュプログラムは、B1 プログラム領域 31 又は B2 プログラム領域 32 に記憶されたブートプログラム部分を含むブロック（以下、先頭ブロックという）のデータ（

50

以下、先頭ブロックデータという)を読み出してエラー訂正した後DRAM20に展開させると共に、DRAM20に展開された先頭ブロックデータを、B1, B2プログラム領域31, 32のブートプログラム部分を含む先頭ブロックに書き戻すブートリフレッシュ処理が行われるように記述されている。

【0036】

なお、DRAM20は、エラー訂正後の先頭ブロックデータを記憶するためのブートリフレッシュ領域25を有する。

【0037】

集積回路10中のSTプログラム記憶部12は、マスクROM等によって構成されており、スタート(ST)プログラムが格納されている。STプログラムは、撮影機器1の起動時において、フラッシュメモリ30に記憶されたB1, B2プログラム中のブートプログラム部分を読み出すためのプログラムである。ECC14は、制御部11に制御されて、B1, B2プログラム中のブートプログラムが与えられて、このプログラム部分に付加されたエラー訂正コードを用いてエラー訂正処理を行う。即ち、制御部11は、STプログラムを実行することで、B1, B2プログラム中のブートプログラムを読み出してエラー訂正処理を行い、エラーのない正常なブートプログラムをブートプログラム記憶部13に記憶させるようになっている。

【0038】

ブートプログラム記憶部13は、集積回路10に搭載された例えば内蔵RAMである。ブートプログラム記憶部13は、フラッシュメモリ30のB1, B2プログラム中のブートプログラム部分を展開して格納するために必要な容量を有している。

【0039】

本実施の形態においては、ブートプログラム記憶部13には、リフレッシュの要不要を示すリフレッシュフラグ(以下、RFフラグともいう)を記憶する領域であるレジスタ13aが設けられている。ECC14は、エラー訂正処理によって訂正したエラーの個数の情報を制御部11に供給するようになっている。制御部11は、発生したエラー数が所定の閾値(以下、リフレッシュ判定閾値という)以上になると、レジスタ13aのRFフラグを“1”にするようになっている。なお、レジスタ13aには、RFフラグだけでなく、エラー発生数の情報等、エラー訂正結果に基づく情報を格納するようになっていてもよい。例えば、制御部11は、RFフラグに代えてエラー発生数の情報を格納するようになっていてもよい。

【0040】

ブートリフレッシュプログラムは、ブートプログラム記憶部13内のレジスタ13aのRFフラグの状態に応じてブートリフレッシュ処理を行うか否かを決定するようになっている。例えば、エラー発生数がリフレッシュ判定閾値以上に発生した場合に、ブートリフレッシュ処理を実行するようになっていてもよい。なお、ブートリフレッシュプログラムは、制御部11によって実行されるようになっている。

【0041】

次に、このように構成された実施の形態の作用について図2及び図3を参照して説明する。図2は本実施の形態における起動処理を説明するためのフローチャートである。図3はメインフローの一例を示すフローチャートである。

【0042】

電源が投入されると、制御部11は、ステップS1において、起動処理を開始する。制御部11はSTプログラム記憶部12に記憶されているSTプログラムを読み込んで実行する(ステップS2)。制御部11は、STプログラムに従って、フラッシュメモリ30のB1プログラム領域31の所定領域(先頭ブロック)中のブートプログラムを読み出す。ブートプログラムは、ECC14によってエラー訂正処理される(ステップS3)。制御部11は、エラー訂正後のエラーを有していない正常なブートプログラムをブートプログラム記憶部13に格納する(ステップS4)。

【0043】

10

20

30

40

50

本実施の形態においては、ECC14は、エラー訂正個数の情報を制御部11に与えている。制御部11はエラー訂正個数が閾値以上であるか否かを判定し(ステップS5)、閾値以上の場合には、リフレッシュが必要であることを示すRFフラグを設定し、ブートプログラム記憶部13内のレジスタ13aに記憶させる(ステップS6)。なお、ステップS6におけるRFフラグの設定を行うことで、後述するブートリフレッシュプログラムの実行に際して、ブートプログラムのリフレッシュが必要であることを判定することができる。

【0044】

次に、制御部11は、ステップS7において、ブートプログラム記憶部13に記憶されたブートプログラムを読み込んで実行する。制御部11は、ブートプログラムに従って、DRAM20の初期化を行い、フラッシュメモリ30のB1プログラム領域31のブートプログラム部分を除くデータを読み出す。読み出されたデータは、ECC15によってエラー訂正処理(B1プログラムエラー訂正)される(ステップS8)。制御部11は、エラー訂正後のエラーを有していない正常なB1プログラムをDRAM20のB1プログラム領域21に格納する(ステップS9)。

10

【0045】

制御部11は、ステップS10において、B1プログラムがDRAM20に正常に展開されて、実行可能であるか否かを判定する。B1プログラムの展開に際して、ECC15によるエラー訂正可能なエラー数を超えるエラーが発生した場合等においては、B1プログラムは正常に展開されず、制御部11において正常に実行することはできない。本実施の形態においては、B1プログラムが正常に展開されない場合には、B1プログラムに代えてB2プログラムの展開を行うようになっている。

20

【0046】

即ち、制御部11は、ステップS11において、ブートプログラムに従って、フラッシュメモリ30のB2プログラム領域32のブートプログラム部分を除くデータを読み出す。読み出されたデータは、ECC15によってエラー訂正処理(B2プログラムエラー訂正)される。制御部11は、エラー訂正後のエラーを有していない正常なB2プログラムをDRAM20のB2プログラム領域22に格納する(ステップS12)。

【0047】

本実施の形態においては、B1プログラムとB2プログラムは相互に同一内容のプログラムであり、組み込みシステムの基本的な機能を実現するものである。NAND型フラッシュメモリ30に発生するリードディスタープの影響は、メモリ内の位置毎に異なり、B1プログラムがエラー等によって展開及び実行に不具合が生じている場合でも、B2プログラムが正常に展開及び実行できることがある。組み込みシステムの基本的な機能を実現する基本プログラムについては、このような冗長性を有する構成となっており、組み込みシステムの基本的機能については起動の確実性を向上させることができる。

30

【0048】

なお、制御部11は、ステップS13において、B2プログラムがDRAM20に正常に展開されて、実行可能であるか否かを判定する。B2プログラムの展開に際して、ECC15によるエラー訂正可能なエラー数を超えるエラーが発生した場合等においては、B2プログラムは正常に展開されず、制御部11において正常に実行することはできない。本実施の形態においては、B1、B2プログラムのいずれも正常に展開されない場合には、ステップS14において警告を発生する。例えば、この警告は、表示部72に、B1、B2プログラムのいずれも起動不能であったことを示す表示を表示するものであってもよい。

40

【0049】

制御部11は、警告を発生した後、ステップS15において、フラッシュメモリ30のCプログラム領域34からCプログラムを読み出してDRAM20のCプログラム領域24に展開する。そして、制御部11は、Cプログラムに基づくメインフローを開始する。

【0050】

50

一方、制御部 11 は、ステップ S 10 又はステップ S 13 において、B 1 プログラム又は B 2 プログラムが正常に展開されたと判定すると、処理をステップ S 20 に移行して、B 1 プログラムが展開実行された場合には B 1 プログラム領域 21 にアクセスし、B 2 プログラムが展開実行された場合には B 2 プログラム領域 22 にアクセスして、リフレッシュプログラム領域に格納されたリフレッシュプログラムを実行する。

【0051】

制御部 11 は、リフレッシュプログラムに従って、ECC 15 のエラー訂正処理のエラー訂正数が所定の閾値以上であるか否かを判定する（ステップ S 21）。制御部 11 は、例えば、ECC 15 によるエラー訂正個数が所定の閾値以上の場合には、B 1、B 2 プログラムのリフレッシュ処理が必要であると判定し、ECC 15 によるエラー訂正個数が所定の閾値に到達しない場合には、B 1、B 2 プログラムのリフレッシュ処理は不要であると判定する。

10

【0052】

制御部 11 は、B 1、B 2 プログラムのリフレッシュ処理が必要であると判定した場合には、ステップ S 22 において、DRAM 20 の B 1 プログラム領域 21 又は B 2 プログラム領域 22 に格納されたエラーを有しない正常な B 1、B 2 プログラムを、NAND 型フラッシュメモリ 30 の B 1 プログラム領域 31 及び B 2 プログラム領域 32 の両方に書き戻す。こうして、B 1、B 2 プログラム領域 31、32 の B 1、B 2 プログラムのリフレッシュ処理が行われる。

【0053】

20

次に、制御部 11 は、処理をステップ S 23 に移行して、A プログラム領域 23 から A プログラムの読み出しを行う。制御部 11 は、A プログラムを ECC 15 に与えて、エラー訂正処理させる。制御部 11 は、エラー訂正後のエラーを有していない正常な A プログラムを DRAM 20 の A プログラム領域 23 に格納する（ステップ S 24）。

【0054】

次に、制御部 11 は、ステップ S 25 において、A プログラムが DRAM 20 に正常に展開されて、実行可能であるか否かを判定する。A プログラムの展開に際して、ECC 15 によるエラー訂正可能なエラー数を超えるエラーが発生した場合等においては、A プログラムは正常に展開されず、制御部 11 において正常に実行することはできない。本実施の形態においては、ステップ S 25 において A プログラムが正常に展開されないと判定した場合には、ステップ S 30 において警告を発生すると共に、B 1 又は B 2 プログラムによる基本機能のみのメインフローに移行する。例えば、この警告は、表示部 72 に、基本機能のみしか実行できないことを示す表示を表示するものであってもよい。

30

【0055】

ステップ S 25 において、A プログラムが正常に展開されると、制御部 11 は、処理をステップ S 26 に移行する。制御部 11 は、B 1 プログラムが展開実行された場合には B 1 プログラム領域 21 にアクセスし、B 2 プログラムが展開実行された場合には B 2 プログラム領域 22 にアクセスして、リフレッシュプログラム領域に格納されたリフレッシュプログラムを実行する。

【0056】

40

制御部 11 は、リフレッシュプログラムに従って、A プログラム展開時における ECC 15 のエラー訂正処理のエラー訂正数が所定の閾値以上であるか否かを判定する（ステップ S 27）。制御部 11 は、例えば、ECC 15 によるエラー訂正個数が所定の閾値以上の場合には、A プログラムのリフレッシュ処理が必要であると判定し、ECC 15 によるエラー訂正個数が所定の閾値に到達しない場合には、A プログラムのリフレッシュ処理は不要であると判定する。

【0057】

制御部 11 は、A プログラムのリフレッシュ処理が必要であると判定した場合には、ステップ S 28 において、DRAM 20 の A プログラム領域 23 に格納されたエラーを有しない正常な A プログラムを、NAND 型フラッシュメモリ 30 の A プログラム領域 33 に

50

書き戻す。こうして、Aプログラム領域33のAプログラムのリフレッシュ処理が行われる。次に、制御部11は、処理をステップS29に移行して、B1又はB2プログラム及びAプログラムに基づいて、組み込みシステムのメインフローを実行する。

【0058】

ステップS29又はS30においてメインフローが開始されると、制御部11は、ブートリフレッシュ処理を開始する。即ち、制御部11は、ステップS31において、B1プログラムが展開実行された場合にはB1プログラム領域21にアクセスし、B2プログラムが展開実行された場合にはB2プログラム領域22にアクセスして、ブートリフレッシュプログラム領域に格納されたブートリフレッシュプログラムを実行する。また、制御部11は、ブートリフレッシュプログラムを実行する場合には、表示部72に対してブートプログラムをリフレッシュ処理することを示す警告表示を表示させるようにしてもよい。

10

【0059】

制御部11は、ブートリフレッシュプログラムに従って、ブートプログラムのリフレッシュ処理が必要であることを示すRFフラグが設定されているか否かを判定する(ステップS32)。制御部11は、ブートプログラム記憶部13中のレジスタ13aの内容を確認して、ブートプログラムのリフレッシュ処理が必要であるか否かを判定する。例えば、レジスタ13aの内容によって、ECC14によるエラー訂正個数が所定の閾値以上であることが示された場合には、制御部11はブートプログラムのリフレッシュ処理が必要であると判定し、ECC14によるエラー訂正個数が所定の閾値に到達しないことが示された場合には、ブートプログラムのリフレッシュ処理は不要であると判定する。

20

【0060】

制御部11は、ブートプログラムのリフレッシュ処理が必要であると判定した場合には、ステップS33において、B1プログラム領域31中の先頭ブロックデータ又はB2プログラム領域32中の先頭ブロックデータを読み出して、ECC15によりエラー訂正処理させる。制御部11は、エラー訂正後のエラーを有していない正常な先頭ブロックデータをDRAM20のブートリフレッシュ領域25に格納する(ステップS34)。次に、制御部11は、ブートリフレッシュ領域25に格納されたエラーを有しない正常な先頭ブロックデータを、NAND型フラッシュメモリ30のB1プログラム領域31及びB2プログラム領域32の先頭ブロックに書き戻す(ステップS35)。

【0061】

こうして、B1、B2プログラム領域31、32中の先頭ブロックに含まれるブートプログラムのリフレッシュ処理が行われる。

30

【0062】

なお、図2では、ブートリフレッシュ処理は、メインフローの開始後に実行する例を示したが、ブートリフレッシュプログラムの展開後のいずれのタイミングに実施してもよく、例えば、電源オフ直前に実行してもよい。また、同様に、図2では、B1、B2、Aプログラムのリフレッシュ処理は、メインフローの開始前に実行する例を示したが、リフレッシュプログラムの展開後のいずれのタイミングに実施してもよい。

【0063】

図3はメインフローの一例を示している。制御部11は、メインフローにおいて、先ずCプログラムがDRAM20に展開されて、Cプログラムに基づくメインフローが実行されているか否かを判定する(ステップS41)。B1、B2プログラムが展開されず実行されていない場合には、組み込みシステムの基本機能を実現することができない。この場合には、図2のステップS15においてCプログラムが実行される。Cプログラムは、外部から基本プログラム等の所定のプログラムをダウンロードして実行させる機能を有している。制御部11は、ステップS42においてインターネット等を介して外部機器にアクセスして、所定のプログラムをダウンロードする(ステップS43)。制御部11は、ダウンロードしたプログラムを実行する(ステップS44)。

40

【0064】

なお、制御部11は、ダウンロードしたプログラムを、フラッシュメモリ30のB1及

50

びB 2プログラム領域3 1, 3 2に書込んでB 1, B 2プログラムを更新してもよい。

【0065】

制御部11は、ステップS45において、Aプログラムが実行されているか否かを判定する。Aプログラムが実行されておらず、B1若しくはB2プログラム又はCプログラムによりダウンロードされた基本プログラムのみが実行されている場合には、組み込みシステムは拡張機能を実現することができず、基本機能のみが実現される。制御部11は、ステップS46においてスルー画表示を行う。基本機能としてスルー画表示及び静止画撮影機能のみが実現される場合には、制御部11は、ステップS47において静止画撮影操作が行われたか否かを判定し、静止画撮影操作が行われると静止画撮影を行う(ステップS48)。

10

【0066】

Aプログラムが展開されて実行されている場合には、制御部11は、ステップS45からステップS51に移行して撮影モードが指定されているか否かを判定し、ステップS61において再生モードが指定されているか否かを判定する。撮影モードが指定されている場合には、制御部11は、ステップS52においてスルー画表示を行う。制御部11は、ステップS53においてモードやパラメータ等の設定操作が行われているか否かを判定し、操作が行われている場合には、ステップS54において、モードやパラメータの設定を行う。

【0067】

制御部11は、ステップS55において静止画撮影が指示されたか否かを判定し、ステップS57において動画撮影が指示されたか否かを判定する。静止画撮影操作が行われると、制御部11は、ステップS56において静止画撮影を行い、動画撮影操作が行われると、制御部11は、ステップS58において動画撮影を行う。

20

【0068】

再生モードが指定されている場合には、制御部11は、ステップS61からステップS63に処理を移行して再生画像の画像選択を行う。制御部11は、ステップS64において再生方法を選択し、ステップS65において再生を開始する。制御部11は、ステップS66において再生の終了が指示されたか否かを判定し、ステップS67において再生方法や再生画像の切替えが指示されたか否かを判定する。制御部11は、再生方法や再生画像の切替えが指示されると、ステップS67からステップS68に処理を移行して、指示に従った切替えを行った後に再生を継続する。また、再生終了が指示されると、制御部11はステップS69において再生を終了する。

30

【0069】

なお、制御部11は、再生モードが指定されていない場合には、ステップS61からステップS62に処理を移行して、通信、その他の処理を実行する。

【0070】

このように本実施の形態においては、ブートプログラム記憶部にブートプログラムのリフレッシュの要不要を判定するためのRFフラグを記憶させる共に、基本プログラム中に記述したブートリフレッシュプログラムに従って、RFフラグの内容を確認し、ブートプログラムのリフレッシュが必要な場合には、ブートプログラムを含む先頭ブロックデータをDRAMに展開して書き戻すリフレッシュ処理を実行する。これにより、先頭ブロックデータを記憶可能な容量を有していない内蔵RAM等にブートプログラムを記憶させる場合でも、ブートプログラムのリフレッシュ処理が可能である。また、本実施の形態においては、組み込みシステムの全機能を基本プログラムと拡張プログラムによって実現する構成にすると共に、基本プログラムに冗長性を持たせた構成にしており、組み込みシステムの起動の確実性を向上させることができる。

40

【0071】

(変形例)

図4は変形例において採用される情報端末装置を示すブロック図である。本変形例は操作機器部70を外部の機器に設けた例であり、外部の機器として図4に示す情報端末装置

50

90を採用した例を示している。撮影機器1の他の構成は図1と同様である。情報端末装置90としては、例えば、スマートフォンやタブレットPC等を採用することができる。

【0072】

情報端末装置90は、制御部91を有している。制御部91は図示しないCPU等のプロセッサによって構成することができ、情報端末装置90の各部を制御する。情報端末装置90には記憶部92が設けられており、記憶部92には各種情報や制御部91において用いるプログラム等が格納されている。情報端末装置90は操作部71及び表示部72を有している。これらの操作部71及び表示部72は、図1の操作部71及び表示部72と同様の機能を有する。

【0073】

情報端末装置90は、通信部93を有している。通信部93は、図1の通信部60との間で通信する機能及び外部通信部73の機能の2つの機能を有する。即ち、通信部92は、制御部91に制御されて、撮影機器1との間で通信を行うと共に、外部機器との間で通信を行って情報の授受ができるようになっている。

【0074】

図5は情報端末装置90における処理フローを示すフローチャートである。

【0075】

図5のステップS71において、制御部91は表示部72の表示画面上にモード表示を行う。モード表示は、情報端末装置90の動作モードを設定するためのものである。例えば、情報端末装置90がスマートフォン等によって構成された場合には、動作モードとしては電話モードやメールモード等がある。制御部91は、ステップS72において、カメラモードが選択されたか否かを判定する。カメラモード以外の動作モードが選択された場合には選択された動作モードが実行される。

【0076】

カメラモードが選択されると、制御部91はユーザによる対象カメラの選択操作に応じて、対象カメラを指定する。制御部91は、指定カメラにアクセスする。通信部93は、制御部91に制御されて、指定カメラに対してアクセスし、指定カメラの通信部60との間で通信を行う。制御部91は、指定カメラの制御部11からの情報に基づいて、指定カメラにおいてCプログラムが起動しているか否かを判定する(ステップS75)。

【0077】

上述したように、撮影機器1においては、CプログラムはB1又はB2プログラムが起動しない場合に起動するようになっている。制御部91は、基本プログラムであるB1又はB2プログラムが起動している場合には、ステップS81において撮影モードが指定されているか否かを判定し、ステップS92において再生モードが指定されているか否かを判定する。撮影モードが指定されている場合には、制御部91は、ステップS82において撮影モードを指定するためのモード送信を行い、撮影機器1から受信した撮像画像を表示部72の表示画面上に表示する。制御部91は、ステップS83においてモードやパラメータ等の設定操作が行われているか否かを判定し、操作が行われている場合には、ステップS84において、モードやパラメータの設定操作に基づくモードやパラメータ情報の送信を行う。

【0078】

制御部91は、ステップS85において撮像制御操作が行われたか否かを判定し、ステップS86において操作結果を送信する。即ち、制御部91は、静止画撮影操作が行われると、静止画撮影のためのコマンドを撮影機器1に送信し、動画撮影操作が行われると、動画撮影のためのコマンドを撮影機器1に送信する。

【0079】

再生モードが指定されている場合には、制御部91は、ステップS91からステップS93に処理を移行して再生のための通信を行う。制御部91は、再生モードが指定されていない場合には、ステップS92において通信モードが指定されているか否かを判定する。通信モードが指定されている場合には、制御部91は、ステップS94において外部通

10

20

30

40

50

信用の通信を行う。なお、制御部 9 1 は、ステップ S 9 2 において通信モードが指定されていないと判定した場合には、指定されているその他の処理を実行する。

【 0 0 8 0 】

制御部 9 1 は、ステップ S 8 7 において、カメラモードの終了操作が行われたか否かを判定する。終了操作が行われていない場合には、処理をステップ S 7 4 に戻して、指定カメラとのアクセスを継続する。

【 0 0 8 1 】

一方、撮影機器 1 において B 1 又は B 2 プログラムが起動しておらず、C プログラムが起動している場合には、制御部 9 1 は、ステップ S 7 1 から処理をステップ S 7 6 に移行して、撮影機器 1 をリペアするための方法を表示部 7 2 の表示画面上に表示させる。

10

【 0 0 8 2 】

次に、制御部 9 1 は、ユーザがリペア方法として、インターネット等の回線（ネット利用）を指定した否かを判定する（ステップ S 7 7）。ユーザがネット利用を指定すると、制御部 9 1 は、通信部 9 3 を制御して、インターネット等の回線に接続し、撮影機器 1 をリペアするためのサイトにアクセスし、当該サイトから基本プログラムのダウンロードを行う（ステップ S 7 8）。制御部 9 1 は、ダウンロードしたプログラムを通信部 9 3 を介して撮影機器 1 に転送し、撮影機器 1 のフラッシュメモリ 3 0 の B 1, B 2 プログラム領域 3 1, 3 2 に記憶させる（ステップ S 7 9）。次いで、制御部 9 1 は、撮影機器 1 の制御部 1 1 に対して再起動の指示を与える（ステップ S 8 0）。

【 0 0 8 3 】

20

こうして、撮影機器 1 において基本プログラムが実行されずに C プログラムが実行されている場合には、情報端末装置 9 0 において必要なプログラムをダウンロードし、撮影機器 1 のフラッシュメモリ 3 0 に書込むことが可能である。これにより、以後、フラッシュメモリ 3 0 に格納された B 1 又は B 2 プログラムによるメインフローの実行が可能となる。

【 0 0 8 4 】

上記実施の形態においては、情報取得においては、失敗をなくす必要性が高いことから、上記のように撮影機器を例に挙げた。もちろん、録音機器なども情報取得機器なので、応用は可能である。撮影のための機器として、デジタルカメラを用いて説明したが、カメラとしては、デジタル一眼レフカメラでもコンパクトデジタルカメラでもよく、ビデオカメラ、ムービーカメラのような動画用のカメラでもよく、さらに、携帯電話やスマートフォンなど携帯情報端末（PDA: Personal Digital Assist）等に内蔵されるカメラでも勿論構わない。また、携帯機器、再生機器、情報処理機器など、広く電子制御機器にも、本願が有効に活用されうることは言うまでもない。

30

【 0 0 8 5 】

本発明は、上記実施形態にそのまま限定されるものではなく、実施段階ではその要旨を逸脱しない範囲で構成要素を変形して具体化できる。また、上記実施形態に開示されている複数の構成要素の適宜な組み合わせにより、種々の発明を形成できる。例えば、実施形態に示される全構成要素の幾つかの構成要素を削除してもよい。

【 0 0 8 6 】

40

なお、特許請求の範囲、明細書、および図面中の動作フローに関して、便宜上「まず」、「次に、」等を用いて説明したとしても、この順で実施することが必須であることを意味するものではない。また、これらの動作フローを構成する各ステップは、発明の本質に影響しない部分については、適宜省略も可能であることは言うまでもない。

【 0 0 8 7 】

なお、ここで説明した技術のうち、主にフローチャートで説明した制御に関しては、プログラムで設定可能であることが多く、記録媒体や記録部に収められる場合もある。この記録媒体、記録部への記録の仕方は、製品出荷時に記録してもよく、配布された記録媒体を利用してよく、インターネットを介してダウンロードしたものでよい。

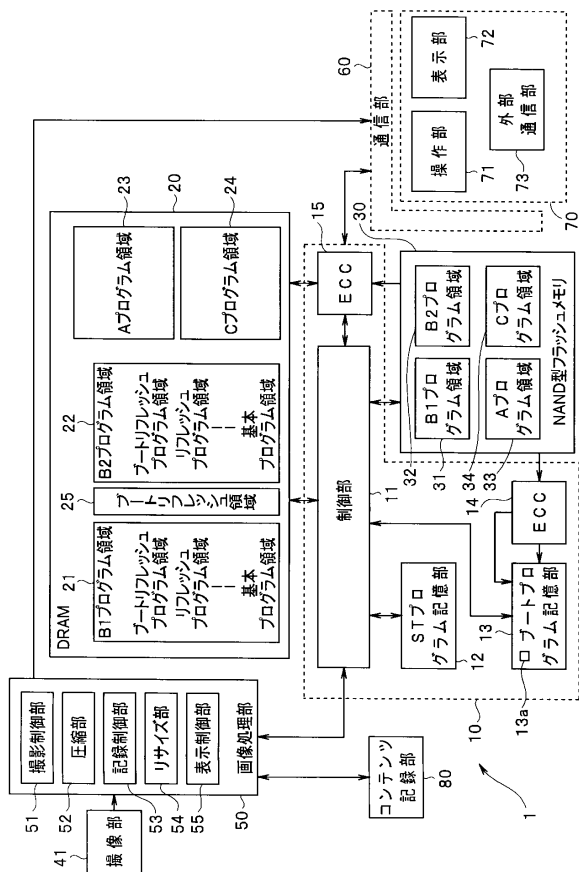
【 符号の説明 】

50

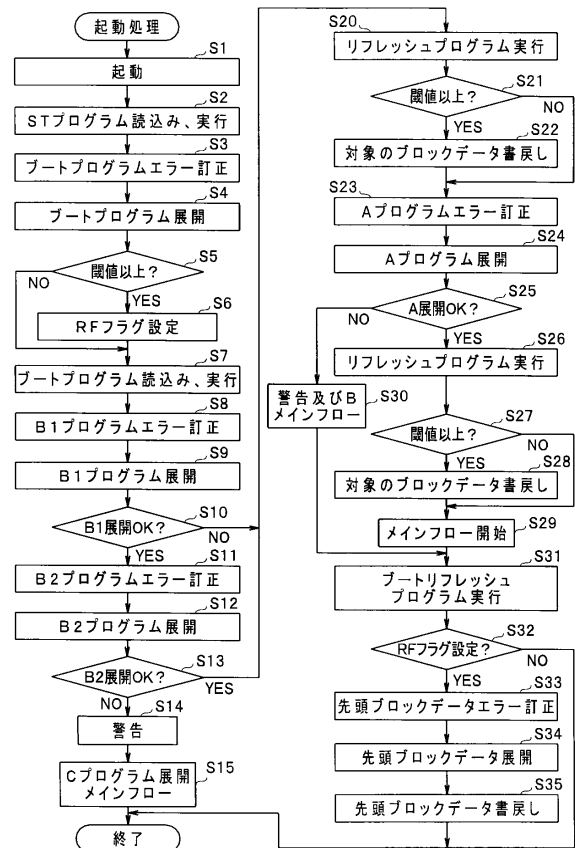
【 0 0 8 8 】

1 ... 撮影機器、10 ... 集積回路、11 ... 制御部、12 ... STプログラム記憶部、13 ... ブートプログラム記憶部、13a ... レジスタ、14, 15 ... ECC、20 ... DRAM、30 ... NAND型フラッシュメモリ、41 ... 撮像部、50 ... 画像処理部、60 ... 通信部、70 ... 操作機器部、80 ... コンテンツ記録部。

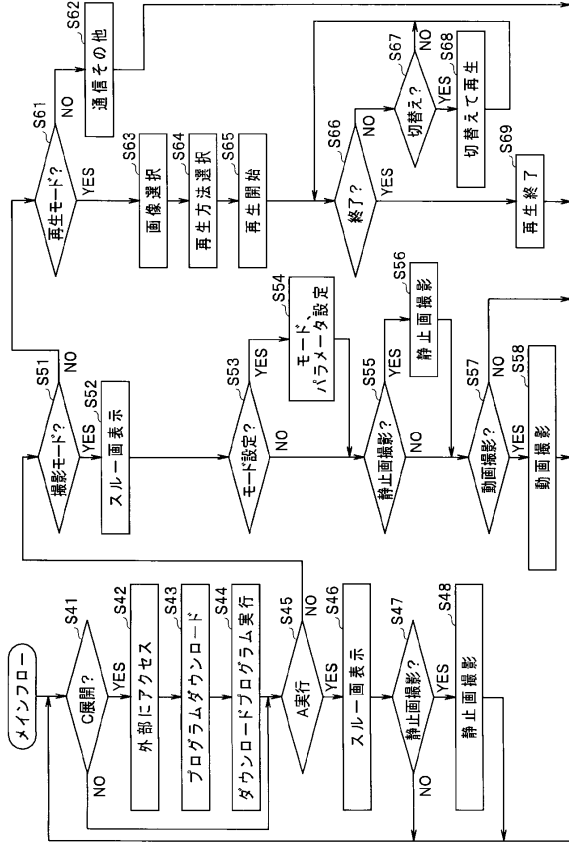
【 図 1 】



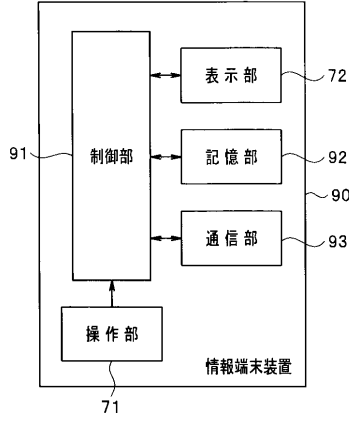
【 図 2 】



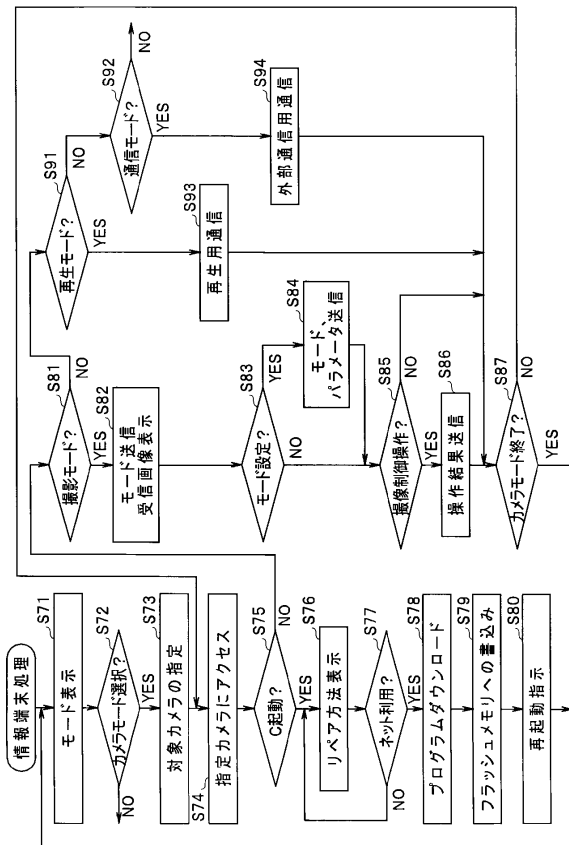
【図3】



【図4】



【図5】



フロントページの続き

(72)発明者 大釋 靖隆

東京都渋谷区笹塚一丁目50番1号 笹塚NAビル6階 オリジナルソフトウェアテクノロジー株式会社内

審査官 後藤 彰

(56)参考文献 特開2015-118423(JP,A)

特開2012-198876(JP,A)

(58)調査した分野(Int.Cl., DB名)

G06F 12/00

G06F 12/06

G06F 11/10

G11C 29/00