

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第6322305号
(P6322305)

(45) 発行日 平成30年5月9日(2018.5.9)

(24) 登録日 平成30年4月13日(2018.4.13)

(51) Int.Cl.	F I	
HO 1 L 21/205 (2006.01)	HO 1 L 21/205	
C 2 3 C 16/24 (2006.01)	C 2 3 C 16/24	
HO 1 L 21/28 (2006.01)	HO 1 L 21/28	3 O 1 A
HO 1 L 21/285 (2006.01)	HO 1 L 21/285	C
HO 1 L 21/31 (2006.01)	HO 1 L 21/31	E

請求項の数 16 (全 28 頁)

(21) 出願番号 特願2017-9275 (P2017-9275)
 (22) 出願日 平成29年1月23日(2017.1.23)
 (62) 分割の表示 特願2014-104835 (P2014-104835)
 の分割
 原出願日 平成26年5月21日(2014.5.21)
 (65) 公開番号 特開2017-85164 (P2017-85164A)
 (43) 公開日 平成29年5月18日(2017.5.18)
 審査請求日 平成29年1月23日(2017.1.23)
 (31) 優先権主張番号 特願2013-159604 (P2013-159604)
 (32) 優先日 平成25年7月31日(2013.7.31)
 (33) 優先権主張国 日本国(JP)

(73) 特許権者 000219967
 東京エレクトロン株式会社
 東京都港区赤坂五丁目3番1号
 (74) 代理人 100099944
 弁理士 高山 宏志
 (72) 発明者 長谷部 一秀
 東京都港区赤坂五丁目3番1号 赤坂B i
 zタワー 東京エレクトロン株式会社内
 (72) 発明者 高橋 和也
 東京都港区赤坂五丁目3番1号 赤坂B i
 zタワー 東京エレクトロン株式会社内
 (72) 発明者 小森 克彦
 東京都港区赤坂五丁目3番1号 赤坂B i
 zタワー 東京エレクトロン株式会社内

最終頁に続く

(54) 【発明の名称】 薄膜の成膜方法

(57) 【特許請求の範囲】

【請求項1】

被処理面に孔又は溝を有する被処理体上に、薄膜を成膜する薄膜の成膜方法であって、

(1) 前記被処理面上に、分子式中にシリコンを2つ以上含む高次アミノシラン系ガスを供給し、前記被処理面上にシリコンを吸着させて第1シード層を形成する工程と、

(2) 前記第1シード層上に、分子式中にシリコンを2つ以上含み、アミノ基を含まない高次シラン系ガスを供給し、前記第1シード層上にシリコンを堆積させて第2シード層を形成する工程と、

(3) 前記第2シード層上に、アミノ基を含まないシラン系ガスを供給し、前記第2シード層上にシリコンを堆積させ、前記孔又は溝を塞がない膜厚で、前記孔又は溝に対応した開口部を残しつつ、シリコン膜を形成する工程と、

(4) 前記シリコン膜を、前記孔又は溝に沿って残しつつエッチングし、前記シリコン膜の前記孔又は溝に対応した開口部を広げる工程と、

(5) 前記開口部が広げられた前記シリコン膜上に、前記開口部を埋め込む薄膜を形成する工程と、

を備え、

前記(1)工程における処理温度を350以下室温(25)以上の範囲とすることを特徴とする薄膜の成膜方法。

【請求項2】

前記第1シード層は、前記被処理面上にシリコンを気相成長させずに、前記被処理面上

にシリコンを吸着させることで形成し、

前記シリコンの吸着密度を、前記(1)工程における処理温度を調節することによって、制御することを特徴とする請求項1に記載の薄膜の成膜方法。

【請求項3】

前記(1)工程における処理温度を300未満200超の範囲とすることを特徴とする請求項1又は請求項2に記載の薄膜の成膜方法。

【請求項4】

前記(1)工程における処理温度を250±25未満の範囲とすることを特徴とする請求項1又は請求項2に記載の薄膜の成膜方法。

【請求項5】

前記(1)工程を温度200未満室温(25)以上の範囲とする場合、前記(1)工程における処理時間は、3minを超える有限値の時間とすることを特徴とする請求項1又は請求項2に記載の薄膜の成膜方法。

【請求項6】

前記第2シード層は、前記シード層上にシリコンを気相成長させることで形成されることを特徴とする請求項1から請求項5のいずれか一項に記載の薄膜の成膜方法。

【請求項7】

前記第2シード層の膜厚は、4nm以下の有限値とすることを特徴とする請求項1から請求項6のいずれか一項に記載の薄膜の成膜方法。

【請求項8】

前記(3)工程において使用される前記アミノ基を含まないシラン系ガスは、前記(2)工程において使用されるアミノ基を含まない高次シラン系ガスに対して同次以下のシラン系ガスであることを特徴とする請求項1から請求項7のいずれか一項に記載の薄膜の成膜方法。

【請求項9】

前記同次以下のシラン系ガスが、
 SiH_4 、又は Si_2H_6
 であることを特徴とする請求項8に記載の薄膜の成膜方法。

【請求項10】

前記第1シード層および前記第2シード層を形成する際に、少なくとも前記第2シード層の形成中に、原料ガスと、ドナー又はアクセプタとなる不純物を含むドーピングガスとを同時に供給することを特徴とする請求項1から請求項9のいずれか一項に記載の薄膜の成膜方法。

【請求項11】

前記(2)工程の後、
 (6) 前記第1シード層および/または前記第2シード層に、ドナー又はアクセプタとなる不純物をドーピングする工程を備えていることを特徴とする請求項1から請求項9のいずれか一項に記載の薄膜の成膜方法。

【請求項12】

前記(3)工程において、前記アミノ基を含まないシラン系ガスと、ドナー又はアクセプタとなる不純物を含むドーピングガスとを同時に供給することを特徴とする請求項1から請求項11のいずれか一項に記載の薄膜の成膜方法。

【請求項13】

前記(4)工程の後、
 (7) 前記開口部が広げられた前記シリコン膜に、ドナー又はアクセプタとなる不純物をドーピングする工程を備えていることを特徴とする請求項1から請求項11のいずれか一項に記載の薄膜の成膜方法。

【請求項14】

前記不純物のドーピングは、気相拡散法を用いて行われることを特徴とする請求項11又は請求項13に記載の薄膜の成膜方法。

10

20

30

40

50

【請求項 15】

前記(2)工程後における前記シリコン膜の、前記孔又は溝内における断面形状を制御する場合、

前記(3)工程後における前記シリコン膜の、前記孔又は溝に対応した開口部のアスペクト比を変えることで制御することを特徴とする請求項1から請求項14のいずれか一項に記載の薄膜の成膜方法。

【請求項 16】

前記孔又は溝内における前記シリコン膜の断面形状を、前記孔又は溝の底に向かって狭くなるように制御する場合、前記開口部のアスペクト比を大きくしていくことを特徴とする請求項13に記載の薄膜の成膜方法。

【発明の詳細な説明】**【技術分野】****【0001】**

この発明は、薄膜の成膜方法に関する。

【背景技術】**【0002】**

半導体集積回路装置のコンタクトホールやラインの埋め込み、素子や構造を形成するための薄膜にはシリコン、例えば、アモルファスシリコンが使用されている。アモルファスシリコンの成膜方法は、例えば、特許文献1、2に記載されている。特許文献1には、モノシランを400～600にて熱分解してアモルファスシリコン膜を成膜する方法が記載され、特許文献2には、ジシランなら400～500にて分解、トリシランなら350～450にて分解、テトラシランなら300～400にて分解して、アモルファスシリコン膜を成膜する方法が記載されている。

【0003】

しかし、アモルファスシリコンで、微細化が進んだコンタクトホールやラインを埋め込もうとすると、成膜後のアモルファスシリコンはコンタクトホール部でのカバレッジが悪く、大きなボイド(Void)が発生してしまう。大きなボイドがコンタクトホールやライン内に発生すると、例えば、抵抗値の増大を引き起こす要因の一つとなる。これは、アモルファスシリコン膜の表面ラフネスの精度が悪いこともその要因にある。

【0004】

そこで、アモルファスシリコン膜の表面ラフネスの精度を改善するために、アモルファスシリコン膜を成膜する前に下地表面上にアミノシラン系ガスを供給し、下地表面上にシード層を予め形成しておく、というアモルファスシリコン膜の成膜方法が、特許文献3、4に記載されている。

【先行技術文献】**【特許文献】****【0005】**

【特許文献1】特開昭63-29954号公報

【特許文献2】特開平1-217956号公報

【特許文献3】特開2011-249764号公報

【特許文献4】特開2013-95945号公報

【発明の概要】**【発明が解決しようとする課題】****【0006】**

しかし、近時、シリコン膜、例えば、アモルファスシリコン膜の、表面ラフネスの精度の改善要求とともに、更なる薄膜化の要求が厳しさを増してきている。

【0007】

特許文献3、4においては、表面ラフネスの精度の改善という目的を達成できるが、更なる薄膜化の要求を考慮した場合、2nmオーダー付近でピンホールを生じやすくなり、2nmオーダー以下の薄膜化が難しくなってくる、という事情がある。

10

20

30

40

50

【 0 0 0 8 】

また、特許文献 4 においては、シード層の形成に、アミノシラン系ガスの他、分子式中のシリコンが 2 つとなるもの、例えば、ヘキサキスエチルアミノジシランなどを用いることができることについての記載があるが、ヘキサキスエチルアミノジシランを用いた、具体的な例については記載がない。

【 0 0 0 9 】

この発明は、上記事情に鑑みて為されたもので、更なる薄膜化の要求に対しても対応可能であり、かつ、表面ラフネスの精度をも改善することも可能な、被処理面に孔又は溝を有する被処理体上に、薄膜を成膜する技術を提供する。

【課題を解決するための手段】

10

【 0 0 1 0 】

この発明に係る薄膜の成膜方法は、被処理面に孔又は溝を有する被処理体上に、薄膜を成膜する薄膜の成膜方法であって、(1) 前記被処理面上に、分子式中にシリコンを 2 つ以上含む高次アミノシラン系ガスを供給し、前記被処理面上にシリコンを吸着させて第 1 シード層を形成する工程と、(2) 前記第 1 シード層上に、分子式中にシリコンを 2 つ以上含み、アミノ基を含まない高次シラン系ガスを供給し、前記第 1 シード層上にシリコンを堆積させて第 2 シード層を形成する工程と、(3) 前記第 2 シード層上に、アミノ基を含まないシラン系ガスを供給し、前記第 2 シード層上にシリコンを堆積させ、前記孔又は溝を塞がない膜厚で、前記孔又は溝に対応した開口部を残しつつ、シリコン膜を形成する工程と、(4) 前記シリコン膜を、前記孔又は溝に沿って残しつつエッチングし、前記シリコン膜の前記孔又は溝に対応した開口部を広げる工程と、(5) 前記開口部が広げられた前記シリコン膜上に、前記開口部を埋め込む薄膜を形成する工程と、を備え、前記(1) 工程における処理温度を 3 5 0 以下室温(2 5) 以上の範囲とする。

20

【発明の効果】

【 0 0 1 1 】

この発明によれば、更なる薄膜化の要求に対しても対応可能であり、かつ、表面ラフネスの精度をも改善することも可能な、被処理面に孔又は溝を有する被処理体上に、薄膜を成膜する薄膜の成膜方法を提供することができる。

【図面の簡単な説明】

【 0 0 1 2 】

30

【図 1】この発明の第 1 の実施形態に係るシリコン膜の成膜方法のシーケンスの一例を示す流れ図

【図 2】(A) 図 ~ (C) 図は図 1 中に示すシーケンス中の被処理体の状態を概略的に示す断面図

【図 3】処理時間と膜厚との関係を示す図

【図 4】処理温度と膜厚との関係を示す図

【図 5】図 4 に示した関係をアレニウスプロットとして示した図

【図 6】シード層 3 の処理温度とシード層 3 上に形成されるシリコン膜 4 の膜厚との関係を示す図

【図 7】シード層 3 の処理圧力とシード層 3 上に形成されるシリコン膜 4 の膜厚との関係を示す図

40

【図 8】シード層 3 の処理圧力とシード層 3 上に形成されるシリコン膜 4 の表面のヘイズとの関係を示す図

【図 9】(A) 図はシリコンの吸着密度が高い場合を示す断面図、(B) 図はシリコンの吸着密度が低い場合を示す断面図

【図 1 0】シード層 3 の処理時間とシード層 3 上に形成されるシリコン膜 4 の膜厚との関係を示す図

【図 1 1】シード層 3 の処理時間とシード層 3 上に形成されるシリコン膜 4 の表面のヘイズとの関係を示す図

【図 1 2】原料ガスをモノシランとした場合のシリコン膜 4 の表面の二次電子像を示す図

50

面代用写真

【図 1 3】原料ガスを高次シランとした場合のシリコン膜 4 の表面の二次電子像を示す図
面代用写真

【図 1 4】この発明の第 2 の実施形態に係るシリコン膜の成膜方法の応用例 1 に係るシーケンスの一例を示す流れ図

【図 1 5】(A) 図 ~ (D) 図は図 1 4 中に示すシーケンス中の被処理体の状態を概略的に示す断面図

【図 1 6】(A) 図 ~ (F) 図はこの発明の第 2 の実施形態に係るシリコン膜の成膜方法の応用例 2 に係るシーケンスの一例における被処理体の状態を概略的に示す断面図

【図 1 7】シード層 3 および第 2 シード層 3 a に対し、不純物を拡散させている状態を示す断面図

10

【図 1 8】エッチング後のシリコン膜 4 に対し、不純物を拡散させている状態を示す断面図

【図 1 9】(A) 図 ~ (C) 図は“エッチングカバレッジ”の定義を説明するための断面図

【図 2 0】(A) 図は孔又は溝 5 の初期状態を示す断面図、(B) 図は開口部 6 のアスペクト比が“37.5”である場合を示す断面図、(C) 図は開口部 6 のアスペクト比が“12”である場合を示す断面図

【図 2 1】アスペクト比とエッチングカバレッジとの関係を示す図

【図 2 2】(A) 図 ~ (I) 図はこの発明の第 2 の実施形態に係るシリコン膜の成膜方法の応用例 3 に係るシーケンスの一例における被処理体の状態を概略的に示す断面図

20

【図 2 3】シード層 3 および第 2 シード層 3 a に対し、不純物を拡散させている状態を示す断面図

【図 2 4】エッチング後のシリコン膜 4 に対し、不純物を拡散させている状態を示す断面図

【図 2 5】(A) 図 ~ (D) 図はこの発明の第 2 の実施形態に係るシリコン膜の成膜方法の応用例 3 に係るシーケンスの他の例における被処理体の状態を概略的に示す断面図

【図 2 6】(A) 図および (B) 図は第 2 シード層へのドーブ例を示す断面図

【図 2 7】(A) 図および (B) 図はシリコン膜へのドーブ例を示す断面図

【図 2 8】第 2 シード層への他のドーブ例を示す断面図

30

【図 2 9】シリコン膜への他のドーブ例を示す断面図

【図 3 0】(A) 図 ~ (C) 図はシリコン膜の最終形状を示す断面図

【図 3 1】この発明の第 3 の実施形態に係る成膜装置の一例を概略的に示す断面図

【図 3 2】処理ガス供給機構の変形例を示す図

【発明を実施するための形態】

【0013】

以下、この発明の実施形態を、図面を参照して説明する。なお、全図にわたり、共通の部分には共通の参照符号を付す。

【0014】

(第 1 の実施形態)

40

< 明細書中の定義 >

本明細書においてはアモルファスシリコンと記載した場合、アモルファスシリコンのみを指す用語ではなく、本明細書において開示する表面ラフネスの精度を達成できるアモルファス~ナノサイズの結晶粒が集まったナノ結晶シリコン、及び上記アモルファスシリコンと上記ナノ結晶シリコンとが混在したシリコンの全てを含む用語と定義する。

また、本明細書においては 1 T o r r を 1 3 3 P a と定義する。

【0015】

< 成膜方法 >

図 1 はこの発明の第 1 の実施形態に係るシリコン膜の成膜方法のシーケンスの一例を示す流れ図、図 2 (A) ~ 図 2 (C) は図 1 中に示すシーケンス中の被処理体の状態を概略

50

的に示す断面図である。

【0016】

まず、図2(A)に示す被処理体、例えば、シリコン基板1を、成膜装置の処理室に搬入する。シリコン基板1上にはシリコン酸化物膜2が形成されている。本例においては、シリコン酸化物膜2の表面が、シリコン膜が成膜される被処理面となる。シリコン酸化物膜2は、自然酸化膜、熱酸化膜およびCVD膜のいずれであってもよい。

【0017】

また、被処理面は、シリコン酸化物膜2に限られることはない。例えば、シリコン基板1自体を被処理面としてもよいし、シリコンを含む物質、例えば、シリコン膜、シリコン窒化物膜、シリコン酸窒化膜、シリコン炭化物膜、シリコン酸炭窒化膜であってもよい。また、低誘電率絶縁膜であっても、金属膜であってもよい。

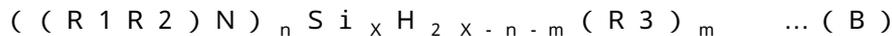
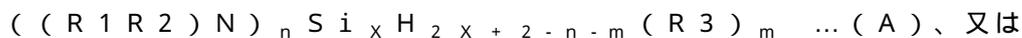
10

【0018】

次に、図1及び図2(B)に示すように、シリコン酸化物膜2の表面(被処理面)上に、シリコンを吸着させてシード層3を形成する。シード層3は、処理ガスとして、シリコン酸化物膜2の表面上に、分子式中にシリコンを2つ以上含む高次アミノシラン系ガス(以下、高次アミノシラン系ガスと略記する)を供給することで形成される。また、シード層3を形成する際の処理温度は、350以下室温(25)以上とされる(ステップ1)。

【0019】

高次アミノシラン系ガスの例としては、



ただし、(A)および(B)式において、

nはアミノ基の数で1~6の自然数

mはアルキル基の数で0および1~5の自然数

R1、R2、R3 = CH₃、C₂H₅、C₃H₇

R1 = R2 = R3、又は同じでなくてもよい

R3 = Clでもよい

xは2以上の自然数

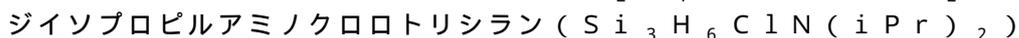
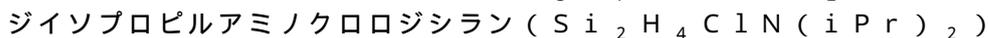
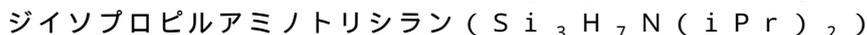
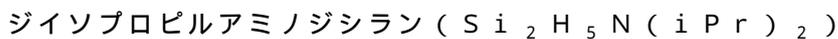
の式で表わされるシリコンのアミノ化合物を挙げることができる。そして、上記(A)式、および上記(B)式で表わされるシリコンのアミノ化合物を少なくとも一種類含むガスを、ステップ1において使用される処理ガスとして選ぶことができる。

20

30

【0020】

上記(A)式で表わされる高次アミノシラン系ガスの例としては、

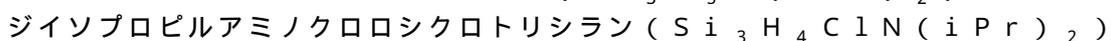
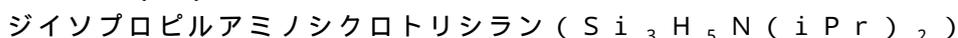


等を挙げることができる。処理ガスは、これらのガスの中から、少なくとも一つを選ぶことができる。

40

【0021】

また、上記(B)式で表わされる高次アミノシラン系ガスの例としては、



等を挙げることができる。処理ガスは、これらのガスの中から、少なくとも一つを選ぶことができる。

【0022】

本例では、上記(A)式で表わされるジイソプロピルアミノジシラン(以下DI PAD Sという)を用いた。

【0023】

50

ステップ1における処理条件の一例は、

DI P A D S 流量 : 2 0 0 s c c m
 処 理 時 間 : 1 m i n
 処 理 温 度 : 2 5 0
 処 理 圧 力 : 1 3 3 P a (1 T o r r)

である。

【 0 0 2 4 】

次に、図1及び図2(C)に示すように、シード層3上に、シリコンを堆積させてシリコン膜4を形成する(ステップ2)。シリコン膜4は、処理ガスとして、シード層3の表面上に、アミノ基を含まないシラン系ガスを供給することで形成される。形成されるシリコン膜4は、例えばアモルファスシリコンである。

10

【 0 0 2 5 】

アミノ基を含まないシラン系ガスの例としては、

$S i_x H_{2x+2}$ (ただし、Xは1以上の自然数) ... (C)、又は

$S i_x H_{2x}$ (ただし、Xは1以上の自然数) ... (D)

の式で表されるシリコンの水素化物を挙げることができる。そして、上記(C)式、および上記(D)式で表わされるシリコンの水素化物を、少なくとも一種類含むガスを、ステップ2における処理ガス(シリコン原料ガス)として選ぶことができる。

【 0 0 2 6 】

上記(C)式で表わされるシリコンの水素化物の例としては、

モノシラン($S i H_4$)

ジシラン($S i_2 H_6$)

トリシラン($S i_3 H_8$)

テトラシラン($S i_4 H_{10}$)

ペンタシラン($S i_5 H_{12}$)

ヘキサシラン($S i_6 H_{14}$)

ヘプタシラン($S i_7 H_{16}$)

を挙げることができる。ステップ2において使用される処理ガスは、これらのガスの中から、少なくとも一つを選ぶことができる。

20

【 0 0 2 7 】

また、上記(D)式で表わされるシリコンの水素化物の例としては、

シクロトリシラン($S i_3 H_6$)

シクロテトラシラン($S i_4 H_8$)

シクロペンタシラン($S i_5 H_{10}$)

シクロヘキサシラン($S i_6 H_{12}$)

シクロヘプタシラン($S i_7 H_{14}$)

を挙げることができる。ステップ2において使用される処理ガスは、これらのガスの中から、少なくとも一つを選ぶことができる。

30

【 0 0 2 8 】

本例では、上記(C)式で表わされるモノシラン($S i H_4$)を用いた。

40

【 0 0 2 9 】

ステップ2における処理条件の一例は、

$S i H_4$ 流量 : 5 0 0 s c c m
 堆 積 時 間 : 1 0 m i n
 堆 積 温 度 : 5 1 0
 堆 積 圧 力 : 5 3 . 2 P a (0 . 4 T o r r)

である。

【 0 0 3 0 】

このように、第1の実施形態に係るシリコン膜の成膜方法によれば、シリコン酸化物膜2の表面(被処理面)上に高次アミノシラン系ガスを供給し、シリコン酸化物膜2の表面

50

上にシリコンを吸着させてシード層3を形成した後(ステップ1)、シード層3上にアミノ基を含まないシラン系ガスを供給し、シード層3上にシリコンを堆積させてシリコン膜4を形成する(ステップ2)。

【0031】

さらに、第1の実施形態に係るシリコン膜の成膜方法によれば、ステップ1における処理温度を、350以下室温(25)以上とする。これによる利点について、以下、説明する。

【0032】

<処理温度と反応モードとの関係>

まず、処理温度と、高次アミノシラン系ガスにより形成されるシリコン膜の反応モードとの関係について説明する。

【0033】

図3は、処理時間と膜厚との関係を示す図である。図3の縦軸は高次アミノシラン系ガスにより形成されるシリコン膜の膜厚を示し、横軸は処理時間を示している。図3に示す関係は、以下の処理条件において求められたものである。

処理ガス : DIPADS
 処理ガス流量 : 200 sccm
 処理温度 : 300、350、375、400
 処理時間 : 1min、又は10min
 処理圧力 : 133 Pa (1 Torr)

【0034】

図3に示すように、処理時間を1minから10minへと長くすると、形成されるシリコン膜の膜厚は厚くなる。しかし、処理温度が350の場合と375の場合との間で、僅か25の違いにも関わらず、成長レートが極端に大きくなる傾向が判明した。これは、処理温度が350以下であると、反応モードは堆積反応(CVD反応)ではなく吸着反応となり、処理温度が350を超えると、反応モードが吸着反応から堆積反応に変化するのではないかと推測される。そこで、本願発明者らは、DIPADSの流量を絞り、反応モードの変化に関してより精細な分析を進めた。

【0035】

図4は、処理温度と膜厚との関係を示す図である。図4に示す関係は、以下の処理条件において求められたものである。

処理ガス : DIPADS
 処理ガス流量 : 50 sccm
 処理温度 : 200、250、300、350
 375、400、425、450
 処理時間 : 10min
 処理圧力 : 133 Pa (1 Torr)

【0036】

図4に示すように、DIPADSの流量を50 sccmへ下げた場合においても、DIPADSの流量が200 sccmの場合と同様に、処理温度が350の場合と375の場合との間で、シリコン膜の膜厚が厚くなりだす傾向があることがわかった。

【0037】

図5は、図4に示した関係をアレニウスプロットとして示した図である。

図5にも示されているように、処理温度が350以下の領域においては、アレニウスプロットに傾きがほとんどみられない。つまり、DIPADSは活性化していない。また、処理温度が350を超えると、アレニウスプロットに傾きが現れる。つまり、DIPADSは活性化している。

【0038】

図5に示す関係から、処理温度が350以下の領域では、DIPADSの反応モードは吸着反応となり、処理温度が350を超えた領域では、DIPADSの反応モードは

10

20

30

40

50

堆積反応となることが確認された。本願は、シード層3の形成に有効な発明である。シード層3には、厚い膜厚は求めない。このため、シード層3は、被処理面上にシリコンが吸着されることで形成されればよい。したがって、高次アミノシラン系ガスを用いてシード層3をシリコンの吸着反応により形成する、という観点から、処理温度は350以下室温(25)以上がよい。

【0039】

このように、高次アミノシラン系ガスを用いてシード層3を形成する際、その処理温度を350以下室温(25)以上とすることで、形成されるシード層3をシリコンが被処理面上に吸着させることで形成でき、シード層3の厚さを薄くできる、という利点を得ることができる。

10

【0040】

<処理温度350以下の領域でのシード効果>

次に、処理温度350以下の領域でのシード効果について説明する。

【0041】

[1.シード層3の処理温度とシリコン膜4の膜厚との関係]

処理条件を以下のように設定した上で処理温度をパラメータとしてシード層3を形成し(ステップ1)、処理条件を固定してシード層3上にシリコン膜4を形成し(ステップ2)、形成されるシリコン膜4の膜厚を比較してみた。

・ステップ1

DI P A D S 流量 :	2 0 0 s c c m			
処 理 時 間 :	1 m i n			
処 理 温 度 :	3 5 0	3 0 0	2 5 0	2 0 0
処 理 圧 力 :	1 3 3 P a (1 T o r r)			

20

・ステップ2

S i H ₄ 流量 :	5 0 0 s c c m
堆 積 時 間 :	1 0 m i n
堆 積 温 度 :	5 1 0
堆 積 圧 力 :	5 3 . 2 P a (0 . 4 T o r r)

【0042】

その結果を図6に示す。図6は、シード層の処理温度とシード層上に形成されるシリコン膜の膜厚との関係を示す図である。

30

通常ならば、シード層3を形成する際の処理温度を下げると、シード層3による効果が薄れる、と予想されたのであるが、図6に示すように、予想に反した結果が得られた。

【0043】

図6に示すように、シード層3上に形成されるシリコン膜4の膜厚は、シード層3の処理温度を350から300に下げると、シリコン膜4の膜厚は約6.43nmから約6.34nmへと下がる。しかし、シード層3の処理温度を300から250に下げると、シリコン膜4の膜厚は、反対に上がったのである。しかも、その膜厚は、処理温度350での膜厚約6.43nmを超え、約6.61nmに達した。シード層3の処理温度を250から200に下げると、膜厚は約6.03nmへと下がる。なお、膜厚の面内均一性は、処理温度200の場合で8.7%とばらつきがやや大きい、総じて実用に供し得る範囲に収まっている。

40

【0044】

上記知見から、高次アミノシラン系ガスを用いたシード層3の形成においては、被処理面上にシリコンを効率良く吸着させることが可能となる最適な温度帯が、処理温度300未満200超の間に存在することが確認された。この確認を進めるため、シリコン膜4の膜厚の圧力依存性を調べることにした。もしも、最適な温度帯であれば、処理圧力に依存することなく、被処理面上にシリコンが高密度に並んだ、ほぼ完全吸着であるシード層3が形成されるはずである。ほぼ完全吸着であるシード層3が形成されれば、シード層3上に形成されるシリコン膜4の膜厚には大きな変化が見られない、つまり、圧力依存性

50

はないはずである、という仮定である。

【 0 0 4 5 】

[2 . シード層 3 の処理圧力とシリコン膜 4 の膜厚との関係]

処理条件を以下のように設定した上で、処理圧力をパラメータとしてシード層 3 を形成し (ステップ 1) 、処理条件を固定してシード層 3 上にシリコン膜 4 を形成し (ステップ 2) 、形成されるシリコン膜 4 の膜厚を比較してみた。

・ステップ 1

D I P A D S 流量 : 2 0 0 s c c m

処 理 時 間 : 1 m i n

処 理 温 度 : 3 0 0 又は 2 5 0

処 理 圧 力 : 1 3 3 P a 6 6 . 5 P a 1 3 . 3 P a

(1 T o r r 0 . 5 T o r r 0 . 1 T o r r)

・ステップ 2 (条件の変更無し)

【 0 0 4 6 】

その結果を図 7 に示す。図 7 は、シード層 3 の処理圧力とシード層 3 上に形成されるシリコン膜 4 の膜厚との関係を示す図である。

【 0 0 4 7 】

(a) シード層 3 の処理時間が 1 m i n で処理温度が 3 0 0 の場合

図 7 に示すように、シリコン膜 4 の膜厚は、処理圧力が下がるにつれて減少する傾向が確認された。処理時間 1 m i n で処理温度が 3 0 0 の場合には、被処理面上に並んだシリコンの密度は低めであり、シード層 3 は、完全吸着により形成はされていないであろう、と推測される。なお、膜厚の面内均一性は、実用に供し得る範囲に収まっている。

(b) シード層 3 の処理時間が 1 m i n で処理温度が 2 5 0 の場合

図 7 に示すように、シリコン膜 4 の膜厚は、処理圧力が下がると若干減少するが、処理温度が 3 0 0 の場合に比較すれば、その減少量は小さく、しかも、ほぼフラットに近いことが確認された。この結果から、シード層 3 の処理時間が 1 m i n の場合には、処理温度は 3 0 0 よりも 2 5 0 の方が、被処理面上にはシリコンが高密度で並び、シード層 3 は、より完全吸着に近い状態で形成されているであろう、と推測される。なお、膜厚の面内均一性についても、実用に供し得る範囲に収まっている。

【 0 0 4 8 】

[3 . シード層 3 の処理圧力とシリコン膜 4 のヘイズとの関係]

シード層 3 が、より完全吸着に近い状態で形成されているか否かを検証するために、上記 6 つのサンプルにおけるシリコン膜 4 の表面のヘイズを調べてみた。被処理面上にシリコンが高密度で並び、シード層 3 がより完全吸着に近い状態で形成されていれば、その上に形成されるシリコン膜 4 の表面の微小凹凸が小さくなり、良好なヘイズが観測されるであろう、との仮定からである。

【 0 0 4 9 】

図 8 は、シード層 3 の処理圧力とシード層 3 上に形成されるシリコン膜 4 の表面のヘイズとの関係を示す図である。

図 8 に示すように、シード層 3 の処理時間が 1 m i n の場合には、処理温度は 3 0 0 よりも 2 5 0 の方が、良好なヘイズが観測された。これは、処理温度が 2 5 0 の場合においては、図 9 (A) に示すように、単位時間 (本例では 1 m i n) 当たりの被処理面上におけるシリコンの吸着密度が高まってシード層 3 がより完全吸着に近い状態となり得る。この結果、シード層 3 の上に形成されるシリコン膜 4 の表面の微小凹凸が小さくなり、シリコン膜 4 の表面ラフネスが改善されているもの、と推測できる。

【 0 0 5 0 】

これに対して、処理温度が 3 0 0 の場合においては、シリコン膜 4 の膜厚の減少とともに、ヘイズの悪化が観測されている。これは、処理圧力が低くなるにつれて、図 9 (B) に示すように、単位時間 (本例では 1 m i n) 当たりの被処理面上におけるシリコンの吸着密度が、処理温度が 2 5 0 の場合に比較して低くなり、ピンホールや隙間が比較的

10

20

30

40

50

多いシード層3が形成されているもの、と推測される。

【0051】

このように、高次アミノシラン系ガスを用いた処理において、反応モードが吸着反応となる処理温度が350以下の領域では、被処理面上にシリコンを効率良く吸着させることが可能となる最適な温度帯が存在する。本例においては、処理温度300未満200超の間である。

【0052】

したがって、高次アミノシラン系ガスを用いた処理を、上記最適な温度帯にて行うことで、効率的な層の形成、例えば、低温かつ短時間で良質のシード層3の形成を行うことができる。また、上記最適な温度帯のうち、特に、好ましい温度範囲は、処理温度250 ± 25 未満の範囲である。

10

【0053】

[4.シード層3の処理時間とシリコン膜4の膜厚との関係]

ここまで説明したように、高次アミノシラン系ガスを用いてシード層3を形成した場合、処理温度350以下の領域での被処理面上へのシリコンの吸着には、最適な温度帯があることがわかった。最適な温度帯を使えば、短い処理時間であっても、シリコンの吸着密度が高い良質なシード層3を得ることができる。しかも、処理圧力に大きく左右されることもない。その最適な温度帯とは、処理温度300未満200超の範囲である。中でも、処理温度250付近が良好であり、250 ± 25 未満の範囲内であれば、処理温度250と同様な利点を得ることができるであろう。

20

【0054】

しかしながら、プロセスによっては、プロセスの低温化の観点から、処理温度250 ± 25 未満の範囲よりもシード層3の処理温度をもっと低くしたい要求もある。

【0055】

反対に、スループット向上の観点から、処理温度250 ± 25 未満の範囲よりもシード層3の処理温度をもっと高くし、成膜処理時における処理温度に近づけたい、という要求もある。処理温度の制御範囲を小さくすることで、昇温、高温に要する時間を短縮したい、という観点からである。

【0056】

そこで、シード層3の処理時間とシリコン膜4の膜厚との関係を、さらに調べてみた。

30

・ステップ1

DIPADS流量： 200 sccm
 処理時間： 1min 3min 5min 10min
 処理温度： 300 又は250 又は200
 処理圧力： 133 Pa (1 Torr)

・ステップ2 (条件の変更無し)

【0057】

その結果を図10に示す。図10は、シード層3の処理時間とシード層3上に形成されるシリコン膜4の膜厚との関係を示す図である。

【0058】

<処理温度300の場合>

図10に示すように、シード層3の処理時間を1minから5min、10minへと長くするにつれて、シリコン膜4の膜厚は増加する傾向を示す。

40

【0059】

<処理温度250の場合>

図10に示すように、シード層3の処理時間を1minから3min、5min、10minへと長くしても、シリコン膜4の膜厚は、ほぼフラットなままである。

【0060】

<処理温度200の場合>

図10に示すように、シード層3の処理時間を1minから、3min、10minへ

50

と長くすると、シリコン膜 4 の膜厚は増加する傾向を示す。

【 0 0 6 1 】

さらに、上記図 1 0 のサンプルにおけるシリコン膜 4 の表面のヘイズを調べてみた。

図 1 1 は、シード層 3 の処理時間とシード層 3 上に形成されるシリコン膜 4 の表面のヘイズとの関係を示す図である。

【 0 0 6 2 】

< 処理温度 3 0 0 の場合 >

図 1 1 に示すように、シード層 3 の処理時間を 1 m i n から 5 m i n、1 0 m i n へと長くすると、シリコン膜 4 の表面のヘイズは改善する傾向を示す。

【 0 0 6 3 】

< 処理温度 2 5 0 の場合 >

図 1 1 に示すように、シード層 3 の処理時間を 1 m i n から 3 m i n、5 m i n、1 0 m i n へと長くすると、処理時間が 1 m i n から 3 m i n になるときは、シリコン膜 4 の表面のヘイズは改善する傾向を示すが、3 m i n、5 m i n、1 0 m i n では、ほぼフラットなままである。

【 0 0 6 4 】

< 処理温度 2 0 0 の場合 >

図 1 1 に示すように、シード層 3 の処理時間を 1 m i n から、3 m i n、1 0 m i n へと長くすると、シリコン膜 4 の表面のヘイズは改善する傾向を示す。なお、処理時間が 1 m i n、3 m i n においては、実用的には困難かもしれない値がでていますが、処理時間を 3 m i n を超える時間とすると、実用的に充分である値に回復している。

【 0 0 6 5 】

これらの結果から、処理温度を、3 0 0 以上 3 5 0 以下としたい場合には、シード層 3 の処理時間を 5 m i n 以上の有限値とすると、実用的に充分なレベルのシード層 3 を得ることができる。

【 0 0 6 6 】

また、処理温度を、2 0 0 以下室温 (2 5) 以上としたい場合には、シード層 3 の処理時間を 3 m i n 以上の有限値とすると、実用的に充分なレベルのシード層 3 を得ることができる。

【 0 0 6 7 】

[シリコン膜 4 の原料ガスについて]

次に、シード層 3 上に形成されるシリコン膜 4 の原料ガスについて説明する。

シード層 3 上にはシリコン膜 4 が形成される。シリコン膜 4 の膜厚には、実用可能な最小膜厚が存在する。実用可能な最小膜厚は、膜厚を薄くしても、ピンホールが発生することがない膜厚である。最小膜厚は、シリコン膜 4 の原料ガスに依存する。例えば、原料ガスがアミノ基を含まないモノシランガスか、アミノ基を含まないジシラン以上の高次シラン系ガスかである。

【 0 0 6 8 】

< シリコン膜 4 の原料ガスがモノシランガスの場合 >

図 1 2 は、原料ガスをモノシランとした場合のシリコン膜 4 の表面の二次電子像を示す図面代用写真である。図 1 2 には、シード層 3 を形成しなかった場合 (シード層なし)、シード層 3 を分子式中にシリコンを 1 つだけ含むアミノシラン系ガスを用いて形成した場合 (アミノシランシード)、高次アミノシラン系ガスを用いて形成した場合 (高次アミノシランシード) についてそれぞれ示されている。

【 0 0 6 9 】

図 1 2 に示すように、シリコン膜の 4 の原料ガスがモノシランガスの場合、シリコン膜 4 のピンホールなしで実用可能な最小膜厚は、

- ・シード層なし : 1 5 n m オーダー
- ・アミノシランシード : 8 n m オーダー
- ・高次アミノシランシード : 6 n m オーダー

10

20

30

40

50

である。

【 0 0 7 0 】

< シリコン膜 4 の原料ガスが高次シラン系ガスの場合 >

図 1 3 は、原料ガスを高次シラン系ガスとした場合のシリコン膜 4 の表面の二次電子像を示す図面代用写真である。

【 0 0 7 1 】

図 1 3 に示すように、シリコン膜の 4 の原料ガスが高次シラン系ガス、例えば、ジシランの場合、シリコン膜 4 のピンホールなしで実用可能な最小膜厚は、

- ・ シード層なし : 4 nm オーダー
- ・ アミノシランシード : 3 nm オーダー
- ・ 高次アミノシランシード : 2 nm オーダー

10

である。

【 0 0 7 2 】

図 1 2、および図 1 3 に示されるように、シリコン膜 4 の膜厚を薄くしたい場合には、シリコン膜 4 の原料ガスを、ジシラン以上の高次シラン系ガスとするとよい。もちろん、シリコン膜 4 に厚い膜厚が要求される場合には、モノシランガスを用いることが可能である。なお、プロセス上、例えば、ピンホールを許容可能な場合には、シリコン膜 4 の原料ガスを高次シラン系ガスとした場合、シリコン膜 4 の膜厚を 2 nm 未満の有限値に、また、シリコン膜 4 の原料ガスをモノシランガスとした場合、シリコン膜 4 の膜厚を 6 nm 未満の有限値に、それぞれ設定することも可能である。これらの場合、ピンホールは発生するであろうが、シード層がない場合に比較すれば、表面ラフネスを改善できる利点は得られる。

20

【 0 0 7 3 】

このようにシリコン膜 4 の原料ガスは、シリコン膜 4 に要求される膜厚に応じて、アミノ基を含まないモノシランガスとするか、アミノ基を含まないジシラン以上の高次シラン系ガスとするかが選択されることがよい。

【 0 0 7 4 】

アミノ基を含まないジシラン以上の高次シラン系ガスとしては、

ジシラン (Si_2H_6)、

$\text{Si}_m\text{H}_{2m+2}$ (ただし、 m は 3 以上の自然数) の式で表されるシリコンの水素化物

30

Si_nH_{2n} (ただし、 n は 3 以上の自然数) の式で表されるシリコンの水素化物

の少なくとも一つを含むガスから選択することができる。

【 0 0 7 5 】

また、上記 $\text{Si}_m\text{H}_{2m+2}$ (ただし、 m は 3 以上の自然数) の式で表されるシリコンの水素化物が、

Si_3H_8

Si_4H_{10}

Si_5H_{12}

Si_6H_{14}

Si_7H_{16}

40

の少なくとも一つから選ぶことができる。

【 0 0 7 6 】

また、上記 Si_nH_{2n} (ただし、 n は 3 以上の自然数) の式で表されるシリコンの水素化物が、

Si_3H_6

Si_4H_8

Si_5H_{10}

Si_6H_{12}

Si_7H_{14}

50

の少なくともいずれか一つから選ぶことができる。

【0077】

また、図12および図13に示す結果からは、シリコン膜4の成膜に際し、シード層3は形成しないよりも、形成することが好ましいことが理解できる。シリコン膜4へのピンホールの発生を抑制することができるためである。さらに、シード層3の形成に使用される処理ガスとしては、分子式中にシリコンを1つだけ含むアミノシラン系ガスよりも、分子式中にシリコンを2つ以上含む高次アミノシラン系ガスを使用することが好ましいことも理解できる。シリコン膜4へのピンホールの発生を、さらに抑制することができるためである。

【0078】

(第2の実施形態)

上記第1の実施形態において、シード層3上に形成されるシリコン膜の膜厚を薄くしたい場合には、原料ガスを、アミノ基を含まないジシラン以上の高次シラン系ガスが選択されることがよいことを説明した。

【0079】

第2の実施形態は、シード層3上に形成されるシリコン膜の原料ガスを、アミノ基を含まないジシラン以上の高次シラン系ガス(以下高次シラン系ガスと略記する)を選択した場合に好適となる応用例に関する。

【0080】

<応用例1:多重シード層>

シード層3上に形成されるシリコン膜の原料ガスを高次シラン系ガスとした場合、ピンホールの発生が抑制されたシリコン膜を薄く形成することができる。これは、シード層3を多重シード層とする場合に有効である。

【0081】

図14はこの発明の第2の実施形態に係るシリコン膜の成膜方法の応用例1に係るシーケンスの一例を示す流れ図、図15(A)~図15(D)は図14中に示すシーケンス中の被処理体の状態を概略的に示す断面図である。

【0082】

まず、図15(A)に示す被処理体、例えば、シリコン基板1を、成膜装置の処理室に搬入する。図15(A)に示す被処理体は図2(A)に示した被処理体と同様のものであり、シリコン基板1上にはシリコン酸化物膜2が形成されたものである。シリコン酸化物膜2の表面は、シリコン膜が成膜される被処理面となる。なお、被処理面を構成する物質は、第1の実施形態と同様、シリコン酸化物膜2に限られるものではない。

【0083】

次に、図14及び図15(B)に示すように、シリコン酸化物膜2の表面(被処理面)上に、シリコンを吸着させてシード層3を形成する。シード層3は、第1の実施形態と同様に、処理ガスとして、シリコン酸化物膜2の表面上に、高次アミノシラン系ガスを供給することで形成され、シード層3を形成する際の処理温度は、350以下室温(25)以上とされる(ステップ1)。高次アミノシラン系ガスとしては、第1の実施形態のステップ1において説明したものを選択することができる。本例ではDIPADSを用いた。処理条件も第1の実施形態のステップ1において説明した条件でよい。

【0084】

次に、図14及び図15(C)に示すように、シード層3上に、シリコンを堆積させて第2シード層3aを形成する(ステップ3)。第2シード層3aは、処理ガスとして、シード層3の表面上に、アミノ基を含まないジシラン以上の高次シラン系ガスを供給することで形成される。本例では、第2シード層3aの処理ガスとしてジシランを用いた。第2シード層3aの膜厚は、図13に示したように、ピンホールの発生が抑制される最小膜厚付近、例えば2nmオーダーから4nmオーダーの範囲がよいであろう。本例では、2nmオーダー(2nm以上3nm未満)の膜厚とした。処理条件は、第2シード層3aの膜厚が2nmオーダーとなるように、例えば、堆積時間が調節されればよい。ステップ3に

10

20

30

40

50

おける処理条件の一例は、

Si₂H₆ 流量 : 300 sccm
 堆積時間 : 16 min
 堆積温度 : 400
 堆積圧力 : 133 Pa (1 Torr)

である。ただし、プロセス上、例えば、ピンホールを許容可能な場合には、第2シード層3aの膜厚を2nm以上4nm以下に設定する必要はなく、4nm以下の有限値とすることも可能である。

【0085】

次に、図14及び図15(D)に示すように、第2シード層3a上に、シリコンを堆積させてシリコン膜4を形成する(ステップ4)。シリコン膜4は、処理ガスとして、第2シード層3aの表面上に、アミノ基を含まないシラン系ガスを供給することで形成される。アミノ基を含まないシラン系ガスとしては、第1の実施形態のステップ2において説明したものを選択することができる。本例ではモノシランを用いた。処理条件も第1の実施形態のステップ2において説明した条件でよい。形成されるシリコン膜4は、例えばアモルファスシリコンである。もちろん、シリコン膜4の処理ガスには、アミノ基を含まないジシラン以上の高次シラン系ガスを用いることもできる。この場合、アミノ基を含まないジシラン以上の高次シラン系ガスとしては、第2シード層3aの処理ガスとして用いたアミノ基を含まないジシラン以上の高次シラン系ガスに対して同次以下のシラン系ガスを用いることが好ましい。例えば、第2シード層3aの処理ガスとしてジシラン(Si₂H₆)を用いた場合には、シリコン膜4の処理ガスにはジシラン(Si₂H₆)、又はモノシラン(SiH₄)を用いることが好ましい。また、例えば、第2シード層3aの処理ガスとしてトリシラン(Si₃H₈)を用いた場合には、シリコン膜4の処理ガスにはトリシラン(Si₃H₈)、又はジシラン(Si₂H₆)、又はモノシラン(SiH₄)を用いることが好ましい。

【0086】

このように、シード層3上に、アミノ基を含まない高次シラン系ガスを用いてシリコン膜を、堆積(気相成長)又は吸着により形成する場合には、シリコン膜を多重シード層のうちの一層、本例では第2シード層3aとして応用することが可能である。これは、形成されるシリコン膜の膜厚が薄くても、ピンホールの発生を抑制することができることによる。

【0087】

このような第2の実施形態によれば、シード層3上に、膜厚が薄く、ピンホールもなく平坦性にも優れた薄い第2シード層3aを、堆積又は吸着により形成することができる。このため、第2シード層3a上には、平坦性に優れたシリコン膜4を、同じく堆積により形成できる、という利点を得ることができる。

【0088】

< 応用例2 : 多重シード層 + 孔又は溝の埋め込みの一例 >

応用例2は、応用例1に示した多重シード層上にシリコン膜を形成し、シリコン膜によって孔又は溝の埋め込むシーケンスに関する。

【0089】

図16(A)~図16(F)はこの発明の第2の実施形態に係るシリコン膜の成膜方法の応用例2に係るシーケンスの一例中の被処理体の状態を概略的に示す断面図である。

【0090】

まず、図16(A)に示すように、シリコン基板1上にはシリコン酸化物膜2が形成されている。シリコン酸化物膜2には、その表面からシリコン基板1に達する孔又は溝5が形成されている。本例では、このような構造を持つ被処理体に対し、シード層3を形成する。

【0091】

次に、図16(B)に示すように、孔又は溝5を持つシリコン酸化物膜2の表面(被処

10

20

30

40

50

理面)上に、第1、第2の実施形態にて説明した方法に従ってシード層3を形成する。

【0092】

次に、図16(C)に示すように、シード層3上に、第2の実施形態にて説明した方法に従って第2シード層3aを形成する。これにより多重シード層が形成される。シード層3および第2シード層3aはそれぞれ、ノンドープで形成されることが好ましい。これは、シード層3および第2シード層3aを含む多重シード層の表面の平坦性を維持する観点からである。つまり、シード層3および第2シード層3aを、ドナー又はアクセプタとなる不純物、例えば、ヒ素、リン、ボロンをドープしながら形成すると、多重シード層の表面の平坦性が損なわれる可能性がある。この可能性は、シード層3および第2シード層3aをノンドープで形成することによって解消できる。

10

【0093】

また、シード層3および第2シード層3aをノンドープで形成した場合には、図17に示すように、シード層3および第2シード層3aを形成した後、例えば、気相拡散法によってドナー又はアクセプタとなる不純物をドープするようにしてもよい。このようにシード層3および第2シード層3aをノンドープで形成した後、ドナー又はアクセプタとなる不純物、例えば、ヒ素、リン、ボロンを気相拡散法によってドープすることで、多重シード層の表面に良好な平坦性を保ったまま、多重シード層の抵抗値を下げるができる。

【0094】

次に、図16(D)に示すように、シード層3および第2シード層3aを含む多重シード層上に、アミノ基を含まないシラン系ガスを供給し、多重シード層上にシリコンを堆積させ、シリコン膜4を形成する。このとき、シリコン膜4は、孔又は溝5を塞がない膜厚で、孔又は溝5に対応した開口部6を残しつつ形成する。このときのアミノ基を含まないシラン系ガスであるが、モノシランガスでも、ジシラン以上の高次シランガスでもどちらでも選択することが可能であるが、ステップカバレッジの良さを考慮すると、モノシランガスを選択することがよい。モノシランガスを原料ガスとして形成されたシリコン膜は、例えば、ジシランガスを原料ガスとして形成されたシリコン膜に比較して、孔又は溝5を被覆する際の、ステップカバレッジを良好にしやすいためである。

20

【0095】

次に、図16(E)に示すように、シリコン膜4を、孔又は溝5に沿って残しつつエッチングし、シリコン膜4の孔又は溝5に対応した開口部6を広げる。本例では、断面がV字型となるようにシリコン膜4をエッチングする。本明細書では、これをV字型エッチングという。

30

【0096】

なお、シリコン膜4についても、シード層3および第2シード層3aと同様に、ノンドープで形成されることが好ましい。シリコン膜4の表面の平坦性を維持する観点からである。シリコン膜4をノンドープで形成した場合には、図18に示すように、シリコン膜4を図16(E)に示したようにエッチングした後、例えば、気相拡散法によってドナー又はアクセプタとなる不純物をドープするようにしてもよい。このようにシリコン膜4をノンドープで形成し、エッチングした後、ドナー又はアクセプタとなる不純物、例えば、ヒ素、リン、ボロンを気相拡散法によってドープすることで、シリコン膜4の抵抗値を下げるができる。

40

【0097】

次に、図16(F)に示すように、開口部6が広げられたシリコン膜4上に、開口部6を埋め込む薄膜7を形成する。薄膜7は、シリコン膜でも、シリコン膜以外の薄膜、例えば、金属膜であってもよい。

【0098】

このように、第2の実施形態は、被処理面に形成された孔又は溝、本例ではシリコン酸化物膜2に形成された孔又は溝5を埋め込む埋め込みシーケンスに応用することが可能である。

【0099】

50

< V字型エッチング：アスペクト比依存性 >

ところで、図16(E)に示したV字型エッチング後におけるシリコン膜4の、孔又は溝5内における断面形状には、図16(D)に示した堆積工程後におけるシリコン膜4の、孔又は溝5に対応した開口部6のアスペクト比と関係があることが確認された。

【0100】

この関係を説明するために、“エッチングカバレッジ”という言葉进行定義する。

図19(A)~図19(C)は“エッチングカバレッジ”の定义を説明するための断面図である。

【0101】

図19(A)は初期状態の断面図である。初期状態において、例えば、トップ膜厚が25nm、ボトム膜厚が25nmのシリコン膜4が形成されていたとする。これをエッチングした後、図19(B)に示すように、トップ膜厚が5nm、ボトム膜厚が5nmにそれぞれコンフォーマルにエッチングされたとする。この状態を、エッチングカバレッジ=0%とする。また、図19(C)に示すように、エッチングした後、トップ膜厚が5nmにエッチングされ、ボトム膜厚が25nmのままであったとする。この状態をエッチングカバレッジ=100%とする。

10

【0102】

図20(A)は孔又は溝5の初期状態を示す断面図、図20(B)はシリコン膜4の孔又は溝5に対応した開口部6のアスペクト比が“37.5”である場合を示す断面図、図20(C)は同アスペクト比が“12”である場合を示す断面図、図21は、アスペクト比とエッチングカバレッジとの関係を示す図である。

20

【0103】

図21に示すように、開口部6のアスペクト比が“12”のとき、エッチングカバレッジは約27%程度となる。これに対し、開口部6のアスペクト比が“37.5”のとき、エッチングカバレッジは約89%程度となる。これらの点を直線に乗せると、アスペクト比が0(つまり平面)では、エッチングカバレッジは約0%に近づく。

【0104】

このように、図16(D)に示した堆積工程後におけるシリコン膜4の、孔又は溝5に対応した開口部6のアスペクト比は、図16(E)に示したV字型エッチング後におけるシリコン膜4の、孔又は溝5内における断面形状と関係がある。

30

【0105】

つまり、V字型エッチング後の孔又は溝5内におけるシリコン膜4の断面形状を、孔又は溝5の底に向かって狭くなるように制御したい場合(エッチングカバレッジを100%に近づきたい)、開口部6のアスペクト比を大きくするとよい。これは開口部6のアスペクト比が大きくなるにしたがって、エッチングガスが開口部6の奥へ入りにくくなり、その結果、シリコン膜4の断面形状が、エッチングカバレッジ100%に近づくようになるためである。

【0106】

このように、シリコン膜4を形成した後の開口部6のアスペクト比を制御することによって、V字型エッチング後の孔又は溝5内におけるシリコン膜4の断面形状を制御することが可能となる。このように断面形状を制御できる結果、V字型エッチング後のエッチングカバレッジが100%に近く、薄膜7によって、より埋め込みやすくなる開口部6が得られる、という利点を得ることができる。

40

【0107】

< 応用例3：多重シード層+孔又は溝の埋め込みの他例 >

応用例3は、応用例1に示した多重シード層上にシリコン膜を形成し、シリコン膜によって孔又は溝の埋め込む別のシーケンスに関する。

【0108】

図22(A)~図22(I)はこの発明の第2の実施形態に係るシリコン膜の成膜方法の応用例3に係るシーケンスの一例中の被処理体の状態を概略的に示す断面図である。

50

【0109】

まず、図22(A)～図22(C)に示すように、応用例2にて、図16(A)～図16(C)を参照して説明した方法にしたがって、第2シード層3aを形成する。本例においても、シード層3および第2シード層3aはそれぞれノンドープで形成されることが好ましく、ノンドープで形成した場合には、図23に示すように、例えば、気相拡散法によってドナー又はアクセプタとなる不純物をシード層3および第2シード層3aにドーブしてもよい。

【0110】

次に、図22(D)に示すように、シード層3および第2シード層3aを含む多重シード層上に、アミノ基を含まないシラン系ガスを供給し、多重シード層上にシリコンを堆積させ、シリコン膜4を形成する。本例においては、シリコン膜4のステップカバレッジは、さほど問わない。よって、途中で孔又は溝5が塞がれてしまってもよい。

10

【0111】

次に、図22(E)に示すように、シリコン膜4、シード層3および第2シード層3aをエッチングし、孔又は溝5の底に、シリコン膜4を残す。

【0112】

本例においても、シリコン膜4はノンドープで形成されることが好ましく、ノンドープで形成した場合には、図24に示すように、例えば、気相拡散法によってドナー又はアクセプタとなる不純物を、エッチング後のシリコン膜4にドーブしてもよい。

20

【0113】

次に、図22(F)に示すように、図22(B)および図22(C)に示した工程を繰り返し、シード層3および第2シード層3aを再度形成する。

【0114】

次に、図22(G)に示すように、図22(D)に示した工程を繰り返し、シリコン膜4を再度形成する。この後、図22(H)に示すように、図22(E)に示した工程を繰り返し、シリコン膜4、シード層3および第2シード層3aをエッチングし、孔又は溝5の底に、シリコン膜4を残す。

【0115】

以下、図22(B)～図22(E)に示した工程を、設計された回数繰り返すことで、図22(I)に示すように、孔又は溝5を、シリコン膜4によって埋め込む。

30

【0116】

このように、第2の実施形態は、被処理面に形成された孔又は溝、本例ではシリコン酸化物膜2に形成された孔又は溝5を、多重シード層の形成、シリコン膜4の堆積そしてエッチングを繰り返して埋め込んでいく、埋め込みシーケンスにも応用することが可能である。

【0117】

なお、図22(A)～図22(I)に示した例においては、

- ・シード層3および第2シード層3aを含む多重シード層の形成
- ・シリコン膜4の形成
- ・シリコン膜4、及び多重シード層のエッチング

40

の3つの工程を、設計された回数繰り返した。

【0118】

しかし、図25(A)～図25(D)に示すように、“シード層3および第2シード層3aを含む多重シード層の形成”は、最初の1層目のみとし、2層目以降は、

- ・シリコン膜4の形成
- ・シリコン膜4のエッチング

の2つの工程を、設計された回数繰り返すようにすることも可能である。

【0119】

<応用例4：第2シード層およびシリコン膜へのドーブの例>

本第2実施形態において、第2シード層3aおよびシリコン膜4へドナー又はアクセプ

50

タとなる不純物をドーブする場合には、図26(A)および図27(A)に示すように、原料ガス(処理ガス)を用いて、ノンドープの第2シード層3aおよびシリコン膜4を形成した後、図26(B)および図27(B)に示すように、ノンドープの第2シード層3aおよびシリコン膜4に対して、ドナー又はアクセプタとなる不純物、例えば、ヒ素、リン、ボロンを含むドーピングガスを供給し、これらの不純物を気相拡散法によってノンドープの第2シード層3aおよびシリコン膜4中にドーブすることが好ましいとした。これは、第2シード層3a(多重シード層)、並びにシリコン膜4の表面それぞれに、良好な平坦性を保ったまま抵抗値を下げるができる、という利点を得られるためである。

【0120】

しかしながら、プロセスによっては、ある程度の表面ラフネスについては許容される場合がある。この場合には、図28および図29に示すように、原料ガス(処理ガス)および上記ドーピングガスを同時に供給し、上記不純物がドーブされた第2シード層3aおよびシリコン膜4を形成することも可能である。なお、シード層3の形成中においては、原料ガス(処理ガス)と上記ドーピングガスとを同時に供給しても、供給しなくてもどちらでも構わない。即ち、シード層3および第2シード層3aを含む多重シード層を形成する工程において、少なくとも第2シード層3aの形成中に、原料ガス(処理ガス)と上記ドーピングガスとが同時に供給されればよい。

【0121】

このような図28および図29に示すドーブ例は、例えば、図16(A)~図16(F)、図22(A)~図22(I)、および図25(A)~図25(D)を参照して説明した孔又は溝5をシリコン膜4によって埋め込むプロセスにおいて有効である。このようなプロセスにおいては、堆積時の表面が、例えば、エッチング又は研磨によって最終的には後退される場合があるからである。このため、厳密な表面ラフネスの精度が要求されない場合がありうる。図16(A)~図16(F)に示したプロセスにおけるシリコン膜4の最終形状の一例を図30(A)に、図22(A)~図22(I)に示したプロセスにおけるシリコン膜4の最終形状の一例を図30(B)に、図25(A)~図25(D)に示したプロセスにおけるシリコン膜4の最終形状の一例を図30(C)に示しておく。

【0122】

(第3の実施形態)

次に、この発明の第1、第2の実施形態に係るシリコン膜の成膜方法を実行することが可能な成膜装置の一例を、この発明の第3の実施形態として説明する。

【0123】

<成膜装置>

図31はこの発明の第3の実施形態に係る成膜装置の一例を概略的に示す断面図である。

【0124】

図31に示すように、成膜装置100は、下端が開口された有天井の円筒体状の処理室101を有している。処理室101の全体は、例えば、石英により形成されている。処理室101内の天井には、石英製の天井板102が設けられている。処理室101の下端開口部には、例えば、ステンレススチールにより円筒体状に成形されたマニホールド103がリング等のシール部材104を介して連結されている。

【0125】

マニホールド103は処理室101の下端を支持している。マニホールド103の下方からは、被処理体として複数枚、例えば、50~100枚の半導体基板、本例では、シリコン基板1を多段に載置可能な石英製のウエハポート105が処理室101内に挿入可能となっている。これにより、処理室101内にシリコン基板1が収容される。ウエハポート105は複数本の支柱106を有し、支柱106に形成された溝により複数枚のシリコン基板1が支持されるようになっている。

【0126】

ウエハポート105は、石英製の保温筒107を介してテーブル108上に載置されて

10

20

30

40

50

いる。テーブル108は、マニホールド103の下端開口部を開閉する、例えば、ステンレス鋼製の蓋部109を貫通する回転軸110上に支持される。回転軸110の貫通部には、例えば、磁性流体シール111が設けられ、回転軸110を気密にシールしつつ回転可能に支持している。蓋部109の周辺部とマニホールド103の下端部との間には、例えば、Oリングよりなるシール部材112が介設されている。これにより処理室101内のシール性が保持されている。回転軸110は、例えば、ポートエレベータ等の昇降機構（図示せず）に支持されたアーム113の先端に取り付けられている。これにより、ウエハポート105および蓋部109等は、一体的に昇降されて処理室101内に対して挿脱される。

【0127】

成膜装置100は、処理室101内に、処理に使用するガスを供給する処理ガス供給機構114、及び処理室101内に、不活性ガスを供給する不活性ガス供給機構115を有している。

【0128】

本例の処理ガス供給機構114は、分子式中にシリコンを2つ以上含むアミノシラン系ガス供給源117a（以下、アミノシラン系ガス供給源117aと略す）、およびアミノ基を含まないシラン系ガス供給源117b（以下、シラン系ガス供給源117bと略す）を含んでいる。また、不活性ガス供給機構115は、不活性ガス供給源120を含んでいる。分子式中にシリコンを2つ以上含むアミノシラン系ガスの一例はDIPADS、アミノ基を含まないシラン系ガスの一例はSi₂H₆である。不活性ガスの一例は窒素ガスである。不活性ガスはパージガス等に利用される。

【0129】

アミノシラン系ガス供給源117aは、流量制御器121aおよび開閉弁122aを介して、分散ノズル123aに接続されている。同様に、シラン系ガス供給源117bは、流量制御器121bおよび開閉弁122bを介して分散ノズル123bに接続されている。

【0130】

なお、アミノ基を含まないシラン系ガスと一緒に、ドーパントガスを供給する場合には、図32に示すように、処理ガス供給機構114に、さらにドーパントガス供給源117cを設ければよい。ドーパントガス供給源117cは、流量制御器121dおよび開閉弁122dを介して、分散ノズル123aに接続される。

【0131】

分散ノズル123a、123bは石英管よりなり、マニホールド103の側壁を内側へ貫通して上方向へ屈曲されて垂直に延びる。分散ノズル123a、123bの垂直部分には、複数のガス吐出孔124が所定の間隔を隔てて形成されている。これにより、各ガスは、ガス吐出孔124から水平方向に処理室101内に向けて略均一に吐出される。

【0132】

不活性ガス供給源120は、流量制御器121cおよび開閉弁122cを介して、ノズル128に接続されている。ノズル128は、マニホールド103の側壁を貫通し、その先端から不活性ガスを、水平方向に処理室101内に向けて吐出させる。

【0133】

処理室101内の、分散ノズル123a、123bに対して反対側の部分には、処理室101内を排気するための排気口129が設けられている。排気口129は処理室101の側壁を上下方向へ削りとることによって細長く形成されている。処理室101の排気口129に対応する部分には、排気口129を覆うように断面がコの字状に成形された排気口カバー部材130が溶接により取り付けられている。排気口カバー部材130は、処理室101の側壁に沿って上方に延びており、処理室101の上方にガス出口131を規定している。ガス出口131には、真空ポンプ等を含む排気機構132が接続される。排気機構132は、処理室101内を排気することで処理に使用した処理ガスの排気、及び処理室101内の圧力を処理に応じた処理圧力とする。

10

20

30

40

50

【0134】

処理室101の外周には筒体状の加熱装置133が設けられている。加熱装置133は、処理室101内に供給されたガスを活性化するとともに、処理室101内に収容された被処理体、本例ではシリコン基板1を加熱する。

【0135】

成膜装置100の各部の制御は、例えばマイクロプロセッサ(コンピュータ)からなるコントローラ150により行われる。コントローラ150には、オペレータが成膜装置100を管理するためにコマンドの入力操作等を行うタッチパネルや、成膜装置100の稼働状況を可視化して表示するディスプレイ等からなるユーザーインターフェース151が接続されている。

10

【0136】

コントローラ150には記憶部152が接続されている。記憶部152は、成膜装置100で実行される各種処理をコントローラ150の制御にて実現するための制御プログラムや、処理条件に応じて成膜装置100の各構成部に処理を実行させるためのプログラムすなわちレシピが格納される。レシピは、例えば、記憶部152の中の記憶媒体に記憶される。記憶媒体は、ハードディスクや半導体メモリであってもよいし、CD-ROM、DVD、フラッシュメモリ等の可搬性のものであってもよい。また、他の装置から、例えば専用回線を介してレシピを適宜伝送させるようにしてもよい。レシピは、必要に応じて、ユーザーインターフェース151からの指示等にて記憶部152から読み出され、読み出されたレシピに従った処理をコントローラ150が実行することで、成膜装置100は、

20

【0137】

本例では、コントローラ150の制御のもと、上記第1の実施形態に係るシリコン膜の成膜方法、又は上記第2の実施形態に係るシリコン膜の成膜方法にしたがった成膜処理が順次実施される。

【0138】

上記第1、第2の実施形態に係るシリコン膜の成膜方法は、図31に示すような成膜装置100を用いることによって、1台の成膜装置で実施することができる。

【0139】

また、成膜装置としては図31に示すようなバッチ式に限らず、枚葉式の成膜装置であっても良い。

30

【0140】

以上、この発明を実施形態に従って説明したが、この発明は、上記実施形態に限定されることは無く、種々変形可能である。

【0141】

上記実施形態においては、被処理体をシリコン基板1としたが、被処理体はシリコン基板1に限られることはなく、微細化の進展が進んでいる電子製品の製造方法、例えば、半導体装置の製造プロセスの他、フラットパネルディスプレイの製造プロセスに好適に用いることができる。

その他、この発明はその要旨を逸脱しない範囲で様々に変形することができる。

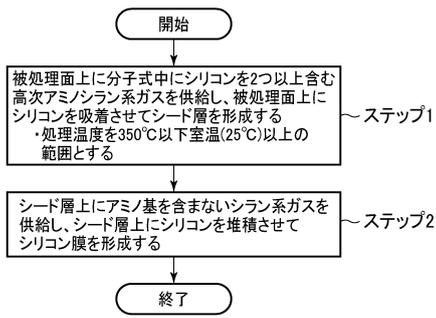
40

【符号の説明】

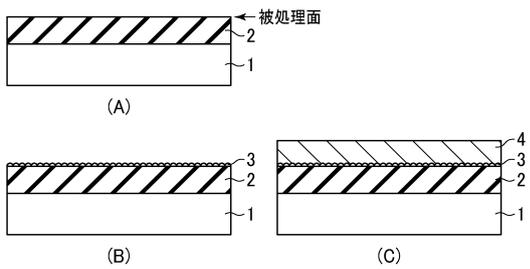
【0142】

1...シリコン基板、2...シリコン酸化物膜、3...シード層、3a...第2シード層、4...シリコン膜、5...孔又は溝、6...開口部、7...薄膜。

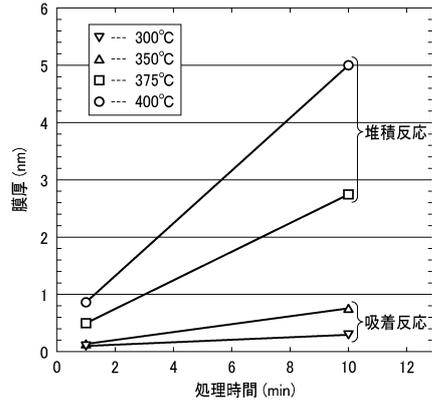
【図1】



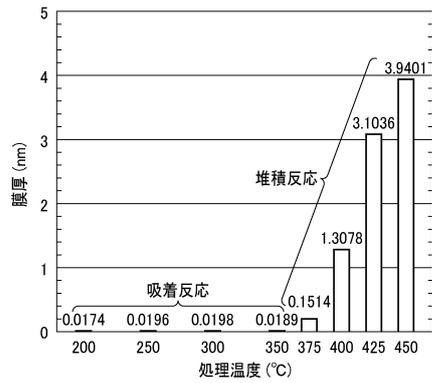
【図2】



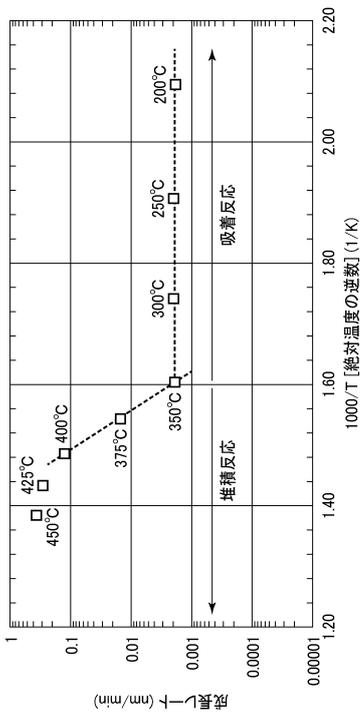
【図3】



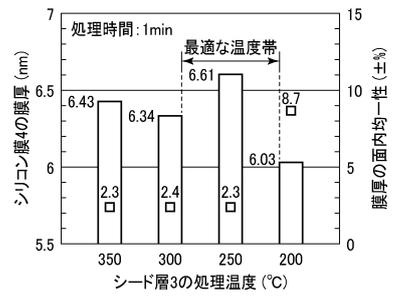
【図4】



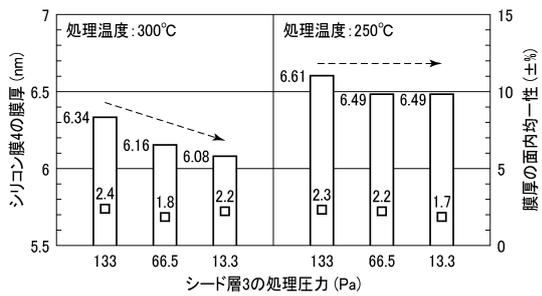
【図5】



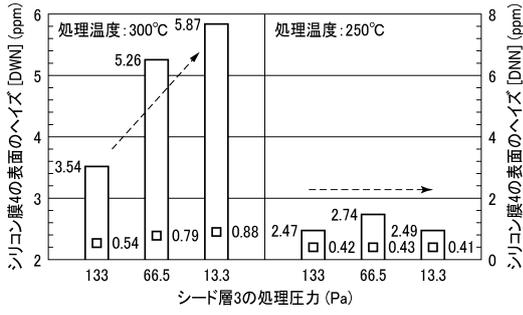
【図6】



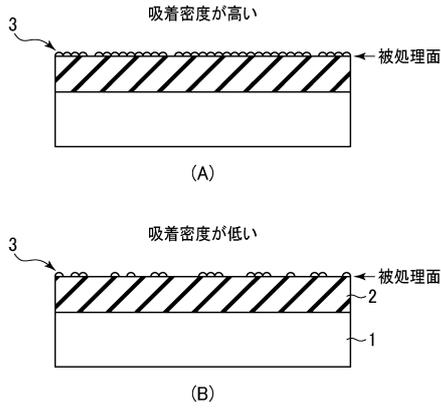
【図7】



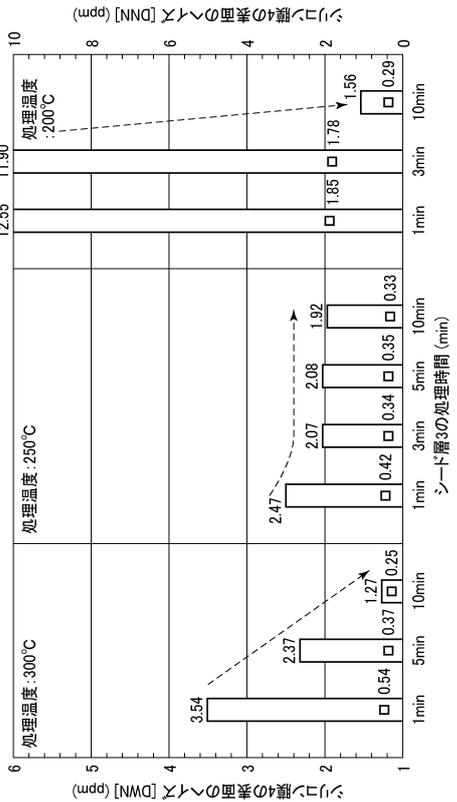
【図8】



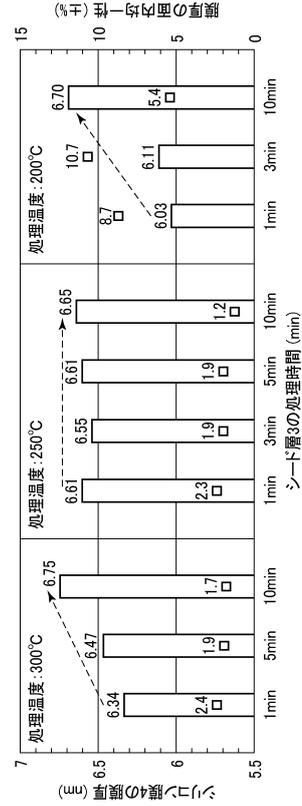
【図9】



【図11】



【図10】



【図12】

Target thickness	シード層なし	アミノシランシード	高次アミノシランシード
	8~9nm	ピンホールあり	ピンホールあり
6~7nm	ピンホールあり	ピンホールあり	ピンホールなし
4~5nm	ピンホールあり	ピンホールあり	ピンホールあり

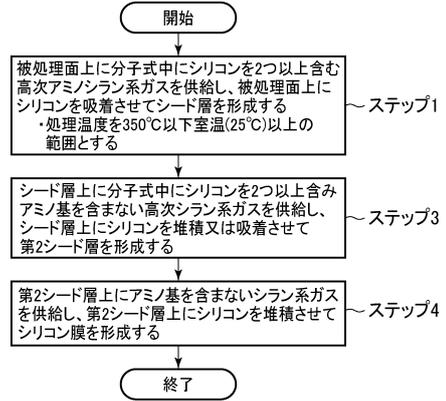
シリコン膜4の原料ガスがモノシランガスの場合

【図13】

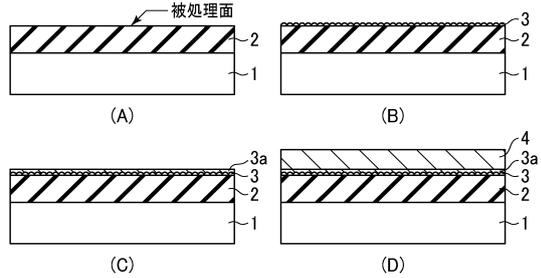
	シード層なし	アミノシランシード	高次アミノシランシード
Target thickness	4~5nm	ピンホールあり	ピンホールなし
	3~4nm	ピンホールあり	ピンホールなし
	2~3nm	ピンホールあり	ピンホールあり

シリコン膜4の原料ガスが高次シラン系ガスの場合

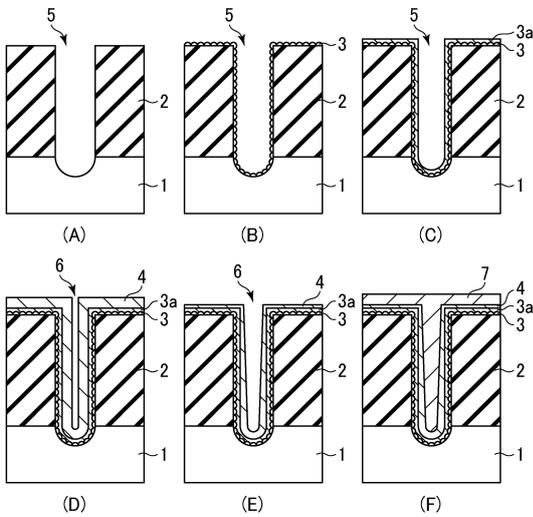
【図14】



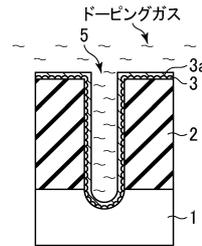
【図15】



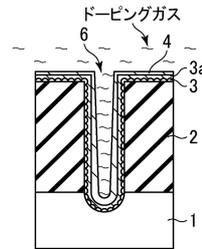
【図16】



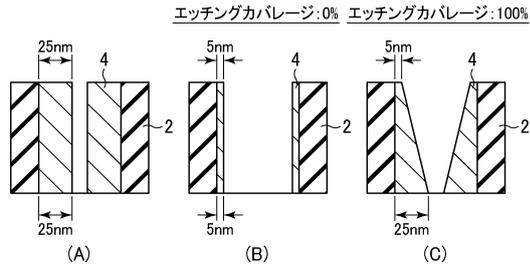
【図17】



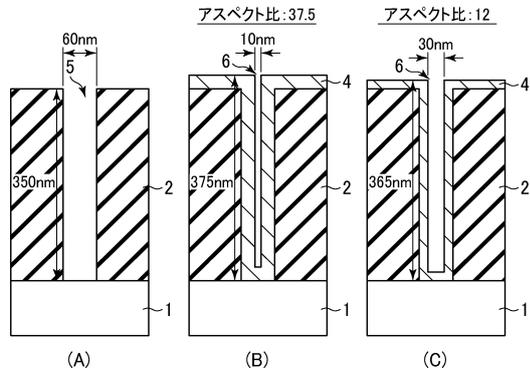
【図18】



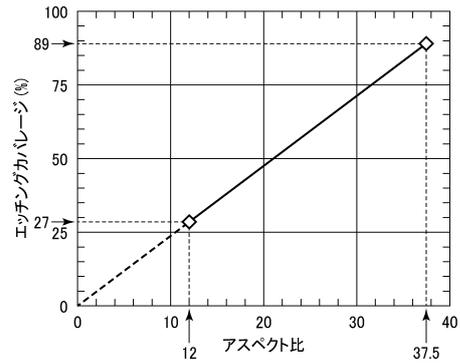
【図 19】



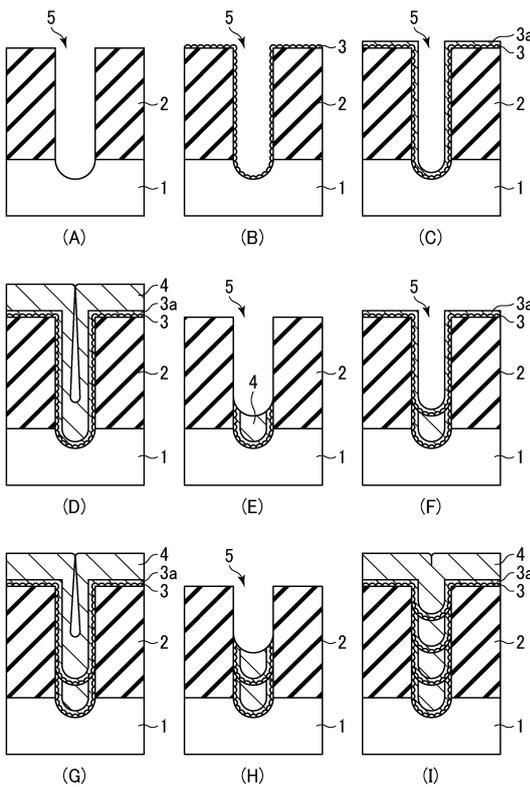
【図 20】



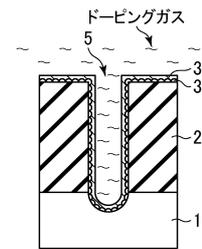
【図 21】



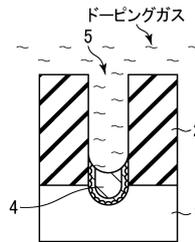
【図 22】



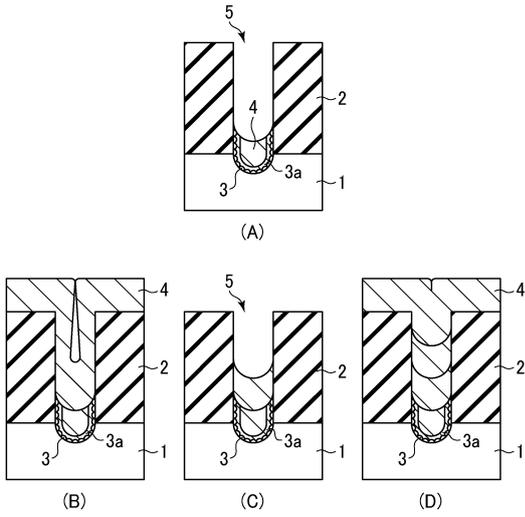
【図 23】



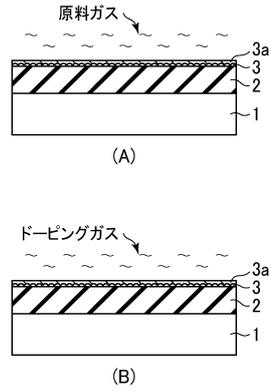
【図 24】



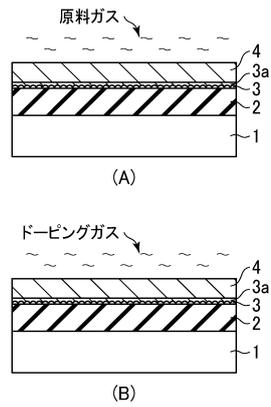
【図 25】



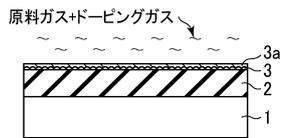
【図 26】



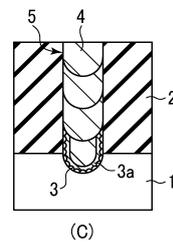
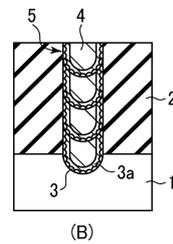
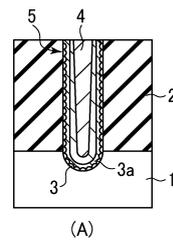
【図 27】



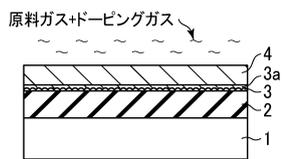
【図 28】



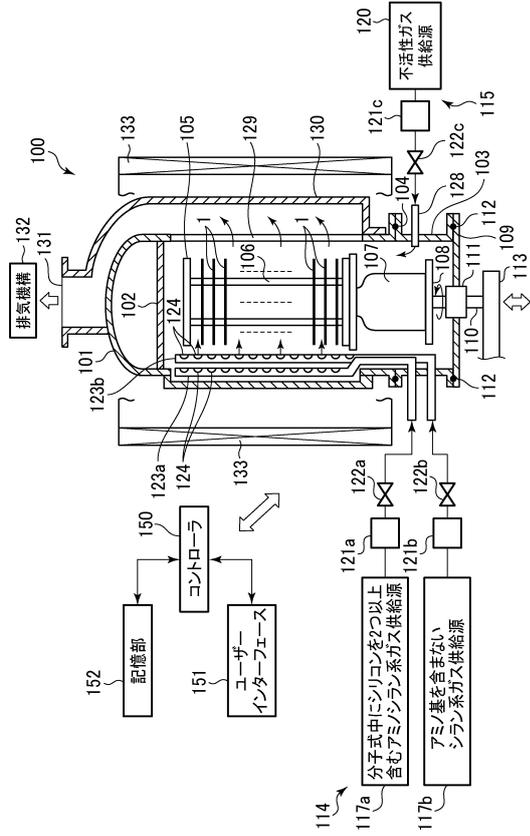
【図 30】



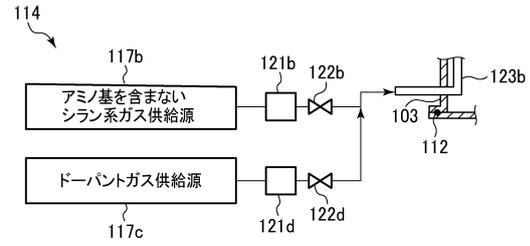
【図 29】



【図 3 1】



【図 3 2】



フロントページの続き

- (72)発明者 古澤 純和
東京都港区赤坂五丁目3番1号 赤坂Bizタワー 東京エレクトロン株式会社内
- (72)発明者 岡田 充弘
東京都港区赤坂五丁目3番1号 赤坂Bizタワー 東京エレクトロン株式会社内
- (72)発明者 林 寛之
東京都港区赤坂五丁目3番1号 赤坂Bizタワー 東京エレクトロン株式会社内
- (72)発明者 柿本 明修
東京都港区赤坂五丁目3番1号 赤坂Bizタワー 東京エレクトロン株式会社内

審査官 河合 俊英

- (56)参考文献 特開2013-033933(JP,A)
特開2013-105812(JP,A)
特開2013-082986(JP,A)
特開2012-248844(JP,A)
特開平11-186169(JP,A)
国際公開第2007/043709(WO,A1)
特開2003-218037(JP,A)

(58)調査した分野(Int.Cl., DB名)

H01L 21/205
C23C 16/24
H01L 21/28
H01L 21/285
H01L 21/31