



(19) 中華民國智慧財產局

(12) 發明說明書公告本

(11) 證書號數：TW I557409 B

(45) 公告日：中華民國 105 (2016) 年 11 月 11 日

(21) 申請案號：103100481

(22) 申請日：中華民國 103 (2014) 年 01 月 07 日

(51) Int. Cl. : G01N27/414 (2006.01)

H01L29/06 (2006.01)

(30) 優先權：2013/03/14 美國

61/782,534

2013/08/16 美國

13/969,160

(71) 申請人：台灣積體電路製造股份有限公司 (中華民國) TAIWAN SEMICONDUCTOR  
MANUFACTURING CO., LTD. (TW)

新竹市新竹科學工業園區力行六路 8 號

(72) 發明人：鄭鈞文 CHENG, CHUN WEN (TW)；劉怡劭 LIU, YI SHAO (TW)；賴飛龍 LAI,  
FEI LUNG (TW)

(74) 代理人：洪澄文；顏錦順

(56) 參考文獻：

TW 201224478A

Wen-Yaw Chung, Chung-Huang Yang, Dorota G. Pijanowska, and Piotr B. Grabiec, "A New Body-Effect Elimination Technique for ISFET Measurement", IEEE Sensors Nov. 2005, p.p. 1046-1049.

審查人員：張榮興

申請專利範圍項數：7 項 圖式數：14 共 44 頁

(54) 名稱

生物場效電晶體及其製造方法與生物晶片

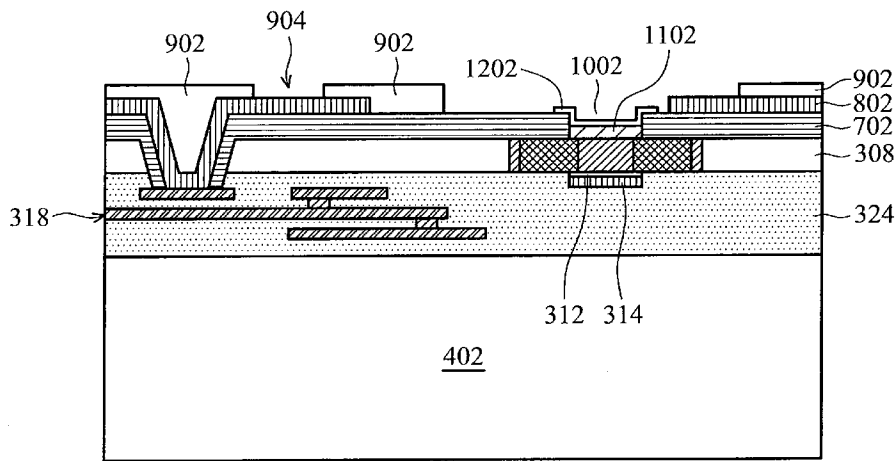
BIOFET WITH INCREASED SENSING AREA

(57) 摘要

本揭露提供一種生物場效電晶體裝置及其製造方法。此形成生物場效電晶體的方法包含一個或多個典型或與互補式金屬氧化物半導體(complementary metal-oxide-semiconductor；CMOS)製程相容之步驟。此生物場效電晶體裝置包括：一基底；一電晶體結構；一隔離層；一界面層，位於保護層上的開口中；以及一金屬皇冠結構，位於界面層之上。界面層及金屬皇冠結構是設置在電晶體閘極結構的相反側。

The present disclosure provides a bio-field effect transistor (BioFET) and a method of fabricating a BioFET device. The method includes forming a BioFET using one or more process steps compatible with or typical to a complementary metal-oxide-semiconductor (CMOS) process. The BioFET device includes a substrate, a transistor structure, an isolation layer, an interface layer in an opening of the isolation layer, and a metal crown structure over the interface layer. The interface layer and the metal crown structure are disposed on opposite side of the transistor from a gate structure.

指定代表圖：



第 12 圖

符號簡單說明：

308 . . . 主動層

312 . . . 閘極介電層

314 . . . 閘極電極

318 . . . 多層內連線

結構

324 . . . 介電層

402 . . . 載板

702 . . . 隔離層

802 . . . 內連線層

902 . . . 保護層

904 . . . 開口

1002 . . . 開口

1102 . . . 界面層

1202 . . . 金屬皇冠

結構

## 發明摘要

※ 申請案號：103100481

G01N 27/414 (2006.01)

※ 申請日：103. 1. 07

※IPC 分類：H01L 29/06 (2006.01)

**【發明名稱】** 生物場效電晶體及其製造方法與生物晶片

BIOFET WITH INCREASED SENSING AREA

**【中文】**

本揭露提供一種生物場效電晶體裝置及其製造方法。此形成生物場效電晶體的方法包含一個或多個典型或與互補式金屬氧化物半導體 (complementary metal-oxide-semiconductor; CMOS) 製程相容之步驟。此生物場效電晶體裝置包括：一基底；一電晶體結構；一隔離層；一界面層，位於保護層上的開口中；以及一金屬皇冠結構，位於界面層之上。界面層及金屬皇冠結構是設置在電晶體閘極結構的相反側。

**【英文】**

The present disclosure provides a bio-field effect transistor (BioFET) and a method of fabricating a BioFET device. The method includes forming a BioFET using one or more process steps compatible with or typical to a complementary metal-oxide-semiconductor (CMOS) process. The BioFET device includes a substrate, a transistor structure, an isolation layer, an interface layer in an opening of the isolation layer, and a metal crown structure over the interface layer. The interface layer and the metal crown structure are disposed on opposite

side of the transistor from a gate structure.

**【代表圖】**

**【本案指定代表圖】**：第（12）圖。

**【本代表圖之符號簡單說明】**：

- 308~主動層；
- 312~閘極介電層；
- 314~閘極電極；
- 318~多層內連線結構；
- 324~介電層；
- 402~載板；
- 702~隔離層；
- 802~內連線層；
- 902~保護層；
- 904~開口；
- 1002~開口；
- 1102~界面層；及
- 1202~金屬皇冠結構。

**【本案若有化學式時，請揭示最能顯示發明特徵的化學式】**：

無

# 發明專利說明書

(本說明書格式、順序，請勿任意更動)

**【發明名稱】** 生物場效電晶體及其製造方法與生物晶片

BIOFET WITH INCREASED SENSING AREA

**【技術領域】**

**【0001】** 本揭露係有關於生物感測器及形成生物晶片之方法。特別是有關於具有生物感測器及流體裝置之生物晶片及其製造方法。

**【先前技術】**

**【0002】** 生物感測器是根據電學、電化學、光學及機械檢測原理等基礎進行操作，用來感應及檢測生物分子的裝置。具有電晶體的生物感測器可經由電性方式感應生物分子或生物實體之電荷、光子及機械性質。此檢測行為可經由直接檢測感應，或經由特定反應物與生物分子/生物實體進行反應或交互作用來達成。這些生物感測器可用半導體製程製造生產，可快速地轉換電子訊號，非常容易應用於積體電路(integrated circuits ; ICs)及微電機系統(microelectromechanical systems ; MEMS)。

**【0003】** 生物晶片實質上是一微型實驗室，可同時進行數百或數千個生化反應。生物晶片可檢測特殊的生物分子、測量其性質、運算處理訊號，甚至是直接分析資料，故生物晶片使研究人員可以快速篩選大量的生物分析物，應用於從疾病診斷到檢測生化恐怖攻擊等各種目的。先進的生物晶片利用流體通道邊許多生物感測器進行反應整合、感應及樣品管理。生物場效電晶體(biological field-effect transistors, or bio-organic

field-effect transistors ; BioFET)是一種含有電晶體的生物感測器，可經由電性方式感應生物分子或生物實體。雖然生物場效電晶體在許多方面具有優勢，但在其製造及/或操作上也出現了挑戰，例如：基於與半導體製程相容性的課題，生物性應用的限制及/或極限，在大規模集成(large scale integration ; LSI)製程上出現許多挑戰，例如：電子訊號與生物應用的整合等。

### 【發明內容】

【0004】實施例中所描述的生物場效電晶體包含：一基底；一電晶體結構，位於基底中；一隔離層，位於電晶體閘極結構反側之基底上，並有一開口；一界面層，位於開口中；以及一金屬皇冠結構，位於界面層之上並至少覆蓋部分開口的側壁。電晶體結構有一閘極結構，位於源極區、汲極區及通道區之上。隔離結構中的開口是位於電晶體結構之通道區。

【0005】本揭露之一面向係屬於一半導體裝置，提供包括一陣列之生物場效電晶體裝置。陣列連接至少一個感測放大器。陣列中第一個生物場效電晶體裝置包括：一閘極結構，形成於基底上；一汲極與源極區，位於基底中鄰近閘極結構處，一通道區，穿插於汲極與源極區之間及閘極結構之下方；一界面層，設置於通道區上；以及一金屬皇冠結構，位於界面層之上，且金屬皇冠結構具有比界面層更大的表面積。設置界面層於通道區的第一側，而閘極結構被置於第二側，即通道區之相反側。

【0006】本揭露之另一面向係屬於一生物場效電晶體之製造方法，包括於半導體基底上形成一電晶體；並於半導體基底

第二面之隔離層中蝕刻一開口，露出電晶體通道區。電晶體包括一閘極結構，形成於半導體基底第一側及源極與汲極區之間的通道區上。此方法亦包含沉積一界面材料在通道區上的開口中、沉積一金屬層、並圖案化金屬層形成一金屬皇冠結構。

### 【圖式簡單說明】

#### 【0007】

搭配附圖閱讀以下詳細的描述說明可以對本揭露各個面向有更完善的了解，必須強調的是，附圖中各項特徵並未按照真實比例繪示，事實上，各項特徵尺寸比例可能任意放大或縮小，以使討論內容更清楚明瞭。

第1圖是根據本揭露一個或多個面向所得之一生物場效電晶體實施例截面圖。

第2A及2B圖是本揭露各實施例中製備生物場效電晶體的流程圖。

第3-14圖為根據本揭露各實施例所建構之生物場效電晶體裝置截面圖。

### 【實施方式】

【0008】應了解的是，以下的揭露中提供了許多不同的實施方式或實施例以施行本揭露中各項特徵。以下將解釋一些元件及排列方式的特別例子，以簡化本揭露。當然，這些僅用於舉例而不侷限於此。此外，在以下”形成第一特徵於第二特徵上或上方”的描述中，可能包含第一特徵及第二特徵形成直接接觸的實施方式，亦可能包含形成額外的特徵於第一特徵及第二特徵之間，而第一特徵與第二特徵並未直接接觸的實施方

式。再者，當參照相對用語如”頂部”、”前側”、”底部”、”背側”，係用以提供物件間的相對關係，並非意指或暗示一個絕對的方位。為求簡單明瞭，不同的特徵可能以任意的比例繪圖之。

【0009】在生物場效電晶體中，金氧半場效電晶體 (metal-oxide-semiconductor field-effect transistor; MOSFET) 之閘極，介於源極與汲極之間，用來控制半導體的導電性，將由一作為表面接受器之固定化分子探針之生物或生化相容層或生物功能性層所取代。生物場效電晶體實質上是具有半導體訊號轉換器之場效生物感測器。免標定操作 (label-free operation) 的前景是生物場效電晶體的一項優勢。使用生物場效電晶體可以避免昂貴且耗時的標定操作，例如：在分析物上標示具螢光或放射性探針。

【0010】目標生物分子或生物實體與生物場效電晶體閘極或固定於閘極上之接受器分子結合時，會改變生物場效電晶體的導電性。當目標生物分子或生物實體與閘極或固定化接受器結合時，生物場效電晶體汲極的電流會因閘極電壓產生改變，並依所生成之目標鍵結的種類與數量而有所不同。此汲極電流的改變可以被量測並用於判定接受器與目標分子或生物實體生成鍵結的種類及數量。各式各樣的接受器都可能用來官能化生物場效電晶體的閘極，像是：離子、酶、抗體、配體、受體、胜肽、寡核苷酸、器官的細胞、有機體及組織片段。舉例來說：為檢測單股螺旋去氧核糖核酸 (single-stranded deoxyribonucleic acid; ssDNA)，生物場效電晶體的閘極可用固定化之互補式單股螺旋去氧核糖核酸官能化。而為了檢測不



同的蛋白質，如：腫瘤標記，生物場效電晶體的閘極可用單株抗體進行官能化。

【0011】在一示例中，一生物感測器其感應表面是和生物場效電晶體的閘極相連接之浮動閘極頂端，浮動閘極與生物場效電晶體的閘極經由一串金屬內連線與導孔(或稱多層內連線(multi-layer interconnect; MLI))互相連接。在閘極電極上方不同的金屬層可能在多層內連線形成過程中，因天線效應(antenna effect)造成閘極受損。在這樣的生物場效電晶體中，其改變電壓的反應發生在最後(最頂)的金屬層外表面或一形成在多層內連線上的介電層表面，而生物場效電晶體經由間接的方式感測。這種裝置因為伴隨多層內連線的寄生電容，使其靈敏性低於其他生物感測器。因此，為確保感應盤中產生改變電壓反應的反應量是足以被檢測的，感應盤的尺寸通常都已被指定。最小感應盤尺寸因而限制了生物場效電晶體的密度。

【0012】在另一示例中，其生物分子直接連結閘極或經由閘極上之接受器，或連結於生物場效電晶體的閘極介電層上。這種直接感應型生物場效電晶體可以避開伴隨多層內連線的寄生電容，直接感測目標生物分子。但其建構方式需要將在生物場效電晶體之上的多層內連線材料移除，以形成一感應槽讓閘極或閘極介電層暴露於調節電壓表面反應所發生之流體環境中。這樣的生物場效電晶體較浮動閘極型更為靈敏，但其製造過程因數個理由而充滿挑戰性。其經由蝕刻形成的感應槽需要很高的深寬比，例如30或更高，因此通常以高功率電漿蝕刻進行。然而，感應槽的高深寬比限制了蝕刻感應槽的輪廓，高

功率電漿蝕刻也會因電荷感應對閘極造成損傷。若試圖降低感應槽深寬比讓蝕刻製程容易操作，將使金屬層層數之限制降低至一或兩層。金屬層層數的減少限制了裝置的內連線路由及整合選項，例如：控制生物場效電晶體的積體電路種類及數量。這個製程在對位上也特別敏感，因為錯位將使感應槽周遭的多層內連線金屬露出，或導致感應表面積小於原設定值。

【0013】在又一示例中，生物分子是從基底背側被放置在靠近閘極處。在這個例子中，感應表面形成在電晶體閘極的背端到基底背側。這個例子避免了蝕刻多層內連線的困難，並將生物分子放得夠靠近閘極，因而具有比浮動閘極生物感測器更高的靈敏性。第1圖為一半導體裝置100示意圖，此半導體裝置100為一背感測(backside sensing; BSS)型生物場效電晶體。半導體裝置100包含一閘極結構102形成於基底114上；基底114更進一步包括了一源極區104、一汲極區106、以及一主動區108(包含一通道區)，介於源極區104與汲極區106之間。閘極結構102、源極區104、汲極區106以及主動區108可藉由適合之CMOS製程形成。閘極結構102、源極區104、汲極區106以及主動區108組成一場效電晶體。相較於閘極結構102，一隔離層110被設置在基底114的反面(即基底背側)。

【0014】在隔離層110上提供一開口(opening)，開口實質上是對準主動區108。設置一界面層124在主動區108表面的開口底部。

【0015】根據本揭露各實施例，設置一金屬皇冠結構126於界面層124之上，且至少覆蓋部分開口的側壁。金屬皇冠結構

126為檢測生物分子或生物實體之感應表面。其中金屬皇冠結構126的面積大於界面層124，因此可容納更多電位調節反應。在某些實施例中，金屬皇冠結構126將延伸跨過開口頂端的轉角，並覆蓋一部分隔離層110。在特定的實施例中，會在金屬皇冠結構126上結合或加強大量的接受器，以提供檢測生物分子或生物實體的位置。在其他的實施例中，金屬皇冠結構126表面用於結合對金屬材料有特殊親和性的生物分子或生物實體。含有金屬而可用作金屬皇冠結構之材料包括：鉭(tantalum)、氮化鉭(tantalum nitride)、鈮(niobium)、氮化鎢(tungsten nitride)、氧化鈮(ruthenium oxide)，或上述之組合。也可能使用其他含有金(gold)或鉑(platinum)的金屬。根據某些實施例，金屬皇冠結構126的材料是一歐姆金屬。

【0016】上述半導體裝置亦包含位於隔離層110上的一流體構造132，其在金屬皇冠結構126之上形成一流體通道或井。在操作過程中，一液體分析物130會流過流體通道。液體分析物含有可與金屬皇冠結構126上之接受器128結合的目標分子。半導體裝置100將感測目標分子之結合及其反應。半導體裝置100包含電性連接至源極區104(116)、汲極區106(118)、閘極結構102(120)、及/或主動區108，例如：前閘極(front gate；FG)122，此電性連接僅以示意的方式顯示，而非確切連接處的截面圖。

【0017】因此，當傳統場效電晶體用閘極接觸來控制源極與汲極(例如：通道)之間的半導體導電性時，半導體裝置100允許形成在場效電晶體裝置背側的接受器來控制導電性，只要

閘極結構 102(例如：多晶矽)提供一背閘極(例如：傳統場效電晶體的源極基底或節點)。提供背閘極的閘極結構 102可在免除整體基底效應下控制通道的電子分布。是故，若分子與金屬皇冠結構 126上之接受器結合，將改變場效電晶體通道區的電阻。在一些實施例中，會以前閘極偏壓取代背閘極偏壓。將前閘極電極放於鄰近感應表面，故半導體裝置 100可用來檢測位於及/或靠近開口 112之分析環境中的一或多種特定生物分子或生物實體。

**【0018】** 半導體裝置 100可能包括額外的被動元件，例如：電阻器、電容器、電感器，及/或引線；其他主動元件，包括：P通道場效電晶體(P-channel field effect transistors；PFETs)、N通道場效電晶體(N-channel field effect transistors；NFETs)、金氧半場效電晶體、互補式金氧半場效電晶體、高壓電晶體、及/或高頻電晶體、其他合適之元件、及/或上述之組合。必須了解的是：在其他半導體裝置 100的實施例中，可以新增額外的特徵至半導體裝置 100，亦可取代或移除部分以下所描述的特徵。

**【0019】** 第 2A圖為背感測型生物場效電晶體製造方法 200的製程流程圖。製造方法 200包含形成一生物場效電晶體所使用的一個或多個典型 CMOS製程或與之相容的製程操作。必須了解的是：亦可提供額外的步驟於製造方法 200之前、中、後，而在本揭露各實施例中，亦可取代或移除部分以下所描述的步驟。再者，製造方法 200包含了典型 CMOS科技製造製程的特徵步驟，在此僅做簡要的描述。

【0020】製造方法200始於基底的提供步驟202。基底是一半導體基底。半導體基底可能係矽基底或晶圓。或者，基底可能包含：一半導體元素，例如：鍺(germanium)；一半導體化合物，包括：碳化矽(silicon carbide)、砷化鎵(gallium arsenic)、磷化鎵(gallium phosphide)、磷化銦(indium phosphide)、砷化銦(indium arsenide)，及/或銻化銦(indium antimonide)；一半導體合金，包括：矽鍺(SiGe)、鎵砷磷(GaAsP)、鋁銦砷(AlInAs)、鋁鎵砷(AlGaAs)、鎵銦砷(GaInAs)、鎵銦磷(GaInP)及/或鎵銦砷磷(GaInAsP)；及上述之組合。在各實施例中，基底是一絕緣體上覆半導體(semiconductor-on-insulator；SOI)基底。SOI基底可能包含一氧化埋層(buried oxide；BOX)，由氧離子植入矽晶隔離法(separation by implanted oxygen；SIMOX)及/或其他合適之製程製成。此基底可能經摻雜，如：p型及n型。在本揭露中，工作件(work piece)係指一基底及結合或沉積於上之任何材料。半導體基底(semiconductor substrate or device substrate)係指建造裝置於其上的基底而不包含結合或沉積於上之材料。第3圖為一生物場效電晶體半成品300及其基底302之截面圖。以第3圖為例，基底302是一絕緣體上覆半導體基底包含一塊狀矽層304、一氧化層306，以及一主動層308。氧化層306可能為一氧化埋層。在一實施例中，氧化埋層為二氧化矽。主動層308可能包含矽，或可能適當地摻雜n型及/或p型摻雜物。

【0021】根據第2A圖，製造方法200接續進行步驟204，將場效電晶體形成於基底上。場效電晶體可能為n型場效電晶體

(nFET)或p型場效電晶體(pFET)。場效電晶體包括：一閘極結構、一源極區、一汲極區、以及介於源極/汲極區之間的一通道區。舉例而言，源/汲極區依據場效電晶體之種類可能含有n型或p型摻雜物。閘極結構包括：一閘極介電層、一閘極電極層、及/或其他合適層。在某些實施例中，閘極電極為多晶矽。其他閘極電極(含金屬閘極)材料包括：銅(Cu)、鎢(W)、鈦(Ti)、鉭(Ta)、鉻(Cr)、鉑(Pt)、銀(Ag)、金(Au)；合適的金屬化合物例如：氮化鈦(TiN)、氮化鉭(TaN)、矽化鎳(NiSi)、矽化鈷(CoSi)，或這些導電金屬之組合。在各實施例中，閘極介電層為二氧化矽。其他閘極介電層包括：氮化矽(silicon nitride)、氮氧化矽(silicon oxynitride)、具高介電常數之介電質及/或其組合。高介電常數材料之例子包括：矽酸鈣(hafnium silicate)、氧化鈣(hafnium oxide)、氧化鋯(zirconium oxide)、氧化鋁(aluminum oxide)、五氧化二鉭(tantalum pentoxide)、二氧化鈣-氧化鋁合金(hafnium dioxide-alumina alloy;  $\text{HfO}_2\text{-Al}_2\text{O}_3$  alloy)或其組合。場效電晶體可由典型的CMOS製程製成，例如：光微影、離子佈植、擴散、沉積(包括：物理氣相沉積(PVD)、金屬蒸鍍或濺鍍、化學氣相沉積(CVD)、電漿輔助化學氣相沉積(PECVD)、常壓化學氣相沉積(APCVD)、低壓化學氣相沉積(LPCVD)、高密度電漿化學氣相沉積(HDPCVD)、原子層化學氣相沉積(ALCVD))、旋轉塗佈、蝕刻(包括：濕式蝕刻、乾式蝕刻及電漿蝕刻)及/或其他合適之CMOS製程。

【0022】第3圖為一生物場效電晶體半成品300及其基底302之截面圖。設置一電晶體310於基底302上。電晶體元件包

括：一閘極介電層312、一閘極電極314及設置於溝槽319中之源/汲極區316。源/汲極區316與溝槽319可能包含相反型態的摻雜質(例如：n型及p型)。閘極電極314是一多晶矽閘極或金屬閘極。在某些實施例中，閘極介電層312是一閘極氧化層(例如：二氧化矽、二氧化鈣或其他高介電常數之金屬氧化物)。

【0023】在基底上形成場效電晶體後，形成一多層內連線結構於基底上。此多層內連線結構可能包括導線、導孔及/或其他內插之介電層(例如：層間介電層(interlayer dielectric；ILD))。多層內連線結構可提供物性及電性連接至電晶體。導線可能由銅(Cu)、鋁(Al)、鎢(W)、鉭(Ta)、鈦(Ti)、鎳(Ni)、鈷(Co)、金屬矽化物、金屬氮化物、多晶矽、上述之組合、及/或其他可能含有一或多個層或襯層之材料所組成。內插層或層間介電層可由二氧化矽、摻氟的矽玻璃(fluorinated silica glass；FSG)、SILK(密西根州Dow Chemical的一種產品)、BLACK DIAMOND(可由佛羅里達州Applied Materials取得)、及/或其他絕緣材料所組成。多層內連線可由合適的典型CMOS製程製成，例如：化學氣相沉積(CVD)、物理氣相沉積(PVD)、原子層沉積(ALD)、電鍍、旋轉塗佈及/或其他製程。

【0024】以第3圖為例，設置一多層內連線結構318於基底302上。多層內連線結構318包括由導孔322或插塞所連接的複數條導線320。在一實施例中，導線320包含鋁及/或銅。在一實施例中，導孔322包含鎢。在另一實施例中，導孔包含銅。設置一介電層324於基底302之上，內插於多層內連線結構318之導電特徵結構之間。介電層324可能為一層間介電層(有時稱

為金屬間介電層(IMD))，及/或由多個層間介電層之次層構成。在一實施例中，介電層324包含二氧化矽。多層內連線可提供電性連接至閘極電極314及/或源/汲極區316。

【0025】再回到第2A圖之步驟206，形成一開口於基底的背側。開口為一或多層的溝槽(trench)，形成於基底的背側。開口露出一基底區，位於閘極下方且鄰近於電晶體之通道區。開口之形成可經由適當之光微影製程在基底上形成圖案化，再以蝕刻製程將背側材料移除，直到露出電晶體裝置之主體結構。適合之蝕刻製程包括：濕式蝕刻、乾式蝕刻，包含電漿蝕刻、及/或其他合適之製程。

【0026】在某些實施例中說明了形成開口的作業細節，包括第2B圖中繪示之製程流程圖及第4-10圖之截面圖。第2B圖步驟252係附著一載板。如第4圖所示，附著一載板402(例如：結合)到裝置之基底302。附著載板401於裝置之基底302前側及多層內連線之上。在一實施例中，將載板連結至一形成於基底多層內連線及/或層間介電層之上的保護層。載板可經熔合、擴散、共熔，及/或其他合適之結合方法貼附到裝置基底。載板的例子包括：矽、玻璃及石英。載板可能具有其他功能性，如：內部連線結構、晶圓結合處、經定義的孔隙、及/或其他合適之特徵。載板可能在後續的製程中移除，例如：薄化之後。

【0027】第2B圖之步驟254係薄化半導體基底。翻轉倒裝裝置基底並薄化。可能使用的製程包括：濕式蝕刻、乾式蝕刻、電漿蝕刻、化學機械研磨，及/或其他合適的製程以除去部份半導體基底。適合用於薄化之蝕刻液例子包括：HNA(氫氟酸、



硝酸及醋酸)、氫氧化四甲基銨 (tetramethylammonium hydroxide; TMAH)、氫氧化鉀(KOH)、緩衝氧化蝕刻液(BOE)、及/或與CMOS製程相容之合適的蝕刻液。

【0028】第5圖中，裝置基底薄化後，移除整個塊狀矽及絕緣埋層。裝置基底可能經由一系列的製程步驟進行薄化，例如：首先移除SOI晶圓的塊狀矽層，接著移除SOI晶圓的氧化埋層。一實施例中，第一道薄化製程包含移除塊狀矽經由如：CMP、HNA及/或TMAH蝕刻，並止於氧化埋層。第二道薄化製程可能緊接著第一道薄化製程，例如：以BOE濕式蝕刻移除氧化埋層並止於矽主動層。薄化製程可將基底之主動區露出。在一實施例中，通道區(例如：穿插於源/汲極區與閘極結構下方之主動區)將會露出。基底經薄化之厚度約為500-1500埃。以一實施例為例，SOI基底主動層厚度約介於500-1500埃。

【0029】於另一實施方式，裝置基底薄化後，移除塊狀矽層而保留絕緣埋層。移除塊狀矽層可經由如：CMP、HNA及/或TMAH蝕刻等製程，並止於絕緣埋層。基底薄化後之厚度約介於500-1500埃。舉例而言，一實施例中SOI基底之主動區厚度約介於500-1500埃。絕緣埋層(現在提供做為基底的表面)可能為一隔離層。以第5圖為例，用虛線表示絕緣埋層(氧化層306)未移除時之外形輪廓。

【0030】第2B圖步驟256係形成一溝槽於基底上，以露出並提供一個或多個連接至多層內連線結構之導電路徑。溝槽可先以光微影製程圖案化溝槽之開口，再接續合適之濕式、乾式或電漿蝕刻製程。在一實施例中，溝槽露出一部份多層內連線的

金屬1層(metal 1 layer)，例如：在閘極結構形成後所生成之第一層金屬層。以第6圖為例，一溝槽602經蝕刻生成於基底302中，特別是穿過主動層308，在多層內連線結構318之導線320上露出一平台區(landing region)。相對的，溝槽也可能蝕刻穿過隔離區(氧化層306)(例如：氧化物)。

【0031】第2B圖步驟258係形成一隔離層於基底上。隔離層可能包含一介電材料，如：氧化物或氮化物。在一實施例中，隔離層為氧化矽。以第7圖為例，隔離層702穿插於主動層308上。在一實施例中，隔離層702為二氧化矽。如前述一實施例所討論的，若SOI基底之絕緣層仍保留於基底上，並可(全部或部份)取代分離隔離層之所需，則不再形成隔離層。如第7圖所示，將移除部分隔離層702，特別是直接覆蓋於導線320上方之平台區，。

【0032】第2B圖步驟260係形成並圖案化一內連線層於隔離層702之上。內連線層可提供與多層內連線之連接，例如：輸入/輸出接點(I/O connection)。內連線層可提供與電晶體310之連接，例如：輸入/輸出接點(I/O connection)。內連線層可能包含一導電材料，如：銅、鋁及其組合、及/或其他合適之導電材料。內連線層可提供做為重分佈層(re-distribution; RDL)。以第8圖為例，設置一內連線層802於隔離層702上。內連線層802可提供訊號輸入/輸出至電晶體310。在一實施例中，內連線層包含一鋁銅合金。

【0033】第2B圖步驟262係形成一保護層(passivation layer)於裝置基底上。保護層可能覆蓋部分的內連線層。保護層可能

包括數個開口以供形成接合，例如：輸入/輸出點。一實例中，保護層包括二氧化矽，亦可能為其他組成。保護層適合用來對裝置提供保護，例如：保護內連線層並免除水氣。以第9圖為例，形成一保護層902於基底與內連線層802上。保護層902包含一開口904，在開口中的接合(例如：引線接合、凸塊)提供與裝置(生物場效電晶體半成品300)的連接(例如：輸入/輸出接點)。換言之，開口904可能露出一導電輸入/輸出墊。

【0034】第2B圖步驟264係形成一開口於基底背側。開口的形成露出了一部份位於電晶體結構(例如：通道區)下方之基底主動區。開口實質上對位於電晶體閘極結構。開口之形成可用適當之光微影製程，續接一蝕刻製程，例如：乾式蝕刻、濕式蝕刻、電漿蝕刻及/或其組合。於一實施方式，將開口形成於隔離層中。於另一實施方式，將開口形成於絕緣埋層(在SOI基底中)。第10圖中提供一開口1002。開口1002露出一部份主動層308，特別是露出主動層308中之通道區302。再者，可能露出部分源/汲極區。第2B圖之實施方式適用於本揭露中，將生物場效電晶體裝置之電性連接建造於與流體接觸同側之基底上。

【0035】本揭露亦適用於，把生物場效電晶體裝置之電性連接，建造於與流體接觸相反側基底之實施方式。在那些實施例中，與多層內連線相連之電極與墊，係在連接載板與薄化裝置基底之前，形成於基底前側，而不形成背側之溝槽602。

【0036】再回到第2A圖步驟208，形成一界面層在開口中。形成界面層於場效電晶體閘極結構下方所露出的基底上，並覆

蓋整個開口1002底部。界面層材料之實例包括：高介電常數之介電膜、金屬氧化物、介電質、及/或其他適合之材料。界面層材料之實例特別包括：二氧化鈺( $\text{HfO}_2$ )、五氧化二鉭( $\text{Ta}_2\text{O}_5$ )、鉑(Pt)、金(Au)、鎢(W)、鈦(Ti)、鋁(Al)與銅(Cu)之氧化物，及其他介電質，如：二氧化矽( $\text{SiO}_2$ )、氮化矽( $\text{Si}_3\text{N}_4$ )、氧化鋁( $\text{Al}_2\text{O}_3$ )、二氧化鈦( $\text{TiO}_2$ )、氮化鈦(TiN)、氧化錫( $\text{SnO}$ )、二氧化錫( $\text{SnO}_2$ )，及其組合。界面層可用CMOS製程生成，如：物理氣相沉積(PVD)(濺鍍)、化學氣相沉積(CVD)、電漿輔助化學氣相沉積(PECVD)、常壓化學氣相沉積(APCVD)、低壓化學氣相沉積(LPCVD)、高密度電漿化學氣相沉積(HDPCVD)或原子層化學氣相沉積(ALCVD)。在某些實施例中，界面層包含複數層。以第11圖為例，設置一界面層1102於主動層308與部分源極與汲極上。界面層1102可圖案化以對齊至閘極結構，例如：只設置於開口1002中。

**【0037】** 回到第2A圖之步驟210，沉積一金屬層。金屬層可能為金屬元素、金屬合金或導電金屬化合物。合適之金屬元素材料包括：鉭(Ta)、鈳(Ni)、鎢(W)、鈳(Ru)或其他常用於半導體製程之過渡金屬。金屬化合物包括：過渡金屬之導電氮化物及氧化物，例如：氮化鎢(tungsten nitride)、氮化鉭(tantalum nitride)及氮化鈳(ruthenium nitride)。金屬層可能為一由兩層或多層組成之複合層，例如：金屬層可能同時包含氮化鎢與氮化鈳。

**【0038】** 金屬層係順應性地沉積於基底與開口中之界面層上。金屬層可經由物理氣相沉積(濺鍍)、金屬化學氣相沉積

(metal chemical vapor deposition ; MCVD)、原子層化學氣相沉積、晶種層輔助電化學沉積(electrochemical deposition with a seed layer)或無電鍍沉積(electroless deposition)。在某些實施例中，離子束沉積(ion beam deposition)可用來選擇性沉積金屬層於開口中或開口周圍。

【0039】步驟212係圖案化金屬層形成金屬皇冠結構。在某些實施例中，圖案化包含以蝕刻去除步驟210所沉積之金屬層不必要的部分。先沉積一蝕刻罩幕再圖案化，其中蝕刻罩幕可能為光阻或硬式罩幕(hardmask)，再經光微影製程圖案化。在其他實施例中，先沉積一光阻材料於基底上接著圖案化，再於金屬層沉積後移除。剝離(lift off)光阻材料的同時也移除了上覆的金屬層。當以電漿乾式蝕刻去除金屬圖案，而對其他露出之金屬表面造成過多的電漿導致損壞(plasma-induced damage)，此時光阻材料的剝離技術就變得非常有用。因為在剝離製程中，光阻僅會使用濕式蝕刻或低功率電漿蝕刻方式移除，故有時候在金屬圖案化技術中較被偏好。然而，剝離製程可能產生較多的汙染，致使後續生成之金屬皇冠結構邊緣呈現鋸齒狀。

【0040】以第12圖為例，設置金屬皇冠結構1202於開口1002中及其周遭之界面層1102上。如圖所示，金屬皇冠結構1202包括一唇緣與隔離層702部分重疊。然而，在某些實施例中，全部的金屬皇冠結構1202都在開口1002之中。

【0041】根據各實施例，金屬皇冠結構1202之表面積約為界面層1102表面積的兩倍。較大的表面積允許較多的電位調節

反應發生於此表面。然而，此表面積並未大到使金屬皇冠結構產生顯著的電阻，也沒有大到其反應發生量足以使生物場效電晶體之電流-電壓曲線脫離線性區進到飽和區。由於閘極偏壓會隨操作過程改變，以確保生物場效電晶體處於線性區，因此，靈敏度下降與伴隨發生的分析物濃度上升都可能降低金屬皇冠結構的益處。

【0042】回到第2A圖步驟214，設置一微流體通道或井在裝置基底上。流體通道界定了一覆於金屬皇冠結構上方之分析物流通區。流體通道生成可經由聚二甲基矽氧烷 (polydimethylsiloxane ; PDMS)軟微影技術 (soft lithography)、晶圓接合法 (wafer bonding methods)及/或其他合適之方法。以第13圖為例，設置一流體通道1302於基底上。流體通道1302提供一個疊覆於金屬皇冠結構1202的井1304。

【0043】回到第2A圖步驟216，設置一接受器或處理膜於金屬皇冠結構上。其中，接受器可能為酵素、抗體、配位體、蛋白質、胜肽、核苷酸及上述之組合。接受器可能為一端配備可檢測特殊分析物的原態蛋白質 (native protein)或酵素之修飾型態。接受器的另一端將連結至金屬皇冠結構或另一與金屬皇冠結構結合之分子/處理膜。以第14圖為例，設置複數個接受器1402於金屬皇冠結構1202上。藉由金屬皇冠結構，可得到一較大的表面積供接受器進行結合，因此有更多的位置可對生物分子或生物實體進行檢測。

【0044】在某些實施例中，形成或沉積多於一種的金屬皇冠結構類型。不同的金屬皇冠結構可能因圖案化而有不同的表

面積，因此會相互比對來自電晶體中不同區的電流電壓曲線 (IV curve) 量測結果，以決定分析物濃度。在某些實施例中，會在不同的區中使用不同的材料。因為接受器可設計成對不同之金屬皇冠結構具有不同親和力，一生物場效電晶體裝置可配備數個生物場效電晶體以檢測不同的生物分子或生物實體。舉例而言，某些區可能包括含鋁之金屬皇冠結構，其他區則包括含氧化鈦之金屬皇冠結構。一接受器可能設計為對一或另一種表面具有較高之親和力，另一接受器則可能對兩者不具選擇性。藉由先將具選擇性之接受器暴露於微流體通道及井中，則高親和力表面上的位置可在暴露不具選擇性之接受器前被占據。針對不同表面設計接受器，則一生物場效電晶體裝置可用以檢測數種生物分子或生物實體。

**【0045】** 在生物場效電晶體裝置操作過程中，會於流體通道中注入一含有目標分子的溶液。生物場效電晶體裝置可能具有不同的區以處理目標分子。某些生物材料可能經裂解、分離、染色，再依化學、電學或光學等不同的方法進行試驗或分析。舉例而言，一滴由入口注入的血液可能先依血漿及細胞種類進行分離。可能血液中某些特定的細胞裂解。可能更進一步地破壞部分細胞溶解物中的巨分子，以利流動路徑的下游進行分析。DNA 分子可能被限制酶切成片段或剪切成目標 DNA 股鏈。

**【0046】** 在將生物材料處理成標的物後，即可在流過生物場效電晶體微流道或井時被檢測。可能控制流體，使目標分子於金屬皇冠結構表面積存在下，具有比反應時間更長的滯留時

間。於某些實施例中，當收集流過生物場效電晶體的電流時間極偏壓會產生變化，此來自生物場效電晶體的電學訊號將被收集並分析。

**【0047】** 在各實施例中，一CMOS製造單位(例如：晶圓代工廠)可能根據不同實施例所述及之裝置，執行相對應的製造方法直到完成流體通道。在一實施例中，後續之使用者可能提供表面處理技術、離子溶液、接受體及諸如此類。

**【0048】** 總括而言，本揭露提供一利用CMOS及/或CMOS相容製程製備之生物場效電晶體裝置及其製程。在本揭露的某些實施例中，生物場效電晶體可應用於生物及/或醫藥領域，包括涉及液體、生物實體及/或試劑之情形。本揭露中某些實施例所描述之一檢測機制包括：一生物場效電晶體中之電晶體，可依目標生物分子或生物實體與閘極結構之結合調整導電性；或裝置中閘極結構上露出(例如：固定化)之一接受器分子。

**【0049】** 某些生物場效電晶體的實施例是排列成陣列的形式。它們可能包含一背閘極以進行背閘感應，並提升回應時間及/或加強靈敏度。閘極結構可能建造於絕緣體上覆矽基底(silicon-on-insulator)上。這樣可能提供某些實施例加速操作及/或節能的優勢。在絕緣體上覆矽基底上提供反轉式電晶體可達成增進製造均勻性、提升製程控制及諸如此類之目的。某些實施例可因形成於絕緣體上覆矽基底而提供改善的短通道效應(short-channel effect)。

**【0050】** 在一或多個實施例的描述中，本揭露相較先前技術裝置可提供數個優點。應注意的是，以下關於優點及益處之



討論中，這些益處及/或結果可能在某些實施例中呈現，但並非必須。目前揭露之實施例的優點包含提供客戶客製化產品(customer-customizable)之能力。舉例而言，流體通道的形成、接受器導入及諸如此類可由客戶執行。其尺寸、形狀及金屬皇冠結構之材料可由客戶自定義。另一益處舉例在一或多個實施例中曾提及，在傳統的裝置中往往需要高深寬比製程以形成一生物相容介面(例如：需要由基底前側表面蝕刻至閘極結構)。因目前的方法提供一薄化晶圓的背側製程，其深寬比降低了。

## ●【符號說明】

### 【0051】

100~半導體裝置；

102~閘極結構；

104~源極區；

106~汲極區；

108~主動區；

110~隔離層；

112~開口；

114~基底；

116~源極區；

118~汲極區；

120~閘極結構；

122~前閘極；

124~界面層；

126~金屬皇冠結構；

- 128~接受器；
- 130~液體分析物；
- 132~流體構造；
- 200-216、252-264~製備生物場效電晶體的流程；
- 300~生物場效電晶體半成品；
- 302~基底；
- 304~塊狀矽層；
- 306~氧化層；
- 308~主動層；
- 310~電晶體；
- 312~閘極介電層；
- 314~閘極電極；
- 316~源/汲極區；
- 318~多層內連線結構；
- 320~導線；
- 322~導孔；
- 324~介電層；
- 402~載板；
- 602~溝槽；
- 702~隔離層；
- 802~內連線層；
- 902~保護層；
- 904~開口；
- 1002~開口；

1102~界面層；

1202~金屬皇冠結構；

1302~流體通道；

1304~井；及

1402~接受器。

## 申請專利範圍

1. 一種生物場效電晶體 (biological field-effect transistors, BioFET)，包括：
  - 基底；
  - 電晶體結構，位於該基底中，包含一閘極結構於一源極區、一汲極區、一通道區上；
  - 隔離層，位於與該閘極結構反側的該基底上，該隔離層具有一開口，位於該電晶體結構之該通道區；
  - 界面層，位於該開口中；
  - 金屬皇冠結構，位於該界面層之上並至少覆蓋部分該開口之側壁；及
  - 流體通道，位於該隔離層上。
2. 如申請範圍第 1 項所述之生物場效電晶體，其中該金屬皇冠結構完全覆蓋該開口的該側壁。
3. 如申請範圍第 1 項所述之生物場效電晶體，其中一部分該金屬皇冠結構覆蓋一部份的該隔離層。
4. 如申請範圍第 1 項所述之生物場效電晶體，更包括：
  - 多層內連線 (multi-layer, MLI)，位於與該閘極結構同側的該基底上；及
  - 載板，經由該多層內連線上之一保護層結合至該基底。
5. 如申請範圍第 1 項所述之生物場效電晶體，其中該金屬皇冠結構之一表面積至少為該界面層之兩倍。
6. 一種生物場效電晶體製造方法，包括：
  - 形成一電晶體於一半導體基底上，其中該電晶體包含一閘

極結構形成於該半導體基底之前側，以及一通道區介於一源極區與一汲極區之間；

蝕刻一開口於該半導體基底背側之一隔離層中，其中該開口露出該電晶體之該通道區；

沉積一界面材料於該開口中之該通道區上；

沉積一金屬層於該界面材料上；

圖案化該金屬層形成一金屬皇冠結構；

薄化該半導體基底；

沉積一隔離層於該半導體基底之背側，其中該半導體基底係一絕緣體上覆矽基底，而該薄化移除了一氧化埋層。

7. 一種生物晶片，包括：

一第一生物場效電晶體裝置，包含：

一閘極結構，形成一基底上；

一源極區與一汲極區，形成於該基底中，相鄰於該閘極結構；

一通道區，穿插於該源極區與該汲極區之間，位於該閘極結構之下；

一界面層，位於該通道區上，其中該界面層係排列於該通道區的第一側，而該閘極結構排列於該通道區的相反側，即第二側；以及

一金屬皇冠結構，位於該界面層之上，該金屬皇冠結構具有比該界面層更大的一表面積；

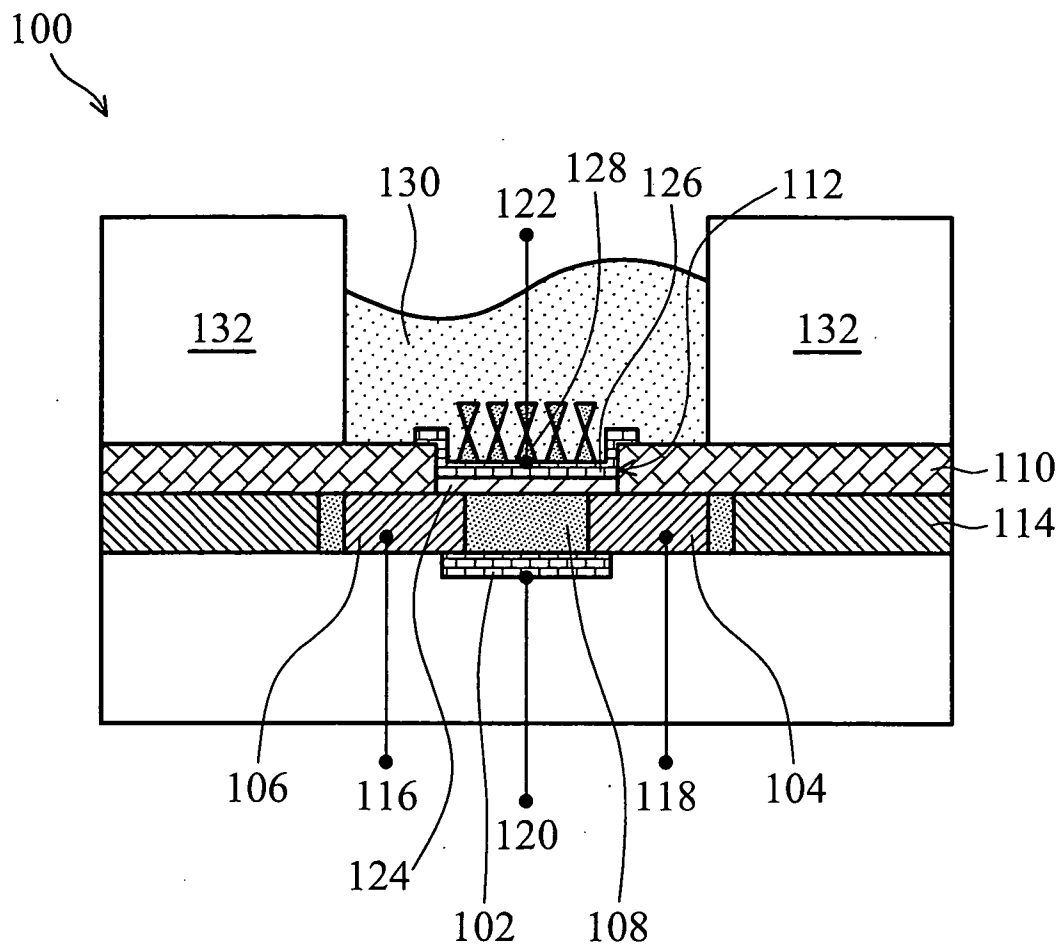
複數個生物場效電晶體，其中該複數個生物場效電晶體係排列成一陣列，且該複數個生物場效電晶體中至少有一個

生物場效電晶體之該金屬皇冠結構之材料不同於另一個；

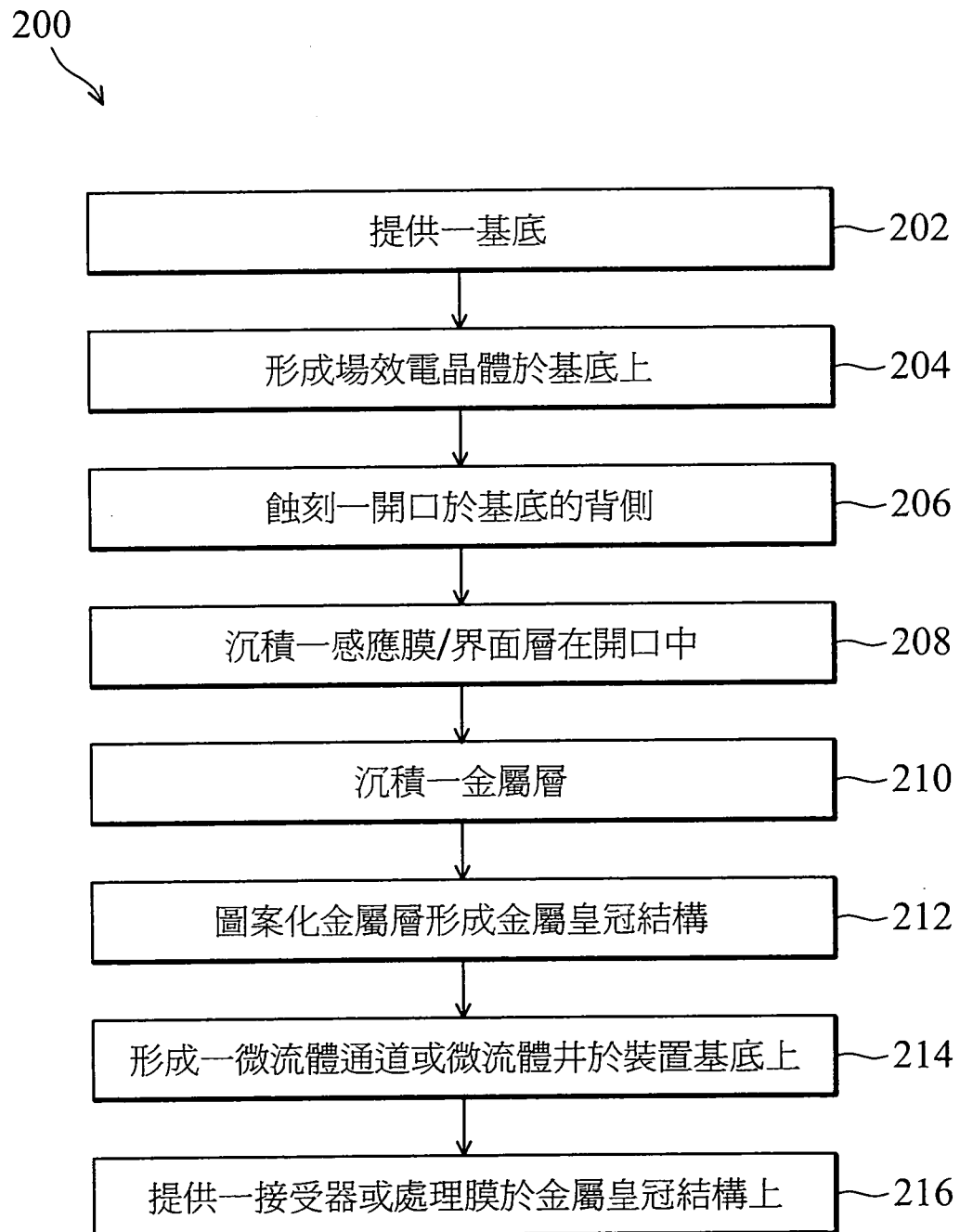
和

一感測放大器與該第一生物場效電晶體連接。

圖式

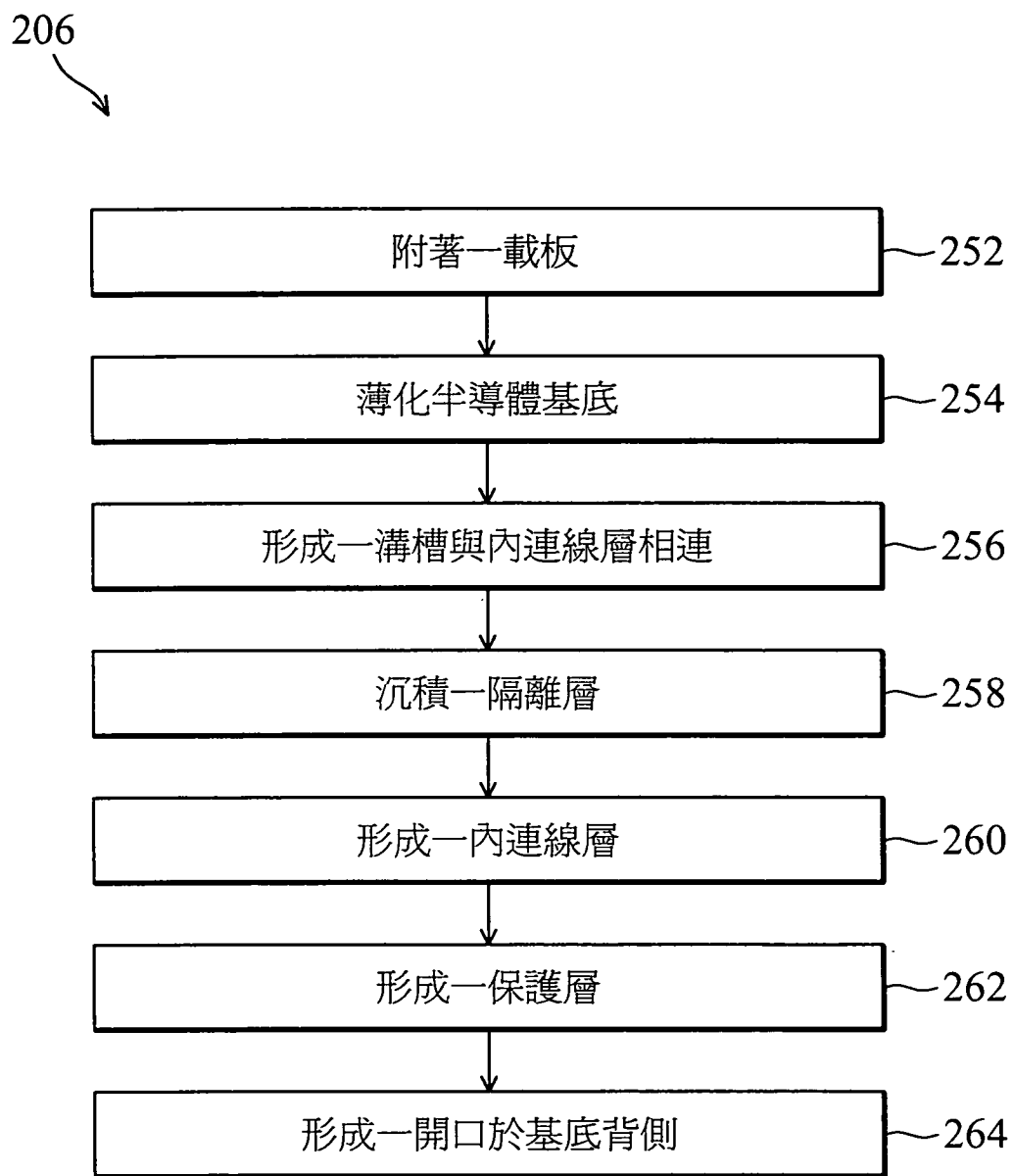


第 1 圖

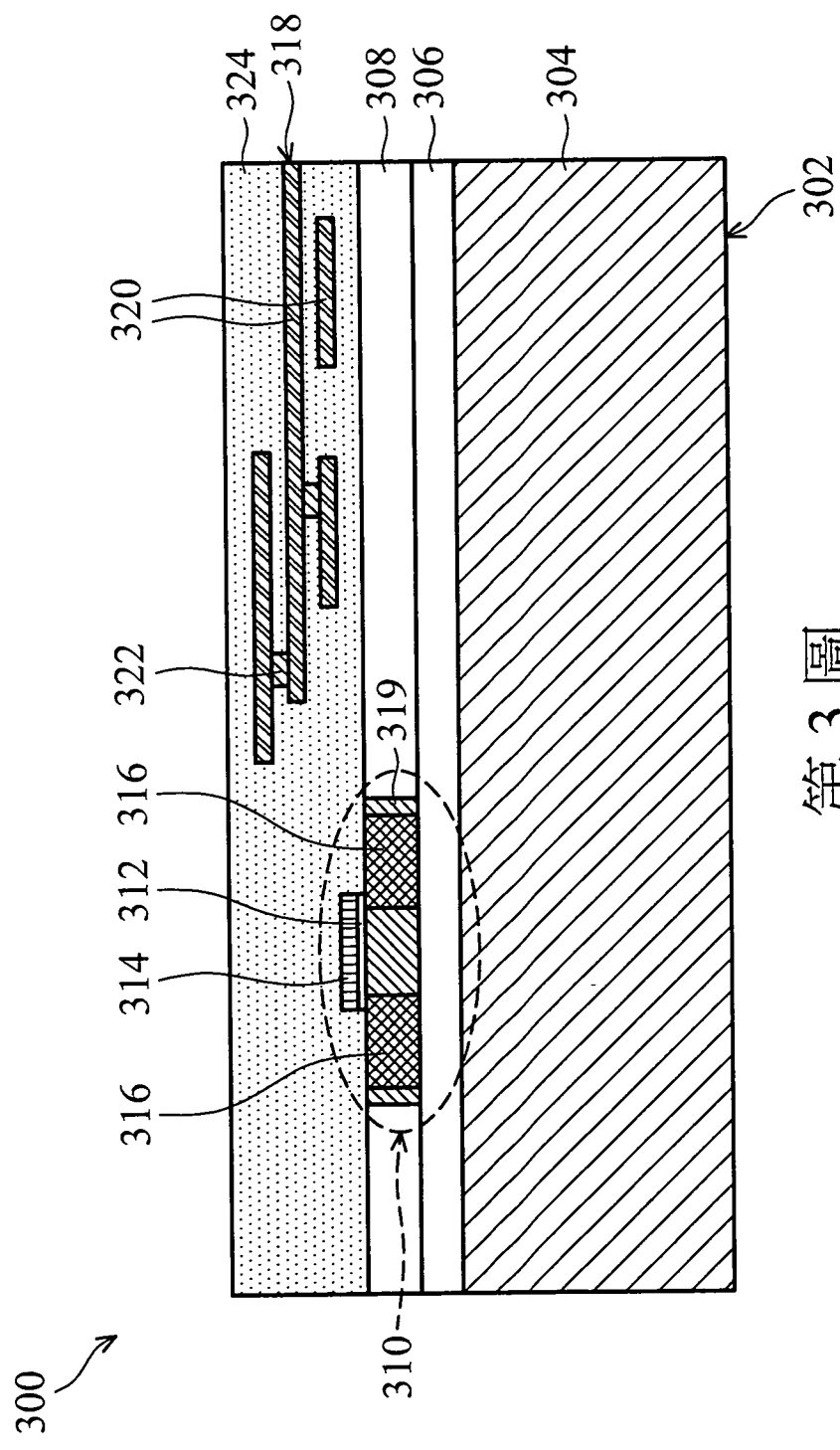


第 2A 圖

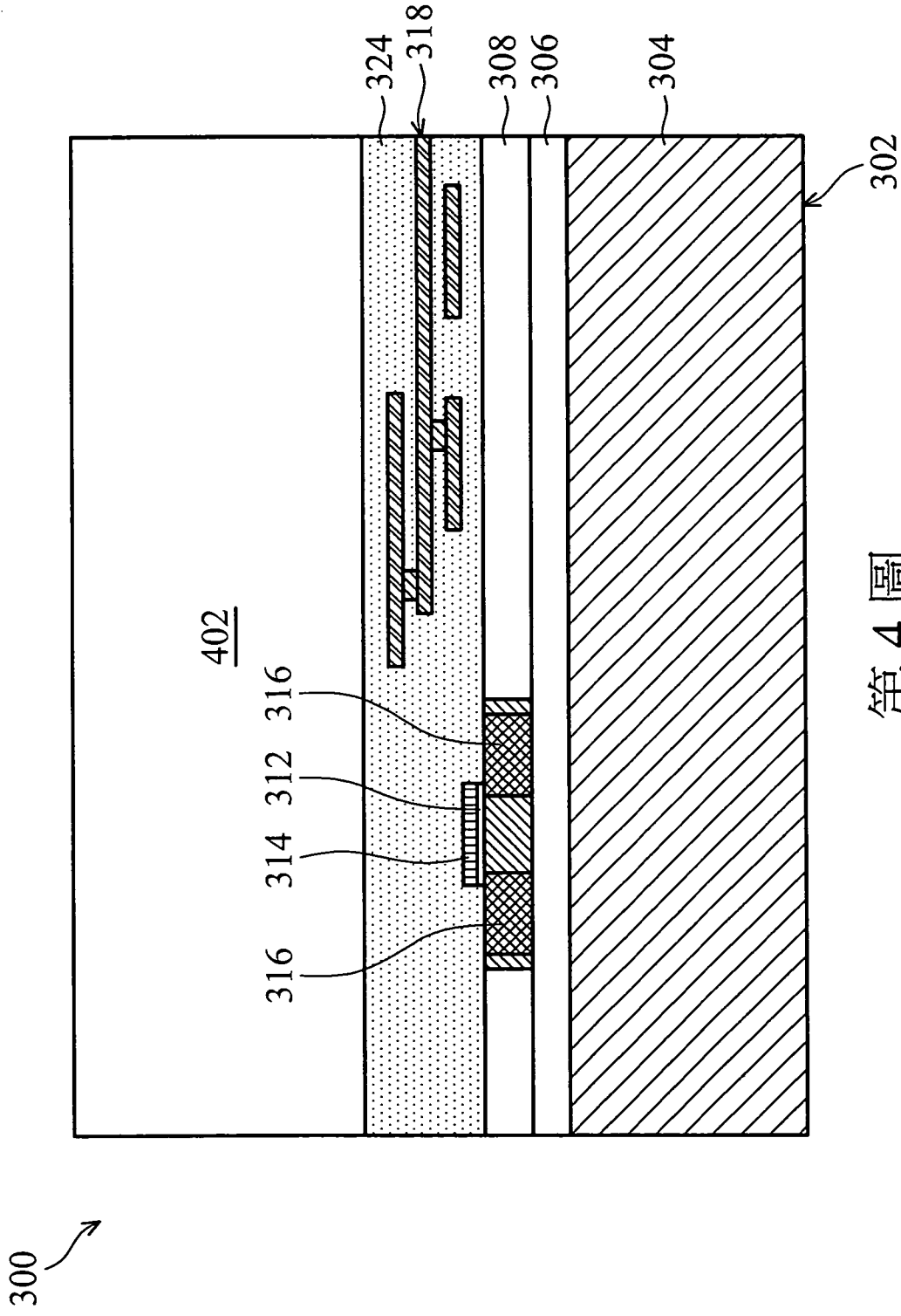




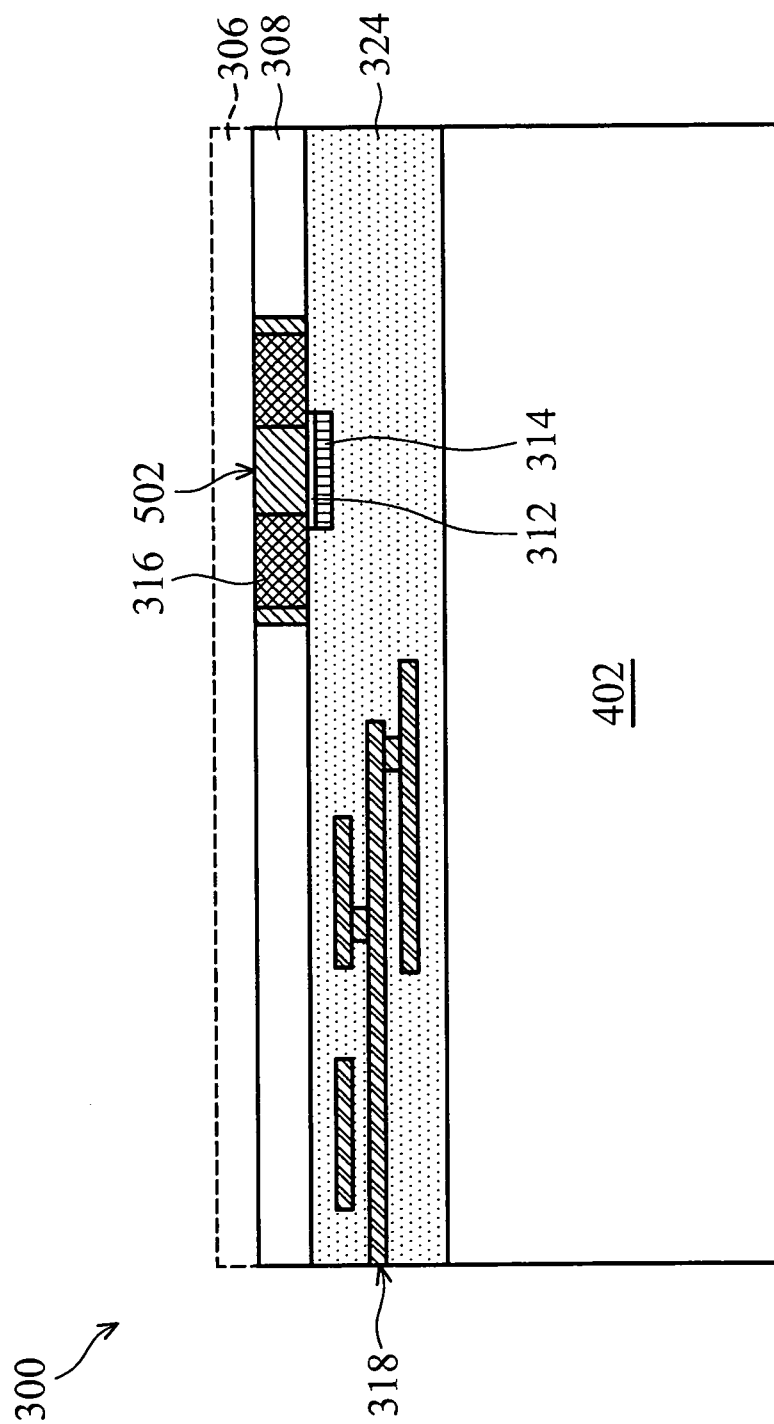
第 2B 圖



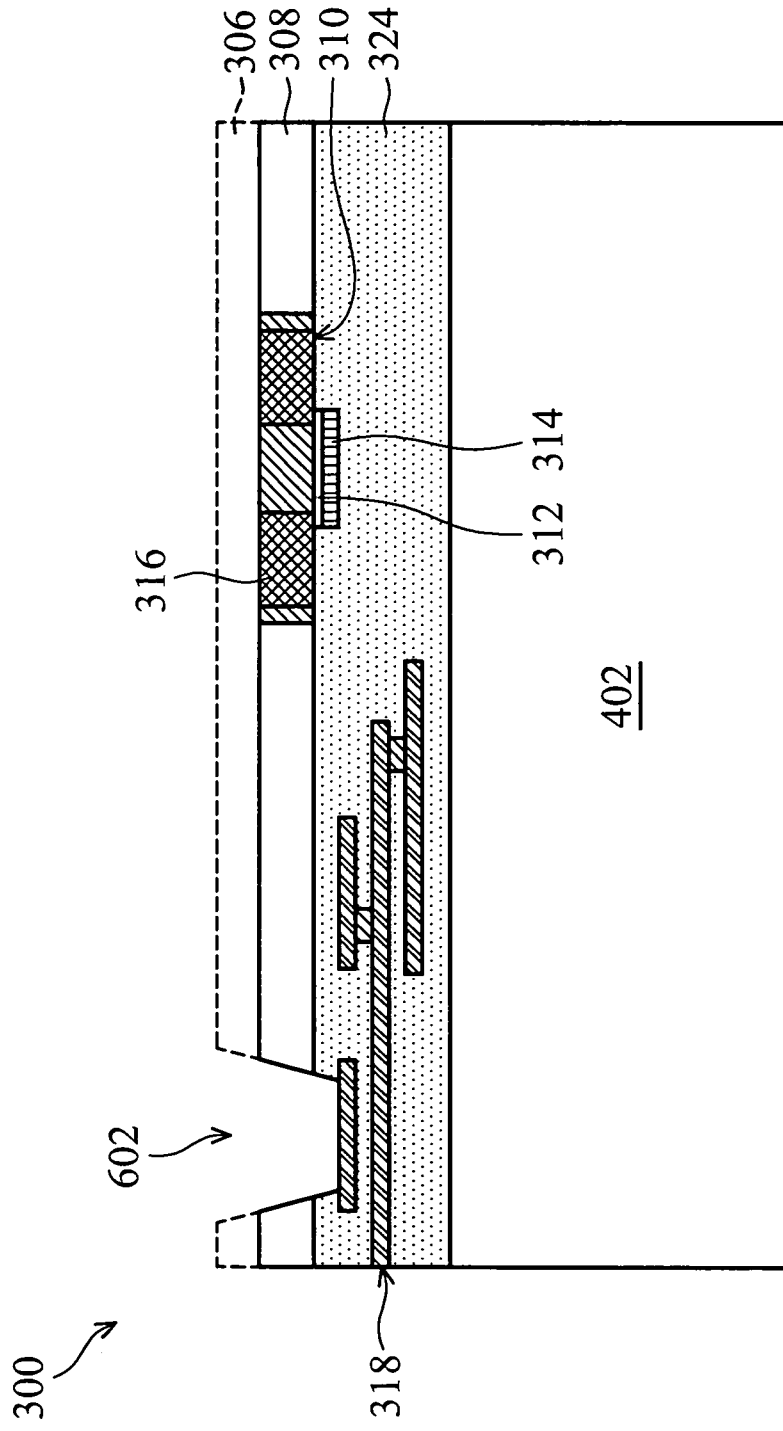
第3圖



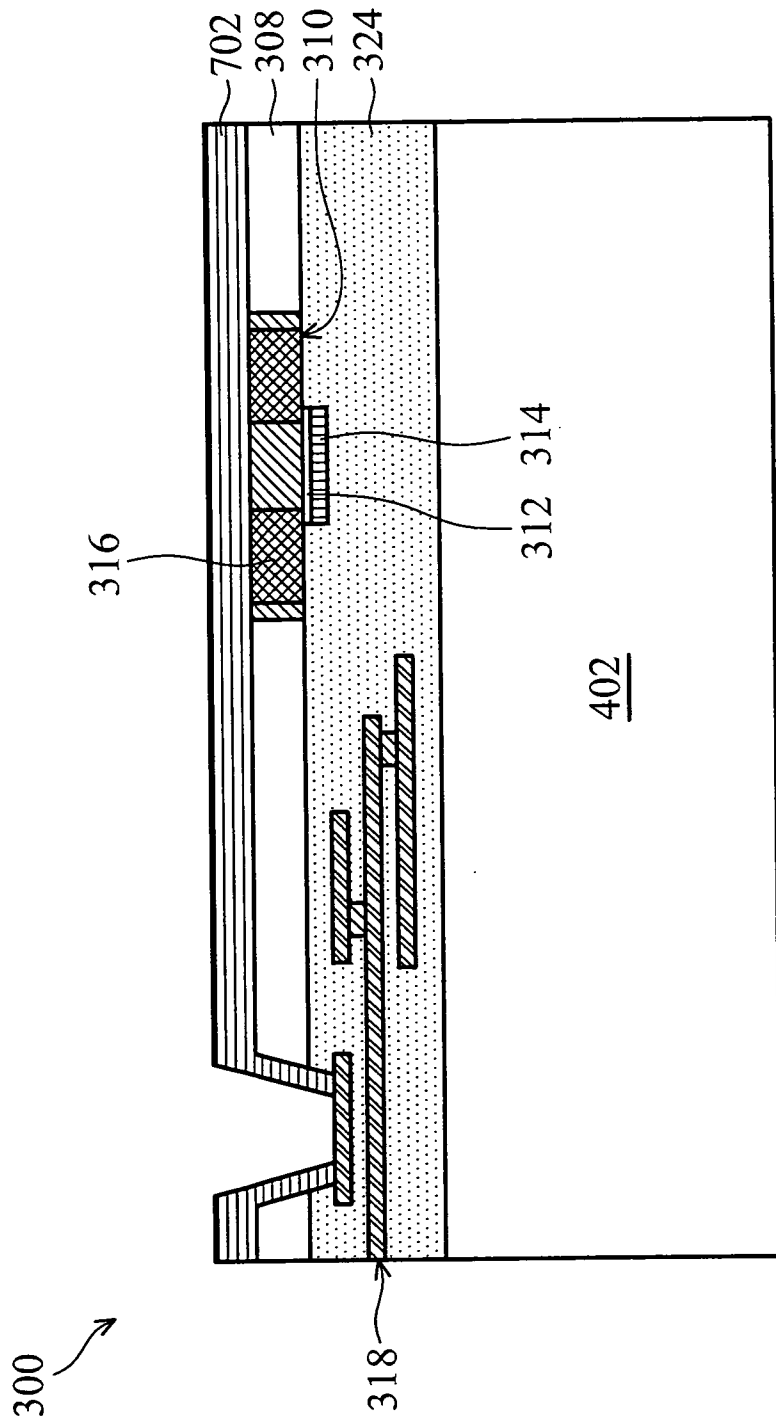
第4圖



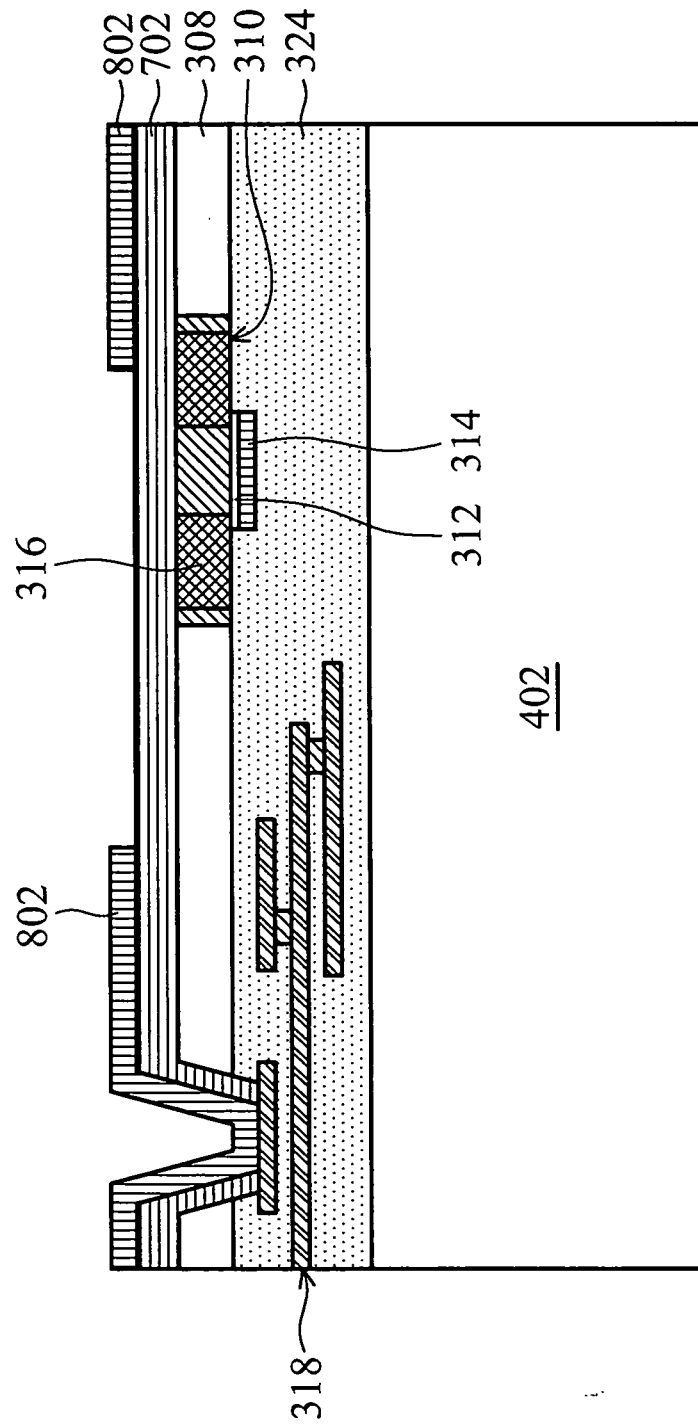
第5圖



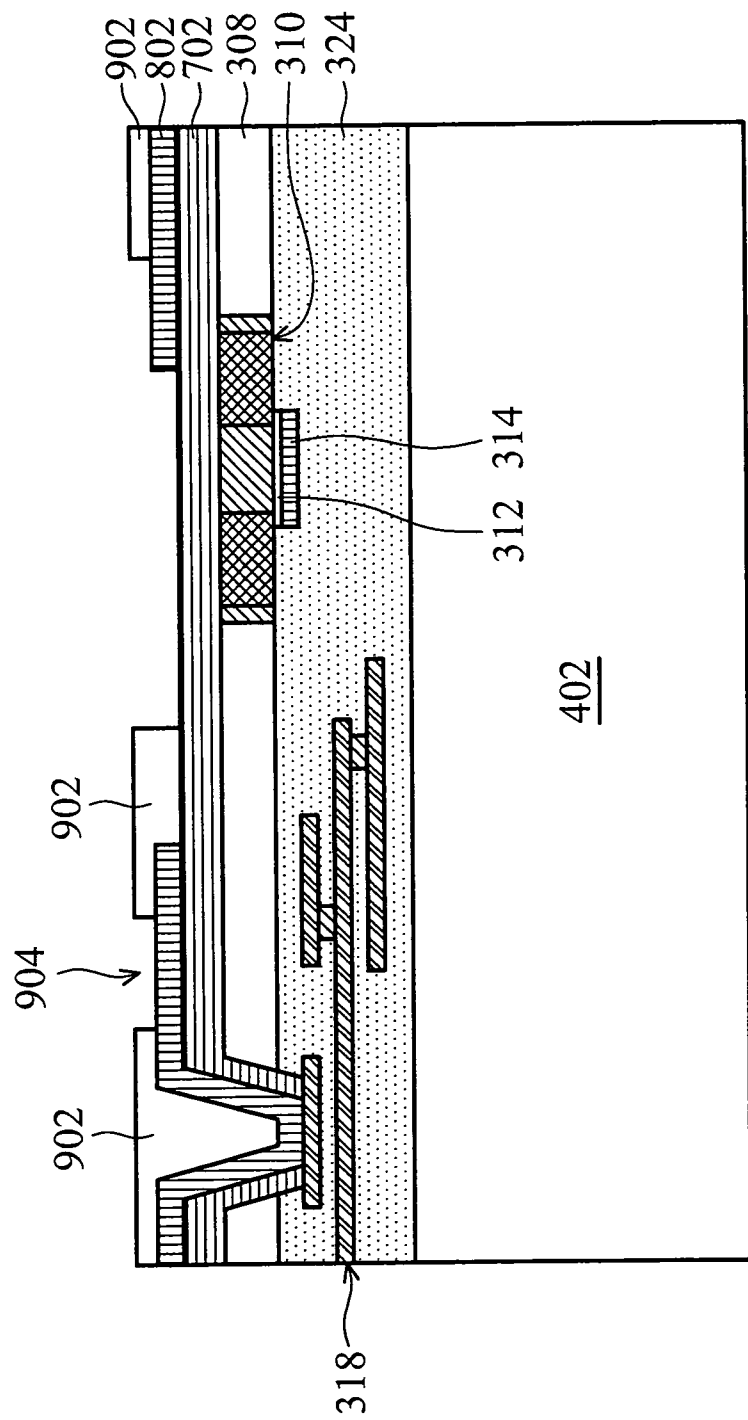
第6圖



第7圖

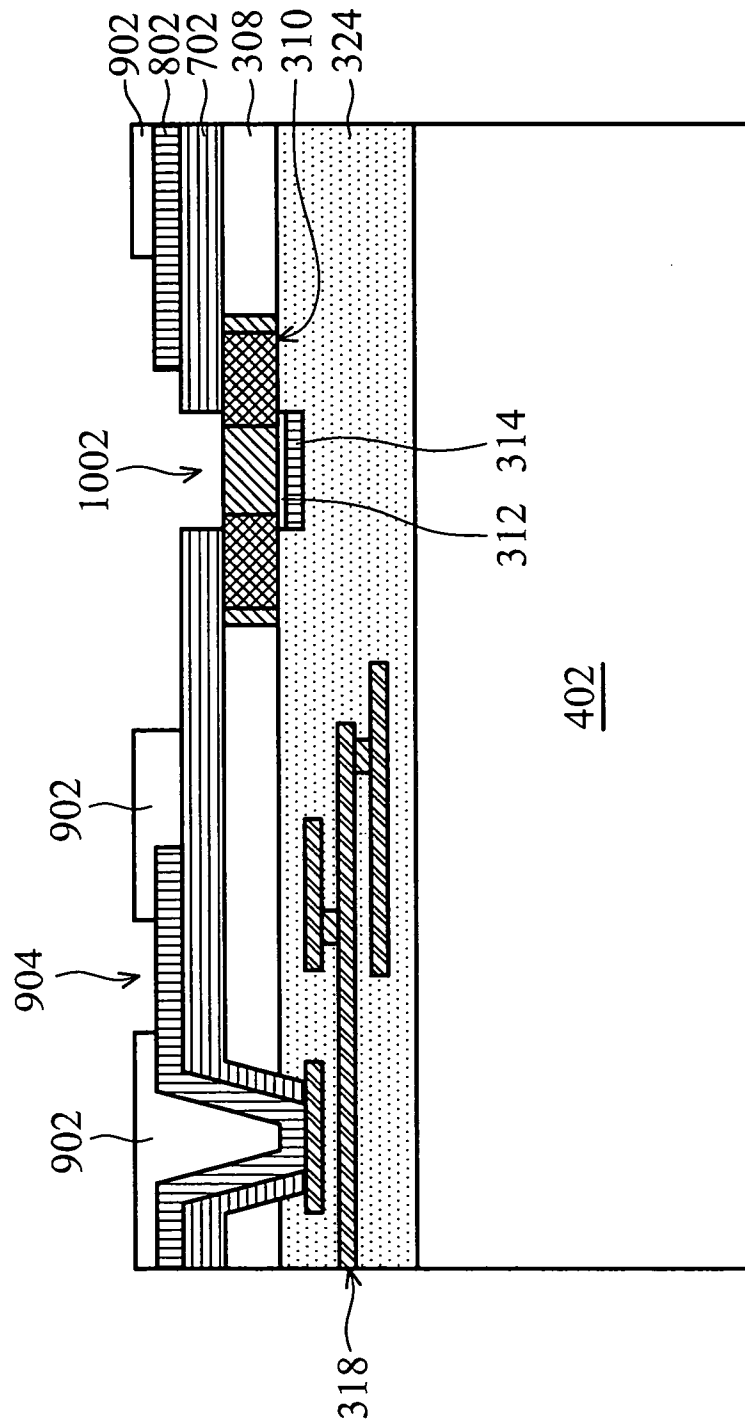


第 8 圖

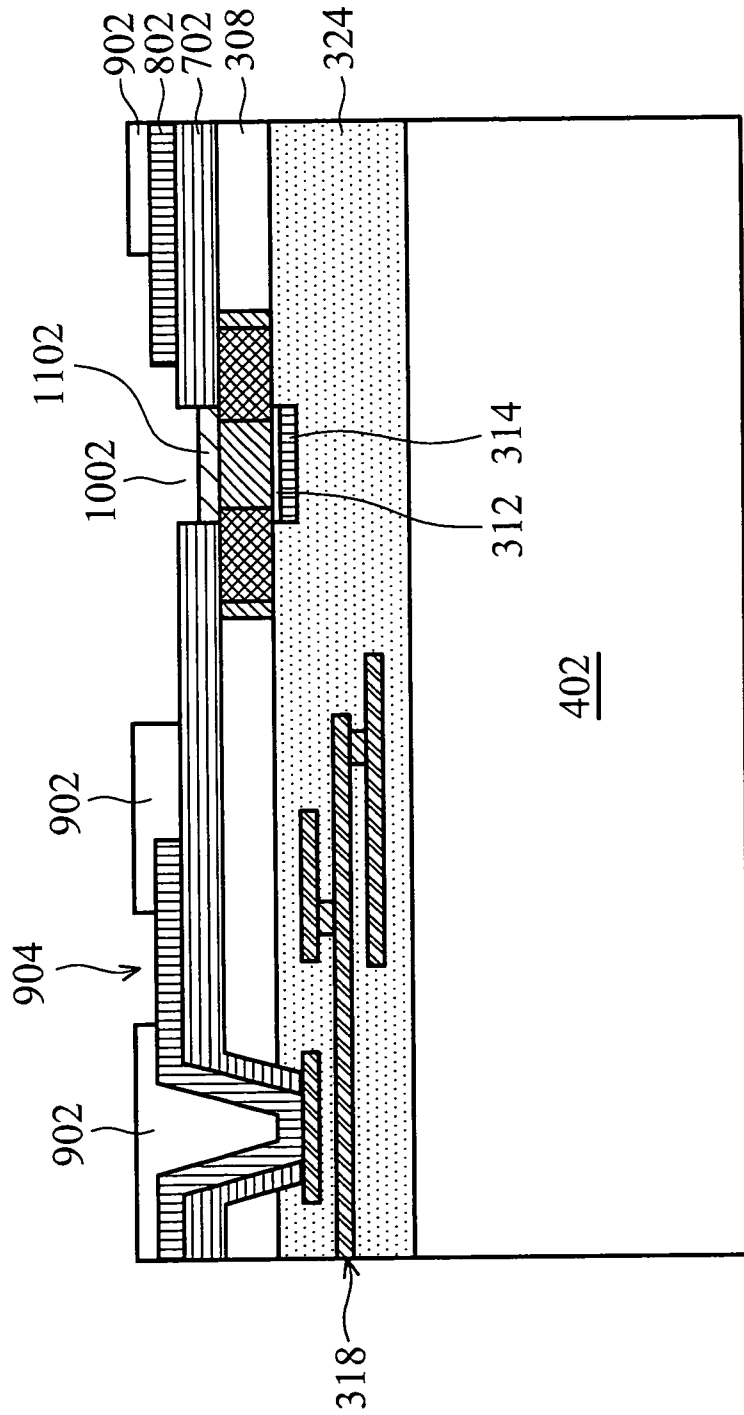


第9圖

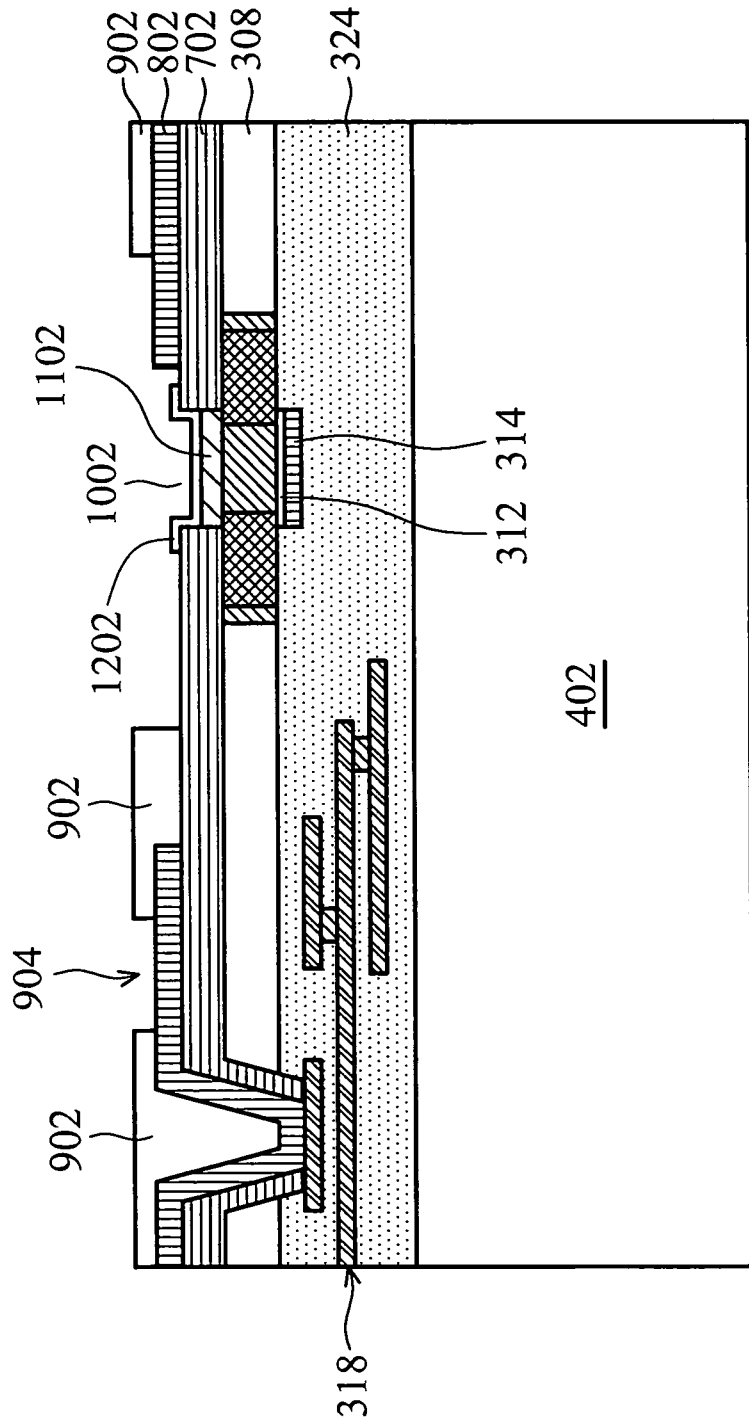




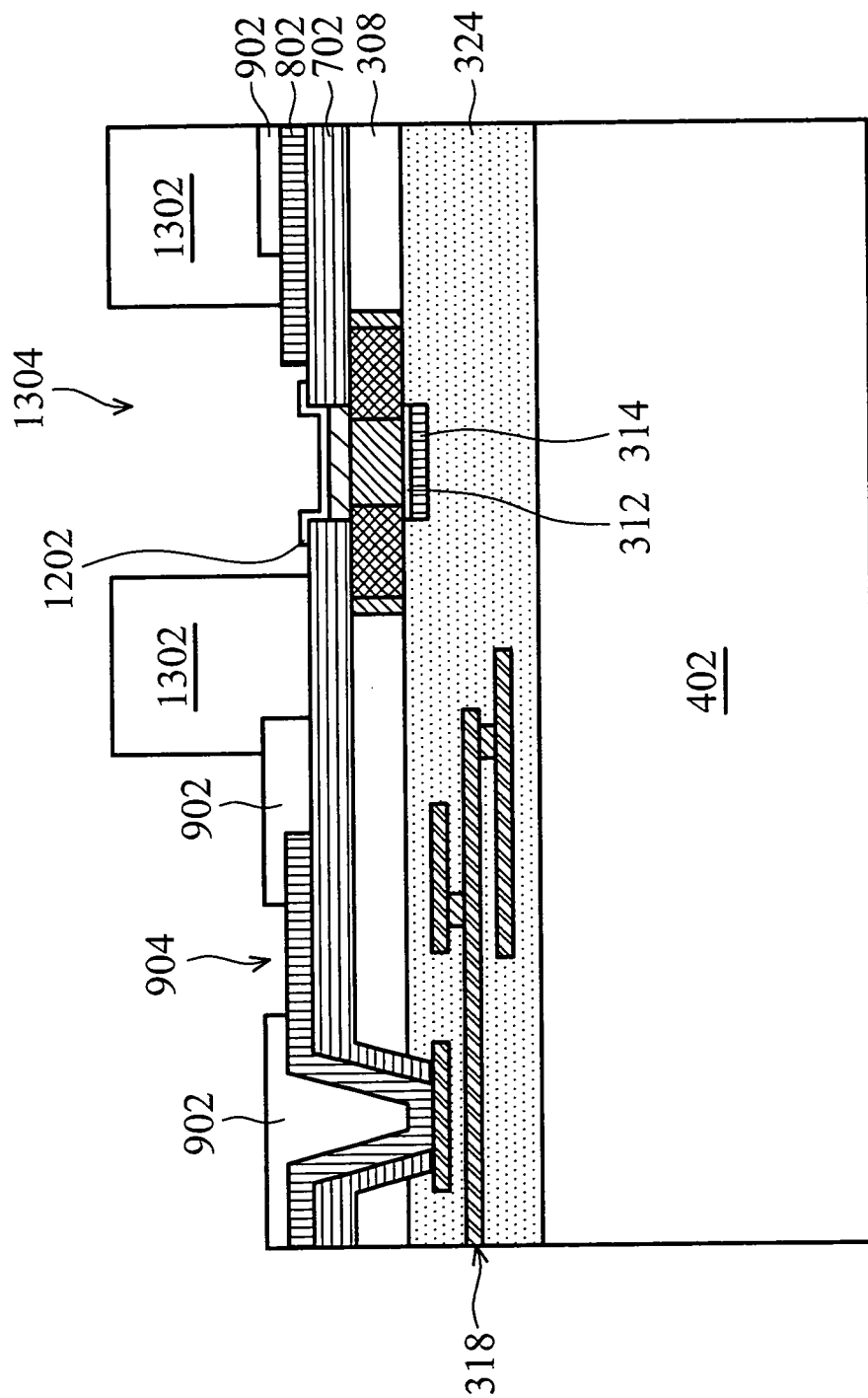
第 10 圖



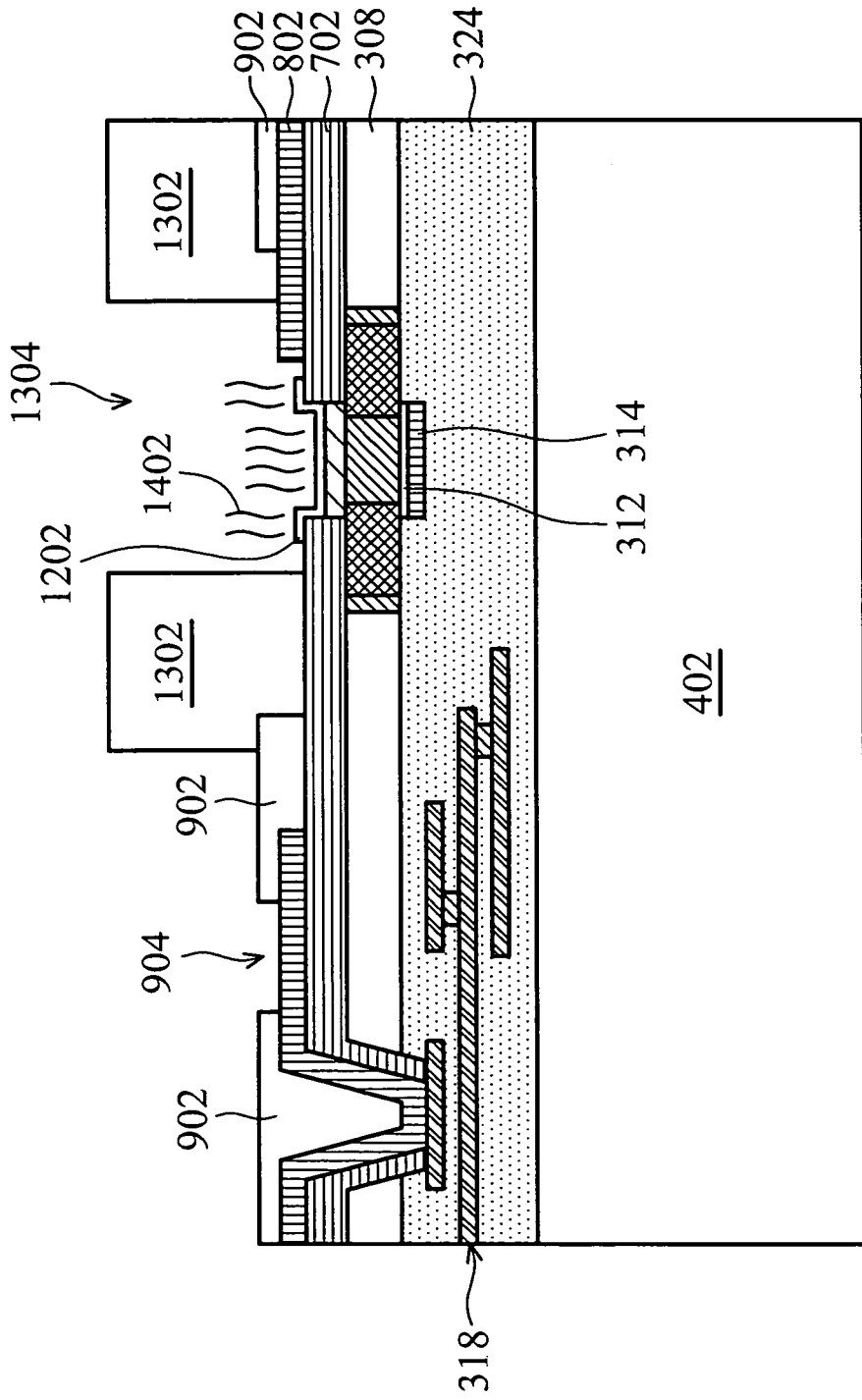
第 11 圖



第 12 圖



第 13 圖



第14圖