

(19) 日本国特許庁(JP)

(12) 公表特許公報(A)

(11) 特許出願公表番号

特表2020-536793
(P2020-536793A)

(43) 公表日 令和2年12月17日(2020.12.17)

(51) Int.Cl.	F I	テーマコード (参考)
B6OR 21/01 (2006.01)	B6OR 21/01 330	5G053
H02H 7/20 (2006.01)	H02H 7/20 A	5H430
G05F 1/56 (2006.01)	H02H 7/20 D	
	G05F 1/56 310F	

審査請求 有 予備審査請求 未請求 (全 21 頁)

(21) 出願番号 特願2020-520749 (P2020-520749)
 (86) (22) 出願日 平成30年12月18日 (2018.12.18)
 (85) 翻訳文提出日 令和2年4月13日 (2020.4.13)
 (86) 国際出願番号 PCT/US2018/066324
 (87) 国際公開番号 W02019/126233
 (87) 国際公開日 令和1年6月27日 (2019.6.27)
 (31) 優先権主張番号 15/849,456
 (32) 優先日 平成29年12月20日 (2017.12.20)
 (33) 優先権主張国・地域又は機関 米国 (US)

(71) 出願人 318009986
 ヴィオニア ユーエス インコーポレイテッド
 アメリカ合衆国 48034 ミシガン州
 サウスフィールド アメリカンドライブ
 26360
 (74) 代理人 100098143
 弁理士 飯塚 雄二
 (72) 発明者 コラロッシ、ヴィンセント
 アメリカ合衆国、ミシガン州 48127
 、ディアボーン ハイッ、518 プレイン
 フィールド ストリート

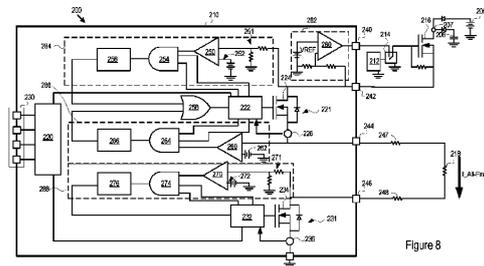
最終頁に続く

(54) 【発明の名称】 電圧レギュレータ

(57) 【要約】

車両内での展開可能な拘束具の展開のためのスクイブドライバ回路。安全拘束具は、最小点火電圧を有し得る。電圧レギュレータは、入力端子で最小点火電圧になるように入力電圧を調整し得る。スクイブドライバ回路は、単一チップ上に形成され得る。スクイブドライバ回路は、ハイサイドドライバ及びローサイドドライバを含み得る。展開可能な拘束具を点火するために使用される入力電圧を受信するための入力端子。ハイサイドドライバは、入力端子から展開可能な拘束具に電流を供給し得る。ローサイドドライバは、展開可能な拘束具から電気接地に電流を供給し得る。

【選択図】 図 8



【特許請求の範囲】**【請求項 1】**

車両内での展開可能な拘束具の展開のためのスクイブドライバ回路であって、前記車両が、電気接地、及びバッテリー電圧を有するバッテリーを有し、前記安全拘束具が、最小点火電圧を有し、前記スクイブドライバ回路が、単一チップ上に形成された集積回路であり、前記スクイブドライバ回路は、

前記展開可能な拘束具を点火するために使用される入力電圧を受信するための入力端子と、

前記展開可能な拘束具と連通しているハイサイドフィード端子と、

前記展開可能な拘束具と連通しているローサイドリターン端子と、

前記入力端子から前記ハイサイドフィード端子に電流を供給するように構成されたハイサイドドライバと、

前記ローサイドリターン端子から前記電気接地に電流を供給するように構成されたローサイドドライバと、

前記入力端子で前記最小点火電圧に前記入力電圧を調整するように構成された電圧レギュレータと、を備える、スクイブドライバ回路。

【請求項 2】

前記電圧レギュレータの入力が、前記入力端子に接続されている、請求項 1 に記載のスクイブドライバ回路。

【請求項 3】

前記電圧レギュレータが、増幅器を備える、請求項 1 に記載のスクイブドライバ回路。

【請求項 4】

前記増幅器が、外部スイッチングを制御するために出力端子に接続されている出力を有する、請求項 3 に記載のスクイブドライバ回路。

【請求項 5】

前記増幅器が、分圧器を介して前記入力端子に接続されている入力を有する、請求項 4 に記載のスクイブドライバ回路。

【請求項 6】

前記電圧レギュレータが、前記入力端子で前記入力電圧の変動を低減するように構成されている、請求項 1 ~ 5 のいずれか一項に記載のスクイブドライバ回路。

【請求項 7】

車両内での展開可能な拘束具の展開のためのシステムであって、前記車両が、電気接地、及びバッテリー電圧を有するバッテリーを有し、前記展開可能な拘束具が、最小点火電圧を有し、

単一チップ上に形成された集積回路であるスクイブドライバ回路が、

前記展開可能な拘束具を点火するために使用される入力電圧を受信するための入力端子と、

前記入力端子から前記展開可能な拘束具に電流を供給するように構成されたハイサイドドライバと、

前記展開可能な拘束具から前記電気接地に電流を供給するように構成されたローサイドドライバと、

前記入力端子で前記最小点火電圧に前記入力電圧を調整するように構成された電圧レギュレータと、

前記単一チップから絶縁され、前記バッテリーと前記入力端子との間に接続されているトランジスタと、を備える、システム。

【請求項 8】

前記電圧レギュレータの入力が、前記入力端子に接続されている、請求項 7 に記載のシステム。

【請求項 9】

前記電圧レギュレータの出力が、前記トランジスタに接続されている、請求項 7 又は 8

10

20

30

40

50

に記載のシステム。

【請求項 10】

前記電圧レギュレータの出力が、前記トランジスタのゲートに接続されている、請求項 9 に記載のシステム。

【請求項 11】

前記電圧レギュレータの前記出力と前記トランジスタとの間に接続されたイネーブルスイッチを更に備える、請求項 10 に記載のシステム。

【請求項 12】

前記電圧レギュレータが、増幅器を備える、請求項 7 ~ 11 のいずれか一項に記載のシステム。

10

【請求項 13】

前記増幅器が、外部スイッチングを制御するために出力端子に接続されている出力を有する、請求項 12 に記載のシステム。

【請求項 14】

前記増幅器が、分圧器を介して前記入力端子に接続されている入力に有する、請求項 13 に記載のシステム。

【請求項 15】

前記電圧レギュレータが、前記入力端子で前記入力電圧の変動を低減するように構成されている、請求項 7 ~ 14 のいずれか一項に記載のシステム。

【請求項 16】

車両内での展開可能な拘束具の展開のためのスクイブドライバ回路であって、前記車両が、電気接地、及びバッテリー電圧を有するバッテリーを有し、前記安全拘束具が、最小点火電圧を有し、前記スクイブドライバ回路が、単一チップ上に形成された集積回路であり、前記スクイブドライバ回路は、

20

前記展開可能な拘束具を点火するために使用される入力電圧を受信するための入力端子と、

前記展開可能な拘束具と連通しているハイサイドフィード端子と、

前記展開可能な拘束具と連通しているローサイドリターン端子と、

前記入力端子から前記ハイサイドフィード端子に電流を供給するように構成されたハイサイドドライバと、

30

前記ローサイドリターン端子から前記電気接地に電流を供給するように構成されたローサイドドライバと、

前記ハイサイドフィード端子と前記バッテリー電圧との間で所定の期間、短絡が検出されるまで、前記ハイサイドフィード端子からの全点火信号を可能にし、前記短絡が検出され、かつ前記所定の期間の経過後、前記ハイサイドドライバを無効化するように構成された、バッテリー電圧に対するハイサイド短絡保護回路と、

前記入力端子で前記最小点火電圧に前記入力電圧を調整するように構成された電圧レギュレータと、を備える、スクイブドライバ回路。

【請求項 17】

前記電圧レギュレータの入力が、前記入力端子に接続されている、請求項 16 に記載のスクイブドライバ回路。

40

【請求項 18】

前記電圧レギュレータが、増幅器を備える、請求項 16 又は 17 に記載のスクイブドライバ回路。

【請求項 19】

前記増幅器が、外部スイッチングを制御するために出力端子に接続されている出力を有する、請求項 18 に記載のスクイブドライバ回路。

【請求項 20】

前記増幅器が、分圧器を介して前記入力端子に接続されている入力に有する、請求項 19 に記載のスクイブドライバ回路。

50

【発明の詳細な説明】**【技術分野】****【0001】**

(関連出願)

本出願は、2017年12月20日出願の米国特許出願第15/849,456号、発明の名称「Voltage Regulator」の利益を主張し、その内容は、参照によりその全体が本明細書に組み込まれる。

(発明の分野)

【0002】

本出願は、概して、スクイブドライバ回路に組み込まれた電圧レギュレータに関する。

10

【背景技術】**【0003】**

エアバッグシステムは、典型的には、拘束制御モジュール、反応キャニスタ、エアバッグ、反応キャニスタの内側に格納されるイグナイタ(スクイブ)を有するインフレータを含む。スクイブを有するインフレータは、導電性ワイヤ及びコネクタを介して拘束制御モジュールに接続される。インフレータへの、及びインフレータからのこれらのワイヤ及びコネクタの総電気経路は、「スクイブグループ」と呼ばれる。拘束制御モジュールは、エアバッグ作動を提供するために、スクイブグループを介してインフレータに十分なエネルギーを提供する。インフレータは、エアバッグ作動を保證するのに十分である適切な信号が車両センサから受信されると、拘束制御モジュールによって作動される。拘束制御モジュールは、エアバッグシステムの全体的な動作を制御し、エアバッグシステムの主制御ユニットとしてみなされ得る。

20

【0004】

センサ、エアバッグ、配線、及びコネクタなどから構成される任意の電気システムと同様に、システムは、適切に動作するための電気接続を必要とする。具体的には、エアバッグ安全システムでは、適切なスクイブグループ抵抗値、及びエアバッグが不適切にアクティブ化されることを防止し得る他の特性を問い合わせるために、診断能力が拘束制御モジュール内に実装されることが顧客要求によって判定される。

【発明の概要】**【0005】**

拘束制御モジュール内のスクイブグループドライバを保護するための方法及びシステムが、本出願に開示される。拘束制御モジュールの展開機能は、イグナイタを介して、指定された全点火時間で全点火電流を送るスクイブグループドライバのアクティブ化によって提供される。スクイブグループドライバは、ハイサイド及びローサイドスクイブドライバの両方から構成される。スクイブドライバ保護概念は、システム故障が発生するまで展開機能を試みるものである。システム故障が発生する場合、展開機能は、スクイブグループドライバを保護するために終了することになる。システム故障は、接地短絡、短絡したスクイブ負荷、Vbat短絡(例えば、車両バッテリー電圧)、故障したエネルギー予備供給源、及びその他を含み得る。

30

【0006】

本出願の更なる目的、特徴、及び利点は、本明細書に添付され、本明細書の一部を形成する図面及び特許請求の範囲を参照して、以下の説明を検討した後、当業者には容易に明らかになるであろう。

40

【図面の簡単な説明】**【0007】**

添付図面では、構成要素は、必ずしも縮尺どおりではなく、その代わりに、本出願の原理を例示する際に強調される。更に、同様の参照番号は、図全体をとおして対応する部位を示す。

【0008】

【図1】スクイブドライバ回路の概略図である。

50

【 0 0 0 9 】

【 図 2 】 図 1 のスクイブドライバ回路の接地短絡故障の概略図である。

【 0 0 1 0 】

【 図 3 】 図 1 のスクイブドライバ回路の接地短絡故障の概略図である。

【 0 0 1 1 】

【 図 4 】 図 1 のスクイブドライバ回路の短絡したスクイブ負荷故障の概略図である。

【 0 0 1 2 】

【 図 5 】 図 1 のスクイブドライバ回路のバッテリー短絡故障の概略図である。

【 0 0 1 3 】

【 図 6 】 図 1 のスクイブドライバ回路のバッテリー短絡故障の概略図である。

10

【 0 0 1 4 】

【 図 7 】 図 1 のスクイブドライバ回路用の故障した外部トランジスタの概略図である。

【 0 0 1 5 】

【 図 8 】 スクイブドライバ回路の別の実施態様の概略図である。

【 0 0 1 6 】

【 図 9 】 図 8 のスクイブドライバ回路の接地短絡故障の概略図である。

【 0 0 1 7 】

【 図 1 0 】 図 8 のスクイブドライバ回路の接地短絡故障の概略図である。

【 0 0 1 8 】

【 図 1 1 】 図 8 のスクイブドライバ回路の短絡したスクイブ負荷故障の概略図である。

20

【 0 0 1 9 】

【 図 1 2 】 図 8 のスクイブドライバ回路のバッテリー短絡故障の概略図である。

【 0 0 2 0 】

【 図 1 3 】 図 8 のスクイブドライバ回路のバッテリー短絡故障の概略図である。

【 0 0 2 1 】

【 図 1 4 】 図 8 のスクイブドライバ回路用の故障した外部トランジスタの概略図である。

【 発明を実施するための形態 】

【 0 0 2 2 】

エアバッグ安全拘束システムは、典型的には、単一のインフレーターデバイスを用いて、衝突時に車両乗員拘束エアバッグを膨張させるための膨張ガスを生成する。インフレーターデバイスは、スクイブドライバ回路によって制御される。スクイブドライバ回路は、単一展開チップ上に実装されたハイサイドドライバ及びローサイドドライバを含み得る。

30

【 0 0 2 3 】

図 1 は、スクイブドライバ回路 1 0 0 の概略図である。スクイブドライバ回路は、展開チップ 1 1 0 を含む。展開チップ 1 1 0 は、単一シリコンチップ、例えば、A S I C (Application Specific Integrated Circuit、特定用途向け集積回路) であり得る。展開チップ 1 1 0 は、入力電圧を受信するための入力端子 (S S _{x y}) 1 4 2 を含み得る。入力電圧は、エアバッグなどの展開可能な拘束具を点火するために使用され得る。入力端子 (S S _{x y}) 1 4 2 は、車両バッテリー 1 0 5 などのバッテリーから入力電圧を受信し得る。パワートランジスタなどのスイッチ 1 1 6 は、入力端子 (S S _{x y}) 1 4 2 とバッテリー 1 0 5 との間に位置し得る。バッテリー 1 0 5 は、ダイオードを介してスイッチ 1 1 6 に接続され得、更にスイッチは、ダイオード及びコンデンサ (C _{E R}) 1 0 8 を介して電気接地に接続され得る。

40

【 0 0 2 4 】

スイッチ 1 1 6 は、イネーブルスイッチ 1 1 4 によって方向付けられるように、バッテリー 1 0 5 から入力端子 1 4 2 に提供された電力を制御し得る。イネーブルスイッチ 1 1 4 は、展開チップ 1 1 0 の出力端子 (V S F) 1 4 0 からイネーブル電圧 1 3 8 を受信し得る。出力電圧は、出力端子 1 4 0 (V S F) からイネーブルスイッチ 1 1 4 に提供され得る。マイクロプロセッサ制御回路 1 1 2 は、イネーブルスイッチ 1 1 4 を制御し得る。イネーブルスイッチ 1 1 4 がアクティブであるとき、イネーブル電圧がスイッチ 1 1 6 をア

50

クティブ化するように提供され得、バッテリー105が入力端子(SS_{x y})142に電力を提供することを可能にする。いくつかの実施態様では、イネーブルスイッチ114は、パワートランジスタのゲートに接続され得、それによって、バッテリー105が入力端子(SS_{x y})142に電力を提供することを可能にするスイッチ又はレギュレータとして作用する。いくつかの実施態様では、スイッチ116は、バッテリー105と接続しているドレイン、及び入力端子(SS_{x y})142と接続しているソースを有するNチャンネルMOSFETであり得る。この実施態様では、抵抗器が、適切な動作を可能にするために、ゲートとソースとの間に配置され得る。スイッチ116は、2つの機能を提供するMOSFETとすることができる。第1に、スイッチ116は、例えば、スイッチ116が無効化され、展開チップ110のスイッチ124及び134が一般的な故障モードに起因してアクティブになるシステム故障の場合に、展開を防止し得る冗長シリコン制御経路を提供することができる。第2に、スイッチ116は、閉ループレギュレータ制御経路のバス要素部位として実装されたときに、低減され、より制御されたV(SS_{x y}, 0)142を提供し、したがって、より多くの電力を吸収し、システムコストを最小化するために、高価なASICスクイブドライバトランジスタ上でのより低レベルの電力消費を提供することができる。

10

20

30

40

50

【0025】

入力端子(SS_{x y})142は、ハイサイドドライバ回路121に接続され得る。ハイサイドドライバ回路121は、入力端子142とハイサイドフィード端子144との間に接続され得る。一実施態様では、パワートランジスタ124は、入力端子(SS_{x y})142とハイサイドフィード端子(SF_x)144との間に接続され得る。パワートランジスタ124は、入力端子(SS_{x y})142に接続されたドレイン、及びハイサイドフィード端子(SF_x)144に接続されたソースを有するNチャンネルMOSFETであり得る。パワートランジスタ124のゲートは、ハイサイドゲートドライバ回路122に接続され得る。いくつかの実施態様では、電流センサ126は、ハイサイドゲートドライバ回路122に電流信号を提供し得る。ゲートドライバ回路122は、電流信号を利用して、電流量に応じてパワートランジスタ124のアクティブ化を制御し得る。電流センサ126は、パワートランジスタ124とハイサイドフィード端子(SF_x)144との間に位置し得る。ハイサイドフィード端子(SF_x)144は、フィードワイヤ(R__Wire__Feed)147を介してイグナイタ(R__ignitor)118に接続され得る。電流は、リターンワイヤ(R__Wire__Return)148を介して、イグナイタ118からローサイドリターン端子(SR_x)146に戻され得る。

【0026】

ローサイドドライバ回路131は、ローサイドリターン端子146と電気接地との間に接続され得る。一実施態様では、パワートランジスタ134は、リターン端子(SR_x)146と電気接地との間に接続され得る。パワートランジスタ134は、リターン端子(SR_x)146に接続されたドレイン、及び電気接地に接続されたソースを有するNチャンネルMOSFETであり得る。パワートランジスタ134のゲートは、ローサイドゲートドライバ回路132に接続され得る。いくつかの実施態様では、電流センサ136は、ローサイドゲートドライバ回路132に電流信号を提供し得る。ゲートドライバ回路132は、電流信号を利用して、電流量に応じてパワートランジスタ134のアクティブ化を制御し得る。電流センサ136は、パワートランジスタ134と電気接地との間に位置し得る。

【0027】

デジタル制御回路120は、シリアル通信インターフェースなどの通信インターフェース130からコマンドを受信し得る。通信インターフェース130を介してデジタル回路120に提供されたコマンドは、イネーブルコマンド、全点火コマンド、並びにハイサイドゲートドライバ122又はローサイドゲートドライバ132などの様々な構成要素のタイマー持続時間又は閾値を設定するための様々な構成コマンドを含み得る。

【0028】

ワイヤ、コネクタ、クロックばね、EMIインダクタ、及びスクイブは、線形導電性構成要素から全て構成されてもよく、R_Wire_Feed (フィードワイヤ147の抵抗)及びR_Wire_Return (リターンワイヤ148の抵抗)の等価抵抗に組み合わせられ得るか又は簡略化され得る。イグニタを有する点火デバイスは、R_Ignitor (点火回路118の抵抗)によって表される。R_Wire_Feed = 0 オーム、R_Wire_Return = 0 オームと仮定すると、ハイサイドドライバ (high side driver、HSD) 及びローサイドドライバ (low side driver、LSD) に対する影響が推定され得る。図1に示されるような故障のない条件を考慮すると、HSD (E_HSD) によって吸収されたエネルギー、及びLSDによって吸収されたエネルギー (E_LSD) は、次式のとおりである。

10

$$E_HSD = [(V(SS_{xy}, 0) - I_{AIIFire}) * (R_{Ignitor} + R_{dson_LSD}) * I_{AIIFire}] * T_{AIIFire}$$

$$E_LSD = [I_{AIIFire}^2 * (R_{dson_LSD})] * T_{AIIFire}$$

式中、 $V(SS_{xy}, 0)$ [142] は、ピン SS_{xy} と接地との間の電圧 (例えば、33V) であり、 $I_{AIIFire}$ は、展開可能なデバイスを点火するのに必要な電流 (例えば、1.75A、1.2A) であり、 R_{dson_LSD} は、ローサイドドライバの抵抗 (例えば、1オーム、トランジスタ134にわたる抵抗) であり、 $T_{AIIFire}$ は、展開可能なデバイスの全てを点火するのに必要な時間量 (例えば、500 μ 秒、2000 μ 秒) である。

20

【0029】

1つの故障条件は、接地に対する SF_x (ハイサイドフィード端子144)の短絡を含み得る。この故障の模擬図が、図2の接地190によって提供される。接地に対する SF_x ピン短絡回路の故障条件を駆動するときのシステム及びHSDに対する影響を考慮すると、HSD及びLSDによって吸収されたエネルギーは、次式のとおりである。

$$E_HSD = [(V(SS_{xy}, 0)) * I_{AIIFire}] * T_{AIIFire}$$

$$E_LSD = 0 \text{ ジュール}$$

【0030】

1つの故障条件は、接地に対する SR_x ピン (ローサイドリターン端子146)の短絡を含み得る。この故障の模擬図が、図3の接地191によって提供される。接地に対する SR_x ピン短絡回路の故障条件を駆動するシステム及びHSDに対する影響を考慮すると、HSD及びLSDによって吸収されたエネルギーは、次式のとおりである。

30

$$E_HSD = [(V(SS_{xy}, 0) - (I_{AIIFire} * R_{Ignitor})) * I_{AIIFire}] * T_{AIIFire}$$

$$E_LSD = 0 \text{ ジュール}$$

【0031】

別の故障条件は、 SR_x ピン (ローサイドリターン端子146) に対する SF_x ピン (ハイサイドフィード端子144)の短絡を含み得る。この故障の模擬図が、図4のシャント192によって提供される。 SR_x ピン (短絡したスクイブ負荷) に対する SF_x ピン短絡の故障条件を駆動するときのシステム及びHSDに対する影響を考慮すると、HSD及びLSDによって吸収されたエネルギーは、次式のとおりである。

40

$$E_HSD = [(V(SS_{xy}, 0) - I_{AIIFire} * (R_{dson_LSD})) * I_{AIIFire}] * T_{AIIFire}$$

$$E_LSD = [I_{AIIFire}^2 * (R_{dson_LSD})] * T_{AIIFire}$$

【0032】

別の故障状態は、バッテリー電圧に対する SR_x ピン (ローサイドリターン端子146)の短絡を含み得る。この故障の模擬図が、図5のバッテリー193によって提供される。 V_{bat} に対する SR_x ピン短絡の故障条件を駆動するときのシステム及びLSDに対する影響を考慮すると、HSD及びLSDによって吸収されたエネルギーは、次式のとおりで

50

ある。

$$E_HSD = [(V(SS_{x,y}, 0) - (l_AII - Fire * R_lgnitor) - Vbat) * l_AII - Fire] * T_AII - Fire$$

$$E_LSD = [l_LSD * Vbat] * T_AII - Fire$$

【0033】

別の故障条件は、バッテリー電圧に対するSF_xピン（ハイサイドフィード端子144）の短絡を含み得る。この故障の模擬図が、図6のバッテリー194によって提供される。Vbatに対するSF_xピン短絡の故障条件を駆動するときのシステム及びLSDに対する影響を考慮すると、HSD及びLSDによって吸収されたエネルギーは、次式のとおりである。

$$E_HSD = [(V(SS_{x,y}, 0) - Vbat) * l_AII - Fire] * T_AII - Fire$$

$$E_LSD = [(Vbat - (l_LSD * R_lgnitor)) * l_LSD] * T_AII - Fire$$

【0034】

別の故障条件は、故障した外部トランジスタを含み得る。この故障の模擬図が、図7のシャント195によって提供される。外部トランジスタの故障条件を駆動するときのシステム及びHSDに対する影響を考慮すると、HSD及びLSDによって吸収されたエネルギーは、次式のとおりである。

$$E_HSD = [(V_{ER}) - l_AII - Fire * (R_lgnitor + R_{dson_LSD})) * l_AII - Fire] * T_AII - Fire$$

$$E_LSD = [l_AII - Fire^2 * (R_{dson_LSD})] * T_AII - Fire$$

式中、V_{ER}は、ノード107での電圧（例えば、33V）である。

【0035】

図8は、スクイブドライバ回路200の概略図である。スクイブドライバ回路は、展開チップ210を含む。展開チップ210は、単一シリコンチップ、例えば、ASIC（特定用途向け集積回路）であり得る。展開チップ210は、入力電圧を受信するための入力端子242を含み得る。入力電圧は、エアバッグなどの展開可能な拘束具を点火するために使用され得る。入力端子242は、車両バッテリー205などのバッテリーから入力電圧を受信し得る。パワートランジスタなどのスイッチ216は、入力端子242とバッテリー205との間に位置し得る。

【0036】

スイッチ216は、イネーブルスイッチ214によって方向付けられるように、バッテリーから入力端子242に提供された電力を制御し得る。イネーブルスイッチ214は、展開チップ210の出力端子240からイネーブル電圧を受信し得る。出力電圧は、出力端子240からイネーブルスイッチ214に提供され得る。マイクロプロセッサ制御回路212は、イネーブルスイッチ214を制御し得る。イネーブルスイッチ214がアクティブであるとき、イネーブル電圧はスイッチ216をアクティブ化するために提供され得、バッテリーが入力端子242に電力を提供することを可能にする。いくつかの実施態様では、イネーブルスイッチ214は、パワートランジスタのゲートに接続され得、それによって、バッテリー205が入力端子242に電力を提供することを可能にするスイッチ又はレギュレータとして作用する。いくつかの実施態様では、スイッチ216は、バッテリー205と接続しているドレイン、及び入力端子242と接続しているソースを有するNチャンネルMOSFETであり得る。この実施態様では、抵抗器は、適切な動作を可能にするために、ゲートとソースとの間に配置され得る。スイッチ216は、2つの機能を提供するMOSFETとすることができる。第1に、スイッチ216は、例えば、スイッチ216が無効化され、展開チップ210のスイッチ221及び231が一般的な故障モードに起因してアクティブになるシステム故障の場合に、展開を防止し得る冗長シリコン制御経路を提供することができる。第2に、スイッチ216は、閉ループレギュレータ制御経路のバ

10

20

30

40

50

要素部位として実装されたときに、低減され、より制御された $V(SS_{xy}, 0)$ 242を提供し、したがって、より多くの電力を吸収し、システムコストを最小化するために、高価なASICスクイブドライバトランジスタ上でのより低レベルの電力消費を提供することができる。

【0037】

入力端子242は、ハイサイドドライバ回路221に接続され得る。ハイサイドドライバ回路221は、入力端子242とハイサイドフィード端子244との間に接続され得る。一実施態様では、パワートランジスタ224は、入力端子242とハイサイドフィード端子244との間に接続され得る。パワートランジスタ224は、入力端子242に接続されたドレイン、及びハイサイドフィード端子244に接続されたソースを有するNチャンネルMOSFETであり得る。パワートランジスタ224のゲートは、ハイサイドゲートドライバ回路222に接続され得る。いくつかの実施態様では、電流センサ226は、ハイサイドゲートドライバ回路222に電流信号を提供し得る。ゲートドライバ回路222は、電流信号を利用して、電流量に応じてパワートランジスタ224のアクティブ化を制御し得る。電流センサ226は、パワートランジスタ224とハイサイドフィード端子244との間に位置し得る。ハイサイドフィード端子244は、フィードワイヤを介してイグナイタ218に接続され得る。電流は、リターンワイヤを介して、イグナイタ218からローサイドリターン端子246に戻され得る。

10

【0038】

ローサイドドライバ回路231は、ローサイドリターン端子246と電気接地との間に接続され得る。一実施態様では、パワートランジスタ234は、リターン端子246と電気接地との間に接続され得る。パワートランジスタ234は、リターン端子246に接続されたドレイン、及び電気接地に接続されたソースを有するNチャンネルMOSFETであり得る。パワートランジスタ234のゲートは、ローサイドゲートドライバ回路232に接続され得る。いくつかの実施態様では、電流センサ236は、ローサイドゲートドライバ回路232に電流信号を提供し得る。ゲートドライバ回路232は、電流信号を利用して、電流量に応じてパワートランジスタ234のアクティブ化を制御し得る。電流センサ236は、パワートランジスタ234と電気接地との間に位置し得る。

20

【0039】

デジタル制御回路220は、シリアル通信インターフェースなどの通信インターフェース230からコマンドを受信し得る。通信インターフェース230を介してデジタル回路220に提供されたコマンドは、イネーブルコマンド、全点火コマンド、並びにハイサイドゲートドライバ222又はローサイドゲートドライバ232などの様々な構成要素のタイマー持続時間又は閾値を設定するための様々な構成コマンドを含み得る。

30

【0040】

電圧レギュレータ282は、出力端子240と入力端子242との間に提供され得る。電圧レギュレータは、増幅器280を含み、分圧器が増幅器280の一方の入力に接続され、他方の入力は電気接地に接続されている。増幅器280の出力は、出力端子240に接続される。

【0041】

電圧レギュレータ282の役割は、2つあり得る。第1に、電圧レギュレータ282は、展開機能を提供するために、スクイブドライバ SS_{xy} ピン(入力端子242)に低減された電圧レベルを提供し得る。これはまた、通常期待される条件、及び何らかの故障条件中に展開機能を提供する間のスクイブドライバの吸収エネルギーも低減する。レギュレータの第2の役割は、スクイブドライバの吸収エネルギーを再度低減するために、スクイブドライバ SS_{xy} ピン(入力端子242)の期待値の低変動を提供することであり得る。したがって、電圧レギュレータ282は、入力端子242での電圧を、安全デバイスの点火に必要な最小レベルに保ち得る。いくつかの実施態様では、最小電圧レベルは、点火電流及びループ抵抗に応じて、10~20Vボルトであり得る。

40

【0042】

50

バッテリー及び故障した $SS_{x,y}$ に対するハイサイド短絡保護回路284は、コンパレータ250を含み得る。コンパレータ250は、電圧入力端子242で基準電圧252と比較するように構成され得る。いくつかの実施態様では、入力端子242の電圧は、分圧器251を使用してスケールングされ得る。したがって、コンパレータ250は、入力端子242での電圧が基準電圧252を超えているかどうかを判定し、端子242の電圧が基準電圧252を超えたことを示す電圧限界信号を生成し得る。加えて、ハイサイドゲートドライバ回路222は、パワートランジスタ224を通る電流が電流閾値を超えたことを示す電流限界信号を生成し得る。更に、ハイサイドゲートドライバ回路222は、例えば、デジタル制御回路220によってハイサイドゲートドライバがアクティブ化されたことを示すアクティブ信号を生成し得る。AND回路254は、電圧限界信号、電流限界信号、及びアクティブ信号を受信し得る。AND回路254は、遅延タイマー256に提供される条件信号を生成し得る。AND回路254は、アクティブ信号、電流限界信号、及び電圧限界信号のうちの1つ又はそれらの組み合わせに基づいて、条件信号を生成し得る。例えば、AND回路254は、電流限界信号及び電圧限界信号、又は電圧限界及びアクティブ信号に基づいて、条件信号を生成し得る。特定の一実施態様では、AND回路は、存在しているアクティブ信号、電流限界信号、及び電圧限界信号の全てに応答して、条件信号を生成し得る。(例えば、同時に)

10

【0043】

いくつかの実施態様では、展開チップ210は、ハイサイドトランジスタ224の温度を測定する温度センサを含み得る。温度超過信号が、温度センサからAND回路254に提供され得る。AND回路254は、温度超過信号、アクティブ信号、電流限界信号、及び電圧限界信号のうちの1つ又はそれらの組み合わせに基づいて、条件信号を生成し得る。例えば、AND回路254は、電流限界信号及び温度超過信号、又は電圧限界及び温度超過信号に基づいて、条件信号を生成し得る。特定の一実施態様では、AND回路254は、存在している(例えば、同時に)温度超過信号、アクティブ信号、電流限界信号、及び電圧限界信号の全てに応答して、条件信号を生成し得る。

20

【0044】

遅延タイマー256は、アクティブである条件信号に基づいて時間計測を開始し得る。遅延タイマー256は、キャニスタの花弁状弾痕が、例えば、通常 of 展開中にインフレーターハウジングに短絡を引き起こし得る状況で役立ち得る。遅延タイマー256のカウントは、カウント条件が満たされなくなると(例えば、アクティブ信号、電流限界信号、及び電圧限界信号のうちの1つが存在しない場合)、リセットされ得る。あるいは、いくつかの実施態様では、遅延タイマーは、トリガ信号(アクティブ信号、電流限界信号、及び/又は電圧限界信号)が存在する複数の期間にわたって蓄積してもよい。遅延タイマー256によってカウントされる遅延時間は、展開時間の小数部であってもよい(例えば、展開時間の1/10未満であってもよい)。したがって、いくつかの実施態様では、遅延タイマー256がカウントする時間量は、120マイクロ秒未満であり得る。遅延タイマー256がカウントする時間量は、例えば、通信インターフェース230を介して受信したコマンドに基づいて、デジタル制御回路220によって設定され得る。遅延タイマーが所定の時間量カウントされると、遅延タイマー256は、OR回路258に提供されることになる無効化信号を生成し得る。OR回路258が遅延タイマー256から無効化信号を受信する場合、OR回路258は、次いで、電源トランジスタ224を無効化するためにハイサイドゲート回路222に提供される無効化信号を生成し得る。

30

40

【0045】

電池及び故障 $SS_{x,y}$ に対するハイサイド短絡保護回路284の役割は、検出された故障が展開を終了させ、破壊又は損傷することからスクイブドライバを守ることになる後の限定できる期間、Vbatに対するHSD短絡又は故障した $SS_{x,y}$ 調整システム(例えば、電圧レギュレータ282の故障)のいずれかに起因して、期待又は許容される $SS_{x,y}$ ピン電圧よりも高い状態でスクイブドライバが展開を試みることを可能にすることであり得る。

50

【 0 0 4 6 】

接地に対するハイサイド短絡保護回路 2 8 6 は、コンパレータ 2 6 0 を含み得る。コンパレータ 2 6 0 は、ハイサイドフィード端子 2 4 4 で基準電圧 2 6 2 と比較するように構成され得る。したがって、コンパレータ 2 6 0 は、ハイサイドフィード端子 2 4 4 の電圧が基準電圧未満であるかどうかを判定し、端子 2 4 4 の電圧が基準電圧未満であることを示す電圧限界信号を生成し得る。加えて、ハイサイドゲートドライバ回路 2 2 2 は、パワートランジスタ 2 2 4 を通る電流が電流閾値を超えたことを示す電流限界信号を生成し得る。更に、ハイサイドゲートドライバ回路 2 2 2 は、例えば、デジタル制御回路 2 2 0 によってハイサイドゲートドライバがアクティブ化されたことを示すアクティブ信号を生成し得る。AND 回路 2 6 4 は、電圧限界信号、電流限界信号、及びアクティブ信号を受信し得る。AND 回路 2 6 4 は、遅延タイマー 2 6 6 に提供される条件信号を生成し得る。AND 回路 2 6 4 は、アクティブ信号、電流限界信号、及び電圧限界信号のうちの 1 つ又はそれらの組み合わせに基づいて、条件信号を生成し得る。例えば、AND 回路 2 6 4 は、電流限界信号及び電圧限界信号、又は電圧限界及びアクティブ信号に基づいて、条件信号を生成し得る。特定の一実施態様では、AND 回路 2 6 4 は、存在している（例えば、同時に）アクティブ信号、電流限界信号、及び電圧限界信号の全てに応答して、条件信号を生成し得る。

10

【 0 0 4 7 】

いくつかの実施態様では、展開チップ 2 1 0 は、ハイサイドトランジスタ 2 2 4 の温度を測定する温度センサを含み得る。温度超過信号が、温度センサから AND 回路 2 6 4 に提供され得る。AND 回路 2 6 4 は、温度超過信号、アクティブ信号、電流限界信号、及び電圧限界信号のうちの 1 つ又はそれらの組み合わせに基づいて、条件信号を生成し得る。例えば、AND 回路 2 6 4 は、電流限界信号及び温度超過信号、又は電圧限界及び温度超過信号に基づいて、条件信号を生成し得る。特定の一実施態様では、AND 2 6 4 回路は、存在している（例えば、同時に）温度超過信号、アクティブ信号、電流限界信号、及び電圧限界信号の全てに応答して、条件信号を生成し得る。

20

【 0 0 4 8 】

遅延タイマー 2 6 6 は、アクティブである条件信号に基づいて時間計測を開始し得る。遅延タイマー 2 6 6 は、キャニスタの花弁状弾痕が、例えば、通常の展開中にインフレーターハウジングに短絡を引き起こし得る状況で役立ち得る。遅延タイマー 2 6 6 のカウントは、カウント条件が満たされなくなると（例えば、アクティブ信号、電流限界信号、及び電圧限界信号のうちの 1 つが存在しない場合）、リセットされ得る。あるいは、いくつかの実施態様では、遅延タイマーは、トリガ信号（アクティブ信号、電流限界信号、及び/又は電圧限界信号）が存在する複数の期間にわたって蓄積してもよい。遅延タイマー 2 6 6 によってカウントされる遅延時間は、展開時間の小数部であってもよい（例えば、展開時間の 1 / 1 0 未満であってもよい）。したがって、いくつかの実施態様では、遅延タイマー 2 6 6 がカウントする時間量は、1 2 0 マイクロ秒未満であり得る。遅延タイマー 2 6 6 がカウントする時間量は、例えば、通信インターフェース 2 3 0 を介して受信したコマンドに基づいて、デジタル制御回路 2 2 0 によって設定され得る。遅延タイマーが所定の時間量カウントされると、遅延タイマー 2 6 6 は、OR 回路 2 5 8 に提供されることになる無効化信号を生成し得る。OR 回路 2 5 8 が遅延タイマー 2 6 6 から無効化信号を受信する場合、OR 回路 2 5 8 は、次いで、電源トランジスタ 2 2 4 を無効化するためにハイサイドゲート回路 2 2 2 に提供される無効化信号を生成し得る。

30

40

【 0 0 4 9 】

接地に対するハイサイド短絡保護回路 2 8 6 の役割は、検出された故障が展開を終了させ、破壊又は損傷することからスクイブドライバを守ることになる後の限定できる期間、接地に対する H S D S F _x 短絡に起因して、期待又は許容される S F _x ピン電圧よりも低い状態でスクイブドライバが展開を試みることを可能にすることであり得る。

【 0 0 5 0 】

バッテリーに対するローサイド短絡保護回路 2 8 8 は、コンパレータ 2 7 0 を含み得る。

50

コンパレータ 270 は、ローサイドリターン端子 246 で基準電圧 272 と比較するように構成され得る。いくつかの実施態様では、ローサイドリターン端子 246 の電圧は、分圧器 271 を使用してスケールリングされ得る。したがって、コンパレータ 270 は、ローサイドリターン端子 246 の電圧が基準電圧を超過するかどうかを判定し、端子 246 の電圧が基準電圧を超過したことを示す電圧限界信号を生成し得る。いくつかの実施態様では、基準電圧は、5 ボルト以上であり得る。加えて、ローサイドゲートドライバ回路 232 は、パワートランジスタ 234 を通る電流が電流閾値を超えたことを示す電流限界信号を生成し得る。更に、ローサイドゲートドライバ回路 232 は、例えば、デジタル制御回路 220 によってローサイドゲートドライバがアクティブ化されたことを示すアクティブ信号を生成し得る。AND 回路 274 は、電圧限界信号、電流限界信号、及びアクティブ信号を受信し得る。AND 回路 274 は、遅延タイマー 276 に提供される条件信号を生成し得る。AND 回路 274 は、アクティブ信号、電流限界信号、及び電圧限界信号のうちの 1 つ又はそれらの組み合わせに基づいて、条件信号を生成し得る。例えば、AND 回路 274 は、電流限界信号及び電圧限界信号、又は電圧限界及びアクティブ信号に基づいて、条件信号を生成し得る。特定の一実施態様では、AND 回路 274 は、存在している（例えば、同時に）アクティブ信号、電流限界信号、及び電圧限界信号の全てに応答して、条件信号を生成し得る。

10

【0051】

いくつかの実施態様では、展開チップ 210 は、ローサイドトランジスタ 234 の温度を測定する温度センサを含み得る。温度超過信号が、温度センサから AND 回路 274 に提供され得る。AND 回路 274 は、温度超過信号、アクティブ信号、電流限界信号、及び電圧限界信号のうちの 1 つ又はそれらの組み合わせに基づいて、条件信号を生成し得る。例えば、AND 回路 274 は、電流限界信号及び温度超過信号、又は電圧限界及び温度超過信号に基づいて、条件信号を生成し得る。特定の一実施態様では、AND 回路 274 は、存在している（例えば、同時に）温度超過信号、アクティブ信号、電流限界信号、及び電圧限界信号の全てに応答して、条件信号を生成し得る。

20

【0052】

遅延タイマー 276 は、アクティブである条件信号に基づいて時間計測を開始し得る。遅延タイマー 276 のカウントは、カウント条件が満たされなくなると（例えば、アクティブ信号、電流限界信号、及び電圧限界信号のうちの 1 つが存在しない場合）、リセットされ得る。あるいは、いくつかの実施態様では、遅延タイマーは、トリガ信号（アクティブ信号、電流限界信号、及び / 又は電圧限界信号）が存在する複数の期間にわたって蓄積してもよい。遅延タイマー 276 によってカウントされる遅延時間は、展開時間の小数部であってもよい（例えば、展開時間の 1 / 10 未満であってもよい）。したがって、いくつかの実施態様では、遅延タイマー 276 がカウントする時間量は、120 マイクロ秒未満であり得る。遅延タイマー 276 がカウントする時間量は、例えば、通信インターフェース 230 を介して受信したコマンドに基づいて、デジタル制御回路 220 によって設定され得る。遅延タイマー 276 が所定の時間量カウントされると、遅延タイマー 276 は、パワートランジスタ 234 を無効化するためにローサイドゲート回路 232 に提供されることになる無効化信号を生成し得る。

30

40

【0053】

バッテリーに対するローサイド短絡保護回路 288 の役割は、検出された短絡が展開を終了させ、破壊又は損傷することからスクイブドライバを守るようになる後の限定できる期間、Vbat に対する LSD 短絡のいずれかに起因して、期待又は許容される SF_x ピン電圧よりも高い状態でスクイブドライバが展開を試みることを可能にすることであり得る。

【0054】

上記の故障モードの全て（接地に対する短絡、短絡したスクイブ負荷、バッテリーに対する短絡）を考慮すると、図 8 に例示される保護回路は、図 1 に例示されるシステムと比較して有意な利益を提供する。HSD 及び LSD によって吸収されたエネルギーは、非故障

50

システムについて図 1 に例示されるシステムと同じである。

$$E_HSD = [(V(SS_{x,y}, 0) - l_AII - Fire * (R_lgnitor + Rds on_LSD)) * l_AII - Fire] * T_AII - Fire$$

$$E_LSD = [l_AII - Fire^2 * (Rds on_LSD)] * T_AII - Fire$$

【 0 0 5 5 】

1つの故障条件は、接地に対するSF_x（ハイサイドフィールド端子244）の短絡を含み得る。この故障の模擬図が、図9の接地290によって提供される。接地に対するSF_xピン短絡回路の故障条件を駆動するときのシステム及びHSDに対する影響を考慮すると、HSD及びLSDによって吸収されたエネルギーは、次式のとおりである。

$$E_HSD = [(V(SS_{x,y}, 0) - l_AII - Fire * (R_lgnitor + Rds on_LSD)) * l_AII - Fire] * T_Digital_Delay 2$$

$$E_LSD = 0 \text{ジュール}$$

式中、T_{Digital Delay 2}は、スイッチコントローラ222が非アクティブ化される前に、故障条件がタイマー266によって検出される時間量（例えば、10～250μ秒）である。

【 0 0 5 6 】

ここで、このE_{HSD}の結果は、図1に例示されるシステムと比較されたとき、T_{AII - Fire}からT_{Digital Delay 2}まで低減される。（25E - 06 / 500E - 06 = エネルギーの1 / 20）。

【 0 0 5 7 】

1つの故障条件は、接地に対するSR_xピン（ローサイドリターン端子246）の短絡を含み得る。この故障の模擬図が、図10の接地291によって提供される。接地に対するSR_xピン短絡回路の故障条件を駆動するときのシステム及びHSDに対する影響を考慮すると、HSD及びLSDによって吸収されたエネルギーは、次式のとおりである。

$$E_HSD = [(V(SS_{x,y}, 0) - l_AII - Fire * (R_lgnitor + Rds on_LSD)) * l_AII - Fire] * T_Digital_Delay 2$$

$$E_LSD = 0 \text{ジュール}$$

【 0 0 5 8 】

ここで、このE_{HSD}の結果は、図1に例示されるシステムと比較されたとき、T_{AII - Fire}からT_{Digital Delay 2}まで低減される。（25E - 06 / 500E - 06 = エネルギーの1 / 20）。

【 0 0 5 9 】

別の故障条件は、SR_xピン（ローサイドリターン端子146）に対するSF_xピン（ハイサイドフィールド端子244）の短絡を含み得る。この故障の模擬図が、図11のシャント292によって提供される。SR_xピン（短絡したスクイブ負荷）に対するSF_xピン短絡の故障条件を駆動するときのシステム及びHSDに対する影響を考慮すると、HSD及びLSDによって吸収されたエネルギーは、次式のとおりである。

$$E_HSD = [(V(SS_{x,y}, 0) - l_AII - Fire * (R_lgnitor + Rds on_LSD)) * l_AII - Fire] * T_Digital_Delay 2$$

$$E_LSD = 0 \text{ジュール}$$

【 0 0 6 0 】

ここで、このE_{HSD}の結果は、図1に例示されるシステムと比較されたとき、T_{AII - Fire}からT_{Digital Delay 2}まで低減される。（25E - 06 / 500E - 06 = エネルギーの1 / 20）。

【 0 0 6 1 】

別の故障条件は、バッテリー電圧に対するSR_xピン（ローサイドリターン端子246）の短絡を含み得る。この故障の模擬図が、図12のバッテリー293によって提供される。

Vbatに対するSR_xピン短絡回路の故障条件を駆動するときのシステム及びLSDに対する影響を考慮すると、HSD及びLSDによって吸収されたエネルギーは、次式のとおりである。

$$E_HSD = [(V(SS_{xy}, 0) - (l_AII - Fire * R_lgnitor) - Vbat) * I_AII - Fire] * T_Digital_Delay 2$$

$$E_LSD = [l_LSD * Vbat] * T_Digital_Delay 3$$

式中、T_Digital_Delay 3は、スイッチコントローラ232が非アクティブ化される前に、故障条件がタイマー276によって検出される時間量（例えば、10～250μ秒）である。

【0062】

ここで、E_HSDの結果は、図1に例示されるシステムと比較して、T_AII - FireからT_Digital_Delay 3まで低減される。(25E - 06 / 500E - 06 = エネルギーの1 / 20)。ここで、E_LSDの結果は、図1に例示されるシステムと比較して、T_AII - FireからT_Digital_Delay 3まで低減される。(25E - 06 / 500E - 06 = エネルギーの1 / 20)

【0063】

別の故障条件は、バッテリー電圧に対するSF_xピン（ハイサイドフィード端子244）の短絡を含み得る。この故障の模擬図が、図13のバッテリー294によって提供される。Vbatに対するSF_xピン短絡回路の故障条件を駆動するときのシステム及びLSDに対する影響を考慮すると、HSD及びLSDによって吸収されたエネルギーは、次式のとおりである。

$$E_HSD = [(V(SS_{xy}, 0) - Vbat) * l_AII - Fire] * [T_AII_Fire]$$

$$E_LSD = [(Vbat - (l_LSD * R_lgnitor)) * l_LSD] * T_Digital_Delay 3$$

【0064】

ここで、E_HSDの結果は、図1に例示されるシステムと比較されたとき、T_AII - FireからT_AII - Fireで同じである。(500E - 06 / 500E - 06 = エネルギーの1 / 1)。ここで、E_LSDの結果は、図1に例示されるシステムと比較して、T_AII - FireからT_Digital_Delay 3まで低減される。(25E - 06 / 500E - 06 = エネルギーの1 / 20)。

【0065】

別の故障条件は、故障した外部トランジスタを含み得る。この故障の模擬図が、図14のシャント295によって提供される。外部トランジスタの故障条件を駆動するときのシステム及びHSDに対する影響を考慮すると、HSD及びLSDによって吸収されたエネルギーは、次式のとおりである。

$$E_HSD = [((VER) - l_AII - Fire * (R_lgnitor + Rdson_LSD)) * I_AII - Fire] * T_Digital_Delay 1$$

$$E_LSD = [l_AII - Fire ^ 2 * (Rdson_LSD)] * T_Digital_Delay 3$$

式中、VERは、ノード207の電圧（例えば、33V）であり、Digital_Delay 1は、スイッチコントローラ222が非アクティブ化される前に、故障条件がタイマー256によって検出される時間量（例えば、10～250μ秒）である。

【0066】

ここで、E_HSDの結果は、図1に例示されるシステムと比較して、T_AII - FireからT_Digital_Delay 1まで低減される。(25E - 06 / 500E - 06 = エネルギーの1 / 20)。ここで、E_LSDの結果は、図1に例示されるシステムと比較して、T_AII - FireからT_Digital_Delay 3まで低減される。(25E - 06 / 500E - 06 = エネルギーの1 / 20)。

【0067】

10

20

30

40

50

上記の方法、デバイス、処理、及びロジックは、多くの異なる方式で、ハードウェア及びソフトウェアの多くの異なる組み合わせで実装され得る。例えば、実施態様の全部又は一部は、中央処理装置 (Central Processing Unit、CPU)、マイクロコントローラ、若しくはマイクロプロセッサなどの命令プロセッサを含む回路、特定用途向け集積回路 (ASIC)、プログラマブル論理デバイス (Programmable Logic Device、PLD)、若しくはフィールドプログラマブルゲートアレイ (Field Programmable Gate Array、FPGA)、又はアナログ回路構成要素、デジタル回路構成要素、若しくはその両方を含む、別個の論理若しくは他の回路構成要素を含む回路、あるいはそれらの任意の組み合わせとすることができる。回路は、別個の相互接続されたハードウェア構成要素を含んでもよく、及び/又は、例として、単一集積回路ダイ上に組み合わせられてもよく、複数の集積回路ダイの中に分散されてもよく、若しくは共有パッケージ内の複数の集積回路ダイのマルチチップモジュール (Multiple Chip Module、MCM) 内に実装されてもよい。

10

【0068】

回路は、回路によって実行するための命令を更に含むか、又はそれにアクセスし得る。命令は、フラッシュメモリ、ランダムアクセスメモリ (Random Access Memory、RAM)、読み出し専用メモリ (Read Only Memory、ROM)、消去可能プログラム可能読み出し専用メモリ (Erasable Programmable Read Only Memory、EPROM) などの、一時的信号以外の有形記憶媒体内、あるいはコンパクトディスク読み出し専用メモリ (Compact Disc Read Only Memory、CDROM)、ハードディスクドライブ (Hard Disk Drive、HDD)、又は他の磁気若しくは光ディスクなどの磁気若しくは光ディスク上、あるいは別の機械可読媒体内又はその上に記憶され得る。コンピュータプログラム製品などの製品は、記憶媒体と、媒体内又は媒体上に記憶された命令とを含み得、命令は、デバイス内の回路によって実行されると、デバイスに、上記又は図面に例示された処理のいずれかを実施させ得る。

20

【0069】

実施態様は、任意選択的に複数の分散処理システムを含む、複数のプロセッサ及びメモリの中などの複数のシステム構成要素の中の回路として分散され得る。パラメータ、データベース、及び他のデータ構造は、別々に記憶及び管理されてもよく、単一のメモリ又はデータベースに組み込まれてもよく、リンクされたリスト、ハッシュテーブル、アレイ、レコード、オブジェクト、又は暗黙の記憶機構などのデータ構造として含む、多くの異なる方式で論理的及び物理的に編成されてもよい。プログラムは、単一のプログラムの一部 (例えば、サブルーチン) であってもよく、いくつかのメモリ及びプロセッサにわたって分散されてもよく、又は共有ライブラリ (例えば、ダイナミックリンクライブラリ (Dynamic Link Library、DLL)) などのライブラリ内などの多くの異なる方式で実装されてもよい。DLLは、例えば、回路によって実行されると、上記又は図面に例示された処理のうちいずれかを実施する命令を記憶し得る。

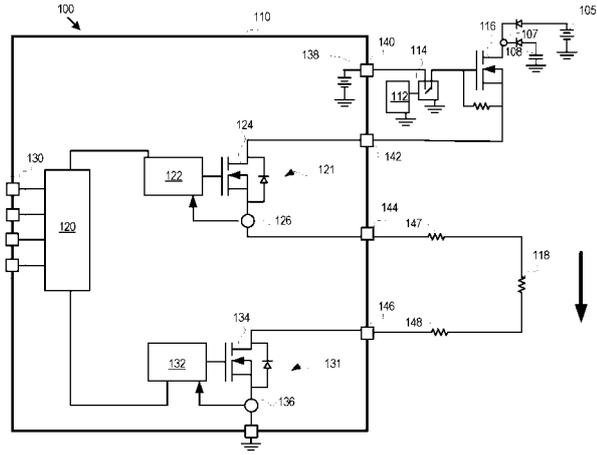
30

【0070】

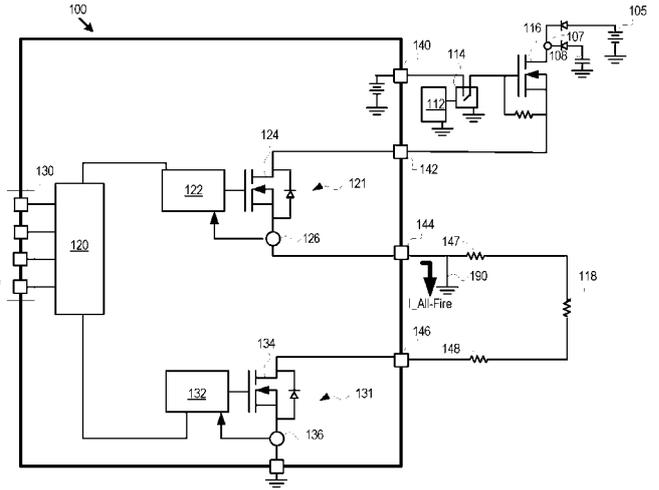
当業者であれば容易に理解するように、上記の説明は、本開示の原理の例示として意図されている。本説明は、以下の特許請求の範囲に定義されるように、本開示の趣旨から逸脱することなく、システム及び方法が修正、変形、及び変更を受け入れる余地があるという点で、本開示の範囲又は用途を限定することを意図するものではない。

40

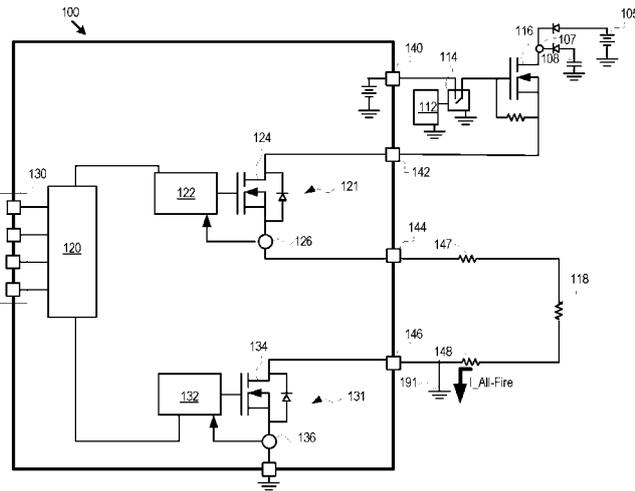
【図1】



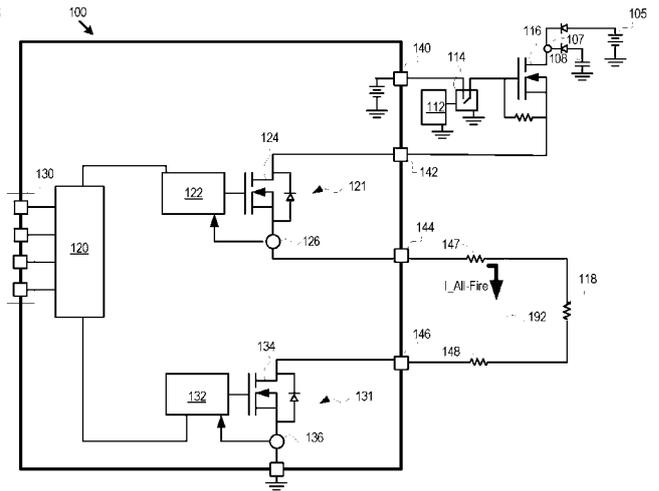
【図2】



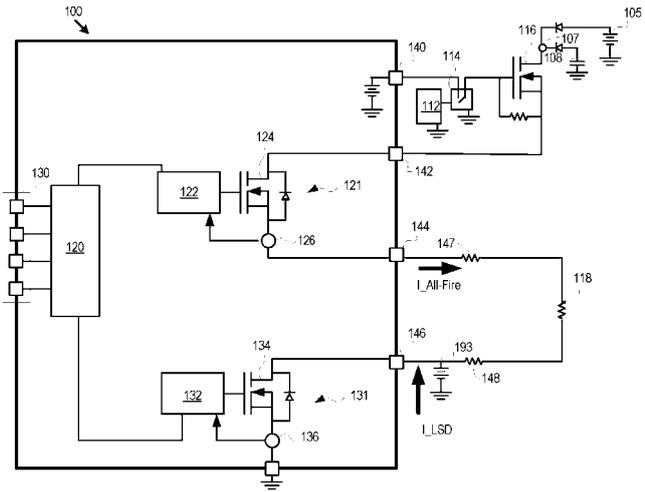
【図3】



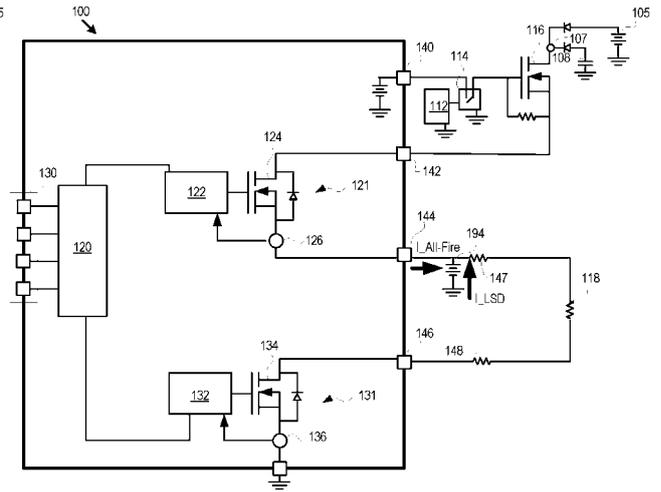
【図4】



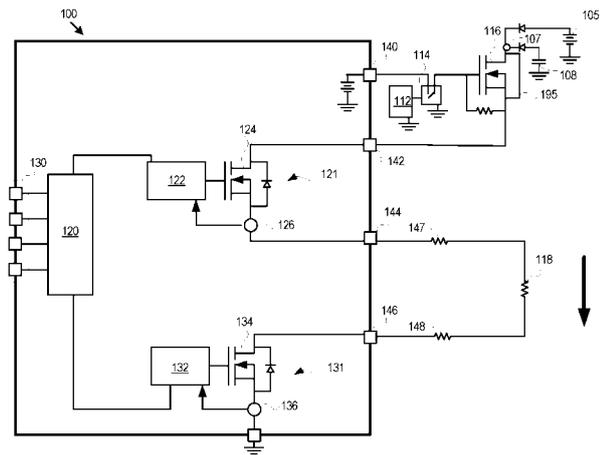
【 図 5 】



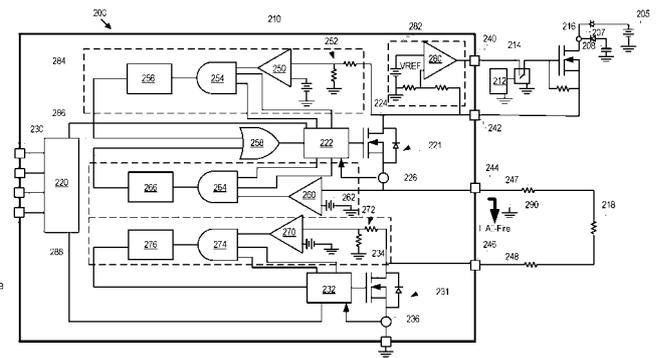
【 図 6 】



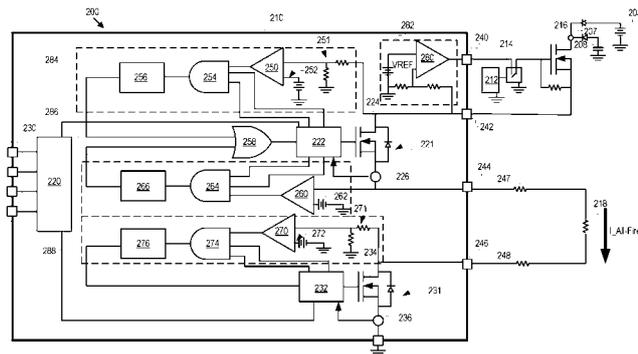
【 図 7 】



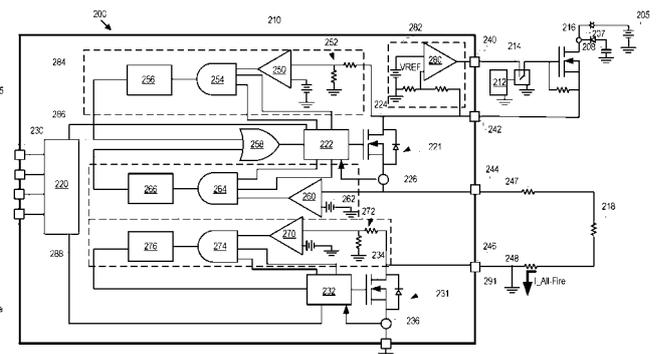
【 図 9 】



【 図 8 】



【 図 10 】



【 国際調査報告 】

INTERNATIONAL SEARCH REPORT

International application No.

PCT/US 18/66324

Box No. II Observations where certain claims were found unsearchable (Continuation of item 2 of first sheet)

This international search report has not been established in respect of certain claims under Article 17(2)(a) for the following reasons:

1. Claims Nos.:
because they relate to subject matter not required to be searched by this Authority, namely:

2. Claims Nos.:
because they relate to parts of the international application that do not comply with the prescribed requirements to such an extent that no meaningful international search can be carried out, specifically:

3. Claims Nos.: 12-15
because they are dependent claims and are not drafted in accordance with the second and third sentences of Rule 6.4(a).

Box No. III Observations where unity of invention is lacking (Continuation of item 3 of first sheet)

This International Searching Authority found multiple inventions in this international application, as follows:

1. As all required additional search fees were timely paid by the applicant, this international search report covers all searchable claims.
2. As all searchable claims could be searched without effort justifying additional fees, this Authority did not invite payment of additional fees.
3. As only some of the required additional search fees were timely paid by the applicant, this international search report covers only those claims for which fees were paid, specifically claims Nos.:

4. No required additional search fees were timely paid by the applicant. Consequently, this international search report is restricted to the invention first mentioned in the claims; it is covered by claims Nos.:

- Remark on Protest**
- The additional search fees were accompanied by the applicant's protest and, where applicable, the payment of a protest fee.
- The additional search fees were accompanied by the applicant's protest but the applicable protest fee was not paid within the time limit specified in the invitation.
- No protest accompanied the payment of additional search fees.

INTERNATIONAL SEARCH REPORT

 International application No.
 PCT/US 18/66324

A. CLASSIFICATION OF SUBJECT MATTER
 IPC(8) - B60R 21/01, B60R 21/017, B60R 21/264 (2019.01)
 CPC - B60R 21/01, B60R 21/017, B60R 21/16, B60R 21/264, B60R 21/2644, B60R 2021/01034,
 B60R 2021/26029; F42B 3/10

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

See Search History Document

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

See Search History Document

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

See Search History Document

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y ---- A	US 2007/0103001 A1 (CHIOZZI et al.) 10 May 2007 (10.05.2007) entire document, especially Fig. 7; para [0002], [0029], [0076], [0157], [0172], [0029], [0163], [0056-0057]	1-3, 6/(1-3), 16-18 ----- 4, 5, 6/(4,5), 7-11, 19, 20
Y ---- A	US 2005/0225924 A1 (SIBARI) 13 October 2005 (13.10.2005) entire document, especially para [0041], [0034], [0048]	1-3, 6/(1-3), 16-18 ----- 4, 5, 6/(4,5), 7-11, 19, 20
Y ---- A	US 2002/0050826 A1 (BORAN et al.) 02 May 2002 (02.05.2002), entire document, especially para [0001], [0014], [0020], [0007], [0030], [0027]	16-18 ----- 19, 20
A	US 2005/0179424 A1 (MAYUMI) 18 August 2005 (18.08.2005), entire document	1-11, 16-20
A	US 2008/0086250 A1 (KUIVENHOVEN) 10 April 2008 (10.04.2008), entire document	1-11, 16-20

 Further documents are listed in the continuation of Box C.

 See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search

15 February 2019

Date of mailing of the international search report

08 MAR 2019

Name and mailing address of the ISA/US

 Mail Stop PCT, Attn: ISA/US, Commissioner for Patents
 P.O. Box 1450, Alexandria, Virginia 22313-1450
 Facsimile No. 571-273-8300

Authorized officer:

Lee W. Young

 PCT Helpdesk: 571-272-4300
 PCT OSP: 571-272-7774

フロントページの続き

(81)指定国・地域 AP(BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), EA(AM, AZ, BY, KG, KZ, RU, TJ, TM), EP(AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OA(BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG), AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT

(72)発明者 パテル、バンキム

アメリカ合衆国、ミシガン州 48187、キャントン、48304 アンティーク ロード

Fターム(参考) 5G053 AA02 AA06 AA09 BA01 BA04 BA06 CA01 EA03 EA09 EB04

EC03 FA05

5H430 BB01 BB09 BB11 EE06 FF04 FF13 GG01 HH03