

(12) **FASCÍCULO DE PATENTE DE INVENÇÃO**

(22) Data de pedido: 2006.10.12	(73) Titular(es): PANASONIC CORPORATION	
(30) Prioridade(s): 2005.10.12 JP 2005297529 2006.04.18 JP 2006114191	1006, OAZA KADOMA KADOMA-SHI OSAKA	JP
(43) Data de publicação do pedido: 2011.04.13	(72) Inventor(es): HISAO KOGA	JP
(45) Data e BPI da concessão: 2013.04.24 087/2013	NOBUTAKA KODAMA	JP
	(74) Mandatário: MARIA SILVINA VIEIRA PEREIRA FERREIRA	
	RUA CASTILHO, N.º 50, 5º - ANDAR 1269-163 LISBOA	PT

(54) Epígrafe: **MÉTODO E APARELHO PARA COMUNICAÇÃO POR CIRCUITO ELÉTRICO**

(57) Resumo:

UM APARELHO DE COMUNICAÇÃO EMITE REPETIDAMENTE UM PRIMEIRO SINAL DE MULTI-PORTADORA SS DURANTE PERÍODOS PREDETERMINADOS T1, T2, T3,..., E EMITE UM SEGUNDO SINAL DE MULTI-PORTADORA RS CUJO VETOR DE FASE É DIFERENTE DO VETOR DE FASE DO PRIMEIRO SINAL DE MULTI-PORTADORA SS, NUM TEMPO PREDETERMINADO COM BASE NO PRIMEIRO SINAL DE MULTI-PORTADORA SS. O APARELHO DE COMUNICAÇÃO DETETA AINDA O SEGUNDO SINAL DE MULTI-PORTADORA RS EMITIDO A PARTIR DE OUTRO APARELHO DE COMUNICAÇÃO, QUE UTILIZA UM MÉTODO DE COMUNICAÇÃO DIFERENTE DO APARELHO DE COMUNICAÇÃO. POR CONSEQUENTE, AMBOS OS APARELHOS DE COMUNICAÇÃO PODEM DIFERENCIAR O PRIMEIRO SINAL DE MULTI-PORTADORA SS DO SEGUNDO SINAL DE MULTI-PORTADORA RS SEM A REALIZAÇÃO DE MODULAÇÃO E OUTROS PROCESSOS DE FORMA RELATIVAMENTE COMPLICADA.

RESUMO

"MÉTODO E APARELHO PARA COMUNICAÇÃO POR CIRCUITO ELÉTRICO"

Um aparelho de comunicação emite repetidamente um primeiro sinal de multi-portadora SS durante períodos predeterminados T_1, T_2, T_3, \dots , e emite um segundo sinal de multi-portadora RS cujo vetor de fase é diferente do vetor de fase do primeiro sinal de multi-portadora SS, num tempo predeterminado com base no primeiro sinal de multi-portadora SS. O aparelho de comunicação detecta ainda o segundo sinal de multi-portadora RS emitido a partir de outro aparelho de comunicação, que utiliza um método de comunicação diferente do aparelho de comunicação. Por conseguinte, ambos os aparelhos de comunicação podem diferenciar o primeiro sinal de multi-portadora SS do segundo sinal de multi-portadora RS sem a realização de modulação e outros processos de forma relativamente complicada.

DESCRIÇÃO

"MÉTODO E APARELHO PARA COMUNICAÇÃO POR CIRCUITO ELÉTRICO"

Campo técnico

A presente invenção refere-se a um aparelho de comunicação, um circuito integrado e um método de comunicação que são capazes de detetar facilmente sinais emitidos a partir de outros aparelhos de comunicação, os quais utilizam diferentes métodos de comunicação e estão conectados a um circuito de transmissão comum, evitando ao mesmo tempo a interferência entre sinais sem realizar modulação e outros processos de forma relativamente complicada.

Técnica Anterior

US 2004/0208139 A1 refere-se a gestão de portadoras para uma rede. Num sistema de comunicação por circuito elétrico OFDM-TDMA, são atribuídos intervalos de tempo e frequências de portadora de uma forma que realoca intervalos de tempo e frequências de portadora para melhorar a eficiência de utilização da largura de banda. As reatribuições são comunicadas entre estações transmissoras e recetoras através da transmissão de mapas de tons que designam a reatribuição dos intervalos de tempo e das portadoras. Diversas variações são apresentadas dependendo das circunstâncias da utilização do canal e atribuição anterior de intervalos de tempo e canais.

De acordo com EP 1 357 718 A2, um transmissor OFDM (Multiplexagem Ortogonal por Divisão de Frequência - *Orthogonal Frequency Division Multiplexing*) converte um fluxo de dados em série para dados em paralelo, e segmenta

os dados em paralelo numa pluralidade de blocos; insere dados de referência em cada um dos blocos segmentados; utiliza a Transformada Rápida Inversa de Fourier nos blocos respectivos para produzir sinais de domínio de tempo; e determina fatores de fase para os sinais de domínio de tempo, para reduzir uma relação de energia de pico-média (*peak-to-average power ratio* - PAPR).

Com o recente desenvolvimento da tecnologia de comunicação, a PLC (Comunicação por Circuito Elétrico - *Power Line Communication*) vem ganhando destaque. A PLC é uma tecnologia que realiza comunicações de multi-portadora entre uma pluralidade de aparelhos terminais, utilizando circuitos elétricos (*power lines*) instalados em ambientes interiores como linhas/circuitos de transmissão, e utiliza um sistema OFDM (Multiplexagem Ortogonal por Divisão de Frequência - *Orthogonal Frequency Division Multiplexing*) (por exemplo, na Publicação Submetida de Patente Japonesa 2000-165304). OFDM é um método de modulação para a transmissão de dados de multi-portadora, pelo qual uma pluralidade de portadoras são transmitidas de uma forma multicanal num eixo de frequências. OFDM utiliza uma FFT (Transformada Rápida de Fourier - *Fast Fourier Transform*) ou uma DWT (Transformada Discreta de Wavelet - *Discrete Wavelet Transform*) para estreitar intervalos de frequência de multi-portadora e para espaçar com precisão uma pluralidade de portadoras de tal forma que elas se sobrepõem parcialmente e ainda assim não interferem entre si. OFDM permite assim transmissão de banda larga através da utilização eficiente de um espectro de frequências estreito.

Para comunicações de multi-portadora, tais como comunicações por circuito elétrico, é proposta uma

tecnologia para suprimir a interferência de tal modo que um vetor de fase estabiliza os níveis das formas de onda de tempo para evitar a ocorrência significativa de picos. Nesta tecnologia, quando uma forma de onda de tempo não tem nenhum pico significativo, a fase de cada subportadora é rodada utilizando o vetor de fase do padrão. No entanto, quando o pico significativo é detetado, o vetor de fase é modificado até que um vetor de fase que não emite nenhum pico de forma de onda seja encontrado, e a fase de cada subportadora é então rodada de acordo com o vetor de fase modificado (Denis J.G. Mestdagh e Paul M.P. Spruyt, "Um Método para Redução da Probabilidade de Clipping em Transcetores baseados em DMT", Transações em Comunicações IEEE, Vol.44, N° 10, pp.1234-1238, 1996). Uma tal tecnologia para supressão de picos é essencial para reduzir a dificuldade do desenho de um amplificador de potência para comunicações de multi-portadora.

Normalmente, quando as especificações do mesmo método de comunicação são usadas, as especificações de aparelhos de comunicação conectados a cada rede são geralmente comuns mesmo num caso em que diferentes redes lógicas são formadas usando uma chave de rede, ou algo semelhante. Desta maneira, os aparelhos de comunicação podem detetar (deteção de portadora - *carrier sense*) sinais transmitidos entre redes diferentes, num nível de camada física dos dispositivos de comunicação, e é possível evitar a interferência entre os sinais utilizando um CSMA (Acesso Múltiplo por Deteção da Portadora - *Carrier Sense Multiple Access*), permitindo assim, uma comunicação suave, mesmo para redes diferentes localizadas relativamente próximo.

No entanto, diferentes fabricantes podem usar diferentes especificações para um método de comunicação tal como um protocolo de comunicação, um esquema de modulação e uma

banda de frequência. Tal tecnologia de comunicação tem uma probabilidade elevada de ser utilizada num ambiente onde uma pluralidade de tipos de métodos de comunicação são misturados no mesmo local. Por exemplo, os utilizadores (utilizadores de aparelhos de comunicação) em habitação coletiva tal como um apartamento ou condomínio não utilizam necessariamente aparelhos de comunicação (por exemplo, modems) do mesmo fabricante. Neste caso, uma pluralidade de tipos de aparelhos de comunicação, fabricados de forma independente por uma pluralidade de fabricantes, podem ser simultaneamente conectados a um circuito elétrico comum.

Quando a pluralidade de tipos de aparelhos de comunicação é conectada ao circuito elétrico comum, um aparelho de comunicação não pode desmodular um sinal transmitido a partir de um aparelho de comunicação diferente usando um outro tipo de método de comunicação. Portanto, um tal sinal é reconhecido apenas como ruído. Por conseguinte, embora a pluralidade de tipos de aparelhos de comunicação utilize a mesma banda de frequência, mesmo a existência de outros aparelhos de comunicação não é reconhecida. Isto provoca interferência entre os sinais transmitidos a partir da pluralidade de tipos de aparelhos de comunicação, causando assim erros de comunicação. Por outras palavras, a pluralidade de tipos de aparelhos de comunicação por vezes não pode coexistir no circuito elétrico comum.

Por outro lado, quando cada aparelho de comunicação está configurado para realizar modulação, os sinais transmitidos a partir de outros aparelhos de comunicação podem ser diferenciados. No entanto, os processos de modulação realizados para permitir que a pluralidade de tipos de aparelhos de comunicação possa coexistir tem um efeito adverso de aumento da carga de trabalho.

Divulgação da Invenção

Um objetivo das formas de realização descritas em seguida é proporcionar um aparelho de comunicação, um circuito integrado e um método de comunicação que são capazes de detetar facilmente sinais emitidos a partir de outros aparelhos de comunicação, mesmo quando uma pluralidade de tipos de aparelhos de comunicação utilizando diferentes métodos de comunicação está conectada a um circuito de transmissão comum, sem a realização de modulação e outros processos de forma relativamente complicada.

Um primeiro aparelho de comunicação por circuito elétrico de acordo com a presente invenção é definido na reivindicação 1.

Um método de comunicação de acordo com a presente invenção é definido na reivindicação 5.

Breve Descrição dos Desenhos

A Fig. 1 é uma vista de configuração esquemática de um sistema de comunicação de acordo com uma primeira forma de realização;

A Fig. 2 (a) é uma vista em perspetiva exterior de um lado frontal de um modem;

A Fig. 2 (b) é uma vista em perspetiva exterior de um lado posterior do modem;

A Fig. 3 é um diagrama de blocos que ilustra um exemplo de hardware que constitui o modem de acordo com a primeira forma de realização;

A Fig. 4 é um diagrama de blocos funcional de um bloco PHY PLC;

A Fig. 5 mostra um formato de sinal de um sinal OFDM;

A Fig. 6 mostra um espectro de sinal do sinal OFDM;

A Fig. 7 (a) é um gráfico de tempo que utiliza a divisão de tempo;

A Fig. 7 (b) é um gráfico de tempo que utiliza um outro exemplo de divisão de tempo;

A Fig. 7 (c) é um gráfico de tempo que utiliza divisão de frequência e de tempo;

A Fig. 8 (a) mostra um exemplo das características de atenuação-frequência num circuito elétrico;

A Fig. 8 (b) mostra um exemplo das características de nível de frequência-ruído no circuito elétrico;

A Fig. 9 mostra intervalos de tempo que correspondem aos sinais de pedido transmitidos durante períodos de controlo;

A Fig. 10 é um gráfico ilustrando a troca de sinais de controlo entre os modems;

A Fig. 11 é um diagrama de blocos ilustrando um exemplo de hardware que constitui um modem de acordo com uma segunda forma de realização;

A Fig. 12 (a) é um gráfico de tempo que utiliza divisão de frequência;

A Fig. 12 (b) é um gráfico de tempo que utiliza divisão de frequência e de tempo;

A Fig. 13 é um gráfico de tempo que ilustra um exemplo de operação de uma pluralidade de modems, quando diferentes sinais de pedido são transmitidos;

A Fig. 14 é um gráfico de tempo que ilustra um exemplo de operação da pluralidade de modems, quando alguns métodos de comunicação não se encontram em sincronismo com os sinais de sincronização;

A Fig. 15 é um diagrama de blocos ilustrando um exemplo de hardware que constitui um modem de acordo com uma terceira forma de realização;

A Fig. 16 é um diagrama de blocos funcional de um bloco PHY PLC de um IC sub (Circuito Integrado - *Integrated Circuit*);

A Fig. 17 é um gráfico de tempo que ilustra um exemplo de operação de uma pluralidade de modems de acordo com uma terceira forma de realização;

A Fig. 18 é um fluxograma que ilustra um processo de detecção de um sinal de pedido;

A Fig. 19 mostra intervalos de tempo que correspondem a sinais de pedido de acordo com uma quarta forma de realização;

A Fig. 20 é um fluxograma que ilustra um processo de detecção de um sinal de pedido de acordo com a quarta forma de realização;

A Fig. 21 é um gráfico de tempo que ilustra um exemplo de operação de uma pluralidade de modems de acordo com uma quinta forma de realização; e

A Fig. 22 é um fluxograma que ilustra um processo de modificação de um vetor de fase de acordo com a quinta forma de realização.

Melhor Modo de Realização da Invenção

A primeira até à quarta forma de realização é descrita em seguida com referência às Figs. 1 a 22.

Primeira Forma de Realização

A primeira forma de realização é descrita em seguida com referência às Figs. 1 a 10.

A Fig. 1 é uma vista de configuração esquemática do sistema de comunicação 100 de acordo com a primeira forma de realização. Conforme mostrado na Fig. 1, o sistema de comunicação 100 inclui uma rede utilizando circuitos elétricos 2, como circuitos de transmissão. Os circuitos elétricos 2 incluem: cabos de transmissão elétrica do poste elétrico 7, que é fornecido ao ar livre, um cabo de tração conectado aos cabos de transmissão elétrica através do transformador 4, e uma cablagem interna dentro da residência 1. Os circuitos elétricos 2, que incluem os cabos de transmissão elétrica, são conectados ao painel de distribuição elétrica por meio dos circuitos elétricos 2, que incluem o cabo de tração. O cabo de fibra 8, que está conectado a um ISP (Provedor de Serviços Internet - *Internet Service Provider*/não mostrado), ou semelhante, está conectado ao painel de distribuição elétrica 6 através

do modem 10C3, que funciona como um aparelho de comunicação.

Os circuitos elétricos 2, que estão conectados ao painel de distribuição elétrica 6, estão conectados a uma pluralidade de tomadas 5 instaladas na residência 1. Uma pluralidade de modems utilizando diferentes tipos de métodos de comunicação está conectada às tomadas 5 através dos conectores 3 e dos circuitos elétricos 2 (por exemplo, cabos VVF). Os circuitos elétricos 2 alimentam a voltagem comercial AC (por exemplo 100V, 60Hz (ou 50Hz)) a vários aparelhos elétricos, embora valores diferentes de 100V, 60Hz possam também ser utilizados. Por exemplo, uma voltagem AC de 120V, 60Hz é utilizada nos E.U.A. e uma voltagem AC de 110/220V, 50Hz é utilizada na China, etc.

Conforme mostrado na Fig. 1, os modems 10A1, 10A2 e 10A3 utilizam o método de comunicação A; os modems 10B1 e 10B2 utilizam o método de comunicação B e os modems 10C1, 10C2 e 10C3 utilizam o método de comunicação C. Todos os modems são instalados na residência 1. Vários aparelhos elétricos estão conectados aos respectivos modems através dos cabos LAN 9. Mais especificamente, o intercomunicador 109 está conectado ao modem 10A1; e o telefone com o visor 107 e 107 estão conectados aos modems 10A2 e 10A3. A televisão 102 está conectada ao modem 10B1; e o servidor 105 está conectado ao modem 10B2. O computador pessoal portátil (doravante designado simplesmente como um PC) 101 está conectado ao modem 10C1; e a televisão 106 está conectada ao modem 10C2.

Na descrição seguinte, quando nenhuma distinção em particular é necessária entre os modems 10A1, 10A2, 10A3, 10B1, 10B2, 10C1, 10C2 e 10C3, estes modems são todos referidos simplesmente como "modem 10". O modem descrito na

presente forma de realização é um exemplo de aparelho de comunicação 10. Qualquer dispositivo que tiver uma função de comunicação, com exceção de um modem, pode também ser usado. Por exemplo, aparelhos elétricos que têm uma função de modem (mais especificamente, vários aparelhos elétricos 101, 102, 103,... mostrados na Fig. 1) também podem ser usados.

Na especificação, a comunicação por circuito elétrico usada apenas em domicílios, por exemplo, residências e habitações coletivas, e outras estruturas, como por exemplo, fábricas e edifícios, é definida como "comunicação doméstica", e a comunicação por circuito elétrico (incluindo métodos de comunicação utilizados em edifícios, utilizando uma tal comunicação por circuito elétrico) utilizada para cabos de transmissão elétrica no exterior e cabos de fibra é definida como "comunicação de acesso". Em seguida, um sistema de comunicação por meio de comunicação doméstica é simplesmente referido como um "sistema doméstico", e um sistema de comunicação por meio de comunicação de acesso é simplesmente referido como um "sistema de acesso". Na Fig. 1, um sistema de comunicação incluindo os modems 10A1, 10A2, 10A3, 10B1 e 10B2 pertence ao sistema doméstico, e um sistema de comunicações incluindo modems 10C1, 10C2 e 10C3 pertence ao sistema de acesso.

A Fig. 2 (a) é uma vista em perspectiva exterior de um lado frontal do modem; e a Fig. 2 (b) é uma vista em perspectiva exterior de um lado posterior do modem. O modem 10 tem o chassis 11 mostrado na Fig. 2. Os visores 16, tais como LED (Díodos Emissores de Luz - *Light Emitting Diodes*), são fornecidos na frente do chassis 11. O conector elétrico 12, o conector modular de LAN (Rede de Área Local - *Local Area Network*) 13, tal como RJ-45 e o conector D-sub 15 são fornecidos na parte posterior do chassis 11. Os circuitos

elétricos 2, tal como um cabo paralelo, são conectados ao conector elétrico 12. O cabo de LAN 9 está conectado ao conector modular 13. Um cabo D-sub (não mostrado) está conectado ao conector D-sub 15.

A Fig. 3 é um diagrama de blocos que ilustra um exemplo de hardware que constitui o modem 10 de acordo com a primeira forma de realização. Tal como mostrado na Fig. 3, o modem 10 inclui o módulo de circuito 20 e o regulador de comutação 50. O regulador de comutação 50 entrega vários níveis de voltagem (por exemplo, +1,2V, +3,3V, +12V) para o módulo de circuito 20. O módulo de circuito 20 inclui o IC (Circuito Integrado - *Integrated Circuit*) principal 22, IC AFE (IC *Front End* Analógico - *Analog Front End IC*) 23, filtro passa-banda 25, IC controlador 26, acoplador 27, filtro passa-banda 29, IC AMP (amplificador) 30, filtro passa-banda 31, IC ADC (conversor AD - *AD converter*) 32, memória 33 e o IC Ethernet PHY 12. O conector elétrico 12 está conectado aos circuitos elétricos 2 através da ficha 3 e da tomada 5.

O IC principal 22 inclui: o CPU (Unidade de Processamento Central - *Central Processing Unit*) 22A, o bloco de MAC PLC (Camada de Controlo de Acesso ao Meio da Comunicação por Circuito Elétrico - *Power Line Communication Media Access Control layer*) 22C e o bloco de PHY PLC (Camada Física da Comunicação por Circuito Elétrico - *Power Line Communication Physical layer*) 22B. O CPU 22A está equipado com um processador RISC (Computador com Conjunto Reduzido de Instruções - *Reduced Instruction Set Computer*) de 32 bits. O bloco MAC PLC 22C controla uma camada MAC; e o bloco PHY PLC 22B controla uma camada PHY. O AFE IC 23 inclui o conversor DA (DAC) 23A, os amplificadores de ganho variável (VGAs - *Variable Gain Amplifiers*) 23B e 23C, e o

conversor AD (ADC) 23D. O acoplador 27 inclui o transformador de bobina 27A, e os condensadores de acoplamento 27B e 27C.

O módulo de circuito 20 inclui ainda o IC sub 42, AFE IC 43, filtro passa-banda 45, IC controlador 46 e o filtro passa-banda 49. O IC sub 42 inclui o bloco MAC PLC 42C e o bloco PHY PLC 42B. O AFE IC 43 inclui o conversor DA (DAC) 43A, os amplificadores de ganho variável (VGAs) 43B e 43C e o conversor AD (ADC) 43D.

O IC principal 22, tal como um modem de um modo geral, é um circuito elétrico (LSI), que realiza processamento de sinal, incluindo o controlo básico e modulação/desmodulação de dados de comunicação. Por outras palavras, o IC principal 22 modula os dados recebidos, que são emitidos a partir de um terminal de comunicação tal como um PC, e emite como um sinal transmitido (dados) para o AFE IC 23. O IC principal 22 também desmodula os dados transmitidos, os quais são introduzidos através do AFE IC 23 a partir dos circuitos elétricos 2, e emite como um sinal recebido (dados) para um aparelho de comunicação tal como um PC. O IC principal 22 emite ainda um sinal de pedido de comunicação predeterminado para o IC sub 42 antes da comunicação de dados, a fim de verificar se os circuitos elétricos 2 podem ser utilizados.

O IC controlador 26 funciona como um interruptor que bloqueia/permite sinais transmitidos e recebidos entre o IC principal 22 e os circuitos elétricos 2. Por outras palavras, o IC controlador 26 serve como uma interface entre um circuito de processamento digital de sinais e os circuitos elétricos; e a comunicação de dados pode ser controlada através da comutação ON/OFF (Conectar/Desligar) do IC controlador 26. O IC controlador 26 pode assumir

qualquer forma de configuração, desde que tenha capacidades de controlo para permitir/recusar a comunicação de dados. Por exemplo, o IC controlador 26 pode ser equipado com um interruptor, tal como um interruptor analógico, o qual permite um controlo ON/OFF por um sinal exterior.

Uma primeira unidade de emissão do sinal, uma segunda unidade de emissão do sinal e uma unidade de definição do vetor de fase são fornecidas como o bloco PHY PLC 42B do IC sub 42, respetivamente. Uma unidade de definição do intervalo de comunicação de dados é fornecida como o bloco PHY PLC 22B, e filtros passa-banda 25 e 29. Uma unidade de comunicação de dados é fornecida como o bloco PHY PLC 22B e AFE IC 23. O bloco PHY PLC 42B é uma amostra de um recetor, um detetor de portadora, e um transmissor.

A Fig. 4 é um diagrama de blocos funcional do bloco PHY PLC 42B do IC sub 42. Em primeiro lugar, um processo de definição de fase, que utiliza uma transformada de wavelet inversa para uma modulação de sinal de multi-portadora, é descrito com referência à Fig. 4.

O bloco PHY PLC 42B, tal como mostrado na parte inferior da Fig. 4, inclui: o mapeador de símbolos 406 que mapeia os dados transmitidos como dados série num plano de coordenadas complexas; o conversor S/P 407 que converte os dados série em dados paralelos correspondentes às respetivas subportadoras de uma multi-portadora; o rotor de fase 408 que roda cada uma das fases dos dados paralelos; o transformador de wavelet inverso 410 que executa a modulação multi-portadora efetuando uma transformada de wavelet inversa nos dados paralelos com rotação de fase, e o controlador 405 que controla os vetores de fase rodados pelo rotor de fase 408. O vetor de fase é um conjunto de valores que indicam as fases correspondentes aos respetivos

sinais de subportadoras de um sinal de multi-portadora. O vetor de fase é o conjunto de valores para estabilizar os níveis de formas de onda do tempo para evitar a ocorrência de picos significativo. As fases de sinal de todas as subportadoras são definidas aleatoriamente, de modo a que os níveis de formas de onda do tempo não produzam picos. Assim, como a fase de cada sinal de subportadora é tornada aleatória, os níveis de formas de onda do tempo são estabilizadas, não produzindo, assim, nenhum pico.

O mapeador de símbolos 406 executa uma primeira modulação em que os dados transmitidos na forma de dados de bits são convertidos em dados de símbolos, com um total de $M-1$ subportadoras mapeadas no plano de coordenadas complexas. O conversor S/P 407 converte sequencialmente os dados em série de entrada (símbolos de transmissão) gerados através da primeira modulação, para serem sequencialmente introduzidos, em dados paralelos correspondentes a cada uma das subportadoras no sinal de multi-portadora. Em seguida, o rotor de fase 408 roda as fases dos dados em paralelo de entrada. Neste caso, uma entrada $(2n-1)$ (n é um número inteiro positivo) é considerada como o componente em fase dos dados complexos, enquanto uma entrada $2n$ é considerada como o componente ortogonal (considere-se $1 \leq n \leq M/2-1$) dos dados complexos. Os números de subportadoras são considerados como $0 \sim M - 1$. As subportadoras complexas são feitas de pares de subportadoras, e a fase de cada uma das subportadoras é rodada. Neste exemplo, o número máximo de dados paralelos (número de subportadoras) a serem rodadas em fase é $M/2-1$. O transformador de wavelet inverso 410 realiza modulação multi-portadora através da transformada de wavelet inversa dos dados paralelos rodados em fase de cada subportadora, gerando os sinais transmitidos na multi-portadora. O conversor S/P pode ser usado antes do mapeador de símbolos.

O controlador 405 fornece um sinal que controla um vetor de fase (doravante denominado simplesmente como um "sinal de controlo de vetores") para o rotor de fase 408, controlando os ajustes e as mudanças do vetor de fase. Neste exemplo, o controlador 405 pode incluir um gerador de valores aleatórios. O gerador de valores aleatórios emite um valor aleatório, utilizando, por exemplo, uma sequência de PN (Pseudo Ruído - *Pseudo Noise*) e fornece o valor aleatório ao rotor de fase 408 como um sinal de controlo de vetor a fim de efetuar a rotação de fase em cada uma das suas subportadoras alvo. Como tais valores aleatórios mencionados acima, dois valores, ou seja, 0 e ± 1 (ou -1) são gerados. Ou, o controlador 405 pode incluir um designador de deslocamento cíclico de modo a que um sinal de controlo do vetor (um valor de deslocamento de fase) para uma operação de deslocamento cíclico seja gerado; o sinal de controlo de vetor para o rotor de fase 405 é fornecido; e a rotação de fase em cada uma das sub-portadoras a serem utilizadas para a comunicação é realizada.

Tal como descrito acima, uma vez que as fases são rodadas com base na sequência de PN, os vetores de fase tendo uma correlação de menos tempo podem ser ajustados, de modo a que o primeiro e segundo sinais possam ser diferenciados com maior precisão. Particularmente, utilizando uma sequência M como a sequência de PN permite uma definição dos vetores de fase tendo uma autocorrelação coerente (fases coerentes), conseguindo assim uma diferenciação mais precisa. Qualquer sequência pode ser utilizada para realizar rotação de fase, desde que tenha autocorrelação sensível e correlação mútua insensível. Por exemplo, a sequência de PN, tal como a sequência M e a sequência Ouro podem ser utilizadas para realizar a rotação de fase.

Em vez de rodar cada uma das subportadoras alvo de cada vez, é também possível pré-guardar, num suporte tal como uma memória, sinais de emissão eles próprios do rotor de fase 408 ou do transformador de wavelet de saída 410, e recuperar o sinal a partir da memória como um determinado sinal de dados cada vez que um sinal de controlo de vetor é gerado, de modo a emitir o sinal de controlo de vetor gerado como um sinal de controlo de vetor. Ou, também é possível recuperar determinados dados cada vez que um vetor de fase é modificado, e emitir os tais dados como um sinal de controlo de vetor.

Em seguida é descrito um processo de re-rotação de fase, que utiliza a transformada de wavelet para modular o sinal de multi-portadora. O bloco PHY PLC 42B, conforme indicado na parte superior da Fig. 4, inclui ainda: o transformador de wavelet 401 que executa desmodulação de multi-portadora através da transformada de wavelet de um sinal recebido; o rotor de fase 402, que roda fases de dados paralelos que correspondem a cada uma das subportadoras moduladas; e o conversor P/S 403 que converte os dados paralelos correspondentes a cada uma das subportadoras com fases re-rodadas em dados em série.

O transformador de wavelet 401 desmodula o sinal de multi-portadora através da transformada de wavelet do sinal recebido, e emite dados paralelos correspondentes a cada uma das subportadoras na multi-portadora. O rotor de fase 402 re-roda os dados paralelos individualmente através da rotação das fases dos dados em paralelo de entrada. Em seguida, o conversor P/S 403 converte os dados em paralelo de entrada, cada pacote dos quais corresponde a cada uma das subportadoras na multi-portadora, em dados em série, de modo a obter os dados recebidos. Alterando a ordem do rotor

de fase 402 e do conversor P/S 403 não causa dificuldades operacionais.

O controlador 405 controla os ajustes e alterações de um vetor de fase, fornecendo um sinal de controlo de vetor no rotor de fase 402. Tal como acontece com o processo de definição de fase acima descrito, o controlador 405 inclui um gerador de valores aleatórios, o qual emite um valor aleatório usando a sequência de PN (Pseudo Ruído - *Pseudo Noise*), por exemplo, e fornece o valor aleatório gerado como um sinal de controlo de vetor para o rotor de fase 402, de modo a rodar cada uma das subportadoras alvo. Tal como os valores aleatórios mencionados acima, dois valores, ou seja 0 e π são gerados. Ou, o controlador 405 pode incluir um designador de deslocamento cíclico de modo a que um sinal de controlo de vetor (um valor de deslocamento de fase), para uma operação de deslocamento cíclico seja gerado; o sinal de controlo de vetor para o rotor de fase 402 é fornecido; e a rotação de fase em cada uma das subportadoras a serem utilizadas para a comunicação é realizada. Por conseguinte, uma tal operação de deslocamento cíclico permite que um grande número de subportadoras de fase sejam rodadas, com uma carga relativamente ligeira.

Na primeira forma de realização, um sinal OFDM é utilizado como um sinal de dados ou um sinal de controlo (descrito mais tarde). A Fig. 5 mostra um formato de sinal de um sinal OFDM. A Fig. 6 mostra um espetro de sinal do sinal OFDM. O sinal OFDM é configurado da mesma forma que um sinal de preâmbulo, que é normalmente utilizado em processos de deteção de portadora e sincronização. O sinal de preâmbulo inclui dados predeterminados. Por exemplo, o controlador 405 introduz, como dados predeterminados, uma série do mesmo valor para cada subportadora (por exemplo,

um sinal na forma de $1,1,1,\dots$ para cada subportadora) no rotor de fase 408; roda cada uma das subportadoras por um vetor de fase apropriado, e emite um sinal de tempo através da transformada frequência-tempo no transformador de wavelet inversa 410. Como um sinal real OFDM, um sinal multi-ton com um comprimento de símbolo de cerca de 100 μ s (por exemplo, 56 ondas) é usado, por exemplo.

Embora as descrições tenham sido fornecidas acima para o caso em que um vetor de fase é rodado por meio da transformada de wavelet, outros métodos de transformação, tais como uma transformada de Fourier, podem também ser usados. Os processos de definição de fase e de re-rotação do bloco PHY PLC 22B são idênticos aos do bloco PHY PLC 42B, e as suas descrições são assim omitidas.

A Fig. 7 (a) é um gráfico de tempo que utiliza divisão de tempo, a Fig. 7 (b) é um gráfico de tempo que utiliza um outro exemplo de divisão de tempo; e a Fig. 7 (c) é um gráfico de tempo que utiliza a divisão de frequência e do tempo.

Na primeira forma de realização, as bandas de frequência nos circuitos elétricos 2 são divididas, tal como mostrado na Fig. 7, na banda de sinal de controlo BW1 e na banda de sinal de dados BW2. A banda de sinal de controlo BW1 é uma banda para a transmissão de um sinal de controlo. O sinal de controlo é para controlar a comunicação entre os modems 10, que inclui um sinal de sincronização SS e um sinal de pedido RS, o sinal de sincronização SS que indica um tempo de sincronização para cada modem 10, e o sinal de pedido RS que anuncia que cada modem 10 inicia a comunicação de dados. O sinal de pedido RS é um exemplo do primeiro sinal, e o sinal de sincronização SS é um exemplo do segundo sinal.

A banda de sinal de dados BW2 é uma banda para a transmissão de um sinal de dados. O sinal de dados contém várias informações, imagens de vídeo, voz e dados de texto, que estão especificadas no conteúdo (*payload*) de um pacote. Quando uma banda de frequência usada para a comunicação do circuito elétrico está entre 2 e 30MHz, por exemplo, uma banda de frequência de 2-3MHz é designada como banda de sinal de controlo BW1; e uma banda de frequência de 3-30MHz é designada como banda de sinal de dados BW2. Embora uma banda de frequência arbitrária possa ser selecionada como banda de controlo de sinal BW1, frequências mais baixas permitem que as frequências de amostragem sejam reduzidas, permitindo assim que o modem seja configurado com um circuito simples.

A Fig. 8 (a) mostra um exemplo das características de atenuação/frequência no circuito elétrico; e a Fig. 8 (b) mostra um exemplo das características de nível de ruído-frequência no circuito elétrico. Tal como mostrado na Fig. 8 (a), a atenuação de sinal é elevada na banda de frequência de 2-3 MHz, resultando num nível de ruído mais elevado, conforme mostrado na Fig. 8 (b). Para conseguir uma transmissão de alta velocidade, é preferível que a comunicação utilize uma banda de frequência tão ampla como possível. No entanto, conforme descrito acima, um nível de ruído aumenta concomitantemente com um nível de atenuação na banda de frequência de 2-3 MHz, e uma S/N (relação sinal-ruído - *signal-to-noise ratio*) diminui por consequência, criando assim apenas uma contribuição limitada para a transmissão de alta velocidade. Portanto, a redução da velocidade de transmissão pode ser mantida ao mínimo, alocando a banda de frequência de 2-3MHz exclusivamente às negociações como banda de sinal de controlo BW1. Isto também permite a utilização de uma banda

de frequência relativamente mais elevada para transmissão de dados, melhorando assim a sua eficiência de transmissão de dados.

É descrita em seguida uma operação de controlo específica realizada pelo bloco PHY PLC 42B do IC sub 42 mostrado na Fig. 3, a operação de controlo permitindo que uma pluralidade de modems 10 coexista nos circuitos elétricos comuns 2.

Na primeira forma de realização, dois ou mais tipos diferentes de vetores de fase, que usam as mesmas especificações (por exemplo, uma frequência de amostragem e o comprimento de símbolo) de um sinal de controlo, são usados como um sinal de controlo comum a uma pluralidade de tipos de modems 10. Por exemplo, vários tipos de vetores de fase, tais como um vetor de fase utilizado exclusivamente para um sinal de sincronização SS e um vetor de fase utilizado exclusivamente para um sinal de pedido RS, são utilizados conforme necessário, de modo a controlar a pluralidade de tipos de modems.

Mais especificamente, o bloco PHY PLC 42B do IC sub 42 transmite um sinal predeterminado ao IC controlador 26, de modo a que o IC controlador 26 bloqueie a comunicação de dados no IC principal 22. Quando o IC controlador 26 é desconectado (OFF), o bloco PHY PLC 42B emite um sinal de sincronização SS através do AFE IC 43, filtro passa-banda 45 e do IC controlador 46. O sinal de sincronização SS é sobreposto à alimentação AC pelo acoplador 27, e emitido para os circuitos elétricos 2 através do conector elétrico 12, da ficha 3 e da tomada 5. Um sinal de sincronização SS é definido para ser emitido durante cada período de tempo predeterminado; e o bloco PHY PLC 42B emite repetidamente um sinal de sincronização SS em cada ciclo predeterminado.

Tal como mostrado na Fig. 7 (a), o bloco PHY PLC 42B do modem 10B1 (ver Fig. 1), que usa o método de comunicação B, emite um sinal de sincronização SS nos tempos $t_1, t_9, t_{11}, t_{20}, t_{30}, \dots$. Conforme descrito anteriormente, uma vez que são utilizados dois ou mais tipos de vetores de fase, cada modem 10 armazena, na sua memória predeterminada (não representada), dados (dois valores, isto é, 0 e π para cada subportadora) relacionados com os vetores de fase de um sinal de controlo, tal como um sinal de sincronização SS e um sinal de pedido RS. Por conseguinte, o bloco PHY PLC 42B de cada modem 10 recupera, a partir da sua memória, dados relacionados com os vetores de fase, e deteta um sinal de sincronização SS depois de realizar o processo de rotação de fase acima descrito no rotor de fase 402 e controlador 405. Através da deteção de um sinal de sincronização SS, cada modem 10 define períodos de controlo $T_1, T_2, T_3, T_4, \dots$, cada um dos quais define um ciclo predeterminado (por exemplo, ordem ms) como um ciclo. Um período para transmissão de um sinal de controlo, tal como descrito acima, é referido como "período de controlo T_c ".

A Fig. 9 mostra intervalos de tempo correspondentes a sinais de pedido transmitidos durante o período de controlo T_c . O bloco PHY PLC 42B de cada modem 10 é configurado para emitir um sinal de pedido RS depois de um período correspondendo ao seu próprio método de comunicação ter passado com base onde um sinal de sincronização SS foi detetado. O rotor de fase 408 e o controlador 405 realizam o processo de definição de fase acima descrito, de modo a que o vetor de fase do sinal de pedido RS seja diferente do do sinal de sincronização SS.

Conforme mostrado na Fig. 9, por exemplo, é assumido que o modem 10B1 emite um sinal de sincronização SS entre os

tempos t_1 e t_2 . Neste caso, cada um dos modems 10A1, 10A2 e 10A3, que utilizam o método de comunicação A, emite um sinal de pedido RS após o tempo ter passado dos tempos t_1 para t_2 . Os modems 10B1 e 10B2, que usam o método de comunicação B, emitem um sinal de pedido RS após o tempo ter passado dos tempos t_1 para t_3 . Os modems 10C1 e 10C2, que usam o método de comunicação C, emitem um sinal de pedido RS após o tempo ter passado dos tempos t_1 para t_4 . Por outras palavras, os intervalos de tempo T_{12} , T_{13} , T_{14} , T_{18}, \dots , que correspondem aos métodos de comunicação A, B, C, \dots , são definidos durante o período de controlo T_c . Um período definido para cada intervalo de tempo não precisa de estar em intervalos iguais.

Cada modem 10 armazena na sua memória predeterminada dados relacionados com o vetor de fase de um sinal de pedido RS. Por conseguinte, tal como no caso de um sinal de sincronização SS, cada modem 10 recupera, a partir da sua memória, dados relacionados com o vetor de fase, e deteta o sinal de pedido RS após a execução do processo de rotação de fase no rotor de fase 402 e controlador 405. O sinal de pedido RS, conforme descrito anteriormente, é definido pelo rotor de fase 408 de modo a que o seu vetor de fase seja diferente do do sinal de sincronização SS. Portanto, cada modem 10 pode diferenciar o sinal de pedido RS a partir do sinal de sincronização SS com base nas diferenças dos seus vetores de fase.

Quando o mesmo vetor de fase é utilizado para um sinal de sincronização SS e para um sinal de pedido RS, e quando uma deteção de portadora é realizada através da utilização de sinais emitidos a partir do transformador de wavelet 401, por exemplo, utilizando correlações entre as portadoras e uma distribuição de valores de correlação num domínio de frequência, ambos os sinais se tornam recebíveis, tornando

por isso impossível de saber se o sinal de sincronização SS ou o sinal de pedido RS foram transmitidos. O aparelho de comunicação por circuito elétrico, no entanto, opera o controlador 405 para realizar uma detecção de portadora utilizando o vetor de fase usado para o sinal de sincronização SS, bem como para realizar uma detecção de portadora utilizando o vetor de fase usado para o sinal de pedido RS. Deste modo, dois vetores de fase diferentes são usados para dois sinais diferentes, e tornou-se assim impossível realizar simultaneamente detecções de portadora para uma pluralidade de sinais num domínio de frequência. Isto permite diferenciação entre o sinal de sincronização SS e o sinal de pedido RS, o que permite que cada modem 10 reconheça o que significa um sinal de controlo.

Cada modem 10 armazena, no seu modem predeterminado (não mostrado na figura), dados referentes a uma correlação entre um intervalo de tempo e um método de comunicação. Com base na correlação, é possível detetar em que intervalo de tempo durante um período de controlo T_c um um sinal de pedido RS é emitido, e portanto, saber o número de métodos de comunicação (nomeadamente, o número de tipos de métodos de comunicação), de modems que anunciaram o início da transmissão de dados.

Conforme descrito acima, uma vez que cada sinal de pedido RS é emitido no seu intervalo de tempo correspondente T_{12} , T_{13} , ..., T_{18} , a interferência entre os sinais de pedido RS pode ser evitada. Como resultado, cada modem 10 pode detetar com segurança sinais de pedido RS emitidos a partir de outros modems 10. Quando uma correlação entre um intervalo de tempo e um método de comunicação é predeterminada, a ordem de emissão de um sinal de pedido RS não está limitada a $A \rightarrow B \rightarrow C \rightarrow \dots$, mas pode ser alterada

conforme necessário. Os intervalos de tempo T_{12} , T_{13} , ..., T_{18} não precisam de estar em intervalos iguais.

Além disso, quando um sinal de controlo é emitido para cada um dos intervalos de tempo durante o período de controlo T_c , qualquer significado funcional é possível para cada intervalo. Por exemplo, é possível utilizar um intervalo de tempo específico durante o período de controlo T_c (por exemplo, o intervalo de tempo T_{18}) como um intervalo de tempo especial para permitir que uma pluralidade de modems coexistam através da utilização de divisão de frequência.

Em seguida é descrito um exemplo de uma operação específica realizada através de um modem 10, de acordo com a primeira forma de realização com referência às Figs. 1, 3, 7 (a), 9 e 10. A Fig. 10 mostra um gráfico de tempo que ilustra o intercâmbio de sinais de controlo entre os modems 10. Neste exemplo, o modem 10B1, que utiliza o método de comunicação B, emite sinais de sincronização. São proporcionadas descrições para a transmissão de sinais de controlo dos modems 10A1, 10B1 e 10C1 apenas, para facilitar a compreensão da forma de realização.

Tal como mostrado nas Figs. 7 (a), 9 e 10, o modem 10B1 emite, para os circuitos elétricos 2, os sinais de sincronização SS no tempo t_1 . O bloco PHY PLC 42B de cada modem 10 monitoriza o estado de todos os intervalos de tempo, ou seja, T_{12} , T_{13} , ..., T_{18} , durante o período de controlo T_c ; portanto, outros modems 10A1 e 10C1 detetam os sinais de sincronização SS emitidos a partir do modem 10B1. Aqui, assume-se que o sinal de uma imagem de vídeo captada pelo intercomunicador 109 (ver Fig. 1) é transmitido para o modem 10A1 através do cabo LAN 9. O modem 10A1 emite, para os circuitos elétricos 2, os sinais de pedido RS no tempo t_2 , por forma a emitir o sinal recebido da imagem de vídeo

para o telefone com visor 103 (ver Fig. 1) através do modem 10A2. Outros modems 10B1 e 10C1 detetam os sinais de pedido RS emitidos a partir do modem 10A1. O sinal de pedido RS e o sinal de sincronização SS transmitidos para o modem 10A2 não são descritos na Fig. 10.

Os modems 10B1 e 10B2, que usam o método de comunicação B, e os modems 10C1, 10C2 e 10C3, que usam o método de comunicação C, não realizam comunicação de dados entre os tempos t_3 e t_9 , e, portanto, não emitem qualquer sinal de pedido RS, conforme mostrado nas Figs. 7 (a) e 9. Uma vez que o modem 10A1 monitoriza um sinal de pedido RS nos intervalos de tempo T_{12} , T_{13} , ..., T_{18} , e não deteta nenhum sinal de pedido RS, o modem 10A1 realiza comunicação de dados utilizando todo o período de controlo T_c (T_2) seguinte.

Quando o modem 10B1 emite para os circuitos elétricos 2 sinais de sincronização SS no tempo t_9 , o IC principal 22 do modem 10A1 (ver Fig. 3). emite um sinal de pedido de comunicação para o IC sub 42 (ver Fig. 3). Após receber o sinal de pedido de comunicação, o IC sub 42 transmite um sinal predeterminado para o IC controlador 26, e permite que os sinais transmitidos e recebidos passem. Neste estado, o modem 10A1, conforme mostrado na Fig. 10, transmite para o modem 10A2 um sinal de dados DS do sinal de vídeo, que tenha sido recebido a partir do intercomunicador 109.

Após receber o sinal de dados DS, o modem 10A2 transmite um ACK (resposta de confirmação - *acknowledgement reply*) para o modem 10A1. Após receber o ACK, o modem 10A1 transmite um sinal de dados DS seguinte. O modem 10A2 transmite o sinal de dados DS recebido para o telefone 103 através do cabo LAN 9. Como resultado, a imagem de vídeo captada pelo

intercomunicador 109 é apresentada no visor do telefone 103. Tal como descrito anteriormente, uma vez que a comunicação de dados é realizada na banda de sinal de dados BW2, a comunicação de dados usando o método de comunicação A doméstico, tal como mostrado na Fig. 7 (a), é realizada na banda de frequência de 3-30MHz durante o período de controlo Tc (T2).

No tempo t9, é assumido que o utilizador opera a TV 102 (ver Fig. 1) para reproduzir dados de movimento, que são armazenados no servidor 105 (ver Fig. 1). A TV 102 transmite em seguida um sinal de pedido dos dados de movimento para o modem 10B1 através do cabo LAN 9. Após receber o sinal, o modem 10B1, tal como mostrado na Fig. 7 (a), emite no tempo t10 um sinal de pedido RS para os circuitos elétricos 2. Durante o período de controlo Tc (T2) entre os tempos t9 e t10, outros modems 10 não emitem nenhum sinal de pedido RS. Como resultado, o modem 10B1 não deteta nenhum sinal de pedido RS a partir de outros modems 10, e portanto realiza comunicação de dados utilizando todo o período de controlo Tc (T3) seguinte. No tempo t11, o modem 10B1 emite um sinal de sincronização SS, e em seguida transmite um sinal de pedido dos dados de movimento para o servidor 105 através do modem 10B2. Após receber o sinal de pedido, o servidor 105 transmite um sinal de dados DS de um sinal de vídeo para o modem 10B1, após o qual o filme armazenado no servidor 105 é mostrado na TV 102. Por outras palavras, a comunicação de dados utilizando o método de comunicação B doméstico é realizada, tal como mostrado na Fig. 7 (a), na banda de frequência de 3-30MHz durante o período de controlo Tc (T3), tal como acontece no caso do método de comunicação A.

Em seguida, é assumido que o PC 101 (ver Fig. 1) transmite para um ISP (não mostrado) um sinal de pedido, por exemplo,

de dados HTML (Linguagem de Marcação de Hipertexto - *Hyper Text Markup Language*). Após receber o sinal de pedido a partir do PC 101, e detetar um sinal de sincronização SS emitido no tempo t_{11} , o modem 10C1 emite um sinal de pedido RS para os circuitos elétricos 2 no tempo t_{14} . Uma vez que outros modems 10 não emitem nenhum sinal de pedido RS, o modem 10C1 realiza comunicação de dados usando todo o período de controlo T_c (T_4) seguinte. Após o modem 10C1 transmitir um sinal de pedido para o modem 10C3, o modem 10C3 pede a um servidor Web (*World Wide Web*) (não mostrado) do ISP para enviar os dados HTML através do cabo de fibra 8 (ver Fig. 1). Após receber os dados HTML, o modem 10C3 envia os dados HTML para o PC 101 através do modem 10C1, após o que os dados HTML são apresentados no PC 101. Por outras palavras, a comunicação de dados usando o método de comunicação de acesso C é realizada, tal como mostra a Fig. 7 (a), na banda de frequência de 3-30MHz durante o período de controlo T_c (T_4), tal como no caso dos métodos de comunicação A e B.

No tempo t_{20} , o modem 10B1 emite um sinal de sincronização SS. Durante o período de controlo T_c (T_4), no entanto, nenhum dos modems 10 emite um sinal de pedido RS. Portanto, nenhuma comunicação de dados é realizada durante o período de controlo T_c do tempo t_{30} . O modem 10B1 emite um sinal de sincronização SS em cada período de controlo T_c . Quando qualquer modem 10 emite um sinal de pedido RS, um dos modems 10B1 realiza comunicação de dados utilizando o período de controlo T_c seguinte.

Tal como descrito acima, na primeira forma de realização, diferentes vetores de fase são usados para um sinal de sincronização SS e para um sinal de pedido RS. Portanto, cada modem 10 pode facilmente detetar um sinal de pedido RS emitido a partir de outro modem 10 com base num sinal de

sincronização SS sem a realização de modulação e outros processos de forma relativamente complicada. Isto permite que uma pluralidade de tipos de modems 10 utilizando diferentes métodos de comunicação nos circuitos elétricos comuns 2 coexistam facilmente. Particularmente, para uma comunicação por circuito elétrico que tem uma grande quantidade de ruído co-relacional no eixo do tempo, cada aparelho de comunicação pode realizar comunicação de dados evitando em simultâneo a interferência entre os sinais.

Na primeira forma de realização acima descrita, as descrições foram fornecidas para o caso em que o número de intervalos de tempo é de 8 conforme mostrado na Fig. 9. No entanto, o número não precisa de ser 8, e pode ser arbitrário, desde que seja 2 ou mais. Além disso, as descrições foram fornecidas para o caso em que cada intervalo de tempo é pré-allocado ao seu método de comunicação correspondente. Contudo, uma correlação correspondente não precisa de ser predeterminada. Quando o modem foi recentemente instalado na rede, por exemplo, é possível monitorizar o estado de emissão de um sinal de pedido RS; e, quando um intervalo de tempo não utilizado é detetado (por exemplo, quando um intervalo de tempo em que nenhum sinal de pedido RS é emitido durante um período predeterminado é detetado), o intervalo de tempo detetado pode ser utilizado.

Na primeira forma de realização acima descrita, um caso foi descrito em que a comunicação de dados é realizada utilizando um método de comunicação durante um período de controlo T_c . No entanto, a comunicação de dados pode também ser realizada utilizando uma pluralidade de métodos de comunicação durante um período de controlo T_c .

As descrições são fornecidas com referência à Fig. 7 (b), para o caso em que a comunicação de dados é realizada através do emprego de divisão do tempo, utilizando uma pluralidade de métodos de comunicação durante um período de controlo T_c . As operações entre os tempos t_1 e t_{11} na Fig. 7 (b) são idênticas às descritas na Fig. 7 (a), e as suas descrições são assim omitidas. O modem 10A1 emite um sinal de pedido RS no tempo t_{12} ; e o modem 10B1 emite um sinal de pedido RS no tempo t_{13} . Cada modem 10 deteta, a partir do sinal de pedido RS detetado durante um período de controlo T_c , o número de métodos de comunicação dos modems 10 que realizam a comunicação de dados. Mais especificamente, os modems 10A1 e 10B1 detetam o sinal de pedido RS no intervalo de tempo T_{12} correspondendo ao método de comunicação A (ver Fig. 9), e o sinal de pedido RS no intervalo de tempo T_{13} correspondendo ao método de comunicação B. Por outro lado, os modems 10A1 e 10B1 não detetam nenhum sinal de pedido RS noutros intervalos de tempo T_{14} , T_{15} , ..., T_{18} . Como resultado, os modems 10A1 e 10B1 detetam que o número de métodos de comunicação é de dois, isto é, os métodos de comunicação A e B.

O PHY PLC 22B de cada modem 10 divide, com base no número de métodos de comunicação, os domínios de tempo durante o período de controlo T_c para comunicação de dados. Neste exemplo, a ordem dos domínios de tempo divididos é definida como os métodos de comunicação A->B. Em consequência, o PHY PLC 22B do modem 10A1 define o seu domínio de tempo para que a comunicação de dados seja realizada entre os tempos t_{20} e t_{21} . Por outro lado, o PHY PLC 22B do modem 10B1 define o seu domínio de tempo para que a sua comunicação de dados seja realizada entre os tempos t_{21} e t_{30} . Como resultado, a comunicação de dados utilizando o método de comunicação A e a comunicação de dados utilizando o método de comunicação B são realizadas com base na divisão de

tempo durante o período de controlo T_c ($T4$), tal como mostrado na Fig. 7 (b).

Em seguida é descrito, com referência à Fig. 7 (c), um caso em que a comunicação de dados é realizada através do emprego de divisão de frequência, utilizando uma pluralidade de métodos de comunicação durante um período de controlo T_c . Na Fig. 7 (c), as operações entre os tempos t_1 e t_{11} são idênticas às descritas na Fig. 7 (a), e as suas descrições são assim omitidas. O modem 10B1 emite um sinal de pedido RS no tempo t_{13} e o modem 10C1 emite um sinal de pedido RS no tempo t_{14} . Por outro lado, durante o período de controlo T_c ($T4$), outros modems 10 não emitem nenhum sinal de pedido RS. Como resultado, os modems 10B1 e 10C1 detetam que o número de métodos de comunicação é de dois, ou seja, os métodos de comunicação B e C.

O PHY PLC 22B de cada modem 10 divide, com base no número de métodos de comunicação, os domínios de frequência durante o período de controlo T_c para comunicação de dados. Neste exemplo, o sistema doméstico é definido numa banda de alta frequência dentro da banda de comunicação de dados BW2; e o sistema de acesso é definido numa banda de baixa frequência dentro da banda de comunicação de dados BW2. Como resultado, o PHY PLC 22B do modem 10B1 define o seu domínio de frequência para que a sua comunicação de dados seja realizada na banda de alta frequência dentro da banda de comunicação de dados BW2 através dos filtros passa-banda 25 e 29. O PHY PLC 22B do modem 10C1, por outro lado, define o seu domínio de frequência para que a comunicação de dados seja realizada na banda de baixa frequência dentro de banda de comunicação de dados BW2 através dos filtros passa-banda 25 e 29. Como resultado, a comunicação de dados através do método de comunicação B e a comunicação de dados através do método de comunicação C são realizadas com base

na divisão de frequência durante o período de controle T_c (T_4), tal como mostrado na Fig. 7 (c). Quanto a um sistema tal como o sistema de acesso tendo um longo circuito elétrico, os componentes numa banda de alta frequência têm uma atenuação relativamente elevada. Por conseguinte, todo o espectro de frequências pode ser utilizado de forma mais eficiente através da alocação do sistema de acesso a uma banda de baixa frequência.

Tal como descrito anteriormente, pelo menos um de um domínio de tempo e de um domínio de frequências para a comunicação de dados é definido com base no número de métodos de comunicação, e a comunicação de dados é realizada utilizando o domínio definido. Portanto, cada modem 10 pode realizar comunicação de dados, evitando em simultâneo a interferência entre os sinais de dados.

Segunda Forma de Realização

A segunda forma de realização é descrita a seguir com referência às Figs. 1, 2, e 11 à 14.

O sistema de comunicação 100 de acordo com a segunda forma de realização é idêntico ao descrito na primeira forma de realização, e as suas descrições são assim omitidas. O aparelho de comunicação de acordo com a segunda forma de realização é o mesmo modem 10 descrito na primeira forma de realização, e a sua descrição é assim omitida.

A Fig. 11 é um diagrama de blocos ilustrando um exemplo de hardware que constitui o modem 10 de acordo com a segunda forma de realização. O modem 10, tal como mostrado na Fig. 11, carece do IC sub 42, que está descrito na Fig. 3. O modem 10, tal como mostrado na Fig. 11, carece ainda do AFE IC 43, dos filtros passa-banda 45 e 49, e do IC controlador

46 (doravante estes são referidos como "circuito AFE", que foi descrito na Fig. 3). Por outras palavras, o modem 10 tem os mesmos componentes conforme descrito na primeira forma de realização, com exceção dos excluídos IC sub 42 e circuito AFE, e as suas descrições são assim omitidas. O IC principal 22 da Fig. 11 também tem a função de IC sub 42 da Fig. 3. Portanto, o bloco PHY PLC 22B do IC principal 22 tem os respetivos componentes descritos na Fig. 4, e as suas descrições são assim omitidas.

Em seguida é descrito um exemplo de uma operação específica do modem 10 de acordo com a segunda forma de realização, com referência às Figs. 11 e 12. A Fig. 12 (a) é um gráfico de tempo que utiliza divisão de frequência; e a Fig. 12 (b) é um gráfico de tempo que utiliza divisão de frequência e de tempo.

Em primeiro lugar, são fornecidas descrições para um exemplo de operação mostrado na Fig. 12 (a). Neste exemplo, a operação é diferente da que foi descrita na primeira forma de realização. A mesma banda de frequência é usada como banda de frequência partilhada BW1, BW21, BW2 para a transmissão tanto de um sinal de controlo como para a realização de comunicação de dados. Quando a banda de frequência para a realização de uma comunicação por circuito elétrico se situa entre 2 e 30MHz, por exemplo, a banda de frequência partilhada BW1, BW2 é definida entre 2 e 30MHz. A banda de frequência partilhada BW1, BW2 pode ser alterada para diferente da banda de frequência para utilização.

No tempo t_{41} , o bloco PHY PLC 22B do modem 10B1 emite um sinal de sincronização SS para os circuitos elétricos 2 através do filtro passa-banda 25, o sinal de sincronização SS sendo definido na banda de frequência partilhada BW1,

BW2. No tempo t_{42} , o bloco PHY PLC 22B do modem 10A1 emite um sinal de pedido RS usando o filtro passa-banda 25, tal como com o sinal de sincronização SS, o sinal de pedido RS sendo definido na banda de frequência partilhada BW1, BW2. No tempo t_{43} , o bloco PHY PLC 22B do modem 10B1, tal como com o modem 10A1, emite um sinal de pedido RS, que é definido na banda de frequência partilhada BW1, BW2.

Na segunda forma de realização, tal como na primeira forma de realização, um período entre dois sinais de sincronização SS adjacentes é definido como um ciclo. Tal como mostrado na Fig. 12, no entanto, um ciclo de controlo é dividido no período T_c (T_{21}) e no seu período de dados T_d seguinte. Por outras palavras, um sinal de controlo e um sinal de dados são divididos no tempo, ao contrário da primeira forma de realização. Além disso, tal como mostrado no exemplo mostrado na Fig. 12 (a), o período de dados T_d é dividido no tempo numa pluralidade de períodos de dados T_{22} , T_{23} , T_{24} ,.....

Mais especificamente, o modem 10A1 realiza comunicação de dados entre os tempos t_{49} e t_{50} na banda de frequência partilhada BW1, BW2 durante o primeiro período de dados T_{22} ; e o modem 10B1 realiza comunicação de dados entre os tempos t_{50} e t_{51} na banda de frequência compartilhada BW1, BW2. O modem 10A1 realiza comunicação de dados entre os tempos t_{51} e t_{52} durante o segundo período de dados T_{23} ; e o modem 10B1 realiza comunicação de dados entre os tempos t_{52} e t_{53} . O modem 10A1 realiza comunicação de dados entre os tempos t_{53} e t_{54} durante o terceiro período de dados T_{24} ; e o modem 10B1 realiza comunicação de dados entre os tempos t_{54} e t_{55} .

Tal como descrito acima, na segunda forma de realização, a mesma banda de frequência é usada para transmissão de um

sinal de controlo e para a realização de comunicação de dados. Assim, tal como descrito na Fig. 3 da primeira forma de realização, os circuitos IC sub 42 e AFE podem ser omitidos. Esta configuração faz com que seja possível evitar uma modificação de circuito em larga escala, de modo a que uma pluralidade de modems 10 possa coexistir nos circuitos elétricos comuns 2.

Embora a divisão de tempo tenha sido descrita na segunda forma de realização acima descrita, a divisão de frequência também pode ser empregue. A divisão de tempo e a divisão de frequência também podem ser combinadas. Um caso em que tanto a divisão de tempo como a de frequência são combinadas é descrita a seguir com referência à Fig. 12 (b).

Por exemplo, quando cada modem 10 deteta um sinal de pedido RS a partir apenas do sistema doméstico durante o período de controlo T_c , a comunicação de dados é realizada através de divisão de tempo entre diferentes métodos de comunicação, tal como na Fig. 12 (a). Em seguida, tal como mostrado na Fig. 12 (b), quando cada modem 10 deteta os métodos de comunicação A, B e C, nomeadamente, os sinais de pedido RS de ambos os sistemas domésticos e de acesso, os métodos de comunicação A e B domésticos realizam comunicação de dados através da utilização de divisão de tempo; e o método de comunicação de acesso realiza comunicação de dados através da utilização de divisão de frequência. Neste caso, os modems 10A1 e 10B1 utilizando o sistema doméstico realizam comunicação de dados por estreitamento da banda de frequência de 2-30MHz usada para transmitir sinais de controlo para, por exemplo, a banda de frequência 3-30MHz, para que a comunicação de dados possa ser conseguida nessa banda de frequência mais estreita. Por outro lado, o modem 10C1 utilizando o sistema de acesso

realiza comunicação de dados na banda de frequência vazia de 2-3MHz. Neste caso, uma vez que bandas de frequência diferentes são utilizadas para a transmissão de sinais de controlo e sinais de dados DS, cada modem 10 pode ter a configuração de hardware descrita na Fig.3.

Além disso, a Fig. 12 (b) é um mero exemplo de uma combinação de divisão do tempo e de divisão de frequência, e uma combinação diferente também pode ser utilizada. Por exemplo, quando existe uma pluralidade de métodos de comunicação que utilizam o sistema de acesso, a comunicação de dados pode ser realizada por meio de divisão de tempo entre os métodos de comunicação que utilizam o sistema de acesso. Também é possível a utilização de divisão de tempo como um método de acesso múltiplo para os sistemas domésticos e de acesso, durante a utilização da divisão de frequência dentro de cada um dos sistemas domésticos e de acesso. Além disso, é possível determinar a utilização da divisão de tempo ou divisão de frequência como o seu método de comunicação com base no intervalo de tempo que deve ser utilizado.

Além disso, na segunda forma de realização acima descrita, foram fornecidas descrições para o caso em que os sinais de controlo são todos transmitidos na mesma banda de frequência. No entanto, também é possível a utilização de diferentes bandas de frequência para a transmissão de diferentes sinais de controlo. A Fig. 13 é um gráfico de tempo que ilustra um exemplo de operação de uma pluralidade de modems 10, quando diferentes sinais de pedido são transmitidos. Neste caso, um sinal de controlo usando o sistema doméstico utiliza a banda de frequência de 2-30MHz; e um sinal de controlo usando o sistema de acesso utiliza a banda de frequência de 2-3MHz. A comunicação de dados doméstica utiliza a banda de frequência de 3-30MHz, que é

diferente da banda usada para a transmissão de sinais de controlo. A comunicação de dados de acesso, por outro lado, utiliza a banda de 2-3 MHz, que é a mesma da banda utilizada para transmitir sinais de controlo. Desta maneira (com a finalidade de reduzir o tamanho do circuito, por exemplo), um método de comunicação usando uma banda de frequência estreita apenas pode impedir que o tamanho do circuito seja grande.

Na primeira e segunda formas de realização descritas acima, um processo foi descrito em que todos os métodos de comunicação estão em sincronismo com os sinais de sincronização SS. No entanto, também é possível não sincronizar alguns métodos de comunicação. A Fig. 14 é um gráfico de tempo que ilustra um exemplo de operação de uma pluralidade de modems 10, quando alguns métodos de comunicação não se encontram em sincronismo com os sinais de sincronização.

No exemplo da Fig. 14, é necessária a transmissão/recepção de um sinal de pedido RS que não está em sincronismo com um sinal de sincronização SS. Outros métodos de comunicação precisam de detetar uma portadora de um sinal de pedido RS do método de comunicação C, o sinal de pedido RS sendo transmitido/recebido de forma assíncrona com um sinal de sincronização SS. Quando a portadora é detetada, é necessário estreitar a banda de frequência utilizada para o sinal de sincronização SS e para o sinal de pedido RS de modo a que ambas os sinais não interfiram com o método de comunicação C. Um método de comunicação em sincronismo com o sinal de sincronização SS pode reconhecer qual o método de comunicação que utiliza os circuitos elétricos 2 de que forma, em cada intervalo de tempo.

É possível reconhecer métodos de comunicação assíncrona entre si, através da recepção de sinais de pedido assíncronos. No entanto, considerando o estado do circuito de transmissão conforme descrito na Fig. 8 (b), pode haver um caso em que é impossível saber se um sinal de pedido RS, que está numa banda larga para um método de comunicação (que pode estar num modo de recepção), parece estar concentrado numa banda de frequência mais baixa, afetado pelas características do circuito de transmissão, ou o sinal de pedido RS é originalmente definido apenas na banda de frequência mais baixa. Para evitar esta situação, o vetor de fase de um sinal de pedido RS de coexistência síncrona e o vetor de fase de um sinal de pedido RS de coexistência assíncrona são definidos de forma diferente, de modo a que se torne possível reconhecer se é o sinal de pedido RS numa banda larga ou o sinal de pedido RS numa banda originalmente estreita. Ainda é impossível reconhecer, através de um método de comunicação assíncrona, um método de comunicação em sincronismo com um sinal de sincronização SS. No entanto, os métodos de comunicação assíncrona podem coexistir, através da utilização de um método coexistente usando divisão de frequência, mesmo quando um método de comunicação síncrona não pode ser reconhecido.

Afetados pelos circuitos de transmissão, tal como os circuitos elétricos 2, mesmo quando o sinal de pedido RS na banda larga e o sinal de pedido RS na banda estreita não podem ser diferenciados, foi descrito que ambos os sinais podem ser diferenciados usando vetores de fase diferentes. No entanto, é possível diferenciar ambos os sinais determinando se os sinais de pedido RS são detetados ou não de forma síncrona em relação aos tipos síncronos e assíncronos.

Na primeira e segunda formas de realização acima descritas, um sinal de sincronização SS pode ser gerado em qualquer forma, desde que seja repetidamente emitido durante um período predeterminado. Por exemplo, a voltagem AC de corrente alternada comercial (ou corrente) nos circuitos elétricos 2 pode ser usada para gerar um sinal de sincronização SS. Neste caso, por exemplo, um cruzamento zero da voltagem AC de corrente alternada comercial é detectado, e um sinal de sincronização SS (por exemplo, uma forma de onda de impulso feito de ondas retangulares) é gerado usando um ponto onde o cruzamento zero é detectado como um tempo de referência. Quando a voltagem AC de corrente alternada comercial é 100V, 60Hz, por exemplo, um sinal de sincronização SS é gerado com 60Hz como uma frequência de referência. Neste caso, um circuito de cruzamento zero, que inclui um comparador ou semelhante, e é conectado (direta ou indiretamente) nos circuitos elétricos 2, pode ser instalado no modem 10, mostrado na Fig. 3 ou 11. A média da pluralidade de tempos de referência representando o cruzamento de zero pode ser utilizada para o tempo de referência. O tempo de referência estável pode ser definido mesmo que o cruzamento zero flutue.

Na primeira e segunda formas de realização acima descritas, foram fornecidas descrições para o caso em que o modem 10B1, que utiliza o método de comunicação B, emite um sinal de sincronização SS. No entanto, é também possível que os modems 10, que utilizam outros métodos de comunicação A e C, emitam um sinal de sincronização SS contanto que pelo menos um modem 10 emita um sinal de sincronização SS. O modem 10, que emite o sinal de sincronização SS, pode ser definido tanto num modo fixa como variável; além disso, quando o modo variável é selecionado, a sua configuração pode ser feita manualmente ou automaticamente.

Para uma definição fixa, por exemplo, o modem 10 usando um método de comunicação específico pode ser definido como um padrão para a emissão de um sinal de sincronização SS. Para uma definição variável manual, o utilizador pode fornecer no modelo 10 uma interface (por exemplo, um interruptor) que pode controlar a emissão ou não de um sinal de sincronização SS. Para uma definição variável automática, por outro lado, um modem 10 procura (escuta) um sinal de sincronização SS (ou um sinal de pedido), durante pelo menos um período de controlo T_c . Quando um sinal de sincronização SS é detetado, o modem 10 *per si* não emite um sinal de sincronização SS. Por outro lado, quando um sinal de sincronização SS não é detetado, o modem 10 emite um sinal de sincronização SS. Desta forma, é dada prioridade a um sinal de sincronização SS transmitido a partir do modem 10, que já realizou comunicação por circuito elétrico nos circuitos elétricos 2. Assim, mesmo quando o modem 10 está desconectado dos circuitos elétricos 2, um dos outros modems 10 emite automaticamente um sinal de sincronização SS.

Na primeira e segunda formas de realização acima descritas, foram fornecidas descrições para o caso em que os vetores de fase de um sinal de sincronização SS e um sinal de pedido RS são diferentes, mas os vetores de fase dos sinais de pedido RS são todos idênticos. No entanto, também é possível definir diferentes vetores de fase para os sinais de pedido RS, dependendo de cada um dos diferentes métodos de comunicação. Por exemplo, ao enviar um sinal de conclusão de transmissão (um sinal de conclusão), um novo vetor de fase diferente pode ser utilizado para o sinal de conclusão. Isto pode criar um ambiente mais flexível, onde os modems 10 podem coexistir. Por outras palavras, cada modem 10 pode identificar outro, mesmo quando os sinais de

pedido RS são aleatoriamente emitidos (nomeadamente, sem contar com os intervalos de tempo). Isto reduz o tempo necessário para a emissão de um sinal de pedido RS (nomeadamente, o período de controlo T_c), e melhora a eficiência da comunicação do sinal de pedido RS.

Terceira Forma de Realização

A terceira forma de realização é descrita a seguir com referência às Figs. 15 a 17.

O sistema de comunicação 100 de acordo com a terceira forma de realização é idêntico ao descrito na primeira forma de realização, e as suas descrições são assim omitidas. Tal como mostrado na Fig. 2, o aparelho de comunicação de acordo com a terceira forma de realização é idêntico ao modem 10 de acordo com a primeira forma de realização, e as suas descrições são assim omitidas.

A Fig. 15 é um diagrama de blocos ilustrando um exemplo de hardware que constitui o modem 10 de acordo com a terceira forma de realização. Na configuração do circuito mostrado na Fig. 15, o circuito de cruzamento zero 63 é fornecido no modem 10 descrito na Fig. 3. A configuração do circuito mostrado na Fig. 15 é idêntica à descrita na Fig. 3 com exceção do circuito de cruzamento zero 63, e do bloco PHY PLC 42D (descrito mais tarde) do IC sub 42. Por isso, os aos mesmos componentes são atribuídos os mesmos números, e as suas descrições são assim omitidas.

O circuito de cruzamento zero 63 inclui o diodo de montagem em ponte 63a, as resistências 63b e 63c, a alimentação DC 63e e o comparador 63d. O diodo de montagem em ponte 63a está conectado à resistência 63b; e a resistência conectada 63b está conectada em série a outra resistência 63c. Estas

duas resistências 63b e 63c estão conectadas em paralelo a um terminal de entrada numa extremidade, a qual é fornecida no comparador 63d. Um lado positivo da alimentação DC 63e está conectado a um terminal de entrada na outra extremidade, a qual é fornecida no comparador 63d. O bloco MAC PLC 42C do IC sub 42 encontra-se conectado a um terminal de saída, o qual é fornecido no comparador 63d.

A Fig. 16 é um diagrama de blocos funcional do bloco PHY PLC 42D do IC sub 42. O bloco PHY PLC 42D realiza FFT (Transformada Rápida de Fourier - *Fast Fourier Transform*), como transformada tempo-frequência. Por outras palavras, o bloco PHY PLC 42D inclui o Transformador FFT 411 e o transformador IFFT (Transformada Inversa de Fourier - *Inverse Fourier Transform*) 420 em vez do transformador de wavelet 401 e do transformador de wavelet inverso 410 tal como descrito na Fig. 4. No bloco funcional descrito na Fig. 16, aos componentes comuns aos da Fig. 4 são atribuídos os mesmos números, e as suas descrições são assim omitidas. A transformada tempo-frequência não precisa de ser uma transformada FFT, mas também pode ser uma transformada de wavelet descrita na primeira e na segunda formas de realização.

Em seguida é descrito um exemplo de uma operação específica do modem 10 de acordo com a terceira forma de realização, com referência às Figs. 15 a 17. A Fig. 17 é um gráfico de tempo que ilustra um exemplo de operação de uma pluralidade de modems 10, de acordo com a terceira forma de realização. A operação mostrada na Fig. 17 é diferente da que é mostrada na Fig. 14 apenas em que a sincronização é realizada de acordo com a voltagem AC de corrente alternada comercial, e os sinais de pedido RS têm vetores de fase diferentes. Na Fig. 17, às operações comuns com as mostradas na Fig. 14 são atribuídos os mesmos números, e as

suas descrições são assim omitidas. A voltagem AC de corrente alternada comercial mostrada na Fig. 17 indica "voltagem" na escala vertical, por uma questão de fácil entendimento. Em seguida é descrito um caso em que a voltagem AC de corrente alternada comercial é indicada no gráfico de tempo, tal como mostrado na Fig. 17. Além disso, na Fig. 17, 60Hz é indicada como voltagem AC de corrente alternada comercial, mas outros valores de voltagem, por exemplo, 50Hz, podem também ser utilizados.

Neste exemplo, cada modem 10A1, 10A2, 10B1, 10B2,... tem o seu vetor de fase predeterminado definido de modo diferente, dependendo de uma banda de frequência utilizada para um sinal de pedido RS. Os métodos de comunicação A e B usam toda a banda de frequência de 2-30MHz (de 2-30MHz). O método de comunicação C utiliza a banda de frequência de 2-16MHz (de 2-30MHz). A banda de frequência arbitrária pode ser usada para transmissão de um sinal de pedido RS.

Cada modem 10 é desenhado para transmitir um sinal de pedido RS e realizar comunicação de dados utilizando como ponto de referência: um ponto de cruzamento zero (voltagem é 0VAC) de voltagem AC de corrente alternada comercial no circuito de cruzamento zero 63. Neste caso, o ciclo 2AC é considerado como um ciclo a partir do cruzamento zero da voltagem AC de corrente alternada comercial; e os intervalos de tempo para a emissão de um sinal de pedido RS são definidos, começando no cruzamento zero, na ordem dos métodos de comunicação A, B e C.

No tempo t_{42} , o circuito de cruzamento zero 63 do modem 10A1 detecta o cruzamento zero ZC (zero cross) da voltagem AC de corrente alternada comercial. Quando o cruzamento zero ZC é detectado, o controlador 405 do bloco PHY PLC 42D do modem 10A1 recupera os dados relacionados com um vetor

de fase a partir da memória 33. Os dados relacionados com o vetor de fase indicam o vetor de fase PV1. Mais especificamente, o PV1 inclui coeficientes de graus de rotação que são constituídos por dois valores, isto é, 0 e π , correspondendo a cada subportadora, ou a valores de deslocamento de fase para deslocar ciclicamente as subportadoras com estes coeficientes. O rotor de fase 408 do bloco PHY PLC 42D roda o vetor de fase de cada uma das subportadoras que constituem um sinal de multi-portadora, pelo vetor de fase PV1. O transformador IFFT 420 do bloco PHY PLC 42D realiza uma transformada IFFT no sinal de multi-portadora com rotação de fase a fim de gerar um sinal de pedido RS. O transformador IFFT 420 emite o sinal de pedido RS gerado para os circuitos elétricos 2 através do AFE IC 43, filtro passa-banda 45, IC controlador 46, acoplador 27, conector elétrico 12 e ficha 3.

Tal como o modem 10A1, o modem 10B1 deteta o cruzamento zero ZC no circuito de cruzamento zero 63 no tempo t42. Quando o cruzamento zero ZC é detetado, o controlador 405 do bloco PHY PLC 42D do modem 10B1 recupera os dados relacionados com um vetor de fase a partir da memória 33. Uma vez que os métodos de comunicação A e B utilizam a mesma banda de frequência para transmitir um sinal de pedido RS, os dados relacionados com o vetor de fase recuperado indicam o vetor de fase PV1 tal como com o modem 10A1. O rotor de fase 408 do bloco PHY PLC 42D roda, com base na informação recuperada relacionada com o vetor de fase, o vetor de fase de cada subportadora constituindo um sinal de multi-portadora, pelo vetor de fase PV1 tal como com o modem 10A1. O transformador IFFT 420 do bloco PHY PLC 42D realiza uma transformada IFFT no sinal de multi-portadora com rotação de fase a fim de gerar um sinal de pedido RS. No tempo t43, o transformador IFFT 420 emite o sinal de pedido RS gerado para os circuitos elétricos 2,

usando o cruzamento de zero detetado como um ponto de referência, no intervalo de tempo definido para o método de comunicação B.

Tal como o modem 10A1, o modem 10C1 deteta um cruzamento zero ZC no circuito de cruzamento zero 63 no tempo t42. Após a deteção do cruzamento zero ZC, o controlador 405 do bloco PHY PLC 42D do modem 10C1 recupera, a partir da memória 33, os dados relativos a um vetor de fase indicando o vetor de fase PV2, que é diferente do vetor de fase PV1, uma vez que o método de comunicação C utiliza uma banda de frequência diferente dos métodos de comunicação A e B para a transmissão de um sinal de pedido RS. O rotor de fase 408 do bloco PHY PLC 42D roda a fase de cada subportadora constituindo um sinal de multi-portadora, pelo vetor de fase PV2, com base nos dados relacionados com o vetor de fase recuperado, ao contrário dos modems 10A1 e 10B1. O transformador IFFT 420 do bloco PHY PLC 42D realiza uma transformada IFFT no sinal de multi-portadora com rotação de fase a fim de gerar um sinal de pedido RS. No tempo t44, o transformador IFFT 420 emite o sinal de pedido RS gerado para os circuitos elétricos 2, usando o cruzamento zero detetado como um ponto de referência, no intervalo de tempo definido para o método de comunicação C.

Em seguida é descrito um processo de deteção de um sinal de pedido RS realizado pelo modem 10, com referência às Figs. 16 a 18. A Fig. 18 é um fluxograma que ilustra um processo de deteção de um sinal de pedido RS. O transformador FFT 411 do bloco PHY PLC 42D do modem 10 realiza uma Transformada FFT num sinal recebido (etapa S11). O controlador 405 do bloco PHY PLC 42D recupera, a partir da memória 33, os dados relacionados com o vetor de fase PV1. O rotor de fase 402 do bloco PHY PLC 42D roda a fase de cada subportadora, referindo-se aos dados relacionados com

o vetor de fase PV1 e multiplicando o sinal recebido com transformada FFT pelo vetor de fase PV1 (etapa S12).

O controlador 405 do bloco PHY PLC 42D faz uma determinação de quadrante nas subportadoras com rotação de fase (etapa S13), tal como descrito especificamente em seguida. Neste exemplo, é assumido que são usadas 512 subportadoras, e os vetores de fase nos lados de transmissão e recepção são uma pluralidade de coeficientes, que indicam graus de rotação (por exemplo, $\pi, 0, \pi, \pi, \dots, 0$) correspondendo aos números das subportadoras 1, 2, 3, 4, ..., 512.

Um sinal de pedido RS inclui dados transmitidos conhecidos como dados conhecidos, tais como um preâmbulo. Os dados transmitidos correspondem aos números das subportadoras 1,2,3,4, ..., 512. Embora os dados transmitidos conhecidos possam ser arbitrários, todos os dados são definidos como "1" neste exemplo. "1" representa (1, 0) no plano de coordenadas complexas. Deste modo, os dados conhecidos são da forma 1, 1, 1, 1, ..., 1, que correspondem aos números das subportadoras 1, 2, 3, 4, ..., 512. O rotor de fase 408 no lado da transmissão multiplica os dados conhecidos 1, 1, 1, 1, ..., pelos vetores de fase ($\pi, 0, \pi, \pi, \dots, 0$), e emite os sinais de pedido RS com -1, 1, -1, -1, ..., 1 como dados transmitidos para os circuitos elétricos 2.

O rotor de fase 402 no lado da recepção respetivamente multiplica os dados transmitidos -1, 1, -1, -1, ..., 1 pelos coeficientes ($\pi, 0, \pi, \pi, \dots, 0$), cada um dos dados transmitidos sendo incluídos em cada subportadora do sinal de pedido RS transmitido. Como resultado, os dados conhecidos na forma de dados transmitidos 1, 1, 1, 1, ..., 1, voltam a ser rodados. O controlador 405 determina se os dados transmitidos indicados pelas subportadoras com rotação de fase são dados conhecidos tais como um

preâmbulo. Neste caso, o controlador 405 resume os dados transmitidos, e compara com o limiar predeterminado Th_1 . Por exemplo, quando o limiar Th_1 é "258" e os dados transmitidos estão presumivelmente corretos, o valor de integração somatório (SUM) é "512 (= 1 + 1 + 1 + 1 + ... + 1)". Portanto, o controlador 405 determina que o valor de integração SUM excedeu o limiar Th_1 (etapa S13: SIM - YES). Após determinar que o valor de integração SUM excedeu o limiar Th_1 , o controlador 405 determina que uma portadora com o vetor de fase PV1 foi detetada (etapa S14), e termina o processo. Por outras palavras, o sinal recebido é um sinal de multi-portadora, cujo vetor de fase é PV1. Por outro lado, quando o valor de integração SUM não excedeu o limiar Th_1 , o controlador 405 determina que o valor de integração SUM não excedeu o limiar Th_1 (etapa S13: NÃO - NO).

Após determinar que o valor da integração SUM não excedeu o limiar Th_1 , o controlador 405 recupera, a partir da memória 33, os dados relacionados com o vetor de fase PV2. O rotor de fase 402 do bloco PHY PLC 42D multiplica o sinal recebido com transformada FFT pelo vetor de fase PV2 e roda a fase de cada subportadora (etapa S15). O controlador 405 do bloco PHY PLC 42D faz uma determinação de quadrante nas subportadoras com rotação de fase (etapa S16), tal como com a etapa 13. Após determinar que o valor de integração SUM excedeu o limiar Th_2 (etapa S16: Sim), o controlador 405 determina que uma portadora com o vetor de fase PV2 foi detetada (etapa S18), terminando assim o processo. Por outras palavras, o sinal recebido é um sinal de multi-portadora cujo vetor de fase é PV2. A determinação de quadrante é descrita em pormenor mais tarde.

Por outro lado, após determinar que o valor de integração SUM não excedeu o limiar Th_2 (etapa S16: Não), o

controlador 405 determina que o sinal recebido não tem nem o vetor de fase PV1 nem PV2 (isto é, o sinal é um sinal de multi-portadora cujo vetor de fase é outro que não PV1 e PV2, ou é ruído) (etapa S17), e determina que não foi detetada nenhuma portadora com os vetores de fase PV1 e PV2 (etapa S18), terminando assim o processo. Também é possível realizar as etapas 15 e 16 antes das etapas 12 e 13 na Fig. 18. O vetor de fase não precisa de ser de dois tipos, isto é, PV1 e PV2, mas pode ser de três ou mais tipos.

Aqui é assumido, por exemplo, que o estado da transmissão do circuito elétrico foi deteriorado e que um ganho na banda de frequência de 16-30MHz se tornou menor. Neste caso, os sinais de pedido RS emitidos a partir dos modems 10A1 e 10B1 sofrem uma relação S/N mais elevada de subportadoras, que são transmitidas na banda de frequência igual ou superior a 16MHz. Isto torna difícil diferenciar os sinais de pedido RS emitidos a partir dos modems 10A1 e 10B1 dos sinais de pedido RS emitidos a partir do modem 10C1. No entanto, uma vez que vetores de fase diferentes são definidos para os modems 10A1, 10B1 e 10C1, os sinais de pedido RS podem ser suavemente diferenciados uns dos outros quando cada modem 10 realiza o processo acima descrito de detecção de um sinal de pedido RS.

Tal como descrito acima, na terceira forma de realização, vetores de fase diferentes são utilizados em conformidade com as bandas de frequência utilizadas para um sinal de pedido RS. Como resultado, torna-se possível diferenciar os sinais de pedido RS mesmo quando o estado da transmissão do circuito elétrico fica deteriorado.

Quarta Forma de Realização

O sistema de comunicação 100 de acordo com a quarta forma de realização é idêntico ao descrito na primeira forma de realização, e as suas descrições são assim omitidas. O aparelho de comunicação de acordo com a quarta forma de realização é idêntico ao modem 10 de acordo com a primeira forma de realização, tal como mostrado na Fig. 2, e as suas descrições são assim omitidas. A configuração do circuito do modem 10 de acordo com a quarta forma de realização é idêntica à das Figs. 15 e 16, e as suas descrições são assim omitidas.

Em seguida é descrito um exemplo de uma operação específica do modem 10 de acordo com a quarta forma de realização com referência às Figs. 19 e 20. A Fig. 19 mostra intervalos de tempo correspondentes a sinais de pedido de acordo com a quarta encarnação; e a Fig. 20 é um fluxograma que ilustra um processo de deteção de um sinal de pedido de acordo com a quarta forma de realização. A Fig. 19 tem um período de controlo T_c estendido mostrado na Fig. 17. Na quarta forma de realização, que difere da terceira forma de realização, os diferentes vetores de fase são definidos para os respetivos intervalos de tempo T_{11} , T_{12} , ..., T_{17} . É também possível que diferentes vetores de fase sejam usados para diferentes bandas de frequência para utilização e para diferentes intervalos de tempo. O número de intervalos de tempo é arbitrário, contanto que seja de dois ou mais.

São fornecidas descrições detalhadas em seguida. É assumido que vários aparelhos elétricos (não mostrados) estão respetivamente conectados às tomadas 5, às quais os modems 10A1 e 10B1 estão conectados. Neste caso, afetada pelos aparelhos elétricos (por exemplo, a variação de impedância), a voltagem AC2 de corrente alternada comercial nas tomadas 5, às quais os modems 10A1 e 10B1 estão conectados, incorre num intervalo de tempo da voltagem AC1

de corrente alternada comercial nas tomadas 5, às quais outros modems 10C1,... estão conectados. A Fig. 19 (a) mostra uma forma de onda da voltagem AC1 de corrente alternada comercial nas tomadas, às quais outros modems 10C1... estão conectados, enquanto que a Fig. 19 (b) mostra uma forma de onda da voltagem AC2 de corrente alternada comercial nas tomadas, às quais os modems 10A1 e 10B1 estão conectados. A voltagem AC2 de corrente alternada comercial, tal como mostrado nas Figs. 19 (a) e (b), é atrasada pelo tempo TD em comparação com a voltagem AC1 de corrente alternada comercial.

Neste caso, quando o modem 10A1 emite um sinal de pedido RSa, o circuito de cruzamento zero 63 deteta um cruzamento zero ZC de voltagem AC2 de corrente alternada comercial. A voltagem AC2 de corrente alternada comercial é atrasada apenas pelo tempo TD em comparação com voltagem AC1 de corrente alternada comercial. Assim, o modem 10A1 emite um sinal de pedido RSa no tempo t_{421} , que é atrasado apenas pelo tempo TD desde o tempo t_{42} .

Quando o modem 10B1 emite um pedido de sinal RSb, o circuito de cruzamento zero 63 deteta no tempo t_{421} um cruzamento zero ZC de voltagem AC2 de corrente alternada comercial tal como com o modem 10A1. Após detetar o cruzamento zero ZC, o modem 10B1 emite um pedido de sinal RSb no tempo t_{431} , que é atrasado apenas pelo tempo TD desde o tempo t_{43} .

Nesta fase, o modem 10C1 realizou um processo de deteção de um sinal de pedido RS conforme mostrado na Fig. 20, e deteta os sinais de pedido RSa e RSb. Em seguida é descrito um processo de deteção de portadora no intervalo de tempo T12 com referência à Fig. 20.

O transformador FFT 411 do bloco PHY PLC 42D do modem 10C1 realiza uma transformada FFT num sinal recebido (etapa S21). Em seguida, o bloco PHY PLC 42D recupera, a partir da memória 33, os dados relacionados com um vetor de fase como dados de intervalo correspondentes ao intervalo de tempo T12. A memória 33 armazena dados relacionados com diferentes vetores de fase correspondentes aos intervalos de tempo T11, T12, T13,.... Neste exemplo, o vetor de fase PV1 está definido para o método de comunicação A; e o vetor de fase PV2 está definido para o método de comunicação B. A memória 33 armazena os dados relacionados com os vetores de fase PV1 e PV2 correspondentes aos intervalos de tempo T11 e T12, respetivamente.

O bloco PHY PLC 42D emite os dados de intervalo atuais no circuito de cruzamento zero 63 (etapa S22). Mais especificamente, o modem 10C1 reconhece, a partir da voltagem AC1 de corrente alternada comercial no circuito de cruzamento zero 63, que um cruzamento zero ZC está no tempo t42. Cada modem 10 inclui um contador (não mostrado) e armazena dados que indicam as durações de tempo dos intervalos de tempo. Portanto, cada modem 10 pode especificar quantos intervalos de tempo existem entre o intervalo de tempo atual e o cruzamento zero ZC, tanto pelo tempo decorrido desde o cruzamento zero ZC e como pela largura de tempo do intervalo de tempo.

No tempo t43, por exemplo, o bloco PHY PLC 42D do modem 10C1 reconhece que um tempo decorrido a partir do cruzamento zero ZC é uma duração de tempo por intervalo de tempo, e determina que o intervalo de tempo atual é "T12". Como resultado, o controlador 405 do bloco PHY PLC 42D recupera, a partir da memória 33, os dados relacionados com o vetor de fase PV2 correspondente ao intervalo de tempo T12.

Em seguida, o rotor de fase 402 do bloco PHY PLC 42D multiplica o sinal recebido com transformada FFT pelo vetor de fase PV2, de modo a rodar a fase de cada subportadora (etapa S23). O rotor de fase 405 do bloco PHY PLC 42D faz uma determinação de quadrante em cada uma das subportadoras com rotação de fase (etapa S24), tal como com as etapas 13 e 15 descritas na Fig. 18. As etapas S25 e S26 são idênticas às etapas S14 (ou S17) e S18, e as suas descrições são assim omitidas.

No intervalo de tempo T12, os vetores de fase dos dois sinais de pedido RSa e RSb são emitidos tal como mostrado na Fig. 19 (a). Conforme descrito acima, no entanto, o modem 10C1 roda as fases das subportadoras pelo vetor de fase PV2, e portanto apenas deteta o sinal de pedido RSb.

Conforme descrito acima, na quarta forma de realização, cada modem 10 roda as fases das subportadoras do sinal de pedido RS emitido no intervalo de tempo pelo vetor de fase que corresponde ao intervalo de tempo. Isto permite uma deteção fiável dos sinais de pedido RS emitidos em cada intervalo de tempo, mesmo quando existe uma diferença de tempo entre as voltagens ACs de corrente alternada.

Na quarta forma de realização acima descrita, foram fornecidas descrições para o caso onde diferentes vetores de fase estão definidos para diferentes intervalos de tempo T11, T12, ..., T17. No entanto, não é necessário definir diferentes vetores de fase para os respetivos intervalos de tempo. Os vetores de fase podem ser diferenciados de forma fiável quando os vetores de fase com diferentes graus de rotação (por exemplo, PV1 e PV2) são definidos pelo menos para intervalos de tempo adjacentes (por exemplo, T11 e T12).

Quinta Forma de Realização

O sistema de comunicação 100 de acordo com a quinta forma de realização é idêntico ao descrito na primeira forma de realização, e as suas descrições são assim omitidas. O aparelho de comunicação de acordo com a quinta forma de realização é o modem 10 descrito na primeira forma de realização, e as suas descrições são assim omitidas. A configuração do circuito do modem 10 de acordo com a quinta forma de realização é idêntica à das Figs. 15 e 16, e as suas descrições são assim omitidas.

Em seguida é descrito um exemplo de uma operação específica do modem 10 de acordo com a quinta forma de realização, com referência às Figs. 21 e 22. A Fig. 21 é um gráfico de tempo que ilustra um exemplo de operação de uma pluralidade de modems 10, de acordo com a quinta forma de realização. A Fig. 22 é um fluxograma que ilustra um processo de modificação de um vetor de fase de acordo com a quinta forma de realização. O processo de deteção de um sinal de pedido RS é idêntico ao descrito com referência à Fig. 20 na quarta forma de realização.

Em seguida é descrito um processo de modificação do vetor de fase realizado pelo modem 10A1. O modem 10A1 procura por um pedido de sinal RS durante o período de controlo T_c (etapa S31). Por exemplo, é assumido que o controlador 405 (ver Fig. 16) do bloco PHY PLC 42D do modem 10A1 deteta um cruzamento zero ZC no circuito de cruzamento zero 63 (ver Fig. 15) no tempo t_{81} mostrado na Fig. 21. O controlador 405 determina se o sinal de pedido RS é emitido ou não entre os tempos t_{81} e t_{82} . O método de deteção de portadora é idêntico ao descrito na Fig. 18, e as suas descrições são assim omitidas.

Na quinta forma de realização, cada intervalo de tempo durante o período de controlo T_c é atribuído a métodos de comunicação na ordem de "C", "A" e "B". Quando a comunicação de dados é realizada através dos métodos de comunicação A, B, ..., o período de dados T_d é dividido no tempo nos métodos de comunicação A, B, Quando a comunicação de dados é realizada através dos métodos de comunicação A, B, ... e C, uma banda de frequência de 16-30MHz é atribuída aos métodos de comunicação A, B, ..., e uma banda de 2-16MHz é atribuída ao método de comunicação C, dividindo assim a banda de frequência utilizada para a comunicação por circuito elétrico. A memória 33 de cada modem 10 armazena dados incluindo estas atribuições de intervalos de tempo e qual o esquema de acesso múltiplo empregue quando um pedido de sinal RS é emitido.

O modem 10A1 determina se um canal desejado tem ou não uma vaga (etapa S32). Um canal apenas tem de ser, pelo menos, uma das bandas de tempo e de frequência, e uma banda de frequência é usada neste exemplo. Quando o modem 10A1 deseja utilizar a banda de frequência 2-30MHz e quando nenhum sinal de pedido RS é emitido entre os tempos t_{81} e t_{82} , o controlador 405 do bloco PHY PLC 42D do modem 10A1 determina que o canal desejado tem uma vaga (etapa S32: Sim), uma vez que o método de comunicação C não realiza comunicação de dados durante o período de dados T_d seguinte (entre os tempos t_{84} e t_{86}), e termina o processo.

Assim, o modem 10A1 realiza comunicação de dados utilizando a banda de frequência de 2-30MHz sem a realização de um processo de modificação do vetor de fase no tempo t_{84} . Neste caso, uma vez que o modem 10B1 emite um sinal de pedido RS no tempo t_{83} , o modem 10A1 deteta o sinal de pedido RS emitido a partir do modem 10B1; e os modems 10A1

e 10B1 alternadamente realizam comunicação de dados durante o período de dados T_d .

Além disso, na Fig. 21, as durações de tempo do período de controlo T_c e do período de dados T_d são iguais a dois ciclos de voltagem AC de corrente alternada comercial. No entanto, isto é arbitrário, desde que seja mais de $1/6$ do ciclo de voltagem AC de corrente alternada comercial. Particularmente, é preferível que $1/2$ ciclo seja usado para uma fase única, e $1/6$ ou mais ciclo seja usado para três fases. Isto elimina a necessidade de determinar se a voltagem AC de corrente alternada comercial é aumentada ou diminuída, mesmo quando a forma de onda da voltagem AC de corrente alternada comercial é invertida por uma direção de inserção invertida de um par de terminais de ficha.

As durações de tempo não precisam de ser divididas de igual forma para a divisão de dados da comunicação de dados. Por exemplo, uma das durações de tempo pode ser mais longa do que as outras. Embora na Fig. 21, a comunicação de dados seja realizada três vezes para um método de comunicação de dados durante um período de T_d , o número de realização da comunicação de dados é arbitrário.

No tempo t_{86} , o modem 10A1 inicia o processo descrito na Fig. 22, e procura novamente um sinal de pedido RS (etapa S31). Ao mesmo tempo, o modem 10A1 determina se um canal desejado (banda de frequência) tem uma vaga ou não (etapa S32). O controlador 405 do bloco PHY PLC 42D do modem 10A1 determina se um sinal de pedido RS é emitido entre o tempo t_{86} e t_{87} . Tal como mostrado na Fig. 21, uma vez que o modem 10C1 emite um sinal de pedido RS, o controlador 405 determina que o canal desejado não tem vaga uma vez que o método de comunicação C realiza comunicação de dados

durante o período de dados Td seguinte entre os tempos t84 e t86 (etapa S32: Não).

O controlador 405 do bloco PHY PLC 42D do modem 10A1 modifica o vetor de fase correspondente ao canal (banda de frequência) (etapa S32). Neste exemplo, a memória 33 armazena os dados relacionados com o vetor de fase PV1, que corresponde à banda de frequência de 2-30MHz, e os dados relacionados com o vetor de fase PV2, que corresponde à banda de frequência de 16-30MHz. Além disso, o vetor de fase PV1 está definido para o modem 10A1 como um vetor de fase entre os tempos t81 e t87.

O método de comunicação C realiza comunicação de dados (uma vez que a banda de frequência de 2-16MHz não pode ser usada), durante o período de dados Td seguinte (entre os tempos t86 e t89), o controlador 405 do bloco PHY PLC 42D do modem 10A1 recupera, a partir da memória 33, os dados relacionados com o vetor de fase correspondente à banda de frequência de 16-30MHz. Por outras palavras, o controlador 405 recupera, a partir da memória 33, os dados relacionados com o vetor de fase PV2; e o rotor de fase 408 do bloco PHY PLC 42D do modem 10A1 modifica o vetor de fase para PV2 (etapa S32). O processo de modificação do vetor de fase foi descrito em detalhe na quarta forma de realização, e as suas descrições são assim omitidas.

Após a mudança do vetor de fase, o transformador IFFT 420 do bloco PHY PLC 42D do modem 10A1 efetua uma transformada IFFT nas subportadoras cujos vetores de fase são rodados usando PV2, de modo a gerar um sinal transmitido. O bloco PHY PLC 42D do modem 10A1 desliga a banda de frequência de 2-16MHz do sinal transmitido através do controlo do filtro passa-banda 45. O sinal transmitido na banda de frequência de 16-30MHz é emitido como um sinal de pedido RS para os

circuitos elétricos 2 através do IC controlador 46, acoplador 27, conector elétrico 12 e ficha 3. O modem 10A1 emite o sinal de pedido RS entre o tempo t87 e o tempo t88 (etapa S33) e termina o processo. O modem 10B1 realiza o mesmo processo, cujas descrições são assim omitidas. Em conformidade, durante o período de dados Td que começa no tempo t89, o modem 10C1 realiza comunicação de dados na banda de frequência de 2-16MHz e os modems 10A1 e 10B1 realizam comunicação de dados na banda de frequência de 16-30MHz.

Uma vez que o modem 10A1 modifica um vetor de fase de acordo com uma banda de frequência para um sinal de pedido RS, outros modems 10B1, 10C1,... podem facilmente especificar a banda de frequência utilizada para o sinal de pedido RS, mesmo quando o estado do circuito elétrico está deteriorado. Os mesmos efeitos podem ser obtidos quando qualquer outro modem 10 diferencia o sinal de pedido RS.

Tal como descrito acima, na quinta forma de realização, um vetor de fase é modificado de acordo com uma banda de frequência utilizada para um sinal de pedido RS. Por conseguinte, a banda de frequência utilizada para o sinal de pedido RS pode ser suavemente especificada apesar das alterações do estado do circuito elétrico. Como resultado, um vetor de fase pode ser suavemente reconhecido, mesmo quando o estado do circuito elétrico está deteriorado.

Na terceira à quinta formas de realização acima descritas, foram fornecidas descrições para o caso onde um sinal de pedido RS é emitido num tempo relacionado com um cruzamento zero como um ponto de referência. No entanto, um tal tempo não precisa de ser referenciado para um cruzamento zero. Por exemplo, um tempo pode ser referenciado de forma arbitrária, desde que seja onde a voltagem AC de corrente

alternada comercial atinge um valor de voltagem predeterminado (por exemplo, 10V) e começa no ponto de tempo detetado.

Na primeira à quinta formas de realização acima descritas, foram fornecidas descrições para um circuito elétrico como um exemplo de um circuito de transmissão que realiza a transmissão de um sinal de controlo e comunicação de dados. No entanto, um circuito que não um circuito elétrico também pode ser usado. Por exemplo, tanto a cablagem com fios como a cablagem sem fios podem também ser utilizadas como circuitos de transmissão. Para um circuito de transmissão com fios, por exemplo, vários cabos, tais como um cabo coaxial, um circuito telefónico, e um circuito de altifalante podem ser utilizados.

Na primeira à quinta formas de realização acima descritas, uma modificação do vetor de fase foi referida como a "rodando a fase de uma subportadora". Isto é o mesmo que rodar um ponto de sinal no plano de coordenadas complexas. Além disso, o "vetor de fase" definido na especificação é um conjunto de valores indicando um grau de rotação através do qual o ponto de sinal de cada subportadora é rodado no plano de coordenadas complexas, cada subportadora constituindo um sinal de multi-portadora tal como um sinal OFDM. O "vetor de fase" é portanto uma combinação de valores para equalizar as formas de onda do tempo do sinal de multi-portadora (suprimindo um pico no eixo do tempo). Um vetor de fase tem dois tipos, isto é, um valor fixo, que é uma combinação de valores predeterminados, e um valor variável, que é uma combinação de valores variados de acordo com condições predeterminadas. Tais condições predeterminadas incluem um deslocamento cíclico e um valor aleatório. Além disso, um vetor de fase é também referido como uma "fase de portadora". Neste caso, um valor fixo é

referido como uma "fase de portadora determinística", e um valor variável é referido como uma "fase de portadora aleatória". O sinal de pedido RS acima descrito é também referido como um sinal CDFC (Função de Coordenação Vulgarmente Distribuída - *Commonly Distributed Coordination Function*).

A primeira à quinta formas de realização acima descritas são descritas individualmente. No entanto, estas formas de realização também podem ser combinadas conforme for necessário.

O aparelho de comunicação e o método de comunicação de acordo com a presente invenção são úteis para a comunicação por circuito elétrico particularmente em habitações coletivas tais como um apartamento e um condomínio devido à sua capacidade de comunicar e ao mesmo tempo evitar interferência entre os sinais, quando uma pluralidade de aparelhos de comunicação usando diferentes métodos de comunicação estão conectados a um circuito de transmissão comum.

Deverá ser notado que os exemplos anteriores foram fornecidos meramente com a finalidade de explicação e não devem ser interpretados como limitativos da presente invenção. Embora a presente invenção tenha sido descrita com referência a formas de realização exemplificativas, deverá entender-se que as palavras que foram aqui utilizadas são palavras de descrição e ilustração, e não palavras de limitação. Podem ser feitas alterações dentro do âmbito das reivindicações em anexo, tal como presentemente indicado e tal como corrigido, sem se sair do âmbito e do espírito da presente invenção nos seus aspetos. Embora a presente invenção tenha sido aqui descrita com referência a estruturas, materiais e formas de realização

específicas, a presente invenção não se destina a ser limitada aos pormenores aqui divulgados; em vez disso, a presente invenção estende-se a todas as estruturas, métodos e utilizações funcionalmente equivalentes, tais como as que estão dentro do âmbito das reivindicações em anexo.

A presente invenção não está limitada às formas de realização acima descritas, e várias variações e modificações podem ser possíveis sem se sair do âmbito da presente invenção.

Aplicação Industrial

A presente invenção é capaz de detetar facilmente sinais emitidos a partir de outros aparelhos de comunicação, que utilizam diferentes métodos de comunicação e estão conectados a um circuito de transmissão comum, evitando ao mesmo tempo interferência entre sinais sem realizar uma modulação e outros processos relativamente pesados.

Segue-se uma lista de outros exemplos da invenção:

1 Um aparelho de comunicação para ser capaz de conectar a um circuito elétrico conectado a pelo menos um primeiro aparelho de comunicação e a um segundo aparelho de comunicação, o primeiro aparelho de comunicação sendo capaz de realizar uma transmissão de dados com o referido aparelho de comunicação, e o segundo aparelho de comunicação sendo incapaz de realizar a transmissão de dados com o referido aparelho de comunicação, o referido aparelho de comunicação compreendendo:

um recetor para receber um sinal a partir do segundo aparelho de comunicação;

um detetor de portadora para detecção de dados predeterminados no sinal;

uma unidade de definição de canal para a definição de pelo menos um de tempo e banda de frequência utilizados para o primeiro aparelho de comunicação quando o detetor de portadora deteta os dados predeterminados, o tempo ou a banda de frequência utilizados para o primeiro aparelho de comunicação sendo diferentes de um tempo ou de uma banda de frequência utilizados para o segundo aparelho de comunicação; e

um transmissor para realizar a transmissão de dados com o primeiro aparelho de comunicação em pelo menos um de tempo e banda de frequência utilizados para o primeiro aparelho de comunicação.

2 O aparelho de comunicação com as características da forma de realização 1, em que o sinal é um sinal de multi-portadora incluindo uma pluralidade de subportadoras.

3 O aparelho de comunicação com as características da forma de realização 2, compreendendo ainda:

um rotor de fase para rodar a fase da pluralidade de subportadoras com um vetor de fase, o vetor de fase representando um grau de rotação predeterminado,

em que o detetor de portadora deteta os dados predeterminados no sinal de multi-portadora incluindo a pluralidade de subportadoras cuja fase é rodada com o vetor de fase.

4 O aparelho de comunicação com as características da forma de realização 3,

em que o recetor recebe adicionalmente um sinal de multi-portadora a partir do primeiro aparelho de comunicação, o vetor de fase utilizado pelo primeiro aparelho de comunicação é diferente do vetor de fase utilizado pelo segundo aparelho de comunicação.

5 O aparelho de comunicação com as características da forma de realização 4,

em que a banda de frequência utilizada pelo primeiro aparelho de comunicação é diferente da banda de frequência utilizada pelo segundo aparelho de comunicação.

6 O aparelho de comunicação com as características da forma de realização 4,

em que há uma relação de uma sequência PN entre o vetor de fase utilizado pelo primeiro aparelho de comunicação e o vetor de fase usado pelo segundo aparelho de comunicação.

7 O aparelho de comunicação com as características da forma de realização 6,

em que a sequência PN é uma sequência M.

8 O aparelho de comunicação com as características da forma de realização 3,

em que o recetor recebe ainda um sinal de sincronização, e o vetor de fase que corresponde ao sinal de sincronização é diferente do vetor de fase que corresponde ao sinal de multi-portadora.

9 O aparelho de comunicação com as características da forma de realização 8,

em que a banda de frequência do sinal de sincronização é diferente da banda de frequência do sinal de multi-portadora.

10 O aparelho de comunicação com as características da forma de realização 8,

em que há uma relação de uma sequência PN entre o vetor de fase que corresponde ao sinal de sincronização e o vetor de fase que corresponde ao sinal de multi-portadora.

11 O aparelho de comunicação com as características da forma de realização 10,

em que a sequência PN é uma sequência M.

12 O aparelho de comunicação com as características da forma de realização 3,

em que o recetor recebe ainda um sinal de sincronização, o sinal de multi-portadora é emitido num tempo predeterminado com base no sinal de sincronização.

13 O aparelho de comunicação com as características da forma de realização 1, compreendendo ainda:

um detetor de ponto de tempo para a deteção de um ponto de tempo em que a voltagem alternada transmitida para o circuito elétrico atinge um valor de voltagem predeterminado, o sinal de multi-portadora é emitido num tempo predeterminado com base no ponto de tempo.

14 Um circuito integrado para ser capaz de conectar a um circuito elétrico conectado a pelo menos um primeiro aparelho de comunicação e a um segundo aparelho de comunicação, o primeiro aparelho de comunicação sendo capaz de realizar uma transmissão de dados com o referido circuito integrado, e o segundo aparelho de comunicação sendo incapaz de realizar a transmissão de dados com o referido circuito integrado, o referido circuito integrado compreendendo:

um recetor para receber um sinal a partir do segundo aparelho de comunicação;

um detetor de portadora para deteção de dados predeterminados no sinal;

uma unidade de definição de canal para a definição de pelo menos um de tempo e banda de frequência utilizados para o primeiro aparelho de comunicação quando o detetor de portadora deteta os dados predeterminados, o tempo ou a banda de frequência utilizados para o primeiro aparelho de comunicação sendo diferentes de um tempo ou de uma banda de frequência utilizados para o segundo aparelho de comunicação; e

um transmissor para realizar a transmissão de dados com o primeiro aparelho de comunicação em pelo menos um de tempo e banda de frequência utilizados para o primeiro aparelho de comunicação.

15 Um método de comunicação para o controlo de transmissão de dados que um aparelho de comunicação realiza através de um circuito elétrico conectado a pelo menos um primeiro aparelho de comunicação e a um segundo aparelho de comunicação, o primeiro aparelho de comunicação sendo capaz

de realizar a transmissão de dados com o referido aparelho de comunicação, e o segundo aparelho de comunicação sendo incapaz de realizar a transmissão de dados com o referido aparelho de comunicação, o referido método de comunicação compreendendo:

receber um sinal a partir do segundo aparelho de comunicação;

detetar dados predeterminados no sinal;

definir pelo menos um de tempo e banda de frequência utilizados para o primeiro aparelho de comunicação, quando o detetor de portadora deteta os dados predeterminados, o tempo ou a banda de frequência utilizados para o primeiro aparelho de comunicação sendo diferentes de um tempo ou de uma banda de frequência utilizados para o segundo aparelho de comunicação; e

realizar a transmissão de dados com o primeiro aparelho de comunicação em pelo menos um de tempo e banda de frequência utilizados para o primeiro aparelho de comunicação.

Lisboa, 30 de Abril de 2013

REIVINDICAÇÕES

1. Um aparelho de comunicação de circuito elétrico (10) para a transmissão de um sinal de multi-portadora, incluindo uma pluralidade de subportadoras para outro aparelho de comunicação (10) através de um circuito elétrico (2), compreendendo:

uma secção de definição de banda (405) configurada para definir pelo menos uma de uma banda de tempo e uma banda de frequência; e

uma secção de comunicação (22) configurada para realizar comunicação com o outro aparelho de comunicação (10) através do circuito elétrico, através do uso de pelo menos um de banda de tempo e banda de frequência, que são definidas pela secção de definição de banda (405),

caracterizado por

uma secção de rotação de fase (408) configurada para rodar a fase de pelo menos uma subportadora entre a pluralidade de subportadoras, através da utilização de um vetor de fase, e

uma secção de emissão de sinal de multi-portadora (410) configurada para emitir o sinal de multi-portadora em que a fase de pelo menos uma subportadora é rodada com o vetor de fase,

e em que

a secção de definição de banda (405) é configurada para definir pelo menos uma da banda de tempo e da banda de frequência, com base no vetor de fase com o qual a fase do sinal de multi-portadora é rodada, que é emitido para o circuito elétrico (2) pela secção de emissão do sinal de multi-portadora (410).

2. O aparelho de comunicação por circuito elétrico (10) de acordo com a reivindicação 1, o aparelho de comunicação compreendendo ainda uma secção de deteção (402, 405) configurada para detetar o sinal de multi-portadora no circuito elétrico (2), em que a secção de emissão do sinal de multi-portadora (410) emite um primeiro sinal de multi-portadora num primeiro tempo predeterminado, a secção de deteção (402, 405) deteta um segundo sinal de multi-portadora no circuito elétrico (2) num segundo tempo predeterminado que difere do primeiro tempo predeterminado, e a secção de definição de banda (405) define pelo menos uma da banda de tempo e da banda de frequência, com base no vetor de fase com o qual a fase do primeiro sinal de multi-portadora e do segundo sinal de multi-portadora é rodada, respetivamente.

3. O aparelho de comunicação por circuito elétrico (10) de acordo com uma das reivindicações 1 e 2, compreendendo ainda:

uma secção de deteção de ponto de tempo (63) configurada para detetar um ponto de tempo em que uma voltagem alternada transmitida para o circuito elétrico (2) atinge um valor de voltagem predeterminado,

em que a secção de emissão do sinal de multi-portadora (410) emite o sinal de multi-portadora através da utilização de tempo com base no ponto de tempo detetado pela secção de deteção de ponto de tempo (63).

4. O aparelho de comunicação por circuito elétrico (10) de acordo com qualquer uma das reivindicações 1 a 3, em que o aparelho de comunicação é um circuito integrado (22, 42).

5. Um método de comunicação para a transmissão de um sinal de multi-portadora incluindo uma pluralidade de subportadoras, para outro aparelho de comunicação por circuito elétrico (10) através de um circuito elétrico (2), compreendendo as etapas de:

definir pelo menos uma de uma banda de tempo e uma banda de frequência; e

realizar comunicação com o outro aparelho de comunicação por circuito elétrico (10) através do circuito elétrico (2), pelo uso de pelo menos uma de uma banda de tempo e uma banda de frequência, que são definidas na etapa de definição de banda,

caracterizado pelas etapas adicionais de

fase de rotação de pelo menos uma subportadora entre a pluralidade de subportadoras, através da utilização de um vetor de fase; e

emissão de um sinal de multi-portadora no qual a fase de pelo menos uma subportadora é rodada com o vetor de fase;

e em que

a definição de pelo menos uma de uma banda de tempo e de uma banda de frequência é feita com base no vetor de fase com o qual a fase do sinal de multi-portadora é rodada, que é emitida para o circuito elétrico (2) na etapa de emissão do sinal de multi-portadora.

Lisboa, 30 de Abril de 2013

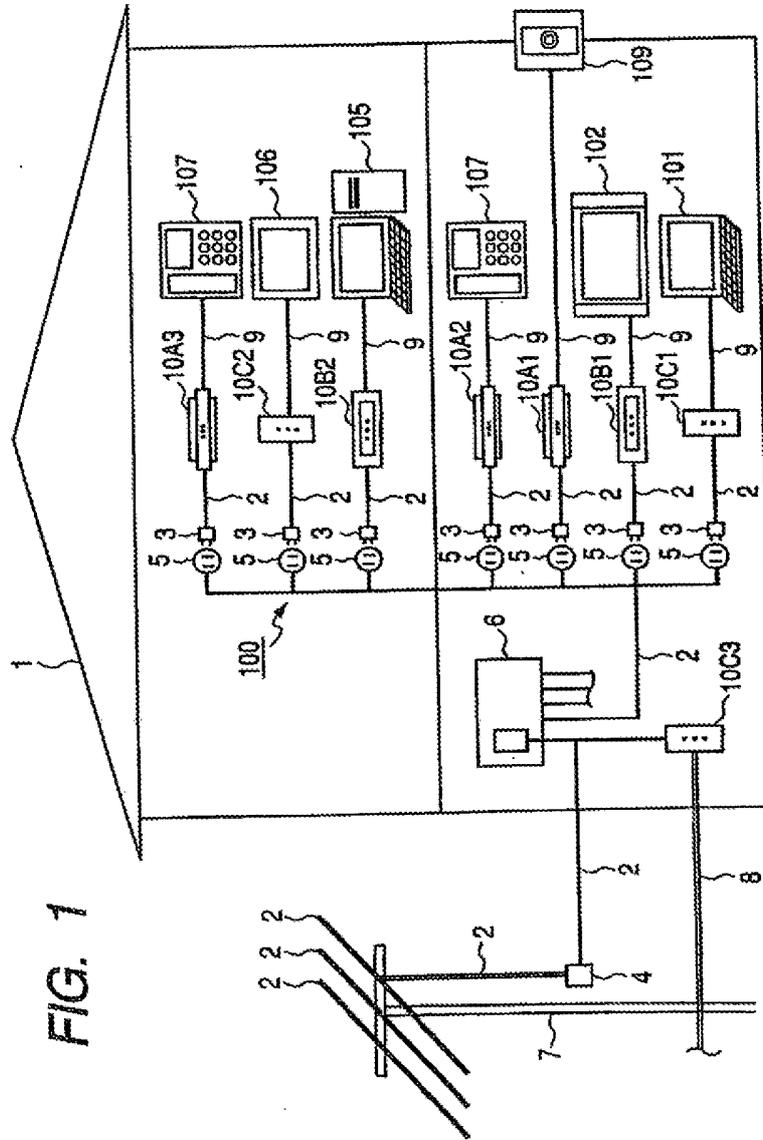


FIG. 1

FIG. 2A

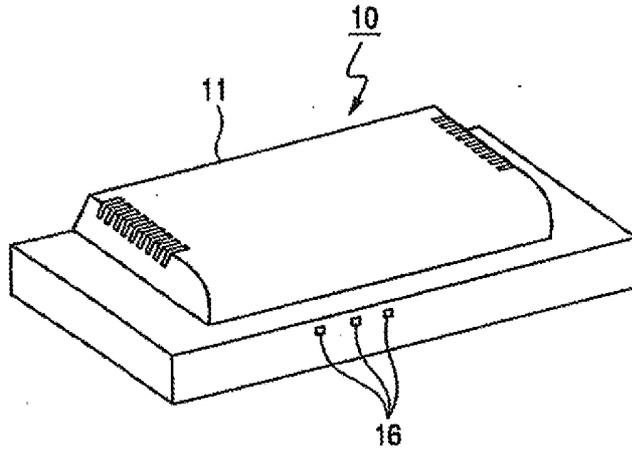


FIG. 2B

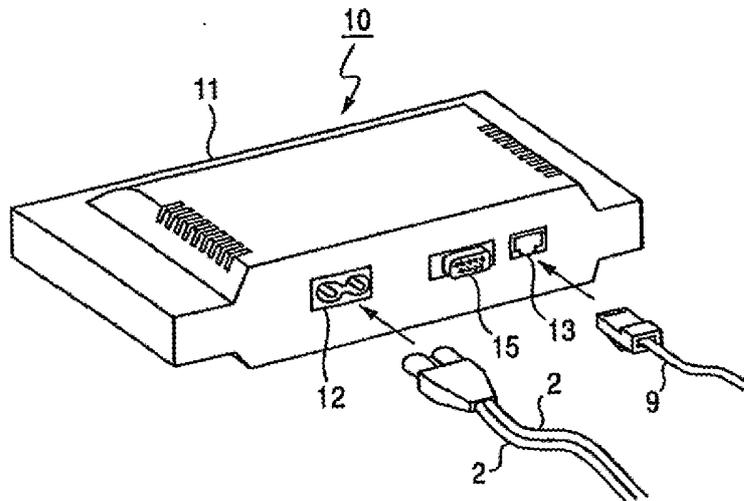
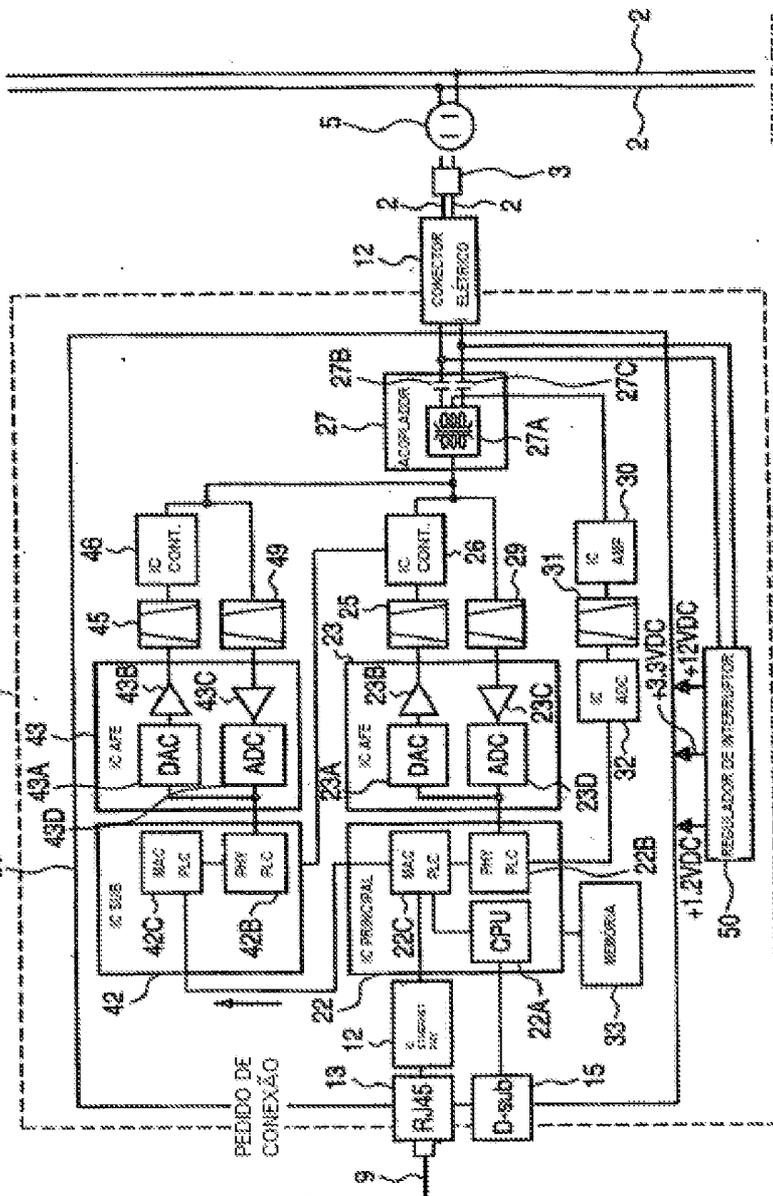


FIG. 3



CIRCUITO ELETRICO

FIG. 4

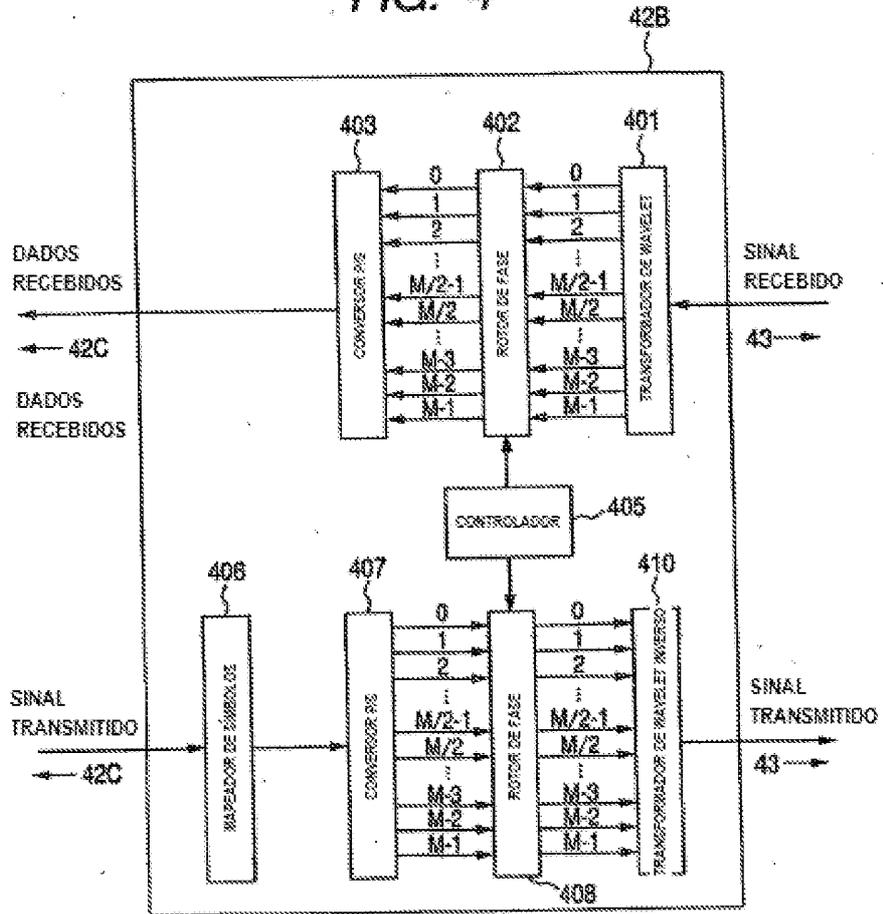


FIG. 5

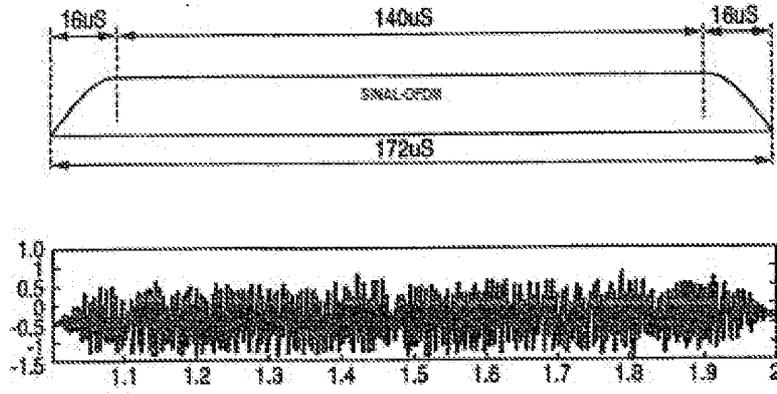


FIG. 6

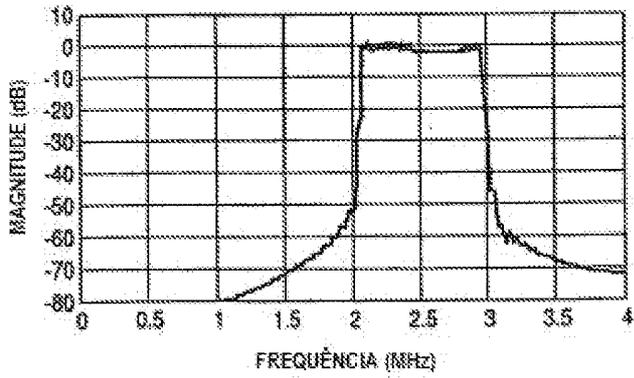


FIG. 7(a)

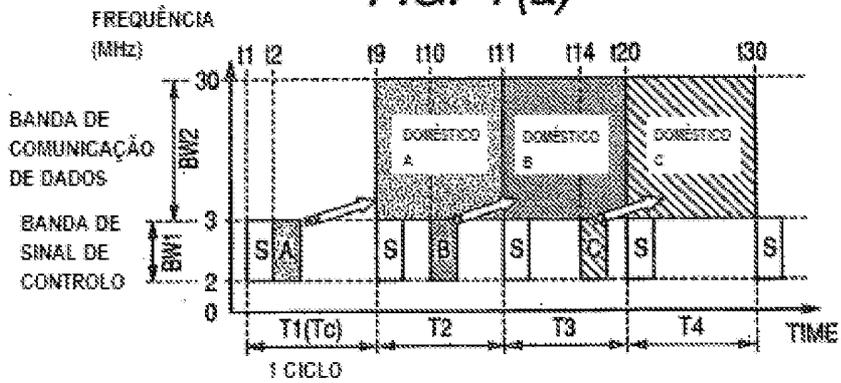


FIG. 7(b)

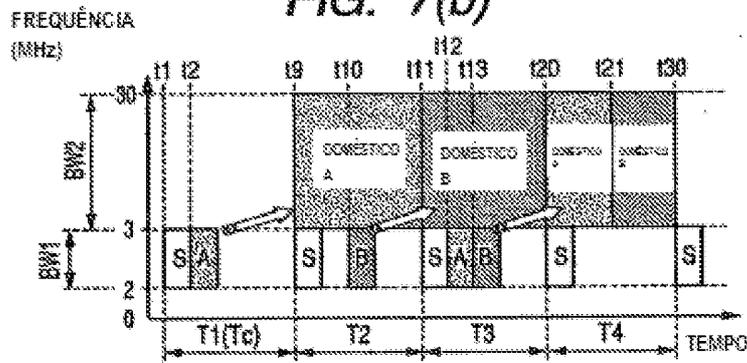


FIG. 7(c)

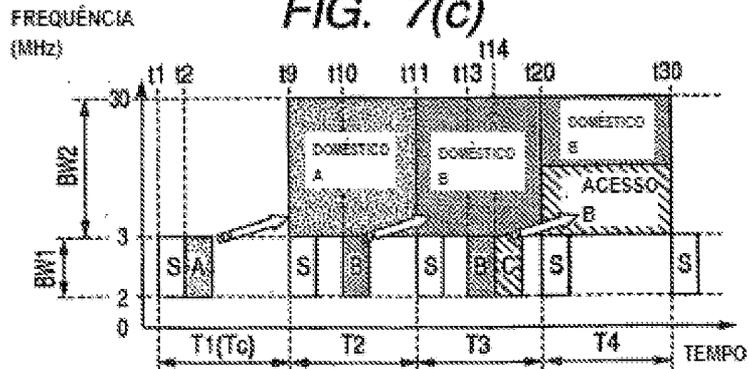


FIG. 8(a)

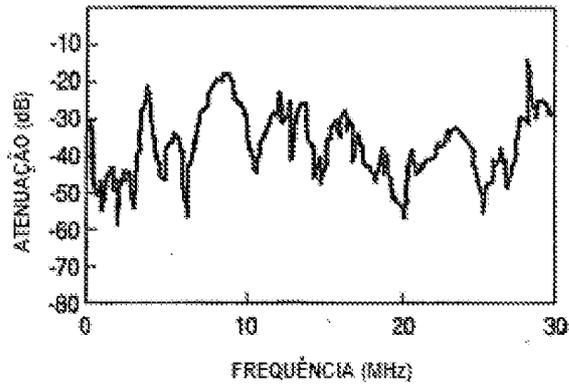


FIG. 8(b)

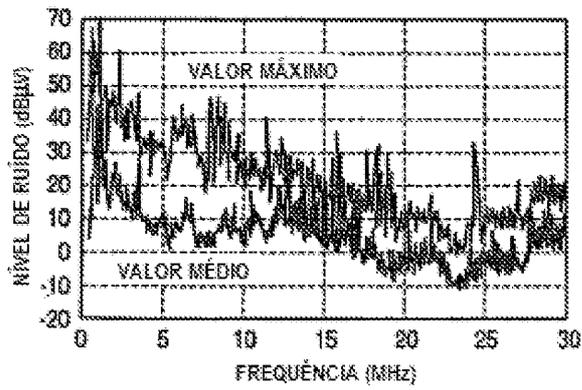


FIG. 9

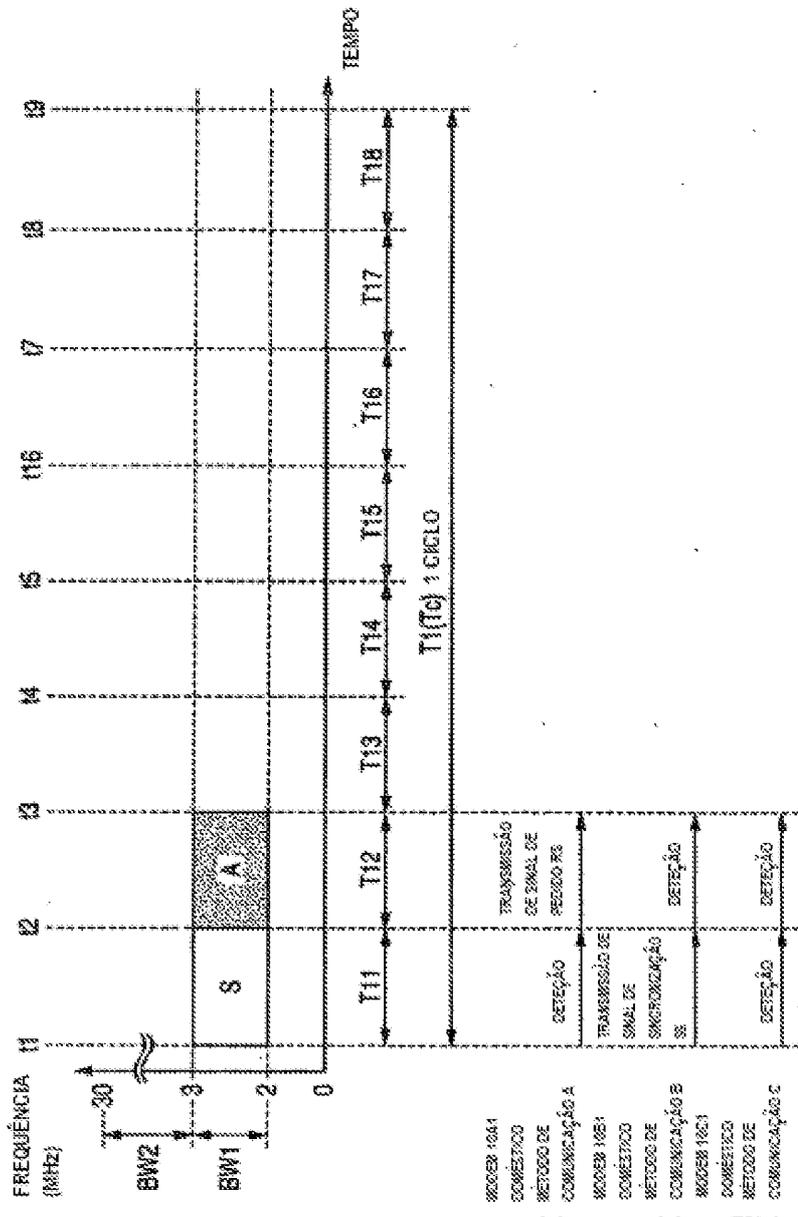


FIG. 10

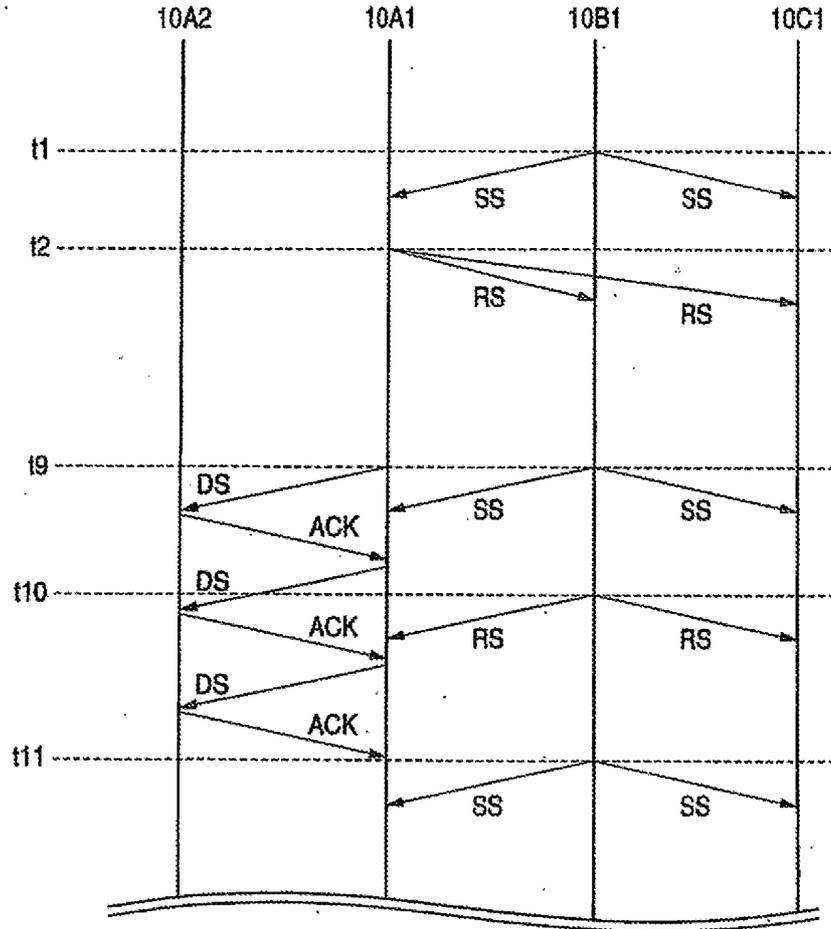
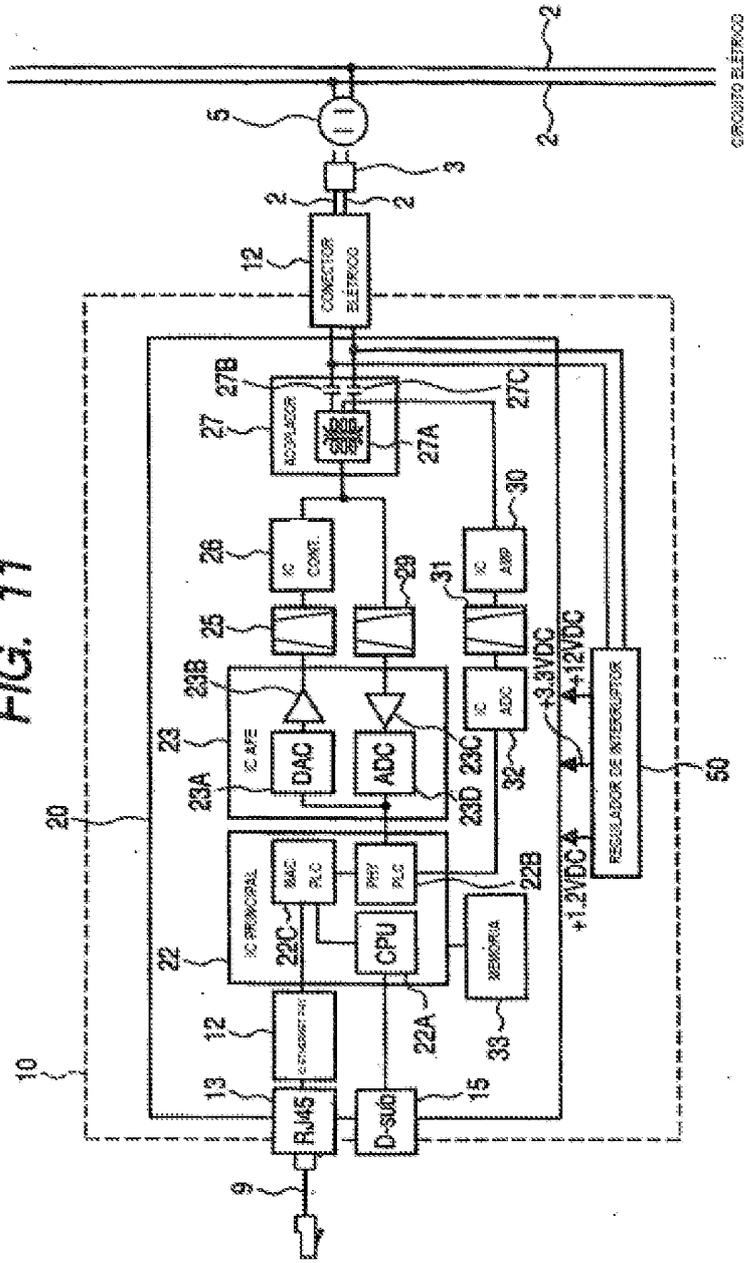


FIG. 11



GRUPO ELECTRICO

FIG. 12A

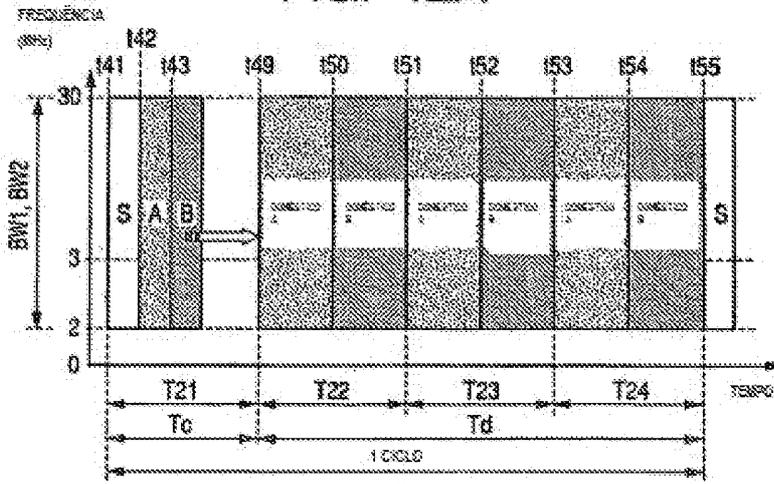


FIG. 12B

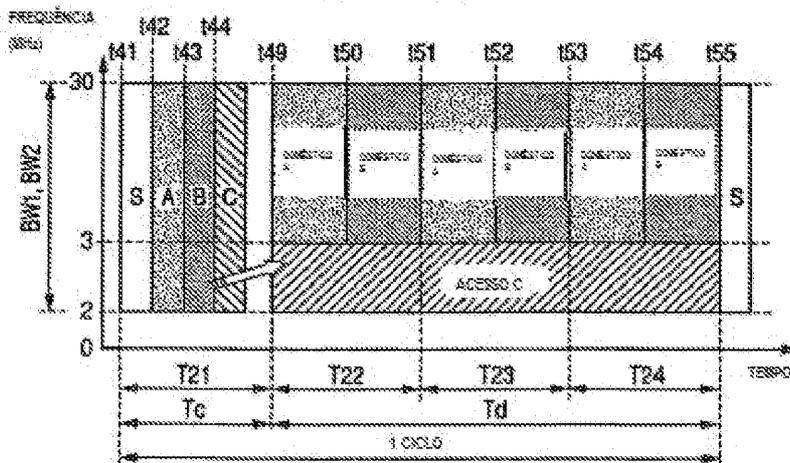


FIG. 13

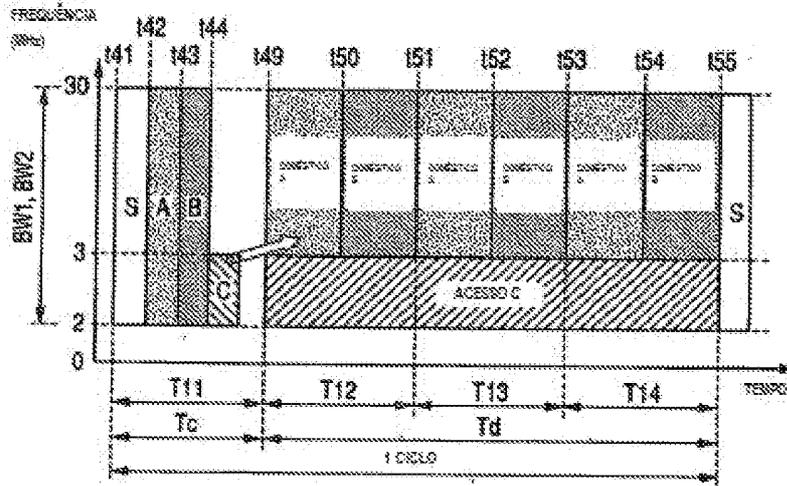


FIG. 14

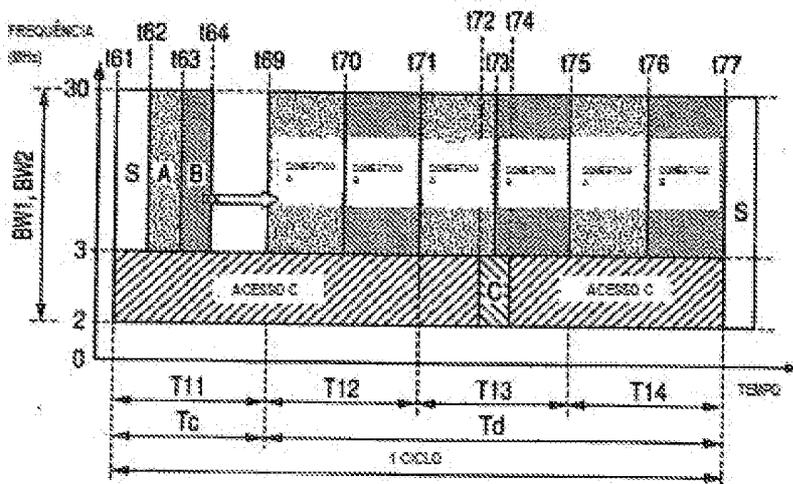


FIG. 16

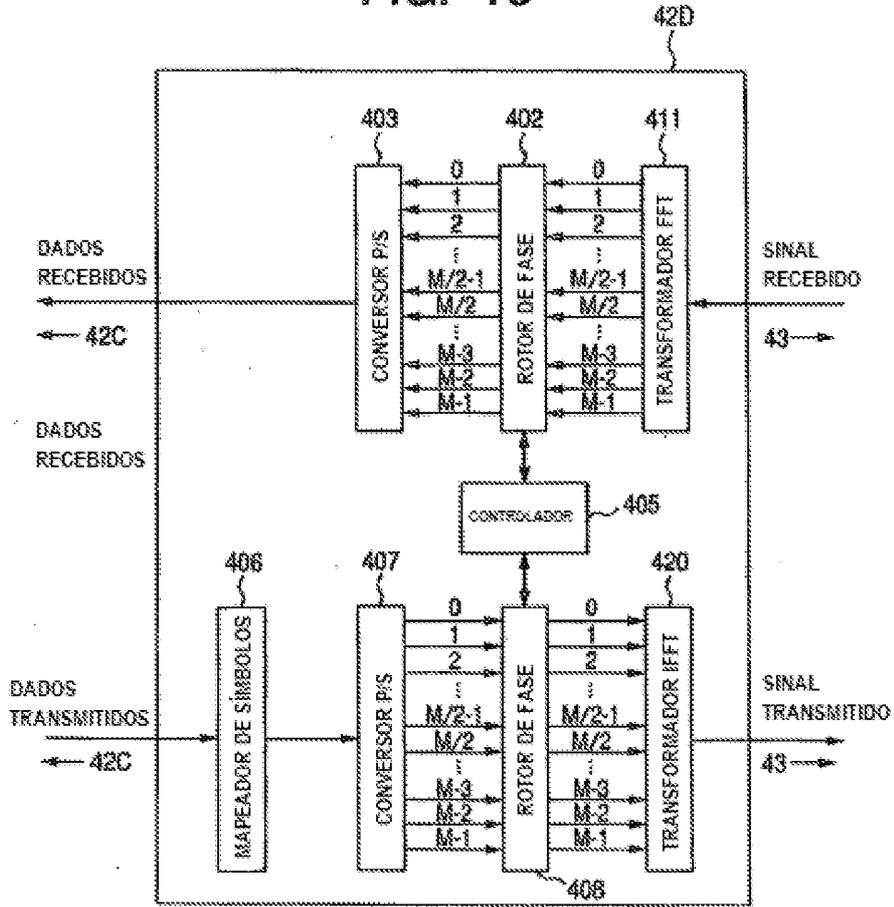


FIG. 17

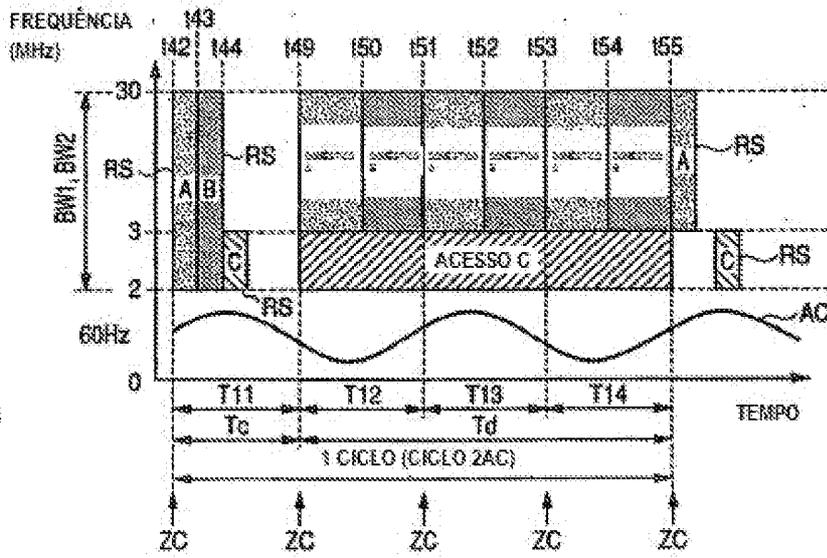


FIG. 18

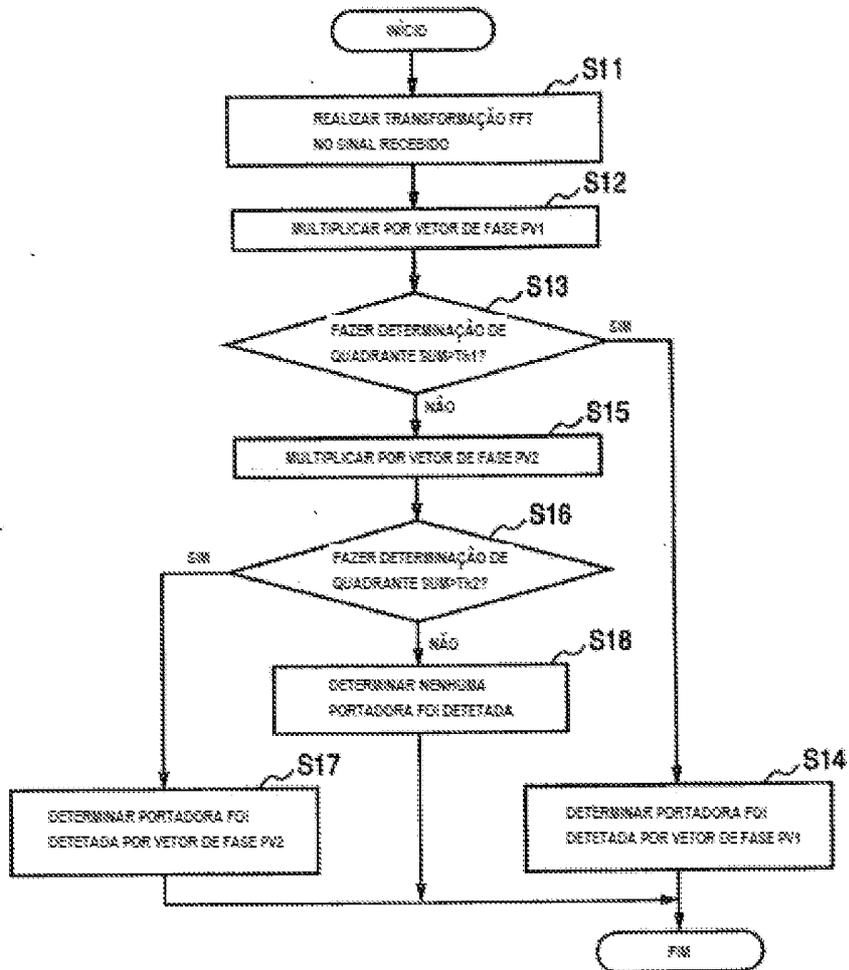


FIG. 19

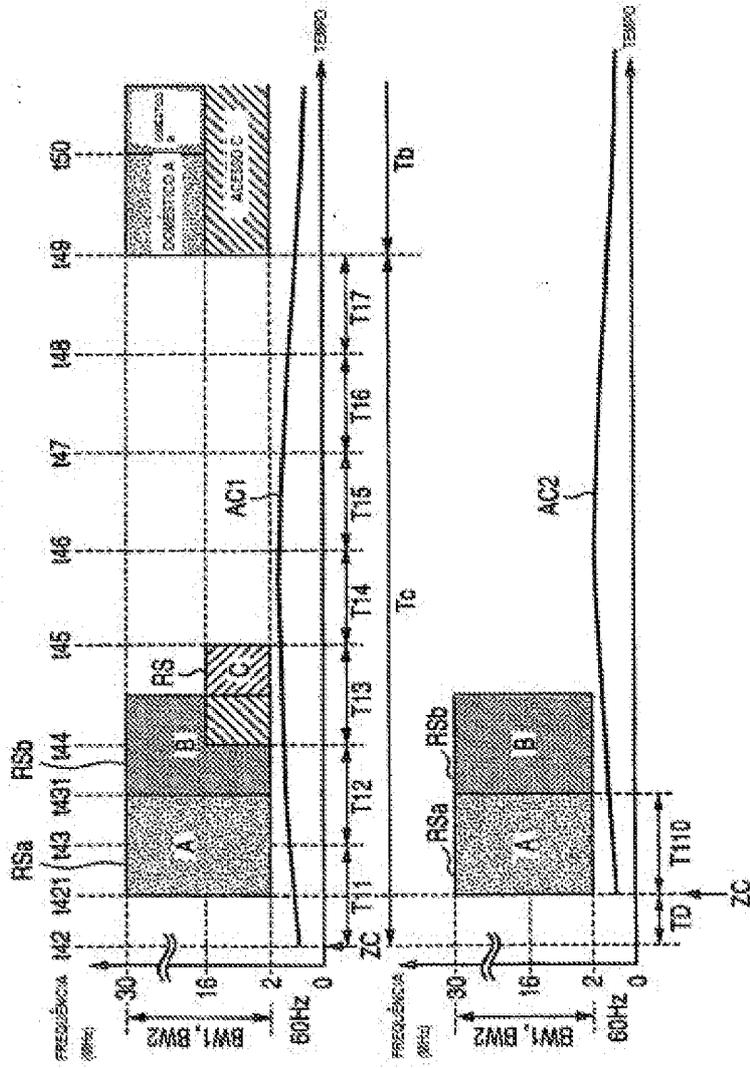


FIG. 20

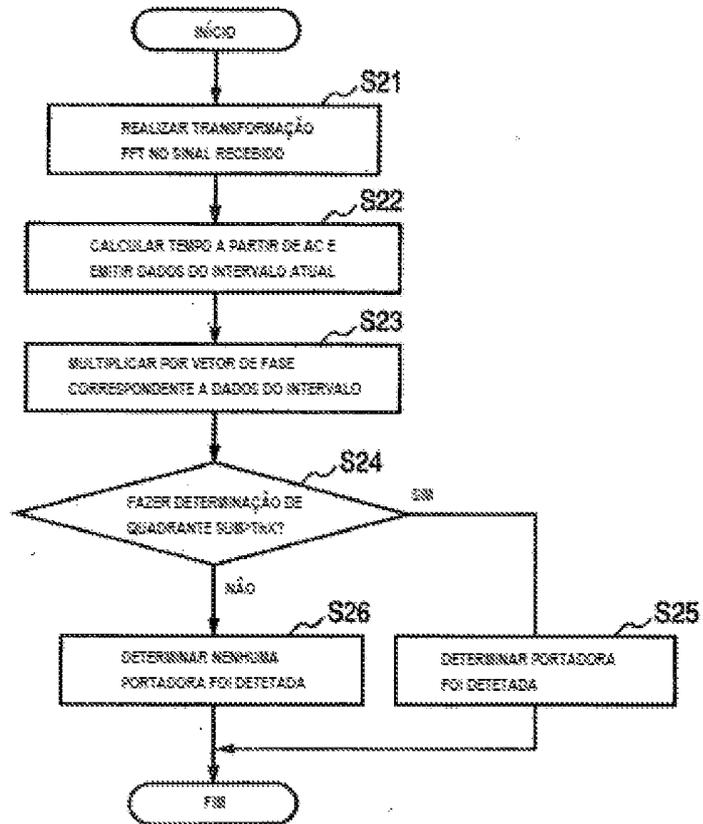


FIG. 21

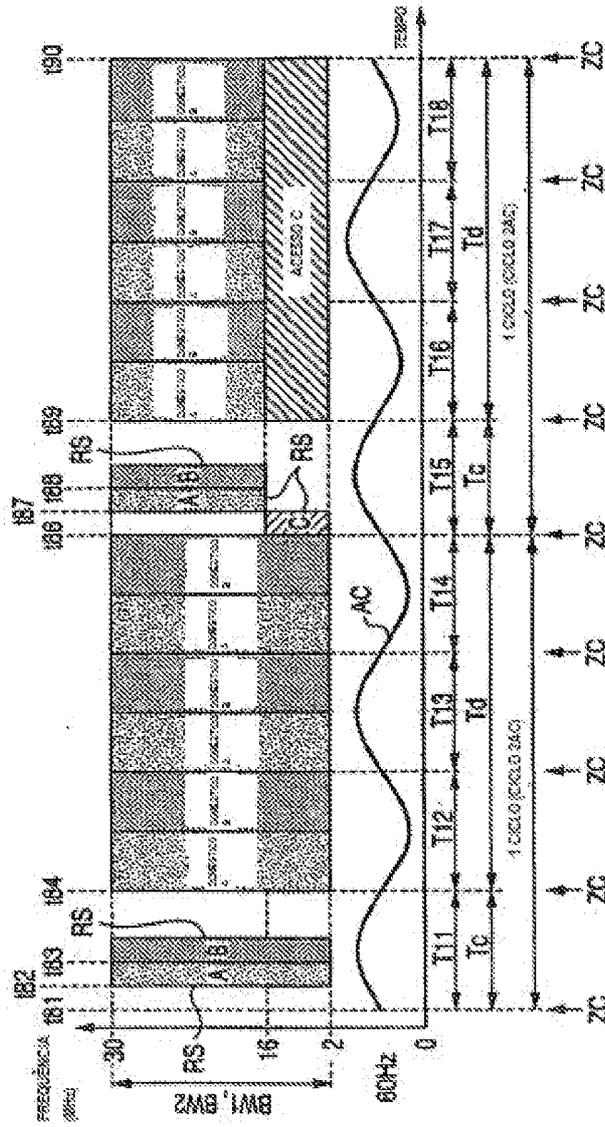


FIG. 22

