



# (12)发明专利

(10)授权公告号 CN 104244616 B

(45)授权公告日 2017.06.30

(21)申请号 201410432453.1

(22)申请日 2014.08.27

(65)同一申请的已公布的文献号

申请公布号 CN 104244616 A

(43)申请公布日 2014.12.24

(73)专利权人 华进半导体封装先导技术研发中心有限公司

地址 214000 江苏省无锡市新区太湖国际科技园菱湖大道200号中国传感网国际创新园D1栋华进半导体封装先导技术研发中心有限公司

(72)发明人 孙瑜 于中尧

(74)专利代理机构 北京品源专利代理有限公司  
11332

代理人 韩国胜 胡彬

(51)Int.Cl.

H05K 3/46(2006.01)

H05K 3/42(2006.01)

H01L 21/48(2006.01)

(56)对比文件

JP 特开2010-87524 A,2010.04.15,

CN 103987198 A,2014.08.13,

CN 103997862 A,2014.08.20,

审查员 李巧芬

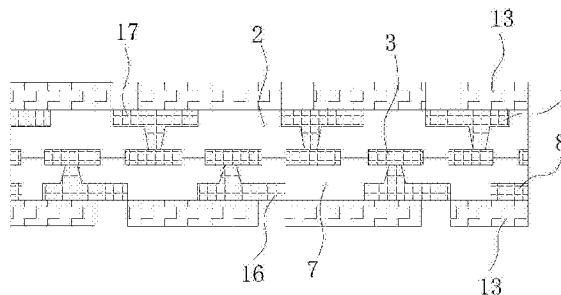
权利要求书2页 说明书4页 附图6页

(54)发明名称

一种无芯板薄型基板的制作方法

(57)摘要

本发明公开了一种无芯板薄型基板的制作方法,包括如下步骤:a.将第一铜箔、第一半固化片、第二铜箔依次层叠进行第一次压合,得到第一基板,在所述第二铜箔上制作第二电路,所述第二电路包括第一焊盘,所述第一焊盘向四周延伸形成电镀边框;b.在露出所述电镀边框的前提下,将第二半固化片、第三铜箔依次层叠在第二铜箔上并进行第二次压合,得到第二基板,分别制作第一电路、第三电路,以获得基板毛坯;c.第三次压合;d.开设第一盲孔、第二盲孔,采用电镀填孔的工艺分别将第一盲孔、第二盲孔填满,得到基板模型。本制作方法制作的无芯薄型基板为三层无芯基板,具有对称的压合条件和压合结构,实现了内层线路埋入。



1. 一种无芯板薄型基板的制作方法,其特征在于,包括如下步骤:

a. 将第一铜箔(1)、第一半固化片(2)、第二铜箔(3)依次层叠进行第一次压合,得到第一基板,在所述第二铜箔(3)上制作第二电路,所述第二电路包括导电路和第一焊盘(6),所述第一焊盘(6)向四周延伸形成电镀边框(5);

b. 在露出所述电镀边框(5)的前提下,将第二半固化片(7)、第三铜箔(8)依次层叠在第二铜箔(3)上并进行第二次压合,得到第二基板,分别在第一铜箔(1)、第三铜箔(8)上制作第一电路、第三电路,以获得基板毛坯;

c. 对上述基板毛坯进行第三次压合,以使第一半固化片(2)和第二半固化片(7)完全固化,所述第一电路、第三电路分别嵌入第一半固化片(2)、第二半固化片(7)中;

d. 在第一铜箔(1)开设第一盲孔(10)以连接第一电路与第二电路,在第三铜箔(8)开设第二盲孔(11)以连接第三电路与第二电路,采用电镀填孔的工艺分别将第一盲孔(10)、第二盲孔(11)填满,得到基板模型。

2. 根据权利要求1所述的制作方法,其特征在于:步骤d之后还包括步骤e1,切除掉所述电镀边框(5),分别在所述基板模型的两面涂覆绿油(13),并在所述绿油(13)上曝光和显影,分别露出第三电路的第二焊盘(16)、第一电路的第三焊盘(17),并分别对露出的第二焊盘(16)、第三焊盘(17)进行表面处理。

3. 根据权利要求2所述的制作方法,其特征在于:对露出的第二焊盘(16)、第三焊盘(17)进行表面处理是指在第二焊盘(16)、第三焊盘(17)表面镀金或镀镍钯金或涂覆有机保焊膜。

4. 根据权利要求1所述的制作方法,其特征在于:步骤d之后还包括步骤e2,在所述基板模型的两面分别压合第三半固化片(14),利用积层法在所述第三半固化片(14)上积层特定层数的多层线路(15),以制备多层奇数层板。

5. 根据权利要求1至4任一项权利要求所述的制作方法,其特征在于:步骤a中,所述第二电路的制备工艺为,对第一基板进行干膜前处理,然后在第一铜箔(1)和第二铜箔(3)表面分别压第一干膜(4),并对压在第二铜箔(3)表面的第一干膜(4)进行曝光和显影,然后进行蚀刻并剥离第一干膜(4),形成第二电路,对压在第一铜箔(1)表面的第一干膜(4)采取保护措施以避免曝光。

6. 根据权利要求1至4任一项权利要求所述的制作方法,其特征在于:步骤b中,所述第二半固化片(7)、第三铜箔(8)的尺寸应满足刚好露出电镀边框(5)。

7. 根据权利要求1至4任一项权利要求所述的制作方法,其特征在于:步骤b中,所述第一电路、第三电路的制备工艺为,对第二基板进行干膜前处理后,在第一铜箔(1)、第三铜箔(8)表面分别压第二干膜(9),并对第二干膜(9)进行曝光和显影,然后进行蚀刻并剥离第二干膜(9),分别形成第一电路和第三电路。

8. 根据权利要求1至4任一项权利要求所述的制作方法,其特征在于:步骤b中,采用激光钻孔的方法分别制备第一盲孔(10)、第二盲孔(11)。

9. 根据权利要求1至4任一项权利要求所述的制作方法,其特征在于:步骤d中,电镀填孔时,将电极(12)加设在所述电镀边框(5)上。

10. 根据权利要求1至4任一项权利要求所述的制作方法,其特征在于:所述第一次压合与第二次压合的条件分别为,在使得第一半固化片(2)、第二半固化片(7)具有粘度的温度

下,用真空压膜机压合15~25min;第三次压合时,在所述基板毛坯两面分别覆盖离型膜,并使用高温压机压合。

11.根据权利要求10所述的制作方法,其特征在于:使得第一半固化片(2)、第二半固化片(7)具有粘度的温度为110℃。

12.根据权利要求10所述的制作方法,其特征在于:用真空压膜机压合20min。

## 一种无芯板薄型基板的制作方法

### 技术领域

[0001] 本发明涉及基板加工领域,具体涉及一种基板制作方法,尤其涉及一种无芯板薄型基板的制作方法。

### 背景技术

[0002] Coreless基板(即无芯基板)是目前高端基板研发的热点,Coreless基板使得封装尺寸更薄更小,具有广泛的应用前景。但是,Coreless基板非常薄,用传统制作方法翘曲大,而且传统制作方法具有工艺复杂,易于翘曲,加工不易等问题。

[0003] 常规Coreless基板是在一个承载板的两面涂覆临时键合胶,再逐层制作金属线路,按照正常工艺,在承载板双面制造多层电路后,需要将两张多层无芯板从承载板表面揭下来。从制作方法上来看,这种方法是同时在承载板两侧进行基板增厚加工,可以制造奇数层基板,但是,奇数层基板由于结构不对称,导致翘曲程度非常大。

[0004] 即使是采用偶数基板,由于其叠层压合的方式是只针对承载板对称分布,而当他从承载板上揭下来后,从叠层的断面看,已经没有一个对称中心,所有层的压合条件都是有区别的,即使内层绝缘层与外层具有完全一致的材料和厚度,其经历的高温过程有很大差别,因此导致有机树脂材料本身的性质差别较大,其内应力的分布都是有差异的,按照常规的方法很难消除内部应力,因此,基板无论奇数层还是偶数层,都会不可避免地产生很大的翘曲。

[0005] 另外,常规的任意互连基板工艺,是先进行镀孔,再做电路图形。如果先制作电路图形,则要背钻或做通孔,再进行电镀,不易实现电路的任意互连,并且增加了线路厚度的控制难度。

### 发明内容

[0006] 本发明所要解决的技术问题是针对技术现状提供一种能有效避免翘曲的无芯板薄型基板的制作方法。

[0007] 本发明解决上述技术问题所采用的技术方案为:一种无芯板薄型基板的制作方法,包括如下步骤:

[0008] a.将第一铜箔、第一半固化片、第二铜箔依次层叠进行第一次压合,得到第一基板,在所述第二铜箔上制作第二电路,所述第二电路包括导电路和第一焊盘,所述第一焊盘向四周延伸形成电镀边框;

[0009] b.在露出所述电镀边框的前提下,将第二半固化片、第三铜箔依次层叠在第二铜箔上并进行第二次压合,得到第二基板,分别在第一铜箔、第三铜箔上制作第一电路、第三电路,以获得基板毛坯;

[0010] c.对上述基板毛坯进行第三次压合,以使第一半固化片和第三半固化片完全固化,所述第一电路、第三电路分别嵌入第一半固化片、第三半固化片中;

[0011] d.在第一铜箔开设第一盲孔以连接第一电路与第二电路,在第三铜箔开设第二盲

孔以连接第三电路与第二电路,采用电镀填孔的工艺分别将第一盲孔、第二盲孔填满,得到基板模型。

[0012] 其中,步骤d之后还包括步骤e1,切除掉所述电镀边框,分别在所述基板模型的两面涂覆绿油,并在绿油上曝光、显影,分别露出第三电路的第二焊盘、第一电路的第三焊盘,并分别对露出的第二焊盘、第三焊盘进行表面处理。

[0013] 其中,对露出的第二焊盘、第三焊盘进行表面处理是指在第二焊盘、第三焊盘表面镀金或镀镍钯金或涂覆有机保焊膜(OSP)。

[0014] 其中,步骤d之后还包括步骤e2,在所述基板模型的两面分别压合第三半固化片,利用积层法在所述第三半固化片上积层特定层数的线路,以制备多层奇数层板。

[0015] 步骤d之后的步骤e1、e2为两个平行操作的步骤,具体进行哪一步,根据实际需要进行选择。

[0016] 步骤a中,所述第二电路的制备工艺为,对第一基板进行干膜前处理,然后在第一铜箔和第二铜箔表面分别压第一干膜,并对压在第二铜箔表面的第一干膜进行曝光和显影,然后进行蚀刻并剥离第一干膜,形成第二电路,对压在第一铜箔表面的第一干膜采取保护措施以避免曝光。

[0017] 步骤b中,所述第二半固化片、第三铜箔的尺寸应满足刚好露出电镀边框。

[0018] 步骤b中,所述第一电路、第三电路的制备工艺为,对第二基板进行干膜前处理后,在第一铜箔、第三铜箔表面分别压第二干膜,并对第二干膜进行曝光和显影,然后进行蚀刻并剥离第二干膜,分别形成第一电路和第三电路。

[0019] 步骤b中,采用激光钻孔的方法分别制备第一盲孔、第二盲孔。

[0020] 步骤d中,电镀填孔时,将电极加设在所述电镀边框上,

[0021] 其中,所述第一次压合与第二次压合的条件分别为,在使得第一半固化片、第二半固化片具有粘度的温度下,优选温度110℃,用真空压膜机压合15~25min,优选压合20min;第三次压合时,在所述基板毛坯两面分别覆盖离型膜,并使用高温压机压合。

[0022] 在上述技术方案中,半固化片(第一半固化片、第二半固化片、第三半固化片)充当着具有绝缘功能的介质层。

[0023] 本发明将第一半固化片在一定的低温下进行预固化,并在低温下将第一半固化片表面制造出中间层线路(即第一电路),再与另一张预留出电镀边的第二半固化片和第三铜箔进行一次高温真空压合,形成一个具有三层线路的电路板结构。这样三层电路板其结构相对于中间电路层是对称的,避免了压合条件不一致导致内部应力从而造成的基板翘曲。然后在三层板上打盲孔,将电流加在预留的边框上进行电镀,将孔填满;之后再对基板表面进行图形化,刻出表面图形,然后可以在表面制备绿油形成三层板或者继续制备压合介质层,常规方法制作多层板。

[0024] 与现有技术相比,本发明的优点在于:依据本制作方法制备出的无芯板薄型基板为三层无芯基板,具有对称的压合条件和压合结构,实现了内层线路埋入。另外,本制作方法利用中间层金属线路,即第二电路,进行电镀填孔,可以在先制作电路的情况下实现盲孔电镀填孔和电路任意互连,跟常规工艺比减少工艺步骤、降低成本、减小线路厚度,从而降低所需介质层(即半固化片)的厚度,从而获得了更轻薄、更低成本的无芯基板。

## 附图说明

- [0025] 图1为本发明实施例1第一基板的结构示意图；
- [0026] 图2为本发明实施例1对其中一个第一干膜进行图形化处理时的结构示意图；
- [0027] 图3为本发明实施例1制备好第一电路的第一基板的结构示意图；
- [0028] 图4为本发明实施例1第二电路的结果示意图；
- [0029] 图5为本发明实施例1第二基板的结构示意图；
- [0030] 图6为本发明实施例1压上第二干膜的第二基板的结构示意图；
- [0031] 图7为本发明实施例1具有双面图形的第二基板的结构示意图；
- [0032] 图8为本发明实施例1基板毛坯的结构示意图；
- [0033] 图9为本发明实施例1经第三次压合后的基板毛坯的结构示意图；
- [0034] 图10为本发明实施例1开设第一盲孔、第二盲孔的基板毛坯的结构示意图；
- [0035] 图11为本发明实施例1基板模型的结构示意图；
- [0036] 图12为本发明实施例1涂覆绿油后的基板模型的结构示意图；
- [0037] 图13为本发明实施例1切除掉电镀边框后的第二电路的结构示意图；
- [0038] 图14为本发明实施例1绿油曝光、显影后的基板模型的结构示意图；
- [0039] 图15为本发明实施例2多层奇数层板的结构示意图。

## 具体实施方式

[0040] 以下结合附图实施例对本发明作进一步详细描述。

[0041] 实施例1

[0042] 本实施例的无芯板薄型基板的制作方法,包括如下步骤:

[0043] a. 将第一铜箔1、第一半固化片2、第二铜箔3自上而下依次层叠进行第一次压合,第一次压合为低温真空压合,压合温度为第一半固化片2的粘度最低时的温度,本实施例优选为110℃,在一定压力下用真空压膜机压合15~25min,本实施例优选为20min,得到第一基板,如图1所示,即双面覆铜半固化片;对第一基板进行干膜前处理,例如清洗或酸处理,然后在第一铜箔1和第二铜箔3表面分别压第一干膜4,并对压在第二铜箔3表面的第一干膜4进行图形化处理,具体进行曝光和显影,然后蚀刻并剥离第一干膜4,形成第二电路,如图3所示,而对压在第一铜箔1表面的第一干膜4采取保护措施以避免曝光,如图2所示。第二电路的制备方法即是先图形化第一干膜4,然后以图形化的第一干膜4为掩膜,刻蚀第二铜箔3。第二电路包括导电路径和第一焊盘6,第二电路需设计成将第一焊盘6全部引到边缘的形状,即第一焊盘6向四周延伸形成电镀边框5,如图4所示。

[0044] 本步骤中,因对压在第二铜箔3表面的第一干膜4进行了图形化处理,所以该面作为中心层电流。

[0045] b. 将第二半固化片7、第三铜箔8依次层叠在第二铜箔3上,第二半固化片7、第三铜箔8的尺寸要保证刚好露出电镀边框5,进行第二次压合,第二次压合也为低温真空压合,其具体的条件与步骤a中的第一次压合一致,得到三层金属两层半固化片结构的第二基板,如图5所示。对第二基板进行干膜前处理(例如清洗或酸处理)后,在第一铜箔1、第三铜箔8表面分别压第二干膜9,如图6所示,并对第二干膜9进行曝光和显影,形成双面图形,如图7所

示,再进行蚀刻并剥离两面的第二干膜9,分别在第一铜箔1、第三铜箔8上形成第一电路和第三电路,得到具有三层电路图形的基板毛坯,如图8所示;即第一电路和第三电路的形成过程如同第二电路,先图形化第二干膜9,再以以图形化的第二干膜9为掩膜,分别刻蚀第一铜箔1和第三铜箔8。其中,第一电路包括第三焊盘17,第三电路包括第二焊盘16。

[0046] c.对基板毛坯进行第三次压合,第三次压合是在高温压机中进行,并且在基板毛坯的两面分别覆盖一层离型膜,优选为高光洁度离型膜,目的是为了 避免树脂融化后粘附在高温压机上,而后进行高温真空压合,以使第一半固化片2和第二半固化片7完全固化,高温真空压合过程中,第一半固化片2、第二半固化片7都经历了从熔融到流动、填充、固化等一系列的转变过程,最后第一半固化片2、第二半固化片7中的树脂完全固化,此时第一铜箔1和第三铜箔8形成的第一电路、第三电路分别嵌入到了第一半固化片2、第二半固化片7的树脂中,形成埋入线路,如图9所示。

[0047] d.在第一铜箔1激光钻孔形成第一盲孔10以连接第一电路与第二电路,在第三铜箔8激光钻孔形成第二盲孔11以连接第三电路与第二电路,如图10所示。将电极12加设在电镀边框5上,采用电镀填孔的工艺分别将第一盲孔10、第二盲孔11填满,得到具有三层电路的基板模型,如图11所示。

[0048] e1.切除掉电镀边框5,此时第二电路只留下第一焊盘6和导电路,如图13所示,不会造成短路,然后如图12所示,分别在基板模型的两面涂覆绿油13,即液态光致阻焊剂,并在绿油13上进行曝光、显影,分别露出第三电路的第二焊盘16、第一电路的第三焊盘17,并对露出的第二焊盘16、第三焊盘17进行表面处理,即在第二焊盘16、第三焊盘17表面涂覆保护层,如镀金或镀镍钯金或涂覆有机保护焊层(OSP),本实施例优选在第二焊盘16、第三焊盘17表面镀金,如图14所示。

#### [0049] 实施例2

[0050] 本实施例与实施例1不同之处,在于:步骤d之后,步骤e2代替步骤e1,在步骤d制得的基板模型的两面分别压合第三半固化片14,利用积层法在第三半固化片14上积层特定层数的多层线路15,以制备多层奇数层板,如图15所示,而且多层线路也是通过盲孔分别与第一电路和第三电路相连通。本实施例所采用的积层法只是常规的制作多层板的方法,在此不再赘述。

[0051] 以上内容仅为本发明的较佳实施例,对于本领域的普通技术人员,依据本发明的思想,在具体实施方式及应用范围上均会有改变之处,本说明书内容不应理解为对本发明的限制。

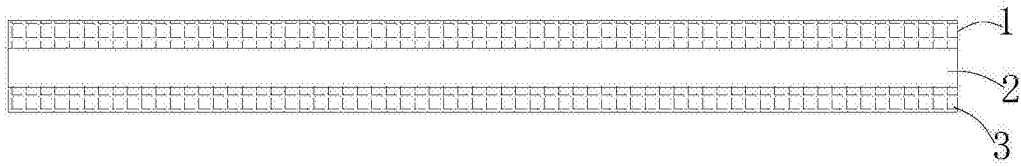


图1

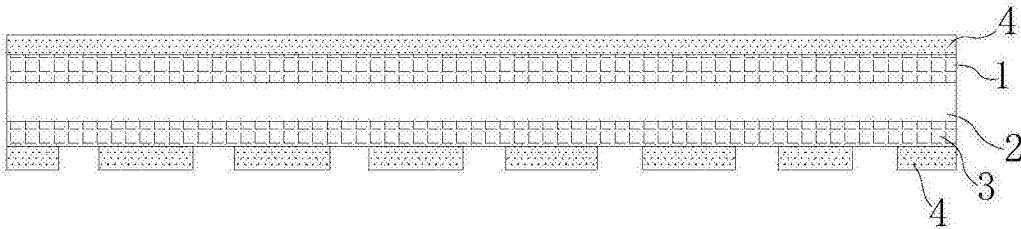


图2

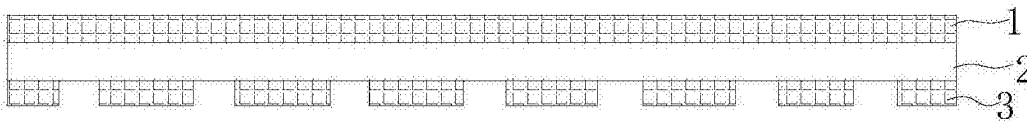


图3



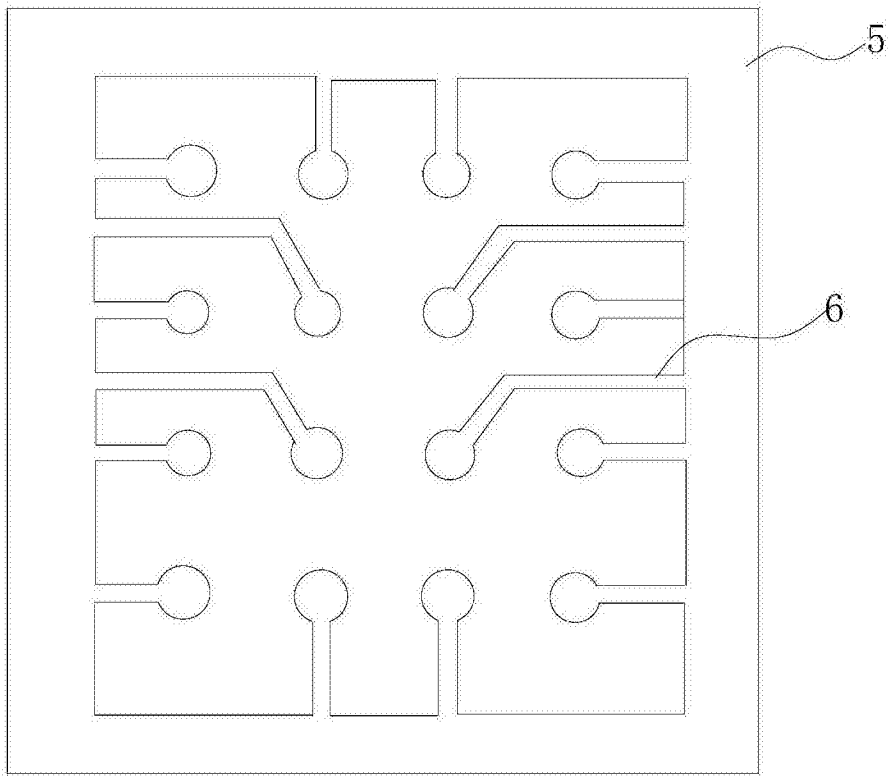


图4

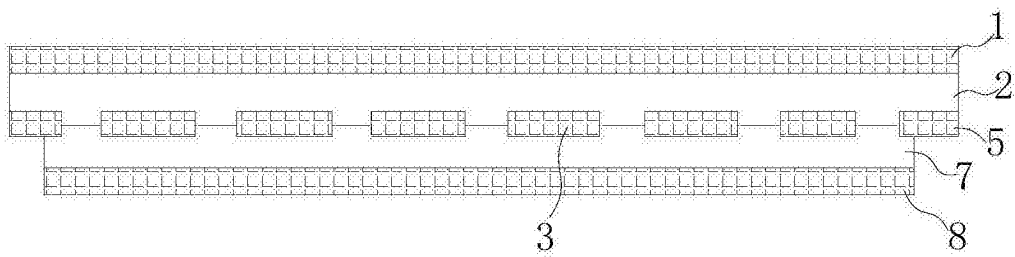


图5

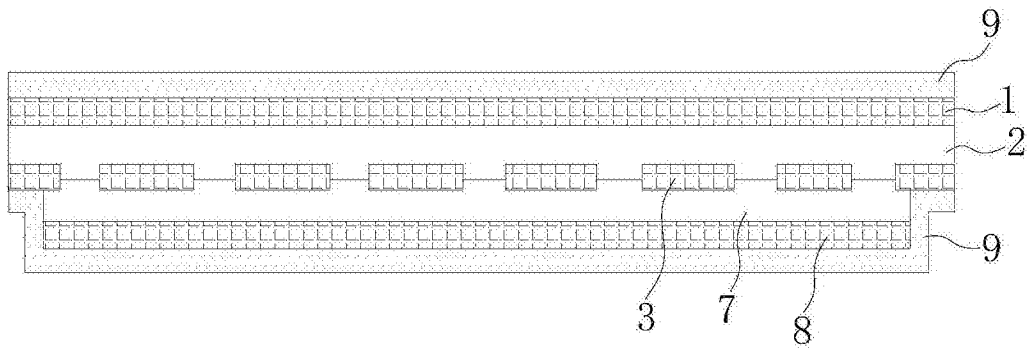


图6

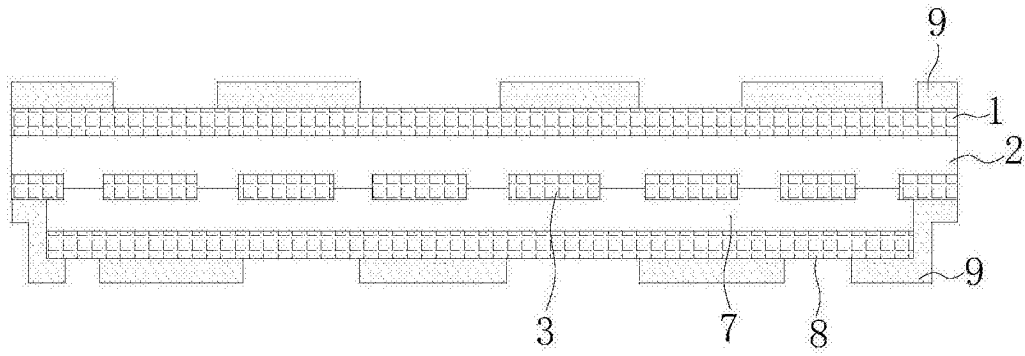


图7

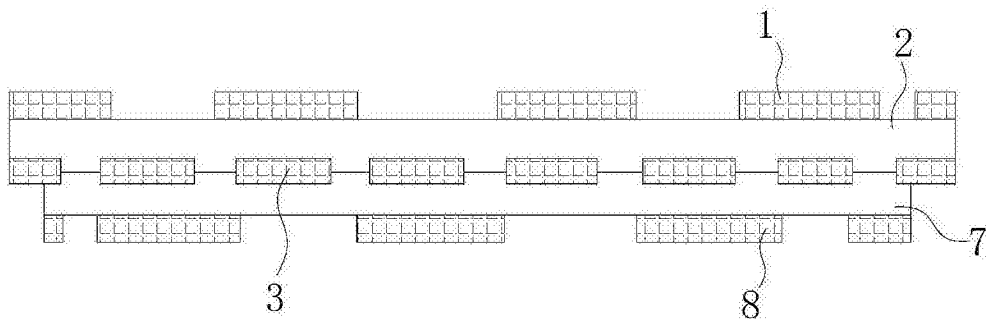


图8

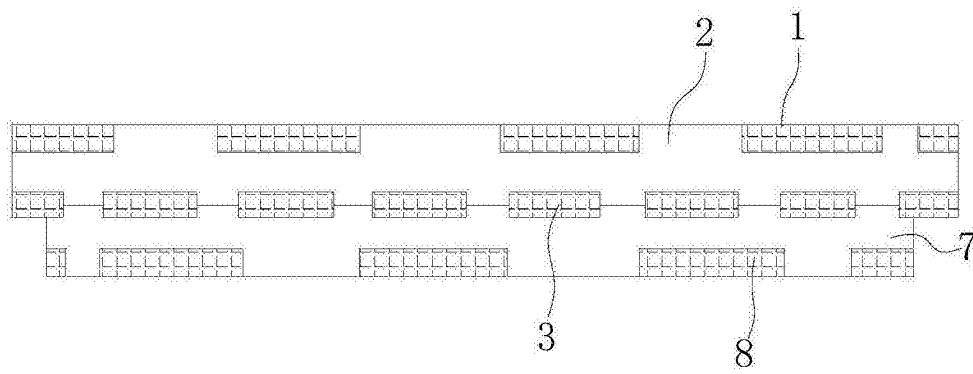


图9

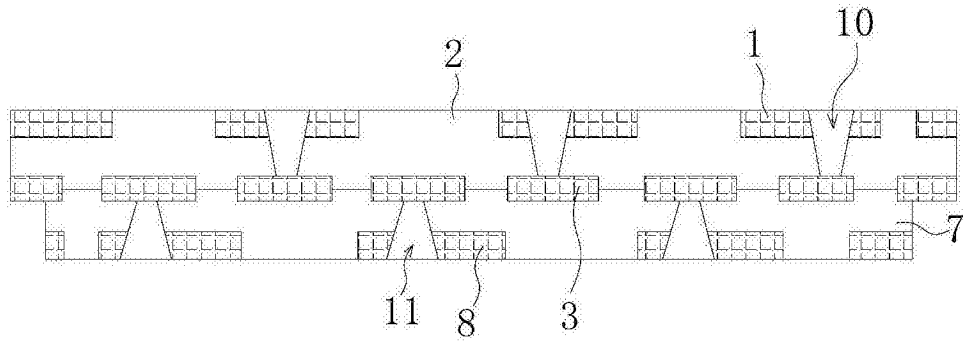


图10

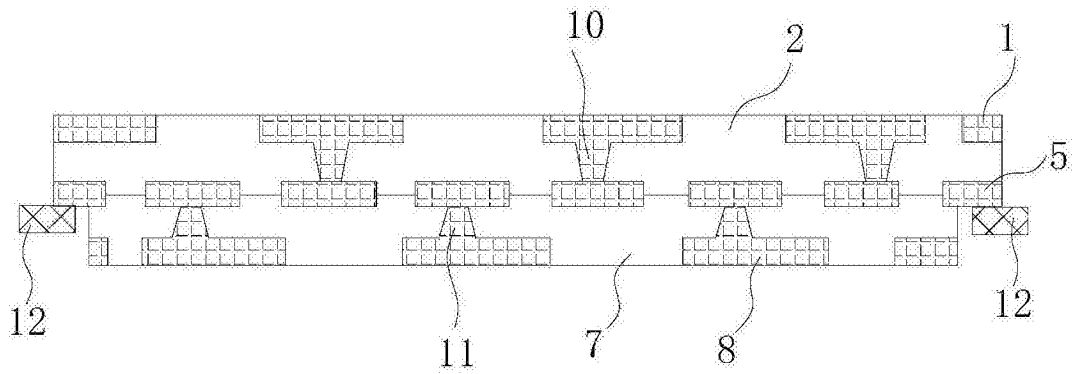


图11

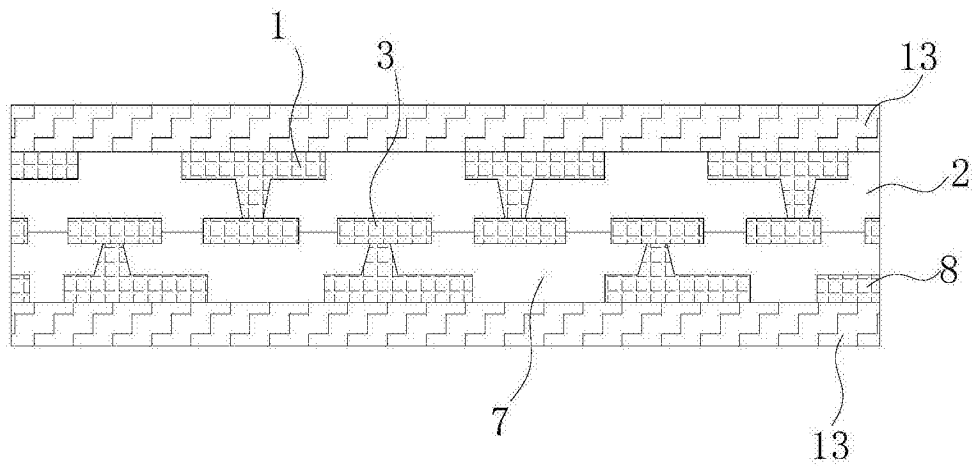


图12

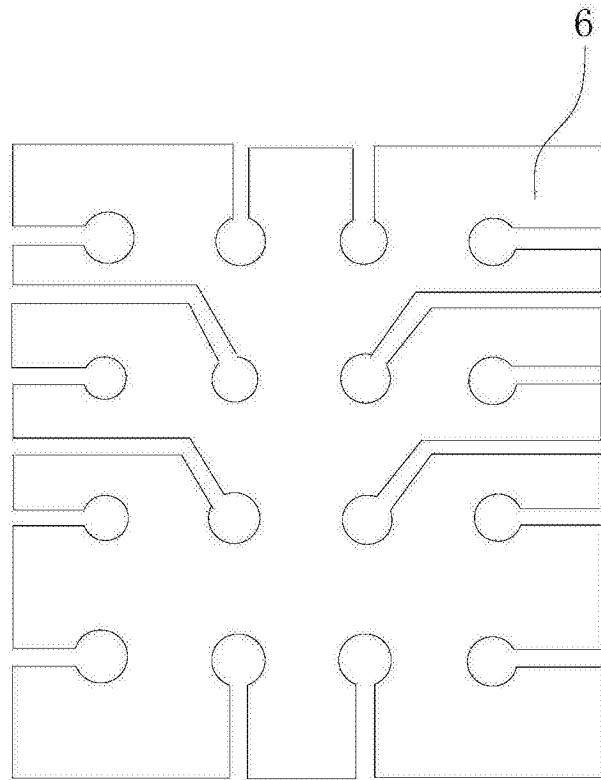


图13

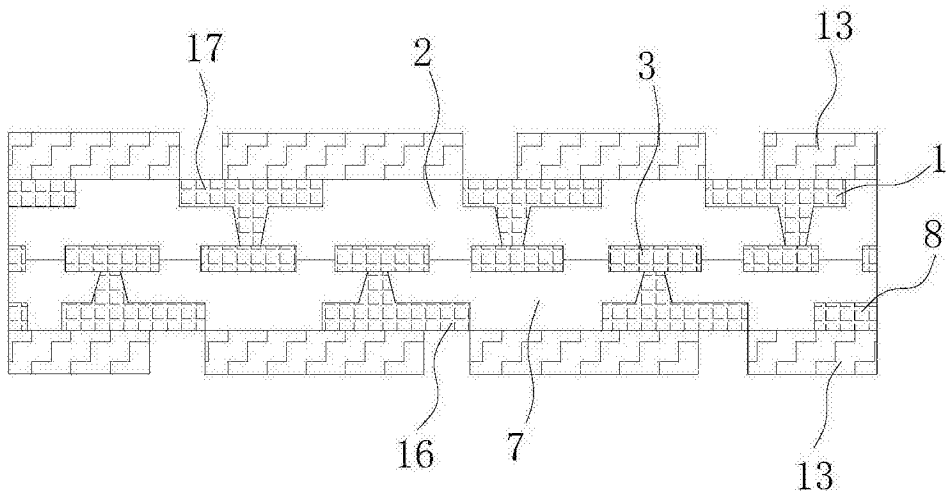


图14

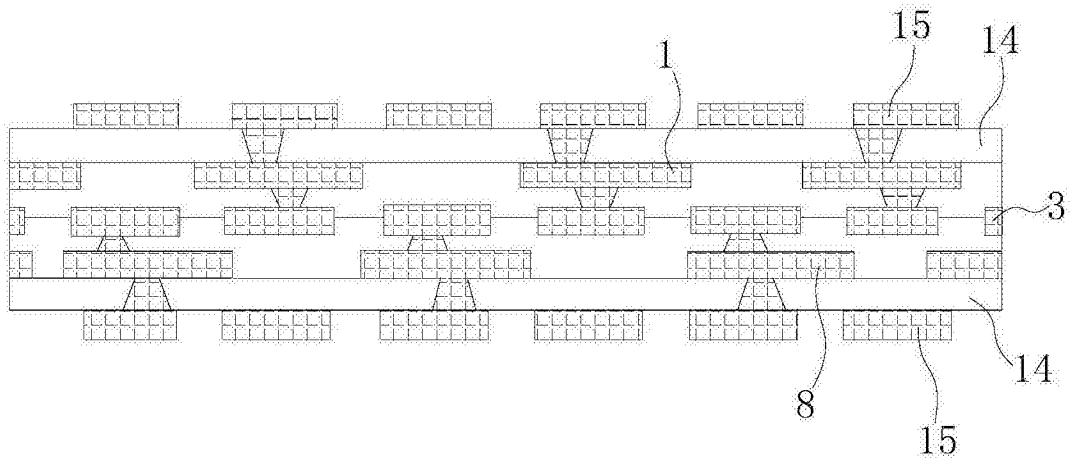


图15