



(12)发明专利

(10)授权公告号 CN 106185790 B

(45)授权公告日 2018.03.30

(21)申请号 201510225523.0

审查员 杨靖

(22)申请日 2015.05.05

(65)同一申请的已公布的文献号

申请公布号 CN 106185790 A

(43)申请公布日 2016.12.07

(73)专利权人 中芯国际集成电路制造(上海)有限公司

地址 201203 上海市浦东新区张江路18号

(72)发明人 郑超 马军德 王伟

(74)专利代理机构 北京集佳知识产权代理有限公司 11227

代理人 应战 吴敏

(51)Int.Cl.

B81C 1/00(2006.01)

B81B 7/00(2006.01)

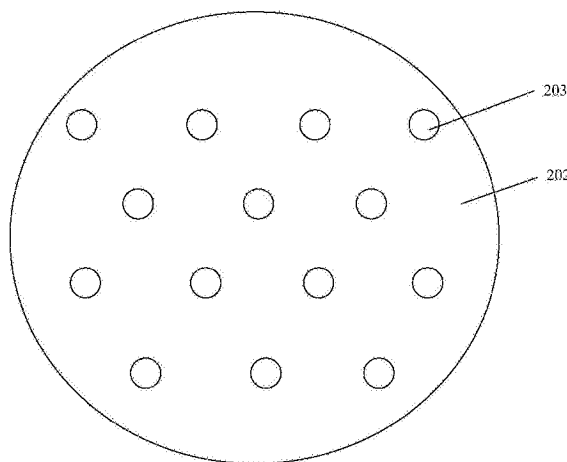
权利要求书2页 说明书7页 附图5页

(54)发明名称

半导体结构及其形成方法

(57)摘要

一种半导体结构及其形成方法,所述半导体结构的形成方法包括:提供衬底,所述衬底具有第一表面和与所述第一表面相对的第二表面;在所述衬底的第一表面上形成第一器件;形成覆盖衬底第一表面和第一器件的缓冲层;在所述缓冲层表面粘贴保护膜,所述保护膜具有孔洞结构,所述孔洞结构包含多个孔洞。上述半导体结构的形成方法可以避免缓冲层与保护膜之间形成气体鼓包,提高保护膜的防护性能以及后续工艺机台抓取衬底时的可靠性。



1. 一种半导体结构的形成方法,其特征在于,包括:
提供衬底,所述衬底具有第一表面和与所述第一表面相对的第二表面;
在所述衬底的第一表面上形成第一器件;
形成覆盖衬底第一表面和第一器件的缓冲层,所述缓冲层具有平坦的表面;
在所述缓冲层表面粘贴保护膜,所述保护膜具有孔洞结构,所述孔洞结构包含多个孔洞,所述孔洞排出缓冲层与保护膜之间的气体。
2. 根据权利要求1所述的半导体结构的形成方法,其特征在于,在所述缓冲层表面粘贴保护膜的方法包括:提供薄膜;对所述薄膜进行打孔,形成具有孔洞结构的薄膜;将所述薄膜粘贴在缓冲层表面,形成保护膜。
3. 根据权利要求2所述的半导体结构的形成方法,其特征在于,所述孔洞的形状为圆形、椭圆形、方形或三角形。
4. 根据权利要求2所述的半导体结构的形成方法,其特征在于,所述孔洞为圆形时,孔洞的直径为1mm~5mm。
5. 根据权利要求2所述的半导体结构的形成方法,其特征在于,相邻孔洞之间的间距为10mm~20mm。
6. 根据权利要求1所述的半导体结构的形成方法,其特征在于,所述保护膜的厚度为180 Å~350 Å。
7. 根据权利要求1所述的半导体结构的形成方法,其特征在于,所述保护膜为蓝膜或UV膜。
8. 根据权利要求1所述的半导体结构的形成方法,其特征在于,所述缓冲层的材料为光刻胶或有机抗反射层。
9. 根据权利要求1所述的半导体结构的形成方法,其特征在于,所述缓冲层的厚度为2000 Å~6000 Å。
10. 根据权利要求1所述的半导体结构的形成方法,其特征在于,在所述缓冲层表面粘贴保护膜的方法包括:在所述缓冲层表面粘贴薄膜;扫描薄膜表面的缺陷,获取薄膜与缓冲层之间的气体鼓包位置;刺破气体鼓包,使薄膜恢复平整,形成具有孔洞结构的保护膜。
11. 根据权利要求10所述的半导体结构的形成方法,其特征在于,通过缺陷扫描机台扫描薄膜表面的缺陷。
12. 根据权利要求11所述的半导体结构的形成方法,其特征在于,缺陷扫描机台获取薄膜表面图形之后,与没有缺陷的薄膜图形进行比较,获取薄膜与缓冲层之间的气体鼓包位置信息。
13. 根据权利要求10所述的半导体结构的形成方法,其特征在于,通过芯片探针测试机台刺破气体鼓包,使薄膜恢复平整。
14. 根据权利要求13所述的半导体结构的形成方法,其特征在于,缺陷扫描机台将获取的薄膜表面图形以及气体鼓包位置信息传输到芯片探针测试机台,所述芯片探针测试机台根据薄膜表面图形上的气体鼓包位置信息,通过探针将气体鼓包刺破,使薄膜恢复平整。
15. 根据权利要求1所述的半导体结构的形成方法,其特征在于,所述第一器件为微机电器件。

16. 根据权利要求1所述的半导体结构的形成方法,其特征在于,还包括:在形成所述保护膜之后,在所述衬底的第二表面上形成第二器件。

17. 根据权利要求16所述的半导体结构的形成方法,其特征在于,所述第二器件为微机电器件。

18. 一种根据权利要求1至17中任一形成方法所形成的半导体结构,其特征在于,包括:
衬底,所述衬底具有第一表面和与所述第一表面相对的第二表面;

位于所述衬底的第一表面上的第一器件;

覆盖衬底第一表面和第一器件的缓冲层;

位于所述缓冲层表面的保护膜,所述保护膜具有孔洞结构,所述孔洞结构包含多个孔洞,所述孔洞排出缓冲层与保护膜之间的气体。

半导体结构及其形成方法

技术领域

[0001] 本发明涉及半导体技术领域,特别涉及一种半导体结构及其形成方法。

背景技术

[0002] 微机电系统(micro-electron-mechanical system, MEMS)作为起源于上世纪90年代的跨学科的先进制造技术,广泛应用于改善人们生活质量、提高人们生活水平和增强国力。微机电系统是利用半导体集成电路的微细加工技术,将传感器、制动器、控制电路等集成在微小芯片上的技术,也被称为微纳米技术。目前,在通信、汽车、光学、生物等领域获得了广泛的应用。

[0003] 在一些MEMS领域中,为了满足器件的功能需求,通常需要在晶圆的正反两面都形成器件。通常在晶圆的一侧表面形成器件之后,将晶圆的另一侧朝上,继续在晶圆的另一侧表面形成器件,而此时已经形成器件的一侧晶圆表面朝下,置于机台表面,容易受到污染和损伤。

[0004] 而且,在晶圆的传输过程中,通过机台的机械手吸附晶圆进行输送,此时机械手也会对已经形成的器件造成损伤。通常需要在最初形成器件的一侧晶圆表面贴膜,以保护已经形成的器件,避免所述器件在后续的工艺流程中受到损伤。

[0005] 但是,现有技术在对晶圆表面进行贴膜的过程中,往往会发生气体鼓包现象(请参考图1中气体鼓包10),使得薄膜表面不平整,使得后续工艺流程中,机台的机械手无法顺利抓取晶圆,从而影响晶圆的输运,并且,产生气体鼓包的贴膜,对于晶圆上的器件的保护作用也受到影响。

发明内容

[0006] 本发明解决的问题是提供一种半导体结构及其形成方法,提高形成的半导体结构的性能。

[0007] 为解决上述问题,本发明提供一种半导体结构的形成方法,包括:提供衬底,所述衬底具有第一表面和与所述第一表面相对的第二表面;在所述衬底的第一表面上形成第一器件;形成覆盖衬底第一表面和第一器件的缓冲层;在所述缓冲层表面粘贴保护膜,所述保护膜具有孔洞结构,所述孔洞结构包含多个孔洞。

[0008] 可选的,在所述缓冲层表面粘贴保护膜的方法包括:提供薄膜,对所述薄膜进行打孔,形成具有孔洞结构的薄膜;然后将所述薄膜粘贴在缓冲层表面,形成保护膜。

[0009] 可选的,所述孔洞的形状为圆形、椭圆形、方形或三角形。

[0010] 可选的,所述孔洞为圆形时,孔洞的直径为1mm~5mm。

[0011] 可选的,相邻孔洞之间的间距为10mm~20mm。

[0012] 可选的,所述保护膜的厚度为180 Å~350 Å。

[0013] 可选的,所述保护膜为蓝膜或UV膜。

[0014] 可选的,所述缓冲层的材料为光刻胶或有机抗反射层。

[0015] 可选的,所述缓冲层的厚度为2000 Å~6000 Å。

[0016] 可选的,在所述缓冲层表面粘贴保护膜的方法包括:在所述缓冲层表面粘贴薄膜;扫描薄膜表面的缺陷,获取薄膜与缓冲层之间的气体鼓包位置;刺破气体鼓包,使薄膜恢复平整,形成具有孔洞结构的保护膜。

[0017] 可选的,通过缺陷扫描机台扫描薄膜表面的缺陷。

[0018] 可选的,缺陷扫描机台获取薄膜表面图形之后,与没有缺陷的薄膜图形进行比较,获取薄膜与缓冲层之间的气体鼓包位置信息。

[0019] 可选的,通过芯片探针测试机台刺破气体鼓包,使薄膜恢复平整。

[0020] 可选的,缺陷扫描机台将获取的薄膜表面图形以及气体鼓包位置信息传输到芯片探针测试机台,所述芯片探针测试机台根据薄膜表面图形上的气体鼓包位置信息,通过探针将气体鼓包刺破,使薄膜恢复平整。

[0021] 可选的,所述第一器件为微机电器件。

[0022] 可选的,还包括:在形成所述保护膜之后,在所述衬底的第二表面上形成第二器件。

[0023] 可选的,所述第二器件为微机电器件。

[0024] 为解决上述问题,本发明的技术方案还提供一种采用上述方法形成的半导体结构,包括:衬底,所述衬底具有第一表面和与所述第一表面相对的第二表面;位于所述衬底的第一表面上的第一器件;覆盖衬底第一表面和第一器件的缓冲层;位于所述缓冲层表面的保护膜,所述保护膜具有孔洞结构,所述孔洞结构包含多个孔洞。

[0025] 与现有技术相比,本发明的技术方案具有以下优点:

[0026] 本发明的技术方案提供一种半导体结构的形成方法,在衬底的第一表面形成第一器件之后,在第一表面上形成缓冲层,所述缓冲层覆盖第一器件,再在所述缓冲层表面粘贴保护膜,所述保护膜具有孔洞结构,所述孔洞结构包含多个孔洞。所述孔洞有利于排出缓冲层与保护膜之间的气体,避免在保护膜与缓冲层之间形成气体鼓包,从而可以保持保护膜表面的平坦,从而提高保护膜的保护作用,使后续工艺过程中的机台能够顺利抓取衬底,提高衬底在后续工艺的输运过程中的可靠性。

[0027] 进一步,在所述缓冲层表面粘贴保护膜的方法包括:提供薄膜,对所述薄膜进行打孔,形成具有孔洞结构的薄膜;然后将所述薄膜粘贴在缓冲层表面,形成保护膜。在所述薄膜上形成孔洞之后,再将薄膜粘贴在缓冲层表面,在粘贴过程中,所述薄膜与缓冲层之间的气体可以迅速通过孔洞排出,从而避免在薄膜与缓冲层之间形成气体鼓包。

[0028] 进一步,所述保护膜上形成的孔洞的数量以及孔洞的密度不能过大,如果所述孔洞的数量以及孔洞的密度过大会导致保护膜强度过小,容易破损,在缓冲层上粘贴所述具有孔洞的保护膜之后,所述保护膜容易受到损伤,不能起到足够的保护作用;而如果所述孔洞的数量以及孔洞的密度过小会导致在缓冲层上粘贴保护膜的过程中,保护膜与缓冲层之间的气体不能及时通过孔洞排出,从而导致保护膜与缓冲层之间形成气体鼓包。并且,所述孔洞的尺寸如果过大,也会影响保护膜的强度,降低保护膜的保护作用;而所述孔洞的尺寸如果过小,会使得气体不能快速通过孔洞排出,导致在粘贴保护膜的过程中,在保护膜与缓冲层之间具有残留气体,形成气体鼓包。所以,本发明的技术方案中,所述相邻孔洞之间的间距可以为10mm~20mm,孔洞的直径可以为1mm~5mm,确保所述保护膜上的孔洞具有合适

的数量和密度。

[0029] 进一步,在所述缓冲层表面粘贴保护膜的方法包括:在所述缓冲层表面粘贴薄膜;扫描薄膜表面的缺陷,获取薄膜与缓冲层之间的气体鼓包位置;刺破气体鼓包,使薄膜恢复平整,形成具有孔洞结构的保护膜。通过刺破气体鼓包,使缓冲层与薄膜之间的气体释放出去,在薄膜内形成孔洞,从而形成具有孔洞结构的保护膜。去除所述气体鼓包之后,可以提高保护膜的保护作用,使后续工艺过程中的机台能够顺利抓取衬底,提高衬底在后续工艺的运输工程中的可靠性。

[0030] 本发明的技术方案提供一种半导体结构,所述半导体结构包括衬底,所述衬底的第一表面上形成有第一器件,覆盖第一表面和第一器件的缓冲层,位于缓冲层表面的保护膜,所述保护膜具有孔洞结构。所述保护膜的孔洞结构有利于缓冲层与保护膜之间的气体排出,避免所述缓冲层与保护膜之间形成气体鼓包。

附图说明

[0031] 图1是本发明的现有技术形成的半导体结构的结构示意图;

[0032] 图2至图11是本发明实施例的半导体结构形成过程的结构示意图。

具体实施方式

[0033] 如背景技术中所述,现有技术在对晶圆表面进行贴膜时容易产生气体鼓包,影响贴膜的保护作用,使得后续工艺中机台无法顺利抓取晶圆。

[0034] 本发明的实施例中,在衬底上粘贴的保护膜具有孔洞结构,能够将气体排出,从而避免形成气体鼓包,保证保护膜表面的平整,从而提高保护性能,使得后续工艺中机台能够顺利抓取衬底。

[0035] 为使本发明的上述目的、特征和优点能够更为明显易懂,下面结合附图对本发明的具体实施例做详细的说明。

[0036] 请参考图2,提供衬底100,所述衬底100具有第一表面101和与所述第一表面101相对的第二表面102。

[0037] 所述衬底100的材料包括硅、锗、锗化硅、砷化镓等半导体材料,所述衬底100可以是体材料也可以是复合结构如绝缘体上硅。本领域的技术人员可以根据衬底100上形成的半导体器件选择所述衬底100的类型,因此所述衬底100的类型不应限制本发明的保护范围。

[0038] 本实施例中,所述衬底100为单晶硅晶圆,后续在晶圆100的第一表面101和第二表面上均形成微机电(MEMS)器件。在本发明的其他实施例中,也可以根据实际需求,形成其他类型的器件。

[0039] 请参考图3,在所述衬底100的第一表面101上形成第一器件201。

[0040] 本实施例中,所述第一器件201为MEMS器件,可以是压力传感器、加速度传感器等。

[0041] 后续需要在衬底100的第二表面102上形成第二器件,在形成过程中容易对第一表面101上形成的第一器件201造成污染和损伤,所以,在第二表面102上形成第二器件之前,需要在已经形成第一器件201的第一表面101上形成保护膜,以保护已经形成的第一器件201。

[0042] 请参考图4,形成覆盖衬底100的第一表面101和第一器件201的缓冲层200。

[0043] 所述缓冲层200的材料为易于去除的有机聚合物,本实施例中,所述缓冲层200的材料为光刻胶。在本发明的其它实施例中,所述缓冲层200的材料还可以是有机抗反射层等材料。

[0044] 所述缓冲层200的材料为可流动性材料,可以采用旋涂工艺形成所述缓冲层200,以确保所述缓冲层200表面平坦。在本发明的其他实施里中,还可以在形成所述缓冲层200之后,进行加热烘烤,使所述缓冲层200固化。

[0045] 所述缓冲层200表面高于第一器件201的表面,覆盖衬底100第一表面101以及所述第一器件201,对第一器件201起到保护作用。后续在所述缓冲层200表面粘贴保护膜,所述保护膜与缓冲层200接触的一面具有较强的粘性,所述缓冲层200位于保护膜与第一器件201之间,避免保护膜与第一器件201直接接触,从而避免后续再去去除保护膜时,与第一器件201发生粘连,对第一器件201造成损伤。

[0046] 所述缓冲层200需要具有足够的厚度,以确保将第一器件201完全覆盖;且所述缓冲层200的厚度也不能过大,避免造成整个衬底100的第一表面101上的材料层的厚度过大,影响后续工艺制程的进行。本实施例中,所述缓冲层200的厚度为 $2000 \text{ \AA} \sim 6000 \text{ \AA}$ 。

[0047] 请参考图5和图6,在所述缓冲层200表面粘贴保护膜202,所述保护膜202具有孔洞结构,所述孔洞结构包含多个孔洞203。图6为所述保护膜202的俯视示意图。

[0048] 本实施例中,在所述缓冲层200表面粘贴保护膜202的方法包括:提供薄膜,对所述薄膜进行打孔,形成具有孔洞结构的薄膜;然后将所述薄膜粘贴在缓冲层200表面,形成保护膜202。

[0049] 所述薄膜的材料可以是蓝膜或UV膜,所述薄膜的厚度为 $180 \text{ \AA} \sim 350 \text{ \AA}$,所述厚度确保形成的保护膜202在后续工艺中具有足够的强度,不易破损,从而对衬底100的第一表面101及第一器件201起到足够的保护作用。

[0050] 可以通过打孔机对所述薄膜进行打孔。本实施例中,所述孔洞203的形状为圆形。在本发明的其他实施例中,所述孔洞203的形状可以为圆形、椭圆形、方形、三角形或其他多边形。

[0051] 所述孔洞203作为气体的出口,避免在粘贴保护膜202的过程中,在保护膜202与缓冲层200之间形成气体鼓包。所述孔洞203的排列方式可以是规则排列或者不规则排列的方式,例如矩阵排列,或行列交错排列。

[0052] 所述保护膜202上形成的孔洞203的数量以及孔洞203的密度不能过大,如果所述孔洞203的数量以及孔洞203的密度过大会导致保护膜202强度过小,容易破损,在缓冲层200上粘贴所述具有孔洞203的保护膜202之后,所述保护膜202容易受到损伤,不能起到足够的保护作用;而如果所述孔洞203的数量以及孔洞203的密度过小会导致在缓冲层200上粘贴保护膜202的过程中,保护膜202与缓冲层200之间的气体不能及时通过孔洞203排出,从而导致保护膜202与缓冲层200之间形成气体鼓包。

[0053] 并且,所述孔洞203的尺寸如果过大,也会影响保护膜202的强度,降低保护膜202的保护作用;而所述孔洞203的尺寸如果过小,会使得气体不能快速通过孔洞排出,导致在粘贴保护膜202的过程中,在保护膜202与缓冲层200之间形成气体鼓包。

[0054] 本实施例中,所述相邻孔洞203之间的间距为 $10\text{mm} \sim 20\text{mm}$,孔洞203的直径为 $1\text{mm} \sim$

5mm,确保所述保护膜202上的孔洞具有合适的数量和密度,从而避免造成保护膜202的强度过小,造成保护效果减弱。

[0055] 所述保护膜202的一侧表面具有粘性,可以通过贴膜机将所述具有孔洞203的保护膜202粘贴在缓冲层200表面。本实施例中,通过贴膜机的滚筒滚压将保护膜202粘贴在缓冲层200表面。

[0056] 在粘贴过程中,保护膜202与缓冲层200之间的气体可以及时通过保护膜202上的孔洞203排出,从而避免在保护膜202与缓冲层200之间形成气体鼓包,从而使得形成的保护膜202表面平整,有利于后续工艺中机台顺利抓取衬底,并提高保护膜202对衬底100以及第一器件201的保护作用。

[0057] 在本发明的另一实施例中,在所述缓冲层表面粘贴保护膜的方法包括:在所述缓冲层表面粘贴薄膜;扫描薄膜表面的缺陷,获取薄膜与缓冲层之间的气体鼓包位置;刺破气体鼓包,使薄膜恢复平整,形成具有孔洞结构的保护膜。具体,请参考图7至图10,为本发明的另一实施例中,在所述缓冲层表面粘贴保护膜的形成过程的示意图。

[0058] 请参考图7和图8,在所述缓冲层200表面粘贴薄膜300。图8为在缓冲层200表面粘贴薄膜300之后的俯视示意图。

[0059] 所述薄膜300的一侧表面具有粘性,可以通过贴膜机将所述薄膜300粘贴在缓冲层200表面。本实施例中,通过滚筒滚压将薄膜300粘贴在缓冲层200表面。

[0060] 由于所述薄膜300为完整的薄膜,在粘贴过程中,薄膜300与缓冲层200之间的气体不能及时排除,导致在粘贴薄膜300之后,在薄膜300与缓冲层200之间形成气体鼓包301(请参考图8)。本实施例中,以形成两个气体鼓包301作为示例。在本发明的其他实施例中,也可以具有其他数量的气体鼓包,且气体鼓包的位置也可以与本实施例中不同。

[0061] 所述气体鼓包301使得薄膜300表面不平整,既影响了薄膜300对下方的缓冲层200以及第一器件201的保护作用,在后续工艺对衬底100进行移动以及处理的过程中,机台的机械手也无法通过衬底的第一表面,实现顺利抓取。

[0062] 在所述缓冲层200上粘贴薄膜300之后,扫描薄膜300表面的缺陷,获取薄膜300与缓冲层200之间的气体鼓包301的位置。

[0063] 本实施例中,通过缺陷扫描(Defect Scan)机台扫描薄膜300表面的缺陷,所述缺陷即薄膜300与缓冲层200之间的气体鼓包301。

[0064] 具体的,所述缺陷扫描机台具有影像扫描装置,通过所述影像扫描装置获取薄膜300的表面图形之后,将所述薄膜300的表面图形与没有缺陷的薄膜表面图形进行比较,从而获取薄膜300与缓冲层200之间的气体鼓包301的位置,所述气体鼓包301的位置可以通过横纵坐标数值表征。在本发明的其他实施例中,还可以在获取的所述薄膜300的表面图形上标注所述气体鼓包301的位置。

[0065] 请参考图9和图10,刺破气体鼓包301(请参考图8),使薄膜300(请参考图8)恢复平整,形成具有孔洞302的保护膜。图8为所述保护膜的俯视示意图。

[0066] 本实施例中,采用芯片探针测试机台500来刺破气体鼓包301。所述芯片探针测试机台包括探针501。所述芯片探针测试机台500通常用于芯片性能的测试,通过所述探针501对芯片上的测试焊点施加电压或电流,从而对芯片的性能进行测试。本实施例中,利用所述芯片探针测试机台500的探针501,刺破薄膜300与缓冲层200(请参考图7)之间的气体鼓包

301 (请参考图8)。

[0067] 具体的,将形成有薄膜300 (请参考图7)的衬底100放置于载物台上,衬底100的第一表面101 (请参考图7)朝上;缺陷扫描机台将已经获取的薄膜300的表面图形以及气体鼓包301的位置信息传输到芯片探针测试机台500;所述芯片探针测试机台500根据获取的薄膜表面图形上的气体鼓包301的位置信息,通过探针501将所述衬底100上的气体鼓包301刺破,在薄膜300上形成孔洞302,使所述气体鼓包301内的气体通过孔洞302释放出来,从而使得薄膜300表面恢复平坦。

[0068] 所述气体鼓包301被刺破之后,在所述薄膜300内形成孔洞302,在缓冲层200表面形成如图10所述的保护膜,所述保护膜具有孔洞结构。

[0069] 上述实施例中,均是通过保护膜的孔洞结构,使保护膜与缓冲层之间的气体排出,从而避免在保护膜与缓冲层之间形成气体鼓包。

[0070] 请参考图11,在本发明的其他实施例中,在所述衬底100的第一表面101上形成保护膜之后,还包括在衬底100的第二表面102上形成第二器件103。图11为在图5基础上形成第二器件103的结构示意图。

[0071] 所述第二器件103可以是微机电器件或其他半导体器件。在形成所述第二器件103的过程中,形成有第一器件201的第一表面102朝下,所述保护膜202保护所述第一器件201,避免在形成第二器件103的过程中,使第一器件201受到损伤,影响第一器件201的性能。在形成所述第二器件103的过程中,机台通过形成有保护膜202的衬底100的第一表面101抓取衬底100。由于所述保护膜202具有孔洞结构,避免在缓冲层200与保护膜202之间形成气体鼓包,所以,机台在形成第二器件103的过程中,能够顺利抓取衬底100,使得后续工艺顺利进行。

[0072] 本发明的实施例还提供一种采用上述方法形成的半导体结构。

[0073] 请参考图11,为所述半导体结构的结构示意图。

[0074] 所述半导体结构包括:衬底100,所述衬底100具有第一表面101和与所述第一表面101相对的第二表面102;位于所述衬底100的第一表面101上的第一器件201;覆盖衬底100第一表面101和第一器件201的缓冲层200;位于所述缓冲层200表面的保护膜202,所述保护膜202具有孔洞结构,所述孔洞结构包含多个孔洞。

[0075] 所述半导体结构还包括位于衬底100的第二表面102上的第二器件103。

[0076] 所述第一器件201和第二器件103可以为微机电器件。

[0077] 所述保护膜202上的孔洞的形状为圆形、椭圆形、方形、三角形或其他多边形。相邻孔洞之间的间距为10mm~20mm。本实施例中,所述孔洞的形状为圆形,孔洞的直径为1mm~5mm。

[0078] 所述保护膜202的厚度为180 Å~350 Å。所述保护膜202的材料可以是蓝膜或UV膜。

[0079] 所述缓冲层200的材料为光刻胶或有机抗反射层。所述缓冲层200的厚度为2000 Å~6000 Å。

[0080] 所述保护膜202的孔洞结构有利于缓冲层200与保护膜202之间的气体排出,避免所述缓冲层200与保护膜202之间形成气体鼓包,从而使得后续工艺中的机台能够顺利抓取所述衬底100。

[0081] 虽然本发明披露如上,但本发明并非限定于此。任何本领域技术人员,在不脱离本发明的精神和范围内,均可作各种更动与修改,因此本发明的保护范围应当以权利要求所限定的范围为准。

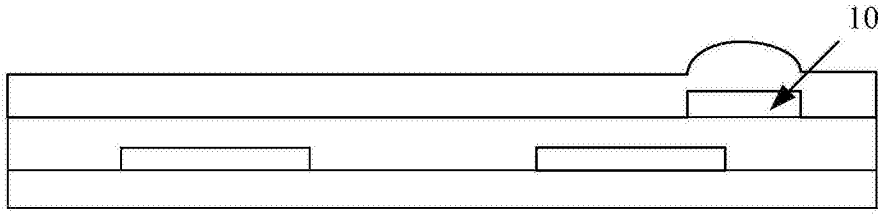


图1

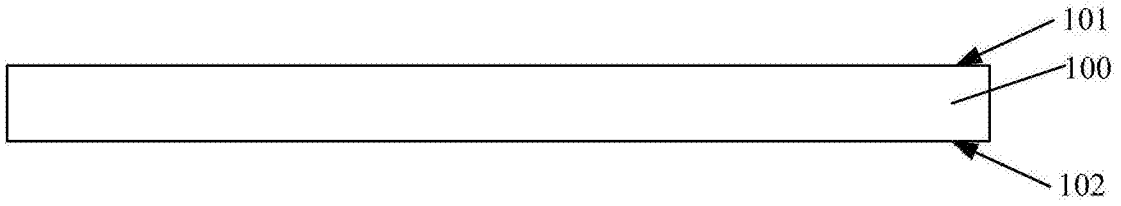


图2

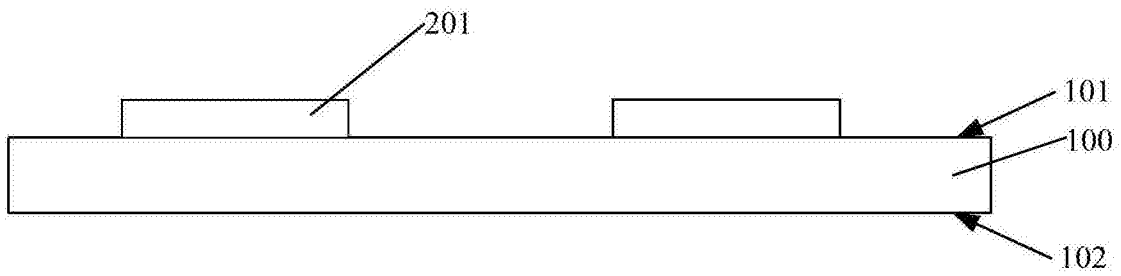


图3

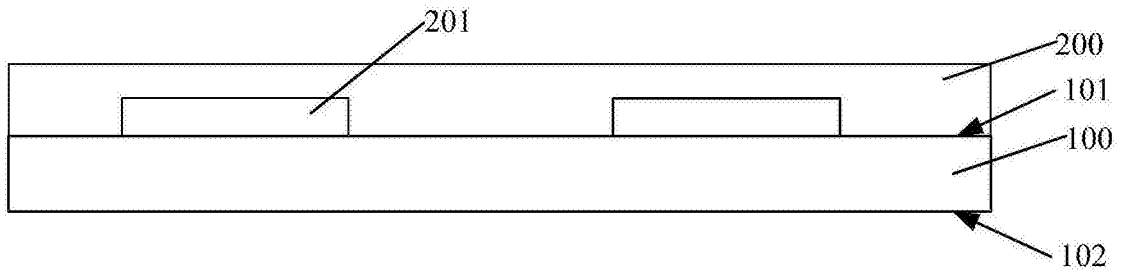


图4

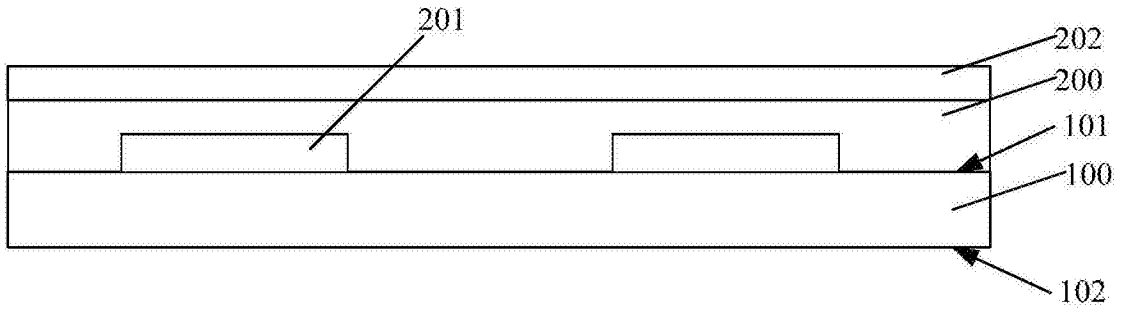


图5

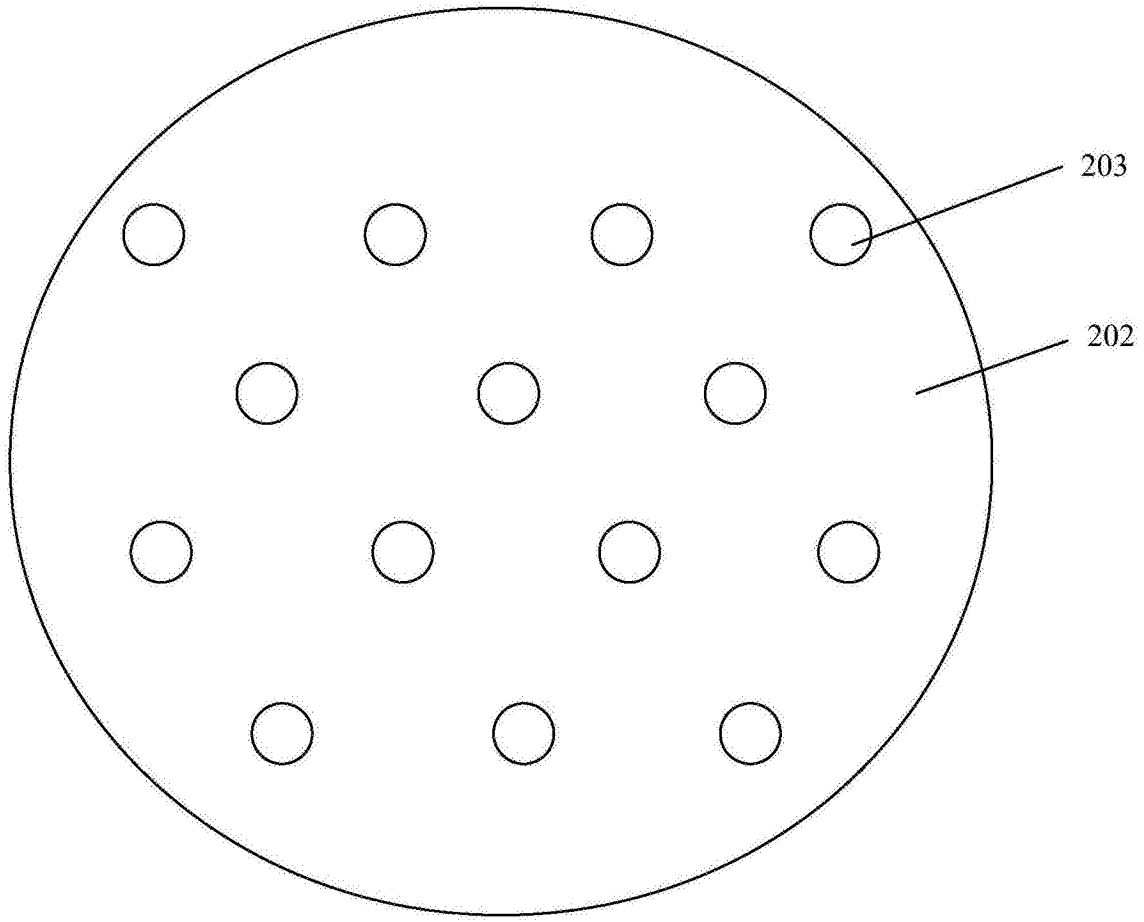


图6

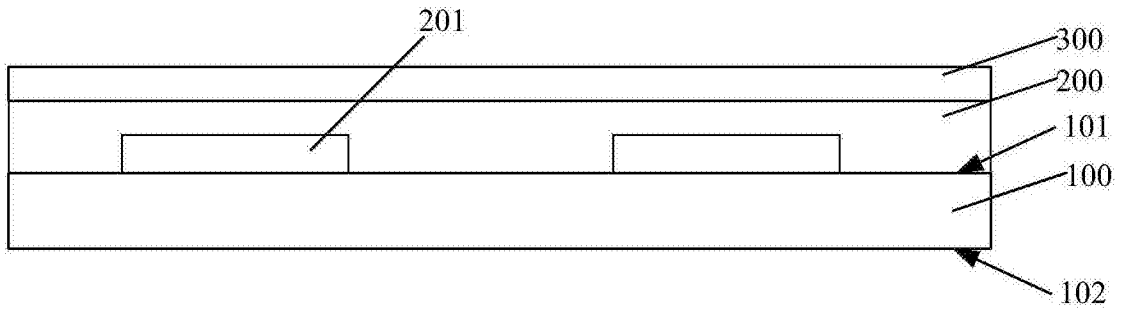


图7

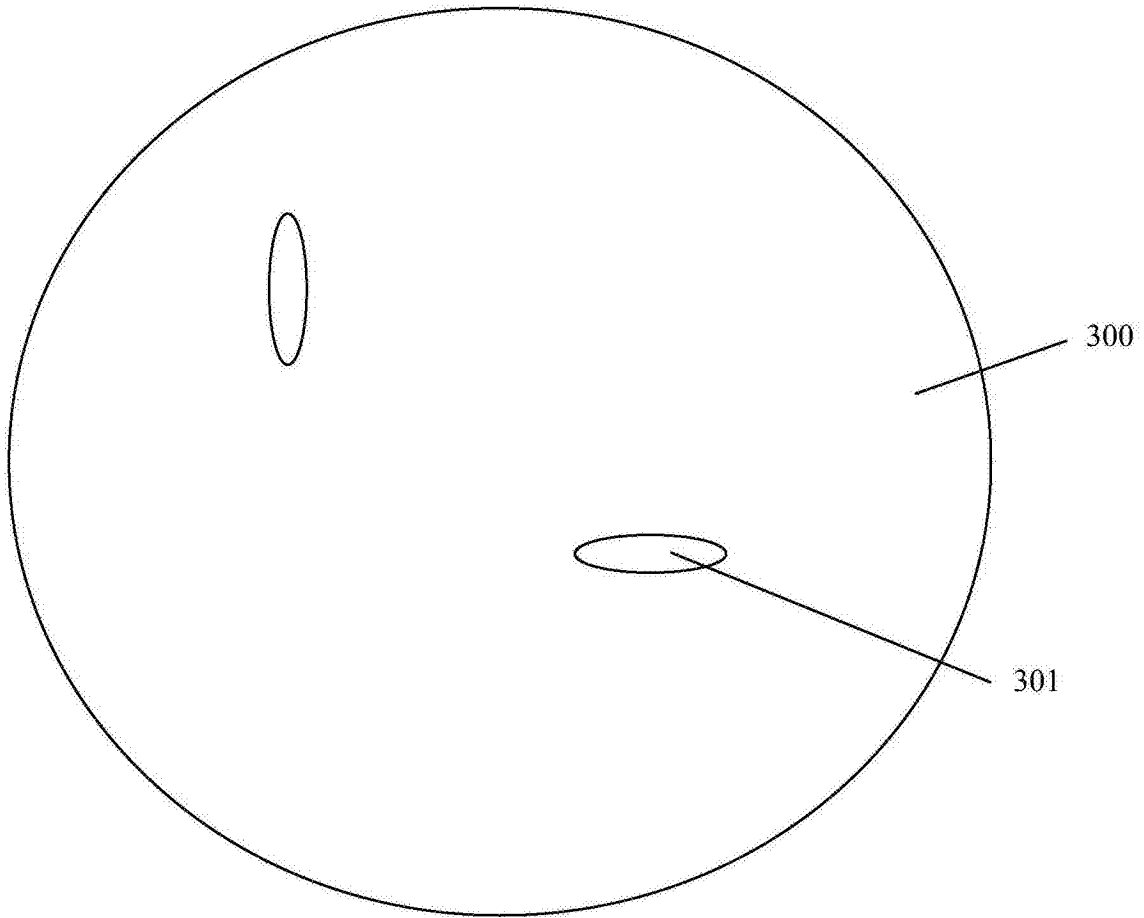


图8

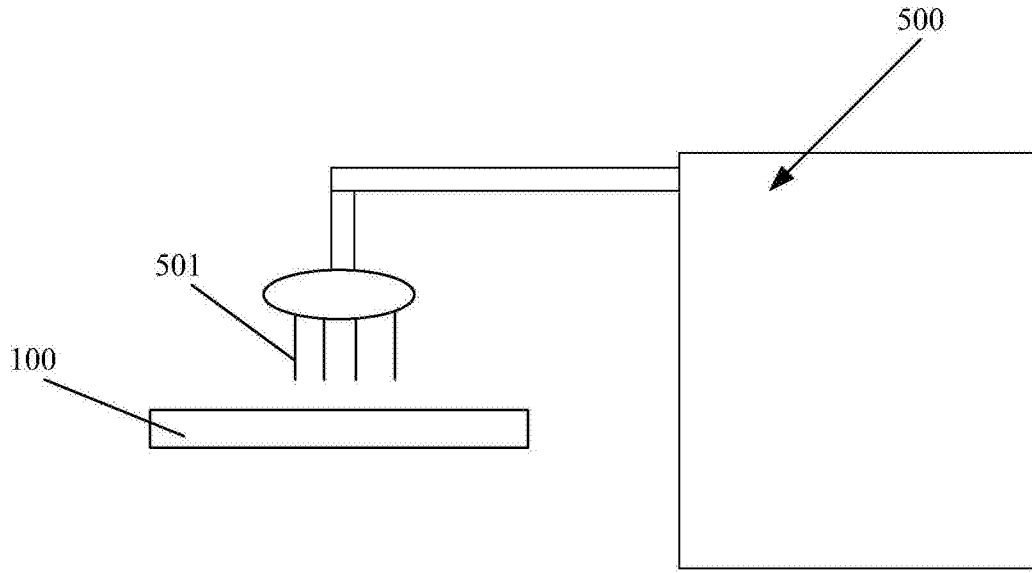


图9

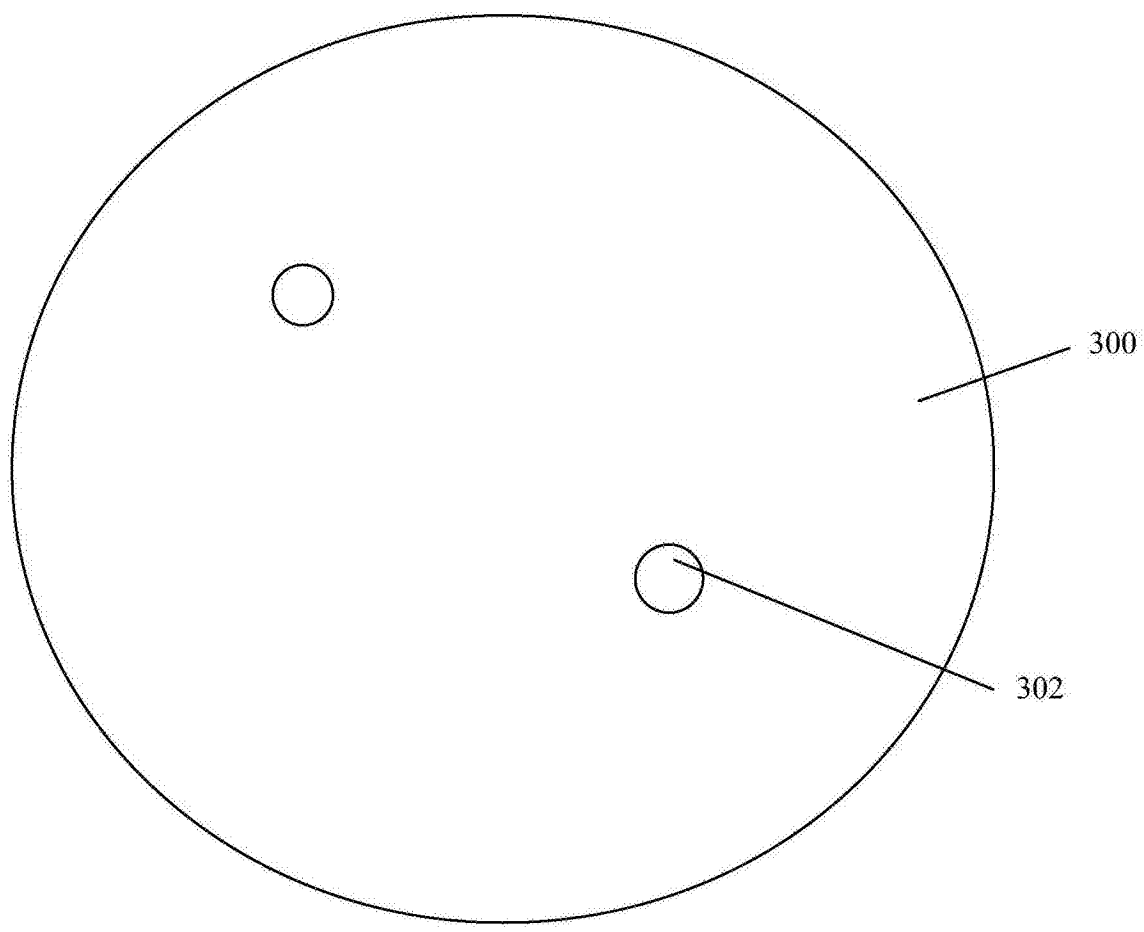


图10

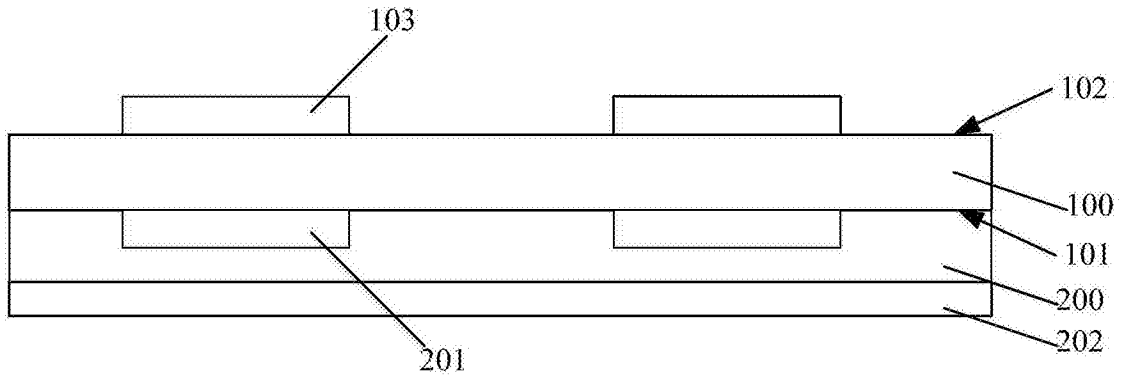


图11