



(19)대한민국특허청(KR)
(12) 등록특허공보(B1)

(51) 。 Int. Cl. H01L 21/3065 (2006.01)	(45) 공고일자 (11) 등록번호 (24) 등록일자	2007년05월31일 10-0724195 2007년05월25일
---	-------------------------------------	--

(21) 출원번호 (22) 출원일자 심사청구일자	10-2005-0131449 2005년12월28일 2005년12월28일	(65) 공개번호 (43) 공개일자
----------------------------------	---	------------------------

(73) 특허권자	동부일렉트로닉스 주식회사 서울 강남구 대치동 891-10
(72) 발명자	이기민 충북 청주시 흥덕구 가경동 대원아파트 101-111
(74) 대리인	김원준 장성구
(56) 선행기술조사문헌 KR1020060085286 A	

심사관 : 이별섭

전체 청구항 수 : 총 13 항

(54) 반도체 소자의 플라즈마 식각 장치

(57) 요약

본 발명은 반도체 소자 플라즈마 식각 장치에 관한 것이다. 즉, 본 발명에서는 반도체 소자 플라즈마 식각 장치에서, 반도체 소자가 형성되는 웨이퍼 중앙 영역과 웨이퍼 에지 영역으로 서로 다른 가스의 공급이 가능하도록 식각 장비 상부 전극 상 이원화된 가스 공급라인을 구현하여 패턴형성을 위한 전극막 또는 IMD막 식각 시는 전극 상 내/외측 가스 공급라인으로 동일 가스가 공급되도록 하며, 웨이퍼 에지 영역에 대한 베벨 식각 시에는 웨이퍼 에지 영역상 외측 가스 공급라인으로 잔류 전극막 및 IMD 막을 식각하기 위한 내측 가스 공급라인과는 다른 플라즈마 가스를 공급하고, 상부 전극과 하부 캐소드 전극간 간극을 일정 범위 이내로 좁혀지도록 조절하여 웨이퍼 중앙영역의 식각 속도를 현저히 낮춰 에지 영역에서의 식각 선택비를 높임으로써, 추가의 포토레지스트막 공정 없이도 베벨 식각 공정의 수행이 가능하도록 한다.

대표도

도 1

특허청구의 범위

청구항 1.

이원화된 가스 공급라인을 이용하여 포토공정 없이 베벨 식각이 가능한 반도체 소자 플라즈마 식각 장치로서,

웨이퍼 상 패턴 형성을 위한 IMD막 식각 및 베벨 식각을 위한 이원화된 가스 공급라인이 형성되는 상부 전극과,

상기 상부 전극 하부에 웨이퍼가 고정되는 캐소드 전극과,

상기 베벨 식각 시 상기 웨이퍼 에지에서의 식각 선택비 조절을 위해 상기 캐소드 전극을 업/다운 구동시켜 상부 전극과 캐소드간 간극을 조절시키는 구동부와,

상기 베벨 식각 시 상기 상부 전극상 웨이퍼 에지 영역의 외측 가스 공급라인으로 잔류 IMD 막 식각을 위한 플라즈마 가스를 공급하며, 상기 상부 전극상 웨이퍼 중앙영역의 내측 가스 공급라인으로는 상기 에지영역에서의 식각 선택비를 높이기 위한 대응 플라즈마 가스를 공급하는 제어부

를 포함하는 반도체 소자 플라즈마 식각 장치.

청구항 2.

제1항에 있어서,

상기 잔류 IMD 막 식각을 위한 플라즈마 가스는, CF₄, CHF₃ 또는 C₅F₈, O₂/C₄F₈, O₂, CO 혼합가스인 것을 특징으로 하는 반도체 소자 플라즈마 식각 장치.

청구항 3.

제1항에 있어서,

상기 식각 선택비를 높이기 위한 대응 플라즈마 가스는, N₂ 또는 Ar 가스인 것을 특징으로 하는 반도체 소자 플라즈마 식각 장치.

청구항 4.

제1항에 있어서,

상기 웨이퍼 에지영역에서의 식각 선택비를 높이기 위한 상부 전극과 하부 캐소드 전극간 간극은, 0.3~1mm 범위로 조절되는 것을 특징으로 하는 반도체 소자 플라즈마 식각 장치.

청구항 5.

제1항에 있어서,

상기 웨이퍼 상 패턴 형성을 위한 IMD 막 식각시에는, 상기 상부 전극상 내/외측 가스 공급라인으로 모두 C₅F₈, O₂ 또는 C₄F₈, O₂, CO 혼합가스가 공급되도록 하는 것을 특징으로 하는 반도체 소자 플라즈마 식각 장치.

청구항 6.

제5항에 있어서,

상기 IMD막 식각 시, 상기 상부 전극과 하부 캐소드 전극간 간극은, 10~40mm 범위로 조절되는 것을 특징으로 하는 반도체 소자 플라즈마 식각 장치.

청구항 7.

이원화된 가스 공급라인을 이용하여 포토공정 없이 베벨 식각이 가능한 반도체 소자 플라즈마 식각 장치로서,

웨이퍼 상 전극막 식각 및 베벨 식각을 위한 이원화된 가스 공급라인이 형성되는 상부 전극과,

상기 상부 전극 하부에 웨이퍼가 고정되는 캐소드 전극과,

상기 베벨 식각 시 상기 웨이퍼 에지 영역에서의 식각 선택비 조절을 위해 상기 캐소드 전극의 업/다운 구동시켜 상부 전극과 캐소드간 간극을 조절시키는 구동부와,

상기 베벨 식각 시 상기 상부 전극상 웨이퍼 에지 영역의 외측 가스 공급라인으로 잔류 전극막 식각 및 IMD 막 식각을 위한 서로 다른 플라즈마 가스를 순차적으로 공급하며, 상기 상부 전극상 웨이퍼 중앙영역의 내측 가스 공급라인으로는 상기 에지영역에서의 식각 선택비를 높이기 위한 대응 플라즈마 가스를 공급하는 제어부

를 포함하는 반도체 소자 플라즈마 식각 장치.

청구항 8.

제7항에 있어서,

상기 잔류 전극막 식각을 위한 플라즈마 가스는, Cl₂, HBr 또는 Cl₂, BCl₃ 혼합가스인 것을 특징으로 하는 반도체 소자 플라즈마 식각 장치.

청구항 9.

제7항에 있어서,

상기 잔류 IMD 막 식각을 위한 플라즈마 가스는, CF₄, CHF₃ 또는 C₅F₈, O₂/C₄F₈, O₂, CO 혼합가스인 것을 특징으로 하는 반도체 소자 플라즈마 식각 장치.

청구항 10.

제7항에 있어서,

상기 웨이퍼 에지영역에서의 식각 선택비를 높이기 위한 상부 전극과 하부 캐소드 전극간 간극은, 0.3~1mm 범위로 조절되는 것을 특징으로 하는 반도체 소자 플라즈마 식각 장치.

청구항 11.

제7항에 있어서,

상기 식각 선택비를 높이기 위한 대응 플라즈마 가스는, N₂ 또는 Ar 가스인 것을 특징으로 하는 반도체 소자 플라즈마 식각 장치.

청구항 12.

제7항에 있어서,

상기 웨이퍼 상 패턴 형성을 위한 전극막 식각시에는, 상기 상부 전극상 내/외측 가스 공급라인으로 모두 Cl₂, HBr 또는 Cl₂, BCl₃ 혼합가스가 공급되도록 하는 것을 특징으로 하는 반도체 소자 플라즈마 식각 장치.

청구항 13.

제12항에 있어서,

상기 전극막 식각 시, 상기 상부 전극과 하부 캐소드 전극간 간극은, 10~40mm 범위로 조절되며, 압력은 4~50mT범위로 조절되는 것을 특징으로 하는 반도체 소자 플라즈마 식각 장치.

명세서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 반도체 소자의 플라즈마 식각(plasma etch)장치에 관한 것으로, 특히 이원화된 가스(gas) 공급라인을 이용하여 포토레지스트막(photo-resist layer) 공정 없이 베벨 식각(bevel etch)이 가능한 반도체 소자 플라즈마 식각 장치에 관한 것이다.

일반적으로 반도체 소자는 웨이퍼(wafer) 상 박막의 증착 및 패터닝(patterning), 이온주입 공정 등을 수차례 반복함으로써 형성되며, 특히 집적회로 소자들을 제조하기 위해서는 다층(multi layer)의 박막(thin film)을 쌓는 공정과, 각 박막위에 감광막을 형성하고 패터닝하는 공정과, 패터닝된 감광막을 마스크(mask)로하여 박막을 식각하는 공정을 수차례 실시한다.

위와 같이 웨이퍼 표면에 박막을 수차례 쌓고 또 패터닝하는 과정에서의 여러 막들은 웨이퍼(wafer)의 에지(edge) 영역에도 증착되어 웨이퍼의 에지가 두꺼워지거나 웨이퍼 측벽에 불필요한 막들이 쌓이게 되어 후속 공정 진행 시 파티클(particle) 소스(source) 등으로 작용해 불량률의 원인이 되고 있다.

따라서 종래에는 위와 같은 웨이퍼 에지 영역에 다수의 반도체 공정에 따라 증착되는 불필요한 막들을 제거하여 웨이퍼 에지 영역상 증착막들이 파티클 소스로 작용하는 것을 방지시키기 위해 베벨 식각 공정을 수행하고 있다.

그러나 종래 반도체 소자 제조시 수행되는 베벨 식각 공정의 경우에는 먼저 웨이퍼상 에지 부분을 제외한 반도체 소자 형성 영역에 포토레지스트막을 마스크를 형성시킨 후에 웨이퍼 에지 영역에 대해 습식 또는 건식 식각을 통해 웨이퍼 에지 영역에 증착된 불필요한 막들을 제거시키고 있어 베벨 식각을 위한 포토레지스트막 공정을 추가로 또 실시하여야하는 등 공정 상 번거로움이 있었다.

발명이 이루고자 하는 기술적 과제

따라서, 본 발명의 목적은 이원화된 가스 공급라인을 이용하여 포토레지스트막 공정 없이 베벨 식각이 가능한 반도체 소자 플라즈마 식각 장치를 제공함에 있다.

상술한 목적을 달성하기 위한 본 발명은 이원화된 가스 공급라인을 이용하여 포토공정 없이 베벨 식각이 가능한 반도체 소자 플라즈마 식각 장치로서, 웨이퍼 상 패턴 형성을 위한 IMD막 식각 및 베벨 식각을 위한 이원화된 가스 공급라인이 형성

되는 상부 전극과, 상기 상부 전극 하부에 웨이퍼가 고정되는 캐소드 전극과, 상기 베벨 식각 시 상기 웨이퍼 에지 영역에서의 식각 선택비 조절을 위해 상기 캐소드 전극을 업/다운 구동시켜 상부 전극과 캐소드간 간극을 조절시키는 구동부와, 상기 베벨 식각 시 상기 상부 전극상 웨이퍼 에지 영역의 외측 가스 공급라인으로 잔류 IMD 막 식각을 위한 플라즈마 가스를 공급하며, 상기 상부 전극상 웨이퍼 중앙영역의 내측 가스 공급라인으로는 상기 에지영역에서의 식각 선택비를 높이기 위한 대응 플라즈마 가스를 공급하는 제어부를 포함하는 것을 특징으로 한다.

발명의 구성

이하, 첨부된 도면을 참조하여 본 발명에 따른 바람직한 실시 예의 동작을 상세하게 설명한다.

도 1은 본 발명의 실시 예에 따라 플라즈마 식각장치내 상부 전극(upper electrode)의 가스 공급 라인을 내측과 외측으로 이원화하여 각기 공급되는 가스를 조절 가능케 함과 동시에 캐소드(cathode) 전극을 업/다운(up/down)시키는 간극 조절을 통해 웨이퍼 상 식각 속도의 조절을 가능하도록 하는 플라즈마 식각 장치를 도시한 것이다.

이하 상기 도 1을 참조하여 가스 공급 라인을 이원화한 본 발명의 플라즈마 식각 장치에서 포토레지스트막 공정을 생략하는 웨이퍼 에지 영역(114)에 대한 베벨 식각 공정을 상세히 설명하기로 한다.

먼저 웨이퍼(106)상 증착된 IMD(Inter Metal Dielectric) 막질의 식각 시 플라즈마 식각장치의 제어부(100)는 IMD 막질의 식각을 위한 보통의 조건으로 플라즈마 식각 장치의 상부 전극(upper electrode)(108)상 이원화 구현되는 내측 외측의 가스 공급라인(112, 110)으로 모두 C5F8, O2 또는 C4F8, O2, CO 혼합가스를 공급하여 웨이퍼상 IMD 막질에 대한 식각을 진행시킨다.

이때 상부측 전극(electrode)(108)과 하부 캐소드 전극(104)간 거리는 제어부(100)의 제어에 따라 웨이퍼가 놓여지는 정전척 캐소드 전극(104)를 업/다운 구동시키는 구동부(102)에 의해 10~40 mm 범위내로 조절된다.

이어 위와 같이 상부 전극(108)과 하부 캐소드 전극(104)간 간극이 10~40 mm 범위 내로 조절된 상태에서 IMD막질의 식각을 통한 패터닝(patterning)이 완료된 후에는 웨이퍼 에지 영역(114)에 존재하는 잔류 IMD 막을 제거하기 위한 베벨 식각 공정이 후속하여 수행된다.

이때 본 발명에서는 플라즈마 식각 장치의 상부 전극(108)상 이원화되어 구현된 내측 가스 공급라인(112)과 외측 가스 공급라인(110)에는 베벨 식각 공정을 위한 별도의 포토레지스트막 공정 없이 IMD 막질에 대한 식각을 진행하기 위해 서로 다른 플라즈마 가스가 공급된다. 즉, 상부 전극(108)상 내측 가스 공급라인(112)을 통해서서는 N2 또는 Ar 가스가 주입되며, 외측 가스 공급라인(110)을 통해서서는 CF4, CHF3 또는 상기 IMD 막 식각시와 동일한 가스가 웨이퍼상 에지 영역(114)에 주입되도록 한다.

또한 상기 웨이퍼 에지 영역(114)에 대한 식각 선택비를 높이기 위해 상부 전극(108)과 캐소드 전극(104)간 간극을 조절하게 되는데, 상기 간극은 제어부(100)의 제어에 따른 구동부(102)의 캐소드 전극(104) 업/다운 구동에 따라 조절되어 0.3~1mm 범위로 낮춰지도록 조절된다. 이에 따라 웨이퍼 중앙영역에서의 식각 속도를 현저히 낮춰 에지 영역(114)에서의 식각 선택비를 높일 수 있게 된다.

도 2는 본 발명의 다른 실시 예에 따라 플라즈마 식각 장비 상부 전극상 가스 공급 라인을 내측과 외측으로 이원화하여 각기 공급되는 가스를 조절 가능케 함과 동시에 캐소드(cathode) 전극을 업/다운(up/down)시키는 간극 조절을 통해 웨이퍼 상 식각 속도의 조절을 가능하도록 하는 플라즈마 식각 장치 구성을 도시한 것이다.

이하 상기 도 2를 참조하여 가스 공급 라인을 이원화한 본 발명의 플라즈마 식각 장치에서 포토레지스트막 공정을 생략하는 웨이퍼 에지 영역에 대한 베벨 식각 공정을 상세히 설명하기로 한다.

먼저 웨이퍼상 폴리 실리콘(poly-si) 또는 알루미늄(Al)막 등의 전극재 물질 식각 시 제어부(200)는 전극재 물질의 식각을 위한 보통의 조건으로 플라즈마 식각 장치의 상부 전극(208)상 이원화 구현되는 내측 외측의 가스 공급라인(210, 212)으로 모두 Cl2, HBr 또는 Cl2, BCl3 혼합가스를 공급하여 웨이퍼(206)상 전극재 물질의 식각을 진행시킨다.

이때 상부 전극(electrode)(208)과 하부 캐소드 전극(204)간 간극 거리는 제어부(200)의 제어에 따라 웨이퍼(206)가 놓여지는 정전척 캐소드 전극(204)을 업/다운 구동시키는 구동부(202)에 의해 10~40mm 범위내로 조절되며, 압력은 물질에 따라 4~50mT 범위에서 진행된다.

이어 위와 같이 상부 전극(208)과 하부 캐소드 전극(204)간 간극이 10~40mm 범위 내로 조절된 상태에서 웨이퍼 상 전극재 물질의 식각을 통한 패터닝이 완료된 후에는 웨이퍼 에지 영역(214)에 존재하는 잔류 전극재 물질막(218)과 잔류 IMD 막(216)을 제거하기 위한 베벨 식각 공정이 후속하여 수행된다.

이때 본 발명에서는 플라즈마 식각 장치의 상부 전극(204)상 이원화되어 구현된 내측 가스 공급라인(210)과 외측 가스 공급라인(212)에는 베벨 식각 공정 시 포토레지스트막 공정 없이 잔류 전극막(218) 및 IMD 막(216)에 대한 식각을 진행하기 위해 서로 다른 플라즈마 가스가 공급된다.

즉, 플라즈마 식각 장치내 상부 전극(208)상 내측 가스 공급라인(210)으로는 N₂ 또는 Ar을 주입하며, 외측 가스 공급라인(212)으로는 2 단계에 걸쳐 서로 다른 가스를 주입하게 되는데, 1단계에서는 웨이퍼(206)상 잔류 전극막(218)을 제거하기 위해 외측 가스 공급라인(212)을 통해 Cl₂, HBr(또는 BC13) 혼합가스가 웨이퍼 에지 영역(214)에 주입되도록 하여 잔류 전극막(218)을 제거시킨다.

그런 후, 2단계에서는 잔류 IMD 막(216)을 제거하기 위해 CF₄ 또는 CHF₃ 등의 C-F계 가스가 웨이퍼 에지 영역(214)에 주입되도록 하며, 또한 상기 웨이퍼 에지 영역(214)에 대한 식각 선택비를 높이기 위해 상부 전극(208)과 하부 캐소드 전극(204)간 간극이 조절되는데, 상기 간극은 제어부(200)의 제어에 따른 구동부(202)의 캐소드 전극(204) 업/다운 구동에 따라 조절되어 상부 전극(208)과 하부 캐소드 전극(204)간 간극이 0.3~1mm 범위로 낮춰지도록 조절된다. 이에 따라 웨이퍼 중앙영역에서의 식각 속도를 현저히 낮춰 에지 영역(214)에서의 식각 선택비를 높일 수 있게 된다.

상기한 바와 같이 본 발명에서는 반도체 소자 플라즈마 식각 장치에서, 반도체 소자가 형성되는 웨이퍼 중앙 영역과 웨이퍼 에지 영역으로 서로 다른 가스의 공급이 가능하도록 식각 장비 상부 전극 상 이원화된 가스 공급라인을 구현하여 패턴 형성을 위한 전극막 또는 IMD막 식각 시는 전극 상 내/외측 가스 공급라인으로 동일 가스가 공급되도록 하며, 웨이퍼 에지 영역에 대한 베벨 식각 시에는 웨이퍼 에지 영역 상 외측 가스 공급라인으로 잔류 전극막 및 IMD 막을 식각하기 위한 내측 가스 공급라인과는 다른 플라즈마 가스를 공급하고, 상부 전극과 하부 캐소드 전극간 간극을 일정 범위 이내로 좁혀지도록 조절하여 웨이퍼 중앙영역의 식각 속도를 현저히 낮춰 에지 영역에서의 식각 선택비를 높임으로써, 추가의 포토레지스트막 공정 없이도 베벨 식각 공정의 수행이 가능하도록 한다.

한편 상술한 본 발명의 설명에서는 구체적인 실시 예에 관해 설명하였으나, 여러 가지 변형이 본 발명의 범위에서 벗어나지 않고 실시될 수 있다. 따라서 발명의 범위는 설명된 실시 예에 의하여 정할 것이 아니고 특허청구범위에 의해 정하여져야 한다.

발명의 효과

이상에서 설명한 바와 같이, 본 발명에서는 반도체 소자 플라즈마 식각 장치에서, 반도체 소자가 형성되는 웨이퍼 중앙 영역과 웨이퍼 에지 영역으로 서로 다른 가스의 공급이 가능하도록 식각 장비 상부 전극 상 이원화된 가스 공급라인을 구현하여 패턴형성을 위한 전극막 또는 IMD막 식각 시는 전극 상 내/외측 가스 공급라인으로 동일 가스가 공급되도록 하며, 웨이퍼 에지 영역에 대한 베벨 식각 시에는 웨이퍼 에지 영역 상 외측 가스 공급라인으로 잔류 전극막 및 IMD 막을 식각하기 위한 내측 가스 공급라인과는 다른 플라즈마 가스를 공급하고, 상부 전극과 하부 캐소드 전극간 간극을 일정 범위 이내로 좁혀지도록 조절하여 웨이퍼 중앙영역의 식각 속도를 현저히 낮춰 에지 영역에서의 식각 선택비를 높임으로써, 추가의 포토레지스트막 공정 없이도 베벨 식각 공정의 수행이 가능하도록 하는 이점이 있다.

도면의 간단한 설명

도 1은 본 발명의 실시 예에 따른 이원화된 가스 공급라인을 구비하는 플라즈마 식각장치 구성도,

도 2는 본 발명의 다른 실시 예에 따른 반도체 소자의 플라즈마 식각장치 구성도.

<도면의 주요 부호에 대한 간략한 설명>

100 : 제어부 102 : 구동부

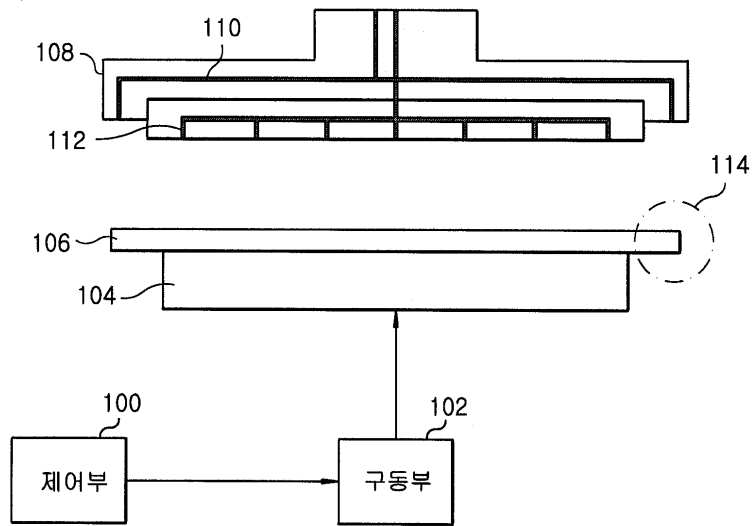
104 : 캐소드 전극 106 : 웨이퍼

108 : 상부 전극 110 : 외측 가스 공급라인

112 : 내측 가스 공급라인 114 : 에지 영역

도면

도면1



도면2

