

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2013-8989

(P2013-8989A)

(43) 公開日 平成25年1月10日(2013.1.10)

(51) Int.Cl.	F I	テーマコード (参考)
HO 1 L 27/146 (2006.01)	HO 1 L 27/14 A	4M118
HO 1 L 27/14 (2006.01)	HO 1 L 27/14 D	5C024
HO 4 N 5/369 (2011.01)	HO 4 N 5/335 690	

審査請求 有 請求項の数 6 O L (全 23 頁)

(21) 出願番号	特願2012-182630 (P2012-182630)	(71) 出願人	000001007 キヤノン株式会社
(22) 出願日	平成24年8月21日 (2012. 8. 21)		東京都大田区下丸子3丁目30番2号
(62) 分割の表示	特願2004-254357 (P2004-254357) の分割	(74) 代理人	100076428 弁理士 大塚 康德
原出願日	平成16年9月1日 (2004. 9. 1)	(74) 代理人	100112508 弁理士 高柳 司郎
		(74) 代理人	100115071 弁理士 大塚 康弘
		(74) 代理人	100116894 弁理士 木村 秀二
		(74) 代理人	100130409 弁理士 下山 治
		(74) 代理人	100134175 弁理士 永川 行光

最終頁に続く

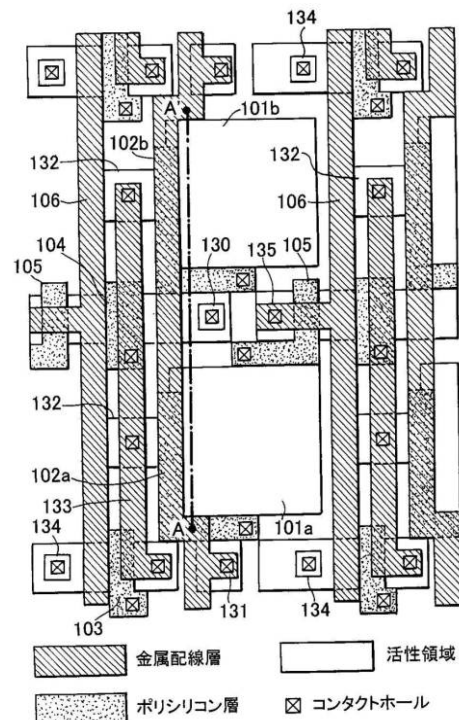
(54) 【発明の名称】 固体撮像装置及び固体撮像システム

(57) 【要約】

【課題】 隣接する画素間でのブルーミングを防ぐ。

【解決手段】 複数のフォトダイオード101a、101bと、複数のフォトダイオードに各々対応して設けられた複数の転送MOSFET102a、102bと、複数のフォトダイオードから読み出された信号を増幅して出力する共通の増幅MOSFET104と、を有する単位セルを2次元状に配し、フォトダイオード101bの周囲に複数のフォトダイオードが隣接して配され、フォトダイオード101bと複数のフォトダイオードとの間にフォトダイオード101bからの過剰電荷を捕獲する捕獲領域130、134、135、132を設けた。

【選択図】 図1



**【特許請求の範囲】****【請求項 1】**

複数の光電変換領域と、

前記複数の光電変換領域に各々対応して設けられた複数の転送スイッチ手段と、

前記複数の光電変換領域から読み出された光電荷を入力として増幅する、共通の増幅手段と、を有する単位セルを 2 次元状に配してなる固体撮像装置であって、

一の光電変換領域の周囲に複数の光電変換領域が隣接して配され、前記一の光電変換領域と前記複数の光電変換領域の各光電変換領域との間に前記一の光電変換領域からの過剰電荷を捕獲可能な不純物拡散領域を設けたことを特徴とする固体撮像装置。

**【請求項 2】**

前記一の光電変換領域の周囲に配される前記複数の光電変換領域は、前記一の光電変換領域の行方向及び列方向に隣接して配される四つの光電変換領域であることを特徴とする請求項 1 記載の固体撮像装置。

**【請求項 3】**

前記増幅手段の入力をリセットするリセット手段が、前記単位セルに含まれることを特徴とする請求項 1 又は 2 記載の固体撮像装置。

**【請求項 4】**

前記増幅手段の出力を選択、非選択する選択スイッチ手段が、前記単位セルに含まれることを特徴とする請求項 1 又は 2 記載の固体撮像装置。

**【請求項 5】**

更に、前記各光電変換領域に対応して設けられた浮遊拡散領域を有し、該浮遊拡散領域が導電体により接続されていることを特徴とする請求項 1 ~ 4 のいずれか 1 項に記載の固体撮像装置。

**【請求項 6】**

前記増幅手段は、単位となる素子を複数並列接続して、1 つの増幅手段として構成されていることを特徴とする請求項 1 又は 2 記載の固体撮像装置。

**【請求項 7】**

前記リセット手段は、単位となる素子を複数並列接続して、1 つのリセット手段として構成されていることを特徴とする請求項 3 記載の固体撮像装置。

**【請求項 8】**

前記選択スイッチ手段は、単位となる素子を複数並列接続して、1 つの選択スイッチ手段として構成されていることを特徴とする請求項 4 記載の固体撮像装置。

**【請求項 9】**

前記不純物拡散領域は、前記転送スイッチ手段、前記増幅手段、前記リセット手段、または前記選択スイッチ手段の一部であることを特徴とする請求項 1 から 4 のいずれか 1 項に記載の固体撮像装置。

**【請求項 10】**

前記不純物拡散領域は、前記光電荷と同一導電型の不純物拡散領域からなることを特徴とする請求項 1 から 9 のいずれか 1 項に記載の固体撮像装置。

**【請求項 11】**

前記不純物拡散領域は所定電位に設定されていることを特徴とする、請求項 10 記載の固体撮像装置。

**【請求項 12】**

前記不純物拡散領域は、前記転送スイッチ手段、前記増幅手段、前記リセット手段、及び前記選択スイッチ手段は絶縁ゲート型トランジスタからなり、前記捕獲領域は該絶縁ゲート型トランジスタのソース又はドレイン領域である請求項 9 に記載の固体撮像装置。

**【請求項 13】**

入射光に対する分光透過率が異なる複数種のフィルタを組み合わせたカラーフィルタを有し、前記単位セルの配置される周期は、前記カラーフィルタの配置される周期と一致していることを特徴とする請求項 1 から 12 のいずれか 1 項に記載の固体撮像装置。

10

20

30

40

50

## 【請求項 1 4】

前記カラーフィルタはベイヤ配列であることを特徴とする請求項 1 3 記載の固体撮像装置。

## 【請求項 1 5】

請求項 1 から 1 4 のいずれか 1 項に記載の固体撮像装置と、  
前記固体撮像装置へ光を結像する光学系と、  
前記固体撮像装置からの出力信号を処理する信号処理回路とを有することを特徴とする固体撮像システム。

## 【発明の詳細な説明】

## 【技術分野】

10

## 【0001】

本発明は固体撮像装置及び固体撮像システムに係わり、特に複数の光電変換領域と、複数の光電変換領域に各々対応して設けられた複数の転送スイッチ手段と、複数の光電変換領域から読み出された光電荷を入力として増幅する、共通の増幅手段と、を有する単位セルを行列方向に配してなる固体撮像装置及び固体撮像システムに関するものである。

## 【背景技術】

## 【0002】

近年CMOSプロセスを利用したCMOSセンサと呼ばれる固体撮像装置が注目されている。CMOSセンサは、周辺回路混載の容易性、低電圧駆動等の理由から、とくに携帯情報機器分野への応用が進んでいる。

20

## 【0003】

高S/N比のCMOSセンサの画素構成として、例えば、特許文献 1 に開示されているように、フォトダイオードと画素アンプの入力との間に転送スイッチを設けた画素構成が知られている。しかし、この画素構成の欠点として、トランジスタ数が多いため、画素を縮小すると、トランジスタに必要な面積が制約となり、フォトダイオードに十分な面積を残すことが困難なことが挙げられる。この弱点を克服するため、近年例えば特許文献 2 に開示されているように隣接する複数の画素でトランジスタを共有する形態が提案されている。図 1 4 (同公報の図 8 と同一) に、この従来技術の固体撮像装置を示す。同図において、3 は転送スイッチとしてはたらく転送用 MOS トランジスタ、4 はリセット電位を供給するリセット用 MOS トランジスタ、5 はソースフォロワアンプ MOS トランジスタ、6 は選択的にソースフォロワアンプ MOS トランジスタ 5 から信号を出力させるための水平選択用 MOS トランジスタ、7 はソースフォロワの負荷 MOS トランジスタ、8 は暗出力信号を転送するための暗出力転送用 MOS トランジスタ、9 は明出力信号を転送するための明出力転送用 MOS トランジスタ、10 は暗出力信号を蓄積するための暗出力蓄積容量 CTN、11 は明出力信号を蓄積するための明出力蓄積容量 CTS、12 は暗出力信号及び明出力信号を水平出力線に転送するための水平転送用 MOS トランジスタ、13 は水平出力線をリセットするための水平出力線リセット用 MOS トランジスタ、14 は差動出力アンプ、15 は水平走査回路、16 は垂直走査回路、24 は埋め込み p + n p フォトダイオードである。ここで、暗出力信号とは、ソースフォロワアンプ MOS トランジスタ 5 のゲート領域をリセットすることにより生じる信号であり、明出力信号とは、フォトダイオード 24 で光電変換された信号と暗出力信号とが加わった信号である。そして、差動出力アンプからは、ソースフォロワアンプ MOS トランジスタ 5 のばらつきのない信号が得られる。

30

40

## 【0004】

同図から解る様に垂直方向の 2 つのフォトダイオード 24 に対して 1 つのソースフォロワアンプ 5 が転送用 MOS トランジスタ 3 を介して接続される。従って、従来、2 画素で 8 個の MOS トランジスタを必要としていたのに対し、5 個で済む様になるため、微細化に対して有利となる。トランジスタの共有化をすることにより、1 画素あたりのトランジスタ数が減り、十分なフォトダイオード面積の確保が可能となる。

## 【0005】

50

また、共有トランジスタ構成の画素レイアウトの例として、特許文献3に開示された構成がある。

【先行技術文献】

【特許文献】

【0006】

【特許文献1】特開平11-122532号公報

【特許文献2】特開平09-046596号公報

【特許文献3】特開2000-232216号公報

【発明の概要】

【発明が解決しようとする課題】

10

【0007】

前述したように画素縮小に効果がある共有トランジスタ構成であるが、本発明者は、この共有トランジスタ構成のCMOSセンサにおいて、ブルーミングと呼ばれる偽信号が発生しやすく、特に高輝度条件下での画質劣化が著しいことを見出した。

【0008】

本発明の目的は、共有トランジスタ構成の固体撮像装置において、ブルーミングを防止することにある。

【課題を解決するための手段】

【0009】

以下、共有トランジスタ構成の固体撮像装置においてブルーミングが生じやすい点についての本発明者による考察は以下の通りである。

20

【0010】

共有トランジスタ構成の固体撮像装置における画素レイアウトの例としては、上述した特許文献3に開示された構成があるが、1画素あたりのトランジスタ数が少なくなっているがために、フォトダイオード間にトランジスタが挿入されN型のソースドレイン拡散層が存在する方向と、フォトダイオード間にトランジスタがなくN型のソースドレイン領域が存在しない方向の2種類がある。

【0011】

ある1つのフォトダイオードが飽和状態に達した場合、そのフォトダイオードからは過剰電荷が周辺へ拡散する。拡散した電荷は、N型のソースドレイン領域に達すると、そこで捕獲され最終的には電源へと排出される。ところが、N型のソースドレイン領域が、拡散方向に存在しないと、電荷はどこにも捕獲されずに、隣接するフォトダイオードに流入し、ブルーミングと呼ばれる偽信号を発生させる。このため、特許文献3に記載される従来の共有トランジスタ構成の画素レイアウトでは、隣接するフォトダイオード間でのブルーミングが発生する。

30

【0012】

本発明は上述した考察に基づきなされたものであって、  
複数の光電変換領域と、  
前記複数の光電変換領域に各々対応して設けられた複数の転送スイッチ手段と、  
前記複数の光電変換領域から読み出された光電荷を入力として増幅する、共通の増幅手段と、を有する単位セルを2次元状に配してなる固体撮像装置であって、  
一の光電変換領域の周囲に複数の光電変換領域が隣接して配され、前記一の光電変換領域と前記複数の光電変換領域の各光電変換領域との間に前記一の光電変換領域からの過剰電荷を捕獲可能な不純物拡散領域を設けたことを特徴とする。

40

【発明の効果】

【0013】

本発明によれば、共有トランジスタ構成の固体撮像装置において、ブルーミングを防止又は減少することができる。そのことにより、高精細な画像を得ることが出来る。特にカラーセンサにおいては、色再現性の優れた良好な画像を得ることができる。

【図面の簡単な説明】

50

【 0 0 1 4 】

【 図 1 】 本発明の第1実施形態の固体撮像装置の単位セルのレイアウトを示す平面図である。

【 図 2 】 本発明の第1実施形態の固体撮像装置の等価回路図である。

【 図 3 】 本発明の第1実施形態の固体撮像装置の図 1 の線分A - A で切った場合の断面図である。

【 図 4 】 電子の捕獲領域を設けない場合の固体撮像装置の断面図である。

【 図 5 】 本発明の第1実施形態の固体撮像装置における駆動パルスタイミング図である。

【 図 6 】 本発明の第1実施形態の固体撮像装置における駆動パルスタイミング図である。

【 図 7 】 本発明の第2実施形態の固体撮像装置の等価回路図である。

10

【 図 8 】 本発明の第2実施形態の固体撮像装置の単位セルのレイアウトを示す平面図である。

【 図 9 】 本発明の第3実施形態の固体撮像装置の単位セルのレイアウトを示す平面図である。

【 図 1 0 】 並列接続された絶縁ゲート型トランジスタを示す図である。

【 図 1 1 】 本発明の第4実施形態の固体撮像装置の単位セルのレイアウトを示す平面図である。

【 図 1 2 】 本発明の第4実施形態の固体撮像装置のカラーフィルタ構成を示す平面図である。

【 図 1 3 】 本発明の第5実施形態の撮像システムを示す概念図である。

20

【 図 1 4 】 従来技術の固体撮像装置の等価回路図である。

【 発明を実施するための形態 】

【 0 0 1 5 】

本発明の実施形態について以下に詳細に説明する。

[ 実施形態 1 ]

本発明の第1実施形態の固体撮像装置について説明する。図 1 は、第 1 実施形態の固体撮像装置の単位セルの平面図である。図 2 は、本実施形態の固体撮像装置の等価回路図であり、図 1 で示したレイアウトの画素を 2 次元状（行列方向）に配列している。

【 0 0 1 6 】

図 2 において、単位セルは、光電変換素子であるフォトダイオード101a、101bと、フォトダイオード101a、101bで発生した信号を増幅する共有の増幅手段となる増幅MOSFET104と、増幅MOSFET104の入力を所定電圧にリセットする共有のリセットスイッチとなるリセットMOSFET103、および増幅MOSFET104のソース電極と垂直出力線106との導通を制御する共有の行選択スイッチとなる行選択MOSFET105を備えている。さらに、フォトダイオード101a、101bに対応して、画素転送スイッチとなる画素転送MOSFET102a、102bがそれぞれ設けられている。ここでは、単位セルには二つのフォトダイオードが形成されているので、単位セルは 2 つの画素からなる。なお、図 1 においては、101a、101bは P ウェル層に設けられたフォトダイオードの N 型拡散層（ P ウェルと N 型拡散層とで P N 接合部を形成する）、104は増幅MOSFETのゲート電極、103はリセットMOSFETのゲート電極、105は行選択MOSFETのゲート電極、102a、102bは画素転送MOSFETのゲート電極を示す。また、130は電源（ VDD ）と接続されたN型不純物領域、131は接地されたP型不純物領域（ウェルコンタクト）、134はリセットMOSFETのドレイン領域、135は垂直出力線106に接続されたN型拡散層を示す。

30

40

【 0 0 1 7 】

フォトダイオード101a、101bに蓄積された電荷はそれぞれ画素転送MOSFET102a、102bを介して各浮遊拡散層132に転送される。これらの浮遊拡散層132は配線（導電体）133によって、増幅MOSFET104のゲート電極と、リセットMOSFET103のソース電極に共通接続されている。

【 0 0 1 8 】

本実施形態のブルーミング低減効果を説明するために、図 1 の点線で示す線分A - A で

50

の断面図を図3に示す。フォトダイオード101a, 101bは、N型拡散層141とP型ウェル143とでPN接合を形成しており、また、半導体基板表面側には濃いP型拡散層140とN型拡散層141がPN接合となっており、全体で埋め込みフォトダイオードとなっている。フォトダイオード101aとフォトダイオード101bの間には、電源(VDD)に接続されたN型拡散層130が配置されており、これは同時に増幅MOSFET104のドレイン領域となっている。フォトダイオード101a, 102b、およびN型拡散層130はLOCOS膜等の素子分離用酸化膜142によって、分離されている。なお、図3において、ポリシリコン層は簡略化のため省略している。また、P型ウェル143のさらに下層はN型基板144となっており、電源に接続されている。フォトダイオード101bが飽和状態になった場合を考えると、図3の矢印で示すように、過剰な電荷(この場合は電子)はフォトダイオード101b外へ拡散する。このとき、図3の右方に拡散した電子(フォトダイオード101bからN型拡散層130へと拡散した電子)は、増幅MOSFET104のドレイン領域のN型拡散層130(光電荷と同一導電型の不純物拡散領域)に捕獲される。このため、フォトダイオード101aには過剰電子が拡散してこない。また、図3の下方に拡散した電子は、N型基板144に捕獲される。

10

#### 【0019】

ここで、図4に示されるような、N型拡散層130が設けられず、素子分離用酸化膜142を介してフォトダイオード101a, 102bが隣接している構成を有する固体撮像装置においては、図4の右方への拡散電子が、フォトダイオード101aに流入し、ブルーミングが発生することになるが、本実施形態の固体撮像装置においては、図3に示すようにN型拡散層130が過剰電荷を捕獲する捕獲領域となるためにブルーミングが低減する。

20

#### 【0020】

増幅MOSFET104のドレイン領域のN型拡散層130と同様に、電源に接続されているリセットMOSFET103のドレイン領域134、垂直出力線106と接続された拡散層135および浮遊拡散層132が、電子の捕獲領域として作用する。なお、浮遊拡散層132は、フォトダイオードの蓄積期間中は、後述するように、電源と接続されるため、電子の捕獲領域としての効果が期待できる。同様に、垂直出力線106と接続された拡散層135も、蓄積期間中任意の一行の行選択パルスPSELをハイレベルにしておくことで、0Vより高い電位に保つことが容易にできるため、電子の捕獲領域として期待できる。

#### 【0021】

以上の電子の捕獲領域が、フォトダイオード101bの4辺を囲む形で配列されている。すなわち、図1のフォトダイオード101bの上辺には電源(VDD)に接続されたリセットMOSFET103のドレイン領域134が配置され、下辺には電源(VDD)と接続された増幅MOSFET104のドレイン領域のN型不純物層130と、垂直出力線106と接続された拡散層135とが配置され、左辺及び右辺にはそれぞれ浮遊拡散層132が配置される。このため、フォトダイオード101bと、フォトダイオード101bに上下左右方向で隣接するフォトダイオード間でブルーミングが低減される。同様な効果がフォトダイオード101aと、その周辺についても得られる。

30

#### 【0022】

図2に示すように、フォトダイオード101aは奇数行、フォトダイオード101bは偶数行に配置され、これが繰り返し配列され、エリアセンサを構成している。画素転送MOSFET102aは転送パルスPTX1、画素転送MOSFET102bは転送パルスPTX2によって駆動される。共有されるリセットMOSFET103はリセットパルスPRESによって駆動される。また、共有される行選択MOSFET105は行選択パルスPSELによって駆動される。

40

#### 【0023】

固体撮像装置の動作を図5、図6の駆動パルスタイミング図を用いて説明する。読み出し動作に先だて、所定の露光時間が経過し、フォトダイオード101a、101bには光電荷が蓄積されているものとする。図5に示すように、垂直走査回路123によって選択された行について、まず画素リセットパルスPRESがハイレベルからローレベルとなり、増幅MOSFET104のゲート電極のリセットが解除される。このとき、ゲート電極に接続された浮遊拡散層の容量(以後Cfdとする)に、暗時に対応する電圧が保持される。つづいて行選択パル

50

スPSELがハイレベルとなると、暗時出力が垂直出力線106上に現れる。このとき演算増幅器120は電圧フォロワ状態にあり、演算増幅器120の出力はほぼ基準電圧VREFに等しい。所定の時間経過後、クランプパルスPCORがハイレベルからローレベルとなり、垂直出力線106上の暗時出力がクランプされる。つづいて、パルスPTNがハイレベルとなり転送ゲート110aがオンし、演算増幅器120のオフセットを含む形で、ダーク信号が保持容量112aに記憶される。その後、転送パルスPTX1によって、画素転送MOSFET102aが一定期間ハイレベルとなり、フォトダイオード101aに蓄積された光電荷が増幅MOSFET104のゲート電極に転送される。一方、画素転送MOSFET102bは、ローレベルのままフォトダイオード101bの光電荷は保持された状態で待機している。ここで転送電荷は電子であり、転送された電荷量の絶対値をQとすると、ゲート電位は $Q/Cfd$ だけ低下する。これに対応して、垂直出力線106上には明時出力が現れるが、ソースフォロワゲインを $Gsf$ とすると、垂直出力線電位 $Vvl$ の、暗時出力からの変化分  $Vvl$ は次式で表される。

10

【0024】

【数1】

$$\Delta Vvl = -\frac{Q}{Cfd} \cdot Gsf \quad \dots \text{式 1}$$

【0025】

20

この電位変化は演算増幅器120、クランプ容量108および帰還容量121によって構成される反転増幅回路によって増幅され、出力 $Vct$ は式1と合わせて、次式であらわされる。

【0026】

【数2】

$$Vct = VREF + \frac{Q}{Cfd} \cdot Gsf \cdot \frac{C0}{Cf} \quad \dots \text{式 2}$$

【0027】

30

ここで $C0$ はクランプ容量、 $Cf$ は帰還容量を示している。この出力 $Vct$ はパルスPTSがハイレベルとなり転送ゲート110bがオンとなっている期間中に、もう一方の保持容量112bに記憶される。しかるのち、水平シフトレジスタ119によって発生される走査パルス $H1$ 、 $H2$ 、 $\dots$ によって水平転送スイッチ114 b, 114aが順番に選択され、蓄積容量112 b, 112aに保持されていた信号が水平出力線116 b, 116aに読み出されたあと、出力アンプ118に入力され差動出力される。ここまでの、フォトダイオード101aが配置されている奇数行の一行の読み出しが完了する。

【0028】

40

次に奇数行とほぼ同様な読み出し動作が、偶数行のフォトダイオード101bについて、繰り返される。奇数行との差異は、図6に示すように、転送パルスPTX1のかわりに転送パルスPTX2がハイレベルとなり画素転送MOSFET102bがオンされる点である。偶数行に配置されたフォトダイオード101bの光電荷読み出しが終了した時点で、2行分の画素出力が読み出されており、この動作が画面全体にわたり繰り返し行われ、1枚の画像を出力する。

【0029】

以上のように、本実施形態の固体撮像装置ではブルーミングの発生を低減できるため、解像度劣化が発生せず、かつ共有トランジスタ構成の微細な画素配列が実現できる。この両者の効果により、高精細な画像を得ることができる。

[実施形態2]

本発明の第2実施形態の固体撮像装置について説明する。図7は、第2実施形態の固体撮像装置の等価回路図であり、2次元的に画素を配列したうちのある $2 \times 4$ 画素にかかわる部

50

分を図示している。本実施形態の固体撮像装置においては、4画素が増幅MOSFET、リセットMOSFET、行選択MOSFETを共有し、単位セルを構成している。図8は、これらの画素のレイアウトを示す平面図である。図7、図8において図2、図1と同一構成部材について同一符号を付し、重複する説明を省略する。図8の画素転送MOSFETのゲート電極の形状は図1の画素転送MOSFETのゲート電極の形状と見かけ上異なっているが、これは図面の簡略化のためであり、実際は図8の画素転送MOSFETのゲート電極の形状は図1の画素転送MOSFETのゲート電極の形状と同一の形状となっている（実施形態3、4についても同様である）。

【0030】

図8において、101a~101dはPウエル層に設けられたフォトダイオードのN型拡散層（PウエルとN型拡散層とでPN接合部を形成する）、102a~102dは画素転送MOSFETのゲート電極、136は電源に接続した電子捕獲専用のN型拡散層を示す。

【0031】

リセットMOSFET103、増幅MOSFET104、行選択MOSFET105を、4つの画素で共有しており、フォトダイオード101a、101b、101c、101dはそれぞれ、4n-3、4n-2、4n-1、4n行に配置されている（ここでnは自然数とする）。画素転送MOSFET102a、102b、102c、102dは、それぞれフォトダイオード101a、101b、101c、101dに対し配置されている。この結果、単位セル内のトランジスタ数は7個であり、1画素あたりのトランジスタ数は1.75個となり、画素縮小に有利になっている。第1実施形態の固体撮像装置と同様に、電源に接続されている増幅MOSFET104のドレイン領域130、電源に接続されているリセットスイッチ103のドレイン領域134、垂直出力線106と接続された拡散層135および浮遊拡散層132が、電子の捕獲領域として作用する。また、本実施形態では、トランジスタの配置されていない部分に関しては、拡散層136のように電源に接続した電子捕獲専用のN型拡散層を設けている。本実施形態のように、1画素あたりのトランジスタ数が非常に少なくなる4画素以上の共有トランジスタ構成においては、N型拡散層136を設けることが、ブルーミング防止に有効である。フォトダイオードの周囲（上下左右方向）に渡って電子の捕獲領域で囲わない固体撮像装置では、ブルーミングが発生していたところ、本実施形態の固体撮像装置においては、ブルーミングを低減することができる。

[実施形態3]

本発明の第3実施形態の固体撮像装置について説明する。第3実施形態の固体撮像装置は、等価回路としては、第2実施形態と同様である。図9は、これらの画素のレイアウトを示す平面図である。図9において図8と同一構成部材について同一符号を付し、重複する説明を省略する。リセットMOSFET103、増幅MOSFET104、行選択MOSFET105を、4つの画素で共有しており、フォトダイオード101a、101b、101c、101dはそれぞれ、4n-3、4n-2、4n-1、4n行に配置されている（ここでnは自然数）。画素転送MOSFET102a、102b、102c、102dは、それぞれフォトダイオード101a、101b、101c、101dに対し配置されている。第2実施形態の固体撮像装置と同様に、電源に接続されている増幅MOSFET104のドレイン電極130、電源に接続されているリセットスイッチ103のドレイン電極134、垂直出力線106と接続された拡散層135および浮遊拡散層132が、電子の捕獲領域として作用する。

【0032】

また、本実施形態の固体撮像装置に特徴的な点として、リセットMOSFET103、増幅MOSFET104、行選択MOSFET105がそれぞれ図10に示すように、単位素子となるMOSFETが2つ並列に接続され、実効的に2倍のゲート幅を有している点である。このことで、トランジスタの最小寸法に対する制約が発生し、第2実施形態の固体撮像装置よりも画素縮小に対してはやや不利となるが、MOSFETの駆動力が上がるため、より高速の画素読み出しが可能となる。第2実施形態の固体撮像装置と同様に、本実施形態の固体撮像装置においても、ブルーミングの発生を低減することができる。

【0033】

2つのリセットスイッチ103、2つの行選択スイッチ105のゲート電極はそれぞれ共通の駆動線に接続される。

10

20

30

40

50



## [ 実施形態 4 ]

本発明の第4実施形態の固体撮像装置について説明する。第4実施形態の固体撮像装置は、等価回路としては、第2、第3実施形態と同様である。図11は、これらの画素のレイアウトを示す平面図である。図11において図1、図8と同一構成部材について同一符号を付し、重複する説明を省略する。リセットMOSFET103、増幅MOSFET104、行選択MOSFET105を、4つの画素で共有しており、フォトダイオード101a、101b、101c、101dは2×2の矩形を単位セルとするように配置されており、図12で示す緑フィルタが市松状に配されたベイア配列のカラーフィルタ構成と一致するようにしている。図12において、Gb、Grは緑(グリーン)フィルタ、Bは青(ブルー)フィルタ、Rは赤(レッド)フィルタを示す。このことにより、4画素で共通接続されている浮遊拡散層容量132が単位画素群ごとに変動した場合や、共通の増幅MOSFETの増幅ゲインが単位画素群ごとに変動した場合でも、絵素内が同じ比率でゲインが変動するため、絵素内で色比が変化しない。第2実施形態の固体撮像装置と同様に、電源に接続されている増幅MOSFET104のドレイン電極130、電源に接続されているリセットスイッチ103のドレイン電極134、垂直出力線106と接続された拡散層135および浮遊拡散層132が、電子の捕獲領域として作用する。また、トランジスタの配置されていない部分に関しては、電源に接続した電子捕獲専用のN型拡散層136を設けている。このことにより、本実施形態の固体撮像装置においては、ブルーミングの発生を低減することができる。特に、例えばBのフィルタの透過率が高い青い入射光が入ってきた場合、電子の捕獲領域をフォトダイオード101dとフォトダイオード101b、101cとの間に電子の捕獲領域を設けない固体撮像装置では、Bに対応するフォトダイオード101dから拡散した電子が隣接するフォトダイオード101b、101cに流入し、G出力が浮きあがってしまい、色が正しく再現できない問題が発生するが、本実施形態では、色再現性の優れた固体撮像装置が得られる。

10

20

30

40

## 【 0034 】

以上説明した各実施形態では各光電変換領域の形状を四角形とし、四辺のそれぞれについて1又は2つの電子の捕獲領域を設けた形態を説明したが、光電変換領域の形状は必ずしも四角形に限られるものではない。本発明の技術的思想は、一の光電変換領域の周囲において隣接する複数の光電変換領域と、一の光電変換領域との間に、過剰電荷を捕獲する捕獲領域を設けることにあり、光電変換領域の形状は特に限定されるものではない。例えば、六角形や八角形等の四角形でない場合の光電変換領域であっても隣接する光電変換領域の数に合わせて捕獲領域を設ければよい。例えば、各光電変換領域の形状が例えば八角形であっても、隣接する光電変換領域が8個設けられず行方向及び列方向に4個の光電変換領域が設けられる場合や、隣接する光電変換領域が8個設けられても等距離でなく、実質的にブルーミングが問題となる隣接する光電変換領域が4つの光電変換領域である場合は、4つの光電変換領域との間にそれぞれ捕獲領域を設ける場合がある。

## 【 0035 】

また各実施形態では、行列方向に配置される光電変換領域との間に電子の捕獲領域を設けた例を示しているが、さらに斜め方向に配置される光電変換領域との間とのブルーミングを防止するために、斜め方向に配置される光電変換領域との間に電子の捕獲領域を別途設けたり、行列方向に配置される光電変換領域との間に設けられた電子の捕獲領域を延長したりすることができる。また捕獲領域が共通化、例えば上方向の光電変換領域との間の捕獲領域と、左方向の光電変換領域との間の捕獲領域とがつながって共通化している場合もある。

## 【 0036 】

また、電子の捕獲領域として作用する電源に接続されている増幅MOSFET104のドレイン領域130、電源に接続されているリセットスイッチ103のドレイン領域134、垂直出力線106と接続された拡散層135および浮遊拡散層132のレイアウトは種々あり、上述したレイアウトに限定されるものではない。

## [ 実施形態 5 ]

図13は、前述した各実施形態の固体撮像装置を用いた固体撮像システムの構成図であ

50

る。固体撮像システムは、レンズのプロテクトとメインスイッチを兼ねるバリア1001、被写体の光学像を固体撮像素子1004に結像させるレンズ1002、レンズ1002を通った光量を可変するための絞り1003、レンズ1002で結像された被写体を画像信号として取り込むための固体撮像素子1004（上記の各実施形態で説明した固体撮像装置に相当する）、固体撮像素子1004から出力される画像信号に各種の補正、クランプ等の処理を行う撮像信号処理回路1005、固体撮像素子1004より出力される画像信号のアナログ-デジタル変換を行うA/D変換器1006、A/D変換器1006より出力された画像データに各種の補正を行ったりデータを圧縮する信号処理部1007、固体撮像素子1004及び撮像信号処理回路1005及びA/D変換器1006及び信号処理部1007に各種タイミング信号を出力するタイミング発生部1008で構成される。なお、1005～1008の各回路は固体撮像素子1004と同一チップ上に形成しても良い。また、各種演算とスチルビデオカメラ全体を制御する全体制御・演算部1009、画像データを一時的に記憶するためのメモリ部1010、記録媒体に記録又は読み出しを行うための記録媒体制御インターフェース部1011、画像データの記録又は読み出しを行うための半導体メモリ等の着脱可能な記録媒体1012、外部コンピュータ等と通信するための外部インターフェース（I/F）部1013で固体撮像システムは構成される。

10

#### 【0037】

次に、図13の動作について説明する。バリア1001がオープンされるとメイン電源がオンされ、次にコントロール系の電源がオンし、さらに、A/D変換器1006などの撮像系回路の電源がオンされる。それから、露光量を制御するために、全体制御・演算部1009は絞り1003を開放にし、固体撮像素子1004から出力された信号は、撮像信号処理回路1005をスルーしてA/D変換器1006へ出力される。A/D変換器1006は、その信号をA/D変換して、信号処理部1007に出力する。信号処理部1007は、そのデータを基に露出の演算を全体制御・演算部1009で行う。

20

#### 【0038】

この測光を行った結果により明るさを判断し、その結果に応じて全体制御・演算部1009は絞りを制御する。次に、固体撮像素子1004から出力された信号をもとに、高周波成分を取り出し被写体までの距離の演算を全体制御・演算部1009で行う。その後、レンズ1002を駆動して合焦が否かを判断し、合焦していないと判断したときは、再びレンズ1002を駆動し測距を行う。

30

#### 【0039】

そして、合焦が確認された後に本露光が始まる。露光が終了すると、固体撮像素子1004から出力された画像信号は、撮像信号処理回路1005において補正等がされ、さらにA/D変換器1006でA/D変換され、信号処理部1007を通り全体制御・演算部1009によりメモリ部1010に蓄積される。その後、メモリ部1010に蓄積されたデータは、全体制御・演算部1009の制御により記録媒体制御I/F部1011を通り半導体メモリ等の着脱可能な記録媒体1012に記録される。また外部I/F部1013を通り直接コンピュータ等に入力して画像の加工を行ってもよい。

40

#### 【産業上の利用可能性】

#### 【0040】

本発明は、スキャナ、ビデオカメラ、デジタルスチルカメラ等の固体撮像システムに用いられる固体撮像装置に適用されるものである。

#### 【符号の説明】

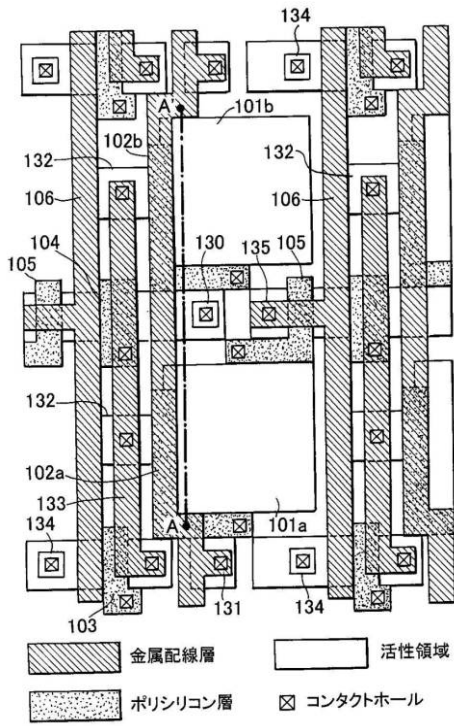
#### 【0041】

- 101 フォトダイオード
- 102 画素転送スイッチ
- 103 リセットスイッチ
- 104 ドライバMOS
- 105 行選択スイッチ

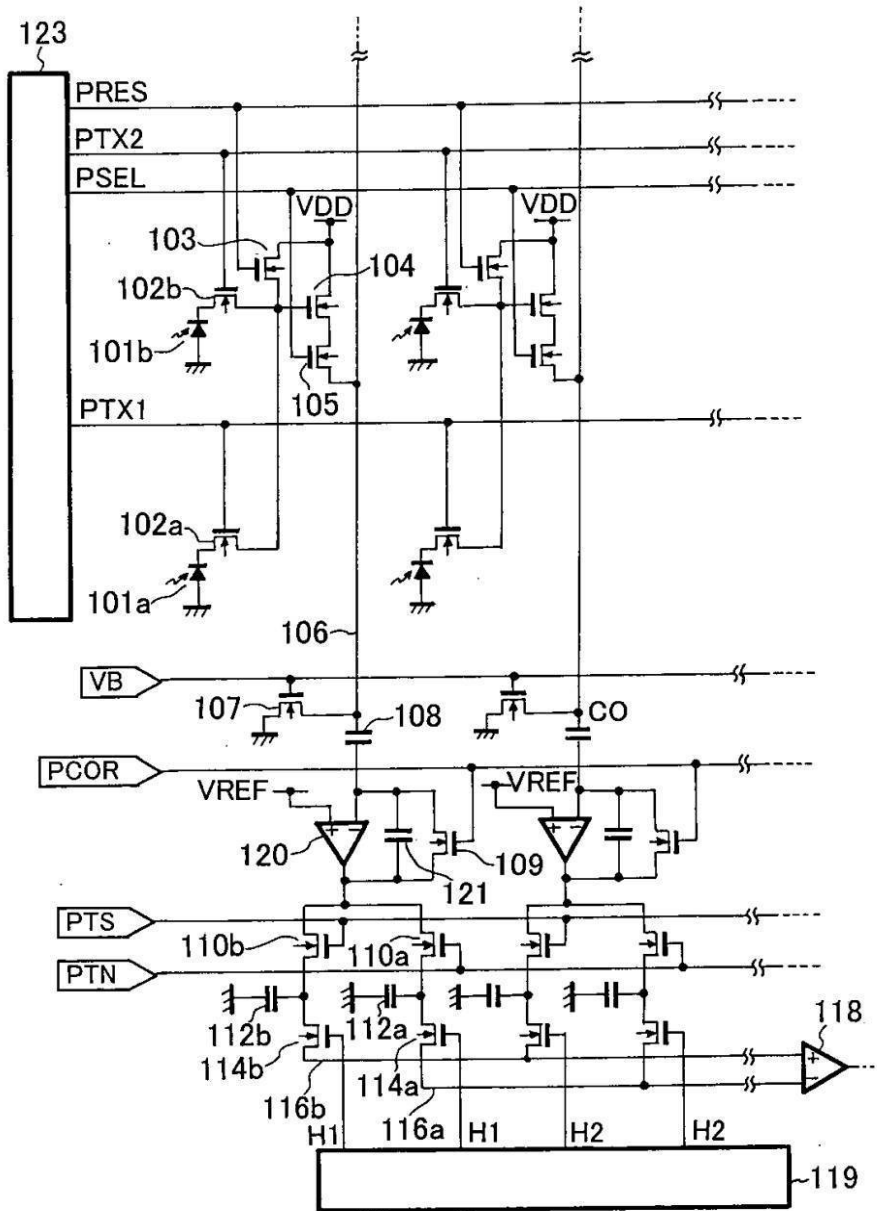
50

1 0 6	垂直出力線	
1 0 7	負荷MOS	
1 0 8	クランプ容量	
1 0 9	クランプスイッチ	
1 1 0	転送ゲート	
1 1 2	蓄積容量	
1 1 4	水平転送スイッチ	
1 1 6	水平出力線	
1 1 8	出力アンプ	
1 1 9	水平走査回路	10
1 2 0	演算増幅器	
1 2 1	帰還容量	
1 2 2	感度切り替えスイッチ	
1 2 3	垂直走査回路	
1 3 0	増幅MOSFETのドレイン電極	
1 3 1	接地されたP型不純物領域	
1 3 2	浮遊拡散層	
1 3 3	金属配線	
1 3 4	リセットスイッチのドレイン電極	
1 3 5	垂直出力線に接続されたN型拡散層	20
1 3 6	電源に接続された電子捕獲専用のN型拡散層	
1 4 0	P型拡散層	
1 4 1	N型拡散層	
1 4 2	素子分離酸化膜	
1 4 3	P型ウェル	
1 4 4	N型基板	
1 0 0 1	バリア	
1 0 0 2	レンズ	
1 0 0 3	絞り	
1 0 0 4	固体撮像素子	30
1 0 0 5	撮像信号処理回路	
1 0 0 6	A / D変換器	
1 0 0 7	信号処理部	
1 0 0 8	タイミング発生部	
1 0 0 9	全体制御・演算部	
1 0 1 0	メモリ部	
1 0 1 1	記録媒体制御インターフェース ( I / F ) 部	
1 0 1 2	記録媒体	
1 0 1 3	外部インターフェース ( I / F ) 部	

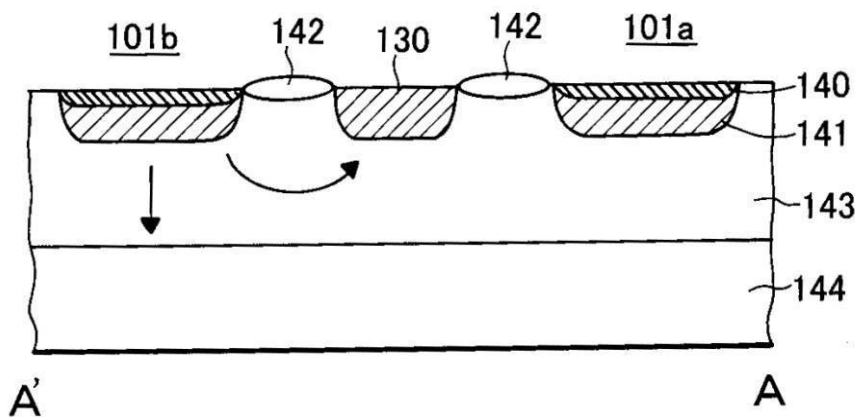
【図1】



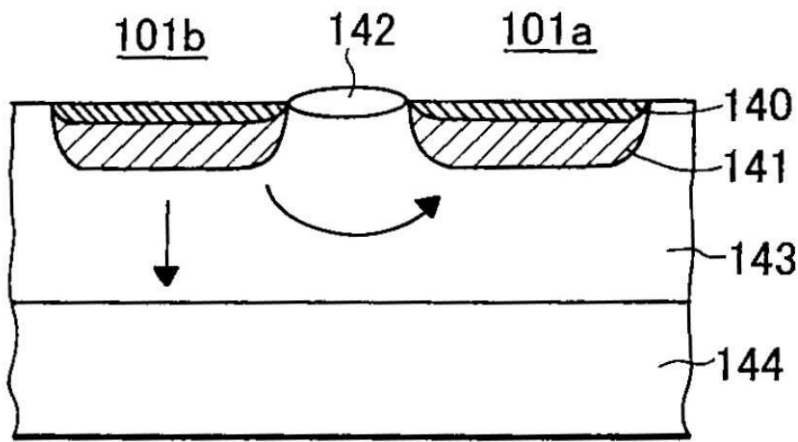
【 図 2 】



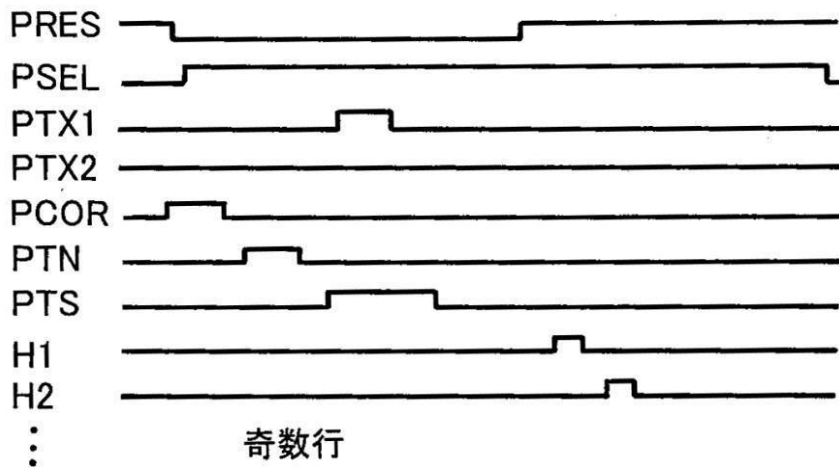
【 図 3 】



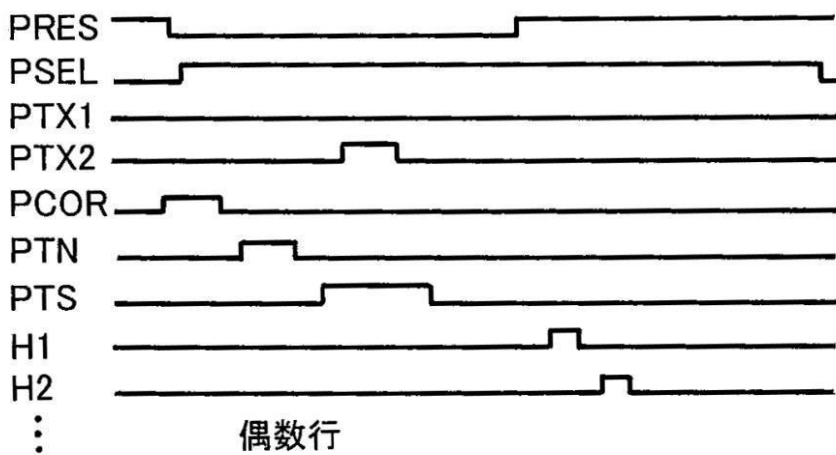
【 図 4 】



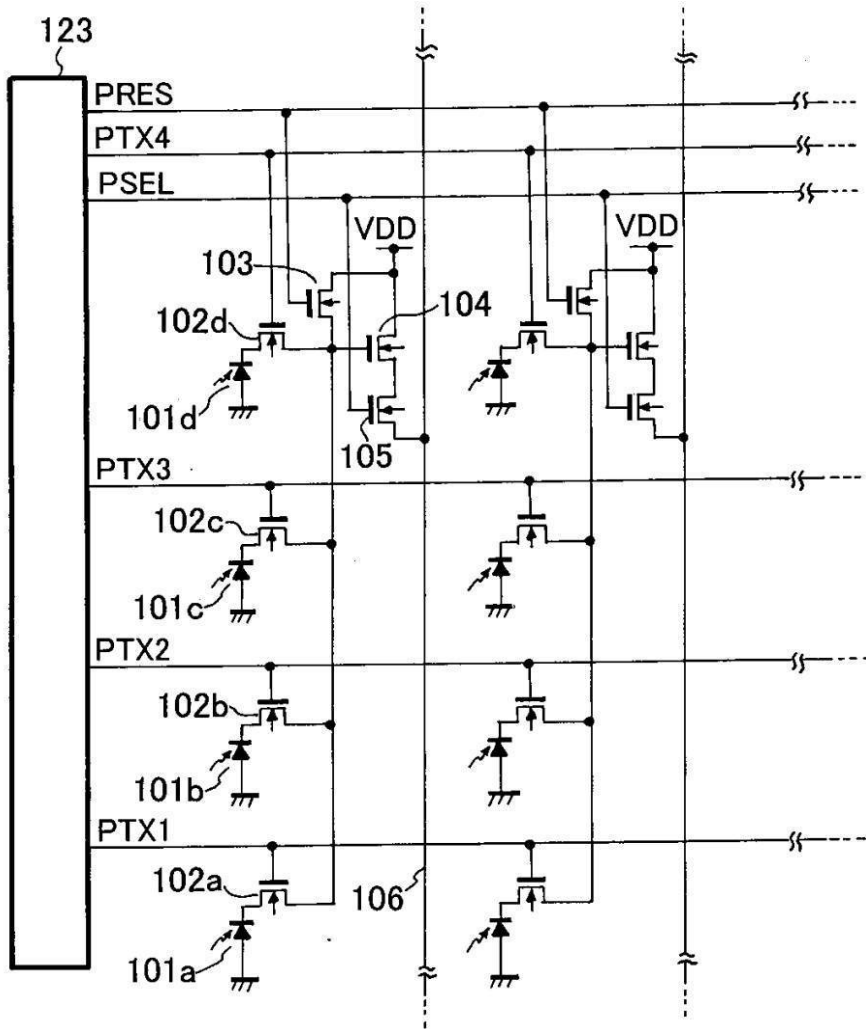
【 図 5 】



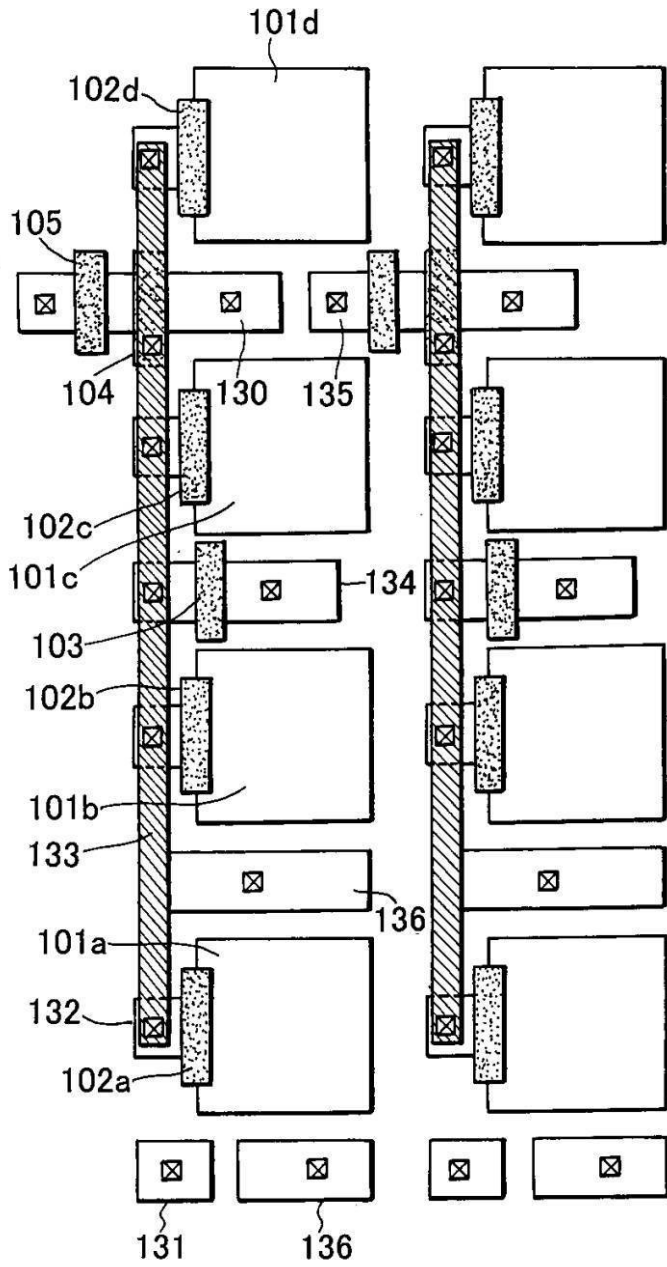
【 図 6 】



【 図 7 】

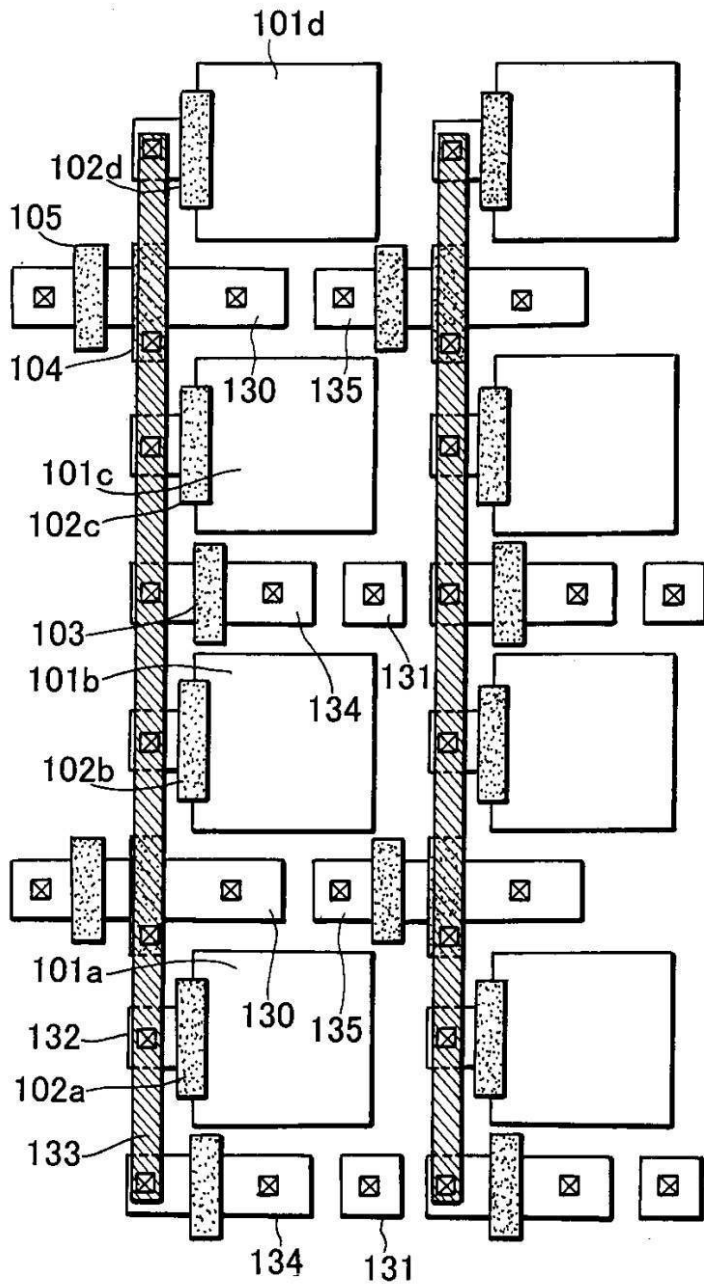


【 図 8 】

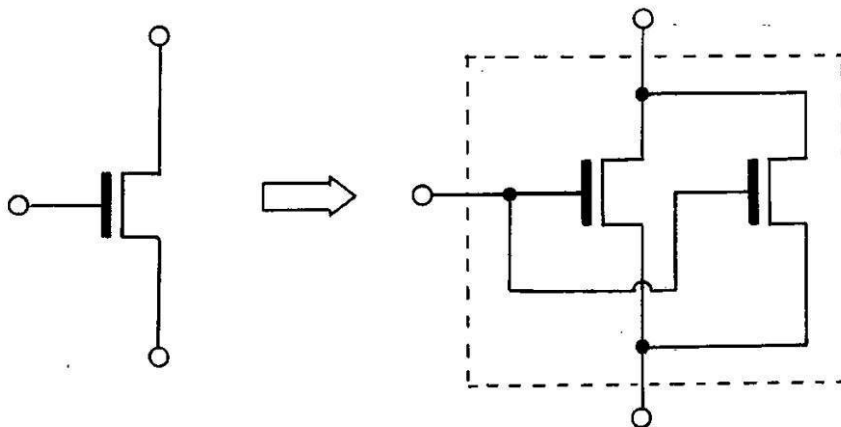




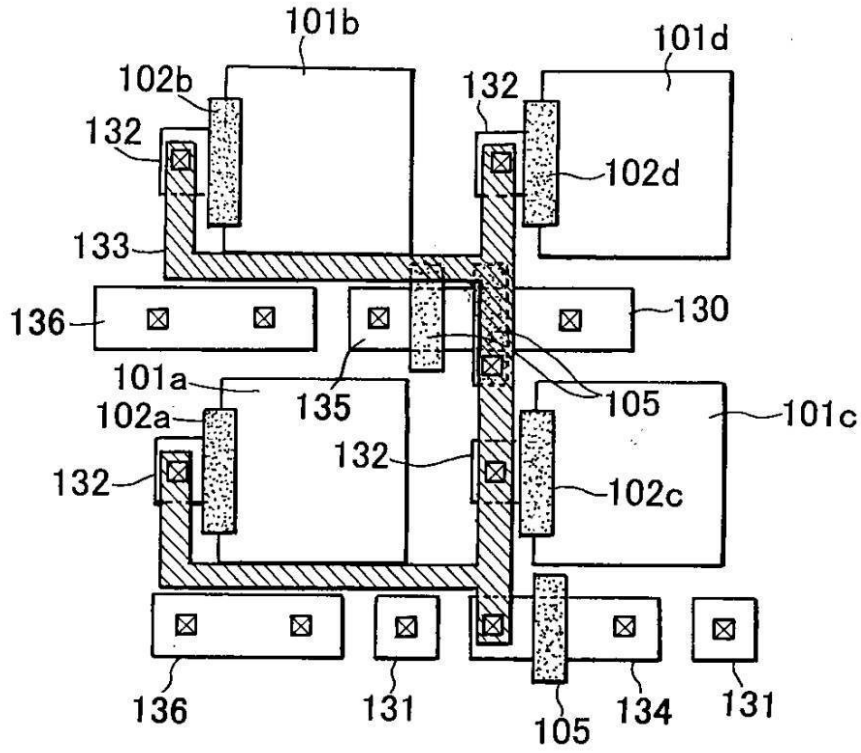
【 図 9 】



【 図 10 】



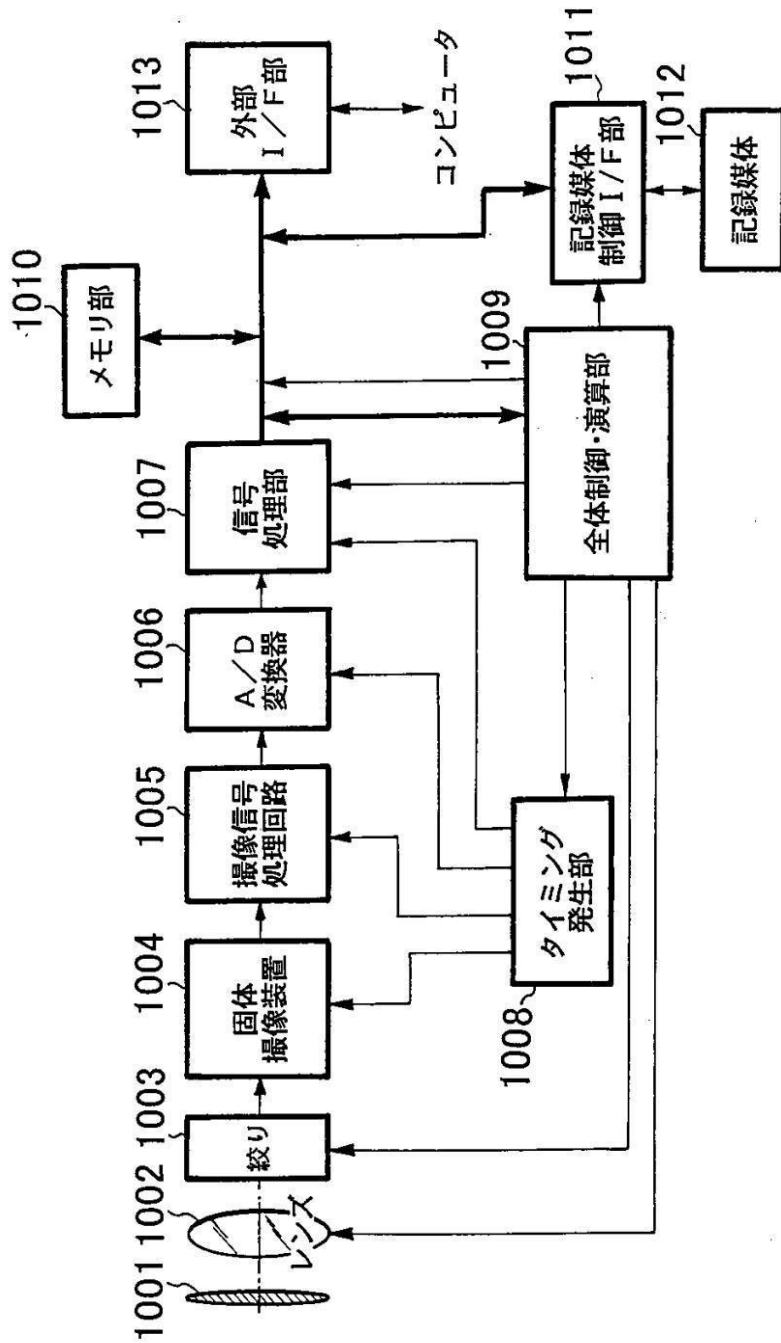
【図11】



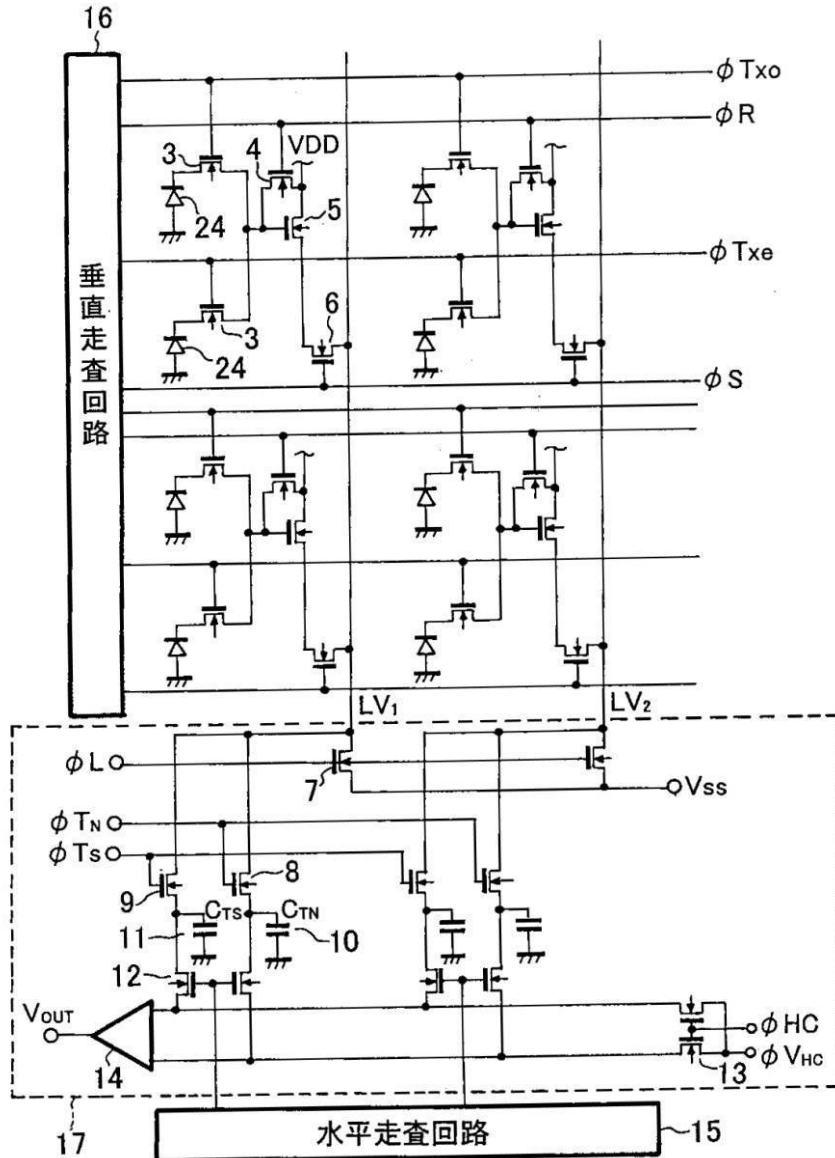
【図12】

Gb	B	Gb	B
R	Gr	R	Gr
Gb	B	Gb	B
R	Gr	R	Gr

【図13】



【図 1 4】



【手続補正書】

【提出日】平成24年9月10日(2012.9.10)

【手続補正 1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項 1】

複数の光電変換領域が2次元状に配置されるとともに前記複数の光電変換領域から信号を読み出すための複数のトランジスタが配置された固体撮像装置であって、

第1個数の光電変換領域に対して、当該第1個数の光電変換領域から信号を読み出すための第2個数のトランジスタが割り当てられていて、前記第2個数のトランジスタは、前記第1個数の光電変換領域に各々対応して設けられた複数の転送トランジスタと、前記複数の転送トランジスタのうち選択されたトランジスタによって転送されてくる電荷を保持する浮遊拡散層と、前記複数の転送トランジスタに対して共通に設けられていて前記浮遊拡散層に転送された電荷に応じた信号を出力する増幅トランジスタとを含み、

前記複数の光電変換領域は、1つの光電変換領域の第1方向における両側および第2方向における両側にそれぞれ光電変換領域が配置されるように配列され、

前記1つの光電変換領域とその前記第1方向における両側の光電変換領域のそれぞれとの間の2つの領域、および、前記1つの光電変換領域とその前記第2方向における両側の光電変換領域のそれぞれとの間の2つの領域のそれぞれに、前記1つの光電変換領域からの過剰電荷を捕獲可能なように、前記複数のトランジスタのそれぞれの拡散層の少なくとも1つの少なくとも一部および前記浮遊拡散層のいずれかと、前記拡散層または前記浮遊拡散層のいずれかに電氣的に接続されたコンタクトとが配置されている、

ことを特徴とする固体撮像装置。

【請求項2】

前記複数の光電変換領域のそれぞれは、第1導電型の半導体基板の上に配置された第2導電型の第1半導体領域と、前記第1半導体領域とともにPN接合を形成するように前記第1半導体領域の上に配置された前記第1導電型の第2半導体領域とを含んで構成され、前記第1導電型と前記第2導電型とは互いに異なる導電型である、

ことを特徴とする請求項1に記載の固体撮像装置。

【請求項3】

前記第2個数のトランジスタは、前記浮遊拡散層をリセットするリセットトランジスタを更に含むことを特徴とする請求項1又は2記載の固体撮像装置。

【請求項4】

前記第2個数のトランジスタは、前記増幅トランジスタの出力を選択、非選択する選択トランジスタを更に含むことを特徴とする請求項1又は2記載の固体撮像装置。

【請求項5】

前記浮遊拡散層は、前記第1個数の光電変換領域に各々対応して設けられた第1個数の浮遊拡散領域を含み、該第1個数の浮遊拡散領域が導電体により互いに接続され、該導電体が前記増幅トランジスタの入力に接続されていることを特徴とする請求項1～4のいずれか1項に記載の固体撮像装置。

【請求項6】

請求項1から5のいずれか1項に記載の固体撮像装置と、

前記固体撮像装置へ光を結像するレンズと、

前記固体撮像装置からの出力信号を処理する信号処理回路とを有することを特徴とする固体撮像システム。

【手続補正2】

【補正対象書類名】明細書

【補正対象項目名】0012

【補正方法】変更

【補正の内容】

【0012】

本発明の1つの側面は、複数の光電変換領域が2次元状に配置されるとともに前記複数の光電変換領域から信号を読み出すための複数のトランジスタが配置された固体撮像装置に係り、第1個数の光電変換領域に対して、当該第1個数の光電変換領域から信号を読み出すための第2個数のトランジスタが割り当てられていて、前記第2個数のトランジスタは、前記第1個数の光電変換領域に各々対応して設けられた複数の転送トランジスタと、前記複数の転送トランジスタのうち選択されたトランジスタによって転送されてくる電荷を保持する浮遊拡散層と、前記複数の転送トランジスタに対して共通に設けられていて前記浮遊拡散層に転送された電荷に応じた信号を出力する増幅トランジスタとを含み、前記複数の光電変換領域は、1つの光電変換領域の第1方向における両側および第2方向における両側にそれぞれ光電変換領域が配置されるように配列され、前記1つの光電変換領域とその前記第1方向における両側の光電変換領域のそれぞれとの間の2つの領域、および、前記1つの光電変換領域とその前記第2方向における両側の光電変換領域のそれぞれとの間の2つの領域のそれぞれに、前記1つの光電変換領域からの過剰電荷を捕獲可能なよ

うに、前記複数のトランジスタのそれぞれの拡散層の少なくとも1つの少なくとも一部および前記浮遊拡散層のいずれかと、前記拡散層または前記浮遊拡散層のいずれかに電氣的に接続されたコンタクトとが配置されている。

---

フロントページの続き

(72)発明者 樋山 拓己

東京都大田区下丸子3丁目30番2号 キヤノン株式会社内

(72)発明者 小倉 正徳

東京都大田区下丸子3丁目30番2号 キヤノン株式会社内

(72)発明者 酒井 誠一郎

東京都大田区下丸子3丁目30番2号 キヤノン株式会社内

Fターム(参考) 4M118 AA05 AB01 BA14 CA04 CA24 DD04 FA06 FA19 FA28 GC08

GC14 GD03

5C024 CX12 GX03 GY31 HX40 HX41