



(12) 发明专利申请

(10) 申请公布号 CN 104332496 A

(43) 申请公布日 2015. 02. 04

(21) 申请号 201410614629. 5

(22) 申请日 2014. 11. 05

(71) 申请人 中国东方电气集团有限公司
地址 610036 四川省成都市金牛区蜀汉路
333 号

(72) 发明人 胡强 王思亮 张世勇

(74) 专利代理机构 成都天嘉专利事务所(普通
合伙) 51211

代理人 苏丹

(51) Int. Cl.

H01L 29/739(2006. 01)

H01L 29/06(2006. 01)

H01L 29/08(2006. 01)

H01L 29/423(2006. 01)

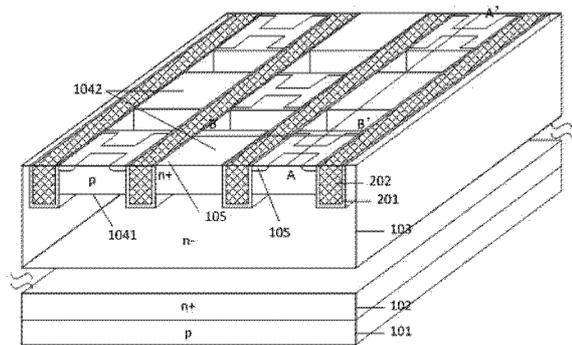
权利要求书1页 说明书6页 附图2页

(54) 发明名称

一种注入增强型绝缘栅双极型晶体管

(57) 摘要

本发明涉及功率半导体器件领域,主要是一种注入增强型绝缘栅双极型晶体管,包括 p 型集电极,所述 p 型集电极上设置有载流子扩散层,在所述载流子扩散层上纵向设置有多根沟槽,所述载流子扩散层上横向设置有多排 p 型混合区,每排 p 型混合区包括多个独立的 p 型活性区和 p 型非活性区,各区块之间被所述沟槽隔开;本申请的双极型晶体管中设置有条纹状周期分离性元胞结构,发射极对应形成分离状,使得空穴在发射极未形成覆盖的区域发生积累效应,从而提高沟槽附近区域的载流子浓度,进一步降低导通压降。



1. 一种注入增强型绝缘栅双极型晶体管,其特征在于:包括 p 型集电极(101),所述 p 型集电极(101)上设置有载流子扩散层(103),在所述载流子扩散层(103)上纵向设置有多根沟槽(202),所述载流子扩散层(103)上横向设置有多排 p 型混合区,每排 p 型混合区包括多个独立的 p 型活性区(1041)和 p 型非活性区(1042),各区块之间被所述沟槽(202)隔开;所述每排 p 型混合区上的 p 型活性区(1041)和 p 型非活性区(1042)间隔设置,并且相邻排上同一列上的 p 型活性区(1041)和 p 型非活性区(1042)间隔设置,所述每个 p 型活性区(1041)上设置有 n 型发射极(105),所述 n 型发射极(105)呈 H 型。

2. 根据权利要求 1 所述的一种注入增强型绝缘栅双极型晶体管,其特征在于:所述 p 型集电极(101)和载流子扩散层(103)之间设置有场截至层(102),所述场截止层为重掺 n 型层;所述载流子扩散层(103)为轻掺 n 型层;所述 n 型发射极(105)为重掺 n 型层。

3. 根据权利要求 1 或 2 所述的一种注入增强型绝缘栅双极型晶体管,其特征在于:所述每排 p 型混合区的横向宽度为 2 μ m-20 μ m,纵向宽度为 2 μ m-40 μ m 深度为 2 μ m-8 μ m。

4. 根据权利要求 3 所述的一种注入增强型绝缘栅双极型晶体管,其特征在于:所述沟槽(202)包括有呈 U 型的薄层绝缘层(201),所述薄层绝缘层(201)内为 n 型填充多晶硅;所述沟槽(202)长度方向与 p 型混合区的长度方向垂直。

5. 根据权利要求 4 所述的一种注入增强型绝缘栅双极型晶体管,其特征在于:所述薄层绝缘层(201)包括氧化硅和氮化硅。

6. 根据权利要求 5 所述的一种注入增强型绝缘栅双极型晶体管,其特征在于:所述 n 型填充多晶硅内掺杂有磷和砷。

7. 根据权利要求 6 所述的一种注入增强型绝缘栅双极型晶体管,其特征在于:所述沟槽(202)的宽度为 0.5 μ m-2 μ m,深度为 2 μ m-8 μ m,相邻沟槽(202)之间的间距为 2 μ m-8 μ m;所述 H 型的 n 型发射极(105)两侧边依靠有所述薄层绝缘层(201),所述两侧边的宽度分别为 0.5 μ m-3 μ m,所述 H 型两侧边之间的宽度为 0.5 μ m-8 μ m,所述 H 型的深度为 0.1 μ m-1 μ m。

8. 根据权利要求 7 所述的一种注入增强型绝缘栅双极型晶体管,其特征在于:所述 p 型活性区(1041)的掺杂杂质为硼,深度为 2 μ m-8 μ m;所述 p 型非活性区(1042)的掺杂杂质为硼,深度为 2 μ m-8 μ m;所述 p 型集电极(101)的掺杂杂质为硼,深度为 0.1 μ m-2 μ m;所述场截至层(102)掺杂杂质包括磷、硒、质子、硫、砷或者缺陷掺杂,深度为 2 μ m-20 μ m。

9. 根据权利要求 2 所述的一种注入增强型绝缘栅双极型晶体管,其特征在于:所述轻掺 n 型区掺杂为磷或砷,采用气掺或中照硅片。

10. 根据权利要求 9 所述的一种注入增强型绝缘栅双极型晶体管,其特征在于:所述 p 型非活性区(1042)或 / 和 p 型活性区(1041)内设置有 p 型发射极(106),所述 p 型发射极(106)为重掺 p 型层。

一种注入增强型绝缘栅双极型晶体管

技术领域

[0001] 本发明涉及功率半导体器件领域,主要是一种注入增强型绝缘栅双极型晶体管。

背景技术

[0002] 绝缘栅双极型晶体管广泛应用于电力电子行业的核心控制领域,沟槽栅是该类产品的核心技术之一,其主要目的可以实现更大的电流密度和更小的导通压降,从而减小器件尺寸并降低功耗。传统的绝缘栅双极型晶体管在制造正面结构时(沟槽栅一面),通常采用元胞区全覆盖的方式,该方式将导致器件在工作时空穴迅速溢出发射极,降低沟槽附近的区域载流子浓度较低,使得导通压降的降低受到限制。

[0003] 现有技术中对双极型晶体管结构也进行了改进,如专利号为 CN200920192176.6,申请日为 2009-08-31,名称为“绝缘栅双极型晶体管”的实用新型专利,其技术方案为:本实用新型绝缘栅双极型晶体管,其包括在 N⁻ 衬底表面进行低浓度的 N⁻ 离子注入形成的衬底,形成在衬底表面的栅极氧化层,淀积在栅极氧化层上的多晶硅栅极,形成在栅极氧化层与 N⁻ 衬底之间的 p⁺ 阱区及位于 p⁺ 阱区与栅极氧化层之间的 N⁺ 阱区,位于 N⁻ 衬底下方的背面注入区,位于注入区下方的集电极及位于栅极氧化层上方的发射极,在栅极氧化层下方的 N⁻ 型衬底上增加了一个浓 P 型阱区;

再如专利申请号为 CN201210333321.4,申请日为 2012-09-11,名称为“一种集电极终端具有介质层的绝缘栅双极型晶体管”的发明专利,其技术方案为:一种集电极终端具有介质层的绝缘栅双极型晶体管,属于功率半导体器件和功率集成电路技术领域。本发明在传统的绝缘栅双极型晶体管结构的基础上,在器件终端集电极区域引入一层连续或不连续的介质层。

[0004] 上述专利中,CN200920192176.6 的栅极为平面型,CN201210333321.4 的创新在于背面,即在集电极的终端对应位置引入一层介质层,而正面结构(沟槽栅一面)仍然为传统结构,所以仍然存在导通过程中的载流子浓度较低的问题。

[0005] 发明内容

为解决现有的双极型晶体管的导通压降的降低受到限制,现在提出一种条纹状周期分离性元胞结构,发射极对应形成分离状,使得空穴在发射极未形成覆盖的区域发生积累效应,从而提高沟槽附近区域的载流子浓度,进一步降低导通压降的一种注入增强型绝缘栅双极型晶体管。

[0006] 一种注入增强型绝缘栅双极型晶体管,其特征在于:包括 p 型集电极,所述 p 型集电极上设置有载流子扩散层,在所述载流子扩散层上纵向设置有多根沟槽,所述载流子扩散层上横向设置有多排 p 型混合区,每排 p 型混合区包括多个独立的 p 型活性区和 p 型非活性区,各区块之间被所述沟槽隔开;所述每排 p 型混合区上的 p 型活性区和 p 型非活性区间隔设置,并且相邻排上同一列上的 p 型活性区和 p 型非活性区间隔设置,所述每个 p 型活性区上设置有 n 型发射极,所述 n 型发射极呈 H 型。

[0007] 所述 p 型集电极和载流子扩散层之间设置有场截至层。

- [0008] 所述场截止层为重掺 n 型层。
- [0009] 所述载流子扩散层为轻掺 n 型层 ;所述 n 型发射极为重掺 n 型层。
- [0010] 所述每排 p 型混合区的横向宽度为 2um-20um,纵向宽度为 2um-40um 深度为 2um-8um。
- [0011] 所述沟槽长度方向与 p 型混合区的长度方向垂直。
- [0012] 所述沟槽包括有呈 U 型的薄层绝缘层,所述薄层绝缘层内为 n 型填充多晶硅。
- [0013] 所述薄层绝缘层包括氧化硅和氮化硅。
- [0014] 所述 n 型填充多晶硅内掺杂有磷或砷。
- [0015] 所述沟槽的宽度为 0.5um-2um,深度为 2um-8um,相邻沟槽之间的间距为 2um-8um。
- [0016] 所述 H 型的 n 型发射极两侧边依靠有所述薄层绝缘层,所述两侧边的宽度分别为 0.5um-3um,所述 H 型两侧边之间的宽度为 0.5um-8um,所述 H 型的深度为 0.1um-1um。
- [0017] 所述 p 型活性区的掺杂杂质为硼,深度为 2um-8um。
- [0018] 所述 p 型非活性区的掺杂杂质为硼,深度为 2um-8um。
- [0019] 所述 p 型集电极的掺杂杂质为硼,深度为 0.1um-2um。
- [0020] 所述场截至层掺杂杂质包括磷、硒、质子、硫、砷或者缺陷掺杂,深度为 2um-20um。
- [0021] 所述轻掺 n 型区掺杂为磷或砷,采用气掺或中照硅片。
- [0022] 所述 p 型非活性区或 / 和 p 型活性区内设置有 p 型发射极。
- [0023] 所述 p 型发射极为重掺 p 型层。
- [0024] 本申请的优点在于 :

1、本申请的双极型晶体管中设置有条纹状周期分离性元胞结构,发射极对应形成分离状,使得空穴在发射极未形成覆盖的区域发生积累效应,从而提高沟槽附近区域的载流子浓度,进一步降低导通压降。

[0025] 2、本申请在沟槽栅一面,设置为为元胞区非全覆盖结构,并且本申请的栅极为沟槽型,与对比文件和现有技术结构完全不同。

[0026] 3、由于 p 型非活性区的存在,空穴将在 p 型非活性区下产生积累效应,从而提高发射极附近的载流子浓度,增强该区域的电导调制效应,减小导通电阻,从而降低导通压降。

[0027] 4、混合的 p 型活性区和 p 型非活性区使得发射极附近的载流子积累更为均匀。

[0028] 5、本申请的“H”型发射极结构可以避免因光刻精度而导致的位置偏离,使得两侧的 n 型发射极连在一起。

附图说明

[0029] 图 1 为本申请基本结构图。

[0030] 图 2 为图 1 中 B-B' 所在横截面图。

[0031] 图 3 为相较于图 2 增加了 p 型发射极。

[0032] 图 4 在 p 型活性区及 p 型非活性区中均增加 p 型发射极。

[0033] 图 5 为图 1 中 A-A' 所在横截面图。

[0034] 图 6 为取消 p 型非活性区时的 A-A' 所在横截面图。

[0035] 附图中: p 型集电极 101,场截至层 102,载流子扩散层 103,p 型活性区 1041,p 型非活性区 1042, n 型发射极 105, p 型发射极 106,薄层绝缘层 201,沟槽 202。

具体实施方式

[0036] 实施例 1

一种注入增强型绝缘栅双极型晶体管包括 p 型集电极 101, 所述 p 型集电极 101 上设置有载流子扩散层 103, 在所述载流子扩散层 103 上纵向设置有多根沟槽 202, 所述载流子扩散层 103 上横向设置有多排 p 型混合区, 每排 p 型混合区包括多个独立的 p 型活性区 1041 和 p 型非活性区 1042, 各区块之间被所述沟槽 202 隔开; 所述每排 p 型混合区上的 p 型活性区 1041 和 p 型非活性区 1042 间隔设置, 并且相邻排上同一列上的 p 型活性区 1041 和 p 型非活性区 1042 间隔设置, 所述每个 p 型活性区 1041 上设置有 n 型发射极 105, 所述 n 型发射极 105 呈 H 型。

[0037] 本申请的双极型晶体管中设置有条纹状周期分离性元胞结构, 发射极对应形成分离状, 使得空穴在发射极未形成覆盖的区域发生积累效应, 从而提高沟槽 202 附近区域的载流子浓度, 进一步降低导通压降。本申请在沟槽 202 栅一面, 设置为为元胞区非全覆盖结构, 并且本申请的栅极为沟槽 202 型, 与对比文件和现有技术结构完全不同。由于 p 型非活性区 1042 的存在, 空穴将在 p 型非活性区 1042 下产生积累效应, 从而提高发射极附近的载流子浓度, 增强该区域的电导调制效应, 减小导通电阻, 从而降低导通压降。混合的 p 型活性区 1041 和 p 型非活性区 1042 使得发射极附近的载流子积累更为均匀。本申请的“H”型发射极结构可以避免因光刻精度而导致的位置偏离, 使得两侧的 n 型发射极 105 连在一起。

[0038] 实施例 2

一种注入增强型绝缘栅双极型晶体管包括 p 型集电极 101, 所述 p 型集电极 101 上设置有载流子扩散层 103, 在所述载流子扩散层 103 上纵向设置有多根沟槽 202, 所述载流子扩散层 103 上横向设置有多排 p 型混合区, 每排 p 型混合区包括多个独立的 p 型活性区 1041 和 p 型非活性区 1042, 各区块之间被所述沟槽 202 隔开; 所述每排 p 型混合区上的 p 型活性区 1041 和 p 型非活性区 1042 间隔设置, 并且相邻排上同一列上的 p 型活性区 1041 和 p 型非活性区 1042 间隔设置, 所述每个 p 型活性区 1041 上设置有 n 型发射极 105, 所述 n 型发射极 105 呈 H 型。

[0039] p 型集电极 101 和载流子扩散层 103 之间设置有场截止层 102。场截止层为重掺 n 型层。所述载流子扩散层 103 为轻掺 n 型层; 所述 n 型发射极 105 为重掺 n 型层。每排 p 型混合区的横向宽度为 2 μ m-20 μ m, 纵向宽度为 2 μ m-40 μ m 深度为 2 μ m-8 μ m。

[0040] 沟槽 202 长度方向与 p 型混合区的长度方向垂直。沟槽 202 包括有呈 U 型的薄层绝缘层 201, 所述薄层绝缘层 201 内为 n 型填充多晶硅。

[0041] 薄层绝缘层 201 包括氧化硅和氮化硅。n 型填充多晶硅内掺杂有磷和砷。

[0042] 沟槽 202 的宽度为 0.5 μ m-2 μ m, 深度为 2 μ m-8 μ m, 相邻沟槽 202 之间的间距为 2 μ m-8 μ m。H 型的 n 型发射极 105 两侧边依靠有所述薄层绝缘层 201, 所述两侧边的宽度分别为 0.5 μ m-3 μ m, 所述 H 型两侧边之间的宽度为 0.5 μ m-8 μ m, 所述 H 型的深度为 0.1 μ m-1 μ m。p 型活性区 1041 的掺杂杂质为硼, 深度为 2 μ m-8 μ m。p 型非活性区 1042 的掺杂杂质为硼, 深度为 2 μ m-8 μ m。p 型集电极 101 的掺杂杂质为硼, 深度为 0.1 μ m-2 μ m。

[0043] 场截止层 102 掺杂杂质包括磷、硒、质子、硫、砷或者缺陷掺杂, 深度为 2 μ m-20 μ m。

轻掺 n 型区掺杂为磷或砷,采用气掺或中照硅片。p 型非活性区 1042 或 / 和 p 型活性区 1041 内设置有 p 型发射极 106。p 型发射极 106 为重掺 p 型层。

[0044] 本申请的双极型晶体管中设置有条纹状周期分离性元胞结构,发射极对应形成分离状,使得空穴在发射极未形成覆盖的区域发生积累效应,从而提高沟槽 202 附近区域的载流子浓度,进一步降低导通压降。本申请在沟槽 202 栅一面,设置为为元胞区非全覆盖结构,并且本申请的栅极为沟槽 202 型,与对比文件和现有技术结构完全不同。由于 p 型非活性区 1042 的存在,空穴将在 p 型非活性区 1042 下产生积累效应,从而提高发射极附近的载流子浓度,增强该区域的电导调制效应,减小导通电阻,从而降低导通压降。混合的 p 型活性区 1041 和 p 型非活性区 1042 使得发射极附近的载流子积累更为均匀。本申请的“H”型发射极结构可以避免因光刻精度而导致的位置偏离,使得两侧的 n 型发射极 105 连在一起。

[0045] 实施例 3

一种注入增强型绝缘栅双极型晶体管包括 p 型集电极 101,所述 p 型集电极 101 上设置有载流子扩散层 103,在所述载流子扩散层 103 上纵向设置有多根沟槽 202,所述载流子扩散层 103 上横向设置有多排 p 型混合区,每排 p 型混合区包括多个独立的 p 型活性区 1041 和 p 型非活性区 1042,各区块之间被所述沟槽 202 隔开;所述每排 p 型混合区上的 p 型活性区 1041 和 p 型非活性区 1042 间隔设置,并且相邻排上同一列上的 p 型活性区 1041 和 p 型非活性区 1042 间隔设置,所述每个 p 型活性区 1041 上设置有 n 型发射极 105,所述 n 型发射极 105 呈 H 型。

[0046] p 型集电极 101 和载流子扩散层 103 之间设置有场截至层 102。场截止层为重掺 n 型层。每排 p 型混合区的横向宽度为 20um,纵向宽度为 2um 深度为 8um。

[0047] 沟槽 202 长度方向与 p 型混合区的长度方向垂直。沟槽 202 包括有呈 U 型的薄层绝缘层 201,所述薄层绝缘层 201 内为 n 型填充多晶硅。

[0048] 薄层绝缘层 201 包括氧化硅和氮化硅。n 型填充多晶硅内掺杂有磷和砷。

[0049] 沟槽 202 的宽度为 0.5um,深度为 8um,相邻沟槽 202 之间的间距为 2um。H 型的 n 型发射极 105 两侧边依靠有所述薄层绝缘层 201,所述两侧边的宽度分别为 3um,所述 H 型两侧边之间的宽度为 0.5um,所述 H 型的深度为 1um。p 型活性区 1041 的掺杂杂质为硼,深度为 2um。p 型非活性区 1042 的掺杂杂质为硼,深度为 8um。p 型集电极 101 的掺杂杂质为硼,深度为 0.1um。

[0050] 场截至层 102 掺杂杂质包括磷、硒、质子、硫、砷或者缺陷掺杂,深度为 20um。轻掺 n 型区掺杂为磷或砷,采用气掺或中照硅片。p 型非活性区 1042 或 / 和 p 型活性区 1041 内设置有 p 型发射极 106。p 型发射极 106 为重掺 p 型层。

[0051] 实施例 4

一种注入增强型绝缘栅双极型晶体管包括 p 型集电极 101,所述 p 型集电极 101 上设置有载流子扩散层 103,在所述载流子扩散层 103 上纵向设置有多根沟槽 202,所述载流子扩散层 103 上横向设置有多排 p 型混合区,每排 p 型混合区包括多个独立的 p 型活性区 1041 和 p 型非活性区 1042,各区块之间被所述沟槽 202 隔开;所述每排 p 型混合区上的 p 型活性区 1041 和 p 型非活性区 1042 间隔设置,并且相邻排上同一列上的 p 型活性区 1041 和 p 型非活性区 1042 间隔设置,所述每个 p 型活性区 1041 上设置有 n 型发射极 105,所述 n 型

发射极 105 呈 H 型。

[0052] p 型集电极 101 和载流子扩散层 103 之间设置有场截至层 102。场截止层为重掺 n 型层。所述载流子扩散层 103 为轻掺 n 型层；所述 n 型发射极 105 为重掺 n 型层。每排 p 型混合区的横向宽度为 2 μm ，纵向宽度为 40 μm 深度为 2 μm 。

[0053] 沟槽 202 长度方向与 p 型混合区的长度方向垂直。沟槽 202 包括有呈 U 型的薄层绝缘层 201，所述薄层绝缘层 201 内为 n 型填充多晶硅。

[0054] 薄层绝缘层 201 包括氧化硅和氮化硅。n 型填充多晶硅内掺杂有磷和砷。

[0055] 沟槽 202 的宽度为 2 μm ，深度为 2 μm ，相邻沟槽 202 之间的间距为 8 μm 。H 型的 n 型发射极 105 两侧边依靠有所述薄层绝缘层 201，所述两侧边的宽度分别为 0.5 μm ，所述 H 型两侧边之间的宽度为 8 μm ，所述 H 型的深度为 0.1 μm 。p 型活性区 1041 的掺杂杂质为硼，深度为 8 μm 。p 型非活性区 1042 的掺杂杂质为硼，深度为 2 μm 。p 型集电极 101 的掺杂杂质为硼，深度为 2 μm 。

[0056] 场截至层 102 掺杂杂质包括磷、硒、质子、硫、砷或者缺陷掺杂，深度为 2 μm 。轻掺 n 型区掺杂为磷或砷，采用气掺或中照硅片。p 型非活性区 1042 或 / 和 p 型活性区 1041 内设置有 p 型发射极 106。p 型发射极 106 为重掺 p 型层。

[0057] 实施例 5

一种注入增强型绝缘栅双极型晶体管包括 p 型集电极 101，所述 p 型集电极 101 上设置有载流子扩散层 103，在所述载流子扩散层 103 上纵向设置有多根沟槽 202，所述载流子扩散层 103 上横向设置有多排 p 型混合区，每排 p 型混合区包括多个独立的 p 型活性区 1041 和 p 型非活性区 1042，各区块之间被所述沟槽 202 隔开；所述每排 p 型混合区上的 p 型活性区 1041 和 p 型非活性区 1042 间隔设置，并且相邻排上同一列上的 p 型活性区 1041 和 p 型非活性区 1042 间隔设置，所述每个 p 型活性区 1041 上设置有 n 型发射极 105，所述 n 型发射极 105 呈 H 型。

[0058] p 型集电极 101 和载流子扩散层 103 之间设置有场截至层 102。场截止层为重掺 n 型层。所述载流子扩散层 103 为轻掺 n 型层；所述 n 型发射极 105 为重掺 n 型层。每排 p 型混合区的横向宽度为 10 μm ，纵向宽度为 21 μm 深度为 4 μm 。

[0059] 沟槽 202 长度方向与 p 型混合区的长度方向垂直。沟槽 202 包括有呈 U 型的薄层绝缘层 201，所述薄层绝缘层 201 内为 n 型填充多晶硅。

[0060] 薄层绝缘层 201 包括氧化硅和氮化硅。n 型填充多晶硅内掺杂有磷和砷。

[0061] 沟槽 202 的宽度为 1 μm ，深度为 3 μm ，相邻沟槽 202 之间的间距为 5 μm 。H 型的 n 型发射极 105 两侧边依靠有所述薄层绝缘层 201，所述两侧边的宽度分别为 1.2 μm ，所述 H 型两侧边之间的宽度为 3 μm ，所述 H 型的深度为 0.5 μm 。p 型活性区 1041 的掺杂杂质为硼，深度为 4 μm 。p 型非活性区 1042 的掺杂杂质为硼，深度为 5 μm 。p 型集电极 101 的掺杂杂质为硼，深度为 1.1 μm 。

[0062] 场截至层 102 掺杂杂质包括磷、硒、质子、硫、砷或者缺陷掺杂，深度为 12 μm 。轻掺 n 型区掺杂为磷或砷，采用气掺或中照硅片。p 型非活性区 1042 或 / 和 p 型活性区 1041 内设置有 p 型发射极 106。p 型发射极 106 为重掺 p 型层。

[0063] 值得注意的是，本专利所公开的结构不仅适用于绝缘栅双极型晶体管，同样适用于 MOSFET 等其他沟道型功率半导体器件。专利中所公开的参数及方法仅供参考，保护内容

不仅限于文中所述参数,该领域内技术人员经适当调整后即可应用。

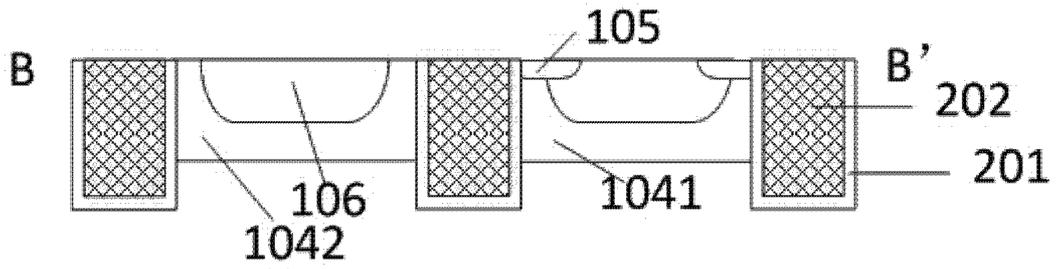


图 4

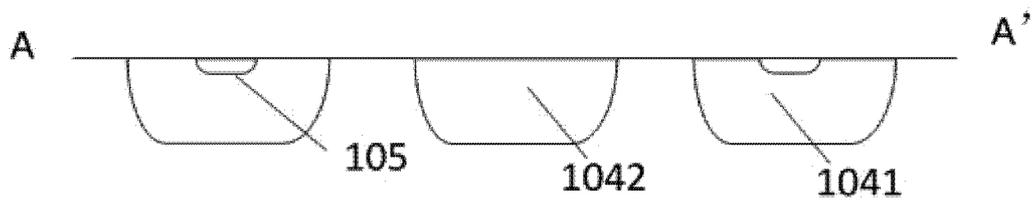


图 5

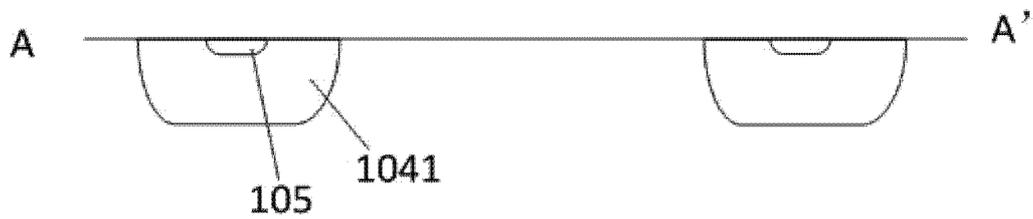


图 6