



(12) 发明专利

(10) 授权公告号 CN 112101561 B

(45) 授权公告日 2022. 10. 18

(21) 申请号 202010857741.7
 (22) 申请日 2020.08.24
 (65) 同一申请的已公布的文献号
 申请公布号 CN 112101561 A
 (43) 申请公布日 2020.12.18
 (73) 专利权人 清华大学
 地址 100084 北京市海淀区清华园
 (72) 发明人 段路明 吴宇恺
 (74) 专利代理机构 北京安信方达知识产权代理有限公司 11262
 专利代理师 蒋冬梅 栗若木
 (51) Int. Cl.
 G06N 10/40 (2022.01)
 (56) 对比文件
 CN 111542935 A, 2020.08.14

CN 110945422 A, 2020.03.31
 CN 111461336 A, 2020.07.28
 CN 111291891 A, 2020.06.16
 CN 110612540 A, 2019.12.24
 US 2020161446 A1, 2020.05.21
 WO 2018236922 A1, 2018.12.27
 WO 2018236922 A1, 2018.12.27
 WO 2020076493 A1, 2020.04.16
 Stephen J. Boyle 等. Controlled-rotation quantum logic gate in a single self-assembled quantum dot.《2008 Conference on Lasers and Electro-Optics and 2008 Conference on Quantum Electronics and Laser Science》.2008,
 张登玉 等. 经典逻辑门与量子逻辑门.《衡阳师范学院学报》.2019,

审查员 于淼

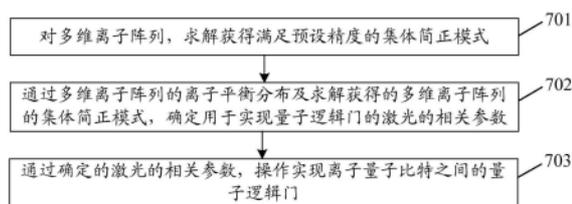
权利要求书1页 说明书8页 附图3页

(54) 发明名称

一种实现量子逻辑门的方法及装置

(57) 摘要

本文公开一种实现量子逻辑门的方法、装置、计算机存储介质及电子装置,本发明实施例通过求解获得满足预设精度的多维离子阵列集体简正模式;通过多维离子阵列的离子平衡分布及求解获得的多维离子阵列的集体简正模式,确定用于实现量子逻辑门的激光的相关参数;通过确定的激光的相关参数,操作实现离子量子比特之间的量子逻辑门。实现了高保真度的多维离子阵列的量子逻辑门,为离子量子计算的应用提供了技术支持。



1. 一种实现量子逻辑门的装置,包括:求解单元和确定单元和操作单元;其中,
求解单元设置为:对多维离子阵列,求解获得满足预设精度的集体简正模式;其中,求解获得满足预设精度的集体简正模式,包括:根据预设精度确定集体简正模式的截断阶数;将离子平衡分布与确定的集体简正模式的截断阶数,代入根据约束电场和离子之间的库仑相互作用确定的牛顿运动方程中进行求解,获得满足预设精度的多维离子阵列的集体简正模式;
确定单元设置为:通过多维离子阵列的离子平衡分布及求解获得的多维离子阵列的集体简正模式,确定用于实现量子逻辑门的激光的相关参数;
操作单元设置为:通过确定的激光的相关参数,操作实现离子量子比特之间的量子逻辑门。
2. 根据权利要求1所述的装置,其特征在于,所述多维离子阵列满足以下条件之一:
任一主轴方向的约束电场与其他两个主轴方向的约束电场的等效简谐势的振动频率的比值大于第一预设数值;
任意两个主轴方向的约束电场的等效简谐势的振动频率的比值小于第二预设数值。
3. 根据权利要求1所述的装置,其特征在于,所述相关参数包括以下一项或任意组合:
频率、相位及振幅调制方式。
4. 根据权利要求2所述的装置,其特征在于,所述第一预设数值大于或等于10。
5. 根据权利要求2所述的装置,其特征在于,所述第二预设数值小于或等于10。
6. 根据权利要求1~5任一项所述的装置,其特征在于,所述约束电场用于形成所述多维离子阵列。
7. 一种实现量子逻辑门的方法,包括:
对多维离子阵列,求解获得满足预设精度的集体简正模式;
通过多维离子阵列的离子平衡分布及求解获得的多维离子阵列的集体简正模式,确定用于实现量子逻辑门的激光的相关参数;
通过确定的激光的相关参数,操作实现离子量子比特之间的量子逻辑门;
其中,求解获得满足预设精度的集体简正模式,包括:根据预设精度确定集体简正模式的截断阶数;将离子平衡分布与确定的集体简正模式的截断阶数,代入根据约束电场和离子之间的库仑相互作用确定的牛顿运动方程中进行求解,获得满足预设精度的多维离子阵列的集体简正模式。
8. 根据权利要求7所述的方法,其特征在于,所述约束电场用于形成所述多维离子阵列。
9. 一种计算机存储介质,所述计算机存储介质中存储有计算机程序,所述计算机程序被处理器执行时实现如权利要求7~8中任一项所述的实现量子逻辑门的方法。
10. 一种电子装置,包括:存储器和处理器,所述存储器中保存有计算机程序;其中,处理器被配置为执行存储器中的计算机程序;
所述计算机程序被所述处理器执行时实现如权利要求7~8中任一项所述的实现量子逻辑门的方法。

一种实现量子逻辑门的方法及装置

技术领域

[0001] 本文涉及但不限于量子计算机技术,尤指一种实现量子逻辑门的方法、装置、计算机存储介质及电子装置。

背景技术

[0002] 量子计算机是一种使用量子逻辑进行通用计算的设备。量子计算机的基础逻辑单元由遵守量子力学原理的量子比特构成,大量相互作用的量子比特可以在物理上实现量子计算机。相对于传统的计算机,量子计算机在解决一些问题时可大幅度减少运算时间。量子计算机在未来的基础科学研究、量子通讯、密码学、人工智能、金融市场模拟及气候变化预测等方面具有广泛的应用前景,因此受到了广泛关注。利用囚禁于离子阱中的离子量子比特阵列可以在实验条件下实现高保真度的量子逻辑门操作。离子量子比特在相互作用控制、长相干时间、高保真度量子逻辑门操作及量子纠错等用于衡量量子计算性能的关键指标方面都有非常优秀的表现,是最有可能实现量子计算机的平台之一。

[0003] 目前,小规模离子型量子计算机主要基于一维的离子链结构。由于实验技术限制,一维的离子链结构只适用于约100以下的离子量子比特数。如何进一步提高离子量子比特数,实现可扩展、大规模的离子量子计算,是实现量子计算机的核心技术问题之一;对量子计算机系统的复杂度、量子逻辑门操作的速度及保真度、量子算法设计的灵活性及系统对物理资源的占用等问题都有着重要的影响。

[0004] 要在有限的离子阱囚禁区域内获得更多的离子量子比特,一种可能的方法是使用二维或三维的离子阵列;除了可以增加离子量子比特数量外,二维或三维的离子阵列仅使用近邻离子之间的量子逻辑门就能实现量子纠错编码,因此,更适合大规模的量子纠错。但是,利用射频电场囚禁在给定空间区域内的二维或三维离子阵列通常会表现出高频的振荡,出现离子的微运动(micromotion)。相关技术人员通过拟定近似条件,基于二维离子阵列实现了量子逻辑门的设计;对规模较大的二维离子阵列和三维离子阵列,上述近似条件很难满足,设计实现的量子逻辑门会出现保真度大大降低的问题,如何实现适用大规模的二维离子阵列和三维离子阵列的量子逻辑门,成为一个有待解决的问题。

发明内容

[0005] 以下是对本文详细描述的主题的概述。本概述并非是为了限制权利要求的保护范围。

[0006] 本发明实施例提供一种实现量子逻辑门的方法、装置、计算机存储介质及电子装置,能够实现高保真度的多维离子阵列的量子逻辑门。

[0007] 本发明实施例提供了一种量子逻辑门,包括:求解单元和确定单元和操作单元;其中,

[0008] 求解单元设置为:对多维离子阵列,求解获得满足预设精度的集体简正模式;其中,求解获得满足预设精度的集体简正模式,包括:根据预设精度确定集体简正模式的截断

阶数;将离子平衡分布与确定的集体简正模式的截断阶数,代入根据约束电场和离子之间的库仑相互作用确定的牛顿运动方程中进行求解,获得满足预设精度的多维离子阵列的集体简正模式;

[0009] 确定单元设置为:通过多维离子阵列的离子平衡分布及求解获得的多维离子阵列的集体简正模式,确定用于实现量子逻辑门的激光的相关参数;

[0010] 操作单元设置为:通过确定的激光的相关参数,操作实现离子量子比特之间的量子逻辑门。

[0011] 在一种示例性实例中,所述多维离子阵列满足以下条件之一:

[0012] 任一主轴方向的约束电场与其他两个主轴方向的约束电场的等效简谐势的振动频率的比值大于第一预设数值;

[0013] 任意两个主轴方向的约束电场的等效简谐势的振动频率的比值小于第二预设数值。

[0014] 在一种示例性实例中,所述相关参数包括以下一项或任意组合:

[0015] 频率、相位及振幅调制方式。

[0016] 在一种示例性实例中,所述第一预设数值大于或等于10。

[0017] 在一种示例性实例中,所述第二预设数值小于或等于10。

[0018] 在一种示例性实例中,所述约束电场用于形成所述多维离子阵列。

[0019] 另一方面,本发明实施例还提供了一种实现量子逻辑门的方法,包括:

[0020] 对多维离子阵列,求解获得满足预设精度的集体简正模式;

[0021] 通过多维离子阵列的离子平衡分布及求解获得的多维离子阵列的集体简正模式,确定用于实现量子逻辑门的激光的相关参数;

[0022] 通过确定的激光的相关参数,操作实现离子量子比特之间的量子逻辑门;

[0023] 其中,求解获得满足预设精度的集体简正模式,包括:根据预设精度确定集体简正模式的截断阶数;将离子平衡分布与确定的集体简正模式的截断阶数,代入根据约束电场和离子之间的库仑相互作用确定的牛顿运动方程中进行求解,获得满足预设精度的多维离子阵列的集体简正模式。

[0024] 在一种示例性实例中,所述约束电场用于形成所述多维离子阵列。

[0025] 再一方面,本发明实施例还提供了一种计算机存储介质,所述计算机存储介质中存储有计算机程序,所述计算机程序被处理器执行时实现如上述的实现量子逻辑门的方法。

[0026] 还一方面,本发明实施例还提供了一种电子装置,包括:存储器和处理器,所述存储器中保存有计算机程序;其中,

[0027] 处理器被配置为执行存储器中的计算机程序;

[0028] 所述计算机程序被所述处理器执行时实现如上述的实现量子逻辑门的方法。

[0029] 本发明实施例通过求解获得满足预设精度的多维离子阵列集体简正模式;通过多维离子阵列的离子平衡分布及求解获得的多维离子阵列的集体简正模式,确定用于实现量子逻辑门的激光的相关参数;通过确定的激光的相关参数,操作实现离子量子比特之间的量子逻辑门。实现了高保真度的多维离子阵列的量子逻辑门,为离子量子计算的应用提供了技术支持。

[0030] 本发明的其它特征和优点将在随后的说明书中阐述,并且,部分地从说明书中变得显而易见,或者通过实施本发明而了解。本发明的目的和其他优点可通过在说明书、权利要求书以及附图中所特别指出的结构来实现和获得。

附图说明

[0031] 附图用来提供对本发明技术方案的进一步理解,并且构成说明书的一部分,与本申请的实施例一起用于解释本发明的技术方案,并不构成对本发明技术方案的限制。

[0032] 图1为本发明实施例实现量子逻辑门的装置的结构框图;

[0033] 图2为本发明实施例二维离子阵列的示意图;

[0034] 图3为本发明实施例三维离子阵列的示意图;

[0035] 图4为本发明实施例集体简正模式的示意图;

[0036] 图5为本发明实施例通过激光实现目标离子选择的示意图;

[0037] 图6为本发明实施例激光振幅序列的示意图;

[0038] 图7为本发明实施例实现量子逻辑门的方法的流程图。

具体实施方式

[0039] 为使本发明的目的、技术方案和优点更加清楚明白,下文中将结合附图对本发明的实施例进行详细说明。需要说明的是,在不冲突的情况下,本申请中的实施例及实施例中的特征可以相互任意组合。

[0040] 在附图的流程图示出的步骤可以在诸如一组计算机可执行指令的计算机系统中执行。并且,虽然在流程图中示出了逻辑顺序,但是在某些情况下,可以以不同于此处的顺序执行所示出或描述的步骤。

[0041] 图1为本发明实施例实现量子逻辑门的装置的结构框图,如图1所示,包括:求解单元和确定单元和操作单元;其中,

[0042] 求解单元设置为:对多维离子阵列,求解获得满足预设精度的集体简正模式;

[0043] 在一种示例性实例中,求解单元是设置为:

[0044] 根据预设精度确定集体简正模式的截断阶数;

[0045] 将离子平衡分布与确定的集体简正模式的截断阶数,代入根据约束电场和离子之间的库仑相互作用确定的牛顿运动方程中进行求解,获得满足预设精度的多维离子阵列的集体简正模式;

[0046] 其中,约束电场用于形成多维离子阵列。

[0047] 在一种示例性实例中,确定了包含离子微运动的集体简正模式的截断阶数,假设截断阶数为 M ,则求解集体简正模式时只考虑 $-M \leq n \leq M$ 的离子微运动的阶数,将上述离子平衡分布与集体简正模式的表达式,代入约束电场和离子之间的库仑相互作用给出的牛顿运动方程;要使该牛顿运动方程在任意时刻都成立,需要牛顿运动方程中不同频率成分的系数都对应相等,由此可以计算出所有包含离子微运动的集体简正模式。本发明实施例预先设定精度(例如 10^{-3})后,通过逐步增大阶数的确定满足精度的截断阶数;确定截断阶数后,本发明实施例可以参照相关技术中数学计算方法进行集体简正模式的求解。

[0048] 在一种示例性实例中,本发明实施例中多维离子阵列包括:远离中心的离子具有

一定强度的微运动的离子阵列。

[0049] 在一种示例性实例中,本发明实施例中的多维离子阵列满足以下条件:任一主轴方向的约束电场与其他两个主轴方向的约束电场的等效简谐势的振动频率的比值大于第一预设数值;在一种示例性实例中,第一预设数值大于或等于10。在一种示例性实例中,任一主轴方向的约束电场与其他两个主轴方向的约束电场的等效简谐势的振动频率的比值大于第一预设数值时的多维离子阵列包括:二维离子阵列;图2为本发明实施例二维离子阵列的示意图,如图2所示,z方向的约束电场远强于x方向和y方向时,离子在x方向和y方向形成二维分布,获得xy平面内的二维离子阵列;二维离子阵列中远离中心的离子具有较大的微运动,即离子不是停留在某个平衡位置,而是在图示每条实线范围内来回高频振动。

[0050] 在一种示例性实例中,本发明实施例中的多维离子阵列满足以下条件:任意两个主轴方向的约束电场的等效简谐势的振动频率的比值小于第二预设数值。在一种示例性实例中,第二预设数值小于或等于10。在一种示例性实例中,任意两个主轴方向的约束电场的等效简谐势的振动频率的比值小于第二预设数值时的多维离子阵列包括:三维离子阵列。图3为本发明实施例三维离子阵列的示意图,如图3所示,x方向、y方向和z方向,三个方向的约束电场的等效简谐势的振动频率相近时,获得三维离子阵列;同样,三维离子阵列中远离中心的离子具有较大的微运动,即离子不是停留在某个平衡位置,而是在图示每条实线范围内来回高频振动。

[0051] 在一种示例性实例中,本发明实施例方法还包括:通过对作用于多维离子阵列的电极的直流电压和射频电压进行控制,形成多维离子阵列的约束电场。本发明实施例约束电场用于约束离子;通过在上述电极上施加直流电压和射频电压后产生静电场和射频电场,通过产生的静电场和射频电场形成上述约束电场。

[0052] 在一种示例性实例中,本发明实施例中的多维离子阵列的包含离子微运动的集体简正模式表达式为:

$$[0053] \quad \sum_n C_{i,s,n}^k e^{I(n\omega_{rf} + \omega_k)t};$$

[0054] 其中,I表示虚数单位;k=1、2、...3N,N为离子个数; ω_k 表示集体简正模式的频率; $C_{i,s,n}^k$ 表示第k个集体简正模式下第i个离子在主轴(也称空间)方向s上的第n阶离子微运动的相对振幅,s表示主轴方向;i=1、2、...N,n=0、±1、±2、...表示离子微运动的阶数; ω_{rf} 表示离子微运动的运动频率(也是引起离子微运动的射频电场的频率);t表示时间。这里,主轴方向可以包括三维的x、y和z轴。本发明实施例N个离子,有3N个独立的集体简正模式。

[0055] 假设图3所示的三维离子阵列中包含100个 $^{171}\text{Yb}^+$ 离子,图4为本发明实施例集体简正模式的示意图,如图4所示,100个 $^{171}\text{Yb}^+$ 离子对应300个集体简正模式频率,集体简正模式的频率为($\omega_k/2\pi$),单位为兆赫兹,图中每一条竖向的线段对应一个集体简正模式,线段越密的地方简正模式密度越大。

[0056] 在一种示例性实例中,本发明实施例中的多维离子阵列的包含离子微运动的离子平衡分布的表达式为:

$$[0057] \quad \sum_n R_{i,s,n} e^{In\omega_{rf}t};$$

[0058] 其中,I表示虚数单位; ω_{rf} 表示离子微运动的运动频率;t表示时间;n=0(第零阶)

时的 $R_{i,s,n}$ 表示不包含微运动时每个离子在各个主轴方向的平衡位置, $n = \pm 1, \pm 2, \dots$ 时的 $R_{i,s,n}$ 表示各阶微运动时第*i*个离子在各个主轴方向的相对振幅, s 用于表示主轴方向, $i = 1, 2, \dots, N, n = 0, \pm 1, \pm 2, \dots$ 表示离子微运动的阶数。

[0059] 确定单元设置为:通过多维离子阵列的离子平衡分布及求解获得的多维离子阵列的集体简正模式,确定用于实现量子逻辑门的激光的相关参数;

[0060] 在一种示例性实例中,相关参数包括以下一项或任意组合:频率、相位及振幅调制方式。

[0061] 本发明实施例基于求解出的包含离子微运动的集体简正模式、和包含微运动的离子平衡分布,可以根据相关技术中关于量子计算的相关原理,确定用于实现量子逻辑门的激光的频率、相位或振幅调制方式。通过确定激光的频率、相位或振幅调制方式等,采用相关技术可以设计任意两个离子之间的量子逻辑门;本发明实施例基于多维离子阵列操作实现的是两个离子之间的双量子逻辑门 $e^{\pm i(\pi/4)\sigma_i^x \sigma_j^x}$;其中, i 和 j 代表两个目标离子, σ_i^x 表示离子*i*上的泡利(Pauli) X算符。

[0062] 操作单元设置为:通过确定的激光的相关参数,操作实现离子量子比特之间的量子逻辑门。

[0063] 在一种示例性实例中,量子逻辑门的设计思路为:通过激光选择性地照射两个目标离子,产生依赖于离子自旋的作用力,引起目标离子在相空间的运动,目标离子的不同自旋状态对应的相空间轨迹,可以根据目标离子的集体简正模式和激光的相关参数计算出。

[0064] 在一种示例性实例中,本发明实施例通过确定的激光的频率、相位或振幅调制方式等相关参数,使目标离子不同自旋状态对应的相空间轨迹全都闭合或近似闭合,而相空间轨迹包围的面积对应于目标离子的双量子比特逻辑门所要实现的相位。本发明实施例目标离子包含离子微运动时,上述相空间轨迹具有离子微运动频率 ω_{rf} 及其高阶倍频的高频振荡,可以通过相关的数值方法进行优化处理,获得双量子逻辑门。以振幅调制为例,对于照射在第*i*个目标离子上的总时间为*T*的激光序列,其所引起的第*k*个集体简正模式的位移正比于 $D_{i,k} = \pm \int_0^T \Omega_i(t) \sin[\mu t + \varphi_i(t)] \sum_{s,n} \alpha_s C_{i,s,n}^k e^{in\omega_{rf}t} dt$;其中,正负号表示离子的两种自旋状态对应的相反的位移, $\Omega_i(t)$ 描述了*t*时刻第*i*个目标离子上的激光的振幅, μ 表示激光相对于目标离子跃迁频率的失谐, $\varphi_i(t)$ 表示由前述的目标离子的平衡分布 $\sum_n R_{i,s,n} e^{in\omega_{rf}t}$ 引起的离子感受到的激光相位的振荡, α_s ($s = x, y, z$) 是用于描述激光传播方向的单位向量($\alpha_x^2 + \alpha_y^2 + \alpha_z^2 = 1$)。要使目标离子的相空间轨迹闭合,可以选取 $\sum_{i,k} |D_{i,k}|^2$ 作为目标函数,以轨迹的面积等于所需的相位 $\pi/4$ 作为约束条件,对激光的振幅序列 $\Omega_i(t)$ 进行调整,使得序列结束时剩余的目标离子位移尽可能小。这是一个多变量函数在给定约束下的最优化问题,可以采用本领域技术人员惯用的方式进行处理。

[0065] 在一种示例性实例中,本发明实施例的双量子比特逻辑门,可以与单量子比特逻辑门采用相关技术配合后实现任意的多量子逻辑门。对于 $^{171}\text{Yb}^+$ 离子,每个目标离子可以用一对沿不同方向传播的激光来选择;图5为本发明实施例通过激光实现目标离子选择的示意图,如图5所示,在多维离子阵列中,邻近的两个目标离子上施加沿不同方向传播的两对激光,引起目标离子的拉曼跃迁(Raman transition),并把离子量子比特的状态耦合到集

体简正模式上;两对受到调制的激光同时照射在两个目标离子上,经过设定的时间后就能实现所需的双量子逻辑门;图5中左侧两束标记为1的激光用以选择它们共同指向的标记为a的目标离子,右侧两束标记为2的激光用以选择它们共同指向的标记为b的目标离子。

[0066] 图6为本发明实施例激光振幅序列的示意图,如图6所示,固定的拉曼激光(振幅序列为 $\Omega_i(t)$)相对于目标离子跃迁的失谐为 $2\pi \times 7.3124$ 兆赫兹(MHz),将整个双量子特逻辑门的时间300微秒等分成15段,调制每一个分段上的激光振幅(以拉曼跃迁的拉比频率(Rabi frequency)来刻画)如图中所示,激光光强随时间发生变化后,本发明实施例可以在选定的两个目标离子之间实现高保真度的双量子逻辑门。

[0067] 本发明实施例通过求解获得满足预设精度的多维离子阵列集体简正模式;通过多维离子阵列的离子平衡分布及求解获得的多维离子阵列的集体简正模式,确定用于实现量子逻辑门的激光的相关参数;通过确定的激光的相关参数,操作实现离子量子比特之间的量子逻辑门。实现了高保真度的多维离子阵列的量子逻辑门,为离子量子计算的应用提供了技术支持。

[0068] 本发明实施例中双量子比特逻辑门的设计与所选择的离子种类、约束电场的形式、激光的空间取向、调制方式等参数有关,且激光的空间取向的选取又依赖于产生约束电场所用的电极的结构;但这些参数只是为设计双量子比特逻辑门提供依据,并不影响本发明实施例的实施。在实际实现过程中,未能满足理想工作参数的系统只是在性能、效率等方面有所降低。

[0069] 本发明实施例还提供了一种计算机存储介质,计算机存储介质中存储有计算机程序,计算机程序被处理器执行时实现如上述的实现量子逻辑门的方法。

[0070] 本发明实施例还提供了一种电子装置,包括:存储器和处理器,存储器中保存有计算机程序;其中,

[0071] 处理器被配置为执行存储器中的计算机程序;

[0072] 计算机程序被处理器执行时实现如上述的实现量子逻辑门的方法。

[0073] 图7为本发明实施例实现量子逻辑门的方法的流程图,如图7所示,包括:

[0074] 步骤701、对多维离子阵列,求解获得满足预设精度的集体简正模式;

[0075] 在一种示例性实例中,求解获得满足预设精度的集体简正模式,包括:

[0076] 根据预设精度确定集体简正模式的截断阶数;

[0077] 将离子平衡分布与确定的集体简正模式的截断阶数,代入根据约束电场和离子之间的库仑相互作用确定的牛顿运动方程中进行求解,获得满足预设精度的多维离子阵列的集体简正模式;

[0078] 其中,约束电场用于形成多维离子阵列。

[0079] 在一种示例性实例中,本发明实施例多维离子阵列满足以下条件之一:

[0080] 任一主轴方向的约束电场与其他两个主轴方向的约束电场的等效简谐势的振动频率的比值大于第一预设数值;

[0081] 任意两个主轴方向的约束电场的等效简谐势的振动频率的比值小于第二预设数值。

[0082] 在一种示例性实例中,第一预设数值大于或等于10。

[0083] 在一种示例性实例中,第二预设数值小于或等于10。

[0084] 在一种示例性实例中,本发明实施例求解获得满足预设精度的集体简正模式,包括:

[0085] 根据预设精度确定集体简正模式的截断阶数;

[0086] 将离子平衡分布与确定的集体简正模式的截断阶数,代入根据约束电场和离子之间的库仑相互作用确定的牛顿运动方程中进行求解,获得满足预设精度的多维离子阵列的集体简正模式;

[0087] 其中,约束电场用于形成多维离子阵列。

[0088] 步骤702、通过多维离子阵列的离子平衡分布及求解获得的多维离子阵列的集体简正模式,确定用于实现量子逻辑门的激光的相关参数;

[0089] 在一种示例性实例中,相关参数包括以下一项或任意组合:

[0090] 频率、相位及振幅调制方式。

[0091] 步骤703、通过确定的激光的相关参数,操作实现离子量子比特之间的量子逻辑门。

[0092] 本发明实施例通过求解获得满足预设精度的多维离子阵列集体简正模式;通过多维离子阵列的离子平衡分布及求解获得的多维离子阵列的集体简正模式,确定用于实现量子逻辑门的激光的相关参数;通过确定的激光的相关参数,操作实现离子量子比特之间的量子逻辑门。实现了高保真度的多维离子阵列的量子逻辑门,为离子量子计算的应用提供了技术支持。

[0093] 本发明实施例中,术语“中心”、“纵向”、“横向”、“长度”、“宽度”、“厚度”、“上”、“下”、“前”、“后”、“左”、“右”、“竖直”、“水平”、“顶”、“底”、“内”、“外”、“顺时针”、“逆时针”、“轴向”、“径向”、“周向”等指示的方位或位置关系可以是基于附图所示的方位或位置关系,仅是为了便于描述本发明实施例和简化描述,而不是指示或暗示所指的装置或元件必须具有特定的方位、以特定的方位构造和操作,因此不能理解为对本发明的限制。

[0094] 此外,术语“第一”、“第二”仅用于描述目的,而不能理解为指示或暗示相对重要性或者隐含指明所指示的技术特征的数量。由此,限定有“第一”、“第二”的特征可以明示或者隐含地包括至少一个该特征。在本发明实施例的描述中,“多个”的含义是至少两个,例如两个,三个等,除非另有明确具体的限定。

[0095] 在本发明实施例中,除非另有明确的规定和限定,术语“安装”、“相连”、“连接”、“固定”等术语应做广义理解,例如,可以是固定连接,也可以是可拆卸连接,或成一体;可以是机械连接,也可以是电连接;可以是直接相连,也可以通过中间媒介间接相连,可以是两个元件内部的连通或两个元件的相互作用关系,除非另有明确的限定。对于本领域的普通技术人员而言,可以根据具体情况理解上述术语在本发明中的具体含义。

[0096] 在本发明实施例中,除非另有明确的规定和限定,第一特征在第二特征“上”或“下”可以是第一和第二特征直接接触,或第一和第二特征通过中间媒介间接接触。而且,第一特征在第二特征“之上”、“上方”和“上面”可是第一特征在第二特征正上方或斜上方,或仅仅表示第一特征水平高度高于第二特征。第一特征在第二特征“之下”、“下方”和“下面”可以是第一特征在第二特征正下方或斜下方,或仅仅表示第一特征水平高度小于第二特征。

[0097] 在本说明书的描述中,参考术语“一个实施例”、“一些实施例”、“示例”、“具体示

例”、或“一些示例”等的描述意指结合该实施例或示例描述的具体特征、结构、材料或者特点包含于本发明的至少一个实施例或示例中。对上述术语的示意性表述不必针对的是相同的实施例或示例。而且,描述的特征、结构、材料或者特点可以在任一个或多个实施例或示例中以合适的方式结合。此外,在不矛盾的情况下,本领域的技术人员可以将本说明书中描述的不同实施例或示例以及不同实施例或示例的特征进行结合和组合。

[0098] 尽管上面已经示出和描述了本发明实施例,可以理解的是,上述实施例是示例性的,不能理解为对本发明的限制,本领域技术人员在本发明的范围内可以对上述实施例进行变化、修改、替换和变型。

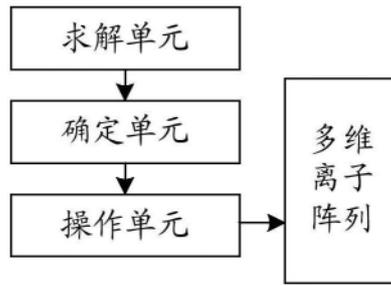


图1

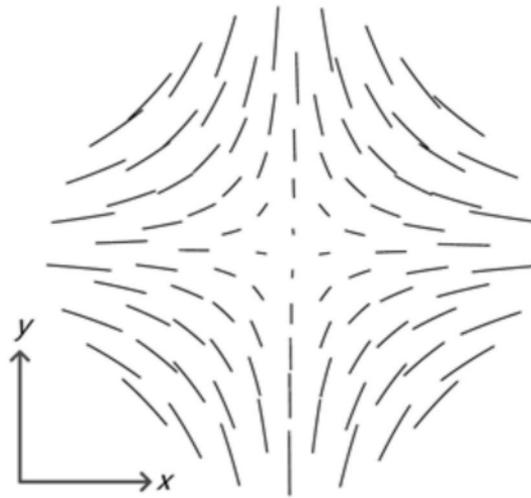


图2

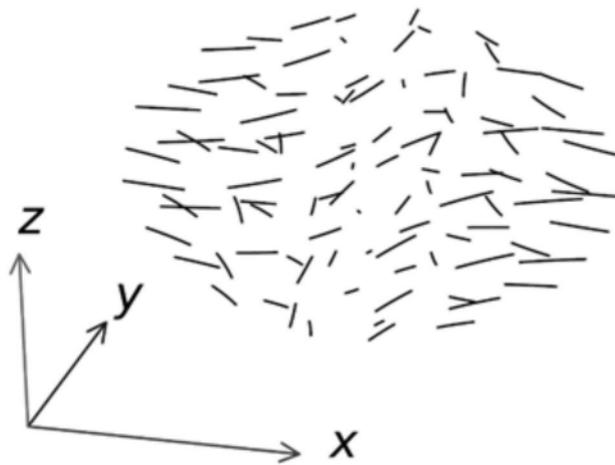


图3

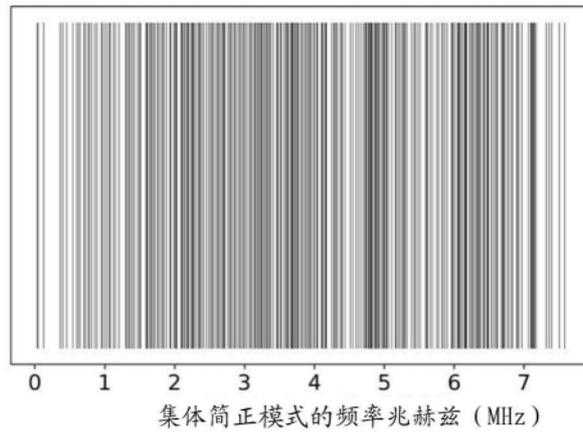


图4

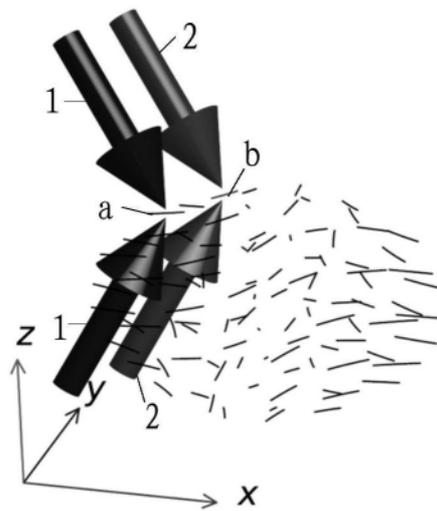


图5

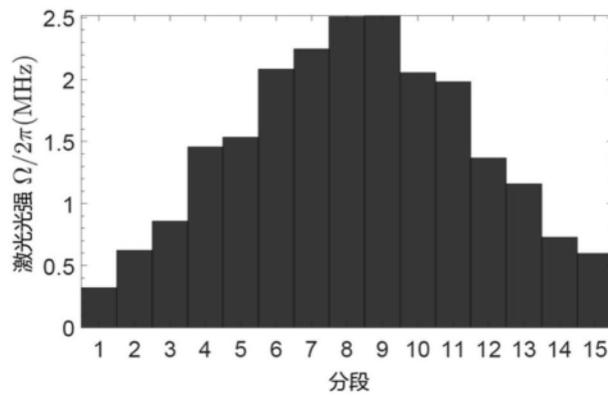


图6

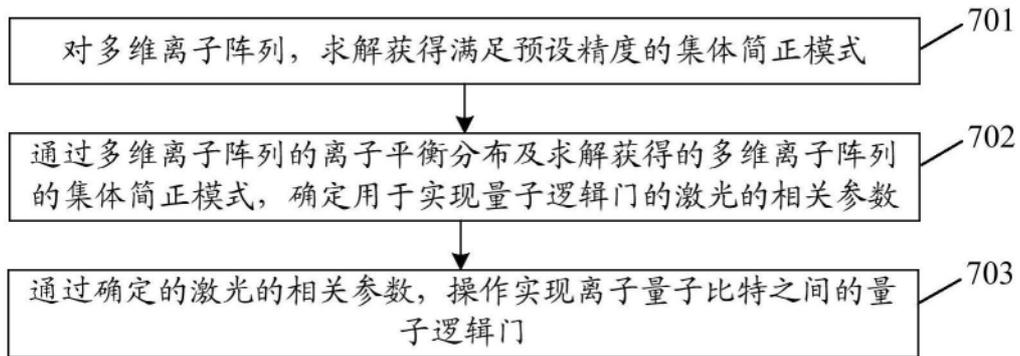


图7