



(12)发明专利

(10)授权公告号 CN 106298965 B

(45)授权公告日 2019.01.22

(21)申请号 201510242829.7

H01L 21/329(2006.01)

(22)申请日 2015.05.13

(56)对比文件

(65)同一申请的已公布的文献号
申请公布号 CN 106298965 A

CN 102549753 A,2012.07.04,
US 2011/0084353 A1,2011.04.14,
CN 103035720 A,2013.04.10,

(43)申请公布日 2017.01.04

审查员 徐晨

(73)专利权人 北大方正集团有限公司
地址 100871 北京市海淀区成府路298号中
关村方正大厦9层
专利权人 深圳方正微电子有限公司

(72)发明人 赵圣哲

(74)专利代理机构 北京同立钧成知识产权代理
有限公司 11205
代理人 张洋 黄健

(51)Int.Cl.

H01L 29/861(2006.01)

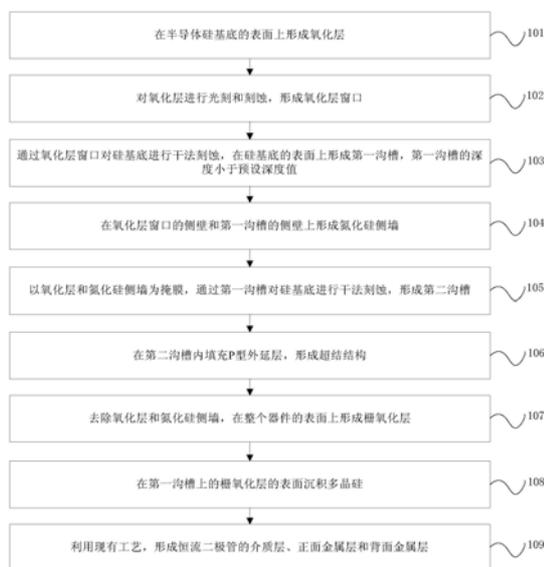
权利要求书1页 说明书4页 附图5页

(54)发明名称

超结恒流二极管的制备方法

(57)摘要

本发明提供一种超结恒流二极管的制备方法,包括:在半导体硅基底的表面上形成氧化层和氧化层窗口;通过氧化层窗口对硅基底进行干法刻蚀,在硅基底的表面上形成第一沟槽;在氧化层窗口的侧壁和第一沟槽的侧壁上形成氮化硅侧墙;通过第一沟槽对硅基底进行干法刻蚀,形成第二沟槽;在第二沟槽内填充P型外延层,形成超结结构;去除氧化层和氮化硅侧墙,在整个器件的表面上形成栅氧化层;在第一沟槽上的栅氧化层的表面沉积多晶硅;利用现有工艺,形成恒流二极管的介质层、正面金属层和背面金属层。从而超结结构成为一个电阻层,得到的超结恒流二极管的耐压性强并且具有较高的恒定电流,可以很好地保护LED不受到多电流、多电压的损坏。



CN 106298965 B

1. 一种超结恒流二极管的制备方法,其特征在于,包括:
 - 在半导体硅基底的表面上形成氧化层;
 - 对所述氧化层进行光刻和刻蚀,形成氧化层窗口;
 - 通过所述氧化层窗口对所述硅基底进行干法刻蚀,在所述硅基底的表面上形成第一沟槽;
 - 在所述氧化层窗口的侧壁和所述第一沟槽的侧壁上形成氮化硅侧墙;
 - 以所述氧化层和所述氮化硅侧墙为掩膜,通过所述第一沟槽对所述硅基底进行干法刻蚀,形成第二沟槽;
 - 在所述第二沟槽内填充P型外延层,形成超结结构;
 - 去除所述氧化层和所述氮化硅侧墙,在整个器件的表面上形成栅氧化层;
 - 在所述第一沟槽上的栅氧化层的表面沉积多晶硅;
 - 利用现有工艺,形成所述恒流二极管的介质层、正面金属层和背面金属层。
2. 根据权利要求1所述的方法,其特征在于,所述在所述氧化层窗口的侧壁和所述第一沟槽的侧壁上形成氮化硅侧墙,包括:
 - 在整个器件的表面上沉积氮化硅;
 - 去除所述氧化层表面和所述第一沟槽底面的氮化硅,以在所述氧化层窗口的侧壁以及所述第一沟槽的侧壁上形成所述氮化硅侧墙。
3. 根据权利要求1所述的方法,其特征在于,所述在所述第二沟槽内填充P型外延层,形成超结结构,包括:
 - 在整个器件的表面上形成P型外延层;
 - 去除所述氧化层表面以及所述第一沟槽内的P型外延层,以所述第二沟槽内的P型外延层形成所述超结结构。
4. 根据权利要求1所述的方法,其特征在于,所述第二沟槽的高度大于所述第一沟槽的高度。
5. 根据权利要求1所述的方法,其特征在于,所述氮化硅侧墙的厚度为1500埃~3000埃。
6. 根据权利要求1所述的方法,其特征在于,所述去除所述氧化层和所述氮化硅侧墙,包括:
 - 利用缓冲氧化物刻蚀液,去除所述氧化层;
 - 利用170摄氏度的热磷酸溶液,去除所述氮化硅侧墙。
7. 根据权利要求1-6任一所述的方法,其特征在于,所述正面金属层是铝硅铜合金,所述正面金属层的厚度为2微米~4微米;
 - 所述背面金属层是钛、镍、银复合层,所述背面金属层的厚度为1微米~2微米。

超结恒流二极管的制备方法

技术领域

[0001] 本发明涉及半导体工艺领域,尤其涉及一种超结恒流二极管的制备方法。

背景技术

[0002] 发光二极管(Light Emitting Diode,简称LED)由于其价格低廉、发热量小以及光效高等特点,被广泛应用在普通照明和景观照明中。恒流二极管被应用在LED中,用于保护LED不受到多电流、多电压的损坏。

[0003] 现有技术中提供的恒流二极管的制备方法为:对半导体硅基底表面的氧化层进行光刻和刻蚀,形成氧化层窗口;对氧化层窗口正下方的硅基底进行刻蚀,刻蚀出沟槽;将氧化层去除,在整个器件的表面形成栅氧化层;在沟槽内沉积多晶硅;在硅基底的表面上依次形成介质层和正面金属层,在硅基底的底面上覆盖背面金属层。从而制备出恒流二极管。

[0004] 然而现有的制备方法中得到恒流二极管,其中的栅氧化层无法将硅基底的载流子耗尽,不能成为一种电阻层,得到的恒流二极管的耐压性差,并且不具有较高的恒定电流,无法很好地保护LED不受到多电流、多电压的损坏。

发明内容

[0005] 本发明提供一种超结恒流二极管的制备方法,用以解决现有制备方法得到的恒流二极管,其中的栅氧化层无法将硅基底的载流子耗尽,不能成为一种电阻层,得到的恒流二极管的耐压性差,并且不具有较高的恒定电流,无法很好地保护LED不受到多电流、多电压的损坏的问题。

[0006] 本发明提供一种超结恒流二极管的制备方法,包括:

[0007] 在半导体硅基底的表面上形成氧化层;

[0008] 对所述氧化层进行光刻和刻蚀,形成氧化层窗口;

[0009] 通过所述氧化层窗口对所述硅基底进行干法刻蚀,在所述硅基底的表面上形成第一沟槽,所述第一沟槽的深度小于预设深度值;

[0010] 在所述氧化层窗口的侧壁和所述第一沟槽的侧壁上形成氮化硅侧墙;

[0011] 以所述氧化层和所述氮化硅侧墙为掩膜,通过所述第一沟槽对所述硅基底进行干法刻蚀,形成第二沟槽;

[0012] 在所述第二沟槽内填充P型外延层,形成超结结构;

[0013] 去除所述氧化层和所述氮化硅侧墙,在整个器件的表面上形成栅氧化层;

[0014] 在所述第一沟槽上的栅氧化层的表面沉积多晶硅;

[0015] 利用现有工艺,形成所述恒流二极管的介质层、正面金属层和背面金属层。

[0016] 本发明提供的超结恒流二极管的制备方法,对半导体硅基底表面的氧化层进行光刻和刻蚀,形成氧化层窗口;通过氧化层窗口对硅基底进行干法刻蚀,在硅基底的表面上形成第一沟槽在氧化层窗口的侧壁和第一沟槽的侧壁上形成氮化硅侧墙;以氧化层和氮化硅侧墙为掩膜,通过第一沟槽对硅基底进行干法刻蚀,形成第二沟槽;在第二沟槽内填充P型

外延层,形成超结结构;将氧化层和氮化硅侧墙去除,在整个器件的表面形成栅氧化层;在第一沟槽上的栅氧化层的表面沉积多晶硅;利用现有工艺,形成恒流二极管的介质层、正面金属层和背面金属层。实现了在半导体硅基底上形成一个P型外延层构成的超结结构,超结结构可以将硅基底的载流子耗尽,从而超结结构成为一个电阻层,得到的超结恒流二极管的耐压性强并且具有较高的恒定电流,可以很好地保护LED不受到多电流、多电压的损坏。

附图说明

- [0017] 图1为本发明实施例一提供的超结恒流二极管的制备方法;
- [0018] 图2为实施例一的步骤101执行过程中超结恒流二极管的剖面示意图;
- [0019] 图3为实施例一的步骤102执行过程中超结恒流二极管的剖面示意图;
- [0020] 图4为实施例一的步骤103执行过程中超结恒流二极管的剖面示意图;
- [0021] 图5为实施例一的步骤104执行过程中超结恒流二极管的剖面示意图;
- [0022] 图6为实施例一的步骤105执行过程中超结恒流二极管的剖面示意图;
- [0023] 图7为实施例一的步骤106执行过程中超结恒流二极管的剖面示意图;
- [0024] 图8为实施例一的步骤107执行过程中超结恒流二极管的剖面示意图;
- [0025] 图9为实施例一的步骤108执行过程中超结恒流二极管的剖面示意图;
- [0026] 图10为实施例一的步骤109执行过程中超结恒流二极管的剖面示意图。

具体实施方式

[0027] 为使本发明实施例的目的、技术方案和优点更加清楚,下面将结合本发明实施例中的附图,对本发明实施例中的技术方案进行清楚、完整地描述,显然,所描述的实施例是本发明一部分实施例,而不是全部的实施例。基于本发明中的实施例,本领域普通技术人员在没有做出创造性劳动前提下所获得的所有其他实施例,都属于本发明保护的范围。

[0028] 图1为本发明实施例一提供的超结恒流二极管的制备方法,为了对本实施例中的方法进行清楚系统的描述,如图1所示,包括:

[0029] 步骤101、在半导体硅基底的表面上形成氧化层。

[0030] 在本实施例中,具体的,图2为实施例一的步骤101执行过程中超结恒流二极管的剖面示意图,图2所示,半导体硅基底用标号11表示,半导体硅基底11包括衬底和设置在衬底表面上的外延层,外延层为一层或多层半导体薄膜;氧化层用标号12表示。

[0031] 其中,半导体硅基底11可以为半导体元素,例如单晶硅、多晶硅或非晶结构的硅或硅锗(SiGe),也可以为混合的半导体结构,例如碳化硅、锑化铟、碲化铅、砷化铟、磷化铟、砷化镓或锑化镓、合金半导体或其组合。本实施例在此不对其进行限制。

[0032] 在炉管中通入氧气,在高温下,半导体硅基底11的表面上形成氧化层12,氧化层12是一层二氧化硅层。

[0033] 步骤102、对氧化层进行光刻和刻蚀,形成氧化层窗口。

[0034] 在本实施例中,具体的,图3为实施例一的步骤102执行过程中超结恒流二极管的剖面示意图,图3所示,氧化层窗口用标号13表示。

[0035] 首先,对氧化层12进行光刻和刻蚀,包括在氧化层12的表面上涂覆光刻胶,然后对氧化层12进行曝光显影,利用六氟化硫气体刻蚀氧化层12,形成氧化层窗口13。

[0036] 步骤103、通过氧化层窗口对硅基底进行干法刻蚀,在硅基底的表面上形成第一沟槽,第一沟槽的深度小于预设深度值。

[0037] 在本实施例中,具体的,图4为实施例一的步骤103执行过程中超结恒流二极管的剖面示意图,图4所示,第一沟槽用标号14表示。

[0038] 通过氧化层窗口13,同时在氧化层12的阻挡下,对硅基底进行各向异性的干法刻蚀,在硅基底11的表面上形成第一沟槽14;再采用浓硫酸溶液去除步骤103中氧化层12的表面的光刻胶。其中,第一沟槽14的深度小于预设深度值,具体的,第一沟槽14的高度为5微米,宽度为1微米。

[0039] 步骤104、在氧化层窗口的侧壁和第一沟槽的侧壁上形成氮化硅侧墙。

[0040] 在本实施例中,具体的,图5为实施例一的步骤104执行过程中超结恒流二极管的剖面示意图,图5所示,氮化硅侧墙用标号15表示。

[0041] 采用低压化学气相沉积方法,在炉管中通入二氯硅烷(SiH_2Cl_2)和氨气(NH_3)气体,在高温下,两种气体发生化学反应,生成氮化硅,氮化硅沉积在整个器件的表面上,形成氮化硅层;从而在整个器件的表面上沉积氮化硅。然后,利用刻蚀方法去除氧化层12表面和第一沟槽14底面的氮化硅,从而,在氧化层窗口13的侧壁以及第一沟槽14的侧壁上形成氮化硅侧墙15。

[0042] 其中,氮化硅侧墙15的厚度为1500埃~3000埃。

[0043] 步骤105、以氧化层和氮化硅侧墙为掩膜,通过第一沟槽对硅基底进行干法刻蚀,形成第二沟槽。

[0044] 在本实施例中,具体的,图6为实施例一的步骤105执行过程中超结恒流二极管的剖面示意图,图6所示,第二沟槽用标号16表示。

[0045] 以氧化层12和氮化硅侧墙15为掩膜,通过第一沟槽14对硅基底11进行各向异性的干法刻蚀,形成第二沟槽16。其中,第二沟槽16的高度大于预设深度值,具体的,第二沟槽16的高度为10微米~20微米。

[0046] 步骤106、在第二沟槽内填充P型外延层,形成超结结构。

[0047] 在本实施例中,具体的,图7为实施例一的步骤106执行过程中超结恒流二极管的剖面示意图,图7所示,超结结构用标号17表示。

[0048] 以外延生长的方式,在第二沟槽16内填充P型外延层,形成超结结构17。具体为:以外延生长的方式,在整个器件的表面上形成P型外延层;采用刻蚀方法,去除氧化层12表面、氧化层窗口13内以及第一沟槽14内的P型外延层,只保留第二沟槽16内的P型外延层,以第二沟槽16内的P型外延层形成超结结构17。

[0049] 步骤107、去除氧化层和氮化硅侧墙,在整个器件的表面上形成栅氧化层。

[0050] 在本实施例中,具体的,图8为实施例一的步骤107执行过程中超结恒流二极管的剖面示意图,图8所示,栅氧化层用标号18表示。

[0051] 利用湿法,去除氧化层和氮化硅侧墙。具体的,利用缓冲氧化物刻蚀液,去除氧化层;利用170度的热磷酸溶液,去除氮化硅侧墙。

[0052] 在炉管中通入氧气,在高温下,在整个期间的表面上形成栅氧化层18,栅氧化层18是一层二氧化硅层。

[0053] 步骤108、在第一沟槽上的栅氧化层的表面沉积多晶硅。

[0054] 在本实施例中,具体的,图9为实施例一的步骤108执行过程中超结恒流二极管的剖面示意图,图9所示,多晶硅用标号19表示。

[0055] 采用低压化学气相沉积方法,在炉管中通入硅烷(SiH_4)气体,硅烷气体在高温下分解成多晶硅,多晶硅沉积在整个器件的表面;然后刻蚀掉器件上表面的多晶硅,只保留第一沟槽14内的多晶硅,从而在第一沟槽14上的栅氧化层18的表面沉积多晶硅19。

[0056] 步骤109、利用现有工艺,形成恒流二极管的介质层、正面金属层和背面金属层。

[0057] 在本实施例中,具体的,图10为实施例一的步骤109执行过程中超结恒流二极管的剖面示意图,图10所示,介质层用标号20表示,正面金属层用标号21表示,背面金属层用标号22表示。

[0058] 利用低压化学气相沉积方法,先在硅基底11的表面上沉积一层纯二氧化硅层,然后再在在纯二氧化硅层的表面上沉积一层磷硅玻璃层,从而在硅基底11的表面上沉积介质层20;其中,纯二氧化硅层的厚度为2000埃,磷硅玻璃层的厚度为8000埃。

[0059] 对介质层20进行光刻和刻蚀,形成接触孔;采用物理气相沉积(Physical Vapor Deposition,简称PVD)方法,用氩原子轰击金属,使得金属沉积在介质层20的表面和接触孔内,形成正面金属层21。

[0060] 其中,正面金属层21可以是一种铝硅铜合金,正面金属层的厚度为2微米~4微米。

[0061] 首先对硅基底11进行减薄,然后由硅基底11的下方,向硅基底11中注入N型离子,从而去降低硅基底11的接触电阻;然后采用PVD方法,用氩原子轰击金属,使得金属沉积在硅基底11的底面上,形成背面金属层22。

[0062] 其中,背面金属层是钛、镍、银复合层,背面金属层的厚度为1微米~2微米。

[0063] 本实施例通过对氧化层窗口正下方的硅基底进行干法刻蚀,形成第一沟槽;再在氧化层窗口的侧壁和第一沟槽的侧壁上形成氮化硅侧墙;通过第一沟槽对硅基底进行干法刻蚀,形成第二沟槽;在第二沟槽内填充P型外延层,形成超结结构;将硅基底的氧化层和氮化硅侧墙去除,在整个器件的表面形成栅氧化层;在沟槽内沉积多晶硅;再依次形成器件的介质层、正面金属层和背面金属层。从而制备出超结恒流二极管。得到的超结恒流二极管的超结结构中有P型离子,超结结构可以将硅基底的载流子耗尽,从而超结结构成为一种电阻层,得到的超结恒流二极管的耐压性好并且具有较高的恒定电流,可以很好地保护LED不受到多电流、多电压的损坏。同时超结恒流二极管的第一沟槽的高度为5微米,宽度为1微米,比一般的恒流二极管的高度要大且宽度要小,从而使得恒流二极管的面积减小。

[0064] 最后应说明的是:以上实施例仅用以说明本发明的技术方案,而非对其限制;尽管参照前述实施例对本发明进行了详细的说明,本领域的普通技术人员应当理解:其依然可以对前述各实施例所记载的技术方案进行修改,或者对其中部分技术特征进行等同替换;而这些修改或者替换,并不使相应技术方案的本质脱离本发明各实施例技术方案的精神和范围。

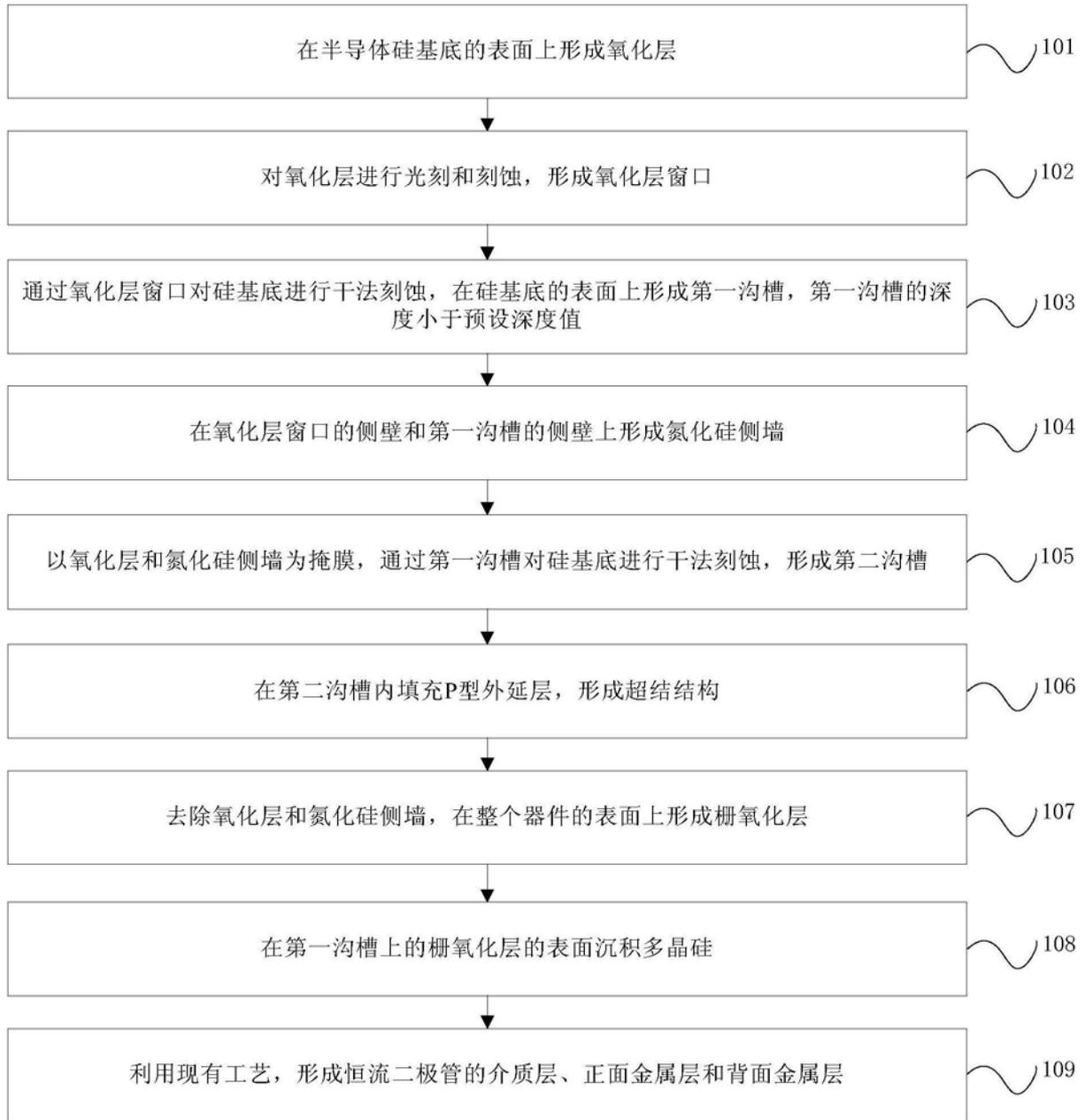


图1

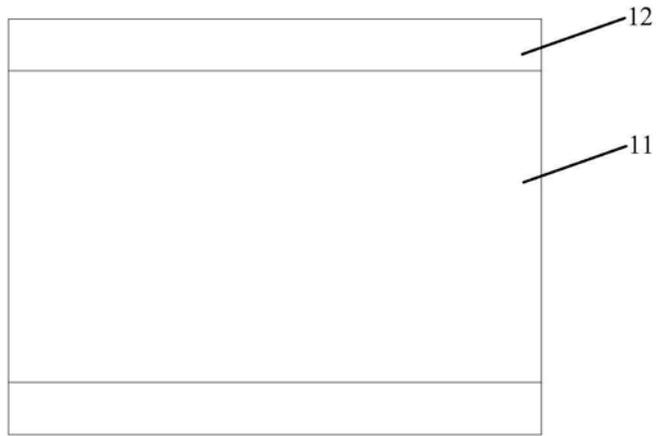


图2

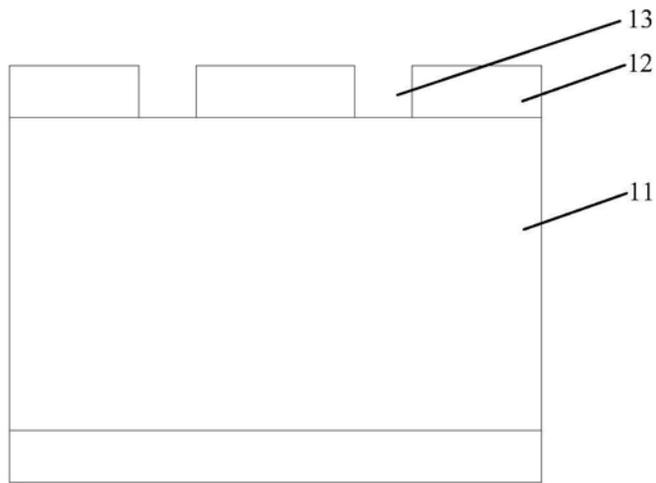


图3

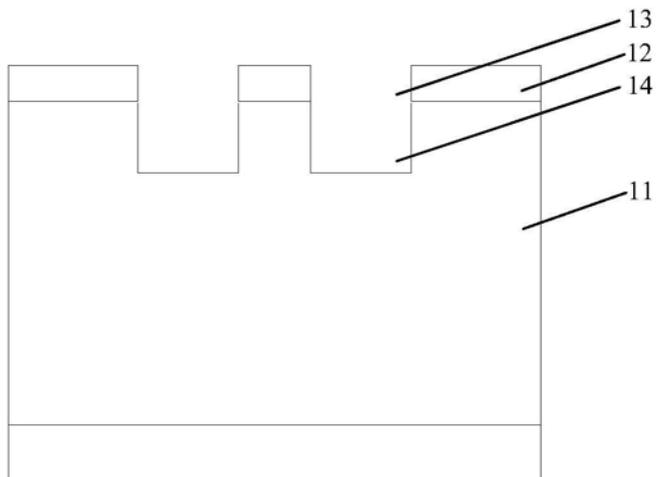


图4

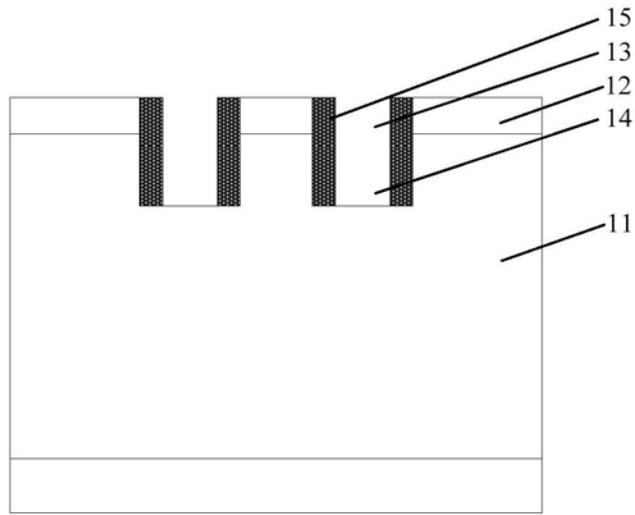


图5

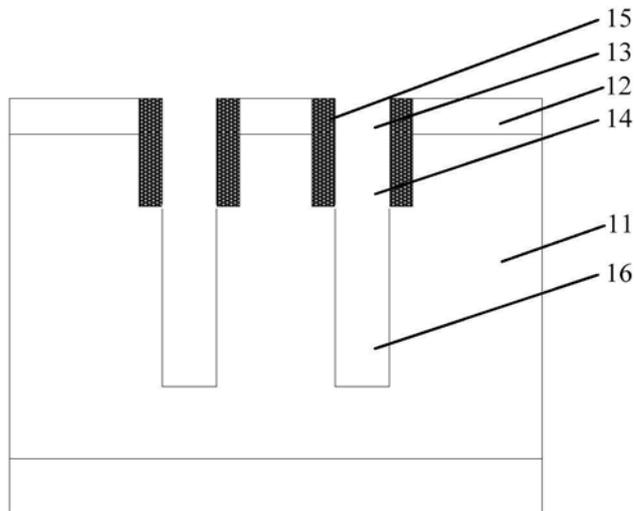


图6

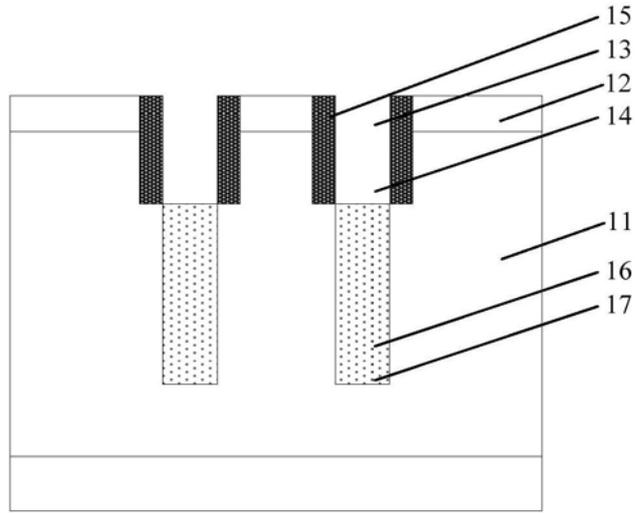


图7

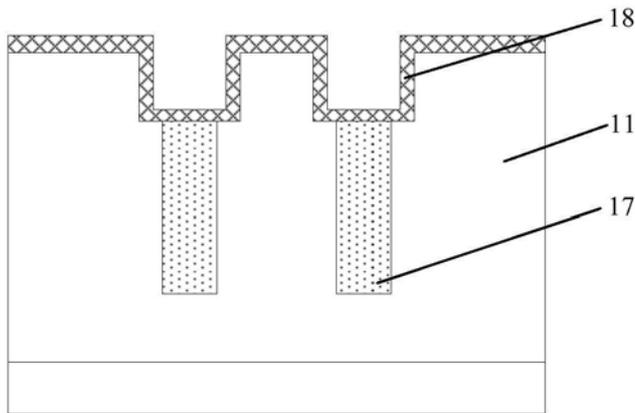


图8

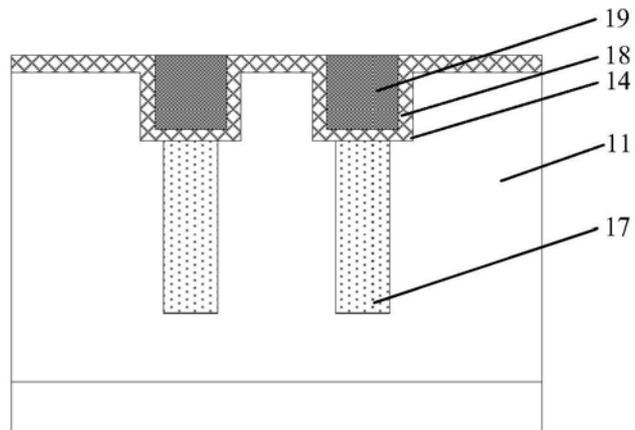


图9

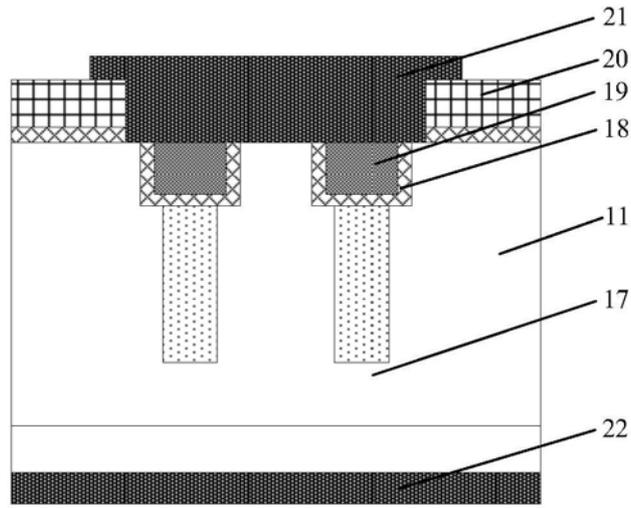


图10